

パワーデバイス

# スイッチング回路の電力損失計算

パワー回路の設計では各デバイスに許容される損失を超えていないことを確認することは重要です。これを怠るとデバイスが熱破壊に至ることがあります。このアプリケーションノートでは、SiC MOSFET を用いたスイッチング回路において、スイッチング動作時における SiC MOSFET で発生する電力損失の計算方法を記載しています。

## 損失測定回路

パワーデバイスのスイッチングパラメータを測定する標準的な方法として、ダブルパルステストがあります。測定回路を Figure 1 に示します。ダブルパルステストは誘導負荷と電源で行われます。スイッチング素子の負荷には多くの場合インダクタが使われているため、これと同条件にするためテスト回路でもインダクタが使用されています。電源はインダクタに電圧を供給するために使用されます。信号発生器(G)は SiC MOSFET (Q1)のゲートを駆動するパルスを出力するために使用されます。バルクコンデンサ(C1)は急峻に一時的な大電流を供給するために使用されます。これは電源の応答性を補うためです。

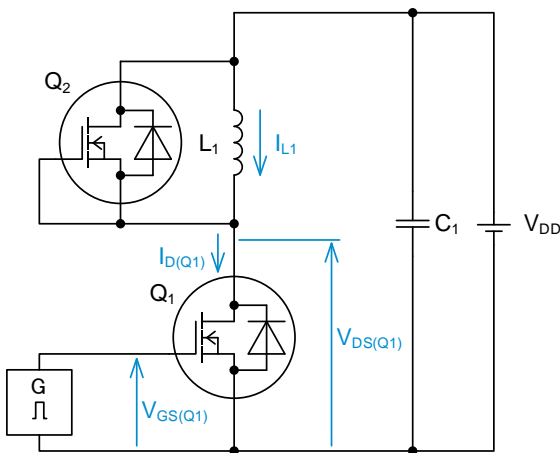


Figure 1. ダブルパルステスト回路

代表的なダブルパルステストの波形を Figure 2 に示します。1 番上の波形がゲート駆動パルスで、最初のパルスの立ち下がりエッジでターンオフパラメータを、2 番目のパルスの立ち上がりエッジでターンオンパラメータを測定します。

Figure 3 にターンオフ部分の詳細を示します。V<sub>GS</sub> が 90%に低下したところから、V<sub>DS</sub> が V<sub>DD</sub> の 10%低下したところまでをターンオフ時間 t<sub>off</sub>と定義します。さらにこの中には V<sub>DS</sub>が V<sub>DD</sub>の 90%低下したところまでを遅延時間 t<sub>d(off)</sub>、V<sub>DS</sub>が 90%から 10%まで変化するところを

立ち上がり時間 t<sub>r</sub>と定義しています。(注：V<sub>DS</sub>の 10%と 90%の表現が IEC60747-8 と逆になっています。)

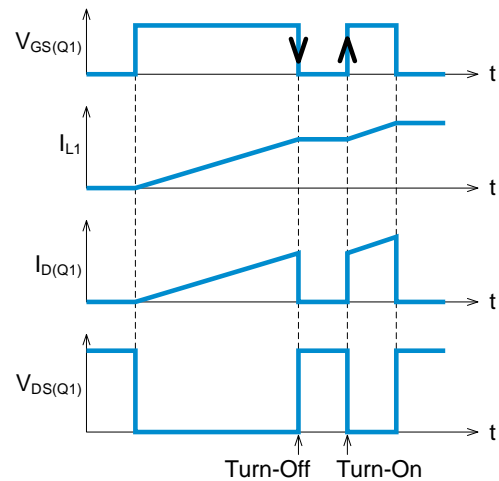


Figure 2. ダブルパルステスト波形

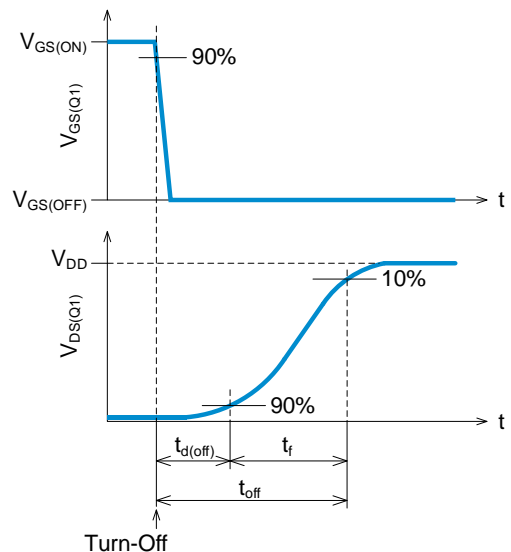


Figure 3. ターンオフ時間の定義

Figure 4 にターンオン部分の詳細を示します。V<sub>GS</sub> が 10% 上昇したところから、V<sub>DS</sub> が V<sub>DD</sub> の 90% 低下するところまでをターンオン時間 t<sub>on</sub> と定義します。さらにこの中には V<sub>DS</sub> が V<sub>DD</sub> の 10% 低下するところまでを遅延時間 t<sub>d(on)</sub>、V<sub>DS</sub> が 10% から 90% まで変化するところを立ち上がり時間 t<sub>r</sub> と定義しています。（注：V<sub>DS</sub> の 10% と 90% の表記が IEC60747-8 と逆になっています。）

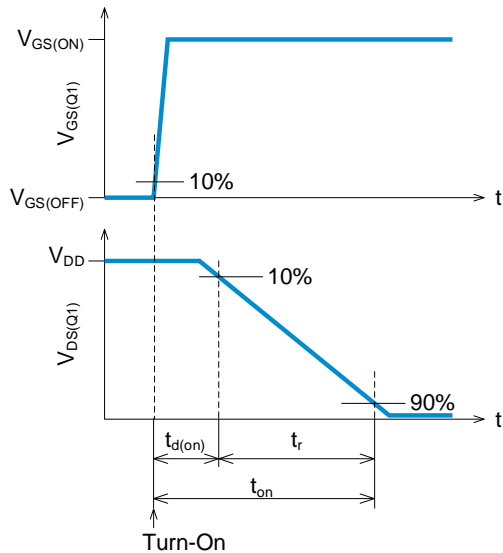
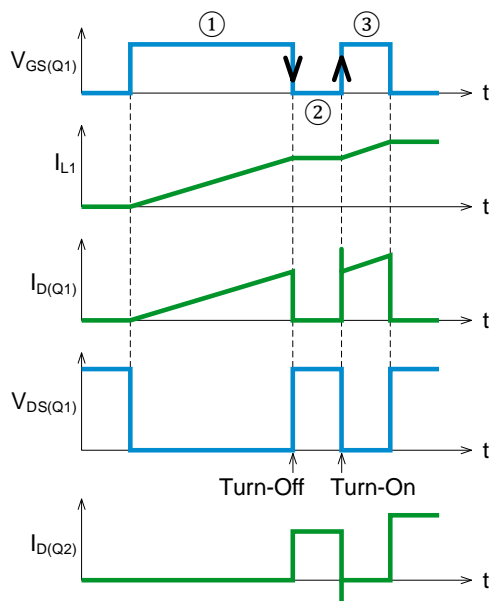


Figure 4. ターンオン時間の定義

つぎにダブルパルステストの各ステップでの電流の流れを Figure 5 を参照しながら説明します。



ステップ①：最初のステップは 1 回目のターンオン区間です。ローサイド SiC MOSFET Q1 がオンすることで電源からインダクタへ電流が供給されます。このときインダクタへ流れる電流が磁界を生み、電気エネルギーが磁気エネルギーへと変換されインダクタへ蓄積されます。インダクタ電流は時間に比例して増加するため、目的のテスト電流 (I<sub>D</sub>) になるようにこの区間のパルス幅を調整します。

ステップ②：2 番目のステップは 1 回目のターンオフ区間です。Q1 がターンオフすると、インダクタに蓄積されている磁気エネルギーが電流として放出されます。電流はフライホイールダイオードを経由して再びインダクタへ還流されます。この場合のフライホイールダイオードはハイサイド SiC MOSFET Q2 のボディダイオードです。この区間のパルス幅は、負荷電流を可能な限り一定に近づけるためできるだけ短くします。その上また、Q1 が確実にターンオフする時間を確保するため、両方の条件を満たす時間を設定します。

ステップ③：3 番目のステップは 2 回目のターンオン区間です。Q1 がターンオンした直後に I<sub>D</sub> 波形にオーバーシュートが観測されていますが、これは直前まで Q2 のボディダイオードに順方向電流が導通していたものが逆阻止状態に切り替わった時に短時間逆方向に導通する逆回復電流です。これはハイサイド SiC MOSFET の I<sub>D(Q2)</sub> で測定されます。Q1 がオンすることで電源から再びインダクタへ電流が供給されます。そして I<sub>D</sub> はステップ②で還流していた電流値から再び増加を始めます。パルス幅は過電流と熱によりデバイスが破壊されないように最初のパルスよりも短くします。その上また、Q1 が確実にターンオンする時間を確保するため、両方の条件を満たす時間を設定します。

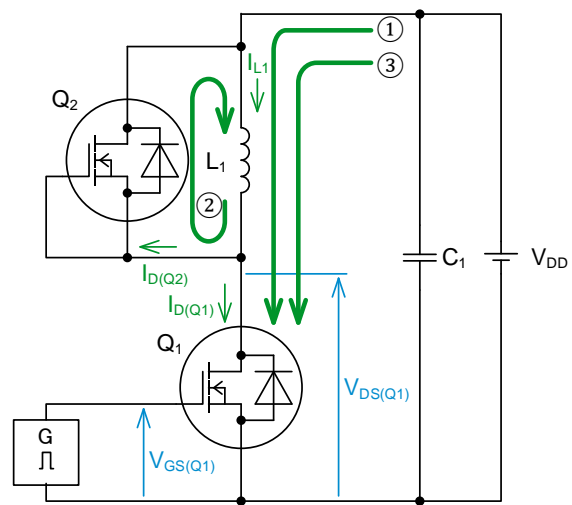


Figure 5. ダブルパルステストの各ステップでの電流の流れ

損失計算

Figure 1 のテスト回路でローサイド SiC MOSFET で発生する損失にはスイッチング損失と導通損失があります。理想的なスイッチング波形では Figure 5 のように  $V_{DS(Q1)}$  および  $I_{D(Q1)}$  は遅延することなく電圧と電流が垂直に変化しています。この状態では余分な電圧、電流が発生しないため損失が発生しません。実際には寄生抵抗や寄生容量により遅延が生じるため、電圧、電流波形は Figure 6 のように  $t_{on}$ 、 $t_{off}$  を持った傾きで変化します。この傾き部分の電圧と電流が重なり合った部分がスイッチング損失となります。

実際の回路ではターンオンおよびターンオフ時の過渡期の電圧と電流は指数関数的に変化しますが、観測した波形から指数関数で表すことが困難なため直線近似を用いて計算します。

Figure 6 の波形より、各区間に別けて Q1 で消費する電力量を計算します。まず、ターンオン  $t_{on}$  およびターンオフ  $t_{off}$  時間（スイッチング時間）で消費する電力量  $W_{SW}$  は式(1)で近似することができます。

$$\begin{aligned}
 W_{SW} \approx & \frac{1}{2} V_{DS1(on)} I_{D2(on)} t_{on1} \\
 & + \frac{1}{6} V_{DS1(on)} (2 I_{D2(on)} + I_{D3(on)}) t_{on2} \\
 & + \frac{1}{6} V_{DS2(off)} (I_{D1(off)} + 2 I_{D2(off)}) t_{off1} \\
 & + \frac{1}{2} V_{DS2(off)} I_{D2(off)} t_{off2} \quad [J] \quad (1)
 \end{aligned}$$

次に導通時に消費する電力量を計算します。Figure 6 では  $T_{ON}$  の区間で Q1 が導通しているため  $V_{DS}$  は Q1 のオン抵抗と  $I_D$  の積になります。オン抵抗の値はデータシートを参照します。電力量  $W_{ON}$  は式(2)で近似することができます。

$$W_{ON} \approx \frac{1}{3} R_{ON(Q1)} (I_{D3(on)}^2 + I_{D3(on)} I_{D1(off)} + I_{D1(off)}^2) T_{ON} \quad [J] \quad (2)$$

ただし、 $R_{ON(Q1)}$ : Q1 のオン抵抗 [ $\Omega$ ]  
 $T_{ON}$ : Q1 のオン時間 [s]

次は Q1 がオフ時の電力量です。Figure 6 では  $T_{OFF}$  の区間になりますが、Q1 がオフ時は  $I_D$  がゼロになるため電力量  $W_{OFF}$  はゼロになります (式 3)。

$$W_{OFF} = 0 \quad [J] \quad (3)$$

Q1 の全電力量は式(4)で求めることができ、式(1)から(3)の総和になります。

$$W = W_{SW} + W_{ON} + W_{OFF} \quad [J] \quad (4)$$

また Q1 の電力損失は式(5)で求めることができます。

$$P = \frac{W_{SW} + W_{ON} + W_{OFF}}{T} = (W_{SW} + W_{ON} + W_{OFF}) f \quad [W] \quad (5)$$

ただし、 $T$ : スwitching 周期 [s]

$f$ : スwitching 周波数 [Hz]

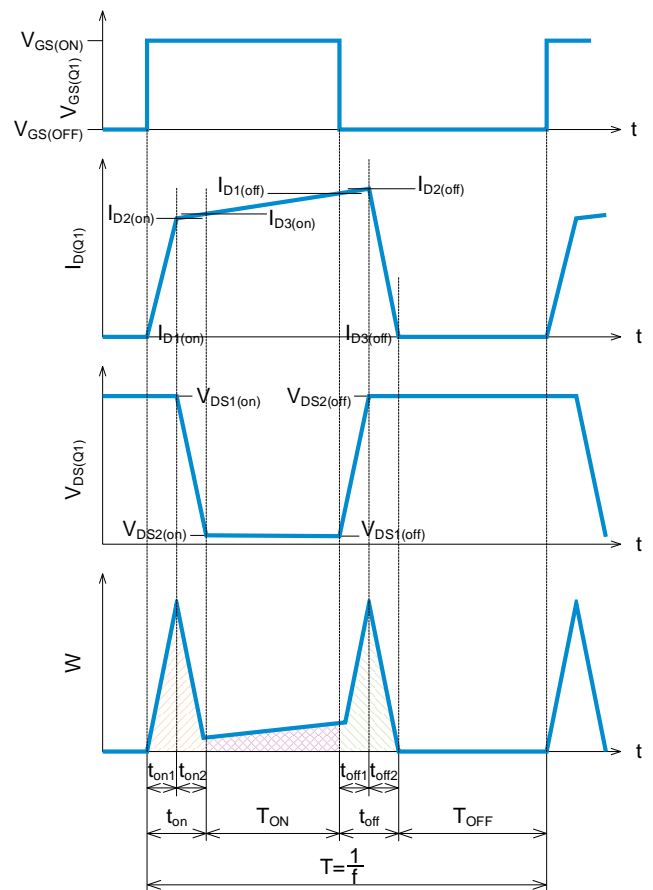


Figure 6. 損失計算波形の一例

以上のように損失は、電圧と電流が重なり合った部分を積分近似して求めましたが、他の資料では異なる式が掲載されていることがあります。例えば、この重なり合った部分をさらに簡略化して三角形や台形の面積を求める式を使っている場合があります。これらの事例では簡略化しても計算結果として誤差が小さい場合に使われます。

参考資料

[1] IEC60747-8:2010, *Semiconductor devices – Discrete devices – Part 8: Field-effect transistors*

## ご 注 意

- 1) 本資料の記載内容は改良などのため予告なく変更することがあります。
- 2) 本資料に記載されている内容は製品のご紹介資料です。ご使用に際しては、別途最新の仕様書を必ずご請求のうえ、ご確認ください。
- 3) ロームは常に品質・信頼性の向上に取り組んでおりますが、半導体製品は種々の要因で故障・誤作動する可能性があります。  
万が一、本製品が故障・誤作動した場合であっても、その影響により人身事故、火災損害等が起こらないようご使用機器でのディレーティング、冗長設計、延焼防止、バックアップ、フェイルセーフ等の安全確保をお願いします。定格を超えたご使用や使用上の注意書が守られていない場合、いかなる責任もロームは負うものではありません。
- 4) 本資料に記載されております応用回路例やその定数などの情報につきましては、本製品の標準的な動作や使い方を説明するものです。  
したがって、量産設計をされる場合には、外部諸条件を考慮していただきますようお願いいたします。
- 5) 本資料に記載されております技術情報は、製品の代表的動作および応用回路例などを示したものであり、ロームまたは他社の知的財産権その他のあらゆる権利について明示的にも黙示的にも、その実施または利用を許諾するものではありません。上記技術情報の使用に起因して紛争が発生した場合、ロームはその責任を負うものではありません。
- 6) 本資料に掲載されております製品は、耐放射線設計はなされていません。
- 7) 本製品を下記のような特に高い信頼性が要求される機器等に使用される際には、ロームへ必ずご連絡の上、承諾を得てください。  
・輸送機器（車載、船舶、鉄道など）、幹線用通信機器、交通信号機器、防災・防犯装置、安全確保のための装置、医療機器、サーバー、太陽電池、送電システム
- 8) 本製品を極めて高い信頼性を要求される下記のような機器等には、使用しないでください。  
・航空宇宙機器、原子力制御機器、海底中継機器
- 9) 本資料の記載に従わないために生じたいかなる事故、損害もロームはその責任を負うものではありません。
- 10) 本資料に記載されております情報は、正確を期すため慎重に作成したのですが、万が一、当該情報の誤り・誤植に起因する損害がお客様に生じた場合においても、ロームはその責任を負うものではありません。
- 11) 本製品のご使用に際しては、RoHS 指令など適用される環境関連法令を遵守の上ご使用ください。  
お客様がかかる法令を順守しないことにより生じた損害に関して、ロームは一切の責任を負いません。  
本製品の RoHS 適合性などの詳細につきましては、セールス・オフィスまでお問合せください。
- 12) 本製品および本資料に記載の技術を輸出又は国外へ提供する際には、「外国為替及び外国貿易法」、「米国輸出管理規則」など適用される輸出関連法令を遵守し、それらの定めにしたがって必要な手続を行ってください。
- 13) 本資料の一部または全部をロームの許可なく、転載・複写することを堅くお断りします。



ローム製品のご検討ありがとうございます。  
より詳しい資料やカタログなどご用意しておりますので、お問合せください。

**ROHM Customer Support System**

<http://www.rohm.co.jp/contact/>