

Super Junction MOSFET シリーズ

ダブルパルス試験を用いた PrestoMOS™ のデバイ

ス特性の優位性実証

インバータ回路や Totem Pole 型力率改善(PFC)回路など、トランジスタを 2 つ以上持つブリッジ回路において、上下アームを貫通する電流によってターン ON 損失が増大することがあります。この現象は、スイッチングしているトランジスタと逆アームのトランジスタがもつ、寄生ダイオード(Body Diode)のリカバリー特性に大きく影響を受けるため、ブリッジ回路ではリカバリー特性の優れた素子を選定する必要があります。ロームがラインナップしている PrestoMOSTM は、業界トップクラスのリカバリー特性を持つ Body Diode を有しているため、ブリッジ回路に最適です。本アプリケーションノートでは、PrestoMOSTMでダブルパルス試験を実施した結果を示し、スイッチング特性、リカバリー特性の優位性を確認しています。

ダブルパルス試験について

Super Junction MOSFET(SJMOS)や Insulated Gate Bipolar Transistor(IGBT)などのスイッチング素子の特性を評価する際、ダブルパルス試験という試験方法が広く用いられます。この測定では、対象の素子のスイッチング特性だけでなく、Body Diode や IGBT と共に用いられることの多い Fast Recovery Diode(FRD)などのリカバリー特性も評価することができます。そのため、ターン ON 時にリカバリー特性による損失が発生する回路を想定した場合の評価試験として非常に有効です。高速リカバリー型 Body Diode を内蔵する SJMOS である PrestoMOS[™]のスイッチング特性、リカバリー特性を、ダブルパルス試験で評価した結果を本アプリケーションノートでは取扱います。

ダブルパルス試験の基本回路図を Figure 1 に示します。

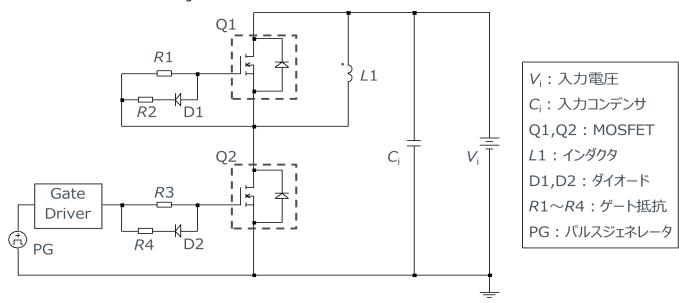


Figure 1. ダブルパルス試験基本回路図

Figure 1 の Q1 を還流用 MOSFET、Q2 を駆動用 MOSFET とした時のダブルパルス試験の基本動作は、Figure2 に示すように、主に 3 つの動作①、②。③に分類することができます。パルスジェネレータの電圧を V_{Pulse} 、インダクタに流れる電流を I_L 、Q2 のドレインーソース間電圧を V_{DS_L} 、Q2 のドレイン電流を I_{D_L} と定義し、3 つの動作モードについてそれぞれ説明します。

© 2018 ROHM Co., Ltd.

No. 60AN116J Rev.001

1/5

2018.3

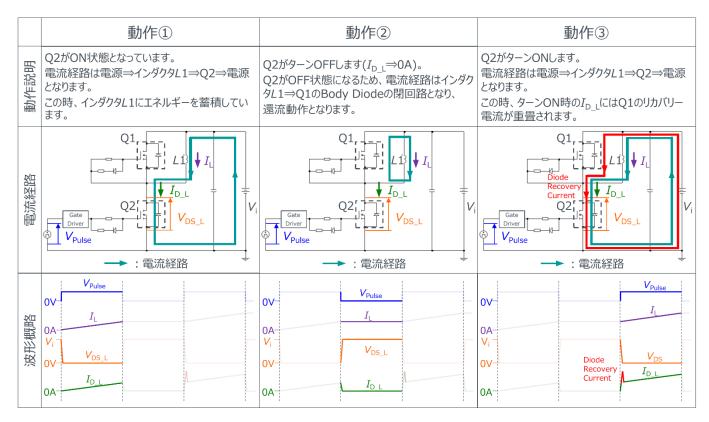


Figure 2. ダブルパルス試験の動作概略図

Figure 2 の動作③において、Q2 のターン ON 時に短絡電流(I_D L 赤色部)が観測されます。これは Q1 の Body Diode のリカバリー特性に よって発生します。Body Diode が ON→OFF へ移行する場合、ON 時に蓄積した電荷を放電する必要があります。この時に Body Diode から 放出される電荷量を Q_{rr} 、電荷を放出することで発生する電流のピーク値を I_{rr} 、Q2 の電力損失を P_{d} 」とすると、Q2 のターン ON 動作は Figure 3 のように表すことができます。 Figure 3 の I_D L の三角形の面積が Q_{rr} 、三角形の高さが I_{rr} となります。

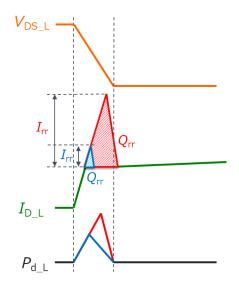


Figure 3. 動作③における Q2 のターン ON 動作の概略図

このように、一般的に言って、還流側素子 Q1 の Body Diode のリカバリー特性が悪く、 Q_{rr} が大きい場合、駆動側素子 Q2 のターン ON 損失 が増大します。このため、インバータ回路のような回生電流が流れるアプリケーションや Totem Pole PFC 回路の場合には Body Diode のリカバリ ー特性の良い素子を選定する必要があります。PrestoMOS™は業界トップクラスのリカバリー特性、スイッチング特性を誇っており、インバータ回路 や Totem Pole PFC 回路などで用いた際、スイッチング損失を大幅に低減することができます。

ダブルパルス試験結果

SJMOS のリカバリー特性を確認するために実際にダブルパルス試験を実施しました。 試験回路は Figure 1 の基本回路図を基に測定しました。 PrestoMOSTM と、高速リカバリー特性を持たない通常の SJMOS について、動作③におけるターン ON 時の I_{D_L} の波形を Figure 4 に、ターン ON 損失 $E_{on L}$ の観測波形を Figure 5 に示します。 この時 Q1、Q2 の両アーム共に MOSFET を変えた結果を示しています。

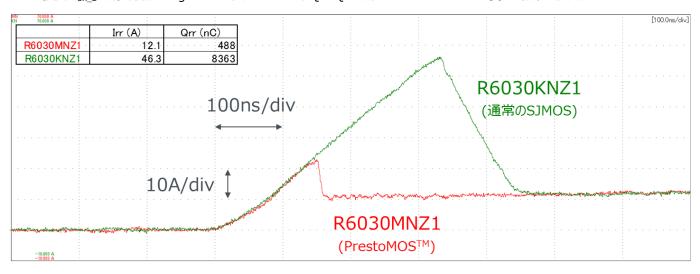


Figure 4. PrestoMOSTMと通常の SJMOS のドレイン電流 I_D L 観測波形

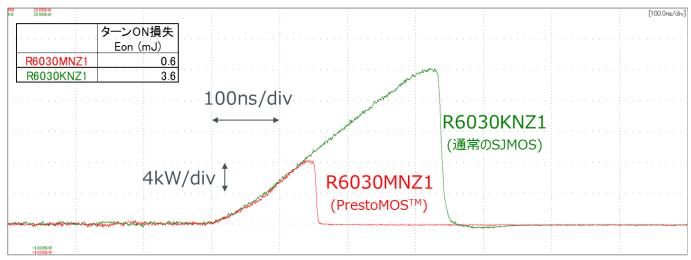


Figure 5. PrestoMOS™と通常の SJMOS の電力損失 Eon L 観測波形

Figure 4、5 から、Q1 のリカバリー電荷 Q_{rr} が大きいと、スイッチング損失が増大することを確認できます。

ただし、高速リカバリー型の SJMOS を使用してもターン ON 損失が大きくなる場合があります。その一つとして、セルフターンオンによって損失が増大する場合を取り上げます。このセルフターンオンという現象は、Q1 のゲートードレイン間容量 C_{gd_H} とゲートーソース間容量 C_{gs_H} の容量比の影響によって引き起こされます。PrestoMOSTM はこの容量比を最適化し、セルフターンオンを抑制しています。これについては次節で詳述します。

また、Figure 4,5 の結果と同じ測定条件で PrestoMOSTMと競合他社品をダブルパルス試験で評価し、 I_{D_L} の波形比較を Figure 6 に、 E_{ON_L} 比較を Figure 7 に、Q1 のゲートーソース間電圧 V_{GS_H} 比較を Figure 8 に示しました。Figure 6 から、PrestoMOSTM は Body Diode の Q_{rr} 、 I_{rr} が小さいため I_{D_L} のピークが小さくなり、結果として Figure 7 に示すように E_{ON_L} が小さくなっていることがわかります。また、Figure 8 に示すように、PrestoMOSTM は、意図しない V_{gs_H} の持ち上がりが小さく、セルフターンオンが抑制できることがわかります。このため、貫通電流が流れにくく、更に E_{ON_L} を低減することができます。

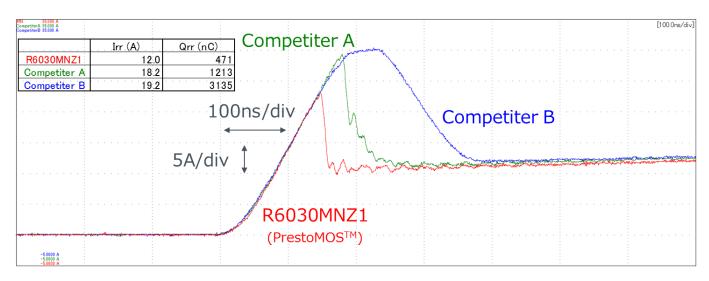


Figure 6. 高速リカバリー型 SJMOS のドレイン電流 $I_{D_{-}}$ 観測波形

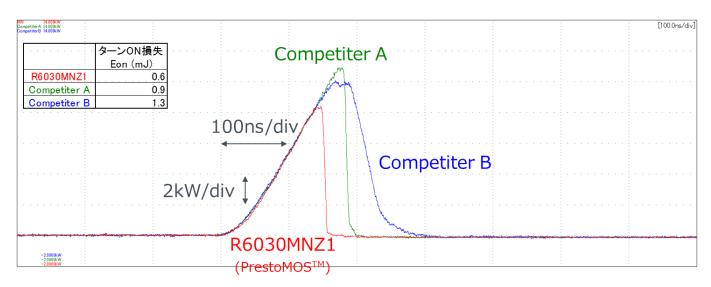


Figure 7. 高速リカバリー型 SJMOS の電力損失 Eon_L 観測波形

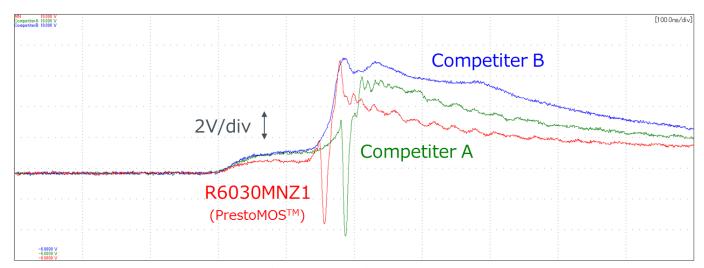


Figure 8. 高速リカバリー型 SJMOS のゲートーソース間電圧 V_{GS_H} 観測波形

セルフターンオン発生のメカニズム

Figure 2 の動作②から動作③に移行する際、Q1 のドレインーソース間電圧 V_{DS_H} は $0V \rightarrow V_1$ へと急峻に変化します。このときに発生する dV_{DS_H}/dt (単位時間当たりの電圧変化)によって C_{gd_H} 、 C_{gs_H} が充電されます。MOSFET の等価回路を考えると C_{gd_H} と C_{gs_H} は直列に接続されているため、これらの容量比によって V_{GS_H} が $V_{GS_H} = V_{DS_H} \times \{1 + (C_{gs_H}/C_{gd_H})\}^{-1}$ と決定されます。この V_{GS_H} が MOSFET のゲートしき い値を超えてしまうと、MOSFET が意図せずターン ON(セルフターンオン)してしまい、貫通電流が流れます。Figure 9 に、Body Diode のリカバリーによる電流と、セルフターンオン発生による電流の概略図を示します。

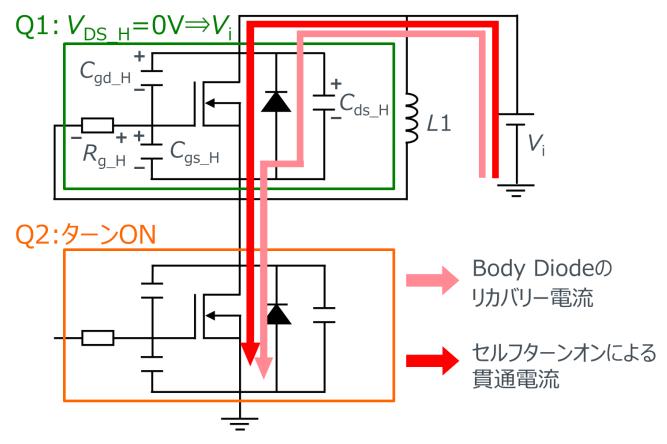


Figure 9. セルフターンオンによる貫通電流の概略図(R_{g_H} :Q1 のゲート抵抗、 C_{ds_H} :Q1 のドレインーソース間容量)

インバータ回路や Totem Pole PFC 回路等のブリッジ回路では、トランジスタの直列接続を含むため、リカバリー損失だけでなくセルフターンオンによる貫通電流により、ターン ON 損失が増大してしまいます。PrestoMOSTM は Body Diode のリカバリー特性が良く、なおかつ容量比を最適化してセルフターンオンを抑制できる構造を取っています。

まとめ

- ・インバータ回路や Totem Pole PFC 回路等のブリッジ回路ではスイッチング素子のリカバリー特性が重要になります。
- ・PrestoMOS™は、競合他社の高速リカバリー型 SJMOS よりも、本アプリケーションノートに示したようにリカバリー特性に優れ、なおかつセルフタ
- ーンオンが抑制されているため、ターン ON 損失の低減に優れ、ブリッジ回路において高効率、低消費電力化を実現できます。

ご注意

- 1) 本資料の記載内容は改良などのため予告なく変更することがあります。
- 2) 本資料に記載されている内容は製品のご紹介資料です。ご使用に際しては、別途最新の仕様書を必ずご請求のうえ、ご確認ください。
- 3) ロームは常に品質・信頼性の向上に取り組んでおりますが、半導体製品は種々の要因で故障・誤作動する可能性があります。
 - 万が一、本製品が故障・誤作動した場合であっても、その影響により人身事故、火災損害等が起こらないようご使用機器でのディレーティング、冗長設計、延焼防止、バックアップ、フェイルセーフ等の安全確保をお願いします。 定格を超えたご使用や使用上の注意書が守られていない場合、いかなる責任もロームは負うものではありません。
- 4) 本資料に記載されております応用回路例やその定数などの情報につきましては、本製品の標準的な動作や使い方を説明するものです。
 - したがいまして、量産設計をされる場合には、外部諸条件を考慮していただきますようお願いいたします。
- 5) 本資料に記載されております技術情報は、製品の代表的動作および応用回路例などを示したものであり、 ロームまたは他社の知的財産権その他のあらゆる権利について明示的にも黙示的にも、その実施また は利用を許諾するものではありません。上記技術情報の使用に起因して紛争が発生した場合、ロームは その責任を負うものではありません。
- 6) 本資料に掲載されております製品は、耐放射線設計はなされておりません。
- 7) 本製品を下記のような特に高い信頼性が要求される機器等に使用される際には、ロームへ必ずご連絡の上、承諾を得てください。
 - ·輸送機器(車載、船舶、鉄道など)、幹線用通信機器、交通信号機器、防災·防犯装置、安全確保のための装置、医療機器、サーバー、太陽電池、送電システム
- 8) 本製品を極めて高い信頼性を要求される下記のような機器等には、使用しないでください。 ・航空宇宙機器、原子力制御機器、海底中継機器
- 9) 本資料の記載に従わないために生じたいかなる事故、損害もロームはその責任を負うものではありません。
- 10) 本資料に記載されております情報は、正確を期すため慎重に作成したものですが、万が一、当該情報の誤り・誤植に起因する損害がお客様に生じた場合においても、ロームはその責任を負うものではありません。
- 11) 本製品のご使用に際しては、RoHS 指令など適用される環境関連法令を遵守の上ご使用ください。 お客様がかかる法令を順守しないことにより生じた損害に関して、ロームは一切の責任を負いません。 本製品の RoHS 適合性などの詳細につきましては、セールス・オフィスまでお問合せください。
- 12) 本製品および本資料に記載の技術を輸出又は国外へ提供する際には、「外国為替及び外国貿易法」、「米国輸出管理規則」など適用される輸出関連法令を遵守し、それらの定めにしたがって必要な手続を行ってください。
- 13) 本資料の一部または全部をロームの許可なく、転載・複写することを堅くお断りします。



ローム製品のご検討ありがとうございます。 より詳しい資料やカタログなどご用意しておりますので、お問合せください。

ROHM Customer Support System

http://www.rohm.co.jp/contact/