

Super Junction MOSFET シリーズ

PrestoMOS™ シリーズによる位相シフトフルブリッジ回路の電力変換効率向上

サーバー用電源やオンボードチャージャーなど、大電力を扱う電源には一般的にフルブリッジ回路が用いられます。特に位相シフトフルブリッジ (Phase Shift Full Bridge : 以下 PSFB) 回路は、Super Junction MOSFET (以下 SJ-MOS) や IGBT などのスイッチング素子のターン ON 時にゼロ電圧スイッチング (Zero Voltage Switching : 以下 ZVS) 動作が可能なので、一般的なハードスイッチングコンバータと比べて更にスイッチング損失が低減できるため大電力化に適しています。

本アプリケーションノートでは、PSFB 回路における SJ-MOS の基本動作を示し、MOSFET Body Diode のリカバリ特性の重要性について解説します。そして、実際の PSFB 回路において、ロームがラインナップしている高速リカバリ型 SJ-MOS である「PrestoMOS™」と他社品との効率比較結果を提示し、本シリーズが PSFB 回路において非常に有用であることを示します。

1. PSFB 回路の基本構成

Figure 1 に、PSFB 回路の基本構成を示します。ZVS 動作を実現するため、共振用インダクタとしてトランスの漏れインダクタンスを利用しますが、ZVS 動作の範囲を広げるためトランスと直列にインダクタを付加する場合もあります。本アプリケーションノートでは、その直列付加インダクタ L_s が使用される回路を前提とします。

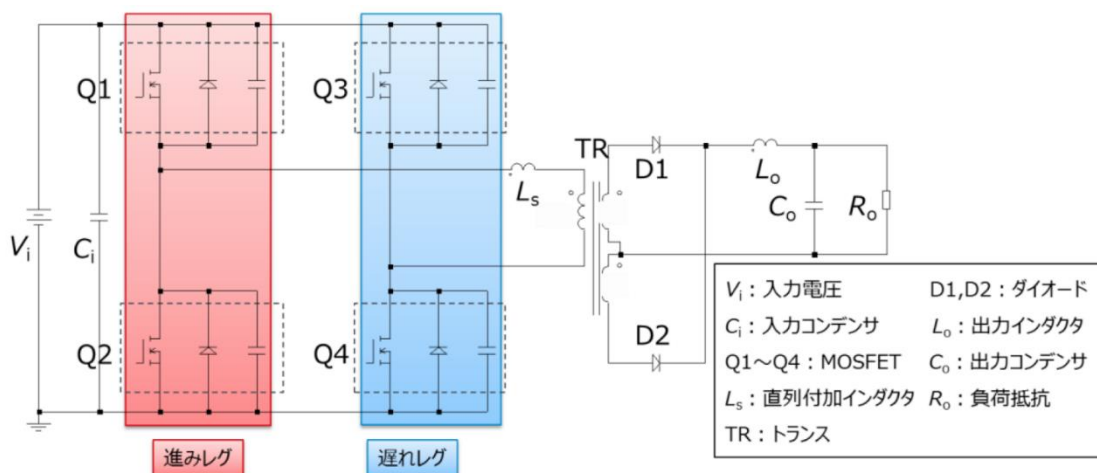


Figure 1. PSFB 回路の基本回路図

Figure 2 に、PSFB 回路における各スイッチ素子 $Q1 \sim Q4$ のタイミングチャートを示します。図の下部の数字は回路動作モードを表しています。

これから分かるように、 $Q1$ と $Q2$ がON/OFF状態を入れ替えた後、ある位相遅れで $Q3$ と $Q4$ のON/OFF状態が入れ替わります。このことから、一般的に $Q1, Q2$ のレグを「進みレグ」、 $Q3, Q4$ のレグを「遅れレグ」と呼びます。

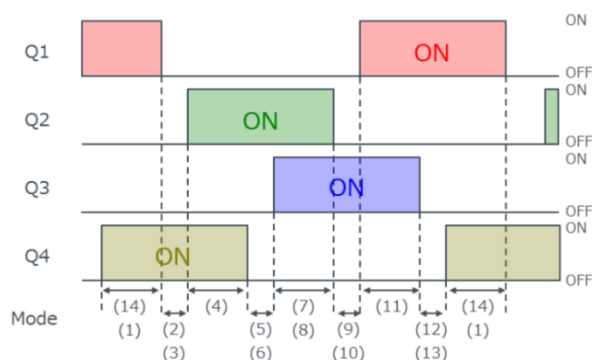


Figure 2. $Q1 \sim Q4$ のタイミングチャート

2. PSFB 回路の基本動作

PSFB回路におけるZVS動作は、スイッチ素子であるMOSFETの出力容量 C_{oss} が充電電荷を放電し、続いてBody Diodeが導通してドレイン-ソース間電圧 V_{DS} がほぼ0に下げてから、MOSFETをターンONさせることで成立します。

Figure 3にPSFB回路のQ1～Q4のドレイン電流、および1次側トランスに流れる電流波形を示します。ドレイン→ソースに流れる電流の向きを正とすると、Q1～Q4にそれぞれマイナス方向のドレイン電流が流れる期間、すなわちBody Diodeに順方向電流が流れている期間があることが確認できます。例えばQ3においては、Mode(7)の区間がその期間になります。この期間中は、 V_{DS} 電圧がほぼ0なので、この期間中にターンONすることでZVS動作が成立します。

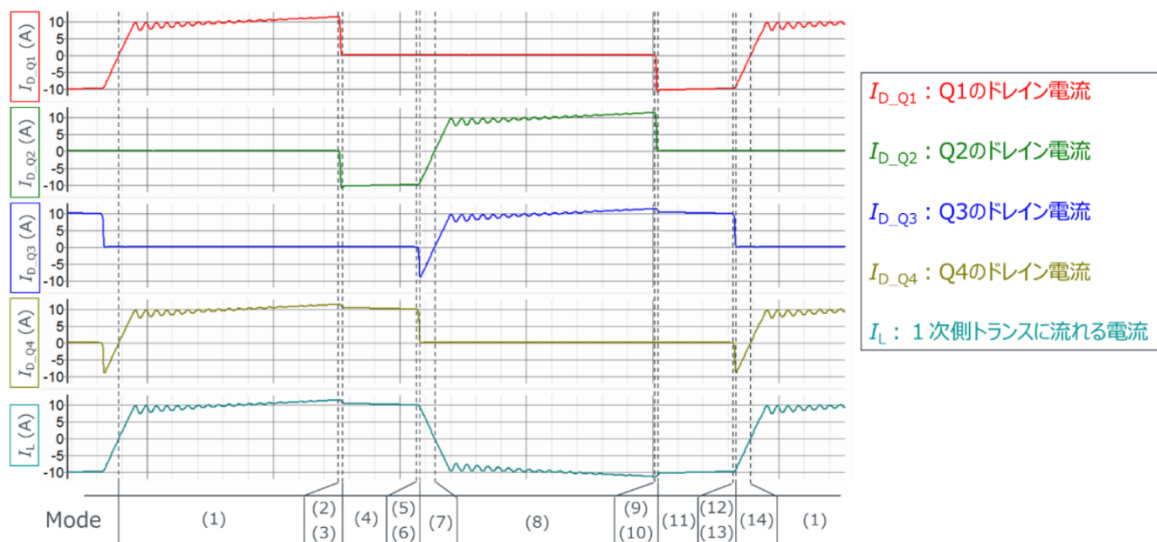
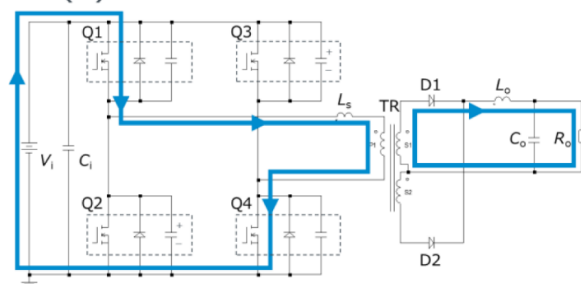


Figure 3. Q1～Q4 のドレイン電流及びトランス 1 次側に流れる電流波形

Figure 3 から、進みレグと遅れレグの電流波形は異なり、単純に位相をずらしただけではないことが解ります。両レグの波形が異なる理由は、Figure 2と3に記載しているMode(1)～Mode(14)について、それぞれの電流経路を考えると理解できます。以下のFigure 4～7で各Modeにおける電流経路を示し、なぜFigure 3のような電流波形になるのかを説明します。

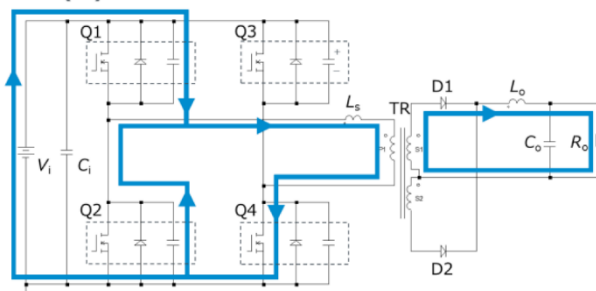
Mode (1)



Mode (1)

- Q1とQ4がON、Q2とQ3がOFFです。
- Q2とQ3がOFF状態なので、Q2の出力容量 C_{oss_Q2} およびQ3の出力容量 C_{oss_Q3} は充電されています。
- 1次側トランスには入力電圧 V_i が印加されています。
- L_s に電流が流れているので、 L_s にエネルギーが蓄積されます。

Mode (2)

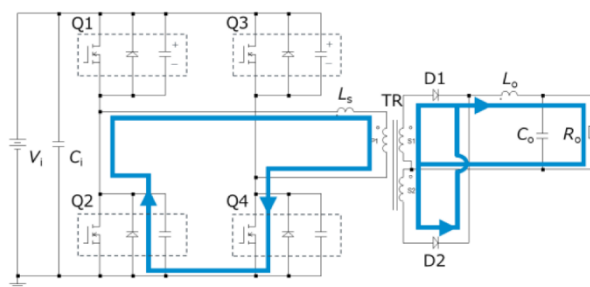


Mode (2)

- Q1のみターンOFFします。
- Q1がOFF状態になるため出力容量 C_{oss_Q1} は充電されます。これにより、Q2のドレイン側の電位が下がるため、同時に C_{oss_Q2} は放電を開始します。

Figure 4. Mode (1)～(2)の電流経路

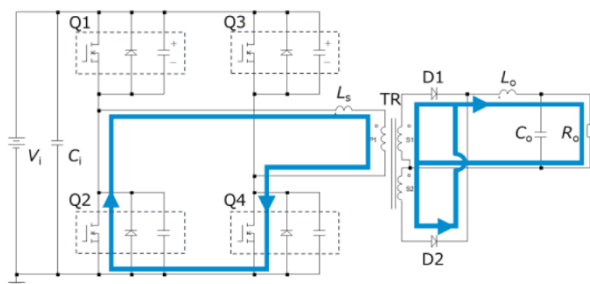
Mode (3)



Mode (3)

- C_{oss_Q1} の充電、 C_{oss_Q2} の放電が完了した後も L_s にエネルギーが残っている場合、Q2のBody Diode(D_{Q2})を介して電流が流れ、還流動作が始まります。
- 還流動作のため2次側にエネルギーは伝達されませんが、 L_o の作用により電流は流れ続けます。 L_o による電流はD1、D2にとって順方向になるので、両方のダイオードに電流が流れます。

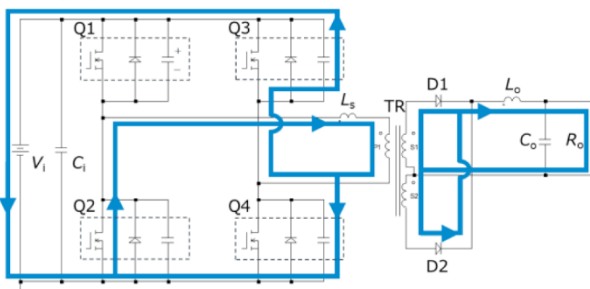
Mode (4)



Mode (4)

- Q2がターンON します。この時点で D_{Q2} は導通しているのでQ2のドレイン-ソース間電圧 V_{DS_Q2} はほぼ0Vです。つまりZVS動作となるため、ターンON損失は発生しません。

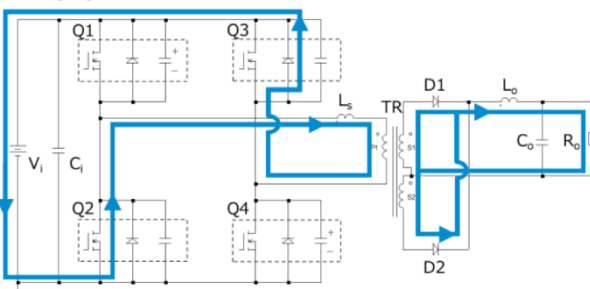
Mode (5)



Mode (5)

- Q4がターンOFF します。
- Q4はOFF状態になるため、Q4の出力容量 C_{oss_Q4} が充電されます。同時にQ3のソース側電位が上がるため、出力容量 C_{oss_Q3} が放電されます。

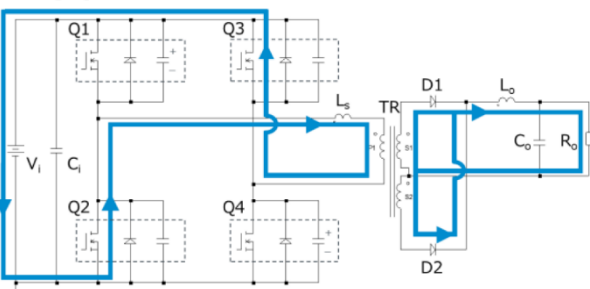
Mode (6)



Mode (6)

- C_{oss_Q4} の充電、 C_{oss_Q3} の放電が完了した後も L_s にエネルギーが残っている場合、Q3のBody Diode(D_{Q3})を介して電流が流れ、還流動作が始まります。

Mode (7)

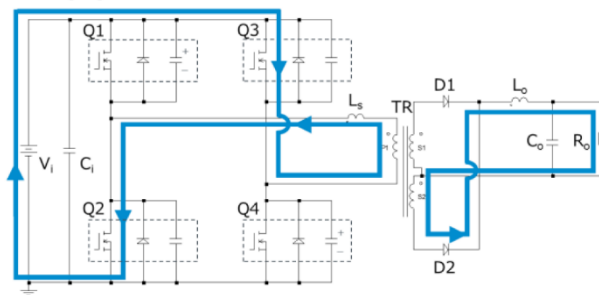


Mode (7)

- Q3 がターンONします。この時点で D_{Q3} が導通しているのでQ3のドレイン-ソース間電圧 V_{DS_Q3} はほぼ0V、つまりZVS動作となるため、ターンON損失は発生しません。
- Q3 がONしたことで、 L_s が急速にエネルギーを放出し、Mode(1)～Mode(6)での I_L とは逆方向電圧となるので、電流の向きが急速に反転します。

Figure 5. Mode (3)～(7)の電流経路

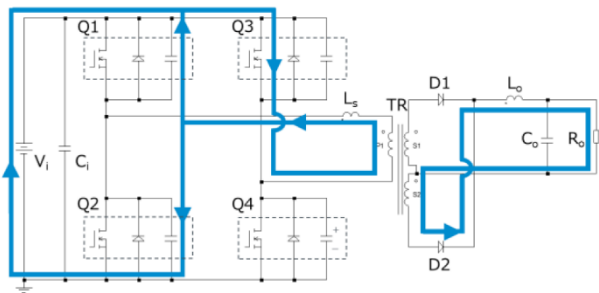
Mode (8)



Mode (8)

- Q2、Q3 がON、Q1 とQ4 がOFF です。
- よって C_{oss_Q1} および C_{oss_Q4} が充電されています。
- 1次側トランスにMode(1)とは逆向きに V_i が印加されています。
- L_s に電流が流れるので、 L_s にエネルギーが蓄積されます。

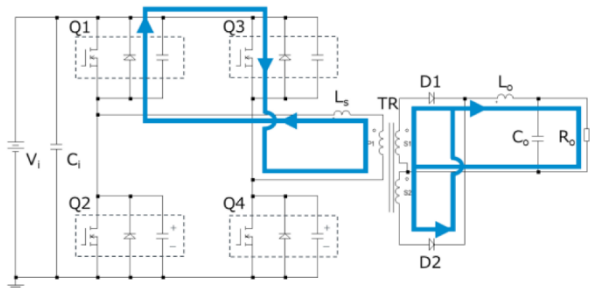
Mode (9)



Mode (9)

- Q2 をターンOFF します。
- Q2はOFF状態になるので、 C_{oss_Q2} は充電されます。
同時に C_{oss_Q1} は放電されます。

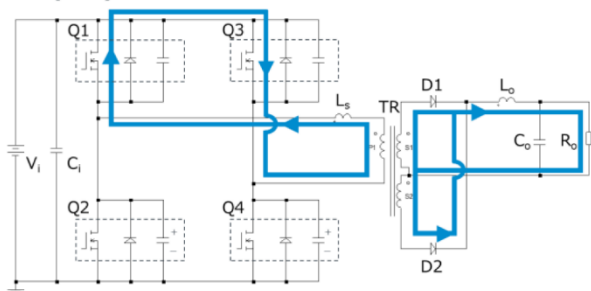
Mode (10)



Mode (10)

- C_{oss_Q2} の充電、 C_{oss_Q1} の放電が完了した後も L_s にエネルギーが残っている場合、Q1 のBody Diode(D_{Q1}) を介して電流が流れ、還流動作が始まります。
- 還流動作のため2次側にエネルギーは伝達されませんが、 L_o の作用により、電流は流れ続けます。 L_o による電流はD1、D2にとっては順方向であるため、どちらのダイオードにも電流が流れます。

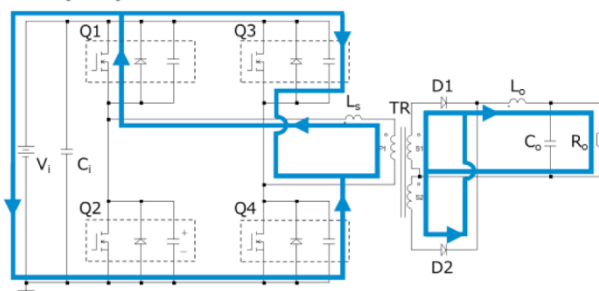
Mode (11)



Mode (11)

- Q1がターンON します。この時点で D_{Q1} は導通しているのでQ1のドレインソース間電圧 V_{ds_Q1} がほぼ0V、つまりZVS動作となるため、ターンON損失は発生しません。

Mode (12)

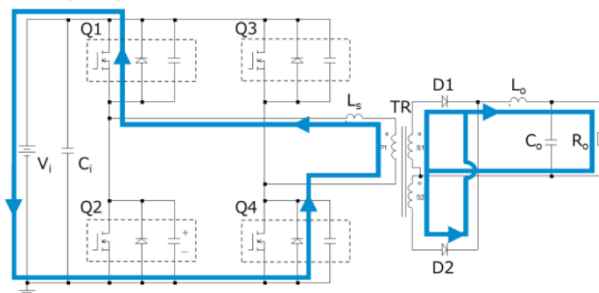


Mode (12)

- Q3 がターンOFF します。
- Q3がOFF状態になるため、 C_{oss_Q3} は充電されます。
同時に C_{oss_Q4} は放電されます。

Figure 6. Mode (8)～(12)の電流経路

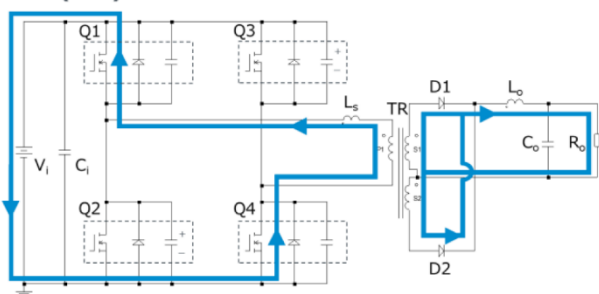
Mode (13)



Mode (13)

・C_{OSS_Q3} の充電、C_{OSS_Q4} の放電が完了した後もL_s にエネルギーが残っている場合、Q4 のBody Diode(D_{Q4})を介して電流が流れ、還流動作が始まります。

Mode (14)



Mode (14)

・Q4 がターンON します。この時点でD_{Q4}は導通しているためQ4のドレインソース間電圧V_{DS_Q4} はほぼ0V、つまりZVS動作のため、ターンON損失は発生しません。
・L_sが急速にエネルギーを放出し、Mode(8)～Mode(13)でのI_Lとは逆方向の電流が流れるように電圧がかかるため、電流の向きが急速に反転します。

Figure 7. Mode (13)～(14)の電流経路

特にMode(7)と(14)で説明しているように、遅れレグのMOSFETのターンONにより、入力電源とL_sが直列接続されL_sのエネルギーが急速に減少します。この動きは進みレグでは起こらないため、結果として進みレグと遅れレグの電流波形に違いが生じます(一般的に遅れレグの方がチャネル導通時間は長くなります)。このことから分かるように、進みレグのMOSFETと遅れレグのMOSFETでは電力損失に差が生じますので、この点は熱設計に対して注意が必要です。

3. PSFB回路の軽負荷時における注意点

3-1. ZVSの成立条件とDead Timeの重要性

第2章の動作Mode(5)と(6)、および(12)と(13)で説明したように、遅れレグにおいてはL_sの蓄積エネルギーが、MOSFETのC_{OSS}に蓄積されているエネルギーを上回らないとMOSFETの充放電が完了できないためZVS動作が成立しません。つまり、Mode(5)を例にしてZVSの成立条件を表すと以下の(1)式ようになります。ただし、I_{L1}をMode(4)終了時点のI_L、E_{OSS_Q3}、E_{OSS_Q4}はそれぞれQ3、Q4の出力容量の充放電完了に必要なエネルギーを表しています。

$$\frac{1}{2}L_s I_{L1}^2 > E_{OSS_Q3} + E_{OSS_Q4} \dots\dots\dots (1)$$

この(1)式より、軽負荷時ではI_{L1}が小さいためZVS動作が成立しにくく、負荷が大きくなるにつれてZVSの成立が容易になることが分かります。

一方、進みレグのMOSFETは、C_{OSS}の充放電時、トランスを介して2次側にエネルギーを伝達しています。先程と同様にエネルギー収支でZVSの成立条件を考えると、Mode(2)を例にトランスの巻き数比をnとして、進みレグのZVS成立条件は以下の式(2)で表すことができます。(2)式より、進みレグにおいては、2次側負荷インダクタンスのエネルギーも充放電に寄与するため、ZVS動作が容易であることが分かります。

$$\frac{1}{2}(L_s + n^2 L_o) I_{L2}^2 > E_{OSS_Q1} + E_{OSS_Q2} \dots\dots\dots (2)$$

ただし、I_{L2}はMode(1)終了時点のI_L、E_{OSS_Q1}、E_{OSS_Q2}はそれぞれQ1、Q2のC_{OSS}の充放電完了に必要なエネルギーと定義します。

実際の回路動作では上下アームの短絡を防ぐために、一般的にDead Timeを設定します。上述のように、軽負荷時には特に遅れレグのMOSFETの充放電が未完了、つまりV_{DS}電圧が残っている可能性があるため、Dead Timeの設定次第では遅れレグのターンON損失が増大する可能性があります。よってPSFB回路の遅れレグでは、軽負荷時のDead Time設定が特に重要になります。

Figure 8に、Dead Timeが適切な場合と、そうでない場合のターンON波形の概略図を示します。

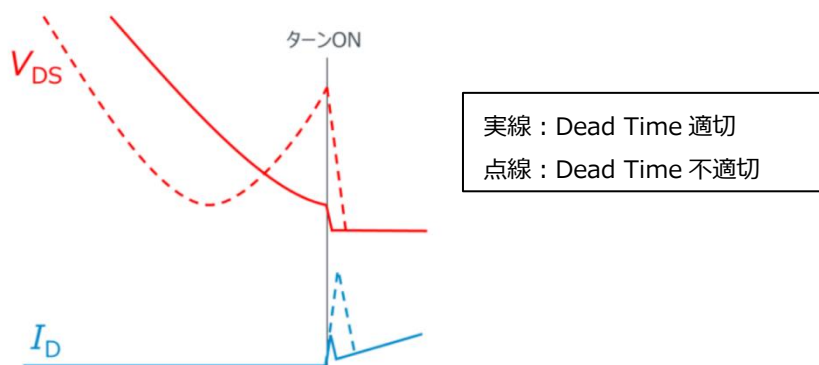


Figure 8. 軽負荷時における遅れレグの MOSFET のターン ON の概略図

また、Dead Timeが不適切な場合、瞬間的に大きなドレイン電流 I_d が観測されることがあります。これには以下の2つの理由が考えられます。

- ① : V_{DS} 変化に従って、一時的にゲートソース間電圧 V_{GS} がしきい値電圧 V_{th} を超える(誤ONすることにより、貫通電流が観測されている。
- ② : 逆アームのMOSFETの C_{oss} への充電電流が観測されている。

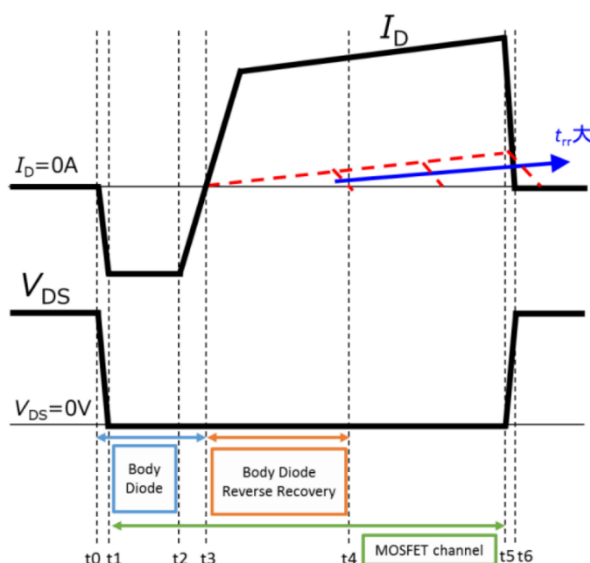
後者の C_{oss} への充電電流は、一般的にハードスイッチング動作時に発生します。また、前者の誤ONによる貫通電流は、MOSFETのゲートドレイン間容量 C_{gd} 、およびゲートソース間容量 C_{gs} の容量比を適切にすることで未然に防ぐことが可能です。

PrestoMOS™ は C_{gd} と C_{gs} の容量比が適切に設計されているため、貫通電流の抑制によるスイッチング損失の低減が期待できます。

3-2. 寄生バイポーラトランジスタに関する注意点

一般的にPSFB回路では、軽負荷においてMOSFETのBody Diodeのリカバリ時間 t_{rr} が長くなります。この理由としては、PSFB回路ではリカバリ期間中のBody Diodeに印加される V_{DS} 電圧がほぼ0Vであるため、電荷放出が遅くなるためです。PSFB回路において、MOSFETのターンOFF時にこのリカバリ電流が残留していると、寄生バイポーラトランジスタが誤ONしてMOSFETが破壊する可能性があります[1]。

Figure 9に、進みレグにおけるリカバリ時間 t_{rr} と I_d 導通時間および寄生バイポーラトランジスタ誤ONの関係を示します。軽負荷になり V_{DS} が低下するに従って、赤点線のように t_{rr} は長くなります。そしてこの t_{rr} が、 I_d の導通時間よりも長くなると、リカバリ残存電荷により寄生バイポーラトランジスタが誤ONし、MOSFETが破壊する可能性があります。

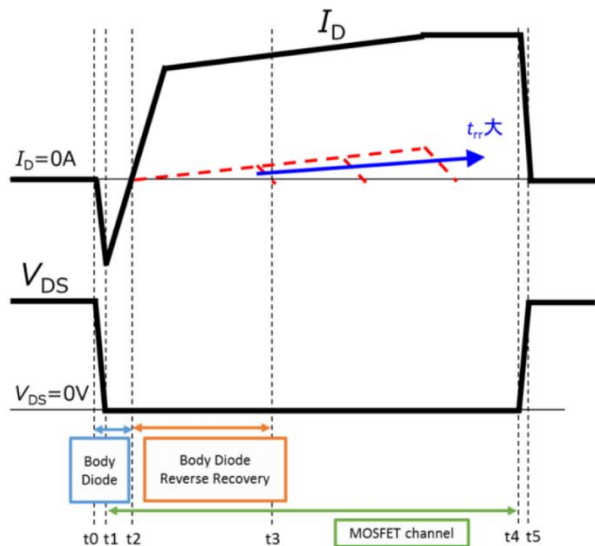


- t0~t1 : MOSFET の出力容量から放電し、Body Diode に順方向電流が流れ始める。
- t1~t2 : Body Diode が導通している期間。
- t2~t5 : MOSFET が ON 状態。
- t2~t4 : Body Diode のリカバリ電流が流れる期間。
 V_{DS} 電圧の低下に従って、この期間も長くなる。
- t5~t6 : MOSFET がターン OFF。この時、まだリカバリ電流が残っていると、寄生バイポーラトランジスタが誤ONし、MOSFET が壊れる可能性がある。

Figure 9.進みレグにおけるリカバリ時間 t_{rr} と I_d 導通時間および寄生バイポーラトランジスタ誤 ON の関係

以上のことから、PSFB回路では t_{rr} が小さいMOSFETを選定することが好ましいと言えます。PrestoMOS™ は業界最高クラスの高速リカバリ性能を有しているので、このような問題が発生しにくいMOSFETとなっています

遅れレグについても、ターンOFF時に寄生バイポーラトランジスタが誤ONする可能性はありますが、第2章で説明したように、遅れレグは進みレグに比べ I_D の導通時間が長い(Figure 10)、その分 t_{rr} 増大の影響は受けにくいです。つまり遅れレグは進みレグと比べて、寄生バイポーラトランジスタの誤ONによるMOSFETの破壊リスクは小さいです。



t0～t1 : MOSFET の出力容量から放電し、Body Diode に順方向電流が流れ始める。

t0～t1 : Body Diode が導通している期間。

t1～t4 : MOSFET が ON 状態。

t1～t3 : Body Diode のリカバリ電流が流れる期間。
 V_{DS} 電圧の低下に従って、この期間も長くなる。

t4～t5 : MOSFET がターン OFF。
進みレグと比較して I_D 導通時間が長い(ため、ターン OFF 時にリカバリ電流が残っている可能性は低い(寄生バイポーラトランジスタの誤 ON は発生しにくい)

Figure 10. 遅れレグにおけるリカバリ時間 t_{rr} と I_D 導通時間および寄生バイポーラトランジスタ誤 ON の関係

5. 効率評価結果

これまでの説明で、 t_{rr} が小さいPrestoMOS™ がPSFB回路で有用であることが理解できたと思います。次に、電源の最も重要な指標の一つである電力変換効率を、実際の電源回路を用いて評価した結果をFigure 11に示します。Q1~Q4のMOSFETとして、オン抵抗200mΩ前後のPrestoMOS™ および同クラス他社品と比較しました。

Figure 11から分かるように、PrestoMOS™ の最新世代品であるR6018VNX は、全負荷域において最も効率が良い結果が得られました。これより、R60xxVNXシリーズは高速リカバリ型のSJ-MOSにおいて、業界トップクラスのスイッチング性能を誇っており、PSFB回路に最適であることが分かります。

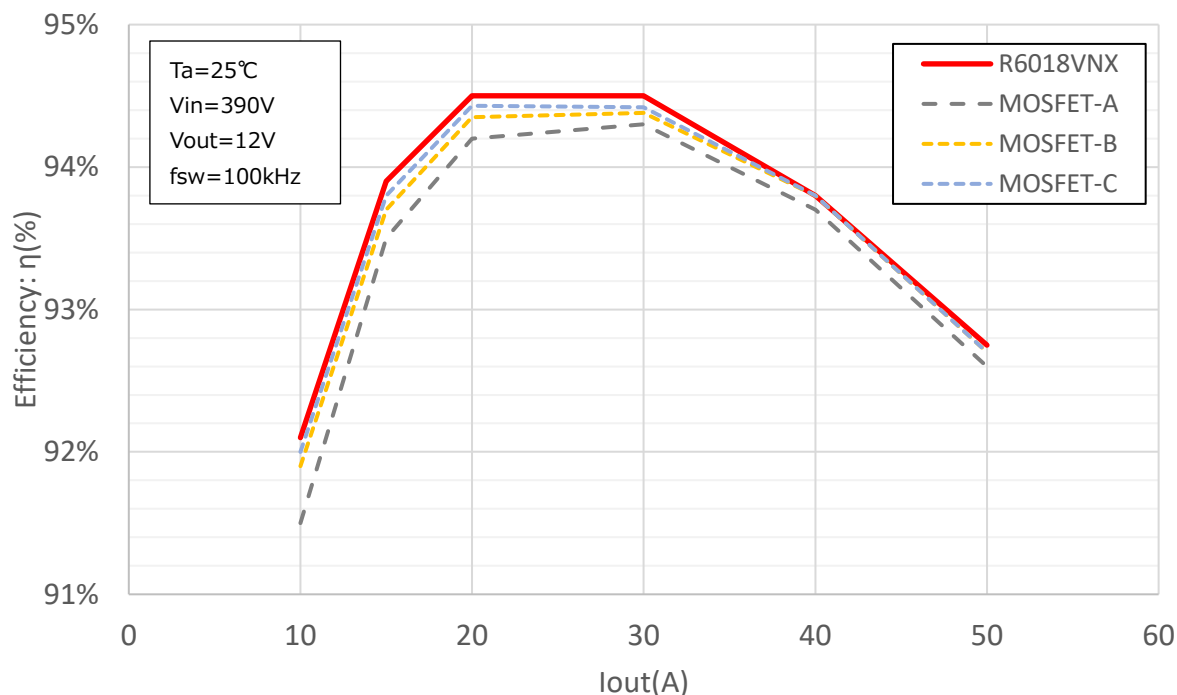


Figure 11. PSFB 回路 効率-出力電流特性

6. まとめ

- ・軽負荷時において、遅れレグのMOSFETはZVS動作の成立が難しいため、ターンON損失が発生し易くなります。このターンON損失を小さくするためには、一般的にDead Timeの調整が重要になります。
- ・軽負荷時の進みレグにおいて、MOSFETのBody Diodeの t_{rr} が大きいと、MOSFETの寄生バイポーラトランジスタが誤ONする恐れがあります。よってPSFB回路には、Body Diodeの t_{rr} が小さいMOSFETを選定することが重要です。
- ・ロームの最新世代PrestoMOS™ R60xxVNXシリーズは、高速リカバリ型SJ-MOSの中で業界トップクラスのスイッチング性能を有するので、PSFB回路に最適です。

7. 参考文献

- [1] L. Saro, et al., "High-Voltage MOSFET Behavior in Soft-Switching Converter: Analysis and Reliability Improvements," International Tel-communication Conference, San Francisco, 1998.

ご 注 意

- 1) 本資料の記載内容は改良などのため予告なく変更することがあります。
- 2) 本資料に記載されている内容は製品のご紹介資料です。ご使用に際しては、別途最新の仕様書を必ずご請求のうえ、ご確認ください。
- 3) ロームは常に品質・信頼性の向上に取り組んでおりますが、半導体製品は種々の要因で故障・誤作動する可能性があります。
万が一、本製品が故障・誤作動した場合であっても、その影響により人身事故、火災損害等が起こらないようご使用機器でのディレーティング、冗長設計、延焼防止、バックアップ、フェイルセーフ等の安全確保をお願いします。定格を超えたご使用や使用上の注意書が守られていない場合、いかなる責任もロームは負うものではありません。
- 4) 本資料に記載されております応用回路例やその定数などの情報につきましては、本製品の標準的な動作や使い方を説明するものです。
したがって、量産設計をされる場合には、外部諸条件を考慮していただきますようお願いいたします。
- 5) 本資料に記載されております技術情報は、製品の代表的動作および応用回路例などを示したものであり、ロームまたは他社の知的財産権その他のあらゆる権利について明示的にも黙示的にも、その実施または利用を許諾するものではありません。上記技術情報の使用に起因して紛争が発生した場合、ロームはその責任を負うものではありません。
- 6) 本資料に掲載されております製品は、耐放射線設計はなされていません。
- 7) 本製品を下記のような特に高い信頼性が要求される機器等に使用される際には、ロームへ必ずご連絡の上、承諾を得てください。
・輸送機器（車載、船舶、鉄道など）、幹線用通信機器、交通信号機器、防災・防犯装置、安全確保のための装置、医療機器、サーバー、太陽電池、送電システム
- 8) 本製品を極めて高い信頼性を要求される下記のような機器等には、使用しないでください。
・航空宇宙機器、原子力制御機器、海底中継機器
- 9) 本資料の記載に従わないために生じたいかなる事故、損害もロームはその責任を負うものではありません。
- 10) 本資料に記載されております情報は、正確を期すため慎重に作成したものです。万が一、当該情報の誤り・誤植に起因する損害がお客様に生じた場合においても、ロームはその責任を負うものではありません。
- 11) 本製品のご使用に際しては、RoHS 指令など適用される環境関連法令を遵守の上でご使用ください。
お客様にかかる法令を順守しないことにより生じた損害に関して、ロームは一切の責任を負いません。
本製品の RoHS 適合性などの詳細につきましては、セールス・オフィスまでお問合せください。
- 12) 本製品および本資料に記載の技術を輸出又は国外へ提供する際には、「外国為替及び外国貿易法」、「米国輸出管理規則」など適用される輸出関連法令を遵守し、それらの定めにしたがって必要な手続を行ってください。
- 13) 本資料の一部または全部をロームの許可なく、転載・複写することを堅くお断りします。



ローム製品のご検討ありがとうございます。
より詳しい資料やカタログなどご用意しておりますので、お問合せください。

ROHM Customer Support System

<http://www.rohm.co.jp/contact/>