

リニアレギュレータシリーズ（3 端子レギュレータ、LDO）

BA1117 シリーズ アプリケーション情報

このアプリケーションノートの情報は、ICの実装についてのヒントのみを記載しています。従いまして、ICの品質説明または保証と見なされるものではありません。
ICの規格値については最新のデータシートをご覧ください。また各項目の説明に使用されるアプリケーション回路は単純化された例ですので、必ず実際のアプリケーションで動作を検証してください。

目次

1	BA1117 シリーズについて	2
2	代表的なアプリケーション回路	3
3	出力電圧設定	4
4	ケルビン接続、ロードレギュレーション	5
5	出力電圧誤差	6
6	入出力電圧差と特性の考察	6
7	出力コンデンサ	6
8	入力コンデンサ	6
9	リップル増加の防止	7
10	負荷について	7
11	効率	7
12	熱設計	8
13	端子保護	11
14	電源オン シーケンス	14
15	電源オフ シーケンス	15
16	突入電流	16
17	過電流保護(OCP)	17
18	過熱保護(TSD)	17
19	入出力等価回路	18

1 BA1117 シリーズについて

BA1117 は、可変出力型低ドロップアウト(LDO)レギュレータです。ドロップアウト電圧は、標準的な 3 端子レギュレータの 2V から 1.2V へ小さくなっています。現在の LDO 製品のドロップアウト電圧は 0.5V などと更に小さな値になっているため 1.2V という値は LDO と呼ぶには大きいかもしれません。しかしながら、標準的な 3 端子レギュレータと比較すると、BA1117 は LDO として表現できます。

入力定格電圧	15V
入力電圧範囲	$V_{OUT} + 1.4V \sim 10V$
出力電圧設定範囲	1.25V \sim 8.6V
出力電圧精度	$\pm 1\%$ (外付け抵抗の精度は含まず)
出力電流	5mA ^(NOTE1) \sim 1A NOTE 1: 電圧設定抵抗の電流を含む
動作ジャンクション温度範囲	-20°C \sim +105°C

数値は最新のデータシートで確認してください。

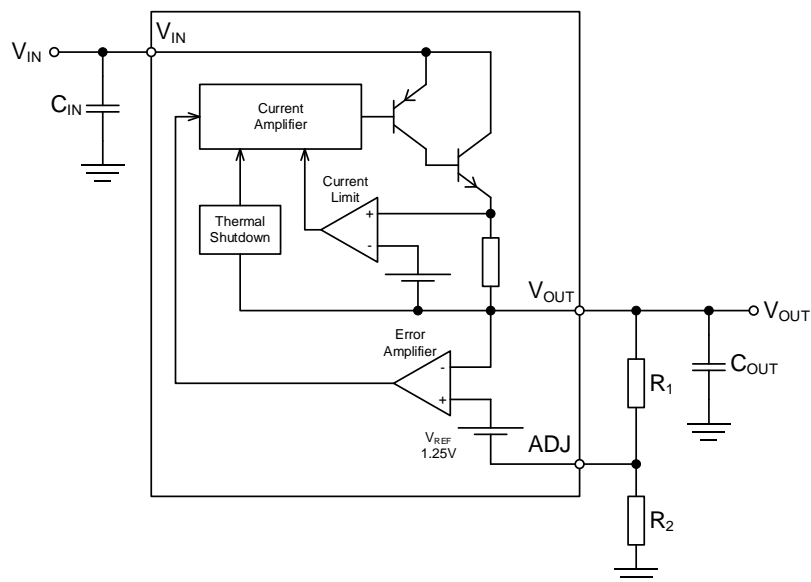


Figure 1-1. ブロック図

2 代表的なアプリケーション回路

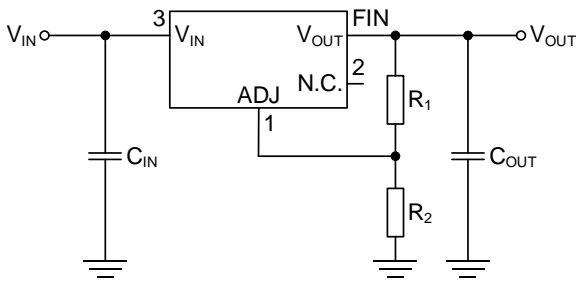


Figure 2-1. 代表的なアプリケーション回路

品名	BA1117FP
パッケージ	TO252-3
ピン配置 Top View	

ピン番号	ピン名	機能
1	ADJ	出力電圧設定ピン ADJ ピンは、 V_{OUT} ピンとの間に基準電圧 1.25V を発生させ、 V_{OUT} ピンとグラウンド間を抵抗分割することで、1.25V から 8.6V の出力が可能です。
2	N.C.	未接続ピン オープンにしてください。出力ピンで FIN と接続されています。
3	V_{IN}	入力ピン 入力ピンを介して IC に電源が供給されます。IC の入力を安定化させるため、 V_{IN} とグラウンド間にコンデンサを接続してください。コンデンサはピンの近くに配置してください。→ 6 ページ参照。
FIN	V_{OUT}	出力ピン、放熱フィン 負荷に電力を供給します。このピンには発振を防ぐため V_{OUT} とグラウンド間にコンデンサを接続してください。→ 6 ページ参照。 FIN はリードフレームを介してダイに接続されており、放熱効率を高めるため、銅箔面積の広い V_{OUT} プレーンにハンダ付けすることを推奨します。また FIN はパッケージ内部で電氣的に V_{OUT} へ接続されています。

3 出力電圧設定

BA1117 は、外付け抵抗分割器を使って 1.25V～8.6V の出力電圧設定が可能です。出力電圧は次式で求めることができます。

$$V_{OUT} = V_{REF} \times \left(1 + \frac{R_2}{R_1}\right) + I_{ADJ} \times R_2 \quad [V] \quad (3-1)$$

V_{REF} : 基準電圧 [V] = 1.25V typ

I_{ADJ} : ADJ ピン電流 [A] = 60μA typ

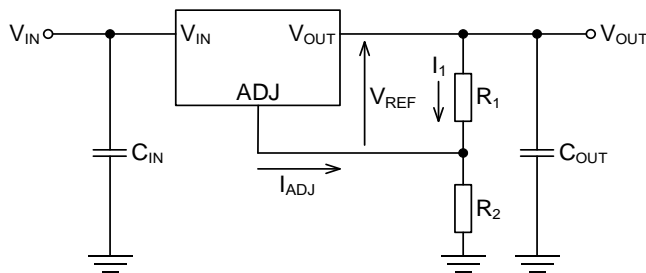


Figure 3-1. 出力電圧設定

BA1117 は V_{OUT} ピンと ADJ ピンとの間に基準電圧 1.25V が出力されています。 R_1 の電流 I_1 は $1.25V/R_1$ で計算でき、 R_2 の電流は R_1 の電流に ADJ ピンのバイアス電流 I_{ADJ} を加えたものになります。ADJ ピンのバイアス電流は、60μA typ (120μA max) で R_2 を介してグラウンドへ流れます。ADJ ピンのバイアス電流によって生じる出力電圧誤差を小さく抑えるため、 R_1 の値は 120Ω を推奨します。 R_1 の値を小さくし I_1 の値を大きくすることにより I_{ADJ} の値を無視できるようにします。

また PCB トレースでは、最適な負荷レギュレーション性能を得るために、出力電圧設定抵抗の上側を直接 V_{OUT} ピンへ接続してください。

次に代表的な出力電圧の設定抵抗値を示します。この例では公称抵抗値は E24 シリーズを使用しています。抵抗 R_1 と R_2 は同じ種類のものを使用します。種類が違くと、それぞれの許容差や温度特性の違いで R_1 と R_2 の比率が変化し、出力電圧精度が悪化する可能性があります。0402 mm (01005 inch) サイズ以下のチップ抵抗を使用する場合は、抵抗の定格電力と最高電圧に注意して部品を選択してください。

通常は R_1 と R_2 を介して V_{OUT} ピンからグラウンドへ 10mA 程度の電流が常に流れていますが、出力電圧が 1.25V 設定の場合は R_1 を開放にするとこの電流はゼロになります。しかし、BA1117 は負荷電流がゼロになると負帰還が機能なくなるため出力電圧が持ち上がります。これを防止するため、負荷電流が常に 10mA 程度流れるように R_1 に 120Ω を実装してください。

最小部品数で設定

目標値 V_O (V)	R_1 (Ω)	R_2 (Ω)	計算値 V_O' (V)	誤差 (%)
1.25	120	0	1.250	0
1.5	120	24	1.501	+ 0.10
1.8	82	36	1.801	+ 0.05
1.9	120	62	1.900	- 0.02
2	200	120	2.007	+ 0.36
2.5	120	120	2.507	+ 0.29
3	130	180	2.992	- 0.28
3.3	110	180	3.306	+ 0.19
5	120	360	5.022	+ 0.43
6	180	680	6.013	+ 0.22
7	180	820	6.994	- 0.09
8	150	820	8.133	+ 1.66

高精度に設定

目標値 V_O (V)	R_1 (Ω)	R_2 (Ω)	計算値 V_O' (V)	誤差 (%)
1.25	120	0	1.250	0
1.5	120	24	1.501	+ 0.10
1.8	82	36	1.801	+ 0.05
1.9	120	62	1.900	- 0.02
2	120	68+3.6	2.000	+ 0.01
2.5	150	110+39	2.501	+ 0.02
3	120	120+47	3.000	- 0.01
3.3	130	130+82	3.301	+ 0.04
5	160	430+47	5.005	+ 0.10
6	150	510+56	6.001	+ 0.01
7	120	510+39	7.002	+ 0.02
8	130	680+18	8.003	+ 0.04

4 ケルビン接続、ロードレギュレーション

通常は出力電圧設定抵抗が V_{OUT} ピンの配線上に接続されている時点で最適なレギュレーションが得られます。しかし、負荷電流が多い、配線幅が細い、負荷までの距離が遠いなどのアプリケーションでは PCB トレースの抵抗により電圧降下が生じる可能性があり、その結果負荷点での電圧が低下する可能性があります。この影響は、出力電圧設定抵抗分割器の下側を負荷に可能な限り近づけて接続することで解消されます。インピーダンスが高い抵抗分圧器は IC の近くに配置し、インピーダンスが低い抵抗下側のトレースを引き延ばすことによりノイズ耐性を得られます。

IC の出力コンデンサ C_{OUT} は発振防止用なので IC の近くに配置し、負荷の近くには急峻な負荷応答に対応するための大容量コンデンサ C_{BULK} を配置してください (Figure 4-1)。

多くの LDO では、ADJ ピンとグラウンド間に基準電圧があるため、抵抗分割器の上側を負荷に近づけるケルビン接続を行います。BA1117 は基準電圧の位置が異なるため、通常とは逆の接続になることに注意してください。Figure 4-2 は間違った接続です。この場合の出力電圧は式 4-1 で表すことができます。式 3-1 と比べると V_{REF} の項に出力大電流 I_{LARGE} が入っています。つまり負荷電流によってロードレギュレーションが悪化することになります。

$$V_{OUT} = (V_{REF} + I_{LARGE} \times R_{PARASITIC}) \times \left(1 + \frac{R_2}{R_1}\right) + I_{ADJ} \times R_2 \quad [V]$$

(4-1)

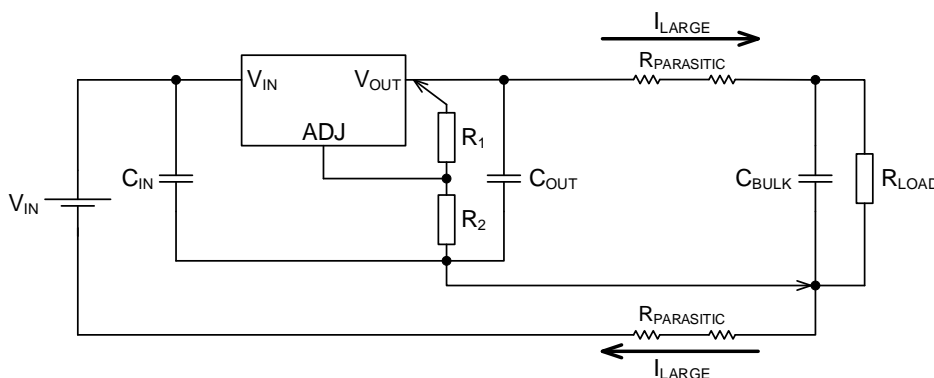


Figure 4-1. ケルビン接続

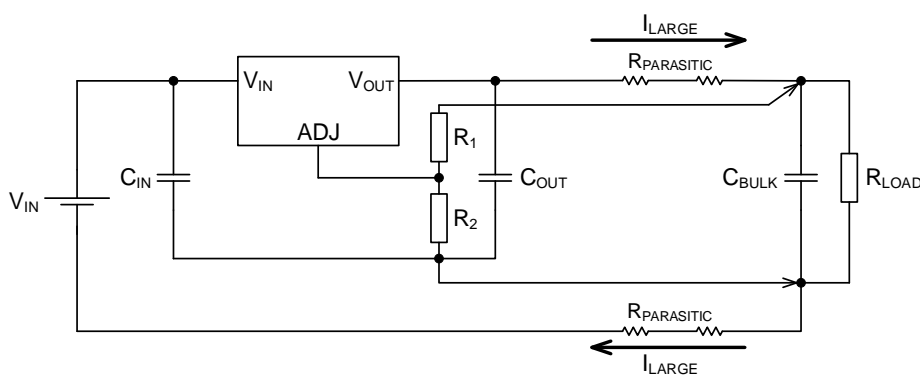


Figure 4-2. 間違った接続

5 出力電圧誤差

出力電圧最大許容差は、基準電圧（データシートでは記号 V_O ）の許容差に出力電圧設定用外付け抵抗の許容差を掛けた値（次式）、ADJ ピン電流 I_{ADJ} 許容差（次式）、ラインレギュレーション許容差、ロードレギュレーション許容差を合算したことになります。

出力電圧許容差

最小値

$$V_{OUT(MIN)} = V_{O(MIN)} \times \left(1 + \frac{R_{2(MIN)}}{R_{1(MAX)}}\right) + I_{ADJ(MIN)} \times R_{2(MIN)} \quad [V] \quad (5-1)$$

最大値

$$V_{OUT(MAX)} = V_{O(MAX)} \times \left(1 + \frac{R_{2(MAX)}}{R_{1(MIN)}}\right) + I_{ADJ(MAX)} \times R_{2(MAX)} \quad [V] \quad (5-2)$$

6 入出力電圧差と特性の考察

入力電圧の最小値は、使用する負荷電流でのドロップアウト電圧をデータシートの「ドロップアウト電圧 vs 出力電流」グラフより読み取り、出力電圧に加算した電圧となります。このとき DC 的には動作できていますが、制御の能力は低下しています。負荷変動がある場合は、入出力電圧差が小さいため入力から出力へ短時間に大電流を供給することができません。つまり負荷応答性が遅くなります。また応答性の遅れは PSRR 特性の低下としても現れます。効率を重視するために入出力電圧差を最小電圧分しか確保しないと、LDO は期待される特性を発揮することができません。高速負荷応答性と PSRR の能力が得られるまで入力電圧を上昇させ、効率と各特性の妥協点を求めるようにします。

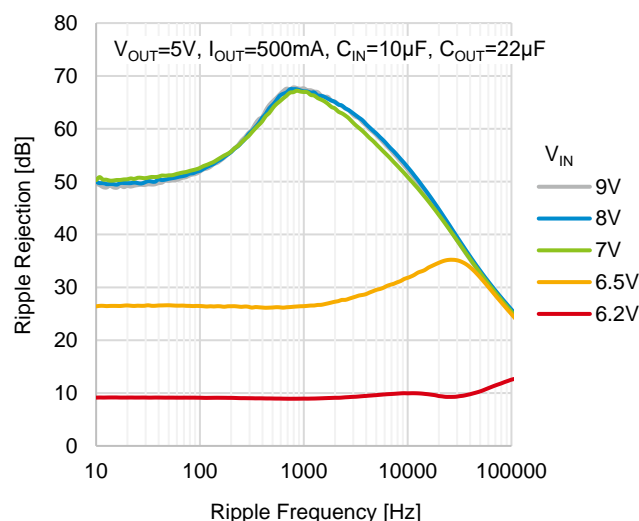


Figure 6-1. 入出力電圧差が PSRR 特性に与える影響

7 出力コンデンサ

出力コンデンサはループを安定化するために V_{OUT} ピンとグラウンド間の IC から 3cm 以内に配置してください。コンデンサ容量は 22 μF 以上を接続してください。容量が小さいと発振する可能性があります。容量が大きい方が帰還ループの安定性と過渡応答特性が向上します。容量の最大値に制限はありませんが次の事項に考慮する必要があります。容量を大きくすることで、電源オン時の充電時間、オフ時の放電時間が長くなります。また電源をオフしたときに出力と入力の電圧が逆転して IC 内に大電流が逆流することで損傷が考えられますので、逆流バイパスダイオードや逆流防止ダイオードを接続してください。

ESR は 5 Ω 以下のコンデンサを使用してください。ESR が大きいと帰還ループの位相補償ができず発振します。なお、この値は IC 単品および抵抗負荷による評価結果で、実際には基板の配線インピーダンスや入力側の電源インピーダンス、負荷インピーダンスによって変化するため、必ず最終製品の条件で発振がないか十分な確認をしてください。

電解コンデンサは安価で大容量が得られますが、低温で急激な容量減少と ESR 上昇が起こるものがありますので注意が必要です。

セラミックコンデンサは温度特性が良好な X5R および X7R を推奨します。Z5U、Y5V、F は容量変化が大きいので使用しないでください。許容差、温度特性、DC バイアス特性により容量値が減少しますが、最小値を下回らないように設定してください。また DC バイアス特性はサイズが小さくなるにしたがって容量低下が大きくなる傾向にあります。

負荷電流の変動が急峻な場合は出力にリップル電圧が発生する場合があります。リップル電圧を小さくしたい場合は出力コンデンサの容量を大きくしてください。出力容量を増やすと、入力側から出力コンデンサへ充電する電荷量が増えるため、入力側電源の負荷応答性が悪い場合は電圧ドロップを起こす場合があります。これを防止するため、入力コンデンサの容量も出力容量相当まで大きくしてください。

8 入力コンデンサ

入力コンデンサは、回路動作時に電源ラインの電位変動を抑えて IC の入力を安定にさせることが目的です。特に入力トレースが長い場合や入力電源のインピーダンスが高い場合に、LDO 入力電源の安定性を確保するために効果的に働きます。コンデンサは V_{IN} ピンとグラウンド間の IC から 1cm 以内に接続してください。入力コンデンサは電源インピーダンスを小さくすることが目的のため、ESR が小さなセラミックコンデンサが望ましいですが、電流の急変がない場合は他の種類のコンデンサでも良いです。容量値は、10 μF 以上を接続してください。出力電流が急変する場合は出力コンデンサの容量を大きくしてリップル電圧を小さくしますが、出力コンデンサが大きくなったことにより、入力電源側の瞬間的な電流供給能力が劣る場合は入力電圧がドロップする場合があります。これを防止するため入力コンデンサの容量も出

容量相当まで大きくしてください。バルクコンデンサは、セラミックコンデンサに並列にアルミ電解コンデンサなどを接続します。

9 リプル増加の防止

出力電圧が高くなるに連れてリップルが増幅されるため、リップルリジェクションが悪化します。ADJ ピンとグラウンド間にコンデンサを接続することでリップルの増幅を抑え、リップルリジェクションの悪化を防止します (Figure 9-1)。リップルの増幅を防ぐためには、すべてのリップル周波数で、式 9-1 のように C_{ADJ} のインピーダンスが R_1 よりも低い必要があります。

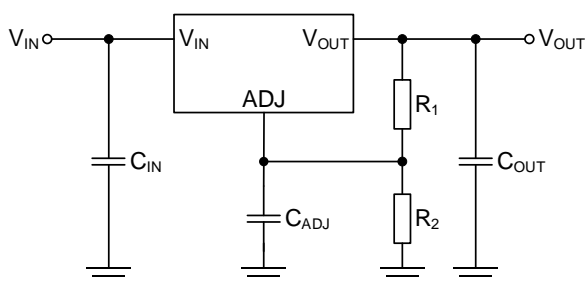


Figure 9-1. C_{ADJ} によるリップル増加の防止

$$\frac{1}{2\pi \times f_{RIPPLE} \times C_{ADJ}} < R_1 \quad (9-1)$$

f_{RIPPLE} : リプル周波数 [Hz]

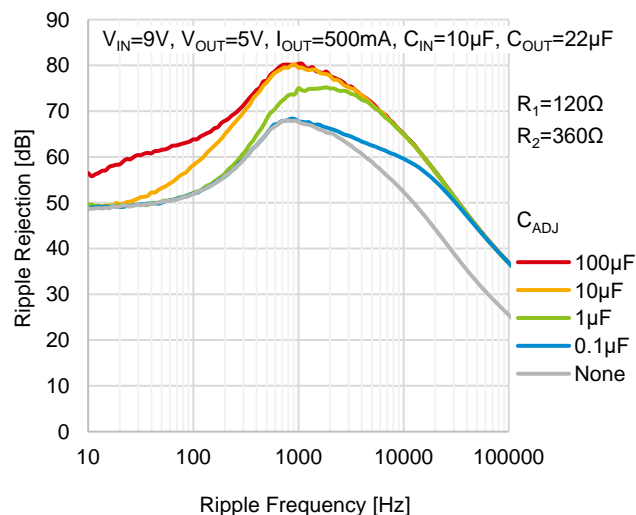


Figure 9-2. C_{ADJ} によるリップルリジェクションの変化

10 負荷について

この IC は過電流保護 (OCP) が垂下型特性ですので、殆どの負荷で起動可能ですが、モータや起動時に大電流が流れる回路では起動できない場合があります。これは負荷電流が IC の出力 (供給) 電流を上回ると、出力電圧が上昇できず IC が起動できなくなるためです。

11 効率

効率は次式で求めることができます。

$$\eta = \frac{P_{OUT}}{P_{IN}} = \frac{V_{OUT} \times I_{OUT}}{V_{IN} \times (I_{OUT} + I_{ADJ})} \times 100 \quad [\%] \quad (11-1)$$

V_{IN} : 入力電圧 [V]

V_{OUT} : 出力電圧 [V]

I_{OUT} : 出力電流 [A]

I_{ADJ} : ADJ ピン電流 [A]

ただし $I_{ADJ} \ll I_{OUT}$ の場合は次式で計算できます。

$$\eta = \frac{V_{OUT}}{V_{IN}} \times 100 \quad [\%] \quad (11-2)$$

式より、入出力間の電圧差が小さいほど効率が良くなることが判ります。

12 熱設計

信頼性が高い動作を確保するには IC のジャンクション温度が 150°C を超えないようにする必要があります。ジャンクション温度の見積もりは次の 2 つの方法で算出できます。

1. 表面温度測定によって IC の温度測定を行う場合には熱特性パラメータ ψ_{JT} を用いて計算します。熱電対をパッケージ上面中心にしっかり固定さえできればパッケージ上面中心温度 T_T を精度よく測定できるため、この熱特性パラメータを用いて精度よくジャンクション温度を算出することができます。

$$T_J = T_T + \psi_{JT} \times P \quad [^\circ\text{C}] \quad (12-1)$$

T_T : パッケージ上面中心温度 $[^\circ\text{C}]$

ψ_{JT} : ジャンクションからパッケージ上面中心までの
熱特性パラメータ $[^\circ\text{C}/\text{W}]$

P : IC の消費電力 $[\text{W}]$

P は IC の消費電力で次式により計算できます。

$$P = (V_{IN} - V_{OUT}) \times I_{OUT} + (V_{IN} \times I_{ADJ}) \quad [\text{W}] \quad (12-2)$$

V_{IN} : 入力電圧 $[\text{V}]$

V_{OUT} : 出力電圧 $[\text{V}]$

I_{OUT} : 出力電流 $[\text{A}]$

I_{ADJ} : ADJ ピン電流 $[\text{A}]$

ただし $I_{ADJ} \ll I_{OUT}$ の場合は次式で計算できます。

$$P = (V_{IN} - V_{OUT}) \times I_{OUT} \quad [\text{W}] \quad (12-3)$$

また、定常的に流せる最大出力電流は次式で算出することができます。

$$I_{OUT(MAX)} = \frac{T_{J(MAX)} - T_T}{(V_{IN} - V_{OUT}) \times \psi_{JT}} \quad [\text{A}] \quad (12-4)$$

$T_{J(MAX)}$: ジャンクション温度の絶対最大定格 $[^\circ\text{C}]$

T_T : パッケージ上面中心温度 $[^\circ\text{C}]$

ψ_{JT} : ジャンクションからパッケージ上面中心までの
熱特性パラメータ $[^\circ\text{C}/\text{W}]$

V_{IN} : 入力電圧 $[\text{V}]$

V_{OUT} : 出力電圧 $[\text{V}]$

2. 熱抵抗 θ_{JA} を用いて簡易的にジャンクション温度を算出することもできます。

$$T_J = T_A + \theta_{JA} \times P \quad [^\circ\text{C}] \quad (12-5)$$

T_A : 周囲環境温度 $[^\circ\text{C}]$

θ_{JA} : ジャンクションから周囲環境までの熱抵抗 $[^\circ\text{C}/\text{W}]$

P : IC の消費電力 $[\text{W}]$

また、定常的に流せる最大出力電流は次式で算出することができます。

$$I_{OUT(MAX)} = \frac{T_{J(MAX)} - T_A}{(V_{IN} - V_{OUT}) \times \theta_{JA}} \quad [\text{A}] \quad (12-6)$$

$T_{J(MAX)}$: ジャンクション温度の絶対最大定格 $[^\circ\text{C}]$

T_A : 周囲環境温度 $[^\circ\text{C}]$

θ_{JA} : ジャンクションから周囲環境までの熱抵抗 $[^\circ\text{C}/\text{W}]$

V_{IN} : 入力電圧 $[\text{V}]$

V_{OUT} : 出力電圧 $[\text{V}]$

次に示す熱特性パラメータ ψ_{JT} および熱抵抗 θ_{JA} は、特定の PCB で測定した値です。PCB の特性、銅箔のレイアウト、部品配置、筐体形状、周囲環境などの影響で放熱性能が変わるため、熱特性パラメータ、熱抵抗も変化します。実機基板とは値が異なることを考慮しておく必要があります。

TO252-3 パッケージの熱特性パラメータおよび熱抵抗

PCB 種類	$\psi_{JT}(^\circ\text{C}/\text{W})$	$\theta_{JA}(^\circ\text{C}/\text{W})$
1 層 (1s)	13	132.2
2 層 (2s)	3	30.2
4 層 (2s2p)	2	23.3

測定に使用した PCB の仕様を Figure 12-1~12-13 および Table 12-1~12-3 に示します。

TO252-3 パッケージ PCB 仕様 1 層 (1s)

JEDEC 規格 JESD51-3/ -7 準拠

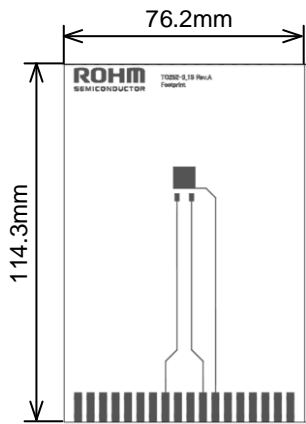


Figure 12-1. Top Layer Trace

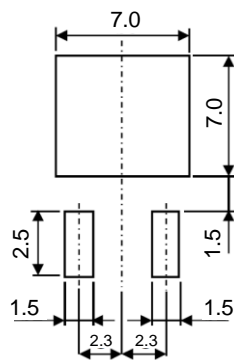


Figure 12-2. Footprint



Figure 12-3. 1 層基板断面図

項目	値
基板厚み	1.57 mm
基板外形寸法	76.2 mm × 114.3 mm
基板材質	FR-4
トレース厚 (仕上がり厚)	70 μm (2 oz)
引き出し線幅	0.254 mm
銅箔範囲	Footprint

Table 12-1. 1 層 PCB 仕様

TO252-3 パッケージ PCB 仕様 2 層 (2s)

JEDEC 規格 JESD51-3/ -5/ -7 準拠

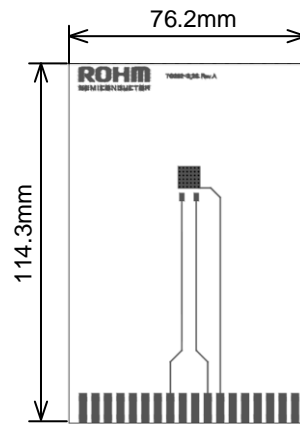
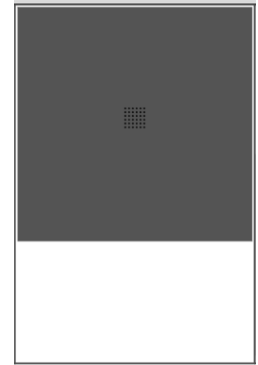
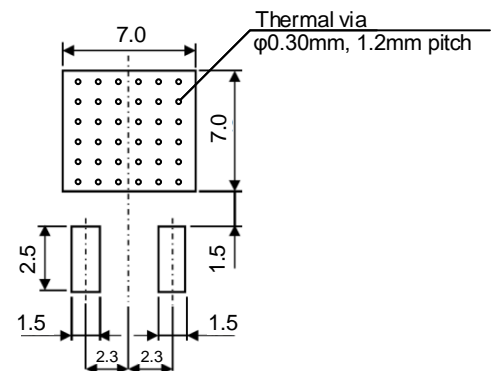
Figure 12-4.
Top Layer TraceFigure 12-5.
Bottom Layer Trace

Figure 12-6. Footprint

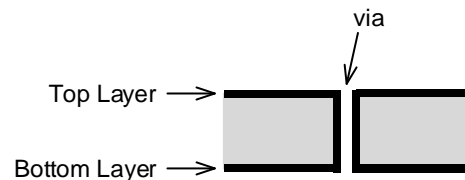


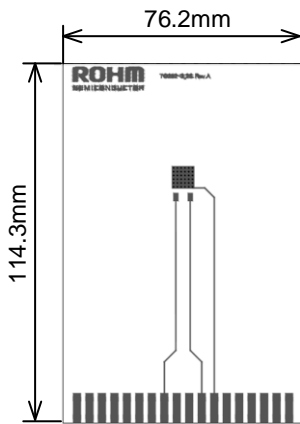
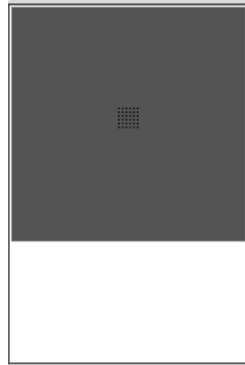
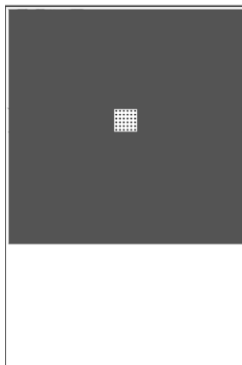
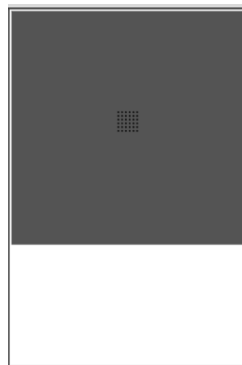
Figure 12-7. 2 層基板断面図

項目	値
基板厚み	1.60 mm
基板外形寸法	76.2 mm × 114.3 mm
基板材質	FR-4
トレース厚 (仕上がり厚)	Top 70 μm (2 oz) Bottom 70 μm (2 oz)
引き出し線幅	0.254 mm
銅箔範囲	Top Footprint Bottom 5505 mm ² (74.2 mm × 74.2 mm)

Table 12-2. 2 層 PCB 仕様

TO252-3 パッケージ PCB 仕様 4 層 (2s2p)

JEDEC 規格 JESD51-3/ -5/ -7 準拠

Figure 12-8.
Top Layer TraceFigure 12-9.
Middle 1 Layer TraceFigure 12-10.
Middle 2 Layer TraceFigure 12-11.
Bottom Layer Trace

項目		値
基板厚み		1.60 mm
基板外形寸法		76.2 mm × 114.3 mm
基板材質		FR-4
トレース厚 (仕上がり厚)	Top	70 μm (2 oz)
	Middle 1	35 μm (1 oz)
	Middle 2	35 μm (1 oz)
	Bottom	70 μm (2 oz)
引き出し線幅		0.254 mm
銅箔範囲	Top	Footprint
	Middle 1	5505 mm ² (74.2 mm × 74.2 mm)
	Middle 2	5505 mm ² (74.2 mm × 74.2 mm)
	Bottom	5505 mm ² (74.2 mm × 74.2 mm)

Table 12-3. 4 層 PCB 仕様

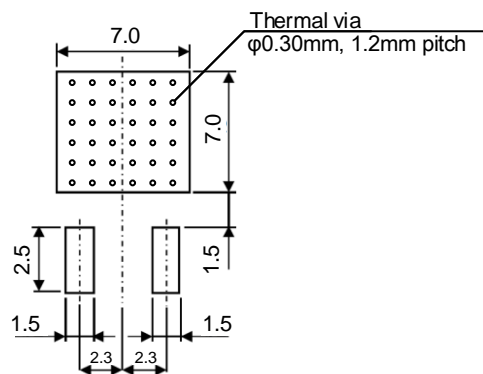


Figure 12-12. Footprint

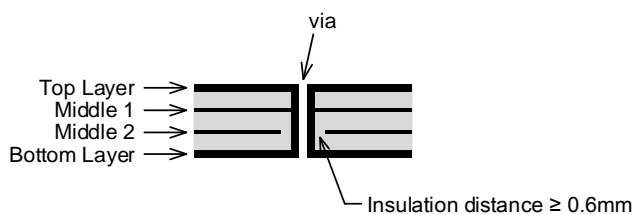


Figure 12-13. 4 層基板断面図

13 端子保護

IC 端子に逆電圧や過電圧が印加されると、デバイスが損傷する、または出力電圧が立ち上がらない可能性があります。次の状況が想定される場合は適切な端子保護をすることを推奨します。

1. 入出力電圧の条件が逆転する場合 → 逆電流バイパス
2. 出力負荷が誘導性の場合 → 出力の逆電圧保護
3. 入力極性を逆接続する可能性がある → 入力の逆電圧保護
4. ホットプラグする → ホットプラグ対策
5. 異電源間に負荷が存在する場合 → 逆電流バイパス
6. 正負電源（両電源）

1. 入出力電圧の条件が逆転する場合

出力コンデンサの容量が大きいときに、入力電源がパワーダウンした後も出力コンデンサに電荷が残る場合や、入力電源がパワーダウンするときのスピードが大変速い場合は入出力電圧の状態が逆転するため、IC 内の寄生素子を介して出力から入力へ逆電流が流れます。寄生素子は動作保証されていませんので、素子の劣化や破壊が起こる可能性があります。

対策として、逆電流が IC 内部を通らないようにするため、外部に逆電流バイパスダイオードを接続するか（Figure 13-1）、逆電流阻止ダイオードを入力側に挿入します（Figure 13-2）。ただし、入力側をオープンにしてパワーダウンする場合は逆電流の値が IC のバイアス電流のみになり僅かなため寄生素子の劣化や破壊は起こりません。このためバイパスダイオードは不要です（Figure 13-3）。

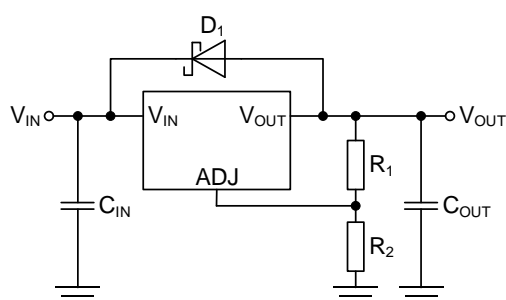


Figure 13-1. 逆電流バイパスダイオード

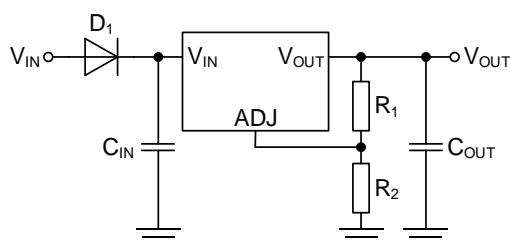


Figure 13-2. 逆電流阻止ダイオード

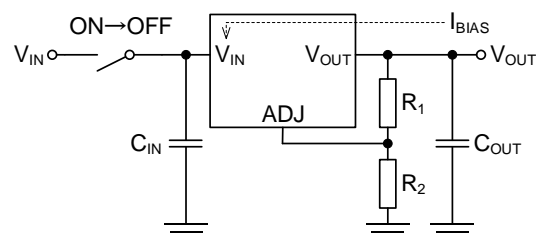


Figure 13-3. 入力をオープンにした場合

バイパスダイオードは IC 内部の寄生素子よりも先にオンする必要があります。BA1117 シリーズのリニアレギュレータでは内部寄生素子のオン電圧は約 0.7V です、これよりも順方向電圧 V_F が低いものが必要になります。逆方向定格電圧は、使用する入出力電圧差よりも大きいもの（デレーティング 80%以下）を選択します。順方向定格電流は、逆流電流値よりも大きいもの（デレーティング 50%以下）を選択します。以上の条件よりショットキーバリアダイオードを推奨しますが、ショットキーバリアダイオードは一般的に逆方向電流が大きなものが多いので、この値が小さいものを選択します。

2. 出力負荷が誘導性の場合

出力負荷が誘導性の場合は、出力電圧が OFF になった瞬間に誘導性負荷に蓄積されたエネルギーがグラウンドへ放出されます。IC の V_{OUT} ピンと ADJ ピン間には静電破壊防止ダイオードがあり、このダイオードに電流が流れるため IC が破壊する場合があります。これを防止するため、静電破壊防止ダイオードに並列にショットキーバリアダイオードを接続してください（Figure 13-4）。

また、IC の出力ピンと負荷が長いワイヤーで接続されている場合は誘導負荷になっている可能性がありますのでオシロスコープで波形を観測してください。その他にも、負荷がモータの場合は、モータの逆起電力により同様の電流が流れますのでダイオードが必要です。

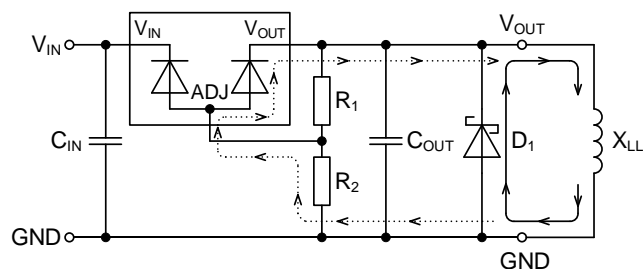


Figure 13-4. 誘導性負荷の電流経路（出力 OFF 時）

3. 入力極性を逆接続する可能性がある

入力に電源を接続するとき、不注意によりプラスとマイナスを逆接続した場合は、IC の V_{IN} ピンと ADJ ピン間の静電破壊防止ダイオードに電流が流れるため IC および抵抗が破壊する場合があります (Figure 13-5)。逆接続対策として最も簡単な方法は Figure 13-6 のようにショットキーバリアダイオードが整流ダイオードを電源と直列に接続します。正しい接続では、ダイオードの順方向電圧 V_F の電圧降下があるため、 $V_F \times I_O$ の電力損失が発生しますので、バッテリー駆動の回路には適していません。整流ダイオードよりもショットキーバリアダイオードの方が V_F は低いいため、多少は損失が小さくなります。ダイオードは発熱しますので許容損失にマージンがあるものを選択します。逆接続時はダイオードの逆方向電流が流れますがこれは僅かな値です。

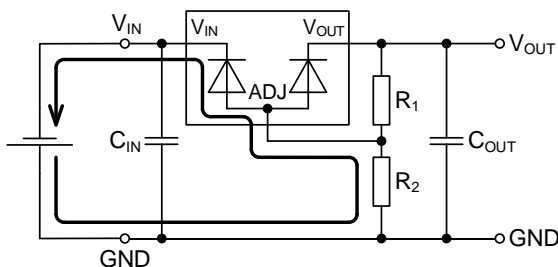


Figure 13-5. 入力を逆接続したときの電流経路

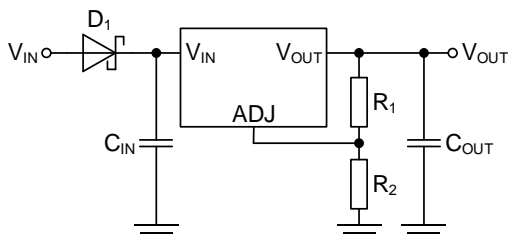


Figure 13-6. 逆接続対策 1

Figure 13-7 はダイオードを電源に対して並列に接続する方法です。IC 内部の静電破壊保護ダイオードよりも早くオンする必要があるため、 V_F が低いショットキーバリアダイオードを使用します。正しい接続ではダイオードがない場合と同じ動作になります。逆接続時は電源の全電流がダイオードに流れた状態が続くため大きな発熱が発生し、前段の電流容量が大きい場合は破壊に至ります。この回路は短時間のうっかりミスから回路を保護する目的か、前段の電源に過電流保護回路が付いていることが前提になります。

この保護回路でさらに安全を重視するならば、電源に直列にヒューズやポリスイッチを接続します。ヒューズはメンテナンスが必要ですが、より確実に回路を保護できます (Figure 13-8)。

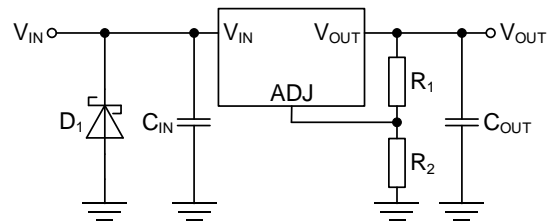


Figure 13-7. 逆接続対策 2

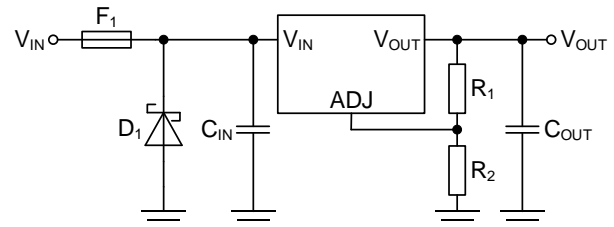


Figure 13-8. 逆接続対策 3

Figure 13-9 は P-ch MOSFET を電源に対して直列に接続する方法です。MOSFET のドレイン - ソース間にあるダイオードは、ボディーダイオード (寄生素子) です。正しい接続では P-ch MOSFET が ON するため、ここでの電圧降下は MOSFET の ON 抵抗と出力電流 I_O を掛けた値になり、ダイオードによる電圧降下 (Figure 13-6) よりも小さいため、電力損失が小さくなります。逆接続時は、MOSFET は ON しないため電流は流れません。

MOSFET のゲート - ソース間 (デレーティングを考慮した) 定格電圧を超える場合は、Figure 13-10 のようにゲート - ソース間を抵抗分割してゲート - ソース間電圧を下げてください。

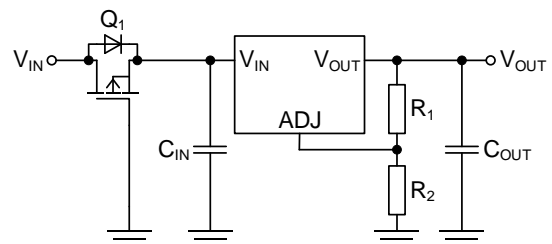


Figure 13-9. 逆接続対策 4

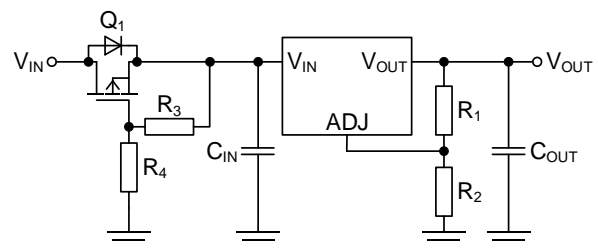


Figure 13-10. 逆接続対策 5

4. ホットプラグする

供給側電源がオンの状態で IC の入力に配線を接続すると、配線のインダクタンス成分と、接続プラグの金属接触によりパルス波形が発生します。このサージ電圧が IC の絶対最大定格を超えると IC が破壊することがあります。IC 入力ピンへサージ電圧が入らないように TVS (Transient Voltage Suppressor) ダイオードでサージを吸収してください (Figure 13-11)。

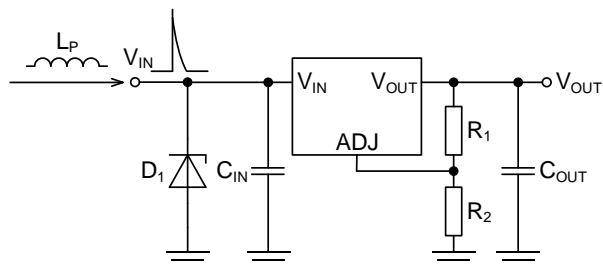


Figure 13-11. ホットプラグ対策

5. 異電源間に負荷が存在する場合

Figure 13-12 のように、異なる電源間に負荷が存在する場合は、電源立ち上がり、立ち下がりタイミングが同じではないため、負荷を通して他方の電源出力端へ電流が流れ込みます。このとき IC の入出力間で逆電圧が発生しますので、逆電流バイパスダイオードが必要です。

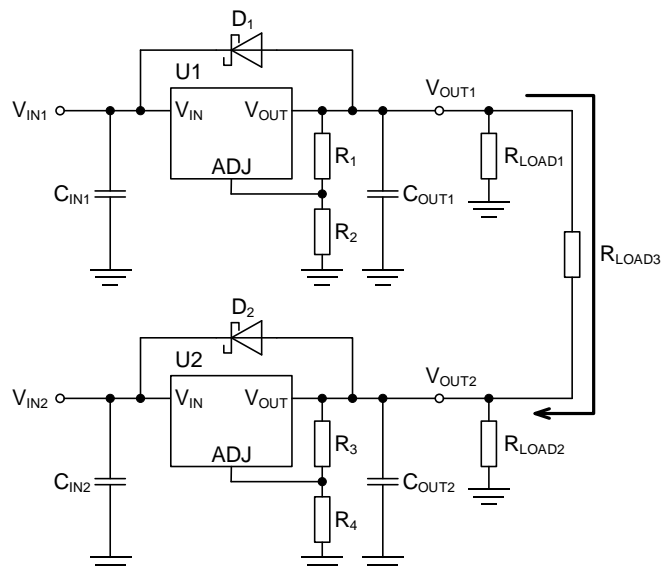


Figure 13-12. 異電源間の電流経路とダイオードの入れ方

6. 正負電源 (両電源)

Figure 13-13 のような正負電源では、それぞれの電源立ち上がりスピードが異なるため、正負間に負荷があると、先に立ち上がった電源が負荷を通してもう一方の出力から電流を引くため、出力に逆電圧がかかります。IC の損

傷と、出力電圧が立ち上がらなくなることを防止するために V_F が低いショットキーダイオードを出力と GND 間に必ず接続してください。

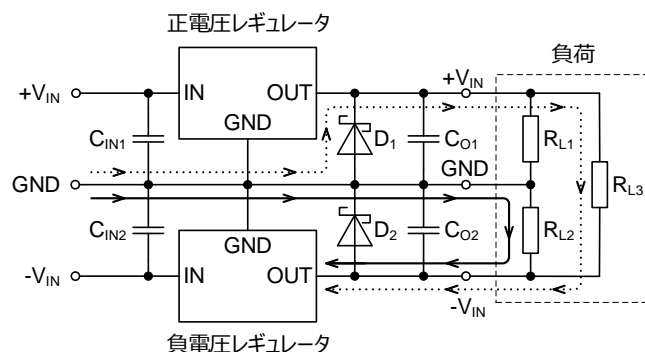


Figure 13-13. 正負電源のダイオードの入れ方と負電源レギュレータが先に立ち上がった場合の電流経路

14 電源オン シーケンス

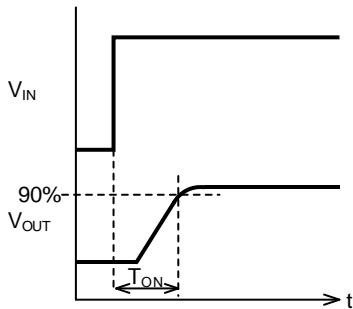


Figure 14-1.
VINを急峻にオンした場合
出力コンデンサ値が小さいとき

Figure 14-1 は V_{IN} を急峻にターンオンした時の起動特性です。 V_{IN} が立ち上がった時点から回路動作を開始します。出力コンデンサの値が小さい（概ね数十 μF 以下）ときは、起動時の突入電流は過電流保護回路が動作する値を下回っているため電流制限を受けません。このため出力電圧は出力コンデンサの容量値に関係なく IC 内部の基準電圧の立ち上がり時間で上昇します。

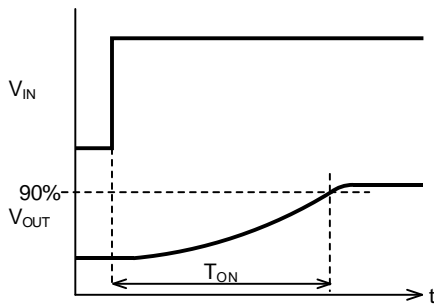


Figure 14-2.
VINを急峻にオンした場合
出力コンデンサ値が大きいとき

Figure 14-2 は Figure 14-1 の出力コンデンサの値が大きい（概ね数百 μF 以上）ときの起動特性です。起動時の突入電流が大きくなり過電流保護回路によって電流制限を受けるため、コンデンサへの充電電流が制限され、コンデンサの容量値が大きくなるほど起動時間が長くなります。

代表的な値を次に示します。

C_O (μF)	T_{ON}		
	$V_{OUT}=1.5\text{V}$	$V_{OUT}=3.3\text{V}$	$V_{OUT}=5.0\text{V}$
22 μF	90 μs	95 μs	100 μs
47 μF	90 μs	130 μs	140 μs
100 μF	120 μs	200 μs	250 μs
220 μF	150 μs	350 μs	500 μs

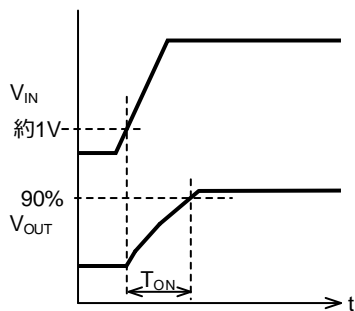


Figure 14-3.
VINを緩やかにオンした場合
出力コンデンサ値が小さいとき

Figure 14-3 は V_{IN} を緩やかにオンした場合の起動特性で、出力コンデンサ値が小さいときの設定です。 V_{IN} が約 1V を超えた時点から回路動作を開始し出力電圧が上昇します。また、出力コンデンサが大きいときも回路動作を開始する地点は同じで、出力電圧の立ち上がり波形は Figure 14-2 のようになります。

15 電源オフ シーケンス

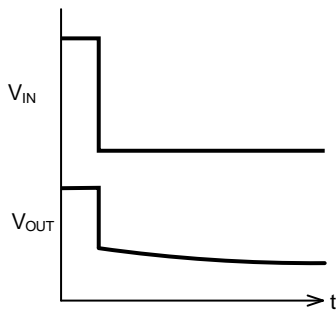


Figure 15-1.
V_{IN}を急峻にオフした場合

Figure 15-1 は V_{IN} を急峻にターンオフしたときの電源オフ特性です。V_{IN} が急峻にオフすると、入出力電圧が逆転するため、出力コンデンサの電荷は IC 内部の寄生素子を介して入力側へ放電されます。従って出力電圧は入力電圧に追従する形で急峻に降下し、V_{IN} が 0V に達すると寄生素子のオン電圧（約 0.7V）を残して降下は緩やかになります。その後は負荷抵抗の時定数で電圧降下して行きます。

負荷が単純な抵抗の場合の出力電圧降下時間は次式で求めることができます。

$$T_{OFF} = -C_O \times R_L \times \ln\left(\frac{V_C}{V_O}\right) \quad [sec] \quad (15-1)$$

C_O : 出力コンデンサ [F]

R_L : 負荷抵抗 [Ω]

V_O : 出力電圧 [V]

V_C : 最終降下電圧 [V]

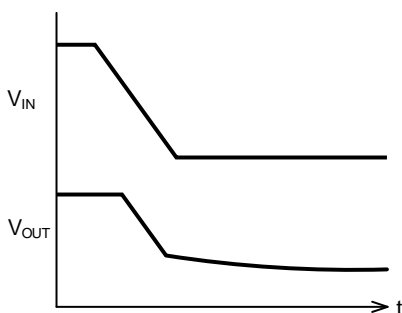


Figure 15-2.
V_{IN}を緩やかにオフした場合

Figure 15-2 は V_{IN} を緩やかにターンオフしたときの電源オフ特性です。V_{IN} の電圧が降下し、入出力電圧が逆転するポイントに達すると、出力コンデンサの電荷は IC 内部の寄生素子を介して入力側へ放電されます。従って出力電圧は入力電圧に追従する形で降下し、V_{IN} が 0V に達すると寄生素子のオン電圧（約 0.7V）を残して降下は更に緩やかになります。その後は負荷抵抗の時定数で電圧降下して行きます。

16 突入電流

起動時に出力コンデンサへ電荷を充電するための突入電流が流れます。出力電流値が推奨動作範囲の最大値を超えても、過電流保護(OCP)回路によって電流が制限されるため動作として問題ありません。但し、過電流によりジャンクション温度が 150°C を超えることがないことを確認しておく必要があります。短時間による過電流時のジャンクション温度 T_J は、過渡熱抵抗 Z_{TH} を使って次式で見積もることができます。

$$T_J = T_A + Z_{TH} \times P \quad [^\circ\text{C}] \quad (16-1)$$

T_A : 周囲環境温度 $[^\circ\text{C}]$

Z_{TH} : ジャンクションから周囲環境までの過渡熱抵抗 $[^\circ\text{C}/\text{W}]$

P : IC の消費電力 $[\text{W}]$

P は IC の消費電力で次式により計算できます。

$$P = (V_{IN} - V_{OUT}) \times I_{OUT} + (V_{IN} \times I_{ADJ}) \quad [\text{W}] \quad (16-2)$$

V_{IN} : 入力電圧 $[\text{V}]$

V_{OUT} : 出力電圧 $[\text{V}]$

I_{OUT} : 出力電流 $[\text{A}]$

I_{ADJ} : ADJ ピン電流 $[\text{A}]$

ただし $I_{ADJ} \ll I_{OUT}$ の場合は次式で計算できます。

$$P = (V_{IN} - V_{OUT}) \times I_{OUT} \quad [\text{W}] \quad (16-3)$$

TO252-3 パッケージにおいて、 $T_A=60^\circ\text{C}$ の環境で突入電流 1.5A が 1ms 間流れた場合を考えると、1ms での過渡熱抵抗は Figure 16-1 より $2.7^\circ\text{C}/\text{W}$ になります。

ジャンクション温度 T_J を次式で計算します。

$$T_J = 60^\circ\text{C} + 2.7 \times (5\text{V} - 3.3\text{V}) \times 1.5\text{A} = 66.9^\circ\text{C}$$

ジャンクション温度 T_J が 150°C 以下なので問題ありません。

このように突入電流が 1ms 程度の短時間ではチップ温度の上昇が僅かなため、温度上昇が問題になることは少ないです。

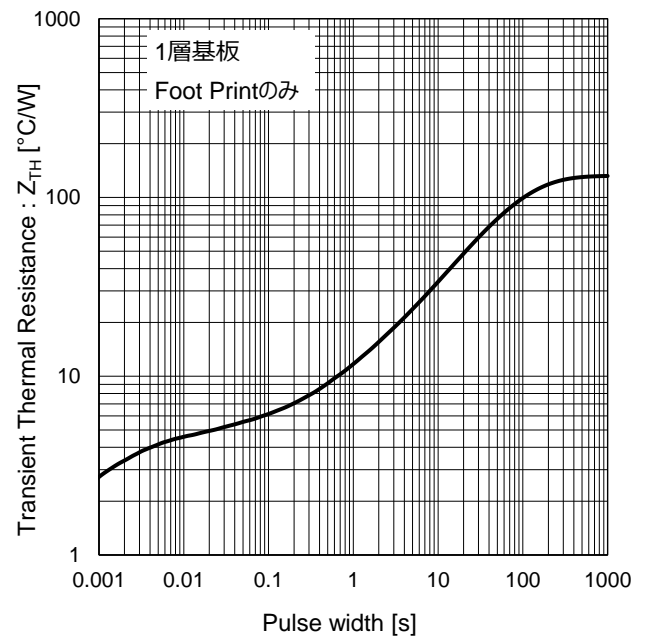


Figure 16-1. TO252-3 パッケージの過渡熱抵抗

17 過電流保護(OCP)

IC の出力が GND へ短絡したときの過電流から IC の破壊を防止するために過電流保護回路が搭載されています。この保護機能は IC の破壊を防止するためのもので、セット本来の保護を目的とする場合は、ヒューズや別の電流制限デバイスを搭載することを考えます。

過電流保護の特性は Figure 17-1 のようになり、垂下型特性です。A 点は過電流保護検出電流で参考値は約 1.7A です。検出電流のばらつきの下限値は、推奨出力電流の最大値を下回る事はありません。過電流を検出すると電流制限回路が動作し出力電流がほぼ一定電流になり、電圧が垂直に低下します (B 点)。そして過電流の原因が取り除かれるまでこの状態が続きます。過電流状態がなくなると出力電圧は自動復旧します。

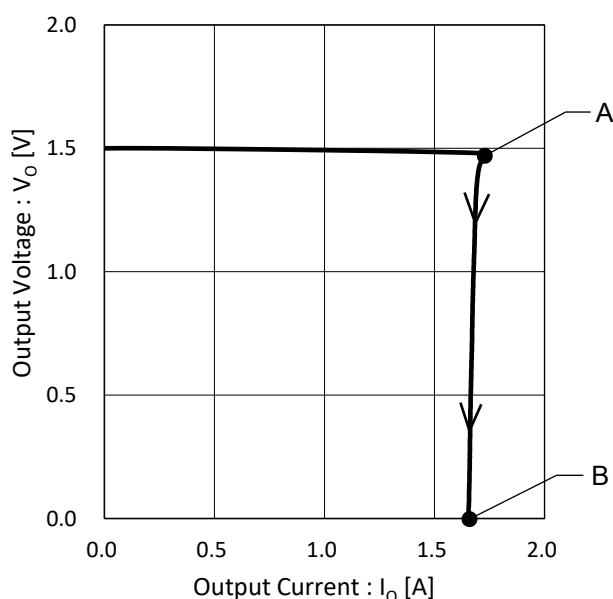


Figure 17-1. 過電流保護特性

推奨出力電流の最大値と過電流保護検出値の間はリニアレギュレータとして動作しますが、電気的特性は保証外となります。また、許容損失を超えて動作し続けると、過熱保護回路が動作し出力をオフします。

18 過熱保護(TSD)

出力短絡や電力損失の増大により IC チップの温度がジャンクション温度を超えて IC が過熱による損傷から保護するためのもので、セット本来の過熱保護の代わりを意図したものではありません。

過熱保護回路は参考値で約 155°C を超えるとリニアレギュレータの出力をオフにし、出力電流を遮断してチップの温度を下げます。チップの温度が約 150°C に低下すると再び出力をオンにし出力電流の供給を開始します。チップが温度上昇した原因が取り除かれるまで、出力オン、オフの動作が繰り返

返されます。この状態が続くと IC がすぐに破壊することはありませんが、連続動作は劣化や破壊につながりますので避けてください。

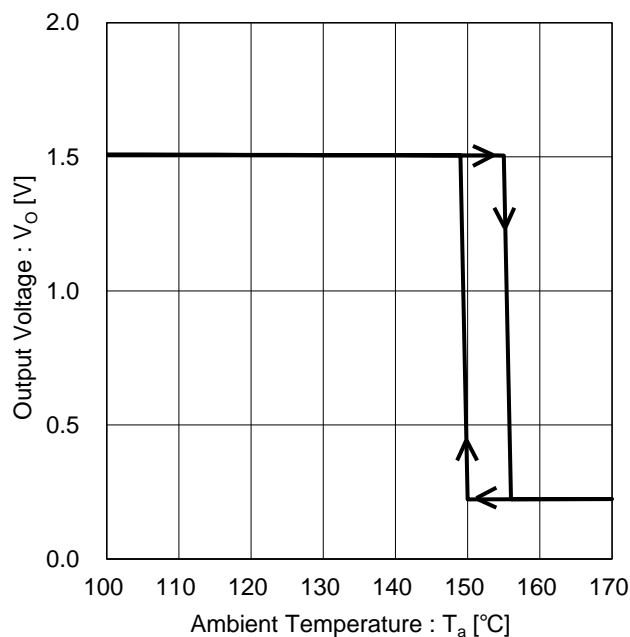


Figure 18-1. 過熱保護特性

19 入出力等価回路

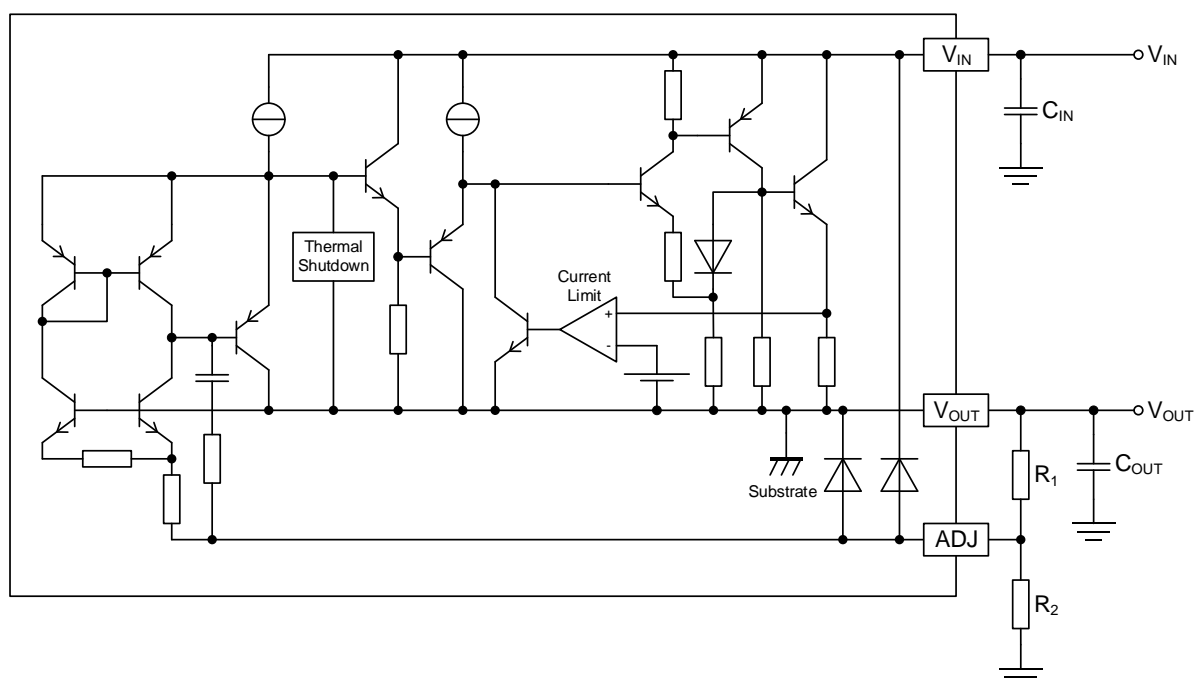


Figure 19-1. 等価回路