

スイッチングレギュレータシリーズ

降圧 DC/DC コンバータ

BD9611MUV アプリケーションノート

このアプリケーションノートは、BD9611MUV を使用した外付け FET コントローラ同期整流降圧 DCDC アプリケーション回路例について記載します。

●概要

BD9611MUV は、高電圧入力可能で広い入力範囲 ($V_{CC}=10V\sim56V$) を持つ 60V 耐圧降圧同期整流 DC/DC コントローラです。

PWM、電圧モードによる制御回路、外付けする 2 つの Nch-FET の駆動回路を内蔵しています。

発振周波数やソフトスタートの調整機能、過電流保護(ヒカップ動作による自動復帰型)などの保護機能、外部 CLK への同期機能などを備えており、フレキシブルな設計が可能です。

さらに CTL 端子に高精度な基準電圧を持つ低入力誤動作防止回路(EXUVLO)が接続されており、VCC-GND 間抵抗比にて調整可能です。

またプリバイアスに対応して、起動時の出力側からの電流の引き込みを抑えています。

●重要特性

■ 入力電圧	10~56 [V]
■ 出力電圧	$1.0\sim(V_{in}\times0.8)$ [V]
■ 基準電圧精度	±1.0 [%]
■ 外付け FET ゲート駆動電圧 (REG10)	9~11 [V]
■ 動作周波数	50~500 [kHz]

●パッケージ

VQFN020V4040

4.00 mm × 4.00 mm × 1.00 mm



●特長

- 高電圧で広い入力範囲 ($V_{CC}=10V\sim56V$)
- 外部 Nch-FET 駆動回路内蔵 (降圧同期整流 1 出力、ゲート駆動電圧 REG10=10V)
- プリバイアス対応
- 基準電圧 ($0.8V\pm1.0\%$) 回路内蔵
- 発振周波数・ソフトスタートが調整可能
- 外部 CLK 同期・マスタ/スレブ動作機能 (SYNC)
- 過電流保護 (OCP)、低入力誤動作防止 (UVLO, EXUVLO)、過熱保護 (TSD) 機能

●用途

- アミューズメント
- 産業用機器
- OA 機器
- LED 照明
- 24V, 48V バスラインを持つ機器全般

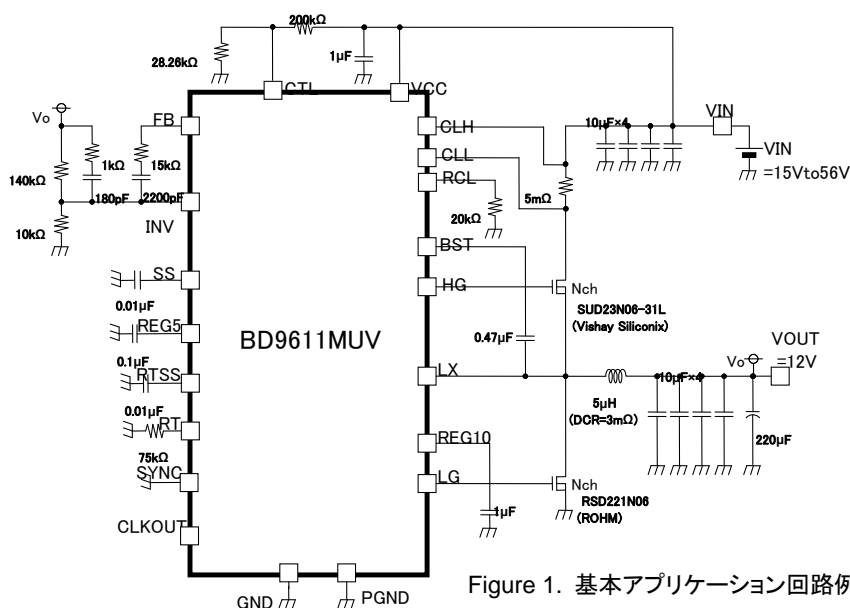
 ●基本アプリケーション回路 ($V_o=12V/I_o=10A$)


Figure 1. 基本アプリケーション回路例

●効率特性例

$\eta=95\%$
 ($V_{in}=34V, I_o=10A, f_{osc}=250kHz$)

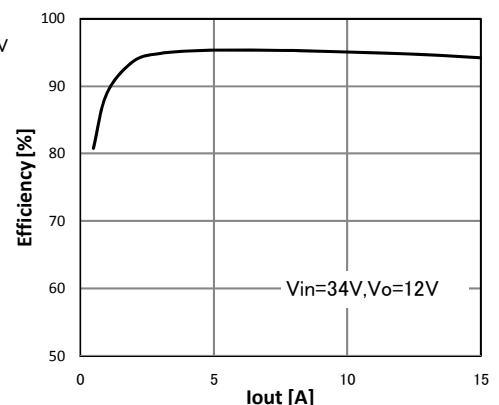


Figure 2. 効率特性

回路図

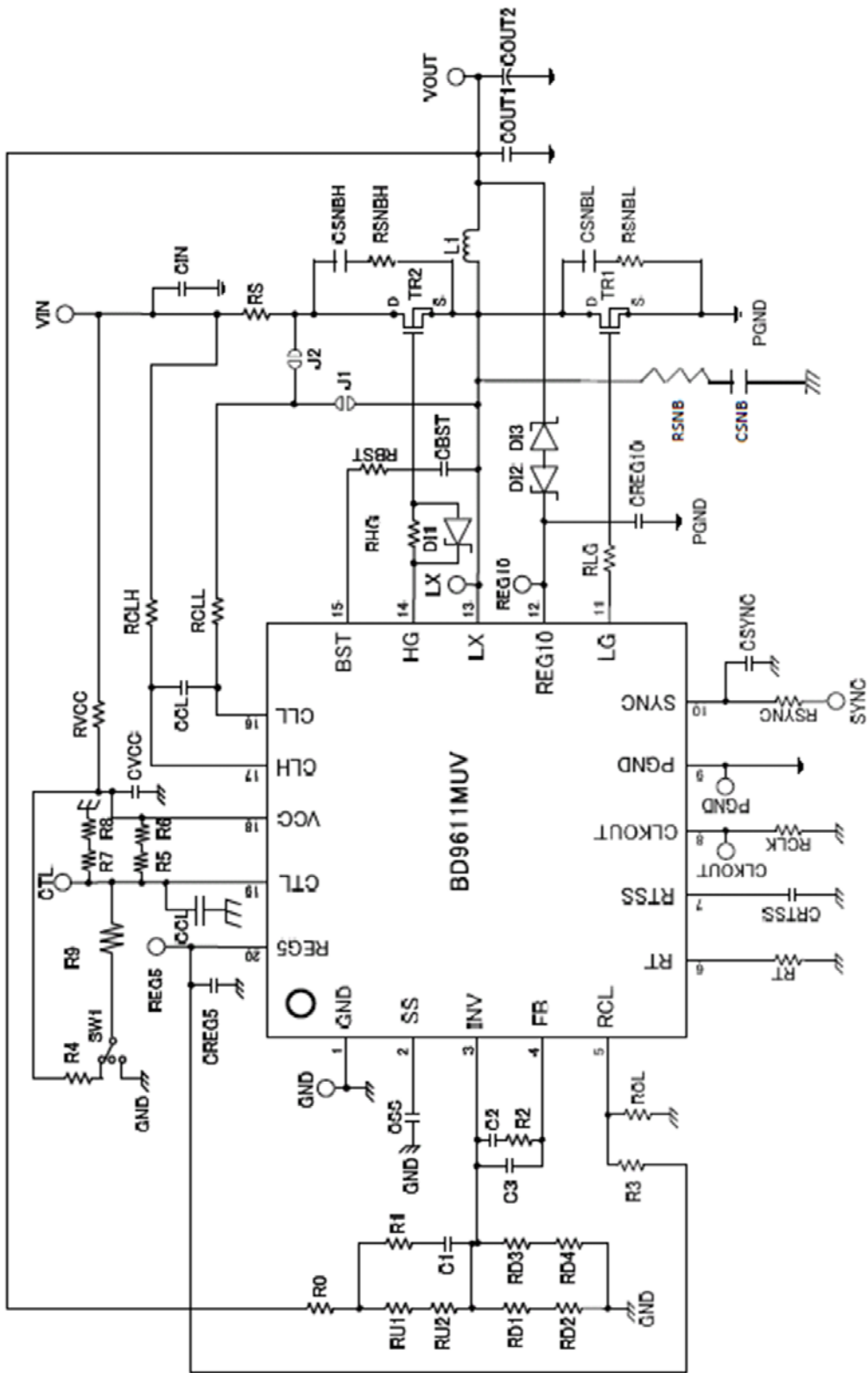


Figure 3. BD9611MUV 回路図

●Vout=5V のアプリケーションについては下記の部品表をご参照ください。

Vout=5V 設定アプリケーション回路例 ($V_{IN} = 15.0V \sim 48V$, $V_{OUT} = 5.0V$, $I_{out}=6A$)

部品表(Vout=5.0V 設定)

Item	Qty	Reference designator	Description	Manufacture	Parts number
1	1	U1	BD9611MUV	ROHM	BD9611MUV
2	1	R0	short	-	-
3	1	R1	1k Ω	ROHM	MCR03
4	1	R2	2.2k Ω	ROHM	MCR03
5	1	R3	open	-	-
6	1	R4	open	-	-
7	1	R5	27k Ω	ROHM	MCR03
8	1	R6	short	ROHM	MCR03
9	1	R7	5.1k Ω	ROHM	MCR03
10	1	R8	430 Ω	ROHM	MCR03
11	1	R9	open	ROHM	MCR03
12	1	RU1	15k Ω	ROHM	MCR03
13	1	RU2	3.9k Ω	ROHM	MCR03
14	1	RD1	3.6k Ω	ROHM	MCR03
15	1	RD2	short	-	-
16	1	RD3	open	-	-
17	1	RD4	open	-	-
18	1	RCL	20k Ω	ROHM	MCR03
19	1	RT	75k Ω	ROHM	MCR03
20	1	RCLK	open	-	-
21	1	RSYNC	open	-	-
22	1	RLG	short	-	-
23	1	RHG	10 Ω	ROHM	MCR03
24	1	DI1	RB161M-20	ROHM	RB161M-20
25	1	RBST	short	-	-
26	1	RCLH	short	-	-
27	1	RCLL	short	-	-
28	1	RS	5m Ω	ROHM	PMR100
29	1	RVCC	short	-	-
30	1	C1	1000pF	MURATA	GRM1882C1H102JA01
31	1	C2	22000pF	MURATA	GRM155B11E223KA61
32	1	C3	1000pF	MURATA	GRM1882C1H102JA01
33	1	CSS	0.01uF	MURATA	GRM188B11C103KA01
34	1	CRTSS	0.01uF	MURATA	GRM188B11C103KA01
35	1	CSYNC	short	-	-
36	1	CREG10	1uF	MURATA	GRM188B31C105KA92
37	1	CBST	0.47uF	MURATA	GRM188B31E474KA75
38	1	CCL	open	-	-
39	4	CIN	10uF/50V (4parallel)	MURATA	GRM32ER71H106KA12L
40	1	COU1	220uF/25V	nichicon	UHD25221MHD
41	4	COU2	10uF/50V (4parallel)	MURATA	GRM32ER71H106KA12L
42	1	CVCC	1uF	MURATA	GRM21BB31H105KA12L
43	1	CREG5	0.1uF	MURATA	GRM155B31E104KA87D
44	1	Tr1	RSD221N06	ROHM	RSD221N06
45	1	Tr2	RSD221N06	ROHM	RSD221N06
46	1	L1	10uH	VISHAY	IHLP5050FDER100M01
47	1	J1	open	-	-
48	1	J2	short	-	-
49	1	DI2	open	-	-
50	1	DI3	open	-	-
51	1	RSNB	22 Ω	ROHM	ESR03
52	1	CSNB	680pF	MURATA	GRM1555C1H681GA01

アプリケーション特性($V_{out}=5.0V$ 設定)

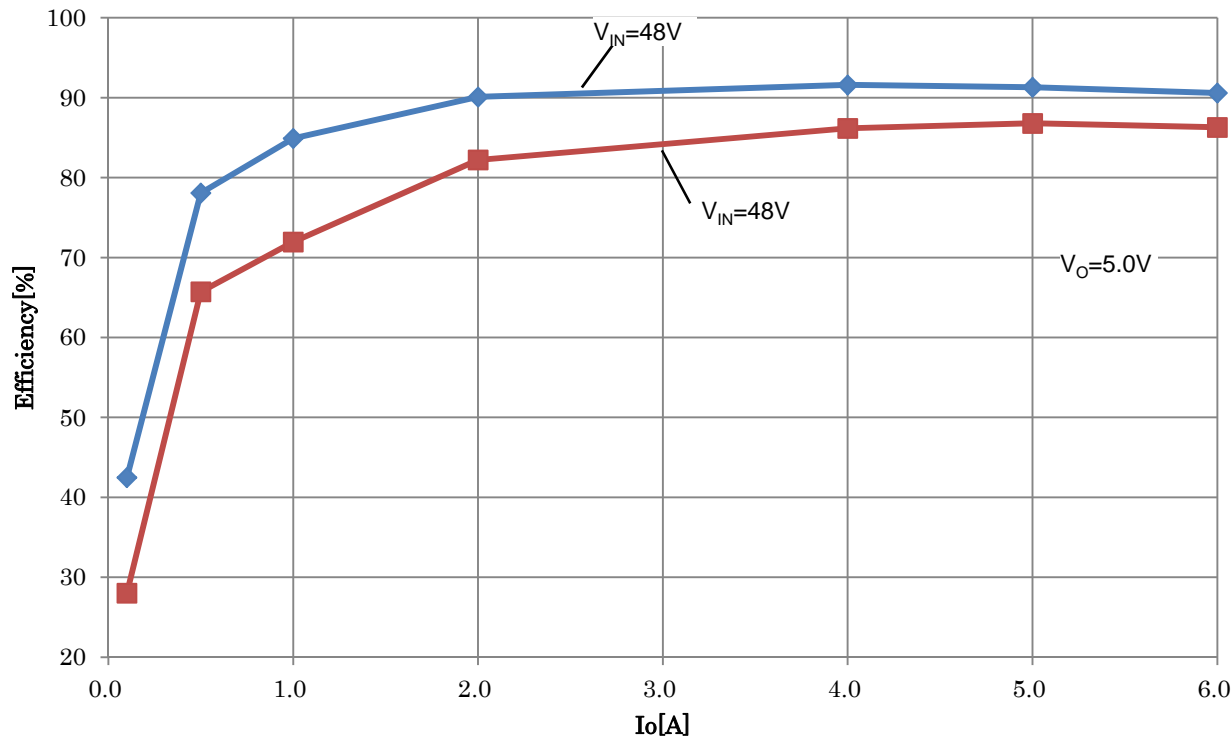


Figure 4. 効率-Load Current

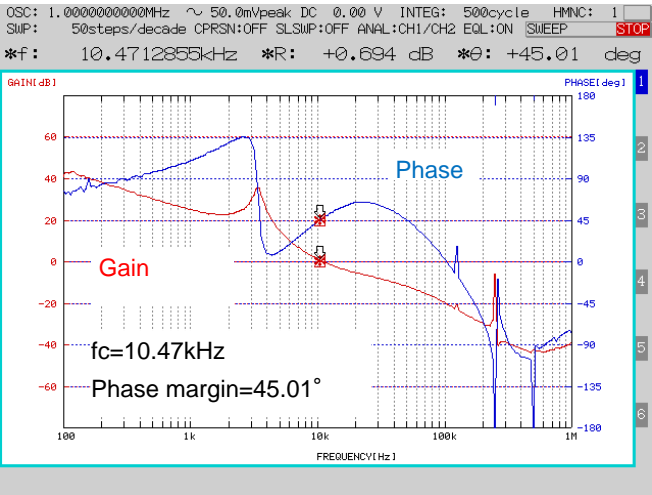


Figure 5. ループ応答 $V_{IN} = 24V$, $V_O = 5.0V$, $I_O = 6A$

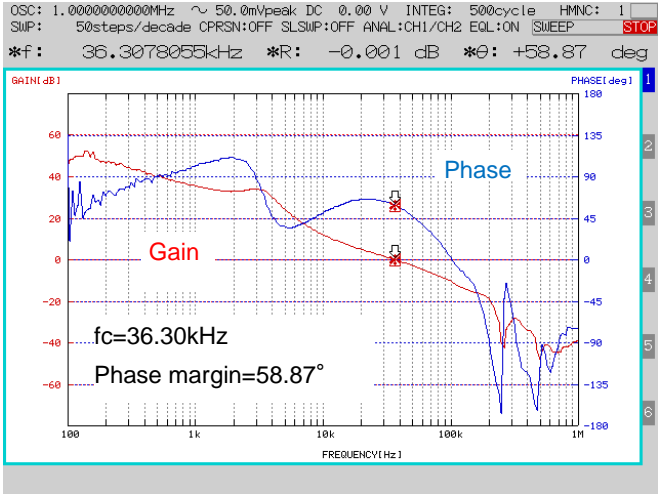


Figure 6. ループ応答 $V_{IN} = 48V$, $V_O = 5.0V$, $I_O = 6A$

●Vout=12V のアプリケーションについては下記の部品表をご参照ください

Vout=12V 設定アプリケーション回路例 ($V_{IN} = 16.0V \sim 36V$, $V_{OUT} = 12.0V$, $I_{out}=6A$)

部品表(Vout=12.0V 設定)

Item	Qty	Parts	Circuit value	Supplier name	Parts number
1	1	U1	BD9611MUV	ROHM	BD9611MUV
2	1	R0	short	-	-
3	1	R1	1k Ω	ROHM	MCR03
4	1	R2	2.2k Ω	ROHM	MCR03
5	1	R3	open	-	-
6	1	R4	open	-	-
7	1	R5	27k Ω	ROHM	MCR03
8	1	R6	short	ROHM	MCR03
9	1	R7	5.1k Ω	ROHM	MCR03
10	1	R8	430 Ω	ROHM	MCR03
11	1	R9	open	ROHM	MCR03
12	1	RU1	120k Ω	ROHM	MCR03
13	1	RU2	20k Ω	ROHM	MCR03
14	1	RD1	10k Ω	ROHM	MCR03
15	1	RD2	short	-	-
16	1	RD3	open	-	-
17	1	RD4	open	-	-
18	1	RCL	20k Ω	ROHM	MCR03
19	1	RT	39k Ω	ROHM	MCR03
20	1	RCLK	open	-	-
21	1	RSYNC	open	-	-
22	1	RLG	short	ROHM	MCR03
23	1	RHG	10	ROHM	MCR03
24	1	DI1	RB161VA-20	ROHM	RB161VA-20
25	1	RBST	short	ROHM	MCR03
26	1	RCLH	short	-	-
27	1	RCLL	short	-	-
28	1	RS	5m Ω	ROHM	PMR100
29	1	RVCC	short	-	-
30	1	C1	180pF	MURATA	GRM1882C1H181JA01
31	1	C2	22000pF	MURATA	GRM155B11H223KA61
32	1	C3	open	-	-
33	1	CSS	0.01 μ F	MURATA	GRM188B11C103KA01
34	1	CRTSS	0.01 μ F	MURATA	GRM188B11C103KA01
35	1	CSYNC	short	-	-
36	1	CREG10	1 μ F	MURATA	GRM188B31C105KA92
37	1	CBST	0.47 μ F	MURATA	GRM188B31E474KA75
38	1	CCL	open	-	-
39	4	CIN	10 μ F/50V 4parallel	MURATA	GRM32ER71H106KA12L
40	1	COU1	open	-	-
41	4	COU2	10 μ F/50V 8parallel	MURATA	GRM32ER71H106KA12L
42	1	CVCC	1 μ F	MURATA	GRM21BB31H105KA12L
43	1	CREG5	0.1 μ F	MURATA	GRM155B31E104KA87D
44	1	Tr1	RSD221N06	ROHM	RSD221N06
45	1	Tr2	RSD221N06	ROHM	RSD221N06
46	1	L1	7.7 μ H	SUMIDA	CDEP147NP-7R7MC-95
47	1	J1	open	-	-
48	1	J2	short	-	-
49	1	DI2	RB161VA-20	ROHM	RB161VA-20
50	1	DI3	short	-	-
51	1	RSNB	22 Ω	ROHM	ESR03
52	1	CSNB	680ppF	MURATA	GRM1555C1H681GA01

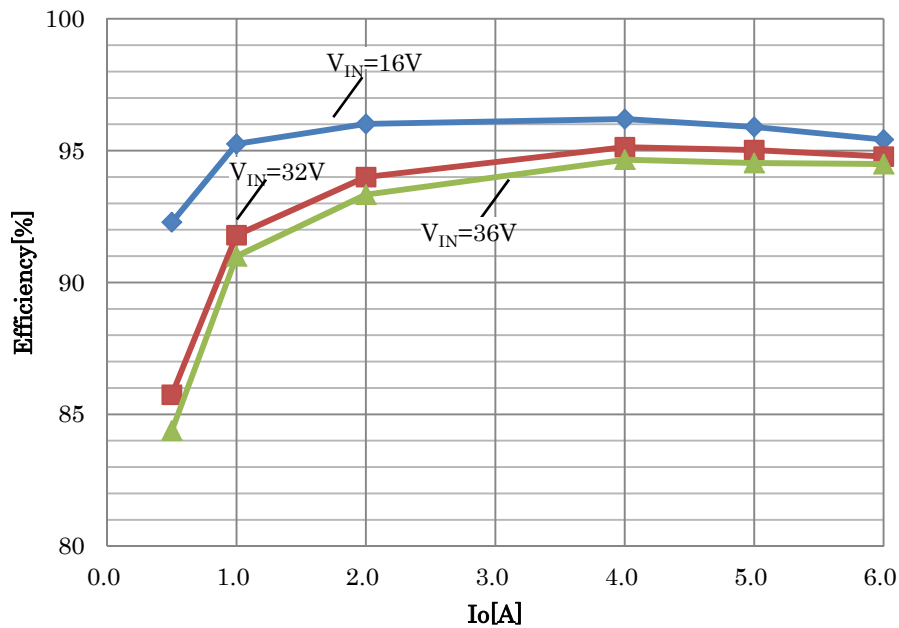
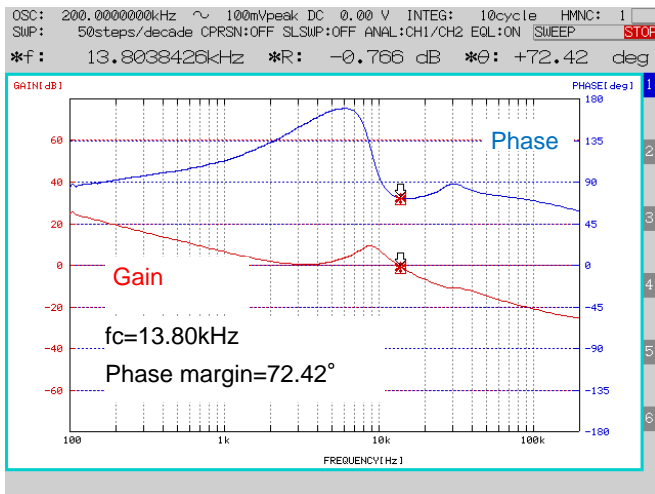
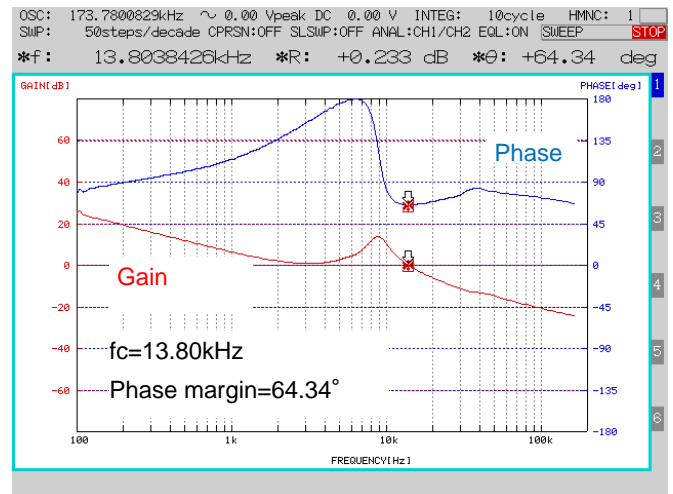
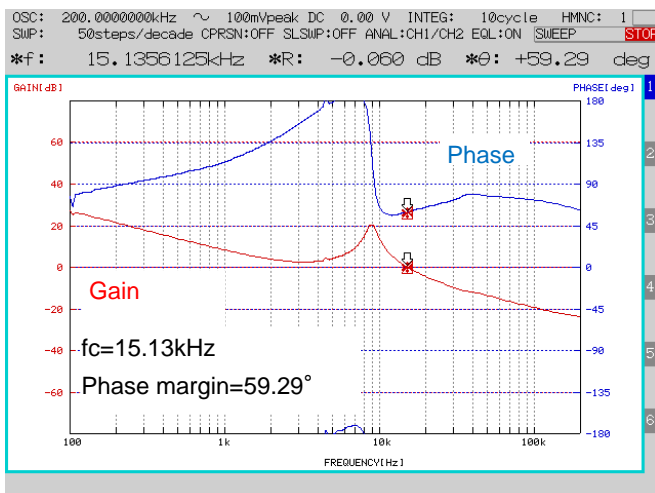
アプリケーション特性($V_{out}=12.0V$ 設定)

Figure 7. 効率-Load Current

Figure 8. ループ応答 $V_{IN} = 16V$, $V_O = 12.0V$, $I_O = 6A$ Figure 9. ループ応答 $V_{IN} = 32V$, $V_O = 12.0V$, $I_O = 6A$ Figure 10. ループ応答 $V_{IN} = 36V$, $V_O = 12.0V$, $I_O = 6A$

●各機能説明、及び各機能設定方法について

(1)REG5 レギュレータ

IC 内部回路の電源及び基準電圧です。IC 外部へは、IREG5 \leq 2mA までの電源としても使用可能です。
CREG5=0.1 μ F の積層セラミックコンデンサを接続してください。

(2)REG10 レギュレータ

ローサイドドライバの電源及びブーストコンデンサを充電するためのレギュレータです。
通常 CREG10=1 μ F の積層セラミックコンデンサを接続してください。
外付けの FET のゲート電荷量が多い場合、後述の BST-LX 間容量と合わせて CREG10 も大きくしてください。
短絡保護機能として、GND 短絡時には IREG10 電流を 20mA 程度に抑えます。
この短絡保護機能の為、起動時の REG10 波形は REG10=2V 付近に変曲点を持ちます。

(3)ソフトスタート機能

ラッシュ電流やオーバーシュートを防ぐために、基準電圧をスロープ状に立ち上げます。
ソフトスタート時間は、IC 内部の定電流(ISS=1 μ A)で SS 端子に外付けする容量を 0.8V(=VNON)まで
充電する時間で決定されます。

$$t_{ss} = (C_{SS} \times V_{NON}) / I_{SS}$$

(ex.)C_{SS}=0.01 μ F のとき $t_{ss} = (0.01\mu \times 0.8) / 1\mu = 8 \text{ [ms]}$

ただし、起動開始からソフトスタート開始までに、次項の RTSS の起動時間等が必要となりますのでご注意ください。

(4)発振周波数(RT、RTSS、CLKOUT)の設定

RT 端子に接続する抵抗 RRT に応じた周波数の波形が IC 内部で生成されます。
振幅レベルが 1.5V–2.0V の三角波で、PWM コンパレータへ入力されます。
下式及びグラフ(発振周波数 vs RT 抵抗)を基に RT の抵抗を選択してください。

$$FOSC = 15900 \times RRT^{-0.955} \text{ [kHz]} \quad (RRT: RT \text{ 接続抵抗値[k}\Omega\text{]})$$

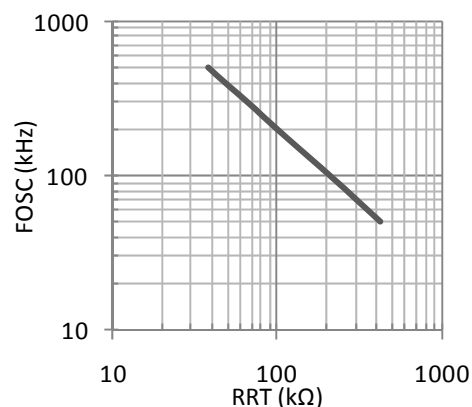


Fig.11 発振周波数 vs RT 抵抗

RTSS 端子は IC 内部で設定した RT 用基準電圧(通常時 VRTREF=0.5V)のバッファ出力(最大シンク・ソース電流 5 μ A)となっています。また RTSS 端子電圧は、IC 内部のバッファ回路に入力され、RT 端子電圧(=RTSS 端子電圧)を出力します。次項の外部同期を使用しない場合は、通常 CRTSS=0.01 μ F を接続してください。

また UVLO 時には RTSS コンデンサをディスチャージしている為、UVLO からの解除時にはプリチャージ機能として IRTSS=100 μ A で VRTSS=0.50V に達するまでの間(TRTSS)、急速充電を行います。
VRTSS=0.50V となった時点で IC 全体の UVLO 解除となり、ソフトスタートが始まります。
この為設定によっては、電源投入からのソフトスタート時間が影響を受けますのでご注意ください。

(ex.)C_{RTSS}=0.01 μ F のとき

$$TRTSS = (0.01\mu F \times 0.50V) / 100\mu A = 50 \text{ [}\mu\text{s]}$$

CLKOUT 端子には IC 内部の発振器と同じ周波数の矩形波が REG5 電圧を電源としたプッシュプル出力形式で出力され、次項のような同期動作に使用できます。使用しない場合の端子処理は、オープンとしてください。

(5)外部同期機能(SYNC 端子)

ノイズマネジメントなどを目的に、IC のスイッチング周波数を外部周波数に同期させる機能です。

SYNC 端子や CLKOUT 端子の機能を用いることで、複数 IC での多 ch 出力同期動作が可能になります。

本機能を使用しない場合の SYNC 端子処理は、ノイズ誤動作防止の為 GND 処理としてください。

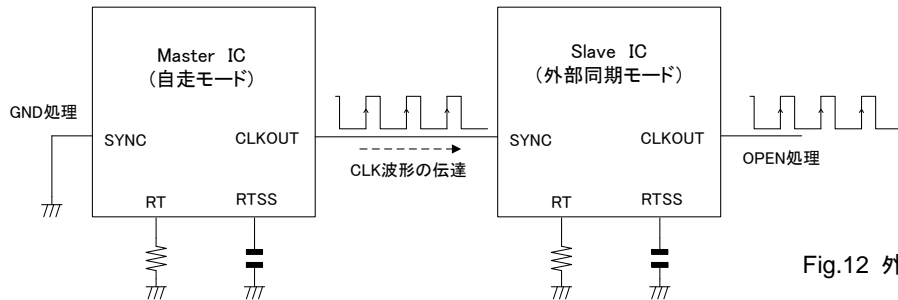


Fig.12 外部同期回路構成例

外部同期を行う場合には SYNC 端子へ直接矩形波を入力すると、入力された波形の立ち上がりエッジを拾い、3 回連続で立ち上がりエッジを検出した時点で、自動的に内部の三角波の周波数(及び振幅)を同期させるように制御が働きます。

◆SYNC 端子へ入力する波形の条件としては、

周波数設定は通常(自走)時と同様 $FOSC=50\text{--}500\text{kHz}$ の範囲で、パルス幅 $TWSYNC \geq 500\text{ns}$ 以上、H レベルは $2.8\text{V} \leq V_{SYNCH} \leq 5\text{V}$ 、L レベルは $GND \leq V_{SYNCL} \leq 0.3\text{V}$ としてください。

入力順序については、CTL との入力順序等に特に制約はありません。

RT の抵抗は、SYNC 端子へ入力する周波数にあった RT 抵抗値を、前項のグラフから決定してください。

(RT 抵抗値から決まる周波数に対し、 $FOSC \pm 10\%$ 以内の値の周波数の波形を SYNC へ入力してください)

外部との同期は、IC を動作させる時点で確定させておくことを推奨致します。

IC の動作中に、自走モード⇄同期モードを切り替える場合、しばらくの間三角波が変動することにより、出力電圧も変動することが考えられます。

また逆に動作中に SYNC 波形を停止した場合は、周波数は RTSS コンデンサにより徐々に自走周波数へと収束します。

SYNC 波形が停止すると、同期するエッジが 8 周期の間検出されなくなることにより、IC 内部の動作モードが同期モード⇒自走モードに切り換わります。このとき $I_{RTSS}=5\mu\text{A}$ にて RTSS コンデンサが充電(放電)されて、徐々に RTSS 端子電圧が 0.5V (自走モード電圧)に収束していきます。この RTSS(=RT)電圧の緩やかな変化に伴って、周波数も徐々に自走モード周波数へと自動的に収束します。

RT 電圧は通常(自走)時およそ $V_{RT}=0.5\text{V}$ となりますが、外部同期機能を使用する場合には自走時と同じ振幅で三角波が生成されるように、およそ $V_{RT}=0.25\text{V}\sim 1.0\text{V}$ の間で RT 電圧の自動調整を行います。この場合には RTSS に接続したコンデンサが RT の変動を平滑化する役割をします。

通常 $C_{RTSS}=0.01\mu\text{F}$ の積層セラミックコンデンサを接続してください。RTSS の容量が小さい場合には三角波の振幅が変動する要因となり、大きい場合には周波数が同期するまでの時間が長くなります。

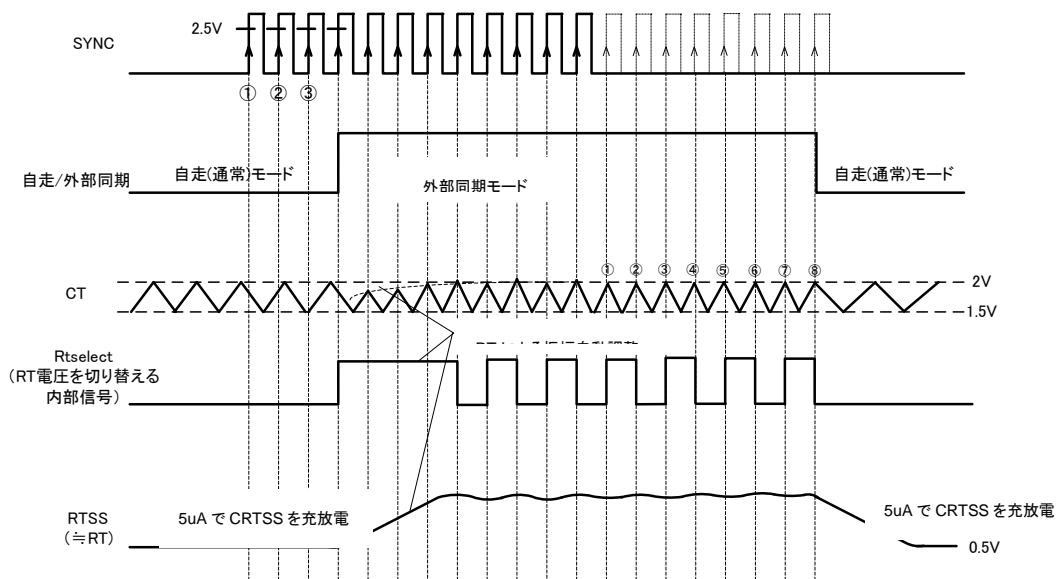


Fig.13 外部同期部タイミングチャート

(6) PWM 制御・ブーストコンデンサ(CBST)チャージ機能(プリチャージモード)

外付けのハイサイド Nch-FET を駆動する手段として、ブートストラップ動作を行うためにはブーストコンデンサ (CBST: BST-LX 間の容量) をチャージする為の時間が必ず必要となります。本 IC では、LG の ON 時間中に、内蔵された REG10-BST 間の FET スイッチ (LG 端子に同期して ON) を介して、REG10-BST~CBST~LX~ローサイド FET~GND の経路で、CBST を REG10 電圧 (10V) までチャージします。FB>2V (=三角波上限電圧)、すなわちハイサイドが常に ON しようとする条件となった場合にも、CBST を充電できるよう、IC 内部に LG min. ON 時間を設けている為、最大 Duty は 100% になることはありません。入出力電圧の小さい条件でご使用される場合には、入力=出力とはなりませんので、ご注意ください。

※最大 Duty について

アプリケーション動作としては、LG min. ON 時間 (およそ 100ns) と、LG パルスの前後に設けている HG, LG 同時 OFF 時間 (: デットタイム。それぞれおよそ 100ns) を併せて、およそ Toff=350ns の間は各周期 OFF 時間が発生します。(=ハイサイド最小オフ時間 HGmin.) 従いまして最大 ON_Duty としては、として計算されます。

$$D(on) = (T - T_{off}) / T \quad [T: \text{スイッチング周期}(1/FOSC), T_{off}: \text{OFF 時間}(=350\text{ns typ.})]$$

※プリチャージモード

起動時、及び動作中にブーストコンデンサ電圧が低下 (BSTUVLO 動作) した場合、保護回路動作モード [UVLO、TSD、OCP (ヒックアップ動作)] などからの復帰には、ブーストコンデンサを予め充電する為の機能として、BST-LX 間容量が充電されるまでの間プリチャージモードで動作します。このプリチャージモードでは LG 端子におよそ 300ns のローサイド ON パルスが発生してブーストコンデンサを充電し、BSTUVLO の解除により通常モードへ切り替わります。

(7) スタンバイ機能

CTL 端子電圧を Low とすることで、消費電流を ISC=0uA とすることができます。

このとき REG5、REG10 などのすべての機能は停止します。

CTL 端子には、VCC に対してダイオードが接続されております。このダイオードは通常電流を流すことを想定しておりませんので、CTL>VCC となるようなご使用は避けてください。

(8) UVLO 機能

入力電圧や REG 電圧が低下して、VCC (<8.5V)、REG10 (<8.2V)、REG5 (<4.3V) のいずれかの条件を満たすと UVLO が動作し、出力を停止して (HG=L、LG=L)、SS、FB を Low とします。

また UVLO にはそれぞれヒステリシスを設けています。(VCC: 0.5V、REG10: 0.5V、REG5: 0.2V 程度)

復帰時にはソフトスタート復帰となりますが、UVLO 解除電圧に達しても VRTSS ≥ 0.5V になるまでソフトスタートを開始しません。

立ち上がりの時間の仕様が短い場合は、RTSS コンデンサの値も合わせてご検討ください。

BST-LX 間にも BSTUVLO (およそ 7.5V 程度) を設けております。この UVLO が検出された場合は

HG、SS、FB を停止し、プリチャージモード (LG の 300ns パルスによるブーストコンデンサの充電) に移行します。

(9) TSD 機能

過熱保護回路は、IC に定格温度を超えるような異常な発熱があった場合に、IC が暴走したりしないように IC チップを破壊から守る為の回路です。

(検出温度はおよそ 175℃となっており、通常使用の範囲 (Tjmax<150℃) では動作しません。

また解除はおよそ 150℃以下となることで自動復帰します。)

TSD 検出時は UVLO と同様に HG、LG、SS、FB を Low として出力を停止させます。

(10) LG 短絡保護機能

LG 端子が GND 短絡した場合、LG=ON (High) 論理のタイミングで IC に異常電流が流れてしまいます。

(DC/DC としてはローサイド Nch-FET の Body-diode により、ダイオード整流にて出力を続けます。)

この場合の保護機能として、IC 内部では各周期毎に、PWM ブロックから LG=ON の信号が出力された後 LG=High とならなかった場合に、出力を停止する機能を設けております。

(11) OCP 機能

ハイサイドドライバ ON 時の CLH-CLL 間電圧をモニタしており、RCL 端子によって設定されるスレッショルド電圧を越えると、即時に出力のみを OFF 論理とします。本検出回路はハイサイド検出を前提としており、ハイサイドの FET のドレインに接続した電流検出抵抗 R_s などで電流をモニタします。

このときの過電流検出(OCP)電流値は次式によって決まります。

$$I_{OCP} = V_{OCPH} / R_s \quad (8)$$

I_{OCP} : OCP 電流、

V_{OCPH} : RCL によって設定した OCP スレッショルド(CLH-CLL 間)電圧、

R_s : 電流検出抵抗

RCL 端子に接続する抵抗と OCP スレッショルド(CLH-CLL 端子間電圧: V_{ocpth})は次式及びグラフから決定してください。

また $RRCL > 12.5k\Omega$ の OCP 検出電圧値が小さい領域では製造ばらつきの影響が顕著に現れ、OCP の変動幅も増加します。

製造ばらつきも考慮し $RRCL$ を決定してください。

$$V_{OCPH} = (0.8 / RRCL) \times 1850 \text{ [mV]} \quad RRCL: RCL \text{ 接続抵抗値[k}\Omega\text{]}$$

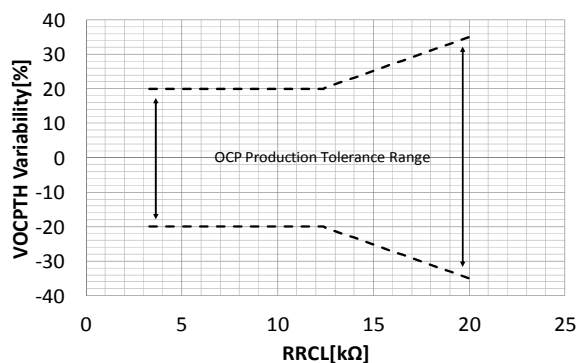


Fig.14 OCP 検出電圧 vs RCL 抵抗設定

電流検出抵抗の両端に、大電流系と共通インピーダンスを持たないように CLH、CLL を接続、CLH や CLL の配線間に C,R フィルタを挿入することで、検出成分のバラツキを抑え、安定的に動作させることが可能です。

CLH、CLL への入力 CR フィルタは下図のような構成とし、ノイズ周波数における容量 C_{ocp} のインピーダンスを極力下げ(ノイズ周波数と自己共振周波数を合わせる)、抵抗 R_{ocp} によりフィルタ定数を調整してください。

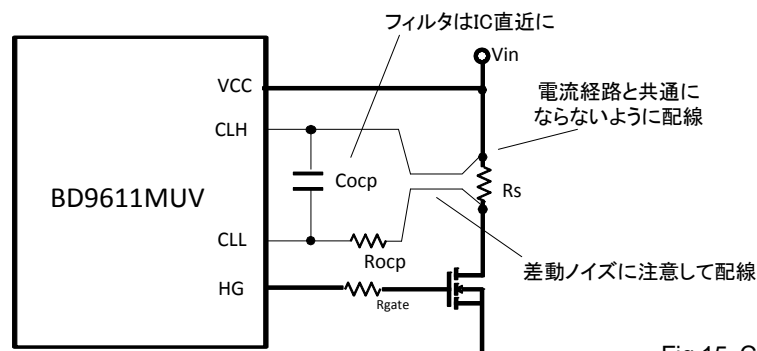


Fig.15 CLH,CLL フィルタ設定注意点

FET のオン抵抗での検出は、オン抵抗バラツキの影響や、スイッチングノイズが大きく OCP が誤検出する可能性がありますので、FET の選定やパターンの引き回しにはご注意ください。

CLH、CLL 端子の入力レベルとして、VCC(もしくは FETON 時 LX)電位での過電流検出回路となっております。出力電位などでの過電流検出には使用できませんのでご注意ください。

また OCP 機能を使用しない場合は、RCL 端子を REG5 へショートし、CLH、CLL 端子ともに大電流経路との共通インピーダンスに注意して IC の VCC 端子へ最短ショートしてください。

<パルスバイパルス保護>

OCF 検出にはハイサイド ON の遷移中に発生するリングングノイズなどを考慮して IC 内部にておよそ 60ns の不感応時間を設けております。
また、検出から HG を OFF しようとするまでおよそ 140ns 程度の遅れ時間が発生します。

周波数が高く入出力電圧比(=Vo/Vin)の小さい設定では、上記不感応時間 60ns+遅延時間 140ns の最小パルス幅から意図した電流値で OCF 検出ができない可能性がありますので、(13)の出力設定電圧範囲について十分ご確認ください。

<ヒカップ保護>

2パルス連続、もしくは1パルスおきに(連続3回のパルス中に2回)OCFを検出した場合には、出力の他にSSやFBもLowとして、スイッチング周波数の周期×32768倍の時間、OFF状態を保持します。

(ex.) FOSC=300kHz の場合

$$\begin{aligned} \text{OCF 出力停止保持時間(THICCUP)} &= T(=1/\text{FOSC}) \times 32768 \\ &= (1/300\text{k}) \times 32768 = 108 [\text{ms}] \end{aligned}$$

過電流検出の出力 OFF 状態からの復帰は、ソフトスタートにより自動的に復帰します。

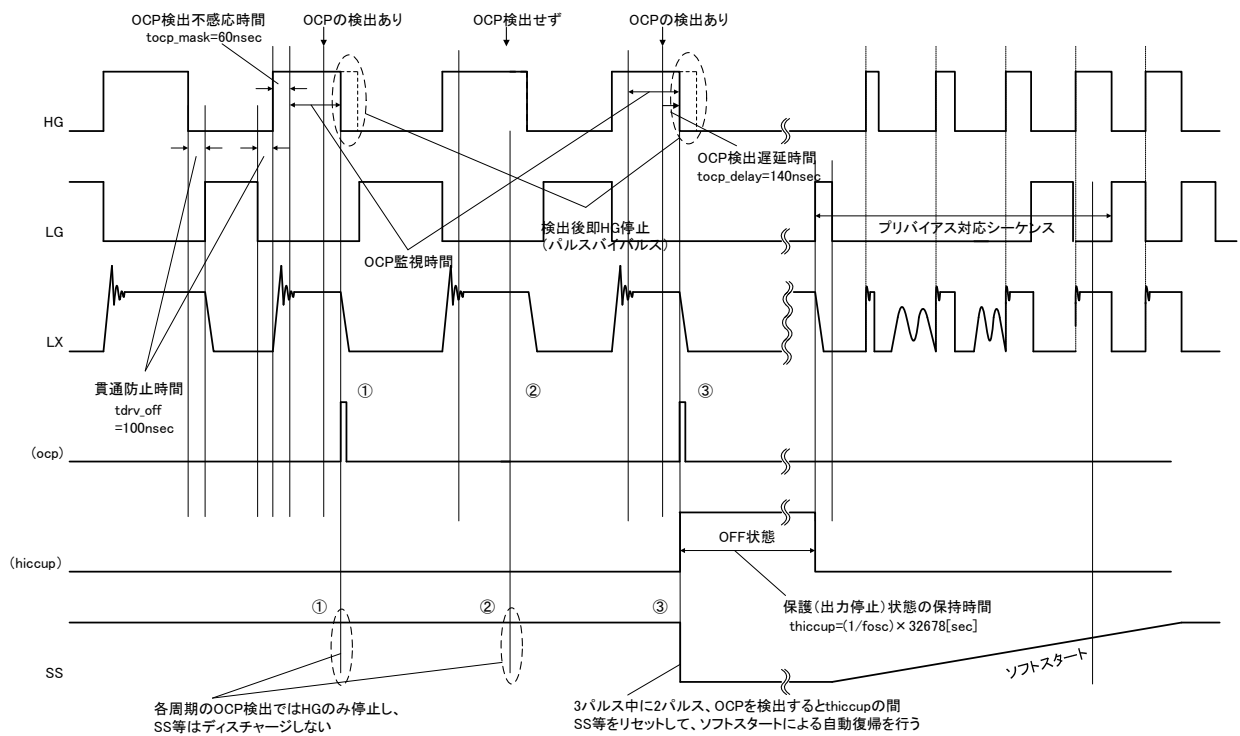


Fig.16 OCF 動作タイミングチャート(※説明の為に実際とは時間軸を変えています)

(12)プリバイアス対応

出力電圧が予めバイアスされている状態で起動する場合に、出力側から電流を引きこまない為のシーケンスを設けています。

ただし出力設定電圧値 $V_o < 10V$ の範囲では BST チャージ用 SW ボディ Di 及び BST-LX 間内部インピーダンスを介して REG10 から V_o に向け電流経路が生じ出力が上昇する可能性があります。

その為、出力電圧に応じて以下の抵抗値以下の抵抗値を用いてフィードバック抵抗を構成する、もしくは負荷抵抗として V_o -PGND に接続する事により出力電圧上昇を抑える事で $V_o < 10V$ の範囲においてもご使用頂けます。

$V_o \geq 10V$ の範囲ではプリバイアス時に問題無く動作いたします。

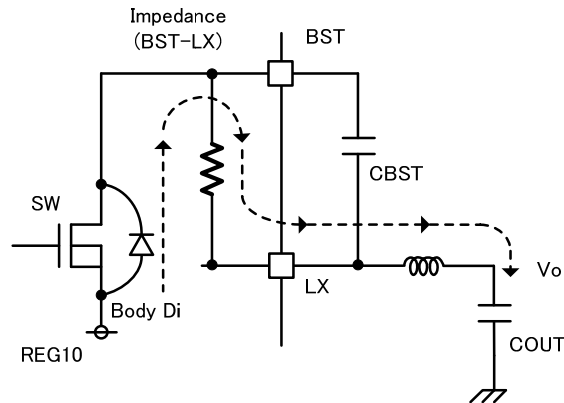


Fig.17 出力電圧減電設定時プリバイアス電流経路

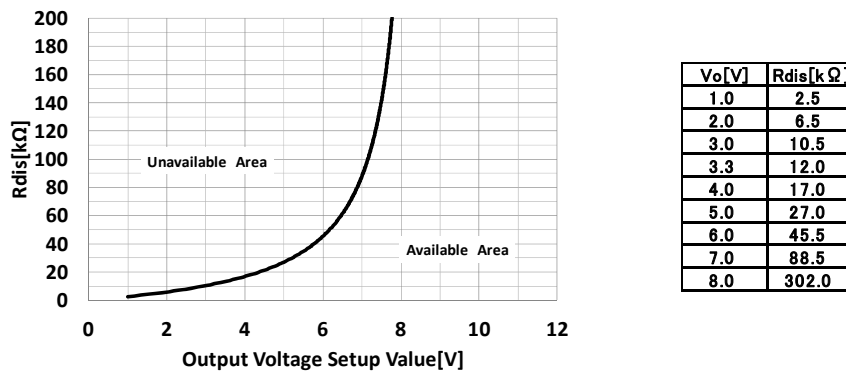


Fig.18 出力設定電圧-負荷抵抗特性

(13)出力電圧設定範囲について

本 IC アプリケーションでの出力電圧の設定は入力電圧や周波数、ハイサイド最小 OFF パルス、また負荷などにより、下記の範囲に制限されます。

◆周波数と入出力電圧比の関係について

本 IC にて帰還制御可能で、かつ過電流検出(OCP)が設定可能となる最小のパルス幅の制約(11)から、以下のグラフのような、周波数と入出力電圧比に関する出力電圧の設定限界が生じます。

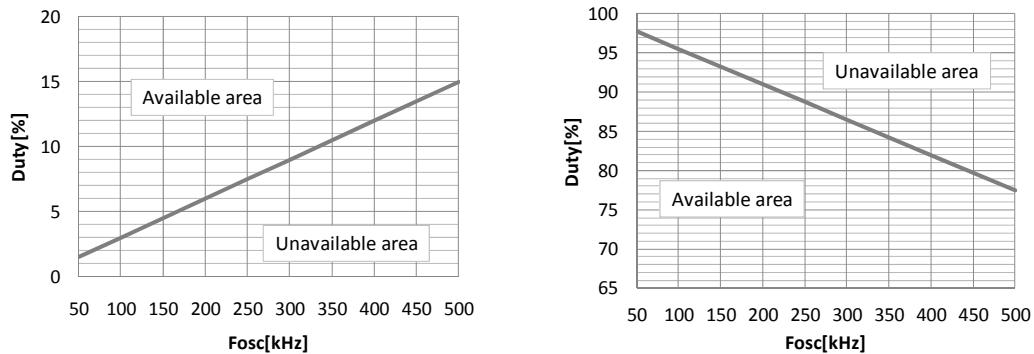


Fig.19 周波数と入出力電圧比の設定限界

◆ハイサイド(HG)最小 OFF パルスについて

本アプリケーションではブートストラップ方式を採用していることから、ブーストコンデンサ(CBST)の充電に必要な時間(ハイサイド最小 OFF パルス max.450ns)の制約が生じます。

OFF デューティパルスとして $t_{off}=450\text{ns}$ を考慮してください。

入力電圧と出力電圧が近い条件で、この影響を受けますので、出力電圧設定が高い場合や、入力減電限界などにはご注意ください。

(ex.)出力 $V_o=12\text{V}$ 設定、周波数 $f=250\text{kHz}$ ($T = 1 / f = 4\mu\text{s}$)のとき

OFF_Duty= $1-V_o/V_{in}$ 、最小 OFF パルス幅 $t_{off_min} = T \times \text{OFF_Duty}$ を計算すると

$$t_{off_min} = T \times (1 - V_o / V_{in}) = 4\mu\text{s} \times (1 - 12\text{V} / V_{in}) \geq 450\text{ns}$$

上式から、設定電圧($V_o=12\text{V}$)を保持するには、 $V_{in} \geq 13.52 [\text{V}]$ 以上の電圧が必要となります。

実際にはこの値に加えて、ハイサイド FET の ON 抵抗や、コイルの DCR、配線インピーダンスなどの電圧降下も考慮して、マージンを決定してください。

◆負荷条件について

出力設定電圧 $V_o \geq 10\text{V}$ では、負荷と出力設定電圧の間に制約はありません。

ただし、 $V_o < 10\text{V}$ では P.16(12)プリバイアス対応を参照してください。

(14)外部 UVLO 設定(EXUVLO)について

CTL 端子に Fig.51 に示すような VCC 抵抗分割を用いる事で UVLO 検出/解除電圧の設定が可能となります。
 入力電圧が設定電圧を下回ると UVLO が動作し、出力を停止して(HG=L、LG=L)、SS、FB を Low とします。
 定電流のオン/オフによりヒステリシスを設けているおり、解除電圧を上回ると CTL へ電流が供給されます。

CTL 端子電圧が 5.6V 以上となるとクランプ電圧により(VCTL-5.6V)/100kΩのシンク電流が生じます。(Fig.52)
 また一旦 UVLO 解除した後 R1,R2 がオープンとなった場合 CTL が 5.6V でクランプされ 0.3V 以下にならず
 オフ出来なくなります。

(ex.)解除電圧設定(Vuv+)=21V 設定、ヒステリシス電圧(Vhys)=4V(検出電圧 Vuv-=17V)設定のとき

$$V_{uv+} = (R1 + R2) / R2 \times VEXUTH$$

$$V_{hys} = R1 \times I_{UVHYS}$$

(VEXUTH=2.6V(typ), IUVHYS=20uA(typ))

を計算すると R1=200kΩ, R2=28.26kΩ となります。

製造ばらつき,温度特性を考慮すると VEXUTH=2.6V±3%, IUVHYS=20uA±25%より

上記抵抗分割の場合には 21.63V 以上で確実に UVLO が解除され、15.37V 以下で検出します。

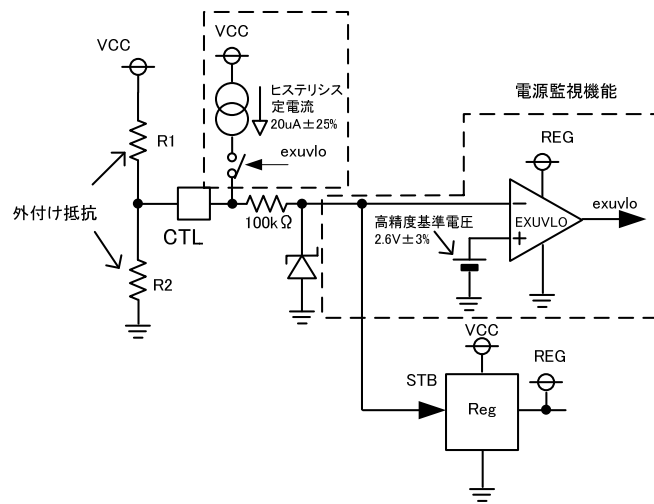


Fig.20 外部 UVLO(EXUVLO)回路構成

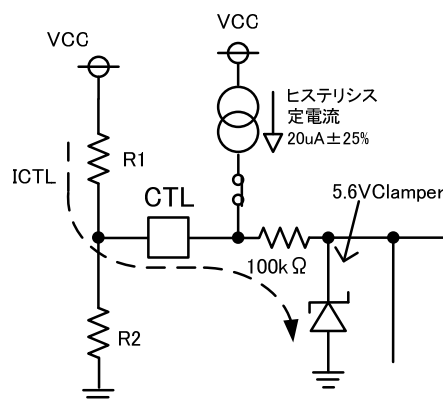


Fig.21 CTL>5.6V 電流経路

●起動時タイミングチャート

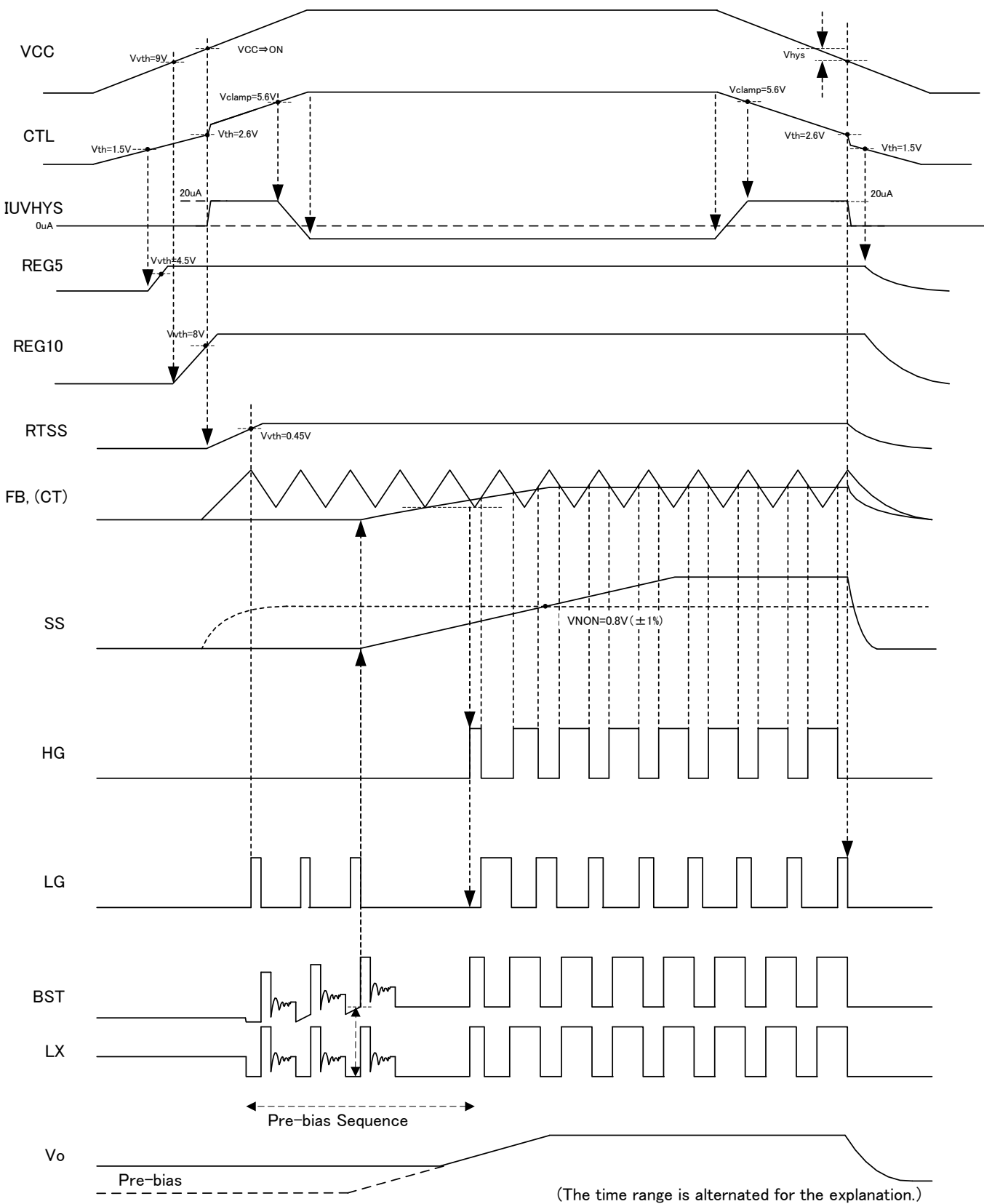


Fig.22 起動時タイミングチャート

●アプリケーション部品選定方法

(1) インダクタ

電流定格(下記電流値 I_{peak})を満たし、DCR(直流抵抗成分)が低く、
 シールドタイプのものを推奨します。
 インダクタの値はインダクタリプル電流に影響し、出力リップルの原因となります。
 このリップル電流は、以下の式のようにコイルのL値が大きいほど、
 またスイッチング周波数が高いほど小さくすることができます。

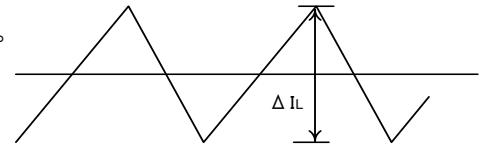


Fig.23 インダクタ電流

$$I_{peak} = I_{out} + 1/2 \times \Delta I_L \quad [A]$$

$$\Delta I_L = (V_{in} - V_{out}) / L \times V_{out} / V_{in} \times 1 / f \quad [A]$$

(ΔI_L : 出力リップル電流、 f : スwitchング周波数)

インダクタリプル電流の設計値は、最大入力電流の 20%~40%程度を目安として設計を行ってください。

※コイルの定格を超える電流をコイルに流しますとコイルが磁気飽和を起こし、効率の低下や
 出力の発振、異常な過電流を引き起こすことがあります。ピーク電流がコイルの定格電流を超えないよう
 高温における十分なマージンをもって選定してください。

(2) 出力コンデンサ

出力に使用するコンデンサ(C_{out})は出力リップルを軽減するため、直列等価抵抗(R_{esr})の低い
 コンデンサを推奨いたします。また、コンデンサの定格は DC バイアス特性を考慮にいれたうえ、
 最大定格が出力電圧に対して十分マージンのあるものを使用してください。
 出力リップル電圧 V_{ripple} は次式より求められます。許容リップル電圧内に収まるよう設定を行ってください。

$$V_{ripple} = \Delta I_L \times 1 / (2\pi \cdot f \cdot C_{out}) + \Delta I_L \times R_{esr}$$

また容量値が大きすぎると、設定によっては起動不良を生じます。次式の関係を満たすように設定してください。

$$C_{out} \leq t_{ss} \times (I_{ocp} - I_{out}) / V_{out}$$

(t_{ss} : ソフトスタート時間、 I_{ocp} : OCP 設定電流)

(3) 出力電圧設定

ERROR AMP の内部基準電圧は 0.8V となっています。
 出力電圧は次式のように決定されます。

$$V_{out} = (R1 + R2) / R2 \times 0.8[V]$$

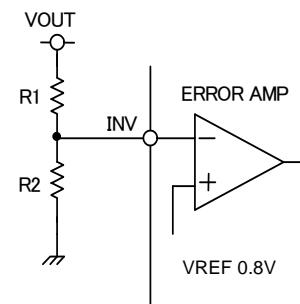


Fig.24 電圧帰還抵抗設定方法

(4) スwitchング素子 (FET)

定格について、電圧については VCC 電圧に対して、電流については(1)式で求められる I_{peak} や過電流設定電流 I_{ocp} に対して、スパイクノイズなどを考慮して充分マージンを持った素子を選択してください。
 またノイズ改善、効率改善の面から入力容量 C_{iss} やゲート電荷量 Q_g の小さなものを選択してください。
 ゲートを駆動する電圧は 10V となります。ゲート電圧の仕様もご確認ください。
 FET のゲートには、遷移時間 t_r/t_f 調整用にゲート抵抗パターンの挿入を推奨致します。

(5) ブーストコンデンサ

BST 端子-Lx 端子間に、ハイサイド Nch-FET ゲート駆動電源(10V)用の容量として、標準的なアプリケーションでは
 $CBST=0.47\mu F$ 程度(積層セラミックコンデンサ)を接続してください。SS 時間が長い場合や外付け FET のゲート電荷量が大きい
 場合には、REG10 コンデンサと合わせて BST コンデンサを大きくしてください。

(6) 入力コンデンサ

セラミックコンデンサと電解コンデンサの併用を推奨致します。
 耐圧を考慮し、特に電解コンデンサについては許容リップル電流定格に注意して、
 できるだけ低インピーダンスのものを選択してください。必要な許容リップル電流は下式 I_{rms} をご参考ください。

$$I_{rms} = I_{out} \times \sqrt{(V_{out} \cdot (V_{in} - V_{out}) / V_{in})}$$

(7) DC/DC コンバータ周波数特性の調整について

本 IC は電圧モード PWM 制御の IC です。DC/DC 全体の系を安定性の為に、出力の L、Cout にて構成される LC フィルタでの 2 次遅れ(fp2)に対して、INV、FB 端子周辺の C、R にて 1 次進み補償(fz1,fz2)を設定します。

系全体の周波数特性のねらいとしては、

- ・ユニティゲイン周波数(ゲイン 0 の周波数)を、スイッチング周波数 FOSC の 1/10~1/30 程度
- ・位相余裕を $\theta \geq 30\text{deg}$ 以上

となるよう設定します。

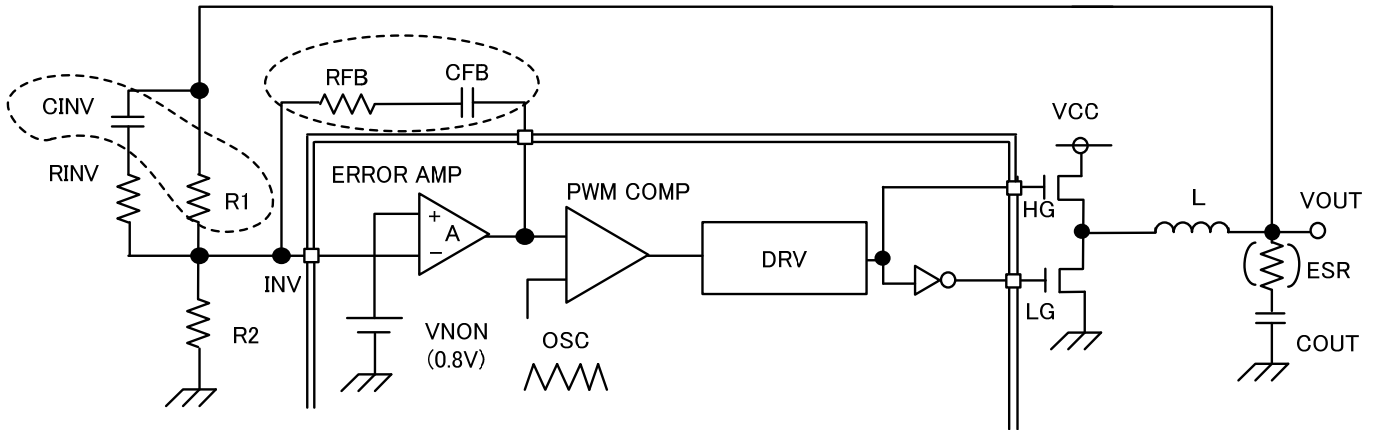


Fig.25 DC/DC 系全体の位相補償について

上図の系で考えると、DC/DC 動作に関係するポール(位相遅れ)が 2 つ存在します。

- ①エラーアンプ周辺の 1st ポール(fp1)

$$fp1 = 1 / [2 \cdot \pi \cdot (R1/R2) \cdot A \cdot CFB]$$
 ... 1 次(90deg)遅れ
- ②LC フィルタのポール(fp2)

$$fp2 = 1 / [2 \cdot \pi \cdot \sqrt{L \cdot C}]$$
 ... 2 次(180deg)遅れ

これらの遅れが 180° の遅れとならないよう、2 次の遅れである LC フィルタのポール②に対して以下のような進み補償(ゼロ)を 2 つ設定します。

およそ fp2 に対して、fz1,fz2(fz3)が同じくらいの周波数になるような C,R の定数を設定してください。

- ③出力コンデンサの ESR によるゼロ(fz1)

$$fz1 = 1 / (2 \cdot \pi \cdot COUT \cdot ESR)$$
 ... 1 次(90deg)進み
- ④エラーアンプ周辺のゼロ(fz2)

$$fz2 = 1 / (2 \cdot \pi \cdot CFB \cdot RFB)$$
 ... 1 次(90deg)進み
- ⑤※エラーアンプ周辺のゼロ(fz3)

$$fz3 = 1 / (2 \cdot \pi \cdot CINV \cdot R1)$$
 ... 1 次(90deg)進み

※出力コンデンサに電解コンデンサなどの高 ESR のコンデンサを用いた場合には、fz1 が有効であるため fz3 を設定する必要はありません。

またセラミックコンデンサなど低 ESR のコンデンサを使用する場合、fz1 は高周波に存在するため fz3 の設定が必要になります。

RINV については R1,R2 と同じ、または 1/10 くらいのオーダーの抵抗を接続することで、調整に幅を持たせることが可能です。(ポールの追加及びゼロの位置が変化します)

電解コンデンサを用いた場合の ESR の特性や、セラミックコンデンサの DC バイアス特性など、温度や電圧のパラメータをもつことが考えられますので、実機にて特性を十分ご確認ください。
 ネットワークアナライザ、周波数応答解析装置を用いてのボード線図の確認を推奨致します。

(8)出力電圧起動時のラッシュ電流に関して

ラッシュ電流やオーバーシュートを防ぐため、定電流($ISS=1\mu A\pm 30\%$)と外付け容量によりスロープ状に立ち上がる SS 端子電圧、0.8V 基準電圧及びフィードバック端子(INV)からなる 3 入力エラーアンプ構成となっています。(Fig.57)

SS 端子電圧が 0.8V 以下の場合には SS 端子電圧を基準としエラーアンプにより出力電圧が制御されます。

ただし内部三角波に振幅レベル 1.5V-2.0V を用いている為、FB 端子電圧が 1.5V に到達するまでの間スイッチングせず出力はオフの状態を維持します。(Fig.58)

スイッチングがオフの間も SS 端子電圧は定電流により上昇する為、FB 電圧が 1.5V に到達するには出力電圧は下記算出式となりラッシュ電流が生じます。

またラッシュ電流は出力コンデンサ容量 Cout に比例する為、出力側に接続される容量を考慮し評価を行って下さい。

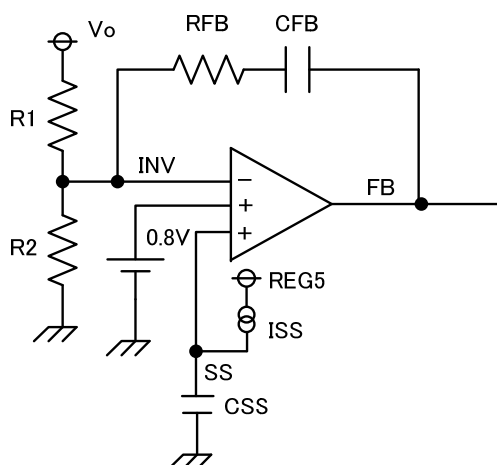


Fig.26 エラーアンプ概略図

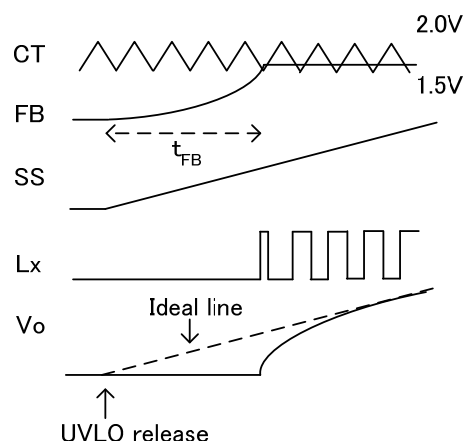


Fig.27 出力電圧起動時概略図

$$t_{FB} = C_{FB} \left\{ \sqrt{(R_{FB} + R_2)^2 + \frac{3C_{SS}R_2}{C_{FB}I_{SS}}} - (R_{FB} + R_2) \right\}$$

$$V_O = \frac{I_{SS}(R_1 + R_2)}{C_{SS}R_2} \times t_{FB}$$

(9) LX 端子オーバーシュート電圧対策用 スナバ回路について

LX 端子電圧にはハイサイドとローサイドの FET の寄生容量や基板レイアウトパターンの寄生インダクタンスによるオーバーシュート電圧が発生します。

使用する電源電圧範囲と負荷範囲、及び出力の短絡時において、LX 端子電圧が推奨動作範囲を超えないようにする必要があります。

LX 端子のオーバーシュート電圧が大きい場合、LX 端子と PGND 間に抵抗 RSNB とコンデンサ CSNB を直列に接続したスナバ回路を設定しオーバーシュート対策をしてください。

※RSNBとCSNBは評価基板のパターンにはありません。セット評価にて、オーバーシュートが発生した際に対策できるようにパターンを配置することを推奨いたします

●基板レイアウトの注意点

多層基板を使用し、GND プレーンを設けるなど、GND のインピーダンスを十分に低くしてください。
その他下記内容につきましても、十分ご検討ください。

1. 入力コンデンサとローサイド FET のソースとのループ(①)、
出力コンデンサとローサイド FET のソースとのループ(②)は、基板配置上、最優先に小さくしてください。
また電流変化の大きいノード(電源、GND の他に LX や HG、LG、BST など)は太く、短く配線して下さい。
→ノイズの原因となる寄生インダクタンスを抑制し、スイッチングノイズの低減が可能となります。
同様にこれら 2 つのループの他に、FET のゲートを駆動するループ[(HG-BST 容量(BST-LX)、LG-REG10 容量(REG10-PGND))]にもご
注意ください。

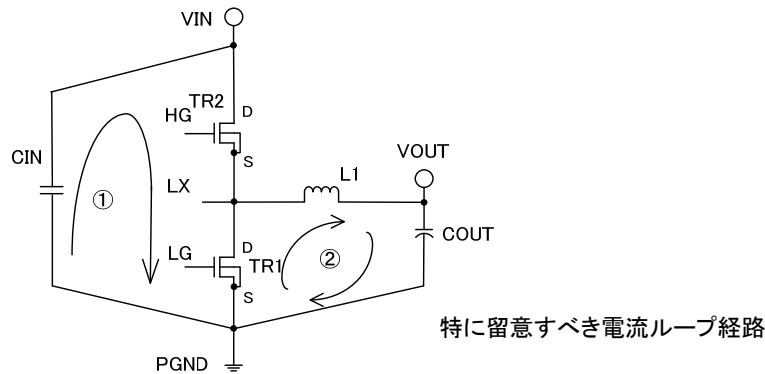


Fig.28 基板レイアウト電流ループ経路

2. LX のパターンは電流容量を満たした上で極力小さくしてください。
→他に大きな電圧の変動があるノードに寄生容量などの容量成分があると、
効率の悪化、ノイズの伝搬などが生じます。LX の他、HG、LG のゲートラインもご注意ください。
3. 多層基板を用いて放熱設計をしてください。また IC 裏面の PAD は GND へはんだ付けして、IC を放熱させてください。
→FET などは発熱する為、表面層と同様のパターンを内層に設け、各層とビアで接続し、放熱を行ってください。
4. GND 及び PGND は IC 裏面にてショートし、さらに中間層にて GND プレーンを設けて接続することで、すべての GND を低インピーダンスにしてください。
→安定動作の為に、GND の揺れを抑制します。
5. REG5、SS、INV、FB、RCL、RTSS、RT 端子及びその周辺部の制御部は、
BST、HG、LX、REG10、LG 端子などのドライバ部、及び SYNC、CLKOUT 端子のクロック部とは
分離し、距離を空けてください。
→スイッチングノイズがセンシティブな制御部に干渉することを防ぎます。
必要に応じて、GND によるシールドなどもご検討ください。
6. VCC 容量、REG5 容量、RT 抵抗、RCL 抵抗、RTSS 容量は各端子と安定した GND(IC の GND 端子)
に最短で接続してください。
また大電流経路との共通インピーダンスを持たないようにしてください。
→ノイズの影響などによる設定値の変動を抑制します。
7. VCC、GND や出力の配線を太く短くしてください。
→インピーダンス下げて、電圧降下やノイズの影響を抑制します。

ご 注 意

- 1) 本資料の記載内容は改良などのため予告なく変更することがあります。
- 2) 本資料に記載されている内容は製品のご紹介資料です。ご使用に際しては、別途最新の仕様書を必ずご請求のうえ、ご確認ください。
- 3) ロームは常に品質・信頼性の向上に取り組んでおりますが、半導体製品は種々の要因で故障・誤作動する可能性があります。
万が一、本製品が故障・誤作動した場合であっても、その影響により人身事故、火災損害等が起こらないようご使用機器でのディレーティング、冗長設計、延焼防止、バックアップ、フェイルセーフ等の安全確保をお願いします。定格を超えたご使用や使用上の注意書が守られていない場合、いかなる責任もロームは負うものではありません。
- 4) 本資料に記載されております応用回路例やその定数などの情報につきましては、本製品の標準的な動作や使い方を説明するものです。
したがって、量産設計をされる場合には、外部諸条件を考慮していただきますようお願いいたします。
- 5) 本資料に記載されております技術情報は、製品の代表的動作および応用回路例などを示したものであり、ロームまたは他社の知的財産権その他のあらゆる権利について明示的にも黙示的にも、その実施または利用を許諾するものではありません。上記技術情報の使用に起因して紛争が発生した場合、ロームはその責任を負うものではありません。
- 6) 本製品は、一般的な電子機器（AV機器、OA機器、通信機器、家電製品、アミューズメント機器など）および本資料に明示した用途への使用を意図しています。
- 7) 本資料に掲載されております製品は、耐放射線設計はなされていません。
- 8) 本製品を下記のような特に高い信頼性が要求される機器等に使用される際には、ロームへ必ずご連絡の上、承諾を得てください。
・輸送機器（車載、船舶、鉄道など）、幹線用通信機器、交通信号機器、防災・防犯装置、安全確保のための装置、医療機器、サーバー、太陽電池、送電システム
- 9) 本製品を極めて高い信頼性を要求される下記のような機器等には、使用しないでください。
・航空宇宙機器、原子力制御機器、海底中継機器
- 10) 本資料の記載に従わないために生じたいかなる事故、損害もロームはその責任を負うものではありません。
- 11) 本資料に記載されております情報は、正確を期すため慎重に作成したのですが、万が一、当該情報の誤り・誤植に起因する損害がお客様に生じた場合においても、ロームはその責任を負うものではありません。
- 12) 本製品のご使用に際しては、RoHS 指令など適用される環境関連法令を遵守の上でご使用ください。
お客様がかかる法令を順守しないことにより生じた損害に関して、ロームは一切の責任を負いません。
本製品の RoHS 適合性などの詳細につきましては、セールス・オフィスまでお問合せください。
- 13) 本製品および本資料に記載の技術を輸出又は国外へ提供する際には、「外国為替及び外国貿易法」、「米国輸出管理規則」など適用される輸出関連法令を遵守し、それらの定めにしたがって必要な手続を行ってください。
- 14) 本資料の一部または全部をロームの許可なく、転載・複写することを堅くお断りします。



ローム製品のご検討ありがとうございます。
より詳しい資料やカタログなどご用意しておりますので、お問合せください。

ROHM Customer Support System

<http://www.rohm.co.jp/contact/>