

スイッチングレギュレータシリーズ

1ch 降圧 DC/DC コントローラ

BD9611MUV 位相補償設定

BD9611MUV は入力電圧範囲が広く、設定可能な出力電圧範囲も広い降圧 DCDC コントローラ IC です。定格電流の大きい外付け FET を使用する事ができ、過電流検出値も外付け部品定数で設定可能です。出力のインダクタとコンデンサを選定した際に、位相補償回路設定が適切ではない場合、出力電圧やスイッチング電圧が不安定となってしまいます。このアプリケーションノートでは、出力電圧やスイッチング電圧が不安定となってしまったときに、位相補償回路定数の検討する方法と ROHM Solution Simulator を使った位相余裕度の確認方法について説明し、BD9611MUV を安定動作させる事例について紹介します。

目次

安定動作している状態について.....	2
動作不安定な状態について	2
定数設定とシミュレーション	2
位相補償設計.....	3
ポール(極) f_p とゼロ(零) f_z の設定	3
動作が安定になる位相補償設定	5
動作が不安定になる位相補償設定	5
位相補償回路の各周波数の計算.....	6
f_c の設定.....	6
f_{p2} の設定.....	6
f_{p1} の設定.....	6
CFB1 の設定	6
RFB の設定.....	6
CINV の設定	6
f_{p2} と LC の設定	6
ESR の計算.....	7
RINV の設定	7
CFB2 の設定	8
Solution Simulator で位相余裕度検証.....	8
位相余裕度の測定	12
改訂履歴	14

安定動作している状態について

安定動作しているときの LX 端子は Figure.1 のように一定周期でスイッチングし、出力リップル電圧も一定周期で安定しています。

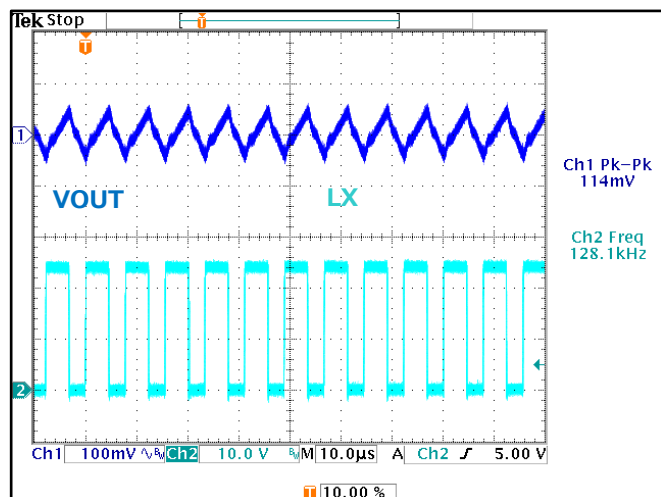


Figure 1. 安定動作時の波形

動作不安定な状態について

不安定動作時に LX 端子は Figure.2 のように周期が一定ではなく、Duty も不均一の状態です。出力電圧にはリップル電圧が発生していますが、電圧が不安定で変動しています。このように安定動作しない場合、位相補償回路定数が適切でない可能性があります。

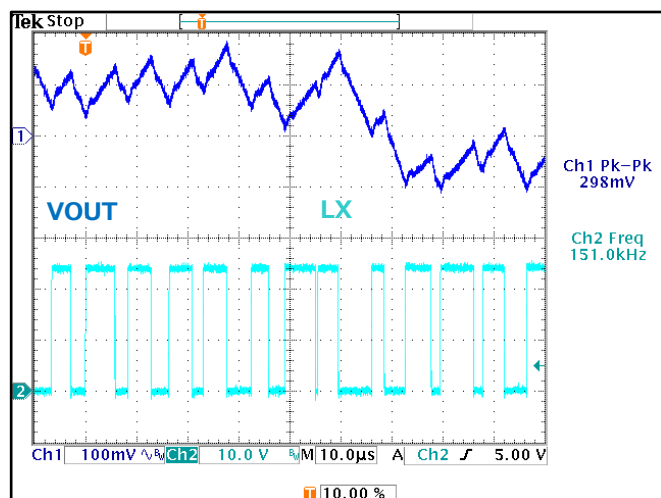


Figure 2. 不安定動作時の波形

定数設定とシミュレーション

ROHM Solution Simulator を用いて BD9611MUV の位相補償をボード線図上でシミュレーションで確認することができます。定数設定は Datasheet に記載されている「アプリケーション部品選定方法」の項に基づいて、本資料を参考に設計してください。

ROHM Solution Simulator の使用方法については、下記を参照してください。My ROHM を登録する事でシミュレーションが可能です。

BD9611MUV の ROHM Solution Simulator の使用方法 [BD9611MUV ROHM Solution Simulator](#)

シミュレーション情報

[ROHM Solution Simulator](#)

このドキュメントの手順は、ROHM が提供するシミュレータを使用したものです。他のシミュレータをお持ちの方は、別途 SPICE モデルを提供していますので、下記の製品情報リンクから入手してください。

BD9611MUV 製品情報

[BD9611MUV 製品ページ](#)

位相補償設計

電圧モード降圧コンバータ BD9611MUV は Figure.3 の回路図で構成され、3 つのポール(極)と 2 つのゼロ(零)で位相補償を行います。

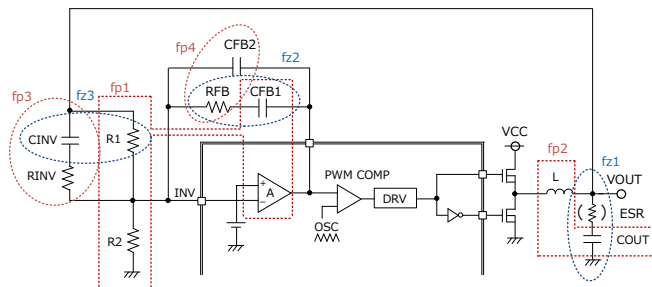


Figure 3. BD9611MUV のポール(極) fp とゼロ(零) fz

ポールはエラーアンプ周辺の 1 次遅れ fp1 と出力の LC フィルタの 2 次遅れ fp2 で下記の式で示されます。

fp1 エラーアンプ周辺のポールによる 1 次遅れ

$$fp1 = \frac{1}{2 \times \pi \times \left(\frac{R1 \times R2}{R1 + R2} \right) \times A \times CFB1} \text{ [Hz]} \quad (1)$$

A: エラーアンプゲイン 80dB

fp2 LC フィルタのポールによる 2 次遅れ

$$fp2 = \frac{1}{2 \times \pi \times \sqrt{L \times COUT}} \text{ [Hz]} \quad (2)$$

3 つのゼロはエラーアンプ周辺と出力コンデンサの ESR の 1 次進みがあり、下記の式で示されます。その内の 2 つのゼロを配置して位相補償を行います。

fz1 出力コンデンサの ESR による 1 次の進み

$$fz1 = \frac{1}{2 \times \pi \times COUT \times ESR} \text{ [Hz]} \quad (3)$$

fz2 エラーアンプ周辺の 1 次の進み

$$fz2 = \frac{1}{2 \times \pi \times CFB1 \times RFB} \text{ [Hz]} \quad (4)$$

fz3 エラーアンプ周辺の 1 次の進み

$$fz3 = \frac{1}{2 \times \pi \times CINV \times R1} \text{ [Hz]} \quad (5)$$

Figure.3 の回路図の構成とした場合、fp3 と fp4 のポールが形成されます。出力コンデンサの条件によっては fp3 と fp4 の遅れ要素についても設定が必要です。

fp3 エラーアンプ周辺の 1 次の遅れ

$$fp3 = \frac{1}{2 \times \pi \times CINV \times RINV} \text{ [Hz]} \quad (6)$$

fp4 エラーアンプ周辺の 1 次の遅れ

$$fp4 = \frac{1}{2 \times \pi \times CFB2 \times RFB} \text{ [Hz]} \quad (7)$$

ポール(極) fp とゼロ(零) fz の設定

ユニティゲイン周波数(ゲイン 0 の周波数)fc はスイッチング周波数 fosc の 1/10 から 1/30 程度に設定します。

$$\frac{1}{30} \times fosc < fc < \frac{1}{10} \times fosc \quad (8)$$

LC フィルタの 2 次遅れ fp2 の周波数をユニティゲイン周波数 fc の 1/2 から 1/10 以下に設定します。

$$\frac{1}{10} \times fc \leq fp2 \leq \frac{1}{2} \times fc \quad (9)$$

エラーアンプ周辺のポールによる 1 次遅れ fp1 をユニティゲイン周波数 fc の 1/10000 以下に設定します。

$$fp1 \leq \frac{1}{10000} \times fc \quad (10)$$

LC フィルタの 2 次遅れ fp2 の周波数の近くに 1 次進み fz2 と fz3 を配置します。

$$fz2 \cong fp2 \quad (11)$$

$$fz3 \cong fp2 \quad (12)$$

fz3 で CINV を使用することで fp3 の 1 次遅れが形成されます。RINV を R1 よりも小さくし fp3 は fz3 よりも高域に設定します。

$$fz3 < fp3 \quad (13)$$

出力コンデンサに電解コンデンサを使用する場合、ESR による 1 次進み $fz1$ を考慮する必要があります。電解コンデンサはセラミックコンデンサと比べて ESR が大きいので、1 次の位相進み $fz1$ は低域に形成されます。

また、電解コンデンサの ESR にも周波数特性があります。一般的に電解コンデンサのデータシートには ESR の測定周波数は 120Hz と記載されている事が多いので、BD9611MUV の動作周波数設定 f_{osc} では ESR が低くなります。測定条件 120Hz で記載されている ESR が動作周波数 250kHz で 1/3 となる電解コンデンサもあります。電解コンデンサの ESR がデータシートに記載されていない場合、 $\tan\delta$ が記載されていますので、下記の計算式で ESR を算出します。

$$ESR_{elec} = \tan\delta \times \frac{1}{2 \times \pi \times f \times C} \left[\Omega \right] \quad (14)$$

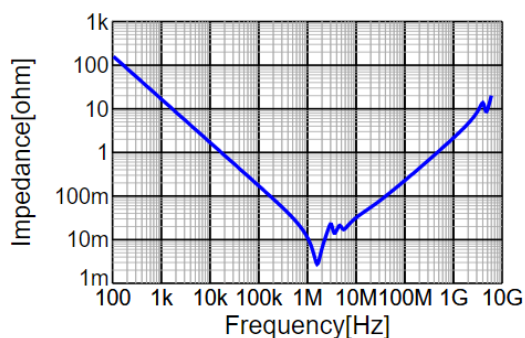
ESR_{elec} 電解コンデンサの ESR

$\tan\delta$ 誘導正接値

f $\tan\delta$ 測定条件周波数

C 電解コンデンサ容量

セラミックコンデンサの ESR は電解コンデンサよりも小さいので、 $fz1$ が高域に形成されます。セラミックコンデンサにも ESR の周波数特性があり、周波数によっては数十 mΩとなる製品もあります。Figure 4 はコンデンサメーカーが掲載しているインピーダンスの周波数特性のデータです。製品によって特性データが異なるので、それぞれ確認する必要があります。



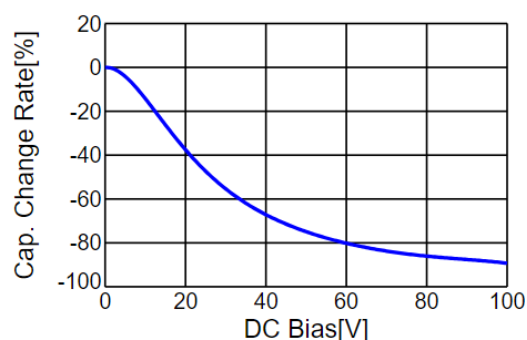
■ GRM32EC72A106KE05,DC0V,25degC

Figure 4. セラミックコンデンサ インピーダンスの周波数特性

また、セラミックコンデンサは、DC バイアス特性により実効容量が低下しますので、実効容量を考慮して部品を追加する必要があります。

Figure 5 はコンデンサメーカーが掲載しているバイアス特性のデータで

す。製品によって特性データが異なるので、それぞれ確認する必要があります。



■ GRM32EC72A106KE05,capchange, 25.0degC, AC1Vrms

Figure 5. セラミックコンデンサ バイアス特性

電解コンデンサとセラミックコンデンサを並列に接続する場合、それぞれの ESR の並列抵抗を計算する必要があります。セラミックコンデンサと電解コンデンサの ESR には周波数特性がありますので、動作周波数での並列接続での ESR を見積もります。

$$ESR_{total} = \frac{ESR_1 \times ESR_2 \times \dots \times ESR_n}{ESR_1 + ESR_2 + \dots + ESR_n} \left[\Omega \right] \quad (15)$$

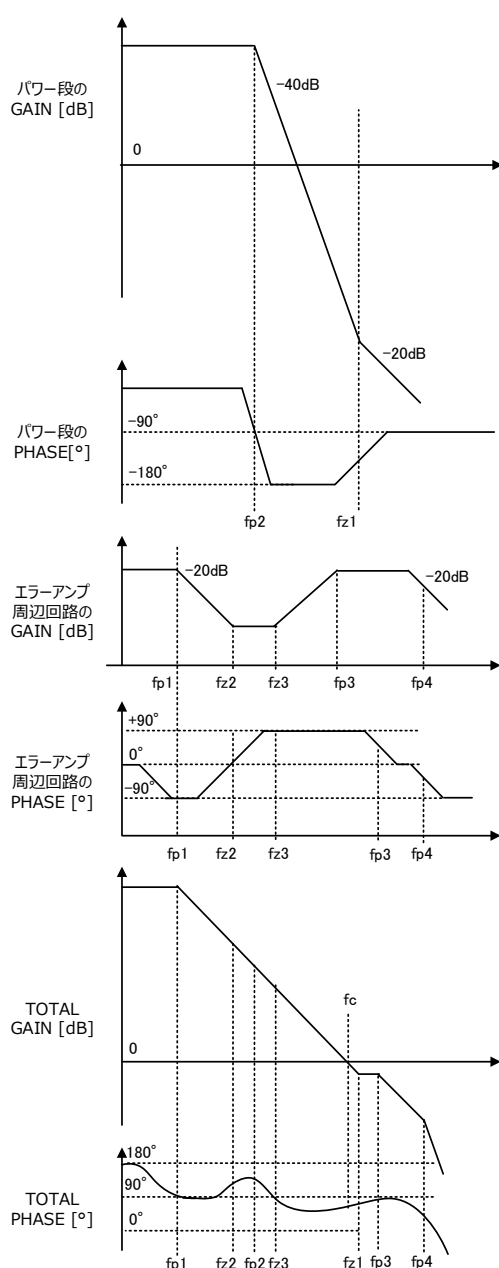
動作が安定になる位相補償設定

出力コンデンサの容量が数百 μF で $\text{ESR}_{\text{total}}$ が大きく f_{z1} が動作周波数 f_{osc} よりも低域になる場合、式(16)と式(17)のように f_{z1} 、 f_{p3} 、 f_{p4} を設定します。

$$f_{z1} < f_{p3} \quad (16)$$

$$f_{z1} < f_{p4} \quad (17)$$

Figure 6 の周波数特性では f_{p3} と f_{p4} は f_{z1} よりも高く設定しているので、TOTAL PHASE では f_{z1} で位相が進みユニティゲイン周波数 f_c で位相が十分確保できます。

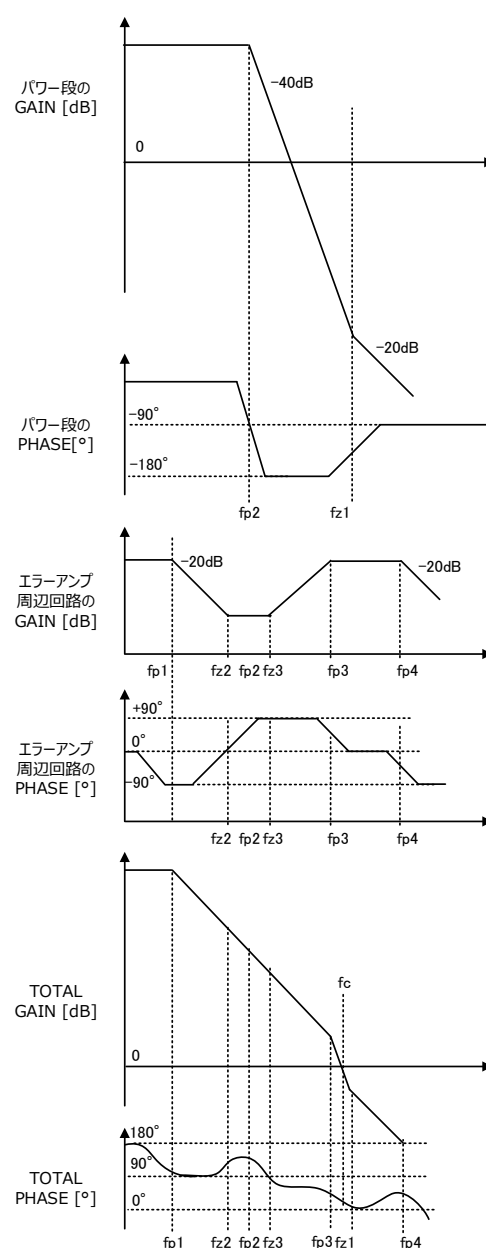
Figure 6. 位相補償設定と周波数特性($f_{p3} > f_{z1}$)

動作が不安定になる位相補償設定

式(18)と式(19)のように f_{z1} よりも f_{p3} 、または f_{p4} が低域にある場合、 f_{z1} より低い周波数で位相が遅れてしまい位相余裕度が小さくなってしまっています。対式(16)と式(17)のように f_{z1} よりも f_{p3} と f_{p4} が高域になるように設定し、位相余裕度を確保します。

$$f_{z1} > f_{p3} \quad (18)$$

$$f_{z1} > f_{p4} \quad (19)$$

Figure 7. 位相補償設定と周波数特性 ($f_{p3} < f_{z1}$)

位相補償回路の各周波数の計算

BD9611MUV を下記で使用する場合の位相補償回路定数を計算する。

入力電圧 24V

出力電圧 12V

負荷電流 8A

動作周波数 250kHz

出力分圧抵抗 R1 140kΩ

出力分圧抵抗 R2 10kΩ

fc の設定

スイッチングレギュレータアプリケーションは、スイッチング周波数によりサンプリングしているため、スイッチング周波数でのゲインを抑える必要があります。そのため設計値としてユニティゲイン周波数 fc を式(8)動作周波数の 1/10 から 1/30 程度の範囲に設定します。今回、動作周波数 250kHz の 1/15 とした 16.6kHz をユニティゲイン周波数 fc として設定します。

$$f_c < \frac{1}{15} \times f_{osc} = \frac{1}{15} \times 250\text{kHz} = 16.6\text{kHz} \quad (20)$$

fp2 の設定

式(9)をもとに LC フィルタの 2 次遅れ fp2 をユニティゲイン周波数 fc の 1/2 から 1/10 に設定します。今回は fp2 を fc の 1/3 に設定します。

$$fp2 = \frac{1}{3} \times fc = \frac{1}{3} \times 16.6\text{kHz} = 5.55\text{kHz} \quad (21)$$

fp1 の設定

エラーアンプ周辺のポールによる 1 次遅れ fp1 を fc の周波数の 1/10000 以下に設定します。
今回は fp1 を fc の 1/20000 で見積もります。

$$fp1 \leq \frac{1}{20000} \times fc = \frac{1}{20000} \times 16.6\text{kHz} = 0.83\text{Hz} \quad (22)$$

式(1)の fp1 エラーアンプ周辺のポールによる 1 次遅れ fp1 から CFB1 を求めます。

$$\begin{aligned} CFB1 &= \frac{1}{2 \times \pi \times \left(\frac{R1 \times R2}{R1 + R2} \right) \times A \times fp1} \\ &= \frac{1}{2 \times \pi \times \left(\frac{140\text{k}\Omega \times 10\text{k}\Omega}{140\text{k}\Omega + 10\text{k}\Omega} \right) \times 10000 \times 0.83\text{Hz}} \\ &= 2054\text{pF} \end{aligned} \quad (23)$$

A: エラーアンプゲイン 80dB なので 10000 として計算する。

CFB1 の設定

CFB1 は 2054pF と求められます。実際の部品定数として CFB1 は 2200pF として他の部品定数を計算します。

RFB の設定

式(11) fz2≒fp2 を満たすように fz2=5.55kHz として、式(4)から RFB を求める。

$$\begin{aligned} RFB &= \frac{1}{2 \times \pi \times CFB1 \times fz2} = \frac{1}{2 \times \pi \times 2200 \times 10^{-12} \times 5.55 \times 10^3} \\ &= 13.02 \text{ [k}\Omega\text{]} \end{aligned} \quad (24)$$

RFB は 13.02kΩ と求められます。実際の部品定数として RFB は 15kΩ として他の部品定数を計算します。

CINV の設定

式(12) fz3≒fp2 を満たすように fz2=5.55kHz として CINV を求める。

$$\begin{aligned} CINV &= \frac{1}{2 \times \pi \times fz3 \times R1} = \frac{1}{2 \times \pi \times 5.55 \times 10^3 \times 15 \times 10^3} \\ &= 205\text{[pF]} \end{aligned} \quad (25)$$

CINV は 205pF と求められます。実際の部品定数として CINV は 220pF として他の部品定数を計算します。

fp2 と LC の設定

fp2 LC フィルタのポールによる 2 次遅れを設定します。
インダクタの選定はデータシート p.28 のアプリケーション部品選定方法の(1)も参照してください。インダクタリップル電流を含めてピーク電流

Ipeak よりも定格電流が大きいインダクタを選定してください。

負荷電流 IOUT=8A で、動作周波数 250kHz のときのピーク電流は Ipeak=9.51A です。インダクタは定格電流 10A の 7.7μH の製品を選定します。

Output LC Filter

p.28 INDUCTOR, C _{OUT} , C _{IN}			
Design Parameters	Symbols	Values	Unit
Input Voltage designed value	V _{IN}	24.00	V (*)
Output Voltage designed value	V _{OUT}	12.00	V (*)
Output Current designed value	I _{OUT}	8.00	A
Oscillation Frequency	f _{OSC}	257.46	kHz (*)
OCP trigger current	I _{OCP}	19.73	A (*)
Soft start time	t _{SS}	8.00	ms
Inductor and inductor current rating	L	7.70	μH
	I _{PEAK}	9.51	A

Figure 8. BD9611MUV Calculation sheet での Ipeak 確認

式(2)をもとに COUT の容量値を求めます。

$$C_{OUT} = \frac{1}{(2 \times \pi \times f_{p2})^2 \times L}$$

$$= \frac{1}{(2 \times \pi \times 0.83 \times 10^3)^2 \times 7.7 \times 10^{-6}}$$

$$= 107[\mu F] \quad (26)$$

出力コンデンサ COUT は 107μF 以上で設定します。位相余裕度が 45°未満のときに、出力コンデンサ COUT を追加することで改善できるので、基板の初期検討では COUT を追加できるようにランドパターンを配置する事を推奨します。

また、電解コンデンサの容量値には温度特性があり、低温で容量値が低下します。電解コンデンサだけで使用する場合、温度範囲を含めて位相余裕度を確保できるように回路定数の選定が必要です。位相余裕度は温度特性やばらつきを考慮して、ワースト値で 30°以上として検討します。

ESR の計算

まず始めに電解コンデンサ 100μF の ESR を計算します。データシートに ESR の記載がない電解コンデンサの場合、tanθを用いて計算します。電解コンデンサのデータシートに記載されている tanθ=0.12 と tanθの測定周波数 f=120Hz で ESR_{elec} を計算します。

$$ESR_{elec} = \tan\theta \times \frac{1}{2 \times \pi \times f \times C}$$

$$= 0.12 \times \frac{1}{2 \times \pi \times 120 \times 100 \times 10^{-6}}$$

$$= 1.59[\Omega] \quad (27)$$

次にセラミックコンデンサの ESR₂ と ESR₃ をインピーダンスの周波数 Figure 4 のグラフから読み取ると、250kHz で 70mΩと求められます。

出力コンデンサを並列接続したときの ESR_{total} を計算します。

$$ESR_{total} = \frac{ESR_{elec} \times ESR_2 \times ESR_3}{ESR_{elec} + ESR_2 + ESR_3}$$

$$= \frac{1.59 \times 0.07 \times 0.07}{1.59 + 0.07 + 0.07}$$

$$= 0.034[\Omega] \quad (28)$$

$$f_{z1} = \frac{1}{2 \times \pi \times C_{OUT} \times ESR} = \frac{1}{2 \times \pi \times 120 \times 10^{-6} \times 0.034}$$

$$= 39.0[kHz] \quad (29)$$

COUT の ESR による fz1 よりも fp3 が大きくなるように RINV を求めます。

$$f_{p3} = f_{z1} \times 10 \quad (30)$$

RINV の設定

fz1 の 10 倍よりも fp3 が大きくなるようにします。式(6)をもとに RINV を計算します。

$$RINV = \frac{1}{2 \times \pi \times C_{INV} \times f_{p3}}$$

$$= \frac{1}{2 \times \pi \times C_{INV} \times f_{z1} \times 10}$$

$$= \frac{1}{2 \times \pi \times 220 \times 10^{-12} \times 39 \times 10^3 \times 10}$$

$$= 1.9[k\Omega] \quad (31)$$

RINV は 1.9kΩと求められます。実際の部品定数として RINV は 2.2kΩとして他の部品定数を計算します。

CFB2 の設定

ESR が小さいセラミックコンデンサだけで COUT を構成する場合、 f_{z1} がユニティゲイン周波数 f_c よりも十分大きくなります。高域でも十分にゲインが低下し、位相が 0° のときにゲインマージンが -10dB 以下であれば $fp4$ を設定する必要ありません。電解コンデンサとセラミックコンデンサを使用する場合には高域でも確実にゲインを -10dB 以下にするために、 $fp4$ を設定することを推奨します。
 $fp4$ はユニティゲイン周波数の 10 倍を目安にし、CFB2 を計算します。

$$fp4 = f_c \times 10 \quad (32)$$

$$\begin{aligned} CFB2 &= \frac{1}{2 \times \pi \times fp4 \times RFB} \\ &= \frac{1}{2 \times \pi \times RFB \times f_c \times 10} \\ &= \frac{1}{2 \times \pi \times 15 \times 10^3 \times 16.6 \times 10^3 \times 10} \\ &= 64[pF] \end{aligned} \quad (33)$$

CFB2 は 64pF と求められます。実際の部品定数として 68pF を設定します。

以上で BD9611MUV の位相補償定数の設定ができました。

この設定値は計算値であり初期検討用として使用します。安定性を確実にするためには ROHM Solution Simulator で安定性の確認を行い、周波数特性を測定し安定性を確認します。

Solution Simulator で位相余裕度検証

Solution Simulator で位相余裕度検証

BD9611MUV の ROHM Solution Simulator の使用方法

[BD9611MUV ROHM Solution Simulator](#)

使用するシミュレータ：ROHM Solution Simulator

シミュレーションタイプ：Frequency Response

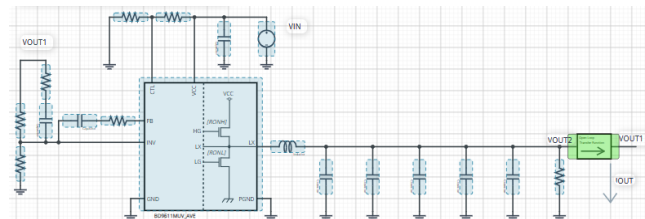


Figure 9. BD9611MUV ROHM Solution simulator 画面

IC のプロパティを設定する

スイッチングレギュレータ IC U1 のプロパティを設定します。

IC 上にカーソルを合わせて、右クリックで表示される Properties を選択します。

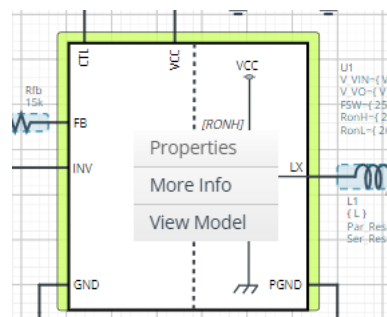


Figure 10. BD9611MUV IC Properties

Property Editor が開きます。

設定する条件は下記のような変数が使われています。

入力電圧：V_VIN の変数 {V_VIN}

出力電圧：V_VO の変数 {V_VO}

動作周波数を入力します。今回は 250kHz なので初期設定のままとします。オン抵抗は設定変更の必要はありません。

動作周波数：FSW {数値}

ハイサイド MOSFET のオン抵抗：{数値}

ローサイド MOSFET のオン抵抗：{数値}

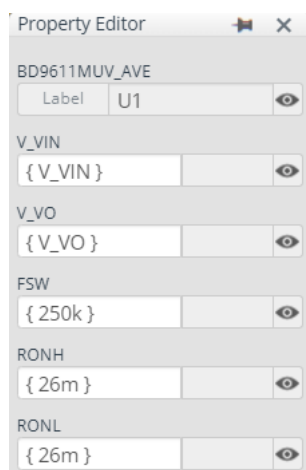


Figure 11. IC Property Editor

条件を設定するための他の方法

直接プロパティに値を入力する事もできますが、上側のツールバー上の Simulation setting のアイコンを選択します。



次のようなウィンドウが開きます。

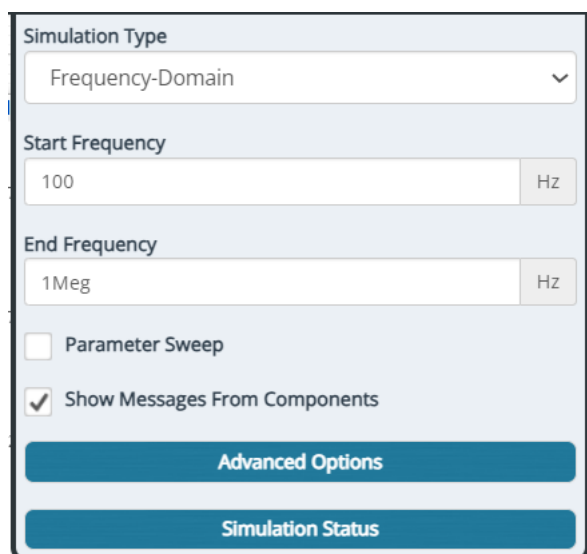


Figure 12. Simulation setting

シミュレーション周波数を設定する

確認したい周波数の範囲を設定します。今回は初期設定の 100Hz から 1MHz のままでシミュレーションします。

ボード線図の全容を観測する場合、“Start Frequency”を 0.1 Hz に、“End Frequency”を 1Meg Hz に設定します。

アプリケーション条件を設定する

Advanced Option を選択すると Manual Options に IC のプロパティの設定条件を入力できます。

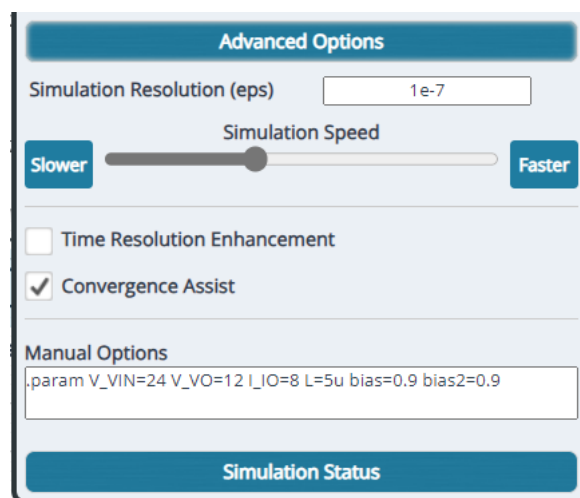


Figure 13. Advanced Option

入力電圧を 24V、出力電圧を 12V、負荷電流を 8A、インダクタンス値 7.7μH のインダクタを使用するので、下記のように入力します。
bias と bias2 はコンデンサのバイアス効果による容量低下率として入力してください。

V_VIN=24

V_VO=12

I_IO=8

L=7.7u

bias=0.9

bias2=0.9

各部品のプロパティを設定する

部品上にカーソルを合わせて、右クリックで表示される Properties を選択します。

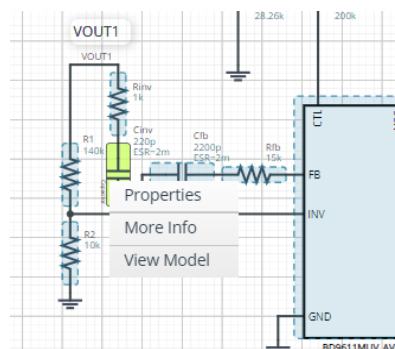


Figure 14. 部品 Properties

Property Editor が開くので、部品定数を入力します。

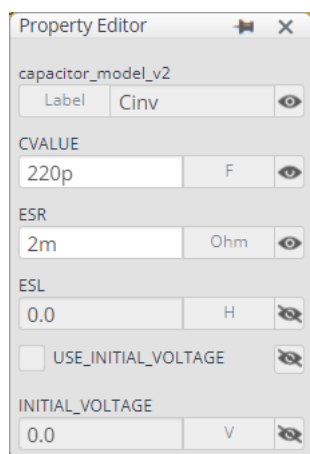


Figure 15. 部品 Property Editor

部品を追加、削除する

画面右下の Edit in PartQuest Explore を選択すると、シミュレーション画面が開きます。

Edit in PartQuest Explore

Figure 16. PartQuest Explore アイコン

左側の部品をドラッグアンドドロップすることで、部品を追加できます。

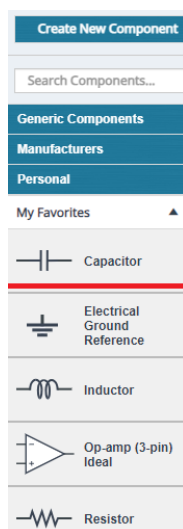


Figure 17. 部品追加画面

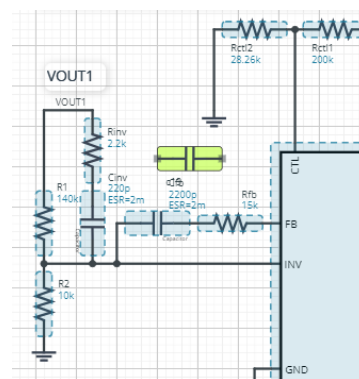


Figure 18. コンデンサ追加

部品の端を左クリップで選択し、移動することで配線できます。

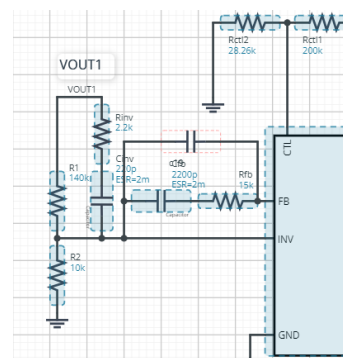


Figure 19. 配線追加

部品や配線は Delete キーで削除できます。

計算で見積もった部品定数を入力します。

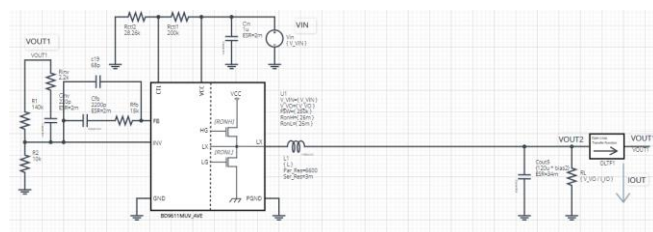


Figure 20. 検証回路 部品追加

出力コンデンサがセラミックコンデンサだけの場合、バイアス効果により容量値が低下しますので、実効容量を使用する事で精度の高い検証が可能です。

シミュレーションを実行する

▶をクリックしシミュレーションを実行し、終了するまで待ちます。

特性を表示し値を確認する

1. 特性は初期画面に表示されているグラフへ、振幅と位相特性が描画されます。もしグラフを閉じてしまった場合は次の手順で表示します。

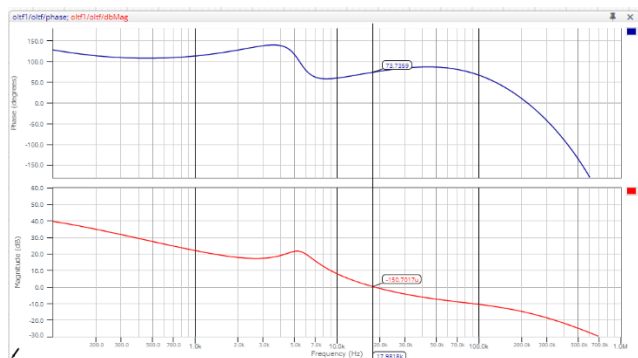



Figure 21. シミュレーション結果

a. “Waveform Probe”  を回路図の oltf1 のシンボル左の OUT2 ヘドラッグ・アンド・ドロップします。

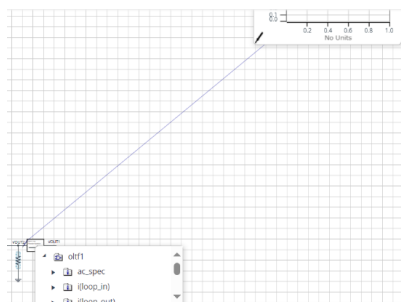


Figure 22. 結果の表示追加方法

b. 波形ダイアログが開くので、フォルダ vout2 の ac_spec と進み、dbMag を選択すると振幅特性が表示されます。

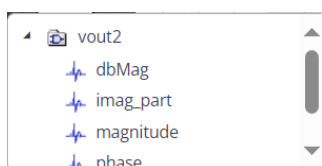


Figure 23. 波形ダイアログ

c. グラフの左下にあるプローブシンボルをもう一度 oltf1 のシンボル左の OUT2 ヘドラッグ・アンド・ドラッグします。

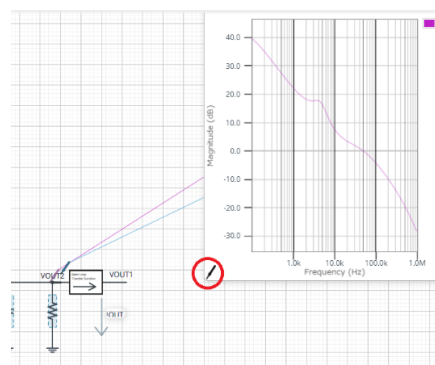


Figure 24. 結果の表示追加方法

d. 再度波形ダイアログが開くので、フォルダ ac_spec と進み、phase を選択すると位相特性が表示されます。

2. グラフ上で右クリックし、ポップアップメニューから「Display Mode」の「Multi Trace」を選択します。上のグラフに振幅特性、下に位相特性が表示されます。

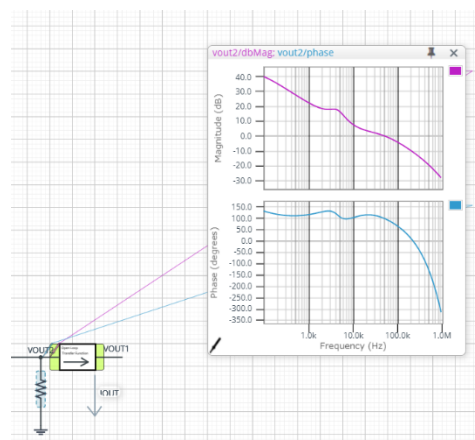


Figure 25. ゲインと位相の表示結果

3. グラフ上で右クリックし、ポップアップメニューから「Add Cursor」を選択します。

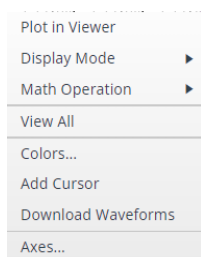


Figure 26. カーソル追加方法

4. カーソルが表示されるので、振幅特性がゼロとなる点へカーソルを移動します。実際はシミュレーションの分解能の制限でゼロに最も近い点になります。

5. 位相特性のカーソル値を読みます。これが位相余裕度の値です。

6. 周波数軸のカーソル値を読みます。これがユニティゲイン周波数です。

位相余裕度

カーソルを、ゲインがゼロとなる点へ移動します。実際はシミュレーションの分解能の制限でゼロに最も近い点になります。

位相のカーソル値を読みます。これが位相余裕度の値です。

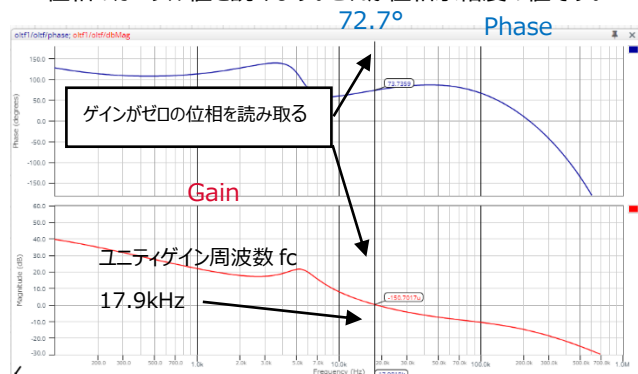


Figure 27. 位相余裕度の読み取り

ゲインマージン

カーソルを、位相特性がゼロとなる点へ移動します。実際はシミュレーションの分解能の制限でゼロに最も近い点になります。

ゲインのカーソル値を読みます。これがゲインマージンの値です。

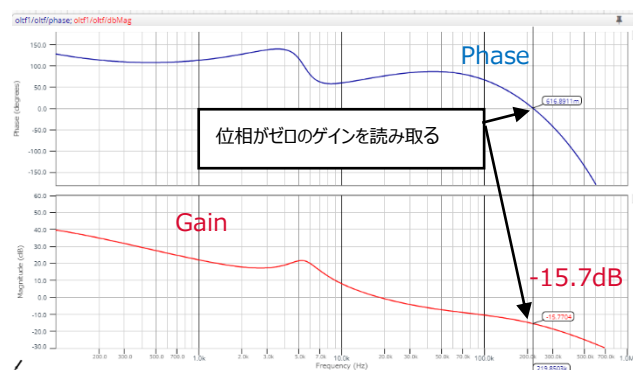


Figure 28. ゲインマージンの読み取り

応答性を高めるには、ループゲインのユニティゲイン周波数 f_c を高くする必要があります。ただし、周波数を高くすると位相遅れにより位相マージンが減少し安定性が低下するため、両者はトレードオフの関係にあります。

位相余裕度の測定

ROHM Solution Simulator で検証した位相補償回路定数で周波数特性を測定します。測定方法については下記のリンクにあるアプリケーションノートを参考にしてください。

周波数特性分析器（FRA）による位相余裕測定方法

以下の条件で周波数特性を測定します。

VIN=24V

VOUT=12V

IOUT=8A

L=7.7μH

COU_T 電解コンデンサ=100μF

COU_T セラミックコンデンサ=10μF x 2pcs

測定の結果、ユニティゲイン周波数 f_c は 19.9kHz、位相余裕度は 77°、ゲインマージンは -15dB であり、安定性が確保できています。



Figure 29. 周波数特性 測定結果

安定動作の要件を確認する

次に示す要件を満たしているか確認します。満たしていれば安定動作していると判断できます。

1. ユニティゲイン周波数

$$f_c < \text{スイッチング周波数 } f_{\text{osc}} / 10$$

$$19.9\text{kHz} < 25\text{kHz}$$

要件を満たしていることが確認できました。

2. 位相マージン：45°以上であること

$$77^\circ > 45^\circ$$

要件を満たしていることが確認できました。

3. ゲインマージン：-10dB 以下であること

$$-15\text{dB} < -10\text{dB}$$

要件を満たしていることが確認できました。

計算で求めた位相補償回路定数を ROHM Solution Simulator を使い検証することで、実測で安定性を確保できる事が確認できました。

本アプリケーションノートで位相補償回路定数方法の一例を紹介しました。応答特性を優先する場合など、セットの条件に応じて位相補償回路定数の設定値は様々です。また、データシートやリファレンス回路例に定数設定が載っている場合は、様々な検証が行われた結果に従って記載されているため、その値を優先してください。

改訂履歴

Date	Revision Number	Description
2023. 12. 21	001	新規作成

ご 注 意

- 1) 本資料に記載されている内容は、ロームグループ(以下「ローム」という)製品のご紹介を目的としています。ローム製品のご使用にあたりましては、別途最新のデータシートもしくは仕様書を必ずご確認ください。
- 2) ローム製品は、一般的な電子機器(AV機器、OA機器、通信機器、家電製品、アミューズメント機器等)もしくはデータシートに明示した用途への使用を意図して設計・製造されています。したがって、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、またはその他の重大な損害の発生に関わるような機器または装置(医療機器、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等)(以下「特定用途」という)にローム製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願いいたします。ロームの文書による事前の承諾を得ることなく、特定用途にローム製品を使用したことによりお客様または第三者に生じた損害等に関し、ロームは一切その責任を負いません。
- 3) 半導体を含む電子部品は、一定の確率で誤動作や故障が生じる場合があります。万が一、誤動作や故障が生じた場合であっても、人の生命、身体、財産への危険または損害が生じないように、お客様の責任においてフェールセーフ設計など安全対策をお願いいたします。
- 4) 本資料に記載された応用回路例やその定数などの情報は、ローム製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を明示的にも黙示的にも保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、ロームは一切その責任を負いません。
- 5) ローム製品及び本資料に記載の技術を輸出または国外へ提供する際には、「外国為替及び外国貿易法」、「米国輸出管理規則」など適用される輸出関連法令を遵守し、それらの定めにしたがって必要な手続きを行ってください。
- 6) 本資料に記載された応用回路例などの技術情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。また、ロームは、本資料に記載された情報について、ロームもしくは第三者が所有または管理している知的財産権その他の権利の実施、使用または利用を、明示的にも黙示的にも、お客様に許諾するものではありません。
- 7) 本資料の全部または一部をロームの文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
- 8) 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。ローム製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
- 9) ロームは本資料に記載されている情報に誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様または第三者に損害が生じた場合においても、ロームは一切その責任を負いません。



ローム製品のご検討ありがとうございます。
より詳しい資料やカタログなどをご用意しておりますので、お問い合わせください。

ROHM Customer Support System

<https://www.rohm.co.jp/contactus>