

ROHM スイッチングレギュレータシリーズ

Evaluation Board: 高耐圧 3A FET 内蔵 降圧 DC/DC コンバータ BD9G341AEFJ 評価ボード

BD9G341AEFJ-EVK-101 (5V/3A Output)

AEY60-D1-0006

● はじめに

このアプリケーションノートでは、ロームの非同期整流降圧 DC/DC コンバータ IC の BD9G341AEFJ を使用した評価基板を評価するための手順を記載しております。部品選定、PCB の推奨レイアウトパターン、及び操作手順とアプリケーションデータを記載しています。

● 概要

BD9G341AEFJ-EVK-101 は非同期整流降圧 DC/DC コンバータ IC の BD9G341AEFJ を使用して、12V~76V の入力から 5.0V の電圧を出力します。出力電圧は外付け抵抗で 1V~VCC 電圧まで設定可能です。150mΩ の N チャンネル MOSFET を内蔵し、動作周波数を 50kHz~750kHz に調整可能です。起動時のラッシュ電流対策用のソフトスタート機能、UVLO (under voltage lock out)、TSD (thermal shutdown detection)、OCP (over current protection)、OVP (over voltage protection) 保護機能が内蔵されています。また EN 端子に外付け抵抗を接続し UVLO 検出電圧とヒステリシス電圧を設定可能です。EN 端子の外付け抵抗の入力電流を低減するために、EN 端子に電圧を印可し ON/OFF することも可能です。

● アプリケーション

- ・産業用機器
- ・バッテリー電源機器

● 評価基板動作仕様

Parameter	Symbol	Limit			Unit	Conditions
		MIN	TYP	MAX		
入力電圧範囲						
	BD9G341AEFJ	VCC	12	-	76	V
出力電圧/出力電流						
	BD9G341AEFJ	VOUT	-	5	-	V
		IOUT	-	-	3	A

● 評価基板

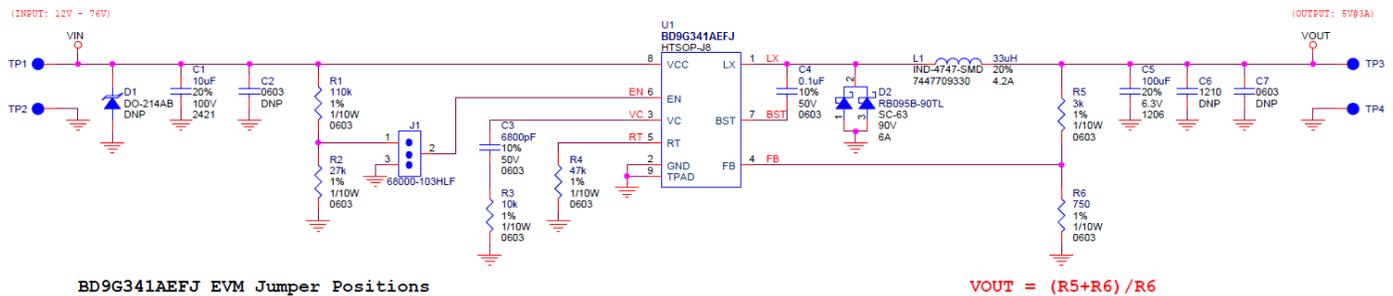
BD9G341AEFJ 評価基板



Figure 1. BD9G341AEFJ 評価基板

● 評価基板 回路図

BD9G341AEFJ 評価基板回路図



BD9G341AEFJ EVM Jumper Positions

Reference Designator	Position	Description
J1	Open	Configure U1 fully operational
	2 - 1	
	2 - 3	Configure U1 in low power state

Figure 2. BD9G341AEFJ 評価基板回路図

● 動作手順

- DC電源のGND端子を評価基板のGND端子であるTP2に接続します。
- DC電源のVCC端子を評価基板のVIN端子であるTP1に接続します。IC U1のVCC端子に電源電圧が印可されます。入力電圧範囲は12Vから76Vを印加してください。
- ジャンパーJ1をON側に接続してください。(Pin2とPin1間の接続でEN端子がHigh電圧にプルアップされます。)
- 電子負荷の端子とTP3とTP4に接続してください。(電子負荷はオフの状態で接続してください。)
- DC電源をオンします。出力電圧 $V_{OUT}(+5V)$ をTP3にDC電圧計を接続し測定します。次に電子負荷をオンします。最大負荷電流は3Aです。

Notes:

この評価基板はホットプラグ未対応ですので、この基板ではホットプラグ試験を実施しないでください。

● 評価ボード部品表

Table 1. 部品表

Item	Qty.	Ref	Description	Manufacturer	Part Number
1	1	C1	CAP CER 10 μ F 100V 20% X7R SMD	Murata	KRM55TR72A106MH01K
2	1	C3	CAP CER 6800pF 50V 10% X7R 0603	Murata	GRM188R71H682KA01D
3	1	C4	CAP CER 0.1 μ F 50V 10% X7R 0603	Murata	GRM188R71H104KA93D
4	1	C5	CAP CER 100 μ F 6.3V 20% X5R 1206	Murata	GRM31CR60J107ME39L
5	1	D2	DIODE SCHOTTKY 90V 3A CPD	Rohm	RB095B-90TL
6	1	J1	CONN HEADER VERT .100 3POS 15AU	FCI	68000-103HLF
7	1	L1	INDUCTOR POWER 33 μ H 4.2A SMD	Würth Electronics Inc	7447709330
8	1	R1	RES 110K OHM 1/10W 1% 0603 SMD	Rohm	MCR03EZPFX1103
9	1	R2	RES 27K OHM 1/10W 1% 0603 SMD	Rohm	MCR03EZPFX2702
10	1	R3	RES 10K OHM 1/10W 1% 0603 SMD	Rohm	MCR03EZPFX1002
11	1	R4	RES 47K OHM 1/10W 1% 0603 SMD	Rohm	MCR03EZPFX4702
12	1	R5	RES 3K OHM 1/10W 1% 0603 SMD	Rohm	MCR03EZPFX3001
13	1	R6	RES 750 OHM 1/10W 1% 0603 SMD	Rohm	MCR03EXPFX7500
14	2	TP1,TP3	TEST POINT PC MULTI PURPOSE RED	Keystone Electronics	5010
15	2	TP2,TP4	TEST POINT PC MULTI PURPOSE BLK	Keystone Electronics	5011
16	1	U1	IC REG BUCK SYNC ADJ 3A HTSOP-J8	Rohm	BD9G341AEFJ-E2

● 標準アプリケーション特性データ(参考データ)

BD9G341AEFJ 評価基板の動作時電流、効率、負荷応答特性、出力リップル電圧グラフを下記に記載します。

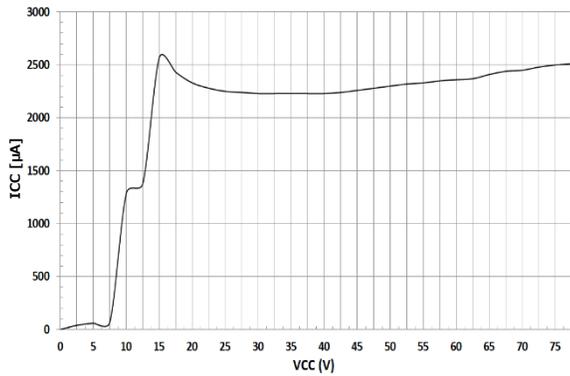


Figure 3. 回路電流 vs 電源電圧(Ta=25°C)

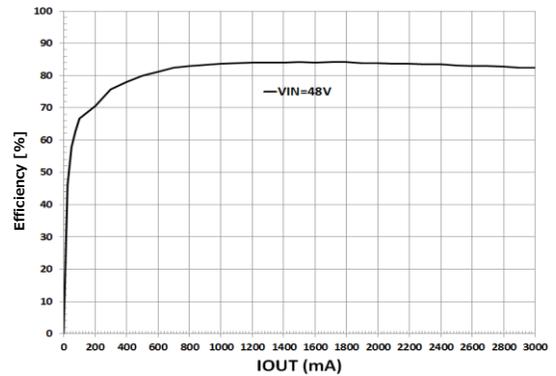


Figure 4. 効率 vs 負荷電流(VIN=48V, VOUT=5V)

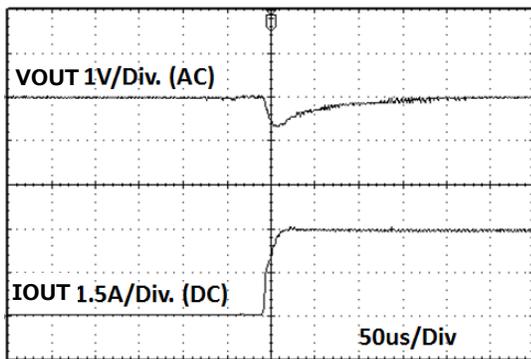


Figure 5. 負荷応答特性
(VIN=48V, VOUT=5V, IOUt=0A→3A)

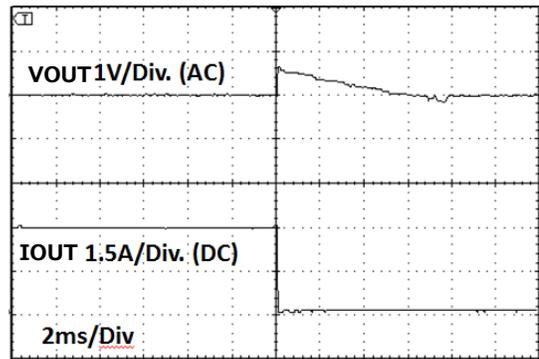


Figure 6. 負荷応答特性
(VIN=48V, VOUT=5V, IOUt=3A→0A)

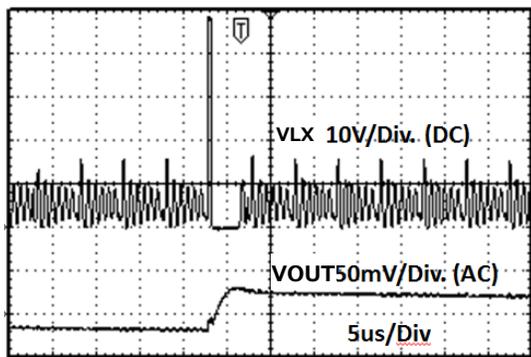


Figure 7. 出力リップル電圧
(VIN=48V, VOUT=5V, IOUt=0A)

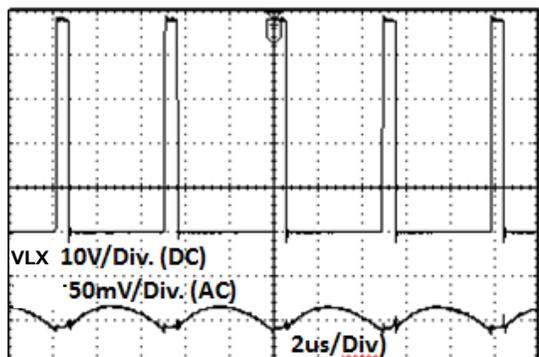


Figure 8. 出力リップル電圧
(VIN=48V, VOUT=5V, IOUt=3A)

● 評価基板レイアウトパターン

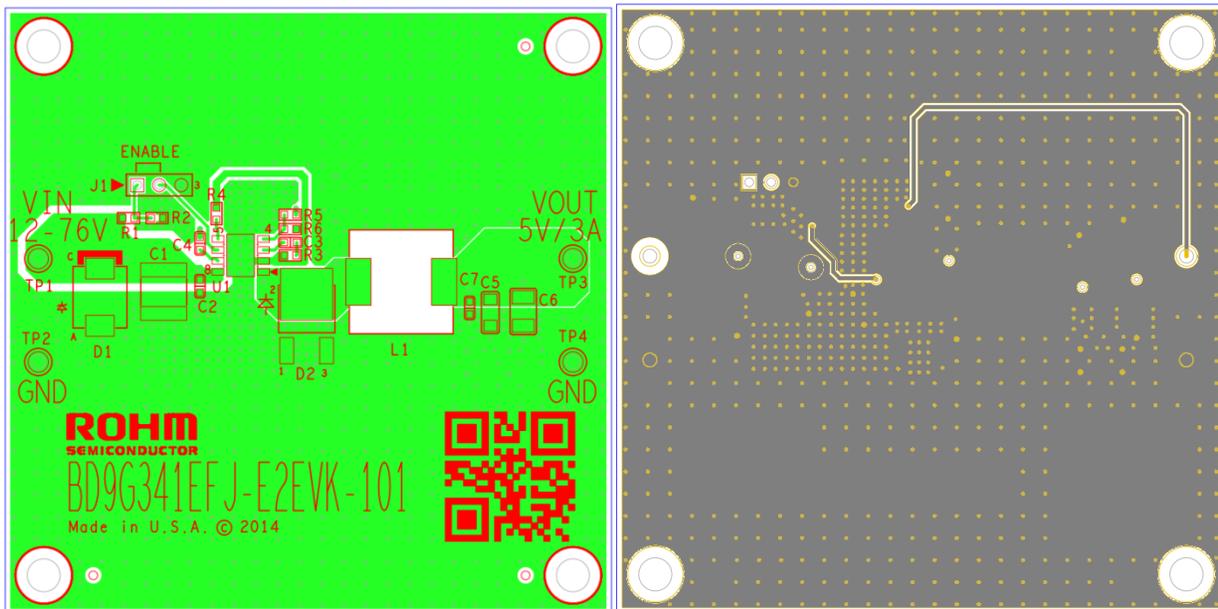
良好な特性の電源回路を設計するためには基板レイアウトが非常に重要です。特に大電流、高スループートのスイッチングノードは漏れ磁束、寄生容量等によって電源回路の性能を低下させるスイッチングノイズの原因となります。これを低減するために VCC 端子直近に低 ESR のセラミックコンデンサをバイパスコンデンサとして配置してください。またこのバイパスコンデンサ、キャッチダイオードのアノードのパターンによって生じるループには大電流が流れます。そのためこの電流ループが最短になるようにパターン設計をする必要があります。大電流が流れるラインは、寄生の L、インピーダンスの影響を小さくするため太く短く引いてください。

スイッチングノードの寄生容量、パターンのインピーダンスを最小にするため、キャッチダイオード、インダクタはできるだけ LX 端子の近くに配置してください。

裏面のサーマルパッドは放熱性を高めるため IC の裏面で半田付けのうえ多数のサーマル VIA を打ち他層の GND 層に接続してください。

フィードバック抵抗、位相補償素子、周波数決定 RT 抵抗の GND は大電流が流れるラインに対し、共通インピーダンスを持たないように取ってください。

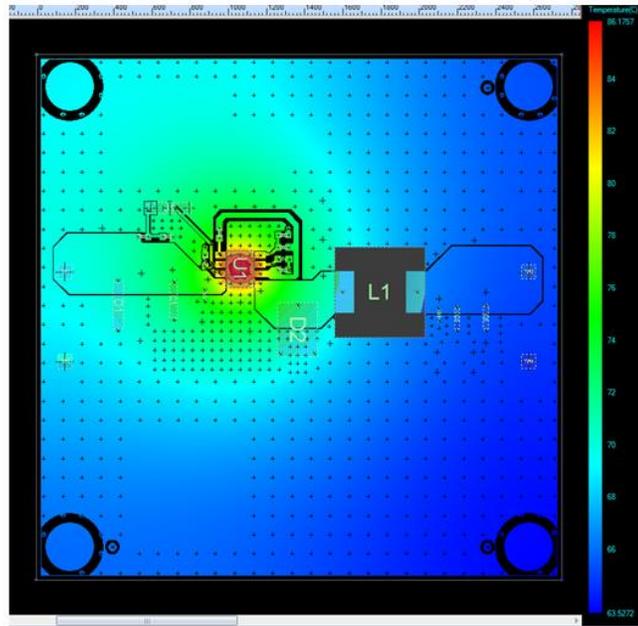
VC 端子-GND 端子間の位相補償用コンデンサはできるかぎり IC の直近に配置してください。



Top Layer

Bottom Layer

Figure 9. BD9G341AEFJ-EVK-101 PCB レイアウトパターン

**U1: BD9G341AEFJ**

- ・最大許容損失: 3.825W @VIN=76V
- ・部品温度 86.2°C

L1: 7447709330

- ・最大許容損失: 0.405W
- ・部品温度=70.4°C

Figure 10. BD9G341AEFJ-EVK-101 熱特性
($T_a=25^\circ\text{C}$, 空冷なし, $V_{IN}=76\text{V}$, $V_{OUT}=5\text{V}$, $I_{OUT}=3\text{A}$)

熱の注意: 室温以上($T_a>25^\circ\text{C}$)で動作させる場合、冷却(ファン)、またはヒートシンク(PCBの下部に半田付け)を追加する必要があります。

レイアウトの注意:

- 放熱性を高めるために、ICの背面側のサーマルパッドをGNDに接続し、GNDプレーンを出来るだけ広くしてください。サーマルビアを出来るだけ別のレイヤーと接続する事も放熱性の改善に効果的です。
- 入力コンデンサは VCC 端子にできるだけ近い GND に接続する必要があります。
- インダクタと出力コンデンサは可能な限り LX 端子に近い場所に配置してください。
- 推奨動作範囲の最大値 76V で動作させる場合、放熱については基板レイアウトに注意してください。この評価基板は 4 層基板で構成されており、評価目的にご使用ください。基板の放熱性により、推奨動作範囲の最大 76V で動作させる場合、発熱により IC の内部過熱検出回路が動作し、ジャンクション温度が低下するまで出力電圧がオフする可能性があります。この条件まで動作させる場合、IC の放熱性を高めるために、下記の内いずれかの PCB 設計を使用することを推奨します。

- 1) 4 層基板を使用し、中間層の GND 面を IC の GND 端子に接続する
- 2) 2 層基板を使用し、IC のパッケージ表面にヒートシンクを取り付ける
- 3) 2 層基板を使用し、1 オンス以上の厚さの銅箔面を IC に接続する

● アプリケーション部品選定方法

1. インダクタ

電流定格(下記電流値 I_{peak})を満たし、DCR(直流抵抗成分)が低く、シールドタイプのを推奨いたします。インダクタの値はインダクタリプル電流に影響し、出カリブルの原因となります。このリプル電流は以下の式のようにコイルの L 値が大きいほど、スイッチング周波数が高いほど小さくすることができます。

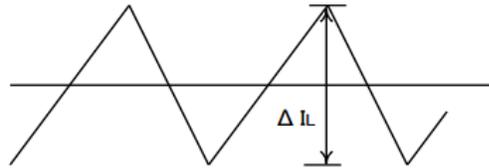


Figure 11. Inductor Current

$$I_{peak} = IO_{UT} + \frac{\Delta I_L}{2} \dots (1)$$

$$\Delta I_L = \frac{V_{CC} - V_{OUT}}{L} \times \frac{V_{OUT}}{V_{CC}} \times \frac{1}{f} \dots (2)$$

(ΔI_L : 出カリブル電流、 V_{CC} : 入力電圧、 V_{OUT} : 出力電圧、 f : スwitching周波数)

インダクタは、上記リプル電流を最大出力電流の 20%~50%程度として選択ください。

BD9G341AEFJ では 4.7 μ H~33 μ H までの下記のコイルを推奨しています。

推奨コイル :

Würth Electronic Inc. 7447709XXX シリーズ

SUMIDA CDRH129HF シリーズ

2. 出力コンデンサ

出力に使用するコンデンサは出カリブルを軽減するため、ESR の低いセラミックコンデンサを推奨いたします。また、コンデンサの定格は DC バイアス特性を考慮にいれたうえ、最大定格が出力電圧に対して十分マージンのあるものを使用してください。

出カリブル電圧は次式より求められます。

$$V_{PP} = \Delta I_L \times \frac{1}{2\pi \times f \times C_{OUT}} + \Delta I_L \times R_{ESR} \dots (3)$$

許容リプル電圧内に収まるよう設定を行ってください。BD9G341AEFJ では 10 μ F 以上のセラミックコンデンサを推奨しています。

3. 出力電圧設定

ERROR AMP の内部基準電圧は 1.0V となっています。

出力電圧は(4)式のように決定されます。

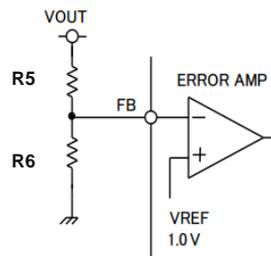


Figure 12. 電圧帰還抵抗設定

$$V_{OUT} = \frac{R5 + R6}{R6} \dots (4)$$

設定可能な出力電圧は下記のように最小Dutyによって制限されます。

MinDuty = $f \times \text{MinOnTime}$ (MinDuty: 最小duty、f: frequency、MinOnTime: 最小オン時間)

VCC × MinDutyが1Vよりも大きい場合、設定可能な出力電圧の最小値はVCC × MinDutyとなります。

設定可能な出力電圧の最大値は以下の式で決まる最大Dutyによって制限されます。

MaxDuty = $1 - f \times \text{Toff}_f$ (MaxDuty: 最大duty、Toff_f: 強制オフ時間)

設定可能な出力電圧の最大値は

Maximum output voltage = $VCC \times \text{MaxDuty} - I_{OUT} \times R_{on}$ (IOUT: load current、Ron : NMOS ON resistance)

4. ブーストコンデンサ

BST 端子 – LX 端子間に、CBST=0.1μF を挿入してください。

5. キャッチダイオード

BD9G341AEFJ は、LX 端子と GND 端子の間に外付けのキャッチ・ダイオードを接続する必要があります。アプリケーションの LX 端子最大電圧 (最大入力電圧 + 0.5V) 以上の逆方向耐圧のショットキーバリアダイオードを選択してください。電流定格は、最大コイル電流の IOUTMAX + ΔIL よりも大きい必要があります。

6. 入力コンデンサ

BD9G341AEFJには、入力デカップリング・コンデンサが必要になります。デカップリング・コンデンサとして、ESRの低い4.7μF以上のセラミックコンデンサを推奨いたします。デカップリング・コンデンサは出来る限りVCC端子に近い位置に配置してください。また、入力リップル電圧を含めた最大入力電圧が定格を超えないようにDCバイアス効果による容量低下を考慮の上コンデンサの選定を行ってください。

入力リップル電圧は下式にて概算できます。

$$\Delta V_{CC} = \frac{I_{OUT}}{f \times C_{VCC}} \times \frac{V_{OUT}}{V_{CC}} \times \left[1 - \frac{V_{OUT}}{V_{CC}} \right] \dots (5)$$

C_{VCC}: 入力コンデンサ値

また、入力コンデンサの選定に際し、RMS リプル電流も確認する必要があり、下式にて概算できます。

$$I_{C_{VCC}} = I_{OUT} \times \sqrt{\frac{V_{OUT}}{V_{CC}} \times \left(1 - \frac{V_{OUT}}{V_{CC}} \right)} \dots (6)$$

VCC = 2 × VOUT 時 RMS リプル電流は最大となり、その値は下式にて概算できます。

$$I_{C_{VCC_max}} = \frac{I_{OUT}}{2} \dots (7)$$

7. DC/DCコンバータ周波数特性の調整について

位相補償素子 C3, C8, R3 について

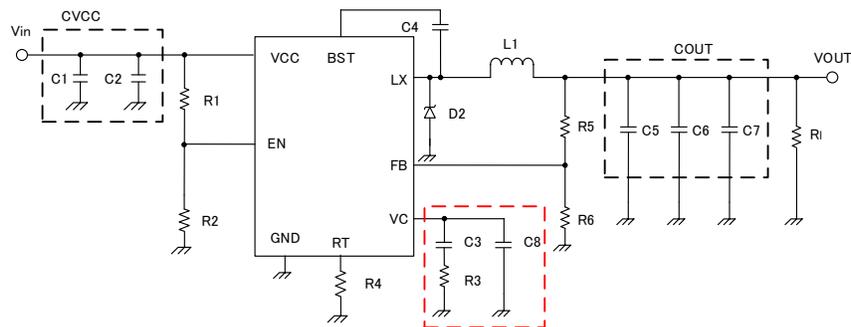


Figure 13. 位相補償素子設定

ループの安定性と応答性は、エラーアンプの出力である VC 端子を通して制御されます。安定性と応答性を決定するポールとゼロの組み合わせを VC 端子に直列に接続されたコンデンサと抵抗との組み合わせで調整します。

電圧帰還ループの DC ゲインは、次式により計算できます。

$$A_{dc} = R_1 \times G_{CS} \times A_{VEA} \times \frac{V_{FB}}{V_{out}} \dots (8)$$

ここで、VFB はフィードバック電圧 (1.0V) です。A_{EA} は誤差増幅器の電圧ゲイン (TYP: 100dB)、G_{CS} は電流検出アンプ部のトランスコンダクタンス (TYP: 10A/V) で、R₁ は出力負荷抵抗値です。

本 DC/DC の制御ループでは、2 つの重要なポールがあります。

1 つは、位相補償コンデンサ (C3) と誤差増幅器の出力抵抗とによって生じます。もう 1 つは、出力コンデンサと負荷抵抗によって生じます。これらのポールは、下記周波数に現れます。

$$f_{p1} = \frac{G_{EA}}{2\pi \times C3 \times A_{VEA}} \dots (9)$$

$$f_{p2} = \frac{1}{2\pi \times C_{OUT} \times R_1} \dots (10)$$

ここで、G_{EA} は誤差増幅器のトランスコンダクタンス (TYP: 300μA/V) です。

この制御ループでは、位相補償コンデンサ C3 と位相補償抵抗 R3 によって下記周波数に現れる 1 つのゼロが重要となります。

$$f_{z1} = \frac{1}{2\pi \times C3 \times R3} \dots (11)$$

また、もし出力コンデンサが大きい、且つその ESR (RESR) が大きい場合は、この制御ループでは、重要な別のゼロ (ESR ゼロ) を持つ場合があります。

この ESR ゼロは、出力コンデンサの ESR と容量によって生じ、下記の周波数に存在します。

$$f_{zESR} = \frac{1}{2\pi \times C_{OUT} \times R_{ESR}} \dots (12) \quad (\text{ESR ゼロ})$$

この場合、2 つ目の位相補償コンデンサ (C8) と位相補償抵抗 (R3) とで決定される 3 番目のポールをループゲイン上の ESR ゼロの効果を打ち消す為に使用します。このポールは下記の周波数に存在します。

$$f_{p3} = \frac{1}{2\pi \times C8 \times R3} \dots (13) \quad (\text{ESR ゼロを補正するポール})$$

位相補償設計の目標は、必要な帯域と移送余裕を得るための伝達関数を形作ることです。

帰還ループのループゲインが“0”となるクロスオーバー周波数 (帯域) は重要です。クロスオーバー周波数が低くなると、電源変動応答や負荷応答が悪化します。一方、クロスオーバー周波数が高すぎると、ループの不安定性を生じることがあります。目安として、クロスオーバー周波数をスイチング周波数の 1/20 とすることを目標とします。

位相補償定数の選定方法を下記に示します。

1. 希望するクロスオーバー周波数にセットするために位相補償抵抗(R3)を選択します。R3 の計算は下記の式で行います。

$$R3 = \frac{2\pi \times C_{OUT} \times f_c}{G_{EA} \times G_{CS}} \times \frac{V_{OUT}}{V_{FB}} \dots (14)$$

ここで f_c はクロスオーバー周波数で、通常はスイッチング周波数(f_s)の 1/20 程度とします。

2. 希望する位相余裕を達成するために位相補償コンデンサ(C3)を選択します。代表的なインダクタンス値(4.7 μ H~33 μ H 程度)を持つアプリケーションでは、クロスオーバー周波数の 1/4 以下に位相補償ゼロを合わせることで、十分な位相余裕が得られます。C3 の計算は下記の式で行います。

$$C3 > \frac{4}{2\pi \times R3 \times f_c} \dots (15)$$

3. 2 目目の位相補償コンデンサ(C8)が必要かどうかの検討を行います。もし出力コンデンサの ESR ゼロがスイッチング周波数の半分より小さいところに存在した場合は、2 目目の位相補償コンデンサが必要となります。つまり、下記の式が成り立った場合です。

$$\frac{1}{2\pi \times C_{OUT} \times R_{ESR}} < \frac{f_s}{2} \dots (16)$$

この場合は、2 目目の位相補償コンデンサ(C8)を追加することで形成される 3 番目のポール(f_{p3})の周波数を ESR ゼロの周波数に合わせます。C2 の計算は下記の式で行います。

$$C8 = \frac{C_{OUT} \times R_{ESR}}{R3} \dots (17)$$

8. DC/DC 周波数設定

BD9G341AEFJ は RT 端子につける抵抗(Figure 13.中 R4)の抵抗値により動作周波数を 50kHz~750kHz の間で任意に決定する事が可能です。

設定する周波数 f [Hz] に対し、RT 端子抵抗値 R4 は以下のように求められます。

$$R4 = \frac{\frac{1}{f} - 400 \times 10^{-9}}{96.48 \times 10^{-12}} [\Omega] \dots (18)$$

設定周波数 $f=200$ kHz の場合、 $R4=47$ k Ω となります。

R4 抵抗値と動作周波数の関係は次のグラフのようになります。

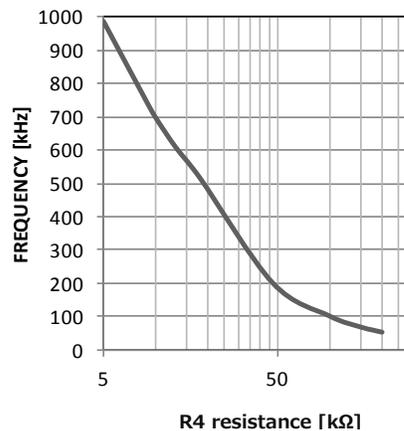


Figure 14. 発振周波数 vs R4 抵抗値

9. UVLO 外付け設定

BD9G341AEFJのEN端子には高精度リセット機能が内蔵されており、EN端子を入力電圧の抵抗分割に接続することにより任意の低電圧誤動作防止設定が可能です。利用する場合は任意のVCC起動電圧(V_{uv})と、ヒステリシス(V_{uvhys})に対しFigure. 13中のR1,R2を以下のように設定してください。

$$R1 = \frac{V_{UVHYS}}{I_{EN}} [\Omega]$$

$$R2 = \frac{V_{EN} \times R1}{V_{UV} - V_{EN}} [\Omega]$$

IEN:ENソース電流 10 μ A(typ) VEN:EN端子UVLOスレッシュホールド 2.6V(typ)
TYP時にVcc起動電圧15V,ヒステリシス1Vに設定した場合、R1=100k Ω ,R2=20k Ω となります。

ご 注 意

- 1) 本資料の記載内容は改良などのため予告なく変更することがあります。
- 2) 本資料に記載されている内容は製品のご紹介資料です。ご使用に際しては、別途最新の仕様書を必ずご請求のうえ、ご確認ください。
- 3) ロームは常に品質・信頼性の向上に取り組んでおりますが、半導体製品は種々の要因で故障・誤作動する可能性があります。
万が一、本製品が故障・誤作動した場合であっても、その影響により人身事故、火災損害等が起こらないようご使用機器でのディレーティング、冗長設計、延焼防止、バックアップ、フェイルセーフ等の安全確保をお願いします。定格を超えたご使用や使用上の注意書が守られていない場合、いかなる責任もロームは負うものではありません。
- 4) 本資料に記載されております応用回路例やその定数などの情報につきましては、本製品の標準的な動作や使い方を説明するものです。
したがって、量産設計をされる場合には、外部諸条件を考慮していただきますようお願いいたします。
- 5) 本資料に記載されております技術情報は、製品の代表的動作および応用回路例などを示したものであり、ロームまたは他社の知的財産権その他のあらゆる権利について明示的にも黙示的にも、その実施または利用を許諾するものではありません。上記技術情報の使用に起因して紛争が発生した場合、ロームはその責任を負うものではありません。
- 6) 本資料に掲載されております製品は、耐放射線設計はなされていません。
- 7) 本製品を下記のような特に高い信頼性が要求される機器等に使用される際には、ロームへ必ずご連絡の上、承諾を得てください。
・輸送機器（車載、船舶、鉄道など）、幹線用通信機器、交通信号機器、防災・防犯装置、安全確保のための装置、医療機器、サーバー、太陽電池、送電システム
- 8) 本製品を極めて高い信頼性を要求される下記のような機器等には、使用しないでください。
・航空宇宙機器、原子力制御機器、海底中継機器
- 9) 本資料の記載に従わないために生じたいかなる事故、損害もロームはその責任を負うものではありません。
- 10) 本資料に記載されております情報は、正確を期すため慎重に作成したのですが、万が一、当該情報の誤り・誤植に起因する損害がお客様に生じた場合においても、ロームはその責任を負うものではありません。
- 11) 本製品のご使用に際しては、RoHS 指令など適用される環境関連法令を遵守の上ご使用ください。
お客様がかかる法令を順守しないことにより生じた損害に関して、ロームは一切の責任を負いません。
本製品の RoHS 適合性などの詳細につきましては、セールス・オフィスまでお問合せください。
- 12) 本製品および本資料に記載の技術を輸出又は国外へ提供する際には、「外国為替及び外国貿易法」、「米国輸出管理規則」など適用される輸出関連法令を遵守し、それらの定めにしたがって必要な手続を行ってください。
- 13) 本資料の一部または全部をロームの許可なく、転載・複写することを堅くお断りします。



ローム製品のご検討ありがとうございます。
より詳しい資料やカタログなどご用意しておりますので、お問合せください。

ROHM Customer Support System

<http://www.rohm.co.jp/contact/>