

スイッチングレギュレータシリーズ

降圧コンバータの PCB レイアウト手法

スイッチング電源の設計において PCB レイアウト設計は回路設計と同じだけ重要です。適切なレイアウトにより電源に関する様々な問題を回避することができます。不適切なレイアウトにより発生し得る主な問題は、出力とスイッチング信号に重畳されるノイズ量の増加、レギュレーションの悪化、安定性の欠如などです。適切なレイアウトの採用によりこうした問題の発生を抑えてください。

1. 電流経路

Figure 1-a から 1-c は降圧コンバータの電流経路を示した図です。Figure 1-a の赤色の線は、スイッチ素子 Q_1 がオン時にコンバータに流れる主な電流を表しています。 C_{BYPASS} は高周波用のデカップリングコンデンサで、 C_{IN} は大容量コンデンサです。スイッチ素子 Q_1 がオンした瞬間、電流波形の急峻な部分の大半は C_{BYPASS} から供給され、次に C_{IN} から供給されます。緩やかな変化の電流は入力電源から供給されます。

Figure 1-b の赤色の線は、スイッチ素子 Q_1 をオフした時の電流の状況を表しています。フリーホイールダイオード D_1 がオンし、インダクタ L に蓄積されたエネルギーが出力側へ放出されます。降圧コンバータは出力にインダクタが直列に挿入されているため、出力コンデンサ電流は滑らかです。

Figure 1-c の赤色の線は、Figure 1-a と 1-b の差分を表しています。スイッチング素子 Q_1 がオフからオンへ、オンからオフへ変化する度に赤線の部分の電流は激しく変化します。この系は変化が急峻なため高調波を多く含んだ波形が現れます。この差分の系は重要箇所として PCB レイアウトで最大限の注意を払う必要があります。

2. PCB レイアウト手順

PCB レイアウト手順は大まかに以下のようになります。

1. 入力コンデンサとフリーホイールダイオードを IC 端子と同じ面に、可能な限り IC の直近に配置する。
2. 必要に応じてサーマルビアを配置する。
3. インダクタはスイッチングノードからの輻射ノイズを最小限にするため、入力コンデンサの要件程ではないが IC の近くに配置し、銅箔パターン面積を必要以上に広くしない。
4. 出力コンデンサをインダクタの近くに配置する。
5. 帰還経路は、インダクタやダイオードなどのノイズ源から離し配線する。

3. 入力コンデンサとフリーホイールダイオードを配置する

まず始めに、最も重要な部品として入力コンデンサとフリーホイールダイオードを配置します。入力コンデンサは、電流容量が小さい電源 ($I_O \leq 1A$) の場合は容量値も小さくなるため、セラミックコンデンサ 1 個で C_{IN} と C_{BYPASS} を兼ねられる場合があります。これは、セラミックコンデンサは容量値が小さくなるにつれ周波数特性が良くなるためです。しかし、セラミックコンデンサによって周波数特性が異なるため実際に使用する部品の周波数特性を確認してください。

C_{IN} に使用する大容量コンデンサは Figure 2 に示すように一般的に周波数特性が悪いため、 C_{IN} に並列に周波数特性が良い高周波用デカップリングコンデンサ C_{BYPASS} を配置します。 C_{BYPASS} には面実装タイプの積層セラミックコンデンサを使用し、値は $0.1\mu F \sim 0.47\mu F$ で X5R または X7R タイプを使用します。

Figure 3-a に望ましい入力コンデンサのレイアウト例を示します。 C_{BYPASS} を IC 端子と同じ面の直近に配置します。 C_{BYPASS} がパルス状の電流の大部分を供給するため大容量コンデンサ C_{IN} は Figure 3-b のように 2cm 程度離れていても問題ありません。スペースの問題で IC と同じ面に C_{IN} が配置できない場合は、 C_{BYPASS} が正しく配置されている事を条件に、Figure 3-c のようにビアを介して裏面へ配置することができます。この場合はノイズに関するリスクは回避できますが、ビア抵抗の影響で大電流時にリップル電圧が増加する可能性があります。

Figure 3-d は C_{BYPASS} と C_{IN} を裏面に配置したレイアウトです。この場合はビアのインダクタンス成分により電圧ノイズが発生しますので、パスコンが逆効果に働きます。絶対にこのようなレイアウトは行わないでください。

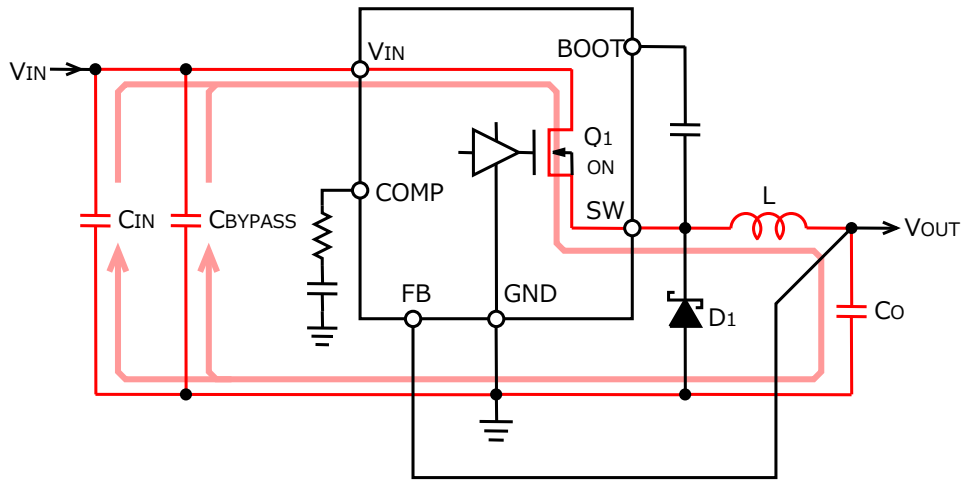


Figure 1-a. スイッチング素子 Q_1 がオン時の電流経路

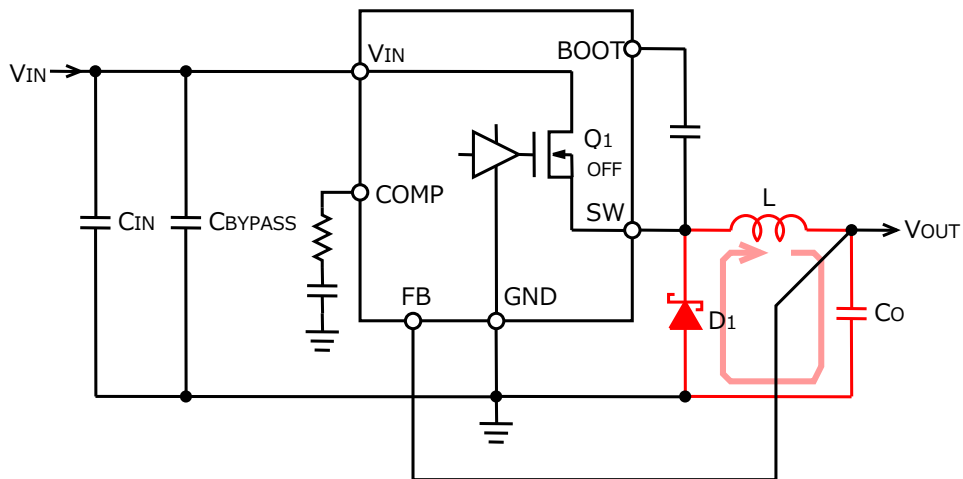


Figure 1-b. スイッチング素子 Q_1 がオフ時の電流経路

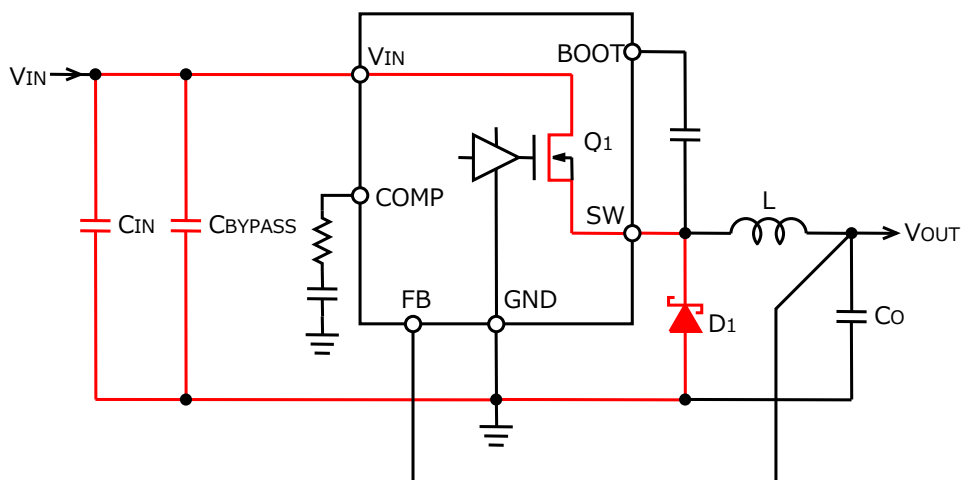


Figure 1-c. 電流の差分、レイアウト上での重要箇所

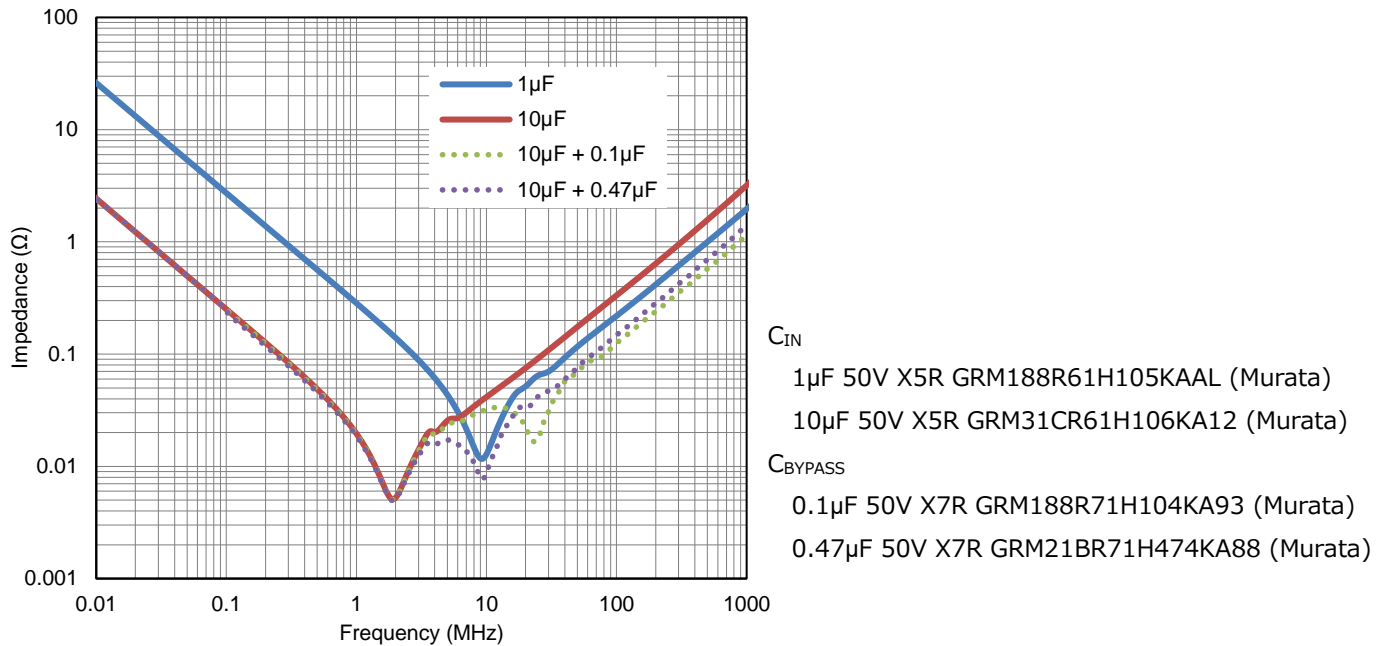


Figure 2. セラミックコンデンサの周波数特性

Figure 3-f は良くないレイアウトを示します。 C_{BYPASS} と、IC の V_{IN} 端子および GND 端子との距離が離れているため、配線インダクタンスの影響で電圧ノイズが発生します。1mm でも短く配線する事を推奨します。

降圧コンバータの場合、 C_{BYPASS} を IC の直近に配置しても、 C_{IN} のグラウンドに数百 MHz の高周波が載っているため、 C_{IN} のグラウンドと C_O のグラウンドは 1cm~2cm 離して配置することを推奨します。

フリーホイールダイオード D_1 も IC 端子と同じ面の直近に配置します。Figure 3-e に望ましいレイアウトを示します。IC 端子からダイオードまでの距離が長いと、配線インダクタンスにより誘起されたスパイクノイズが出力へ重畳されてしまいます。フリーホイールダイオードは最短かつ幅広い配線を使用して、IC のスイッチング端子と GND 端子に直接接続する必要があります。

ビアを介して裏面へ配置すると、ビアインダクタンスの影響によりノイズが悪化しますので絶対にビアを介さないでください。

Figure 3-f は良くないレイアウトを示します。ダイオードと、IC のスイッチング端子および GND 端子との距離が離れているため、配線インダクタンスが増加しスパイクノイズの発生が大きくなります。不適切なレイアウトにより発生したスパイクノイズを改善するため、RC スナバ回路を応急処置として追加する場合があります。このスナバ回路の位置は IC のスイッチング端子と GND 端子の直近に配置する必要があります (Figure 3-g)。ダイオードの両端に配置しても、配線インダクタンスで発生したスパイクノイズを吸収することはできません (Figure 3-h)。

4. サーマルビアを配置する

PCB の銅箔面積は放熱に寄与しますが厚さが十分でないため、ある面積以上では面積に見合った放熱効果が得られません。熱は基板の基材を放熱器として放熱されます。熱を基板の反対側の面へ効率的に伝えて熱抵抗を大幅に小さくするためにサーマルビアを使用します。

Figure 4 に裏面放熱パッケージ HTSOP-J8 のサーマルビア寸法図を示します。サーマルビアは熱伝導率を高めるために、メッキ充填できる内径 0.3mm 程度の小径ビアを推奨します。穴の直径が大きすぎると、リフローハンダ処理工程でハンダ吸い上げ問題が発生します。サーマルビアの間隔は 1.2mm 程度とし、裏面放熱板の直下に配置します。

裏面放熱板の直下のみでは不足する場合は、Figure 3-a の様に IC 周辺にサーマルビアを配置します。HTSOP-J8 裏面放熱パッケージの放熱板はグラウンド電位のため、広い銅箔パターンを設けても EMI を増やしません。

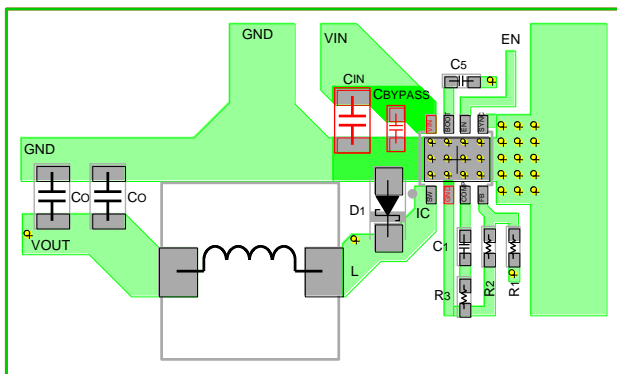


Figure 3-a. 望ましい入力コンデンサの配置

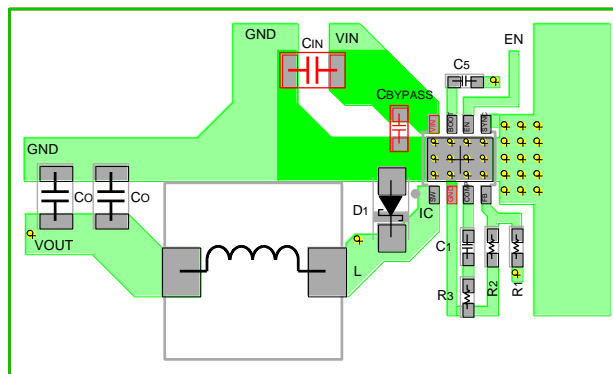


Figure 3-b. C_{BYPASS} が IC と同じ面の直近に配置している場合は C_{IN} が 2cm 程度離れていても問題ない

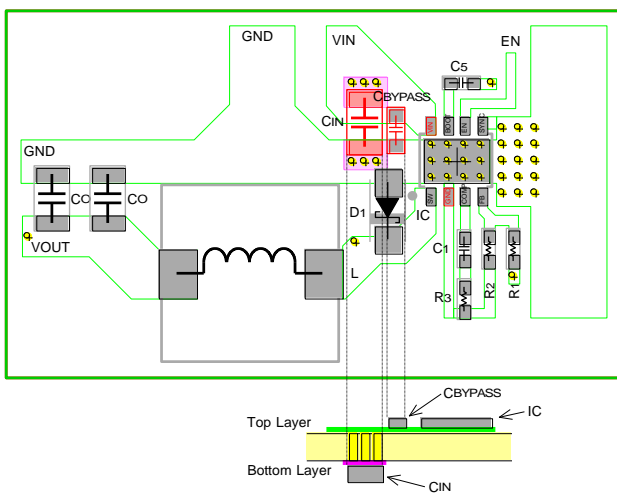


Figure 3-c. C_{IN} を裏面に配置した場合
リップル電圧の増加が懸念される

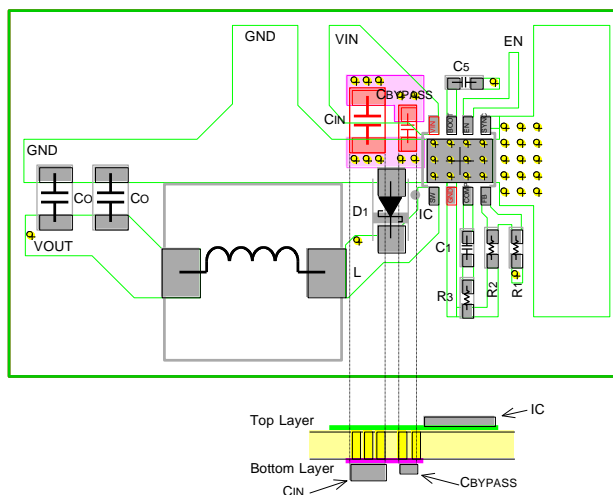


Figure 3-d. やってはいけない入力コンデンサの配置
ビアインダクタンスによりノイズが増加

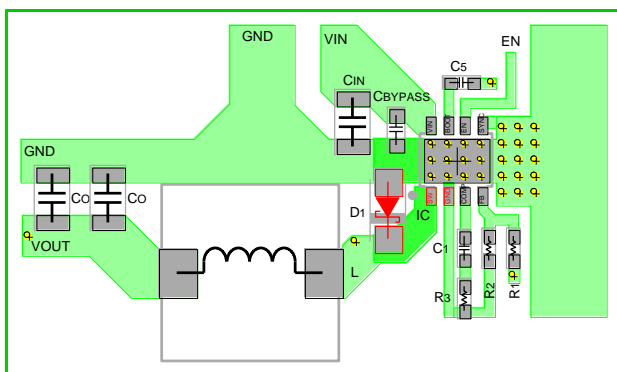


Figure 3-e. 望ましいフリーホイールダイオードの配置

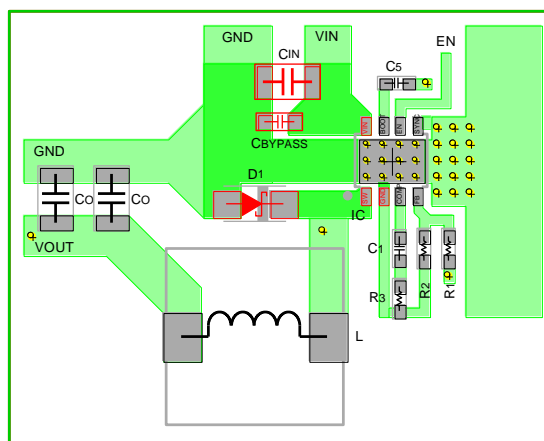


Figure 3-f. 良くないダイオードのレイアウト

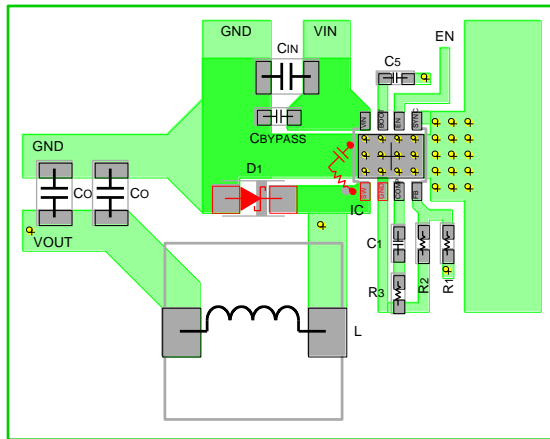


Figure 3-g. 望ましいスナバ回路の配置

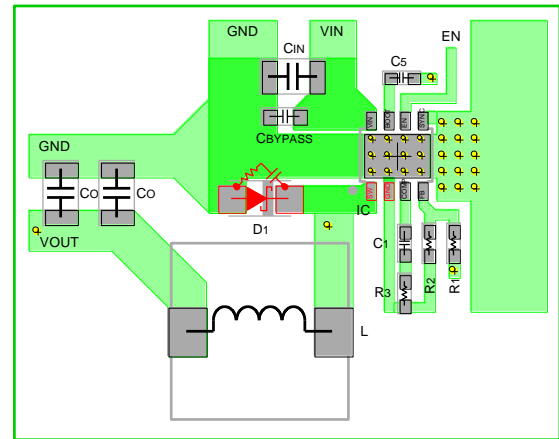
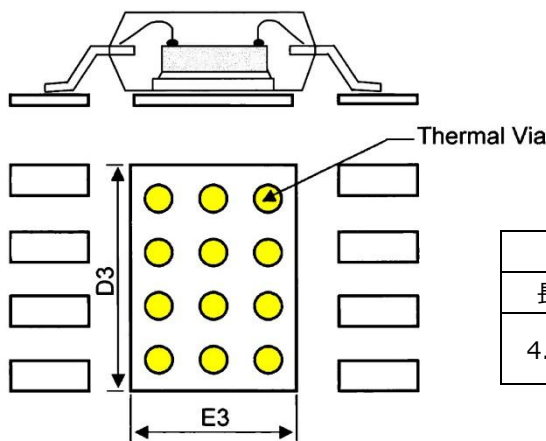


Figure 3-h. 良くないスナバ回路の配置



中央ランド		サーマルビア	
長さ D3	幅 E3	ピッチ	直径
4.90mm	3.20mm	1.20mm	φ0.30

Figure 4. 裏面放熱パッケージのサーマルビア寸法図

5. インダクタを配置する

インダクタはスイッチングノードからの輻射ノイズを最小限にするため、入力コンデンサの要件程ではないが IC の近くに配置し、銅箔パターン面積を必要以上に広くしてはいけません。配線抵抗の改善とデバイスの冷却を目的に銅箔面積を大幅に増やす方向で考えがちですが、面積が広がるとアンテナとして働くときがあり、EMI の増大を導いてしまいます。

配線幅を決定する指針の一つに電流耐量があります。Figure 5 に、ある電流を流したときの導体幅と自己発熱による温度上昇のグラフを示します。例えば 2A の電流を導体厚 35 μ m の配線に流した場合、20 $^{\circ}$ C の温度上昇を抑えるためには 0.53mm の導体幅が良いことになります。

しかし配線は周辺部品の発熱や周囲温度の影響を受けるため十分なマージンを持った導体幅を使用することを推奨します。例えば 1 オンス(35 μ m)基板では 1A あたり 1mm 幅以上、2 オンス(70 μ m)基

板では 1A あたり 0.7mm 幅以上の導体幅で配線します。

EMI の観点から配線面積を考慮したレイアウトを Figure 6-a に示します。また、必要以上に広い銅箔面積を配置した良くないレイアウトを Figure 6-b に示します。

インダクタ配置に関してその他に注意する事は、インダクタ直下にグラウンド層を置かない事です (Figure 6-c)。グラウンド層に発生する渦電流により、磁力線の打ち消し効果でインダクタ値の低下や損失の増加 (Q の低下) が発生します。グラウンド以外の信号線でも、渦電流により信号線にスイッチングノイズが伝搬する可能性があります。インダクタ直下の配線は避けた方が良いでしょう。やむを得ず配線する場合は、磁力線の漏れが小さい閉磁路構造のインダクタを使用してください。

インダクタ端子間のスペースにも注意が必要です。Figure 6-d の様に端子間の距離が近いと、スイッチングノードの高周波信号が浮遊容量を介して出力へ容量誘導されます。

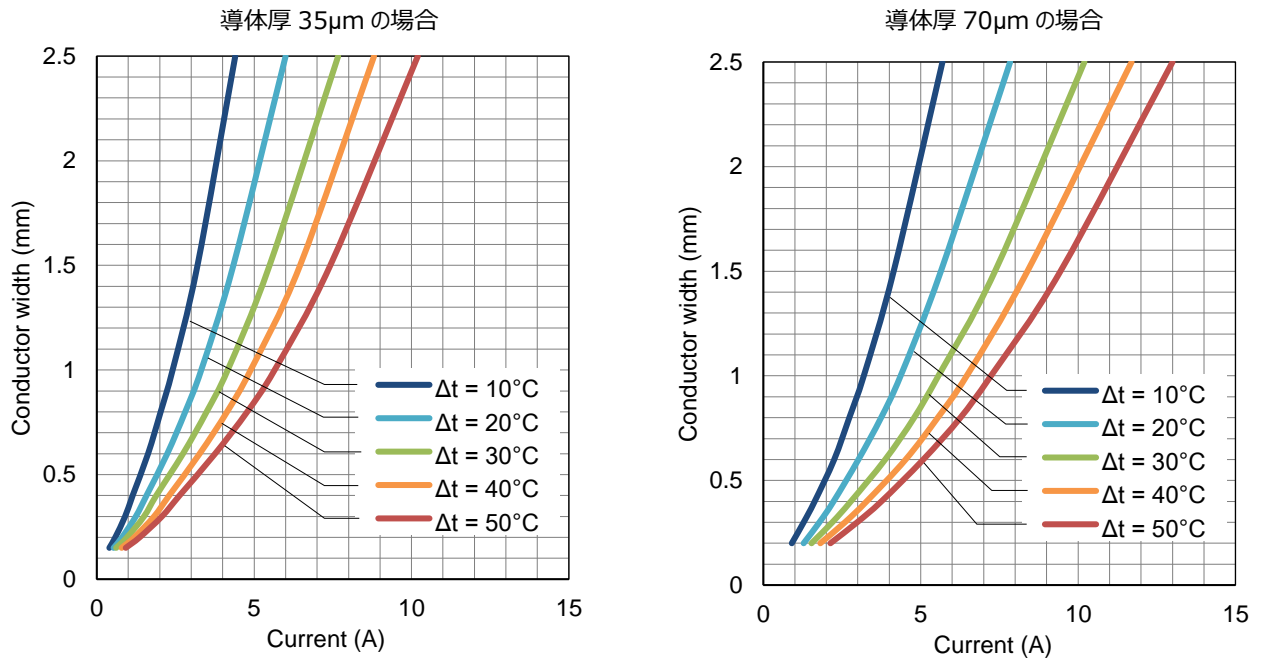


Figure 5. 導体厚さ・導体幅・電流による温度上昇

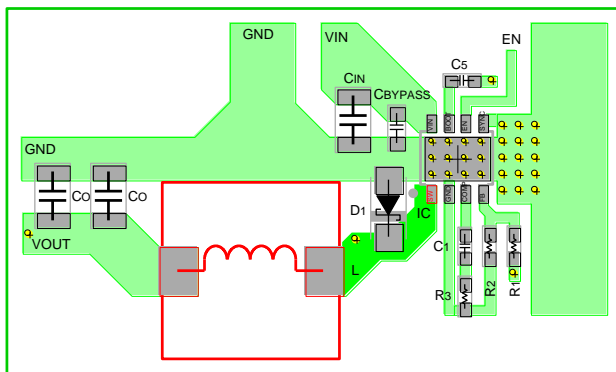


Figure 6-a. 望ましいインダクタへの配線

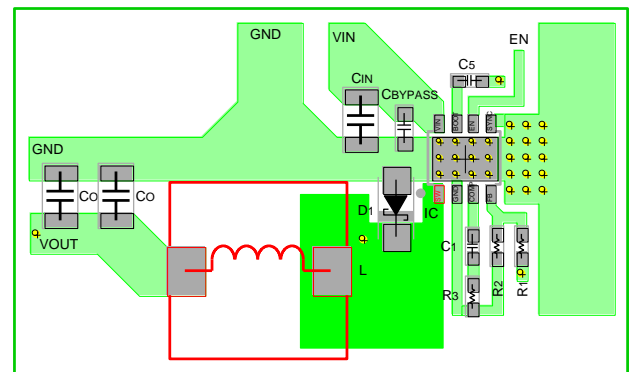


Figure 6-b. 良くないインダクタへの配線
必要以上に広い銅箔面積

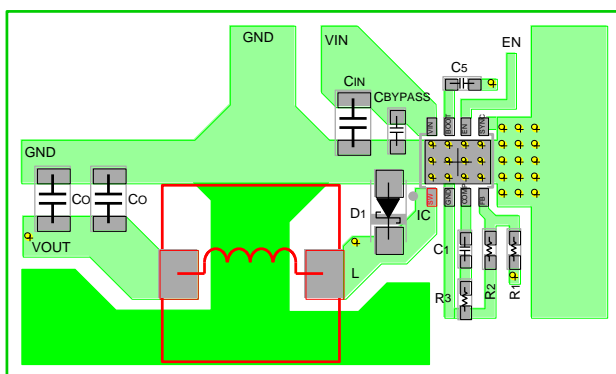


Figure 6-c. 良くないインダクタ直下の配線

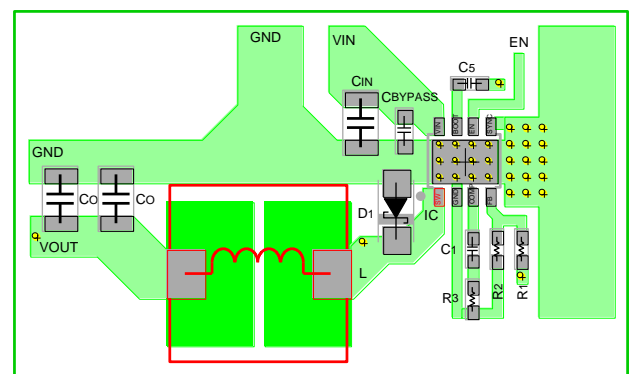


Figure 6-d. 良くないインダクタ端子間の配線

6. 出力コンデンサをインダクタの近くに配置する

降圧コンバータでは、出力にインダクタが直列に挿入されているため、出力電流は滑らかです。入力コンデンサの要件程ではないが、出力コンデンサはインダクタの近くに配置します。入力のグラウンドには数百 MHz の高周波が載っているため、 C_{IN} のグラウンドと C_O のグラウンドは 1cm~2cm 離して配置することを推奨します。両者が近いと、入力の高周波ノイズが C_O を介して出力へ伝搬される場合があります。

7. 帰還経路を配線する

信号配線で特に注意が必要な配線は帰還信号です。この配線でノイズを拾うと出力電圧に誤差を生じ、動作が不安定になる場合があります。

帰還経路の配線の注意点を Figure 7-a に示します。

- (a). 帰還信号を入力する IC のフィードバック端子は通常ハイインピーダンスで設計されており、この端子と抵抗分割回路の出力は短い配線で結ぶ。

- (b). 出力電圧を検出する箇所は、出力コンデンサの両端か出力コンデンサより後に接続する。
- (c). 抵抗分圧回路の配線は平行かつ近接させた方がノイズ耐性が良い。
- (d). インダクタやダイオードのスイッチングノードから遠ざけて配線を引き回す。インダクタやダイオードの直下、電力系の配線と平行して配線しないように注意する。多層基板のおいても同じである。

Figure 7-b の配線では、グラウンド配線の抵抗成分により電圧降下が発生し、負荷レギュレーションの影響をわずかに受けますが、電圧変動が目標仕様内に収まる場合はこの引き回しも検討の余地があります。レイアウト例を Figure 7-c に示します。帰還経路はビアを介して裏面へ移動し、スイッチングノードから遠ざけてレイアウトします。

Figure 7-d は、インダクタの横を帰還経路が平行してレイアウトされています。この場合、インダクタ周辺に発生する磁界により帰還経路にノイズが誘導されます。

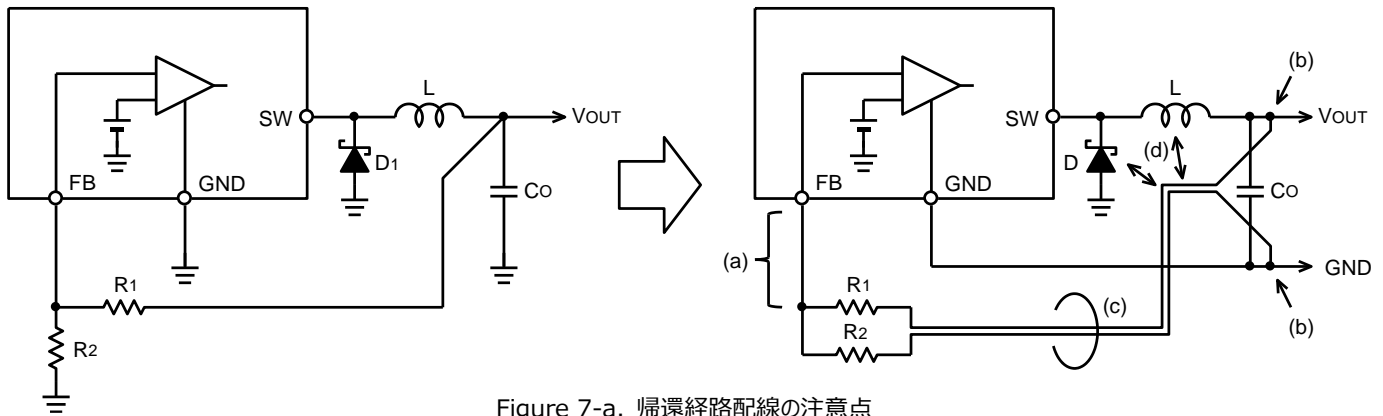


Figure 7-a. 帰還経路配線の注意点

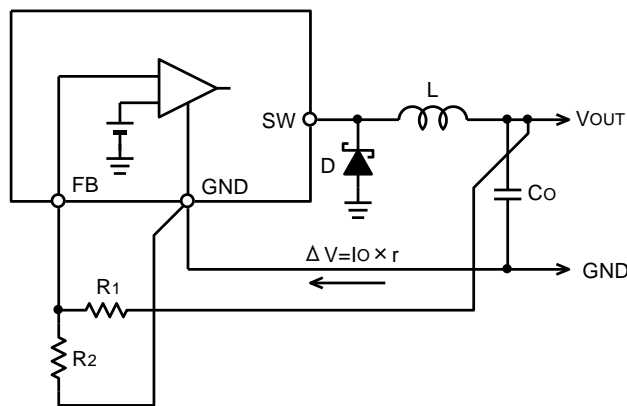


Figure 7-b. 他の帰還経路配線

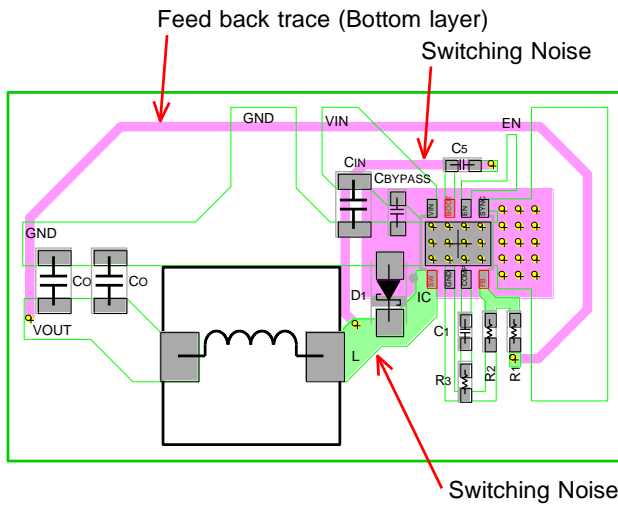


Figure 7-c. 帰還経路のレイアウト例
裏面を經由して配線

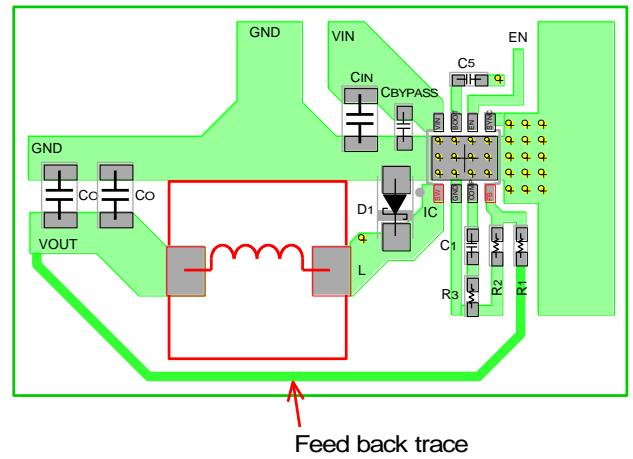


Figure 7-d. 良くない帰還経路レイアウト
インダクタの横に配線

8. グラウンド

アナログ小信号グラウンドとパワーグラウンドは分離しなければなりません。パワーグラウンドはトップレイヤーに分離することなくレイアウトする事が基本です (Figure 8)。パワーグラウンドを分離してビアを介して裏面で接続すると、ビアの抵抗やインダクタの影響で損失やノイズの悪化を招きます。内層や裏面にグラウンドプレーンを設けることは、DC 損失の軽減やシールド、放熱が目的で、あくまで補助的なグラウンドです。

多層基板で内層や裏面にグラウンドプレーンを配置する場合は、高周波スイッチングノイズが多い入力パワーグラウンドやフリーホイールダイオードのグラウンドの接続に注意を払う必要があります。Figure 9 のように、2 層目に DC 損失軽減のためのパワーグラウンドプレーンがある場合、トップレイヤーと 2 層目を多数のビアで接続し、パワーグラウンドのインピーダンスを小さくします。更に 3 層目にコモングラウンド、4 層目に信号グラウンドがある場合、パワーグラウンドと 3、4 層目グラウンドの接続は、高周波スイッチングノイズが少ない出力コンデンサ付近のパワーグラウンドのみを接続します。決してノイズが多い入力やフリーホイールダイオードのパワーグラウンドを接続しないでください。

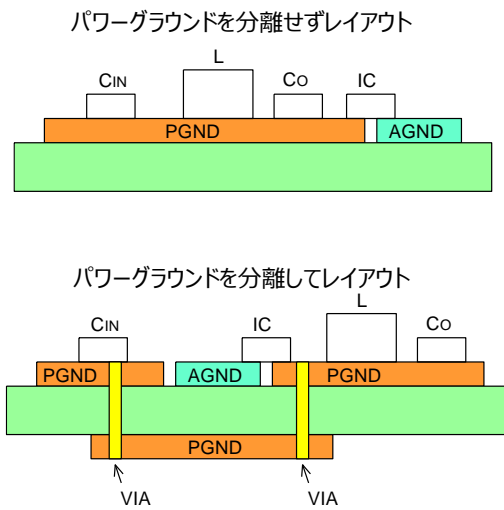


Figure 8. パワーグラウンドのレイアウト

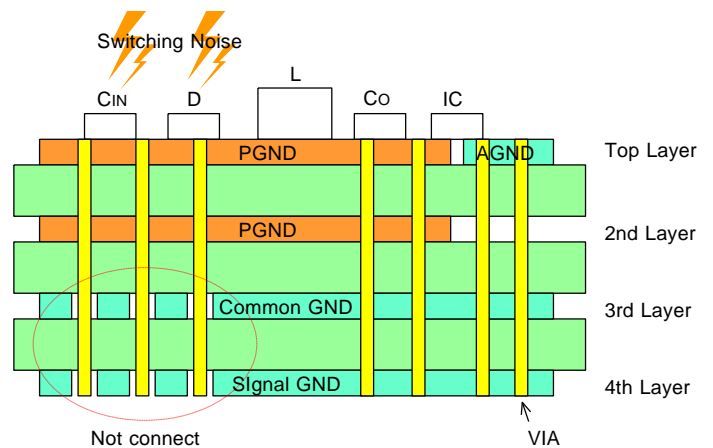


Figure 9. 多層基板でのパワーグラウンド接続方法

9. 銅箔の抵抗とインダクタンス

9-1. 銅箔の抵抗

Figure 10 に銅箔の単位面積当たりの抵抗値を示します。これは銅箔厚 35 μ m、幅 1mm、長さ 1mm 時の抵抗値です。

一般的な抵抗の計算は次式で表されます。

$$R = \frac{\rho \times l}{t \times w} \times 10 \quad [m\Omega] \quad (1)$$

l : 導体の長さ [mm]

w : 導体の幅 [mm]

t : 銅箔の厚み [μ m]

ρ : 銅の比抵抗 [$\mu\Omega$ cm]

$$\rho_{(T=25^\circ\text{C})} = 1.72 \mu\Omega\text{cm}$$

$$\rho_{(T)} = \rho_{(T=25^\circ\text{C})} \times \{1 + 0.00385(T - 25)\} \quad [\mu\Omega\text{cm}]$$

T : 温度

Figure 10 から読み取った単位面積当たりの抵抗値 R_p より計算すると、

$$R = R_p \times \frac{l}{w} \times \frac{35}{t} \quad [m\Omega] \quad (2)$$

R_p : グラフから読み取った抵抗値 [m Ω]

l : 導体の長さ [mm]

w : 導体の幅 [mm]

t : 銅箔の厚み [μ m]

例えば、25 $^\circ$ C 時、幅 3mm、長さ 50mm の抵抗値は、

$$R = R_p \times \frac{l}{w} \times \frac{35}{t} = 0.49 \times \frac{50}{3} \times \frac{35}{35} = 8.17 \quad [m\Omega]$$

3A の電流が流れる場合の電圧降下は 24.5mV になります。温度が 100 $^\circ$ C では抵抗値が 29%増加し電圧降下も 31.6mV に増加します。

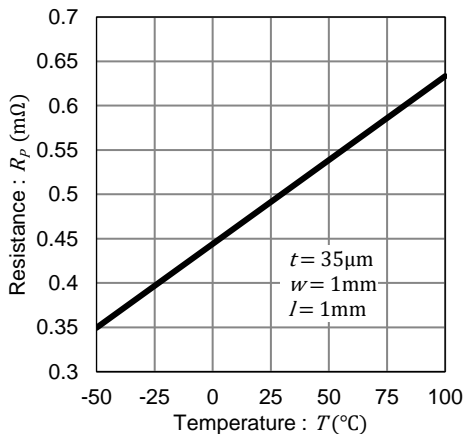


Figure 10. 銅箔の単位面積当たりの抵抗値

9-2. 銅箔のインダクタンス

銅箔のインダクタンスは次式で表されます。PCB 配線ではインダクタンス値は銅箔の厚みに殆ど依存しません。

$$L = 0.2 \times l \times \left(\ln \frac{2 \times l}{w + t} + 0.2235 \times \frac{w + t}{l} + 0.5 \right) \quad [nH] \quad (3)$$

l : 導体の長さ [mm]

w : 導体の幅 [mm]

t : 銅箔の厚み [mm]

Figure 11 に銅箔インダクタの計算値を示します。

このグラフから判る様に、線幅を 2 倍にしても期待した程インダクタンス値が下がらない事です。寄生インダクタンスの影響を抑えるためには、配線長を短くする事が一番の解決策です。

インダクタンス L [H] のプリントパターンを伝搬する電流が時間 t [s] に i [A] 変化したとすると、プリントパターンの両端には、次式の電圧が発生します。

$$|V| = L \times \frac{di}{dt} \quad [V] \quad (4)$$

例えば、寄生インダクタンス 6nH のプリントパターンに、2A の電流が 10ns 間で流れると、以下の電圧が発生します。

$$|V| = 6 \times 10^{-9} \times \frac{2}{10 \times 10^{-9}} = 1.2 \quad [V] \quad (5)$$

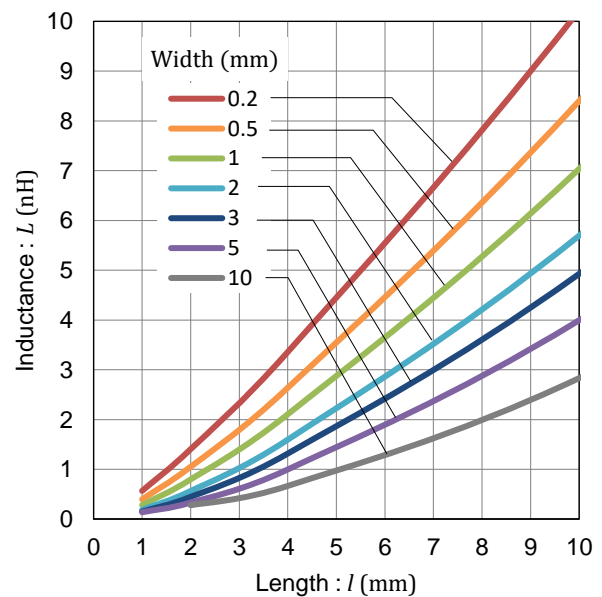


Figure 11. 銅箔のインダクタンス
銅箔厚: 0.035mm

10. ビアの抵抗とインダクタ

10-1. ビアの抵抗

ビアの抵抗は次式で表されます。Figure 12 に板厚 1.6mm、メッキ厚 0.015mm (15 μ m) 時のビア抵抗値を示します。

$$R_V = \frac{\rho \times h}{\pi \left\{ \left(\frac{d}{2} \right)^2 - \left(\frac{d}{2} - t_m \right)^2 \right\}} \times 0.01 \quad [m\Omega] \quad (6)$$

h : 板厚 [mm]

d : ビア直径 [mm]

t_m : スルーホールメッキ厚 [mm]

ρ : 銅の比抵抗 [$\mu\Omega cm$]

$$\rho_{(T=25^\circ C)} = 1.72 \mu\Omega cm$$

$$\rho_{(T)} = \rho_{(T=25^\circ C)} \times \{1 + 0.00385(T - 25)\} \quad [\mu\Omega cm]$$

T : 温度

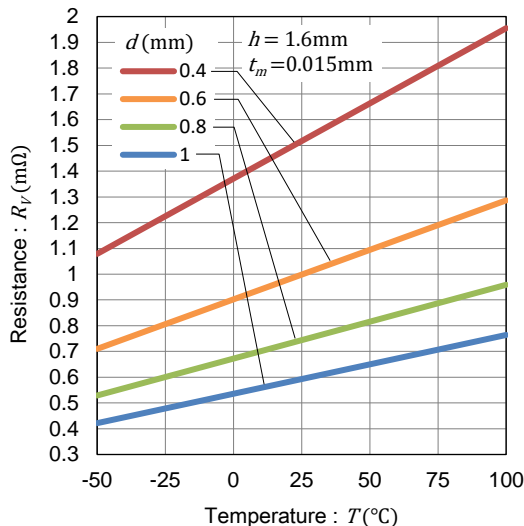


Figure 12. ビアの抵抗

10-2. ビアのインダクタンス

ビアのインダクタンスは、Howard W. Johnson によると次式で表されます。Figure 13 に計算結果を示します。

$$L = \frac{h}{5} \times \left(\ln \frac{4 \times h}{d} + 1 \right) \quad [nH] \quad (7)$$

h : 板厚 [mm]

d : ビア直径 [mm]

インダクタンス値は小さいが、配線が直角に曲がることで EMI の悪化を招きます。後述の「コーナー配線」の項目を参照。

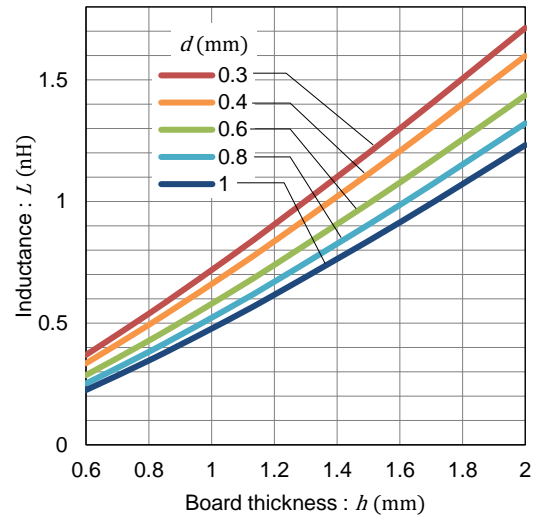


Figure 13. ビアのインダクタンス

10-3. ビアの許容電流

ビアの直径に π を乗じた値が線幅に相当します。Figure 5 に示した導体の電流による温度上昇のグラフから許容電流値を予測できますが、ビアメッキ厚は 18 μ m なので、導体厚 35 μ m のグラフよりも電流容量が低下します。

前述の配線の項目では、導体厚 35 μ m 時は 1A あたり 1mm 幅以上の導体幅で配線することを推奨しましたが、ビアの場合はメッキ厚が半分のため、1A あたり 2mm 幅以上の導体幅を推奨します。Figure 14 に許容電流の例を示します。

ビアの個数は、使用する用途に応じて、許容電流、抵抗、インダクタンスの値が規格を満足するように配置してください。

ビア直径 d (mm)	導体幅 $d \times \pi$ (mm)	許容電流 (A)
0.3	0.94	0.4
0.4	1.26	0.6
0.6	1.88	0.9
0.8	2.51	1.2
1	3.14	1.5

11. コーナー配線

コーナー配線を直角に曲げると、コーナーでインピーダンスが変化するため電流波形が乱れ反射が起こります。スイッチングノードなど周波数が高い配線では EMI の悪化を招きます。

コーナーは 45° や円弧を描いて曲げてください。曲げの半径が大きい程インピーダンスの変化が小さくなります。



Figure 15. コーナー配線のレイアウト

ご 注 意

- 1) 本資料に記載されている内容は、ロームグループ(以下「ローム」という)製品のご紹介を目的としています。ローム製品のご使用にあたりましては、別途最新のデータシートもしくは仕様書を必ずご確認ください。
- 2) ローム製品は、一般的な電子機器(AV機器、OA機器、通信機器、家電製品、アミューズメント機器等)もしくはデータシートに明示した用途への使用を意図して設計・製造されています。したがって、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、またはその他の重大な損害の発生に関わるような機器または装置(医療機器、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリーを含む車載機器、各種安全装置等)(以下「特定用途」という)にローム製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願いいたします。ロームの文書による事前の承諾を得ることなく、特定用途にローム製品を使用したことによりお客様または第三者に生じた損害等に関し、ロームは一切その責任を負いません。
- 3) 半導体を含む電子部品は、一定の確率で誤動作や故障が生じる場合があります。万が一、誤動作や故障が生じた場合であっても、人の生命、身体、財産への危険または損害が生じないように、お客様の責任においてフェールセーフ設計など安全対策をお願いいたします。
- 4) 本資料に記載された応用回路例やその定数などの情報は、ローム製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を明示的にも黙示的にも保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、ロームは一切その責任を負いません。
- 5) ローム製品及び本資料に記載の技術を輸出または国外へ提供するには、「外国為替及び外国貿易法」、「米国輸出管理規則」など適用される輸出関連法令を遵守し、それらの定めにしたがって必要な手続きを行ってください。
- 6) 本資料に記載された応用回路例などの技術情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。また、ロームは、本資料に記載された情報について、ロームもしくは第三者が所有または管理している知的財産権その他の権利の実施、使用または利用を、明示的にも黙示的にも、お客様に許諾するものではありません。
- 7) 本資料の全部または一部をロームの文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
- 8) 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。ローム製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
- 9) ロームは本資料に記載されている情報に誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様または第三者に損害が生じた場合においても、ロームは一切その責任を負いません。



ローム製品のご検討ありがとうございます。
より詳しい資料やカタログなどをご用意しておりますので、お問い合わせください。

ROHM Customer Support System

<https://www.rohm.co.jp/contactus>