

スイッチングレギュレータ IC シリーズ

FPGA 用電源 BD95601MUV, BD95602MUV

No.13027J1Y08

このアプリケーションノートは、FPGA 用電源を DC/DC スwitchングレギュレータ IC で構成する方法について説明します。FPGA 用電源には、高精度かつ低電圧出力、高速負荷応答など様々な条件を満足する必要があります。

1 電源の配置

電源の配置には集中電源方式と分散電源方式があります。集中電源方式は電源回路を1箇所にまとめて配置し、そこから各負荷に対して配線を通して電源を供給する方式です。分散電源方式は、負荷に対して適切な場所に電源回路を配置する方式です。FPGA の近くに電源回路があるため、配線抵抗による電圧降下や、配線インダクタンスによる過渡的な電圧変動を抑えることができます。さらに負荷の直近に電源回路を配置する POL (Point of Load) という手法があります。FPGA の直近に電源回路を配置できるならば配線の影響を最小限に抑えることができます。

実際には FPGA の周りには多数のバス配線や、DDR メモリなど高速動作するデバイス、大容量のデカップリングコンデンサなどがあり、これらを FPGA の近傍に配置する必要があります。よって電源回路を FPGA の直近へ配置する POL 方式は困難です。以上の理由よりスイッチングレギュレータ IC で電源を構成する場合は、分散電源方式が最適です。

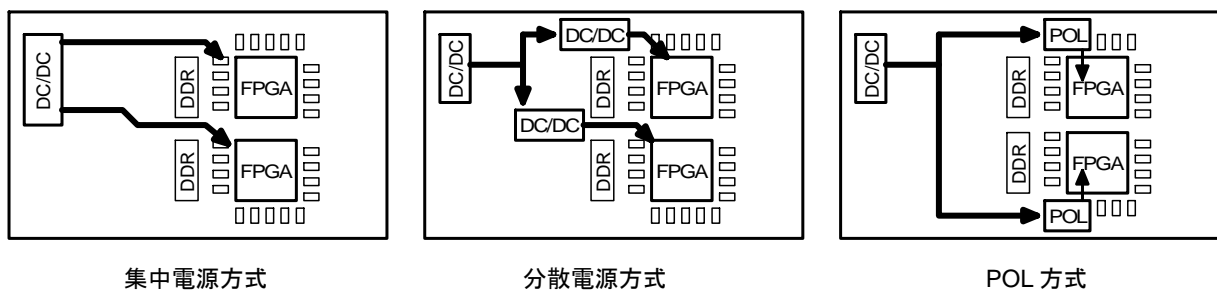


Figure 1. 電源の配置方式

2 FPGA 用電源に求められる性能とトラブル

FPGA は低電圧動作および高速動作を行うため、電源設計には高い性能が要求されます。電源周りで発生するトラブルを含めて FPGA 用電源に求められる性能を見て行きましょう。

2.1 電圧精度と電流容量

Table 1 は FPGA の電源仕様例です。1.0V から 3.3V までの低電圧出力、2.5%から 5%までの高精度電圧公差、8A までの高電流出力の仕様を要求されています。出力電圧が低いため、電圧公差の値も小さくなることに注意してください。

DC/DC コンバータの電圧精度には、IC の公差、電圧設定用抵抗器の公差、負荷電流による変動(ロードレギュレーション)、入力電圧の変化による変動(ラインレギュレーション)、負荷電流の急変による過渡的な変動(過渡特性)、スイッチングによるリップルノイズがあり、すべての条件で FPGA の動作電源電圧範囲に収める必要があります。

2.2 配線抵抗による電圧降下

Figure 1 の集中電源方式のように DC/DC コンバータから FPGA までの距離が長いと、銅配線の抵抗により電圧降下が発生します。例えば PCB 上で 10mm 幅、100mm 長の銅配線の抵抗値は約 5mΩ あります。ここに 6A の電流が流れると 30mV の電圧降下が生じます。Table 1 の 1V 電源の公差は 3% (30mV) なので、これだけで許容範囲に達してしまいます。

DC/DC コンバータの出力電圧公差を考えると、配線による電圧降下を小さくするため、DC/DC コンバータと FPGA 間の配線を太く短くすることを推奨します。

FPGA power bank / FMC Voltage	Voltage (V)	Max Current (A)	Tolerance
Vccint/Vccbram	1	6	3.00%
Vcco	1.5 / 1.35	4	5.00%
Vccaux/Vccaux_io/Vccadc/Vcco/MGTVccaux	1.8	6	5.00%
Vccaux_io	2	2	3.00%
Vcco	2.5	8	5.00%
Vcco	3.3	8	5.00%
MGTAVcc	1	6	3.00%
MGTAVtt/MGTAVTTrcal	1.2	4	2.50%

Tabel 1. FPGA 電源仕様の例

2.3 負荷電流変化による電圧変動

FPGA の消費電流は常に変化しています。消費電流が急激に増えると電源電圧は過渡的に低下します。また消費電流が急激に減ると電源電圧は過渡的に上昇します。このような変動があっても FPGA へ供給する電圧は許容範囲を超えてはいけません。もし許容範囲を超えた場合は FPGA の動作に障害が発生することがあります。

DC/DC コンバータの性能として、負荷変動による過渡応答特性が高速なものを選択する必要があります。

2.4 起動特性

FPGA の動作電源電圧範囲に達するまでの電源投入時間を厳守する必要があり、電圧の立ち上がり方も単調増加でなければいけません。電圧が動作範囲まで連続的に立上り落ち込みのないことが要求されます。

FPGA の起動時には大きな電流が流れます。突入電流と呼ばれるもので、DC/DC コンバータの電流容量が不足すると、FPGA が起動できないことがあります。したがって、この電流が供給できる DC/DC コンバータを選択する必要があります。起動時に供給電流が不足すると電圧の立ち上がり特性が直線的ではなくなり、パワーオンリセット後の初期化中に電圧を維持できなくなるなどの障害が発生します。

また、FPGA を正常に立ち上げるために、電源オンシーケンスが決められており、FPGA が指定している順序で投入する必要があります。

2.5 アナログ回路用ローノイズ電源

高速トランシーバや PLL などアナログ回路に供給する電源はローノイズである必要があります。ノイズが大きいとシリアル信号のジッタが増大し、DDR メモリー間の通信で転送エラーが発生する可能性があります。例えばノイズの要件として、周波数 10kHz ~ 80MHz の範囲で 10mVp-p 以下といった仕様があります。

3 同期整流 1ch 降圧 DC/DC コントローラ IC BD95601MUV

3.1 概要

BD95601MUV は、入力電圧範囲 4.5~25V から低電圧出力 0.75V~2.0V を作る降圧 DC/DC コントローラです。MOSFET を外付けに接続することで、大電流なスイッチングレギュレータを実現できます。H³RegTM というローム独自の制御モードを採用することで、高速な過渡応答特性を実現できます。また、軽負荷時の効率を改善するために SLLM (Simple Light Load Mode) を採用し、広範囲な負荷に対して高効率を実現できます。

3.2 特長

- 高速過渡応答を可能にする H³RegTM DC/DC コントローラ
- 軽負荷モード、連続 PWM モード選択可能
- 調整可能なソフトスタート機能により起動時の突入電流を軽減
- パワーグッド出力
- イネーブル端子によるスタンバイモード
- スwitchング周波数設定可能 : 200kHz~500kHz
- パルス毎の過電流保護、過熱保護、低電圧誤動作防止、過電圧保護、出力短絡保護
- VQFN020V4040 パッケージ 4.0mm × 4.0mm × 1.0mm

3.3 主な特性

- 入力電圧範囲: 4.5V~25V
- 出力電圧範囲: 0.75V~2.0V
- スイッチング周波数: 200kHz~500kHz
- スタンバイ電流: 0 μ A (Typ.)
- 動作温度範囲: -10°C~+85°C

3.4 端子配置図

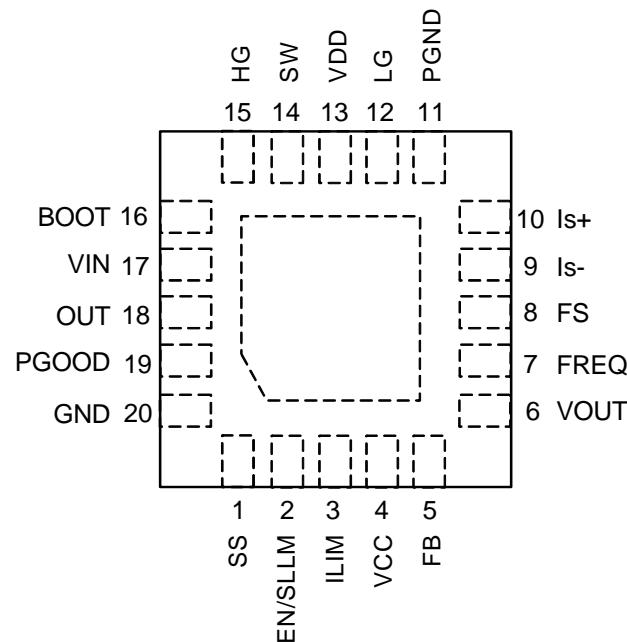


Figure 2. BD95601MUV 端子配置図

Pin No.	端子名	端子説明
1	SS	ソフトスタート時間設定端子です。端子電圧はスタンバイ時ローレベルになり、イネーブルオン時に IC 内部の定電流と SS-グラウンド間に接続されたコンデンサにより立ち上がり時間が決定します。SS 端子電圧がリファレンス電圧(0.75V)に達するまでの間、出力電圧を SS 端子に同期して単調増加します。
2	EN/SLLM	端子電圧が 2.3V 以上でハイレベルとなり、スイッチング動作が開始します。0.8V 以下でローレベルとなりスイッチング動作が停止します。回路電流は 10 μ A 以下になります。またこの端子は、SLLMと強制 PWM モードの切り替え端子を兼ねており、端子電圧が 2.3V~3.8V 時に連続 PWM モード、4.5V~5.5V 時に SLLM になります。3.3V または 5V の電源系統にて制御することで選択可能です。
3	ILIM	コイル電流制限設定端子です。グラウンド間に 100k Ω を接続してください。
4	VCC	制御回路の電源端子で、FET ドライバ回路以外の電源です。最大電流は 1.8mA で、電源電圧は 4.5V~5.5V を使用します。VCC 端子には 10 Ω 、1 μ F 程度の CR フィルタを付けることを推奨します。
5	FB	出力電圧フィードバック端子です。リファレンス電圧と FB 端子電圧が同じになるよう IC が制御します。
6	VOUT	出力電圧モニタ端子です。過電流モニターと出力電圧ディスチャージ機能も兼ねています。
7	FREQ	負荷の変動に対し、外付け抵抗にて周波数変動を抑制します。
8	FS	スイッチング周波数設定端子です。グラウンド間に抵抗を接続してください。周波数範囲は 200kHz~500kHz で設定可能です。
9	Is-	FREQ 端子を出力とするアンプの入力端子です。
10	Is+	出力電流検出端子です。この端子と VOUT 端子間の電圧が、ILIM 端子で設定した電圧以上になると、スイッチング動作を停止します。
11	PGND	ローサイド FET ドライバ用のグラウンド端子です。

Pin No.	端子名	端子説明
12	LG	ローサイド FET ゲートドライバ用端子です。VDD-PGND 間でスイッチング動作します。出力段のオン抵抗は、ハイ時 3Ω/ロー時 0.5Ω で、ローサイド FET のゲートをハイスピードで駆動します。
13	VDD	ローサイド FET ゲートドライバの電源です。FET ON/OFF 時のピーク電流が流れるため 10μF 程度のバイパスコンデンサを付けることを推奨します。
14	SW	ハイサイド FET ゲートドライバ用接地端子です。対グラウンド耐圧は 30V です。スイッチング波形は VIN~GND まで振幅します。
15	HG	ハイサイド FET ゲートドライバ用端子です。BOOT-SW 間でスイッチング動作します。出力段のオン抵抗は、ハイ時 3Ω/ロー時 2Ω で、ハイサイド FET のゲートをハイスピードで駆動します。
16	BOOT	ハイサイド FET ゲートドライバ用電源端子です。対グラウンド耐圧は 35V、対 SW 耐圧は 7V です。スイッチング波形は、BOOT 動作により(VIN+VDD)~VDD まで振幅します。
17	VIN	H ³ Reg™ 制御回路の電源端子です。入力電圧をモニタし必要なオンタイムを決定します。1kΩ、0.1μF 程度の CR フィルタを接続してください。
18	OUT	出力電圧制御アンプの出力端子です。抵抗とコンデンサの直列回路をグラウンドへ接続します。通常時は 0.01μF を接続してください。
19	PGOOD	FB 端子電圧がリファレンス電圧の 63%以上になるとハイレベルを出力します。出力形式はオープンドレインになっているので、プルアップ抵抗を接続してください。
20	GND	制御回路のグラウンド端子です。FIN と同電位です。
裏面	FIN	裏面放熱 PAD です。グラウンドへ接続してください。

3.5 ブロック図

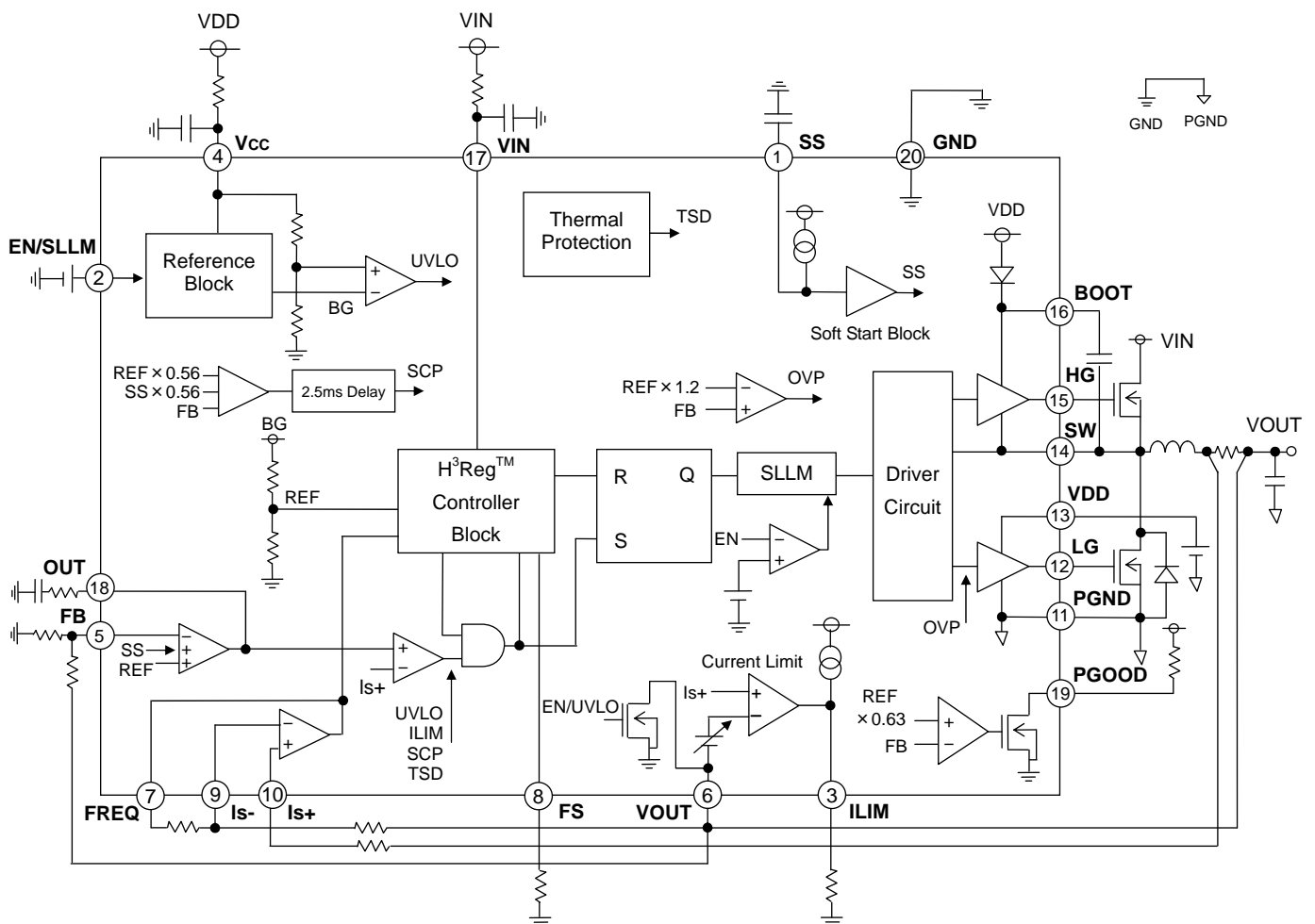


Figure 3. BD95601MUV ブロック図

3.6 絶対最大定格 (Ta=25°C)

項目	記号	定格	単位
入力電圧1	VCC	7 ^{*1,2}	V
入力電圧2	VDD	7 ^{*1,2}	V
入力電圧3	VIN	28 ^{*1,2}	V
BOOT端子電圧	BOOT	35 ^{*1,2}	V
BOOT-SW間電圧	BOOT-SW	7 ^{*1,2}	V
HG-SW間電圧	HG-SW	7 ^{*1,2}	V
LG端子電圧	LG	VDD	V
出力電圧	VOOUT/Is+/Is-	VCC	V
EN端子電圧	EN	7 ^{*1}	V
許容損失1	Pd1	0.34 ^{*3}	W
許容損失2	Pd2	0.70 ^{*4}	W
許容損失3	Pd3	2.20 ^{*5}	W
許容損失4	Pd4	3.56 ^{*6}	W
動作温度範囲	Topr	-10~+85	°C
保存温度範囲	Tstg	-55~+150	°C
接合部温度	Tjmax	+150	°C

*1 ただし Pd を超えないこと。

*2 サージ、逆起電圧等の瞬時的な電圧印加、もしくは Duty 比が 10% を下回る連続パルス印加に耐える最大定格。

*3 Ta ≥ 25°C の場合(放熱板なし) 2.7mW/°C で軽減。

*4 Ta ≥ 25°C の場合(70mm × 70mm × 1.6mm 1 層ガラエポ基盤実装、表層放熱銅箔:10.29mm²) 5.6mW/°C で軽減。

*5 Ta ≥ 25°C の場合(70mm × 70mm × 1.6mm 4 層ガラエポ基盤実装、表裏層放熱銅箔:10.29mm²、2,3 層:放熱銅箔:5505mm²) 17.6mW/°C で軽減。

*6 Ta ≥ 25°C の場合(70mm × 70mm × 1.6mm 4 層ガラエポ基盤実装、全層放熱銅箔:5505mm²) 28.5mW/°C で軽減。

3.7 推奨動作範囲 (Ta=25°C)

項目	記号	定格		単位
		最小	最大	
入力電圧 1	VCC	4.5	5.5	V
入力電圧 2	VDD	4.5	5.5	V
入力電圧 3	VIN	4.5	25	V
BOOT 端子電圧	BOOT	4.5	30	V
SW 端子電圧	SW	-0.7	25	V
BOOT-SW 間電圧	BOOT-SW	4.5	5.5	V
EN 端子電圧	EN	0	5.5	V
Is 端子電圧	Is+/Is-	0.7	2.7	V
最小オン時間	Tonmin	-	80	ns

3.8 基本アプリケーション回路

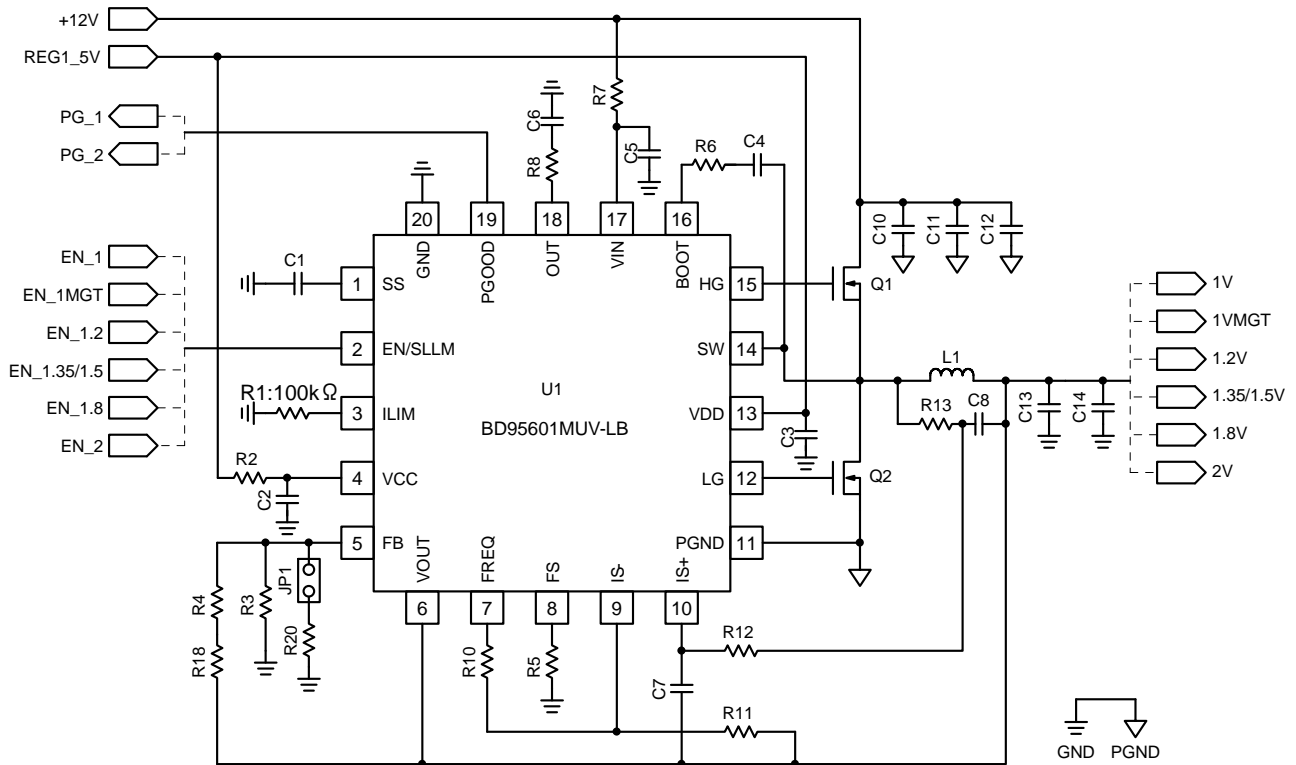


Figure 4. BD95601MUV 基本アプリケーション回路

3.9 部品表

Reference Designator	Type	Value	Description	Manufacturer Part Number	Manufacturer	Configuration (mm)
C1	Ceramic Capacitor	0.022μF	25V, X7R, ±10%	GRM155R71E223KA61	MURATA	1005
C2	Ceramic Capacitor	1μF	10V, X5R, ±10%	GRM188R61A105KA61	MURATA	1608
C3	Ceramic Capacitor	10μF	25V, X5R, ±10%	GRM32DR61E106KA12	MURATA	3225
C4	Ceramic Capacitor	0.47μF	10V, X5R, ±10%	GRM188R61A474KA61	MURATA	1608
C5, C6	Ceramic Capacitor	0.01μF	25V, X7R, ±10%	GRM155R71E103KA01	MURATA	1005
C7	Ceramic Capacitor	10pF	50V, CH, ±5%	GRM1552C1H100JA01	MURATA	1005
C8	Ceramic Capacitor	1000pF	50V, X5R, ±10%	GRM155R61H102KA01	MURATA	1005
C10	Ceramic Capacitor	0.1μF	50V, X5R, ±10%	GRM155R61E104KA87	MURATA	1005
C11, C12	Ceramic Capacitor	10μF	35V, X5R, ±10%	GRM32ER6YA106KA12	MURATA	3225
L1	Inductor	0.56μH	±20%, 14.2A(L=-20%), DCR=3.2mΩmax	FDU0650-H-R56M	TOKO	7667
Q1	MOSFET	-	N-ch, Vdss 30V, Id 15A, Ron 6.2mΩ	RQ3E150GN	ROHM	3333
Q2	MOSFET	-	N-ch, Vdss 30V, Id 18A, Ron 4.3mΩ	RQ3E180GN	ROHM	3333
R1	Resistor	100kΩ	1/16W, 50V, 5%	MCR01MZPJ104	ROHM	1005
R2	Resistor	10Ω	1/16W, 50V, 5%	MCR01MZPJ100	ROHM	1005
R5	Resistor	36kΩ	1/16W, 50V, 5%	MCR01MZPJ363	ROHM	1005
R6	Resistor	3.3Ω	1/16W, 50V, 5%	MCR01MZPJ3R3	ROHM	1005
R7	Resistor	1kΩ	1/16W, 50V, 5%	MCR01MZPJ102	ROHM	1005
R8	Resistor	2.7kΩ	1/16W, 50V, 5%	MCR01MZPJ272	ROHM	1005
R10	Resistor	510Ω	1/16W, 50V, 5%	MCR01MZPJ511	ROHM	1005
R11, R12	Resistor	100Ω	1/16W, 50V, 5%	MCR01MZPJ101	ROHM	1005
R13	Resistor	100kΩ	1/16W, 50V, 5%	MCR01MZPJ104	ROHM	1005
U1	IC	-	Buck DC/DC Controller	BD95601MUV	ROHM	VQFN020V4040

Table 2-1. BD95601MUV 部品表 1

VOUT=1.0V, IOU=6A

Reference Designator	Type	Value	Description	Manufacturer Part Number	Manufacturer	Configuration (mm)
C13, C14	POSCAP	470μF	2.5V, ±20%, ESR 6mΩmax	2R5TPF470M6L	SANYO	7343
JP1	Jumper	N/A	-	-	-	-
R3	Resistor	30kΩ	1/16W, 50V, 0.5%	MCR01MZPD3002	ROHM	1005
R4	Resistor	10kΩ	1/16W, 50V, 0.5%	MCR01MZPD1002	ROHM	1005
R18	Resistor	0Ω	Jumper, 1A, 50mΩmax	MCR01MZPJ000	ROHM	1005
R20	Resistor	N/A	-	-	-	-

VOUT=1.0VMGT, IOU=6A

Reference Designator	Type	Value	Description	Manufacturer Part Number	Manufacturer	Configuration (mm)
C13, C14	POSCAP	470μF	2.5V, ±20%, ESR 6mΩmax	2R5TPF470M6L	SANYO	7343
JP1	Jumper	N/A	-	-	-	-
R3	Resistor	30kΩ	1/16W, 50V, 0.5%	MCR01MZPD3002	ROHM	1005
R4	Resistor	10kΩ	1/16W, 50V, 0.5%	MCR01MZPD1002	ROHM	1005
R18	Resistor	0Ω	Jumper, 1A, 50mΩmax	MCR01MZPJ000	ROHM	1005
R20	Resistor	N/A	-	-	-	-

VOUT=1.2V, IOU=4A

Reference Designator	Type	Value	Description	Manufacturer Part Number	Manufacturer	Configuration (mm)
C13, C14	POSCAP	470μF	2.5V, ±20%, ESR 6mΩmax	2R5TPF470M6L	SANYO	7343
JP1	Jumper	N/A	-	-	-	-
R3	Resistor	30kΩ	1/16W, 50V, 0.5%	MCR01MZPD3002	ROHM	1005
R4	Resistor	18kΩ	1/16W, 50V, 0.5%	MCR01MZPD1802	ROHM	1005
R18	Resistor	0Ω	Jumper, 1A, 50mΩmax	MCR01MZPJ000	ROHM	1005
R20	Resistor	N/A	-	-	-	-

VOUT=1.8V, IOU=6A

Reference Designator	Type	Value	Description	Manufacturer Part Number	Manufacturer	Configuration (mm)
C13, C14	POSCAP	470μF	2.5V, ±20%, ESR 6mΩmax	2R5TPF470M6L	SANYO	7343
JP1	Jumper	N/A	-	-	-	-
R3	Resistor	30kΩ	1/16W, 50V, 0.5%	MCR01MZPD3002	ROHM	1005
R4	Resistor	39kΩ	1/16W, 50V, 0.5%	MCR01MZPD3902	ROHM	1005
R18	Resistor	3kΩ	1/16W, 50V, 5%	MCR01MZPJ302	ROHM	1005
R20	Resistor	N/A	-	-	-	-

VOUT=1.35V, IOU=4A

Reference Designator	Type	Value	Description	Manufacturer Part Number	Manufacturer	Configuration (mm)
C13, C14	POSCAP	470μF	2.5V, ±20%, ESR 6mΩmax	2R5TPF470M6L	SANYO	7343
JP1	Jumper	-	OPEN: 1.35V, SHORT: 1.5V	-	-	-
R3	Resistor	30kΩ	1/16W, 50V, 0.5%	MCR01MZPD3002	ROHM	1005
R4	Resistor	24kΩ	1/16W, 50V, 0.5%	MCR01MZPD2402	ROHM	1005
R18	Resistor	0Ω	Jumper, 1A, 50mΩmax	MCR01MZPJ000	ROHM	1005
R20	Resistor	120kΩ	1/16W, 50V, 0.5%	MCR01MZPD1203	ROHM	1005

VOUT=2.0V, IOU=2A

Reference Designator	Type	Value	Description	Manufacturer Part Number	Manufacturer	Configuration (mm)
C13, C14	POSCAP	330μF	6.3V, ±20%, ESR 18mΩmax	6TPE330MIL	SANYO	7343
JP1	Jumper	N/A	-	-	-	-
R3	Resistor	18kΩ	1/16W, 50V, 0.5%	MCR01MZPD1802	ROHM	1005
R4	Resistor	30kΩ	1/16W, 50V, 0.5%	MCR01MZPD3002	ROHM	1005
R18	Resistor	0Ω	Jumper, 1A, 50mΩmax	MCR01MZPJ000	ROHM	1005
R20	Resistor	N/A	-	-	-	-

Table 2-2. BD95601MUV 部品表 2

3.10 推奨レイアウト

スイッチング電源の設計において PCB レイアウト設計は回路設計と同じだけ重要です。適切なレイアウトにより電源に関する様々な問題を回避することができます。不適切なレイアウトにより発生し得る主な問題は、出力とスイッチング信号に重畳されるノイズ量の増加、レギュレーションの悪化、安定性の欠如などです。適切なレイアウトの採用によりこうした問題の発生を抑えてください。

3.10.1 パワーラインのトレース

●PCB レイアウト手順

PCB レイアウト手順は大まかに以下の様になります。

1. 入力コンデンサと MOSFET は同じ面に、可能な限り直近に配置する。
2. 必要に応じてサーマルビアを配置する。
3. インダクタはスイッチングノードからの輻射ノイズを最小限にするため、入力コンデンサ程ではないが MOSFET の近くに配置し、銅箔パターン面積を必要以上に広くしない。
4. 出力コンデンサをインダクタの近くに配置する。

●電流経路

Figure 5~7 は降圧コンバータの電流経路を示した図です。Figure 5 の赤色の線は、スイッチ素子 Q1 がオン時にコンバータに流れる主な電流を表しています。CBYPASS は高周波用のデカップリングコンデンサで、CIN は大容量コンデンサです。スイッチ素子 Q1 がオンした瞬間、電流波形の急峻な部分の大半は CBYPASS から供給され、次に CIN から供給されます。緩やかな変化の電流は入力電源から供給されます。

Figure 6 の赤色の線は、スイッチ素子 Q1 をオフした時の電流の状況を表しています。スイッチング素子 Q2 がオンし、インダクタ L に蓄積されたエネルギーが出力側へ放出されます。降圧コンバータは出力にインダクタが直列に挿入されているため、出力コンデンサ電流は滑らかです。

Figure 7 の赤色の線は、Figure 5 と Figure 6 の差分を表しています。スイッチング素子 Q1 がオフからオンへ、オンからオフへ変化する度に赤線の部分の電流は激しく変化します。この系は変化が急峻なため高調波を多く含んだ波形が現れます。この差分の系は重要箇所として PCB レイアウトで最短のループになるよう配線します。

●入力コンデンサの周波数特性

まず始めに、最も重要な部品として入力コンデンサと MOSFET を配置します。入力コンデンサは、電流容量が小さい電源 ($I_o \leq 1A$) の場合は容量値も小さくなるため、セラミックコンデンサ 1 個で CIN と CBYPASS を兼ねられる場合があります。これは、セラミックコンデンサは容量値が小さくなるにつれて周波数特性が良くなるためです。しかし、セラミックコンデンサによって周波数特性が異なるため実際に使用する部品の周波数特性を確認してください。

CIN に使用する大容量コンデンサは Figure 8 に示すように一般的に周波数特性が悪いため、CIN に並列に周波数特性が良い高周波用デカップリングコンデンサ CBYPASS を配置します。CBYPASS には面実装タイプの積層セラミックコンデンサを使用し、値は $0.1\mu F \sim 0.47\mu F$ で X5R または X7R タイプを使用します。

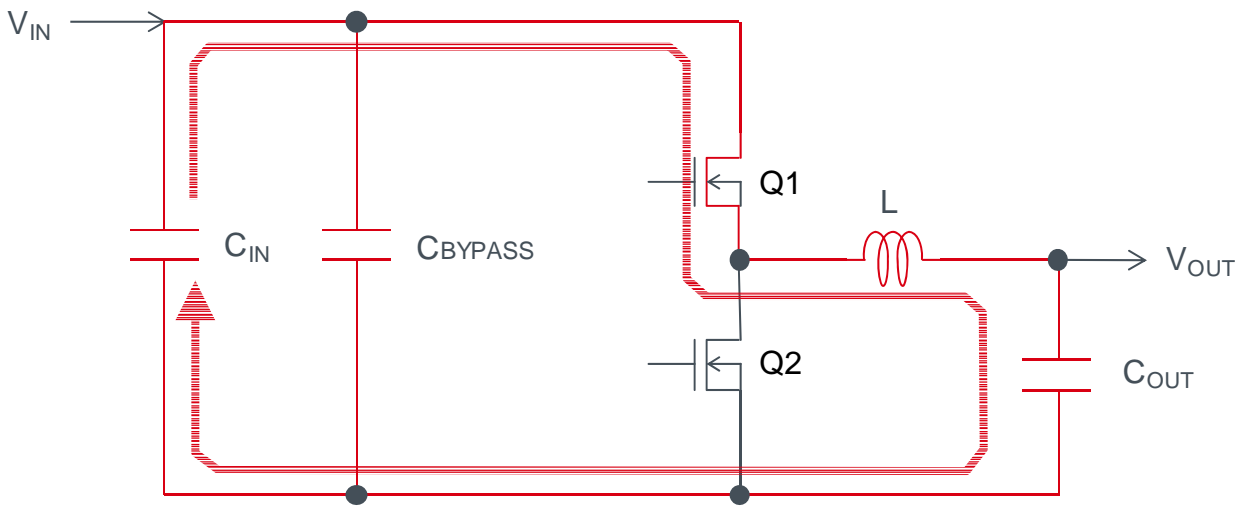


Figure 5. スイッチング素子 Q1 がオン時の電流経路

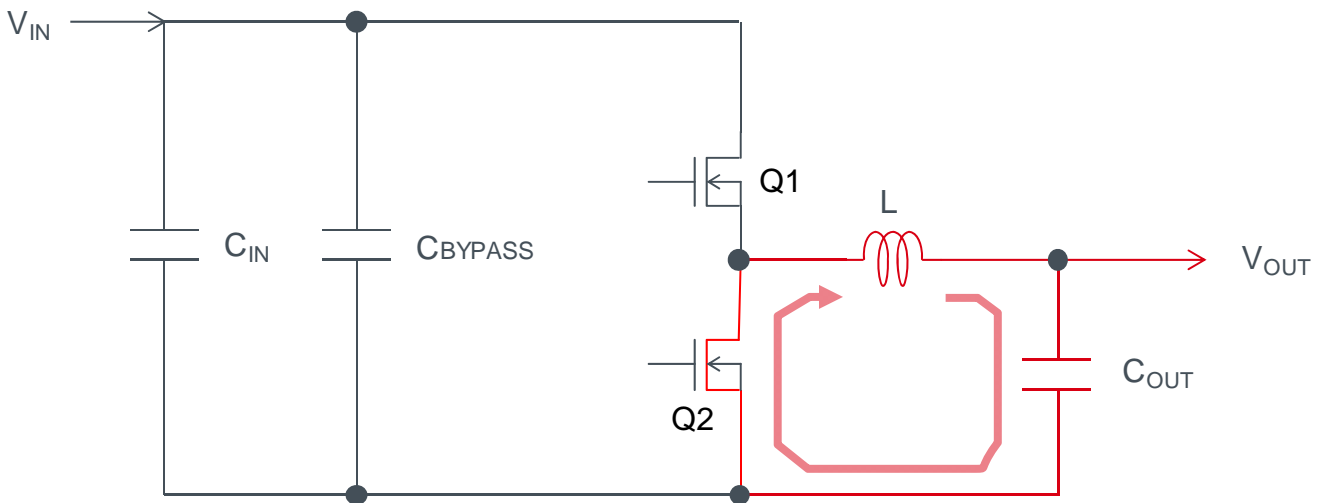


Figure 6. スイッチング素子 Q1 がオフ時の電流経路

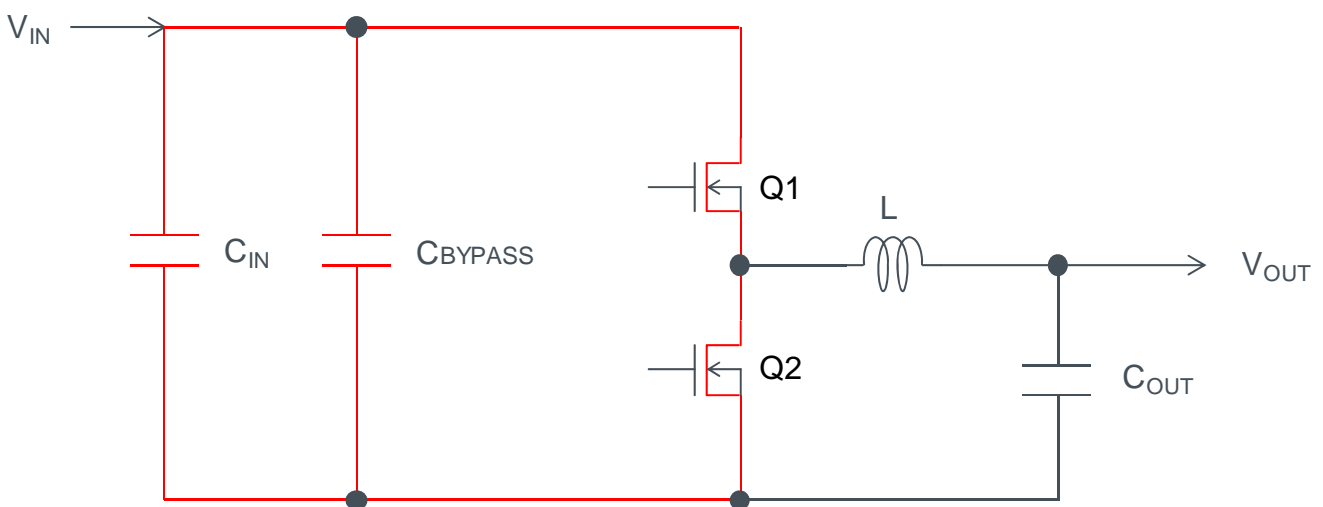


Figure 7. 電流の差分、レイアウト上での重要箇所

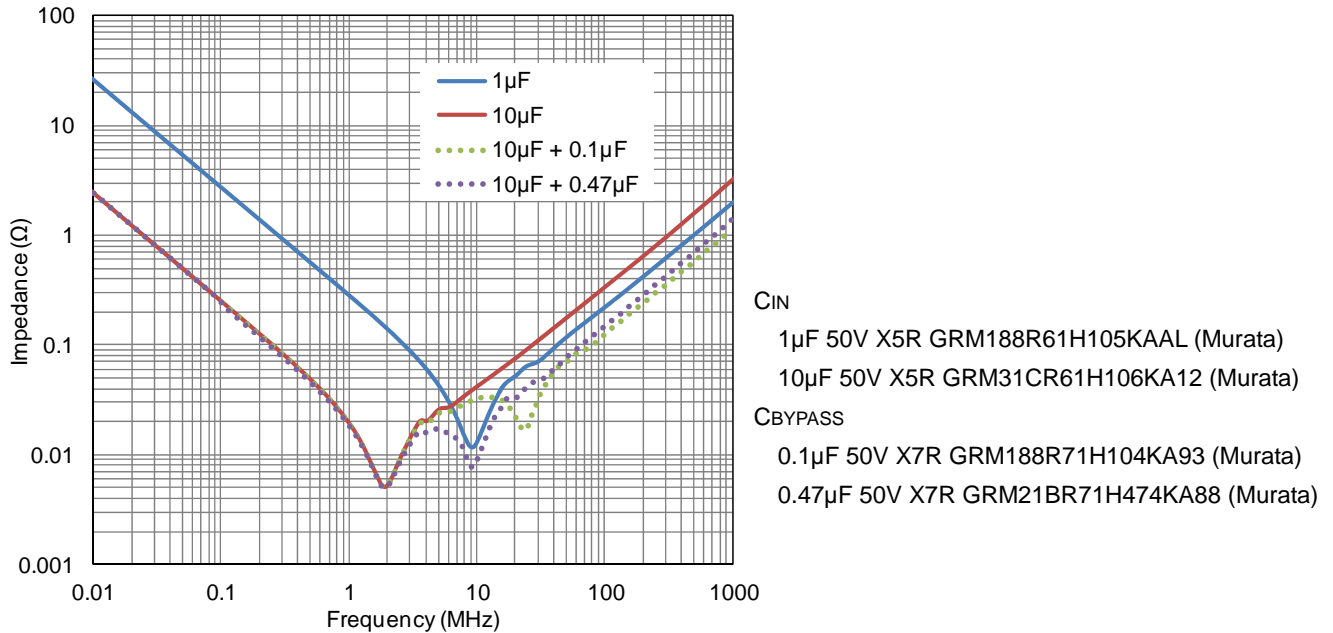


Figure 8. セラミックコンデンサの周波数特性

3.10.2 パワーラインの推奨レイアウト

Figure 9 に望ましいパワーラインの推奨レイアウトを示します。

- ① C_{BYPASS}とMOSFET間のループが最短になるよう入力コンデンサを可能な限り直近に配置する
MOSFETとC_{BYPASS}は同じ面の直近に配置します。MOSFETとC_{BYPASS}までの距離が長いと、配線インダクタンスにより誘起されたスパイクノイズがグラウンドへ重畳され、出力コンデンサを介して出力に伝達してしまいます。この時の数百MHzの高周波電流がEMIノイズとして表れるため、MOSFETは最短かつ幅広い配線を使用して、C_{BYPASS}に直接接続する必要があります。ビアを介して裏面へ配置すると、ビアインダクタンスの影響によりノイズが悪化しますので絶対にビアを介さないでください。
- ② C_{in}とC_{out}のグラウンドは1cm以上離す
降圧コンバータの場合、C_{BYPASS}をMOSFETの直近に配置しても、C_{IN}のグラウンドに数百MHzの高周波電流が重畳しているため、C_{IN}のグラウンドとC_Oのグラウンドが直近にある場合、出力コンデンサを介して出力側に伝達してしまいます。高周波帯域のため、1cm~2cm以上グラウンドの距離を離せば寄生インダクタンスにより高周波ノイズがグラウンド間を伝達しなくなります。1cm~2cm以上離して配置することを推奨します。
- ③ スイッチングノードの銅箔パターンを広く取りすぎない
スイッチングノード部分は電圧が急峻に変動し、ノイズを発生させる箇所のため、銅箔面積を広く取りすぎた場合、放射ノイズが多くなる可能性があります。銅箔の面積を必要以上にとらないようFETとコイルは直近に配置し、表面銅箔のみで配線します。
- ④ 出力コンデンサはコイルの直近に配置する
コイルと出力コンデンサを離れた場合、コイルとコンデンサ間の配線がコイルとなりスイッチング電流経路が長くなるため、放射ノイズが多くなる可能性があります。

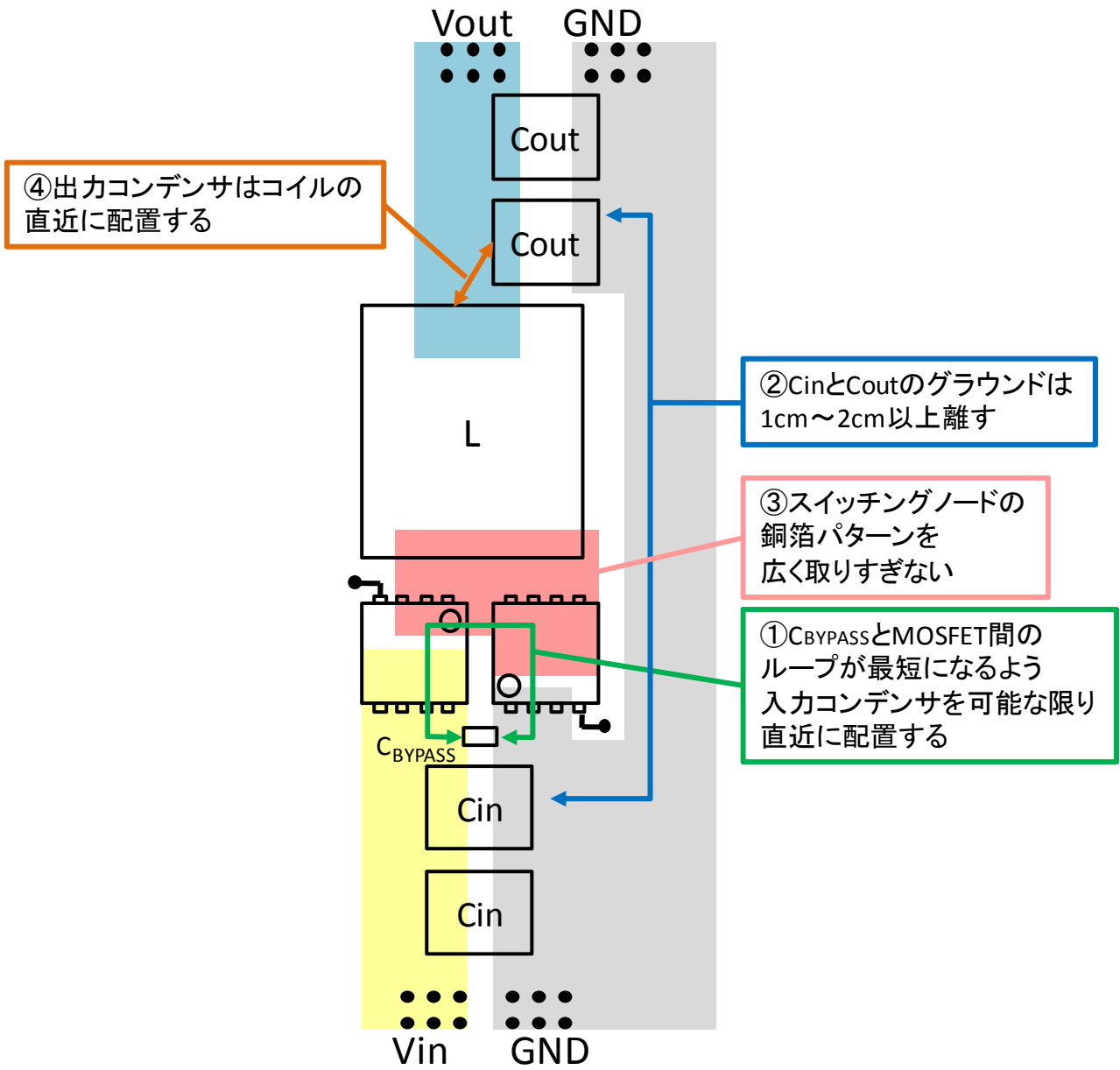


Figure 9. パワーラインの推奨レイアウト

3.10.3 帰還信号のトレース

●PCB レイアウト手順

PCB レイアウト手順は大まかに以下のようになります。

1. 帰還信号などのインピーダンスが高いラインやセンスグラウンドは、インダクタや MOSFET、ゲート信号ラインなどのノイズ源から離し配線する。
2. IC のグラウンドはパワーグラウンドとセンスグラウンドに分離する。
3. 帰還信号とセンスグラウンドの接続先は出力コンデンサの両端の 1 点で接続する。
4. センスグラウンドはアンテナにならないよう不用意に面積を広くしない

●ノイズ発生箇所の対処方法

スイッチングノードやゲート信号ラインなど、電圧、電流が急激に変動する箇所や、コイル周辺には放射ノイズや磁界が発生しているため、直近や直下にインピーダンスが高いラインを配線すると、ノイズがハイ・インピーダンスラインに重畳し、誤動作を引き起こす可能性があります。

配置の際にはノイズ発生箇所に対し配線が重ならないよう距離をとることや、グラウンドでシールドするなどの対策をすることにより、ノイズによる誤動作を防ぎます。

●グラウンドの配置

IC の周辺部品のグラウンドはセンスグラウンドとし、パワーラインから電流が流れ込まないように配線します。このセンスグラウンドは基準のグラウンドとして考え、出力コンデンサの直近のグラウンドと 1 点で接続します。

センスグラウンドはインピーダンスが高いラインであり、周囲のノイズの影響を強く受けるため、適切なレイアウトになるよう注意する必要があります。銅箔の面積を必要以上にとらないようにし、ループアンテナにならないよう配線します。

●帰還信号の配線

帰還信号を入力する IC のフィードバック端子は通常インピーダンスが高く設計されており、特にノイズの影響を受けやすいため、できるだけ短い配線で出力コンデンサの両端から帰還します。このとき帰還信号とセンスグラウンドは平行かつ近接させた方がノイズ耐性は強くなります。

3.10.4 帰還信号の推奨レイアウト

Figure 10 に望ましい IC 周辺 PCB の接続方法を示します。

- ① IC はノイズ発生箇所から 10mm 以上距離を置くように配置する。
IC はインピーダンスが高い端子が多くあり、ノイズによって誤動作を引き起こしやすいため、ノイズに近い場所から距離をとります。
通常はコイルと FET の周辺に強い放射ノイズや磁界が発生しているため、できるだけ距離をとるなどの対応をすることでノイズの影響が少なくなり、正常に動作します。
実装面積の制約で難しい場合には干渉を最小限にするため、内層の GND をノイズ発生箇所と配線箇所の間に置き、ノイズをシールドする方法もありますが、完全にシールドができる訳ではないため、距離を取ることをお勧めします。
- ② 帰還信号とセンスグラウンドの接続先は出力コンデンサの両端に接続する。
センスグラウンドは IC にとって基準グラウンドの役割があるため、接続箇所を基準に出力電圧をモニタします。
パワーラインのグラウンドには負荷電流が流れていますので配線抵抗分の電圧降下が発生し、接続箇所によっては出力電圧にこの電圧降下が加算されます。グラウンドの接続箇所は場所によってスパイクノイズが発生していますので、電圧が安定している出力コンデンサの直近に接続する必要があります。
帰還信号の接続箇所はリップル電圧の位相差をキャンセルするため、グラウンドへ接続させたコンデンサの反対側の直近に接続します。
- ③ 帰還信号とセンスグラウンドはできるだけ並行かつ近接して配線する
帰還信号とセンスグラウンドは並行かつ近接することにより、ノイズの侵入に対して同相除去の効果が期待できます。
- ④ センスグラウンドは必要以上に面積を広くしない。
面積を広くした場合には外乱ノイズを受ける面積が増えるため、周囲からのノイズ耐性が悪くなります。

⑤ センスグラウンドはループ(円)にならないよう注意する。

ループになるようグラウンドを配線した場合にはループの大きさに応じた周波数帯域のノイズが誘導されますので、一筆書きで描くように配線を行ってください。

⑥ ゲート駆動信号に帰還信号やセンスグラウンドの配線が平行や交差しないように注意する。

FETを駆動させるゲート信号は電圧変動が多く、ノイズ発生箇所になりますので、帰還信号やセンスグラウンドのは並行や交差しないように注意してください。

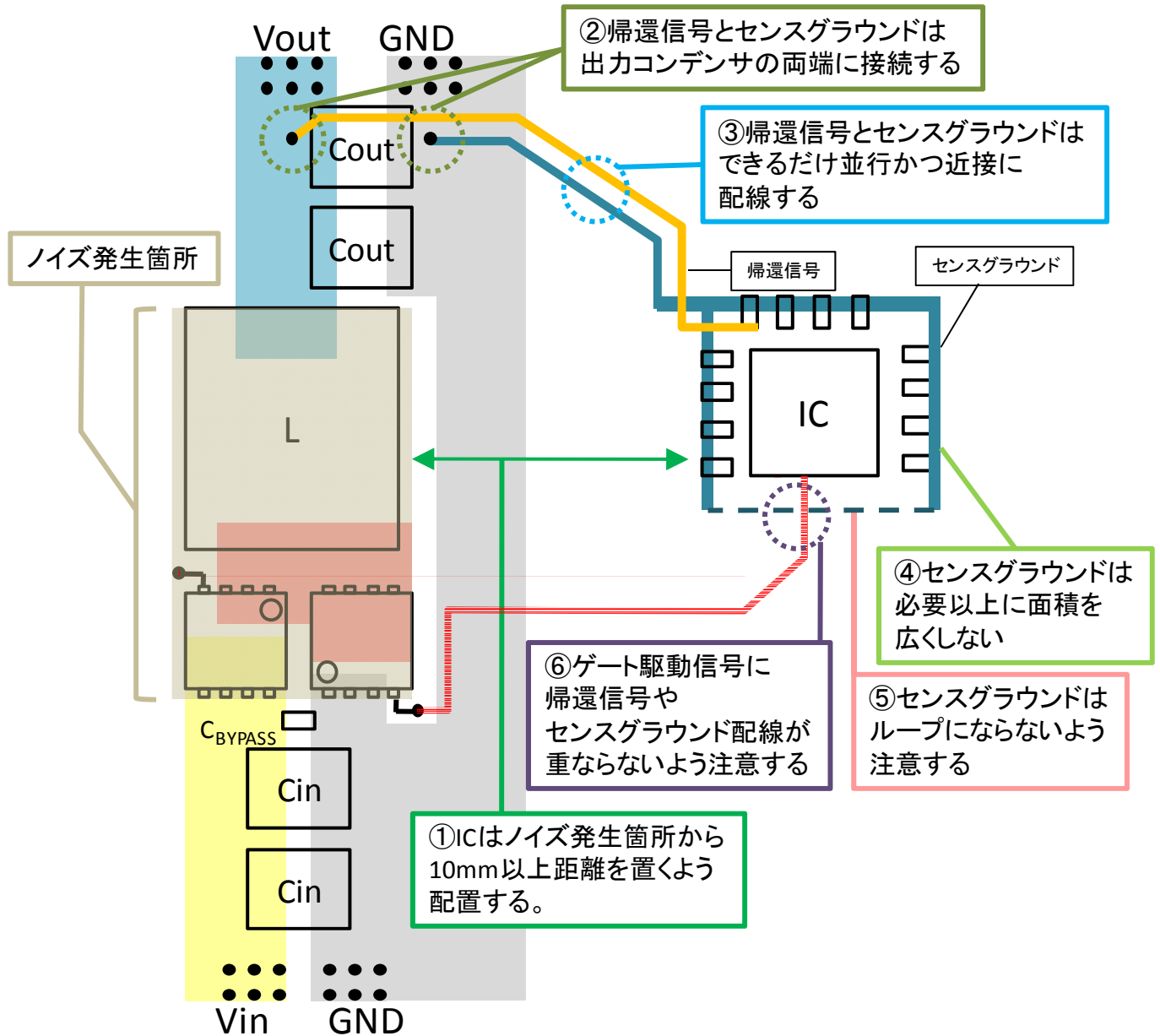


Figure 10. 帰還信号の推奨レイアウト

4 同期整流 2ch 降圧 DC/DC コントローラ IC BD95602MUV

4.1 概要

BD95602MUV は、入力電圧範囲 5.5~28V から低出力電圧 1.0V~5.5V を大電流出力で実現できる 2ch スイッチングレギュレータコントローラです。外付けのスイッチングトランジスタに N-MOSFET を使用することで高効率同期整流スイッチングレギュレータを実現できます。H³Reg™ (High speed, High efficiency, High performance) というローム独自の制御モードを採用することで、業界最速の過渡応答特性を実現できます。また、軽負荷時の効率を改善するために SLLM(Simple Light Load Mode)を採用し、広範囲な負荷に対して高効率を実現できます。2ch LDO(5V/3.3V (total 100mA))、ソフトスタート機能、周波数可変機能、タイマラッチ付短絡保護回路機能、過電圧保護機能、パワーグッド機能を内蔵しています。

4.2 特長

- 2ch H³Reg™ DC/DC コンバータコントローラ内蔵
- 軽負荷モード(SLLM)、静音軽負荷モード(QLLM)、PWM 連続モード選択可能
- 過熱、低入力、過電流、過電圧、0.75ms タイマラッチ付短絡保護回路内蔵
- ソフトスタート機能により起動時の突入電流を軽減
- スイッチング周波数設定可能 (f=150kHz~500kHz)
- パワーグッド回路内蔵
- 2ch リニアレギュレータ内蔵 5V/3.3V (total 100mA)
- 基準電圧(0.7V)回路内蔵
- BOOT 用ダイオード内蔵
- 出力ディスチャージ機能内蔵
- VQFN032V5050 パッケージ 5.0mm × 5.0mm × 1.0mm

4.3 主な特性

- 入力電圧範囲: 5.5V~28V
- 出力電圧範囲: 1.0V~5.5V
- スイッチング周波数: 150kHz~500kHz
- スタンバイ電流: 12μA (Typ.)
- 動作温度範囲: -20°C~+85°C

4.4 端子配置図

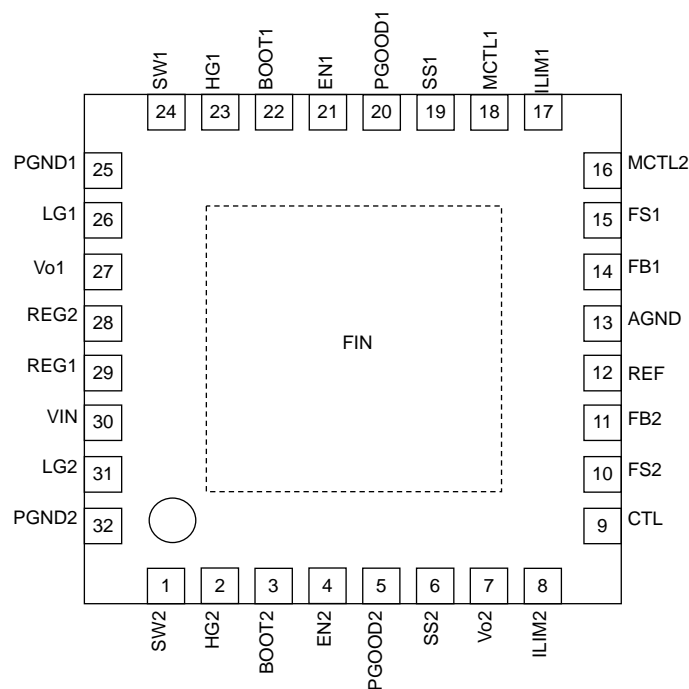


Figure 11. BD95602MUV 端子配置図

Pin No.	端子名	端子説明																	
1 24	SW2 SW1	ハイサイド FET ゲートドライバ用接地端子です。対グラウンド耐圧は 30V です。スイッチング波形は VIN~GND まで振幅します。																	
2 23	HG2 HG1	ハイサイド FET ゲートドライバ用端子です。BOOT-SW 間でスイッチング動作します。出力段のオン抵抗は、ハイ時 3Ω/ロー時 2Ω で、ハイサイド FET のゲートをハイスピードで駆動します。																	
3 22	BOOT2 BOOT1	ハイサイド FET ゲートドライバ用電源端子です。対グラウンド耐圧は 35V、対 SW 耐圧は 7V です。スイッチング波形は、BOOT 動作により(VIN+REG1)~REG1 まで振幅します。																	
4 21	EN2 EN1	端子電圧が 2.3V 以上でハイレベルとなり、スイッチング動作が開始します。0.8V 以下でローレベルとなりスイッチング動作が停止します。回路電流は 12μA 以下になります。この端子は 1MΩ の抵抗で AGND へ、プルダウンされています。																	
5 20	PGOOD2 PGOOD1	FB 端子電圧がリファレンス電圧の 15%以下になるとローレベルを出力します。出力形式はオープンドレインになっているので、プルアップ抵抗を接続してください。																	
6 19	SS2 SS1	ソフトスタート時間設定端子です。端子電圧はスタンバイ時ローレベルになり、イネーブルオン時に IC 内部の定電流と SS-グラウンド間に接続されたコンデンサにより立ち上がり時間が決定します。SS 端子電圧がリファレンス電圧(0.7V)に達するまでの間、出力電圧を SS 端子に同期して単調増加します。																	
7 27	VO2 VO1	出力電圧ディスチャージと周波数設定用出力電圧フィードバック端子です。																	
8 17	ILIM2 ILIM1	コイル電流制限設定端子です。グラウンド間に接続する抵抗で設定します。																	
9	CTL	端子電圧を 2.3V 以上にすると、リニアレギュレータ REG1 および REG2 を出力します。端子電圧を 0.8V 以下にするとリニアレギュレータ出力は停止します。また EN 端子がハイレベルであっても、CTL 端子がローレベルであればスイッチングレギュレータは動作しません。この端子は 1MΩ の抵抗で VIN 端子にプルアップされています。																	
10 15	FS2 FS1	スイッチング周波数設定端子です。グラウンド間に抵抗を接続してください。周波数範囲は 150kHz~500kHz で設定可能です。																	
11 14	FB2 FB1	出力電圧フィードバック端子です。リファレンス電圧と FB 端子電圧が同じになるよう IC が制御します。																	
12	REF	出力電圧設定端子です。リファレンス電圧と FB 端子電圧が同じになるよう IC が制御します。																	
13	AGND	制御回路のグラウンド端子です。FIN と同電位です。																	
16 18	MCTL2 MCTL1	動作モード設定端子です。0.8V 以下でローレベル、2.3V 以上でハイレベルになります。この端子は 300kΩ の抵抗で AGND へプルダウンされています。 <table border="1" style="margin-left: auto; margin-right: auto;"> <thead> <tr> <th colspan="2">入力</th> <th rowspan="2">制御モード</th> </tr> <tr> <th>MCTL1</th> <th>MCTL2</th> </tr> </thead> <tbody> <tr> <td>Low</td> <td>Low</td> <td>SLLM</td> </tr> <tr> <td>Low</td> <td>High</td> <td>QLLM</td> </tr> <tr> <td>High</td> <td>Low</td> <td>連続 PWM モード</td> </tr> <tr> <td>High</td> <td>High</td> <td>連続 PWM モード</td> </tr> </tbody> </table>	入力		制御モード	MCTL1	MCTL2	Low	Low	SLLM	Low	High	QLLM	High	Low	連続 PWM モード	High	High	連続 PWM モード
入力		制御モード																	
MCTL1	MCTL2																		
Low	Low	SLLM																	
Low	High	QLLM																	
High	Low	連続 PWM モード																	
High	High	連続 PWM モード																	
25 32	PGND1 PGND2	ローサイド FET ドライブ用のグラウンド端子です。																	
26 31	LG1 LG2	ローサイド FET ゲートドライバ用端子です。VDD-PGND 間でスイッチング動作します。出力段のオン抵抗は、ハイ時 2Ω/ロー時 0.5Ω で、ローサイド FET のゲートをハイスピードで駆動します。																	
28	REG2	3.3V100mA リニアレギュレータ出力端子です。B 特以上の 10μF コンデンサを端子の近くで接地してください。																	
29	REG1	5V100mA リニアレギュレータ出力端子です。B 特以上の 10μF コンデンサを端子の近くで接地してください。																	
30	VIN	H ³ Reg™ 制御回路およびリニアレギュレータの電源端子です。入力電圧をモニタし必要なオンタイムを決定します。そのためこの端子電圧が変動すると IC の動作が不安定になります。電源ラインが変動する場合は CR フィルタを挿入してください。																	
裏面	FIN	裏面放熱 PAD です。グラウンドへ接続してください。																	

4.5 ブロック図

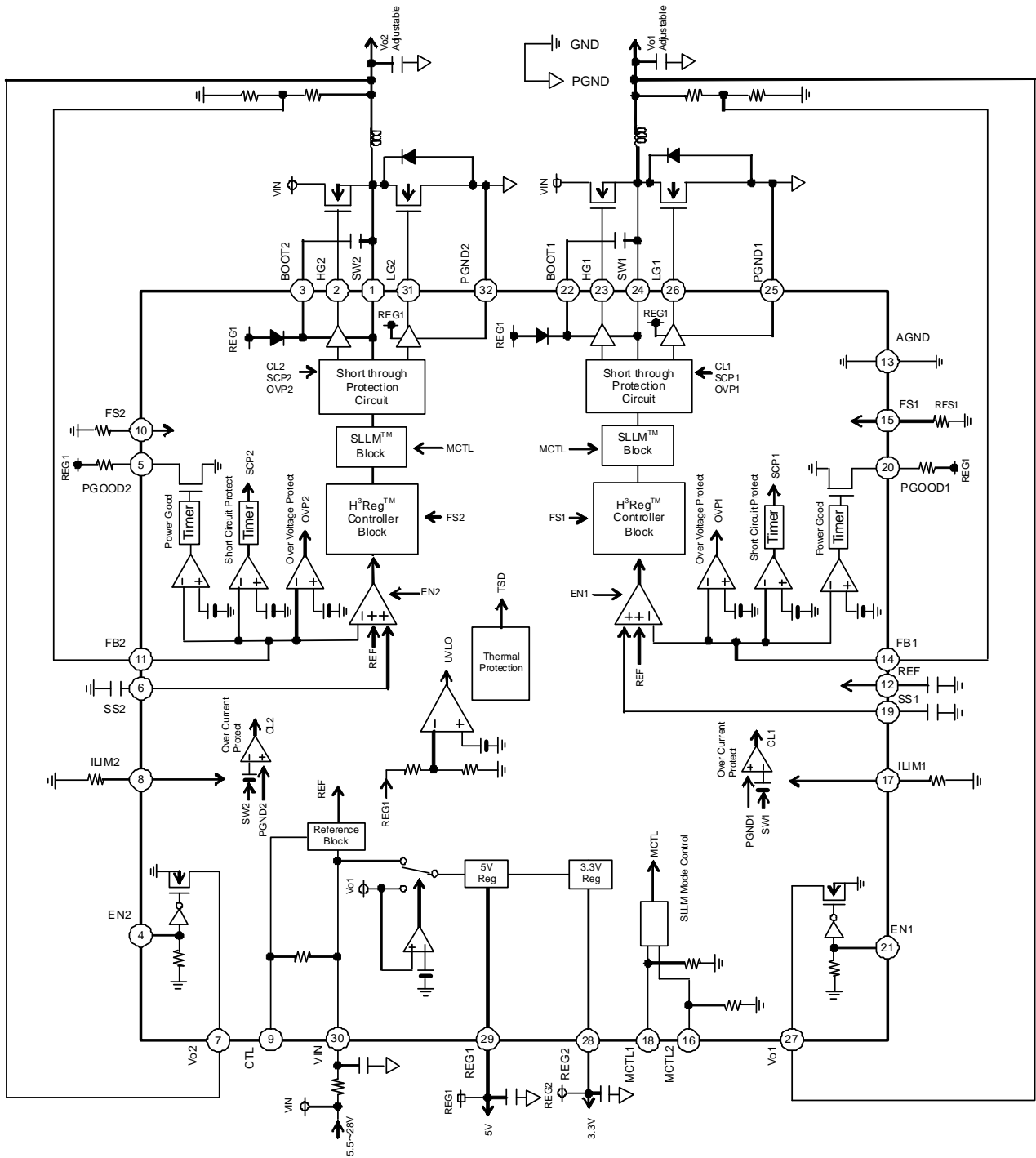


Figure 12. BD95602MUV ブロック図

4.6 絶対最大定格

項目	記号	定格	単位
端子電圧	VIN, CTL, SW1, SW2	30 ^{*1*2}	V
	EN1, EN2, PGOOD1, PGOOD2 Vo1, Vo2, MCTL1, MCTL2	6 ^{*1*2}	V
	FS1, FS2, FB1, FB2, ILIM1, ILIM2, SS1, SS2, LG1, LG2, REF, REG2	REG1+0.3 ^{*1}	V
	BOOT1, BOOT2	35 ^{*1*2}	V
	BOOT1-SW1, BOOT2-SW2, HG1-SW1, HG2-SW2	7 ^{*1*2}	V
	HG1	BOOT1+0.3 ^{*1*2}	V
	HG2	BOOT2+0.3 ^{*1*2}	V
	PGND1, PGND2	AGND±0.3 ^{*1*2}	V
許容損失1	Pd1	0.38 ^{*3}	W
許容損失2	Pd2	0.88 ^{*4}	W
許容損失3	Pd3	3.26 ^{*5}	W
許容損失4	Pd4	4.56 ^{*6}	W
動作温度範囲	Topr	-20~+85	°C
保存温度範囲	Tstg	-55~+150	°C
接合部温度	Tjmax	+150	°C

*1 Pdを超えないこと。

*2 サージ、逆起電圧等の瞬時的な電圧印加、もしくは Duty 比が 10%を下回る連続パルス印加に耐えうる最大定格。

*3 Ta≥25°Cの場合 (放熱板なし) 3.0mW/°Cで軽減。

*4 Ta≥25°Cの場合 (74.2mm×74.2mm×1.6mm 1層ガラエポ基盤実装、表層放熱銅箔:20.2mm²)7.0mW/°Cで軽減。

*5 Ta≥25°Cの場合 (74.2mm×74.2mm×1.6mm 4層ガラエポ基盤実装、表裏層放熱銅箔:20.2mm²、2,3層放熱銅箔:5505mm²)26.1mW/°Cで軽減。

*6 Ta≥25°Cの場合 (74.2mm×74.2mm×1.6mm 4層ガラエポ基盤実装、全層放熱銅箔:5505mm²) 36.5mW/°Cで軽減。

4.7 推奨動作範囲

項目	記号	最小	最大	単位
端子電圧	VIN	5.5	28	V
	CTL	-0.3	28	V
	EN1, EN2, MCTL1, MCTL2	-0.3	5.5	V
	BOOT1, BOOT2	4.5	33	V
	SW1, SW2	-0.3	28	V
	BOOT1-SW1, BOOT2-SW2, HG1-SW1, HG2-SW2	-0.3	5.5	V
	Vo1, Vo2, PGOOD1, PGOOD2	-0.3	5.5	V
MIN ON時間	TONmin	-	150	nsec

4.8 基本アプリケーション回路

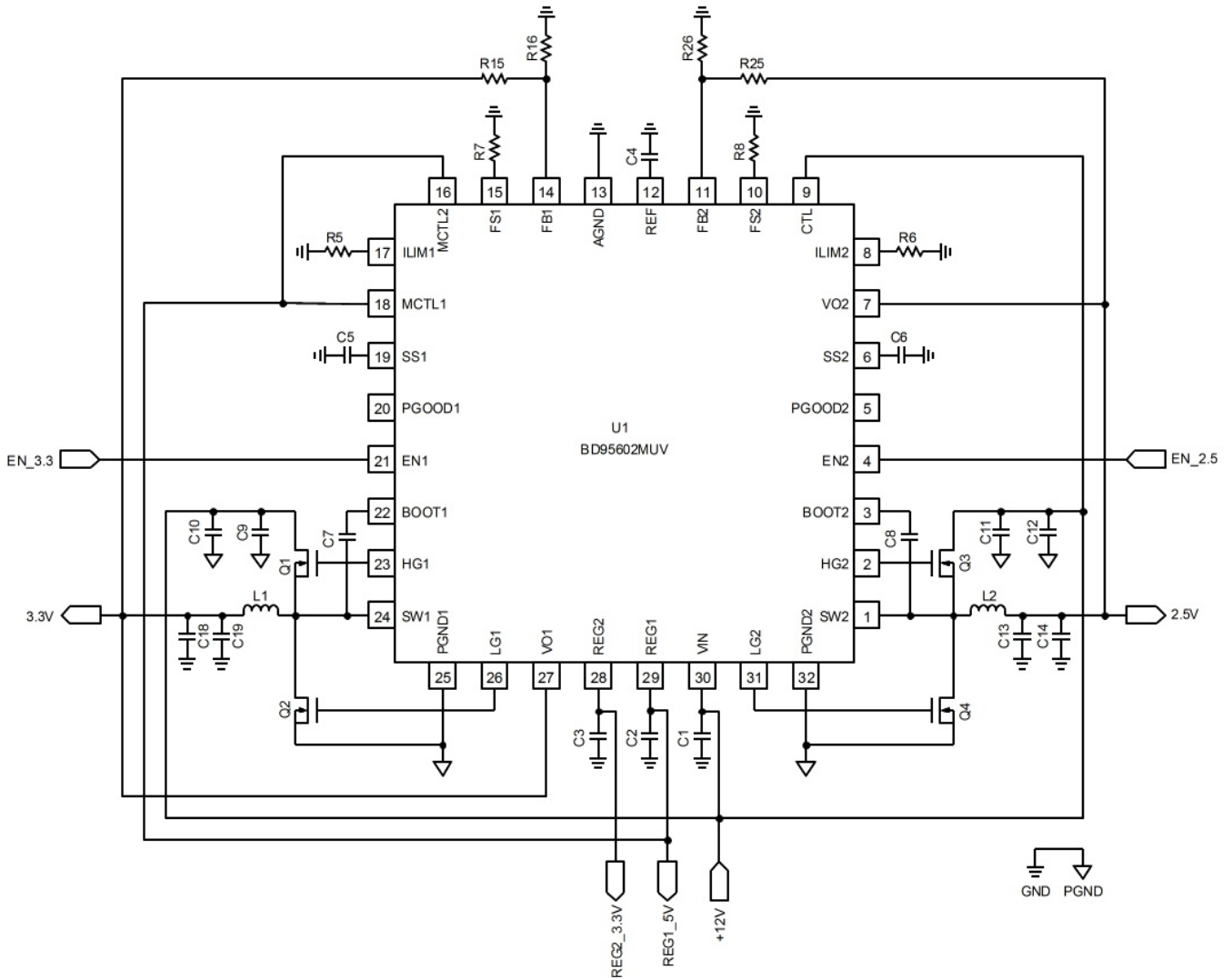


Figure 13. BD95602MUV 基本アプリケーション回路

4.9 部品表

Reference Designator	Type	Value	Description	Manufacturer Part Number	Manufacturer	Configuration (mm)
C1, C9, C10, C11, C12	Ceramic Capacitor	10 μ F	35V, X5R, \pm 10%	GRM32ER6YA106KA12	MURATA	3225
C2, C3	Ceramic Capacitor	10 μ F	16V, X5R, \pm 10%	GRM21BR61C106ME15	MURATA	2012
C4, C5, C6	Ceramic Capacitor	0.1 μ F	16V, X5R, \pm 10%	GRM155R61C104KA88	MURATA	1005
C7, C8	Ceramic Capacitor	0.47 μ F	10V, X5R, \pm 10%	GRM188R61A474KA61	MURATA	1608
C18, C19, C28, C29	POSCAP	330 μ F	6.3V, \pm 20%, ESR 18m Ω max	6TPE330MIL	SANYO	7343
L1, L2	Inductor	1 μ H	\pm 20%, 10A(L=-30%), DCR=6.38m Ω max	GLMC1R003A	ALPS	6565
Q1, Q3	MOSFET	-	N-ch, Vdss 30V, Id 15A, Ron 6.2m Ω	RQ3E150GN	ROHM	3333
Q2, Q4	MOSFET	-	N-ch, Vdss 30V, Id 18A, Ron 4.3m Ω	RQ3E180GN	ROHM	3333
R5, R6	Resistor	62k Ω	1/16W, 50V, 5%	MCR01MZPJ623	ROHM	1005
R7, R8	Resistor	51k Ω	1/16W, 50V, 5%	MCR01MZPJ513	ROHM	1005
R15	Resistor	16k Ω	1/16W, 50V, 0.5%	MCR01MZPD1602	ROHM	1005
R16	Resistor	4.3k Ω	1/16W, 50V, 0.5%	MCR01MZPD4301	ROHM	1005
R25	Resistor	12k Ω	1/16W, 50V, 0.5%	MCR01MZPD1202	ROHM	1005
R26	Resistor	4.7k Ω	1/16W, 50V, 0.5%	MCR01MZPD4701	ROHM	1005
U1	IC	-	Buck DC/DC Controller	BD95602MUV	ROHM	VQFN032V5050

Table 3. BD95602MUV 部品表

4.10 FPGA 電源システム回路図

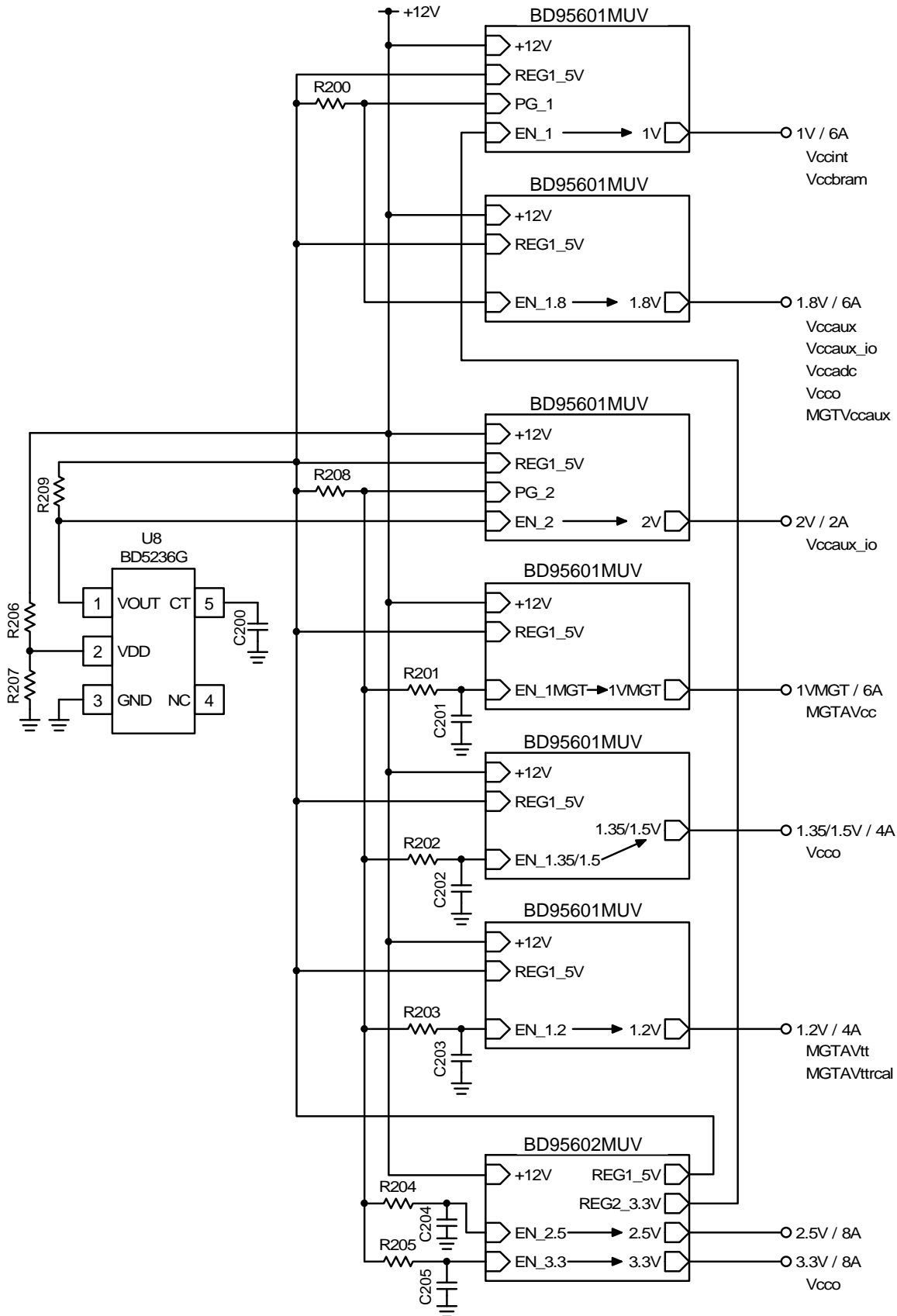


Figure 14.FPGA 電源システム回路例

4.11 部品表

Reference Designator	Type	Value	Description	Manufacturer Part Number	Manufacturer	Configuration (mm)
C200	Ceramic Capacitor	4700pF	50V, B, ±10%	GRM188B11H472KA01	MURATA	1005
C201	Ceramic Capacitor	N/A	-	-	-	-
C202	Ceramic Capacitor	N/A	-	-	-	-
C203	Ceramic Capacitor	N/A	-	-	-	-
C204	Ceramic Capacitor	N/A	-	-	-	-
C205	Ceramic Capacitor	N/A	-	-	-	-
R200,R209	Resistor	130kΩ	1/16W, 50V, 0.5%	MCR01MZPJ134	ROHM	1005
R201,R202, R203,R204, R205	Resistor	1kΩ	1/16W, 50V, 5%	MCR01MZPJ102	ROHM	1005
R206	Resistor	10kΩ	1/16W, 50V, 5%	MCR01MZPJ103	ROHM	1005
R207	Resistor	8.2Ω	1/16W, 50V, 5%	MCR01MZPJ822	ROHM	1005
R208	Resistor	51Ω	1/16W, 50V, 5%	MCR01MZPJ513	ROHM	1005
U8	IC	-	Voltage detector with adjustable delay time	BD5236G	ROHM	SSOP5

Table 4. FPGA 電源システム部品表

ご 注 意

- 1) 本資料の記載内容は改良などのため予告なく変更することがあります。
- 2) 本資料に記載されている内容は製品のご紹介資料です。ご使用に際しては、別途最新の仕様書を必ずご請求のうえ、ご確認ください。
- 3) ロームは常に品質・信頼性の向上に取り組んでおりますが、半導体製品は種々の要因で故障・誤作動する可能性があります。
万が一、本製品が故障・誤作動した場合であっても、その影響により人身事故、火災損害等が起こらないようご使用機器でのディレーティング、冗長設計、延焼防止、バックアップ、フェイルセーフ等の安全確保をお願いします。定格を超えたご使用や使用上の注意書が守られていない場合、いかなる責任もロームは負うものではありません。
- 4) 本資料に記載されております応用回路例やその定数などの情報につきましては、本製品の標準的な動作や使い方を説明するものです。
したがって、量産設計をされる場合には、外部諸条件を考慮していただきますようお願いいたします。
- 5) 本資料に記載されております技術情報は、製品の代表的動作および応用回路例などを示したものであり、ロームまたは他社の知的財産権その他のあらゆる権利について明示的にも黙示的にも、その実施または利用を許諾するものではありません。上記技術情報の使用に起因して紛争が発生した場合、ロームはその責任を負うものではありません。
- 6) 本製品は、一般的な電子機器（AV機器、OA機器、通信機器、家電製品、アミューズメント機器など）および本資料に明示した用途への使用を意図しています。
- 7) 本資料に掲載されております製品は、耐放射線設計はなされておられません。
- 8) 本製品を下記のような特に高い信頼性が要求される機器等に使用される際には、ロームへ必ずご連絡の上、承諾を得てください。
・輸送機器（車載、船舶、鉄道など）、幹線用通信機器、交通信号機器、防災・防犯装置、安全確保のための装置、医療機器、サーバー、太陽電池、送電システム
- 9) 本製品を極めて高い信頼性を要求される下記のような機器等には、使用しないでください。
・航空宇宙機器、原子力制御機器、海底中継機器
- 10) 本資料の記載に従わないために生じたいかなる事故、損害もロームはその責任を負うものではありません。
- 11) 本資料に記載されております情報は、正確を期すため慎重に作成したのですが、万が一、当該情報の誤り・誤植に起因する損害がお客様に生じた場合においても、ロームはその責任を負うものではありません。
- 12) 本製品のご使用に際しては、RoHS 指令など適用される環境関連法令を遵守の上でご使用ください。
お客様がかかる法令を順守しないことにより生じた損害に関して、ロームは一切の責任を負いません。
本製品の RoHS 適合性などの詳細につきましては、セールス・オフィスまでお問合せください。
- 13) 本製品および本資料に記載の技術を輸出又は国外へ提供する際には、「外国為替及び外国貿易法」、「米国輸出管理規則」など適用される輸出関連法令を遵守し、それらの定めにしたがって必要な手続を行ってください。
- 14) 本資料の一部または全部をロームの許可なく、転載・複写することを堅くお断りします。



ローム製品のご検討ありがとうございます。
より詳しい資料やカタログなどご用意しておりますので、お問合せください。

ROHM Customer Support System

<http://www.rohm.co.jp/contact/>