

参考資料

無線 LAN モジュール

詳細端子表

Ver. 1.0.1J

目次

1. BP3580 詳細端子表	3
2. BP3591 詳細端子表	5
3. BP3599 詳細端子表	7
4. BP3595 詳細端子表	9
5. 免責事項	11
6. 改版履歴	11

1. BP3580 詳細端子表

表 1-1 : BP3580 端子表

No.	端子名	状態	機能	I/O	
				通常時	Reset 後
1	GND		接地		
2	SDDATA3	PU 付シュミット入出力 (8mA)	SD DATA3	I/O	I
3	SDCLK	PD 付シュミット入力	SD CLOCK	I	I
4	SDCMD	PD 付シュミット入出力 (8mA)	SD CMD 信号	I/O	I
5	GND		接地	-	-
6	USB_DP	ダイレクトアウト	USB データプラス	AI/O	AI
7	USB_DM	ダイレクトアウト	USB データマイナス	AI/O	AI
8	GND		接地	-	-
9	SDDATA2	PD 付シュミット入出力 (8mA)	SD DATA2	I/O	I
10	SDDATA1	PD 付シュミット入出力 (8mA)	SD DATA1 UART-RTS 兼用	I/O	I
11	SDDATA0	PD 付シュミット入出力 (8mA)	SD DATA0 UART-CTS 兼用	I/O	I
12	GND		接地	-	-
13	GND		接地	-	-
14	VCC		電源 3.3V	I	-
15	VCC		電源 3.3V	I	-
16	V12		バイパスコンデンサ用端子	-	-
17	TRSTB	PU 付シュミット入力	JTAG テストリセット	I	I
18	TDO	シュミット入出力(2mA)	JTAG テストデータ出力	O	O
19	TDI	PU 付シュミット入力	JTAG テストデータ入力	I	I
20	TCK	PU 付シュミット入力	JTAG テストクロック	I	I
21	TMS	PU 付シュミット入力	JTAG テストモード	I	I
22	PRST	PU 付シュミット入力	Power ON Reset	I	I
23	HRST	PU 付シュミット入力	HOST Manual Reset	I	I
24	GND		接地	-	-

No.	端子名	状態	機能	I/O	
				通常時	Reset 後
25	GND		接地	-	-
26	GPIO8/32k	PD 付シュミット入出力	GPIO8/32.768kHz クック 入力兼用	I/O	I
27	GPIO6	PD 付シュミット入出力 (4mA)	GPIO6	I/O	I
28	GPIO2	PD 付シュミット入出力 (4mA)	GPIO2	I/O	I
29	V28		バイパスコンデンサ用端子	-	-
30	M_ANA	ダイレクトアウト(3Ω)	ANALOG Monitor	AI/O	AI/O
31	GPIO1	PD 付シュミット入出力 (4mA)	GPIO1	I/O	I
32	GPIO0	PD 付シュミット入出力 (4mA)	GPIO0	I/O	I
33	GND		接地	-	-
34	GND		接地	-	-
35	ANT		RF 入出力 (50Ω)	AI/O	AI/O
36	GND		接地	-	-
37	GND		接地	-	-
38	FLASH_SEL	PD 付シュミット入出力 (2mA)	フラッシュメモリ領域選択 [0]:region1, [1]:region2	I/O	I
39	FLASH_TXD	シュミット入出力(4mA)	フラッシュメモリ送信データ	I/O	O
40	FLASH_CLK	シュミット入出力(4mA)	フラッシュメモリクロック	O	O
41	FLASH_CSB	シュミット入出力(4mA)	フラッシュメモリ選択	O	O
42	FLASH_RXD	PD 付シュミット入力	フラッシュメモリ受信データ	I	I
43	HOST_SEL	PD 付シュミット入出力 (2mA)	ホスト I/F 選択 [0]:USB, [1]:SDIO	I/O	I
44	BOOT_SEL0	PD 付シュミット入出力 (2mA)	BOOT_SEL [1:0] [00]:USB I/F	I/O	I
45	BOOT_SEL1	PD 付シュミット入出力 (2mA)	[01]:SDIO I/F [10]:FLASH BOOT [11]:UART I/F	I/O	I
46	UART_TXD	シュミット入出力(4mA)	UART 送信データ	O	O
47	UART_RXD	PU 付シュミット入力	UART 受信データ	I	I
48	GND		接地	-	-

NOTE)

- ・“PU”は Pull Up を示します。“PU 付”は Pull Up 抵抗付きを示します。
- ・“PD”は Pull Down を示します。“PD 付”は Pull Down 抵抗付きを示します。
- ・『状態』に記載の電流値（例:2mA）はその端子のドライブ能力を示します。
- ・各ドライブ能力は設計保証値です。ドライブ能力に対して十分なマージンを持って設計して下さい。
- ・PU/PD 抵抗値 [Max.110kΩ / Typ.41.2kΩ / Min.27.5kΩ]（参考値）
- ・Reset 後は PRST 直後（電源投入直後も含む）を示します。
- ・Reset 中（PRST Low アサート中）は Reset 後と同様の I/O となります。

2. BP3591 詳細端子表

表 2-1 : BP3591 端子表

No.	端子名	状態	機能	I/O	
				通常時	Reset 後
1	SDDATA1	PD 付シュミット入出力(8mA)	SD DATA1 UART-RTS 兼用	I/O	I
2	SDDATA0	PD 付シュミット入出力(8mA)	SD DATA0 UART-CTS 兼用	I/O	I
3	GND		接地	-	-
4	GND		接地	-	-
5	USB_DM	ダイレクトアウト	USB データマイナス	AI/O	AI
6	USB_DP	ダイレクトアウト	USB データプラス	AI/O	AI
7	SDCLK	PD 付シュミット入力	SD CLOCK	I	I
8	VCC		電源 3.3V	-	-
9	NC		未使用端子 (OPEN)	-	-
10	SDCMD	PD 付シュミット入出力(8mA)	SD CMD 信号	I/O	I
11	SDDATA3	PU 付シュミット入出力(8mA)	SD DATA3	I/O	I
12	SDDATA2	PD 付シュミット入出力(8mA)	SD DATA2	I/O	I
13	UART_RXD	PU 付シュミット入力	UART 受信データ	I	I
14	UART_TXD	シュミット入出力(4mA)	UART 送信データ	O	O
15	BOOT_SEL1	PD 付シュミット入出力(2mA)	BOOT_SEL [1:0]	I/O	I
16	BOOT_SEL0	PD 付シュミット入出力(2mA)	[00]:USB I/F [01]:SDIO I/F [10]:FLASH BOOT [11]:UART I/F	I/O	I
17	HOST_SEL	PD 付シュミット入出力(2mA)	ホスト I/F 選択、[0]:USB, [1]:SDIO	I/O	I
18	FLASH_RXD	PD 付シュミット入力	フラッシュメモリ受信データ	I	I
19	FLASH_CSB	シュミット入出力(4mA)	フラッシュメモリ選択	O	O
20	FLASH_CLK	シュミット入出力(4mA)	フラッシュメモリクロック	O	O
21	FLASH_TXD	シュミット入出力(4mA)	フラッシュメモリ送信データ	I/O	O
22	FLASH_SEL	PD 付シュミット入出力(2mA)	フラッシュメモリ領域選択 [0]:region1, [1]:region2	I/O	I
23	GPIO0	PD 付シュミット入出力(4mA)	GPIO0	I/O	I
24	GPIO1	PD 付シュミット入出力(4mA)	GPIO1	I/O	I
25	M_ANA	ダイレクトアウト(3Ω)	ANALOG Monitor	AI/O	AI/O
26	GPIO2	PD 付シュミット入出力(4mA)	GPIO2	I/O	I
27	GPIO6	PD 付シュミット入出力(4mA)	GPIO6	I/O	I
28	HRST	PU 付シュミット入力	HOST Manual Reset	I	I
29	PRST	PU 付シュミット入力	Power ON Reset	I	I
30	TMS	PU 付シュミット入力	JTAG テストモード	I	I
31	TCK	PU 付シュミット入力	JTAG テストクロック	I	I
32	TDI	PU 付シュミット入力	JTAG テストデータ入力	I	I
33	TDO	シュミット入出力(2mA)	JTAG テストデータ出力	O	O
34	TRSTB	PU 付シュミット入力	JTAG テストリセット	I	I

NOTE)

- ・“PU”は Pull Up を示します。“PU 付”は Pull Up 抵抗付きを示します。
- ・“PD”は Pull Down を示します。“PD 付”は Pull Down 抵抗付きを示します。
- ・『状態』に記載の電流値（例:2mA）はその端子のドライブ能力を示します。
- ・各ドライブ能力は設計保証値です。ドライブ能力に対して十分なマージンを持って設計して下さい。
- ・PU/PD 抵抗値 [Max.110k Ω / Typ.41.2k Ω / Min.27.5k Ω]（参考値）
- ・Reset 後は PRST 直後（電源投入直後も含む）を示します。
- ・Reset 中（PRST Low アサート中）は Reset 後と同様の I/O となります。

3. BP3599 詳細端子表

表 3-1 : BP3599 端子表

No.	端子	状態	機能	IO	
				通常時	Reset 後
1	SDDATA1	PD 付シュミット入出力(8mA)	SD DATA1 UART-RTS 兼用	I/O	I
2	SDDATA0	PD 付シュミット入出力(8mA)	SD DATA0 UART-CTS 兼用	I/O	I
3	GND		接地	-	-
4	GND		接地	-	-
5	USB_DM	ダイレクトアウト	USB データマイナス	AI/O	AI
6	USB_DP	ダイレクトアウト	USB データプラス	AI/O	AI
7	SDCLK	PD 付シュミット入力	SD CLOCK	I	I
8	VCC		電源 3.3V	-	-
9	NC		未使用端子 (OPEN)	-	-
10	SDCMD	PD 付シュミット入出力(8mA)	SD CMD 信号	I/O	I
11	SDDATA3	PU 付シュミット入出力(8mA)	SD DATA3	I/O	I
12	SDDATA2	PD 付シュミット入出力(8mA)	SD DATA2	I/O	I
13	UART_RXD	PU 付シュミット入力	UART 受信データ	I	I
14	UART_TXD	シュミット入出力(4mA)	UART 送信データ	O	O
15	BOOT_SEL1	PD 付シュミット入出力(2mA)	BOOT_SEL [1:0]	I/O	I
16	BOOT_SEL0	PD 付シュミット入出力(2mA)	[00]:USB I/F [01]:SDIO I/F [10]:FLASH BOOT [11]:UART I/F	I/O	I
17	HOST_SEL	PD 付シュミット入出力(2mA)	ホスト I/F 選択、[0]:USB, [1]:SDIO	I/O	I
18	NC		未使用端子 (OPEN)	-	-
19	NC		未使用端子 (OPEN)	-	-
20	NC		未使用端子 (OPEN)	-	-
21	NC		未使用端子 (OPEN)	-	-
22	FLASH_SEL	PD 付シュミット入出力(2mA)	フラッシュメモリ領域選択 [0]:region1, [1]:region2	I/O	I
23	GPIO0	PD 付シュミット入出力(4mA)	GPIO0	I/O	I
24	GPIO1	PD 付シュミット入出力(4mA)	GPIO1	I/O	I
25	M_ANA	ダイレクトアウト(3Ω)	ANALOG Monitor	AI/O	AI/O
26	GPIO2	PD 付シュミット入出力(4mA)	GPIO2	I/O	I
27	GPIO6	PD 付シュミット入出力(4mA)	GPIO6	I/O	I
28	HRST	PU 付シュミット入力	HOST Manual Reset	I	I
29	PRST	PU 付シュミット入力	Power ON Reset	I	I
30	TMS	PU 付シュミット入力	JTAG テストモード	I	I
31	TCK	PU 付シュミット入力	JTAG テストクロック	I	I
32	TDI	PU 付シュミット入力	JTAG テストデータ入力	I	I
33	TDO	シュミット入出力(2mA)	JTAG テストデータ出力	O	O
34	TRSTB	PU 付シュミット入力	JTAG テストリセット	I	I

NOTE)

- ・“PU”は Pull Up を示します。“PU 付”は Pull Up 抵抗付きを示します。
- ・“PD”は Pull Down を示します。“PD 付”は Pull Down 抵抗付きを示します。
- ・『状態』に記載の電流値（例:2mA）はその端子のドライブ能力を示します。
- ・各ドライブ能力は設計保証値です。ドライブ能力に対して十分なマージンを持って設計して下さい。
- ・PU/PD 抵抗値 [Max.110k Ω / Typ.41.2k Ω / Min.27.5k Ω]（参考値）
- ・Reset 後は PRST 直後（電源投入直後も含む）を示します。
- ・Reset 中（PRST Low アサート中）は Reset 後と同様の I/O となります。

4. BP3595 詳細端子表

表 4-1 : BP3595 端子表

No.	端子	状態	機能	IO	
				通常時	Reset 後
1	BOOT_SEL0	PD 付シュミット入出力(2mA)	BOOT_SEL [1:0] [00]:USB I/F [01]:SDIO I/F [10]:FLASH BOOT [11]:UART I/F	I/O	I
2	GPIO8/32K	PD 付シュミット入出力	GPIO8/32.768kHz クック入力兼用	I/O	I
3	GPIO6	PD 付シュミット入出力(4mA)	GPIO6	I/O	I
4	GPIO0	PD 付シュミット入出力(4mA)	GPIO0	I/O	I
5	V28_STBY		V28 LDO STANBY 端子	I	I
6	GPIO2	PD 付シュミット入出力(4mA)	GPIO2	I/O	I
7	GPIO1	PD 付シュミット入出力(4mA)	GPIO1	I/O	I
8	V12_STBY		V12 LDO STANBY 端子	I	I
9	UART_TXD	シュミット入出力(4mA)	UART 送信データ	O	O
10	UART_RXD	PU 付シュミット入力	UART 受信データ	I	I
11	FLASH_TXD	シュミット入出力(4mA)	フラッシュメモリ送信データ	I/O	O
12	FLASH_CLK	シュミット入出力(4mA)	フラッシュメモリクロック	O	O
13	FLASH_CSB	シュミット入出力(4mA)	フラッシュメモリ選択	O	O
14	FLASH_RXD	PD 付シュミット入力	フラッシュメモリ受信データ	I	I
15	PRST	PU 付シュミット入力	Power ON Reset	I	I
16	GND		接地	-	-
17	USB_DM	ダイレクトアウト	USB データマイナス	AI/O	AI
18	USB_DP	ダイレクトアウト	USB データプラス	AI/O	AI
19	GND		接地	-	-
20	SDDATA2	PD 付シュミット入出力(8mA)	SD DATA2	I/O	I
21	SDDATA3	PU 付シュミット入出力(8mA)	SD DATA3	I/O	I
22	SDCMD	PD 付シュミット入出力(8mA)	SD CMD 信号	I/O	I
23	VCC		電源 3.3V	-	-
24	VCC		電源 3.3V	-	-
25	SDCLK	PD 付シュミット入力	SD CLOCK	I	I
26	SDDATA0	PD 付シュミット入出力(8mA)	SD DATA0 UART-CTS 兼用	I/O	I
27	SDDATA1	PD 付シュミット入出力(8mA)	SD DATA1 UART-RTS 兼用	I/O	I
28	HOST_SEL	PD 付シュミット入出力(2mA)	ホスト I/F 選択 [0]:USB, [1]:SDIO	I/O	I
29	FLASH_SEL	PD 付シュミット入出力(2mA)	フラッシュメモリ領域選択 [0]:region1, [1]:region2	I/O	I
30	BOOT_SEL1	PD 付シュミット入出力(2mA)	BOOT_SEL0 参照	I/O	I

NOTE)

- ・“PU”は Pull Up を示します。“PU 付”は Pull Up 抵抗付きを示します。
- ・“PD”は Pull Down を示します。“PD 付”は Pull Down 抵抗付きを示します。
- ・『状態』に記載の電流値（例:2mA）はその端子のドライブ能力を示します。
- ・各ドライブ能力は設計保証値です。ドライブ能力に対して十分なマージンを持って設計して下さい。
- ・PU/PD 抵抗値 [Max.110k Ω / Typ.41.2k Ω / Min.27.5k Ω]（参考値）
- ・Reset 後は PRST 直後（電源投入直後も含む）を示します。
- ・Reset 中（PRST Low アサート中）は Reset 後と同様の I/O となります。

5. 免責事項

1. 本ドキュメントに記載されている内容は本ドキュメント発行時点のものであり、予告なく変更することがあります。
2. 本ドキュメントに記載されている情報は、正確を期すために慎重に作成したのですが、誤りがないことを保障するものではありません。万一、本ドキュメントに記載されている情報の誤りに起因する損害がお客様に生じた場合におきましても、当社は、一切その責任を負いません。
3. 本ドキュメントに記載された技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は一切その責任を負いません。当社は本ドキュメントに基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 本ドキュメントの全部または一部を当社の事前承諾を得ずに転載または複製することはご遠慮ください。

6. 改版履歴

Ver.	日付	内容
1.0.0 版	2017/8/28	WEB 公開 初版
1.0.1J	2020/4/17	書式変更

ご 注 意

- 1) 本資料の記載内容は改良などのため予告なく変更することがあります。
- 2) 本資料に記載されている内容は製品のご紹介資料です。ご使用に際しては、別途最新の仕様書を必ずご請求のうえ、ご確認ください。
- 3) ロームは常に品質・信頼性の向上に取り組んでおりますが、半導体製品は種々の要因で故障・誤作動する可能性があります。
万が一、本製品が故障・誤作動した場合であっても、その影響により人身事故、火災損害等が起こらないようご使用機器でのディレーティング、冗長設計、延焼防止、バックアップ、フェイルセーフ等の安全確保をお願いします。定格を超えたご使用や使用上の注意書が守られていない場合、いかなる責任もロームは負うものではありません。
- 4) 本資料に記載されております応用回路例やその定数などの情報につきましては、本製品の標準的な動作や使い方を説明するものです。
したがって、量産設計をされる場合には、外部諸条件を考慮していただきますようお願いいたします。
- 5) 本資料に記載されております技術情報は、製品の代表的動作および応用回路例などを示したものであり、ロームまたは他社の知的財産権その他のあらゆる権利について明示的にも黙示的にも、その実施または利用を許諾するものではありません。上記技術情報の使用に起因して紛争が発生した場合、ロームはその責任を負うものではありません。
- 6) 本資料に掲載されております製品は、耐放射線設計はなされていません。
- 7) 本製品を下記のような特に高い信頼性が要求される機器等に使用される際には、ロームへ必ずご連絡の上、承諾を得てください。
・輸送機器（車載、船舶、鉄道など）、幹線用通信機器、交通信号機器、防災・防犯装置、安全確保のための装置、医療機器、サーバー、太陽電池、送電システム
- 8) 本製品を極めて高い信頼性を要求される下記のような機器等には、使用しないでください。
・航空宇宙機器、原子力制御機器、海底中継機器
- 9) 本資料の記載に従わないために生じたいかなる事故、損害もロームはその責任を負うものではありません。
- 10) 本資料に記載されております情報は、正確を期すため慎重に作成したものです。万が一、当該情報の誤り・誤植に起因する損害がお客様に生じた場合においても、ロームはその責任を負うものではありません。
- 11) 本製品のご使用に際しては、RoHS 指令など適用される環境関連法令を遵守の上ご使用ください。
お客様がかかる法令を順守しないことにより生じた損害に関して、ロームは一切の責任を負いません。
本製品の RoHS 適合性などの詳細につきましては、セールス・オフィスまでお問合せください。
- 12) 本製品および本資料に記載の技術を輸出又は国外へ提供する際には、「外国為替及び外国貿易法」、「米国輸出管理規則」など適用される輸出関連法令を遵守し、それらの定めにしたがって必要な手続を行ってください。
- 13) 本資料の一部または全部をロームの許可なく、転載・複写することを堅くお断りします。



ローム製品のご検討ありがとうございます。
より詳しい資料やカタログなどご用意しておりますので、お問合せください。

ROHM Customer Support System

<http://www.rohm.co.jp/contact/>