

**半導体レーザーダイオード
アプリケーション ノート
Rev.001**

目次

1、レーザーダイオード使用上の注意 ……【全ラインアップ対象】

- 1-1. 絶対最大定格について
- 1-2. 放熱について
- 1-3. 静電気やその他サージによる破壊からの保護について
- 1-4. はんだ付けについて
- 1-5. 接着剤の使用について
- 1-6. パッケージの取扱いについて（ガラス付き品の場合 / オープンパッケージ品の場合）
- 1-7. 安全性について

2、レーザーダイオード サージ破壊予防対策について ……【全ラインアップ対象】

- 2-1. サージ破壊予防対策例
- 2-2. ノイズ、サージ電圧対策
- 2-3. ノイズの種類
- 2-4. ノイズ除去対策
- 2-5. サージ破壊事例と対策

3、レーザーダイオード駆動回路設計方法とSpiceモデル ……【高出カパルスレーザー対象】※

（※形名 RLD90QZW*シリーズ）

- 3-1. ロームのパルスレーザーラインアップと特長
- 3-2. LiDARとToF方式
- 3-3. レーザーダイオード駆動回路設計方法

- 3-4. 評価ボード（共振型回路）
- 3-5. 評価ボード（矩形波型回路）
- 3-6. シミュレーションモデルとデモ回路
- 3-7. 参考資料

1、レーザーダイオード 使用上の注意

1-1.絶対最大定格について

レーザーダイオードは過大な電流が流れると、大きな光出力が発生し、発光部の端面が損傷を受けて破壊が起こります。この光損傷は瞬時の過電流でも起こるため、一瞬たりとも越えてはならない絶対最大値を規定しています。特に、駆動電源印加時と静電気による過電流については注意をお願いします。

絶対最大定格内での使用を保証いたしておりますが、絶対最大定格の値はケース温度 25℃で規定された値です。レーザーダイオードは温度が高くなるに従い最大光出力や許容損失が低下し、動作範囲が小さくなります。また、最大定格内での使用においても高温で使用する場合は、低温の場合よりも寿命が短くなります。これゆえ、放熱、使用光出力に対して余裕をもった設計をして下さい。

1-2.放熱について

レーザーダイオードは一般の半導体同様に長時間通電に従いジャンクション部で発熱が起こり、素子温度が上昇します。放熱が十分でないと、ケース温度が上昇して光出力が減少するため、定められた光出力を維持するためにはより多くの電流を流さなければなりません。順電流の上昇はケース温度のさらなる上昇を引き起こし、さらに順電流の上昇という悪循環が生じます。

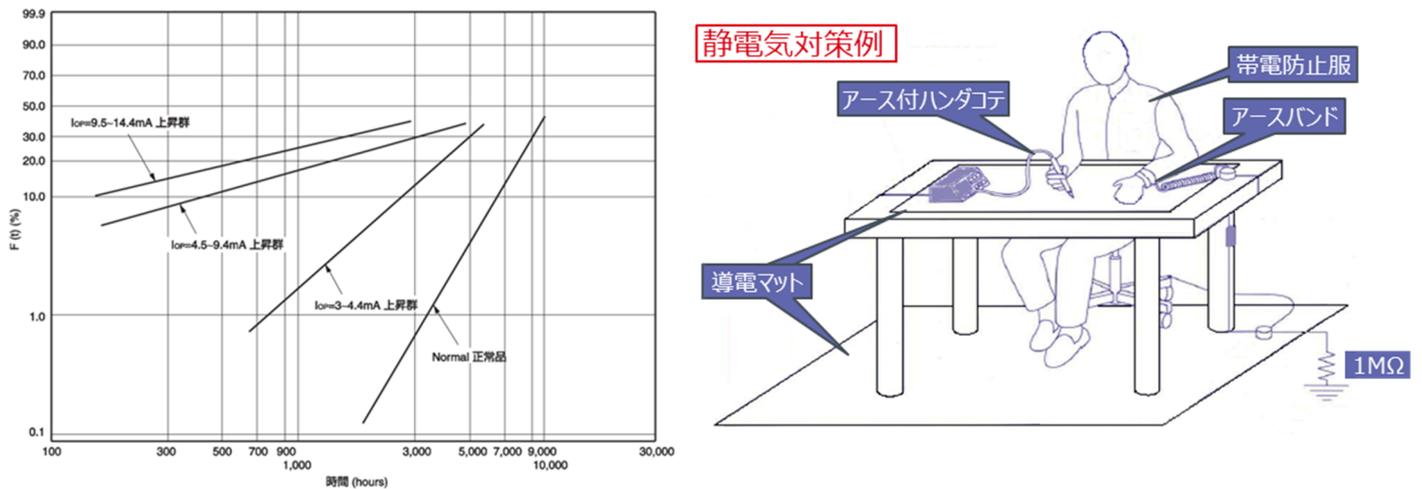
そのためレーザーダイオードのステムにアルミなどの放熱板（30x30x3mm 以上のもの）を密着させて使用してください。

1-3.静電気やその他サージによる破壊からの保護について

レーザーダイオードは静電気、サージにより劣化や破壊を起こし、信頼性が低下します。（図 1）

そこで以下のことに注意して下さい。

- a. 機器および回路はアースを施し(アースラインからノイズが入らない様確認してください)、各電源入力部にノイズフィルタ、ノイズカットトランスなどのサージ静電気対策を行って下さい。
- b. 作業をする時は、静電気対策のされた作業服、帽子、靴を着用して下さい。特に作業中は、必ずアースバンドを使用して、高抵抗 1MΩを介して人体をアースして下さい。
- c. 運搬、保管のケースは帯電防止処理の施されたものを使用して下さい。
- d. 電源を ON/OFF する時に過大なスパイク状のサージ電流が流れると、レーザーがダメージを受け劣化の原因となりますので十分にご注意下さい。
- e. 高周波サージが発生する機器の近くでは、誘導サージによりレーザーが劣化、破壊することがあります。したがって蛍光灯グローランプの様なものの近くでは使用を避けて下さい。



(図 1) ESD 印加装置にて故意に Iop を増加させたものを群に分けて通電した例

1-4. はんだ付けについて

レーザーのリードにはんだ付けする際は、はんだごてをアースするとともに、作業条件として 350℃以下、3 秒以内、リード付け根より 2 mm 以上離してはんだ付けて下さい。また、リード先端部はメッキが薄くなっていることがあるため、ハンダ付けしないで下さい。

- 高温下で急激に接着強度が低下するダイボシ材を使用していますので、パッケージ全体の温度上昇には十分注意が必要です。そのため、リフロー等の全体加熱方式は推奨していません。
- リード端子を 1 本ずつ部分加熱することを推奨します。(複数リード同時加熱は避けて下さい。)
- リード部分加熱のみであっても熱伝導によってパッケージが高温になるため、放熱板等によってパッケージの放熱を取っていただいた上ではんだ付けを推奨します。
- リードからの熱伝導を抑制するため、GND リードを最初にはんだ付けすることを推奨します。

1-5. 接着剤の使用について

接着剤の使用においては、その揮発成分の影響について、十分確認の上ご使用いただく様お願いいたします。

1-6. パッケージの取り扱いについて

高所から落としたり、過度な圧力をパッケージに加えたりしないで下さい。リードを曲げるフォーミング加工によってガラス封止部を破損したり、パッケージ内のリードに応力を加えることでワイヤーを切断したりすることがないように、十分留意してください。

ガラス窓付き品の場合

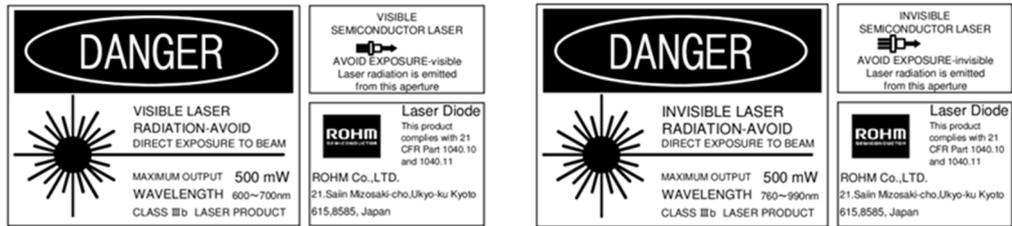
レーザーのガラス部には絶対に触れないで下さい。ガラス窓部にキズ、汚れがあるとレーザーの光学特性が変化します。

オープンパッケージ品の場合

外部環境によって特性や信頼性が低下する可能性があります。トナーや人的異物、煙草の煙を含む異物、イオンによる腐食、接着剤やフラックスの揮発成分による影響、結露、光ピンセット効果などについて充分に対策していただきますようお願い致します。また、レーザーチップ発光部を含むキャップ内の構成部品に触れる事がないように注意してください。

1-7.安全性について

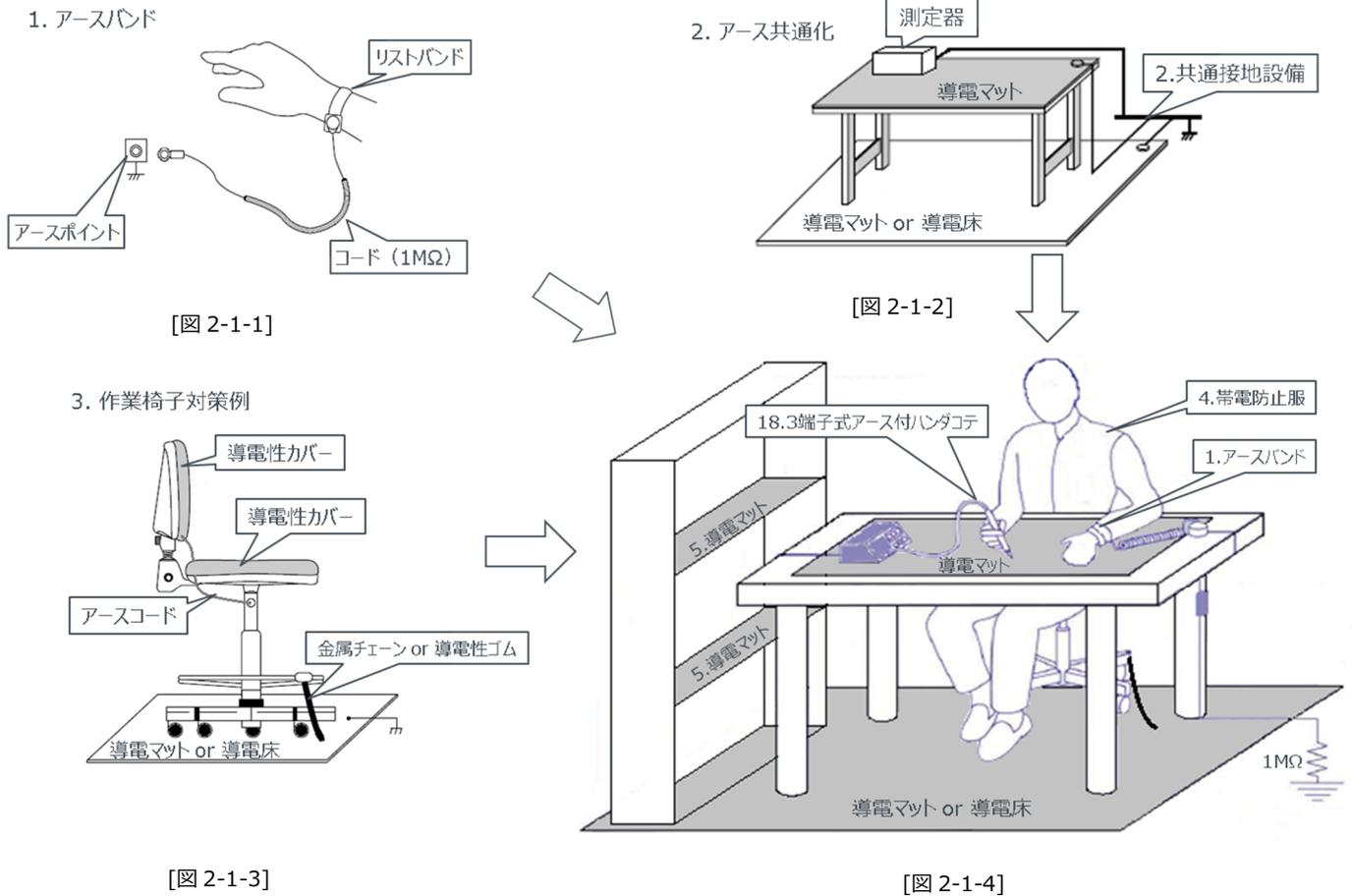
レーザーダイオードの出射光を直接またはレンズを通して見ることは非常に危険です。光軸調整を行う時はTVカメラなどを用いて行って下さい。半導体レーザーのパッケージには下図のような警告ラベルが表示されています。



2、レーザーダイオード サージ破壊予防対策について

2-1.サージ破壊予防対策例

項目	No.	内容	例
環境	1	各自がきちんとアースを取る。	1MΩの抵抗を介してアースバンドを装着する。
	2	作業台、検査装置、設置台のアースは共通にする。	シールドルーム使用時もアースは共通とする。
	3	作業椅子は帯電処理を行いアースを取る。	帯電処理カバーで覆い、アースチェーンを取り付ける。
	4	作業服は導電服を着用する。	
	5	製品棚は導電マットを設置する。	
	6	工程内で使用するトレイは導電性の材料を使用する。	抵抗値 (10 ⁶ ~10 ⁹ Ω/□)
	7	帯電する環境下ではイオンブローを行うか、弱いイオン雰囲気内で作業を行う。	
	8	室内雰囲気湿度管理	RH 50±10% を目標とする。
装置	9	個々の測定電源へはノイズフィルタを通して配線する。	
	10	装置に触れるベルトは帯電しない様に除電装置をつける。	
	11	製品吸着パッド等はアースを取る。	
	12	電源に接続するルーフでチャタリングが起きないようにする。	
	13	電源にリップルが無いものを使用する。	
作業	14	電気的特性を測定する時、規定電圧を印加した状態で電源をON/OFFしない。	電源は必ずボリューム抵抗を落としてOFFし、ONした後規定電圧まで上げる。
	15	LD組立・調整作業時、同一室内（同一ライン、電灯）の電源ON/OFFを行わない。	
	16	電源電圧を制御するボリューム抵抗は電圧が最下点になる様に初期調整して使用する。（ボリューム抵抗は中間値に設定されている場合が多い。）	
治具 その他	17	手袋・指サック等は導電性のものを使用する。	
	18	使用するハンダコテの先はアースに接続する。	3端子式のハンダコテを使用する。
	19	イオンブローを使用する場合は、除電効果を確認する。	
	20	ボリューム抵抗にガリがないものを使用する。	ボリューム抵抗の定期的交換の実施。

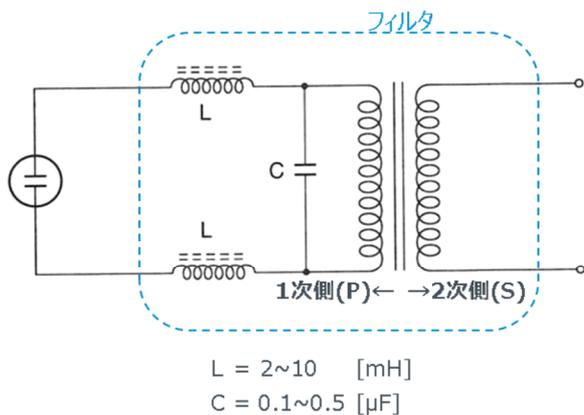


2-2. ノイズ、サージ電圧対策

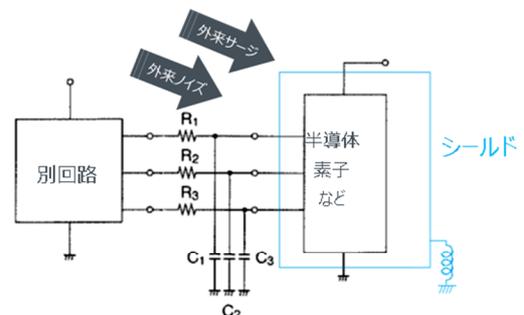
一般的に電子機器の設計において、商用電源の変動として 10%程度の増減を見込んで設計されています。しかし、周辺でサージ電圧の発生する機械装置などが使用されていると、電源電圧の変動に起因する故障や誤動作が生じる事があります。これは電源ラインに重畳されたサージによるもので、雷などの発生の際にもインパルス状態のサージが誘起されます。これらに対して AC ライン側に [図 2-2-1] の様なフィルタを挿入する事により軽減できます。

AC ラインからサージや静電気が間接的に入らなくても、回路基板内の半導体素子を含む部品に直接印加される恐れのある場合はシールドをする必要があります。また、シールドに対する対地インピーダンスは低い事が重要です。[図 2-2-2]

直接静電気やサージパルスなどがノイズとして印加される恐れのある場合は、特殊な例として図に示す様な保護回路を入れる事があります。Rx×Cx の時定数は動作に影響のない範囲でサージパルスの吸収に適した範囲に設定します。



[図 2-2-1]



[図 2-2-2]

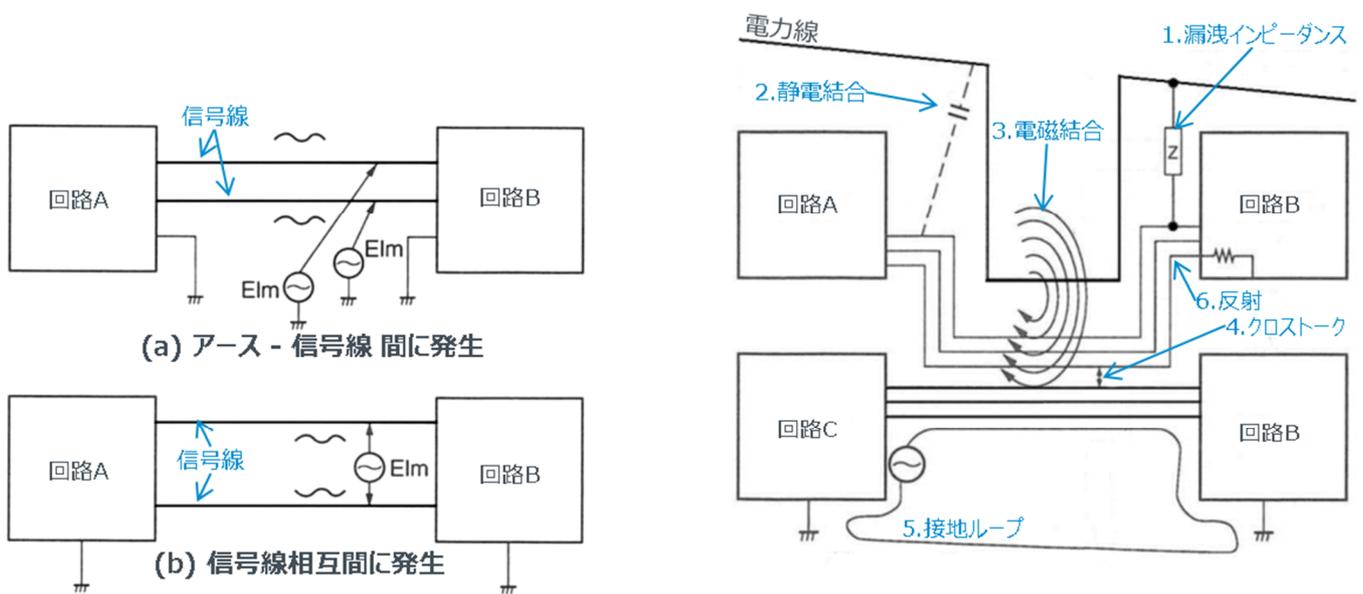
2-3.ノイズの種類

実装上の問題となるノイズには(a)アース - 信号線間に発生するものと(b)信号線相互間に誘起されるものがある。[図 2-3-1]

これらはデバイスに与える影響と対処法が異なる。

ノイズ源と信号線の結合には次に示す様な例がある。(電力線をノイズ源とした概念図を[図 2-3-2]に示す)

- | | |
|---------------|---------------------------------------------|
| 1、伝導によるもの | ノイズ源と信号線の上に漏洩インピーダンスがある場合 |
| 2、静電誘導によるもの | ノイズ源と信号線の上に静電結合がある場合 |
| 3、電磁誘導によるもの | ノイズ源と信号線の上に相互コンダクタンスがある場合 |
| 4、クロストークによるもの | 2本以上の信号線が隣接している場合に静電・電磁誘導により一方の信号線にノイズ電圧を誘起 |
| 5、接地ループによるもの | 信号線の送受信で設置されている時に2点間の電位差がノイズとなる |
| 6、反射によるもの | 信号線のインピーダンス不整合による反射波が信号に重畳する |



[図 2-3-1]

[図 2-3-2]

2-4.ノイズ除去対策

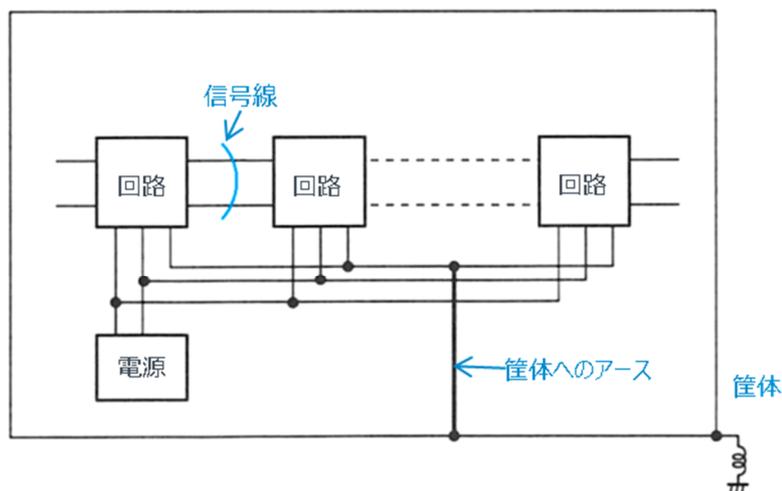
ノイズに対して問題のないシステムを作るには、ノイズ源を見つけ、除去あるいは減少させる。ノイズを拾わないようにする。ノイズマージンの大きい回路にする。保護回路を設けるなどの対策が必要です。

1. ノイズ源での対策

根本的な対策として、ノイズ発生源を処置することが最も効果があります。これには、リレーコイルと並列にダイオード、または抵抗、コンデンサを入れることにより、サージ電圧が軽減できます。また、AC電源ラインを通過しているノイズに対しては、フィルタを発生源側の電源ラインに入れることがあります。また、強電界を発生する装置に対しては、シールドを施すなどの発生源側の対策を実施すると、妨害を受ける側のシステム全体への対策は不要となります。その他発生源と離すなどの処置も考えられます。

2. 接地ラインによる対策

回路システムの接地ラインは、専用のものを設け、他の電源ラインなどの接地系とは完全に分離することによって、接地系に流れる電流による回路システムへの干渉を除きます。また、回路システムと筐体との接地は一点のみとし、回路システム系と筐体との間に閉ループを形成しないようにします。[図 2-4-1]

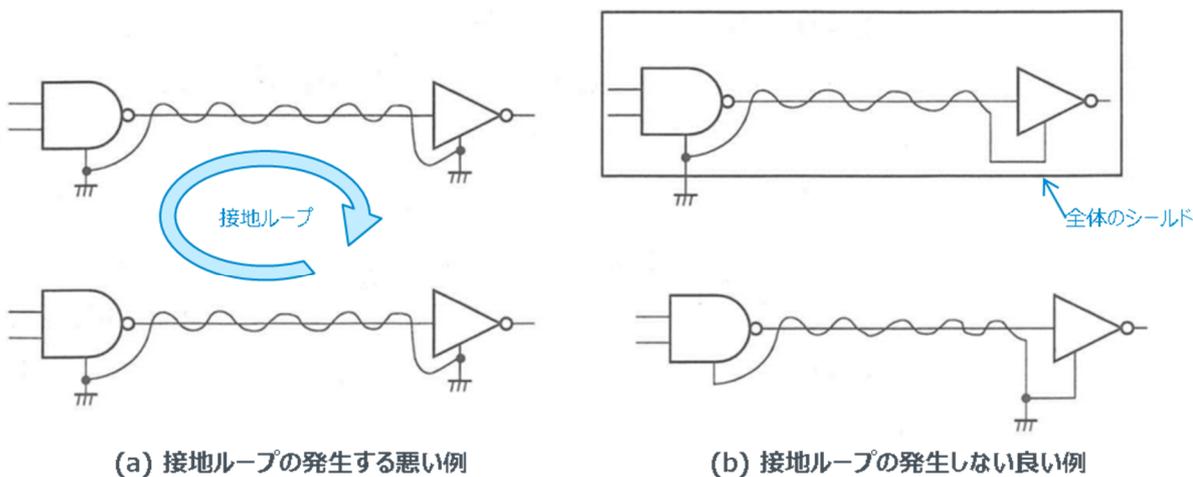


[図 2-4-1]

3. シールドによる対策

外来ノイズの影響を減少させるために、信号線、システム全体をシールドするのは良い方法です。静電結合によるノイズの場合は、良導体で覆いそれを接地します。これにより、シールドがない場合には、信号線に誘起されるノイズが、シールドラインに誘起され、アースにバイパスされます。その他のシールドの例として、一般的によく用いられるツイステッドペア線があります。

2本の信号線を信号源、受信回路、接地ノイズ源からみて対称にすれば、ノイズは軽減されます。信号線のツイストピッチも伝送距離に比べて小さくすれば、平衡化でき、外来ノイズが軽減されます。ツイステッドペア線の場合、接地ループの発生がありますが[図 2-4-2] のようにすれば除くことができます。



[図 2-4-2]

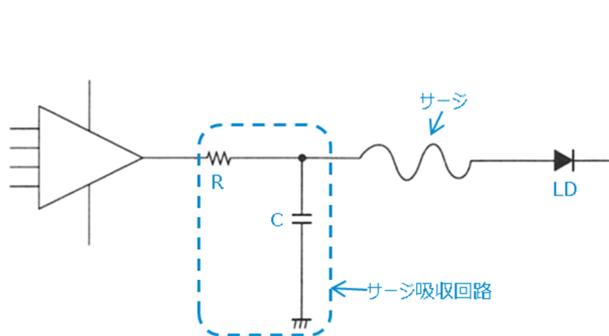
4. フィルタによる対策

一般に電源装置のノイズは、ACラインを通過することが多いため、ACラインフィルタを発生源側、あるいは、回路システムのAC電源側に入れます。また、回路システムの側からみた電源インピーダンスを極力下げることが必要であり、電源ラインの要所ごとにコンデンサを挿入し、ノイズに対するインピーダンスを下げます。この場合、比較的low周波用のバイパスとして大容量のコンデンサと、高周波用としてインピーダンスの小さい小容量コンデンサを並列に入れるのが望ましい対策です。

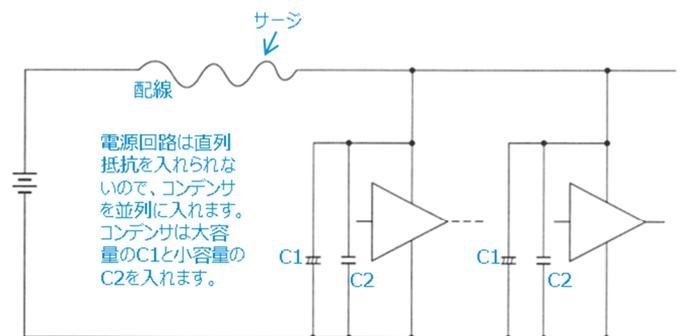
5. サージ対策について

回路システムが、サージ電圧の印加される環境におかれることがありますが、ここでは主なものについて示します。

LDを、オシロスコープと同じセット内で使用する場合のように高圧回路が接近していると、放電によるサージ電圧が印加される場合があります。[図 2-4-3]、[図 2-4-4] に LD の端子間にサージ吸収、軽減回路として抵抗、コンデンサを挿入した例を示します。このサージ電圧をいかに軽減させるかが、信頼性向上のための大きな要因といえます。[図 2-4-3]は、LD の出力端保護として、コンデンサ、抵抗を入れた例であり、リード線に誘起するサージを軽減しています。[図 2-4-4]には、電源に入るサージを吸収する例を示します。LD のサージ破壊を防ぐには、サージの侵入経路、および侵入端子を捜し、前述の対策をとる必要があります。次に見落としがちなものとして、本来等電位と考えられる電源ラインの線路上にサージによる電位差が生じて破壊する場合があります。この場合の対策は、サージによる誘起の生じない配置、配線方式にする、シールドを施す、アース点を考慮することが必要です



[図 2-4-3]

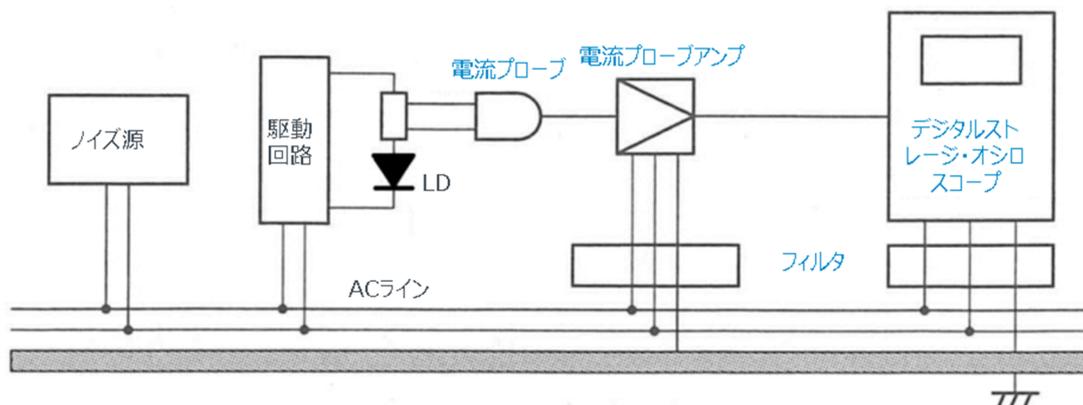


[図 2-4-4]

6. サージ測定方法

前項までで、サージの種となりうるノイズの除去方法について述べました。

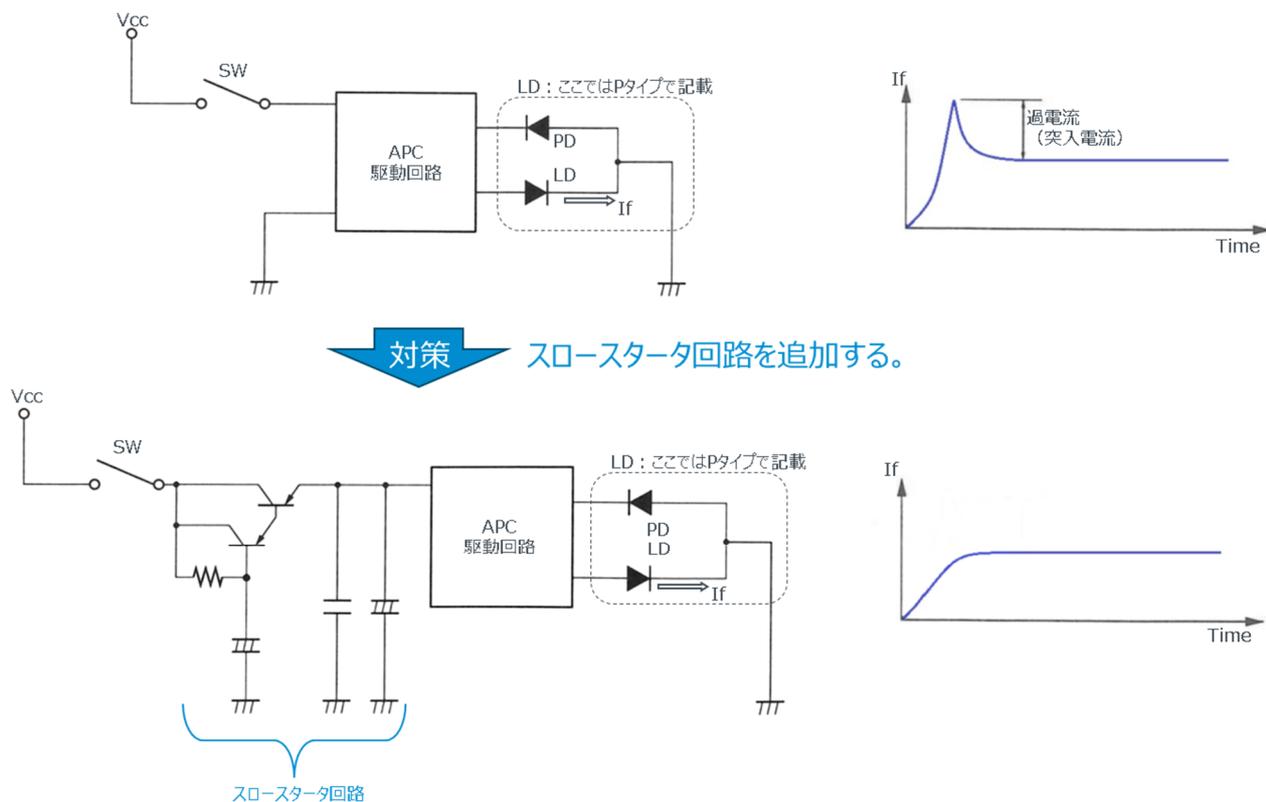
これらの対策を考慮した上で回路やシステムを設計・開発していただくをお願いします。さらに、回路やシステムが決まったら、実際にサージが発生していないか、できるだけ実駆動条件に近い形で、LD 駆動回路の電流をチェックする事が必要です。このためには[図 2-4-5]に示すように、電流プローブとデジタルストレージオシロスコープの組み合わせで、ローリングモードなどを使って、実動作時にサージが発生していないことを確認していただくをお願いします。(図ではノイズ源を想定していますが、駆動回路起因でサージを発生させてしまう例も多々あります。その場合でも、この方法でサージを検出することができます。)



[図 2-4-5]

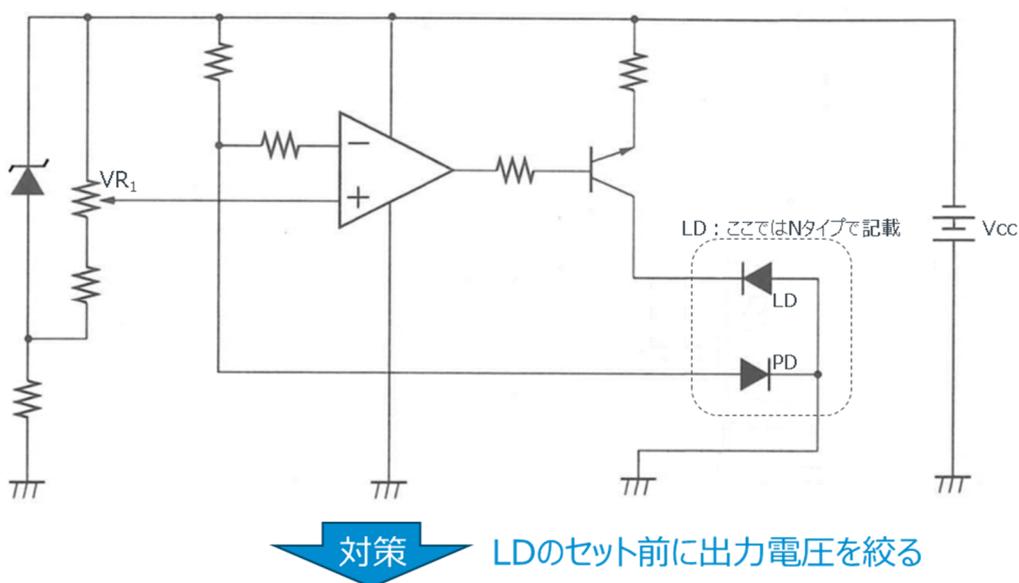
2-5. サージ破壊事例と対策

1. APC 回路実装時の過電流（突入電流）破壊：電源立ち上がり時の過渡特性による破壊



2. APC 回路での測定で測定後光出力が 0 となる様に VR₁ を下げて LD を交換・セットしたところ、LD が過電流破壊した。

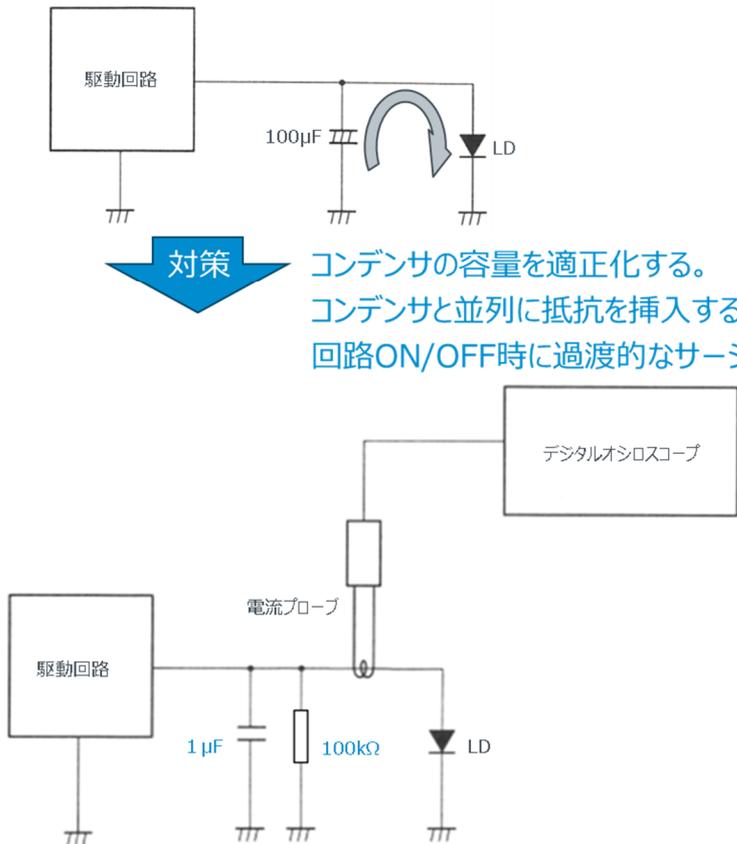
: 前の LD を外した時に回路がオープン状態→出力電圧が Vcc まで上がり、次の LD が過電流破壊した。



光出力が 0 となる様に VR₁ を下げた後、出力電圧が 0 となる様に Vcc を下げてから LD をセットする。

3. 駆動電源端子に大容量コンデンサを接続していた為破壊

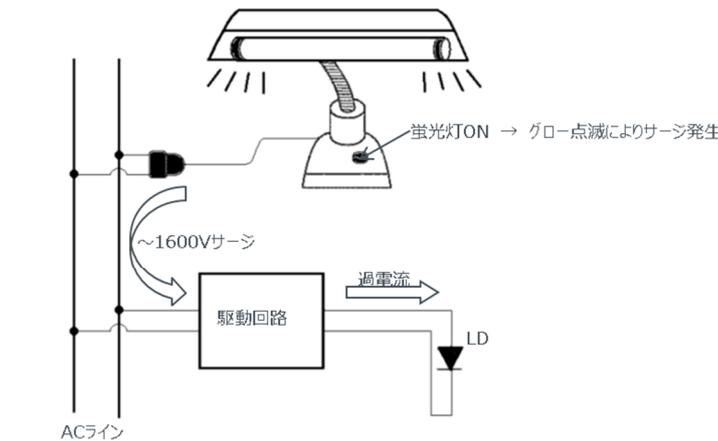
: 電源 OFF 時にコンデンサに充電された電圧により、電流が逆に LD 駆動電源端子に印加され過電流破壊した。



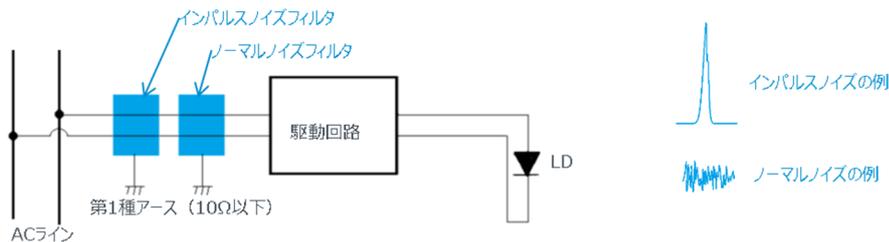
対策 コンデンサの容量を適正化する。
 コンデンサと並列に抵抗を挿入する。
 回路ON/OFF時に過渡的なサージが印加されないかチェックする。

4. LD 特性測定中に隣の席の蛍光灯を ON にした瞬間に LD 破壊した。

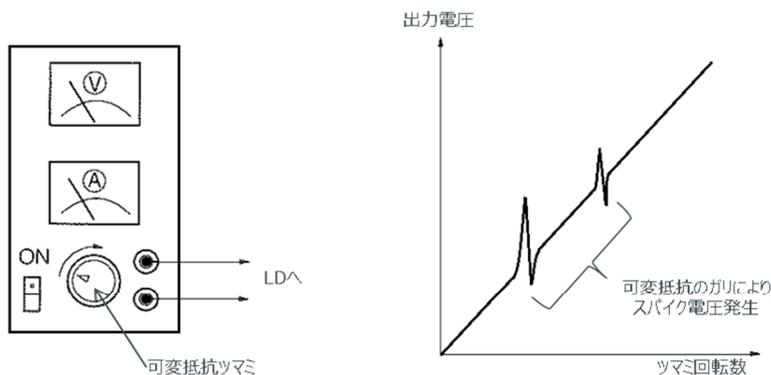
: 蛍光灯 ON 時に共通の AC ラインに~1600V のサージが発生し、LD 駆動回路の AC 入力に入ったため



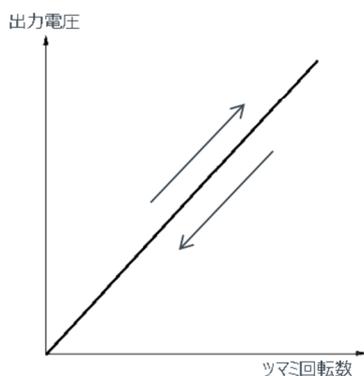
対策 ACラインと駆動回路の間にインパルスとノーマルの両ノイズフィルタを入れる
 ノイズ発生源と駆動回路のACラインは分ける。



5. LD の出力調整で可変抵抗を回している際に LD 破壊した。 : 可変抵抗のガリの為、過電流が流れ破壊。

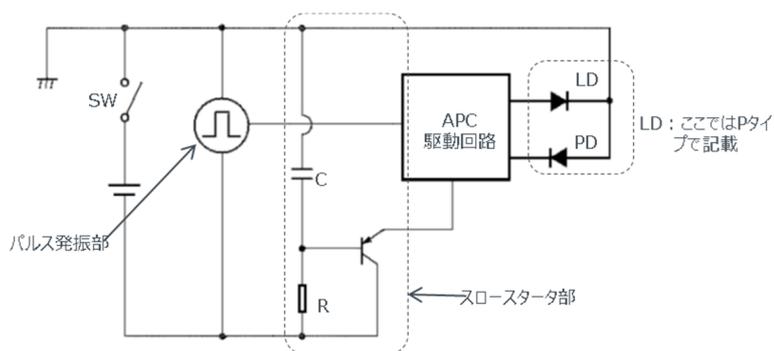


可変抵抗を定期的に交換し、スパイク電圧が無いことをオシロスコープで確認する。
工程を清潔に保ち、可変抵抗に塵埃が付着しないようにする。

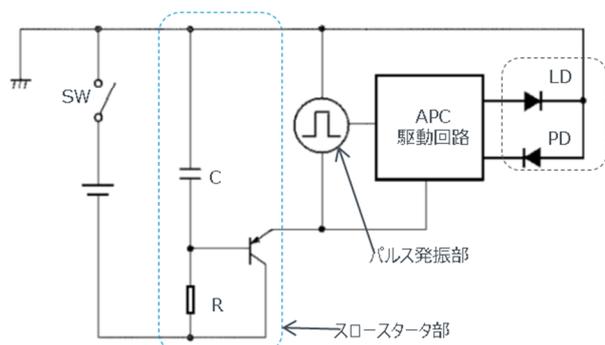


6. 下図の回路で電源 SW を ON した時に LD 破壊した。

: スロースタートの時間定数が大きく APC の立ち上がりが遅れて過電流が流れ破壊。



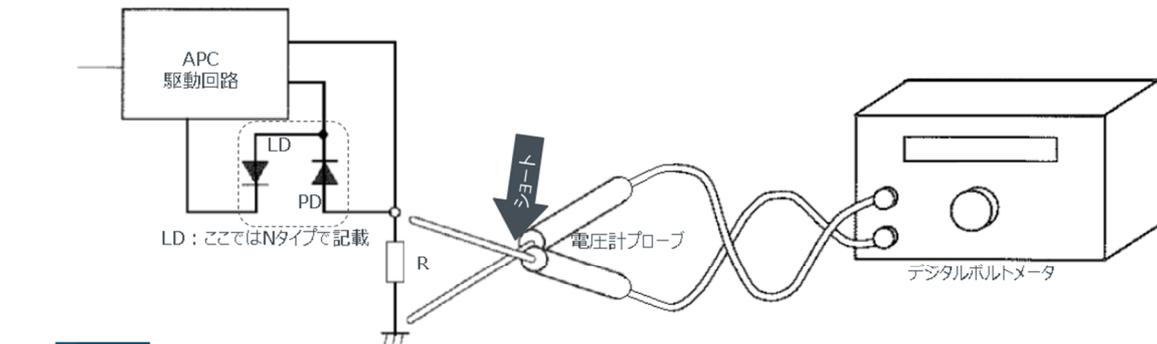
パルス発振部をスロースタートより後段にして立ち上がりをAPCと同時にする。



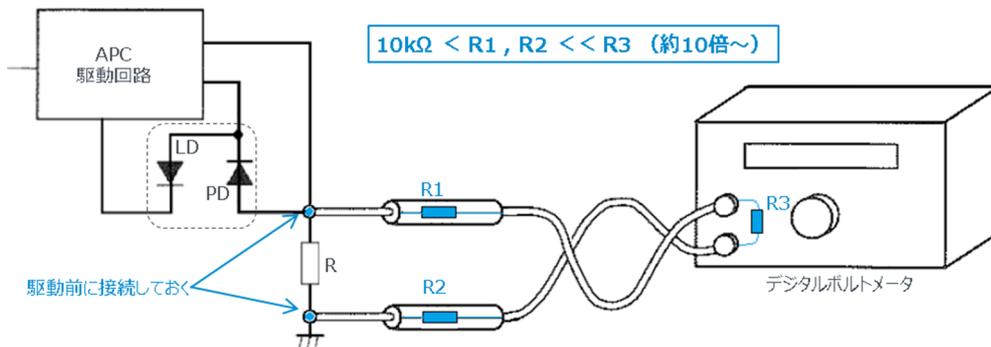
7. APC 回路で光出力のチェックの為、モニタ電圧を測定していて LD 破壊した。

: 電圧計のプロブ同士がショートし、モニタ電圧が 0 になった為 LD に過電流が流れた。(下図の場合)

ショートしなくても電圧計からのサージで モニタ電圧減少→過電流 が起こる事があります。



対策 APC回路動作中は外部から接触してのチェックは行わない。
モニタする場合は該当端子に動作前に接続しておく。



3、レーザーダイオード駆動回路設計方法と

Spice モデル

ロームでは Light Detection and Ranging(LiDAR)用のレーザーダイオード(LD)を提供しています。本項目ではロームの高出力パルスレーザーのラインアップを紹介すると共に、駆動回路設計方法を紹介します。また、ロームからは LD を評価するための評価ボードと Spice モデルを提供しており、使い方や注意点などについて紹介します。

3-1. ロームのパルス LD のラインアップと特徴

パルス LD は短い電流印加時間(パルス幅)で、高い光出力を出す LD です。近年、測距用途など多くのアプリケーションが出てきています。

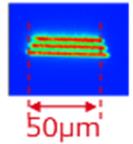
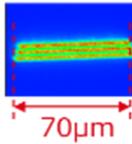
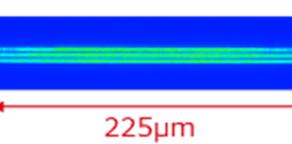
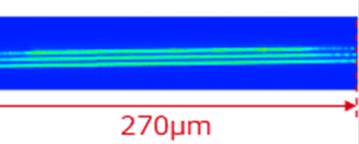
多くの LD は、数 mW から数 W の光出力を出す連続波(CW)駆動で設計されます。そのような LD は特定の光出力より高い出力を出そうとすると短いパルス幅であっても、光共振器がダメージを受けてしまい、光出力が出せなくなります。

しかしながら、パルス LD は短いパルス幅で高い光出力を出すために設計されています。パルス LD の駆動は、パルス幅と Duty 比で決める必要があります。高い光出力を出すためには、Duty 比も非常に小さくしなければいけません。例えば、Duty 比 0.05% (一周期 100 μ s、パルス幅 50ns) のように、非常に短いパルス電流が kHz 範囲で繰返し印加されることを意味します。LD への印加電流は、高い光出力パルスを出すために数 A~数十 A となります。

パルス LD の波長は、材料に依存しており、ロームでは 905nm が提供可能です。905nm の波長帯を構成する AlGaAs は、高い信頼性、高いビーム品質、安定した温度特性を有する材料です。パルス LD は高い光出力を実現するために多層に発光層を積層したスタック構造を採用しています。ロームでは 3 層スタックを採用することで、120W までの光出力が提供可能です。

ロームのパルス LD は、「狭発光幅、良好な波長温度依存性」を特徴としています。表 1 に光出力ラインアップに対する発光像を示しています。発光幅が狭いほど光密度が高くなり、同じ光出力でより長距離の測距が可能になります。また、発光幅が狭いほど対象物に照射する時のビーム形状を小さく絞ることができ、LiDAR モジュールの高分解能化が可能になります。

表 1 光出力ラインアップに対する発光像

光出力※	25W		75W	120W
機種名	RLD90QZW6	RLD90QZW5	RLD90QZW3	RLD90QZW8
発光幅(全光)	50 μ m \times 10 μ m	70 μ m \times 10 μ m	225 μ m \times 10 μ m	270 μ m \times 10 μ m
発光幅(FWHM)	44 μ m \times 10 μ m	64 μ m \times 10 μ m	170 μ m \times 10 μ m	210 μ m \times 10 μ m
発光像				

※パルス幅50nsの光出力

LiDAR の光学系では S/N(Single to Noise)比を向上させるために、必要な波長範囲以外をカットするバンドパスフィルターを入れます。ロームのパルス LD の波長温度依存性は 0.15nm/°C と抜きんでて良好な波長温度依存性を有しています。ロームのパルス LD を使うことで、バンドパスフィルターでカットする波長範囲をより狭く設計することができ、LiDAR モジュールの S/N 比向上が可能になります。

3-2. LiDAR と ToF 方式

LiDARとは、「Light Detection and Ranging」(光検出と測距)の略で、自動車やロボット、ドローン、監視カメラなど様々な分野で注目を集めています。LiDAR で一般的に用いられる距離計測方法として ToF(Time of Flight)方式が挙げられます。ToF 方式は 図 3-2-1 に示すように光源から放射された光が対象物で反射し、検出器に返ってくるまでの時間(飛行時間)を計測し、距離を算出します。ここで、光源と対象物までの距離を d 、飛行時間を t_f とすると以下の式で定義されます。

$$d = \frac{c \cdot t_f}{2} \cdots (2-1)$$

ここで、 c は光の速度を示しています。

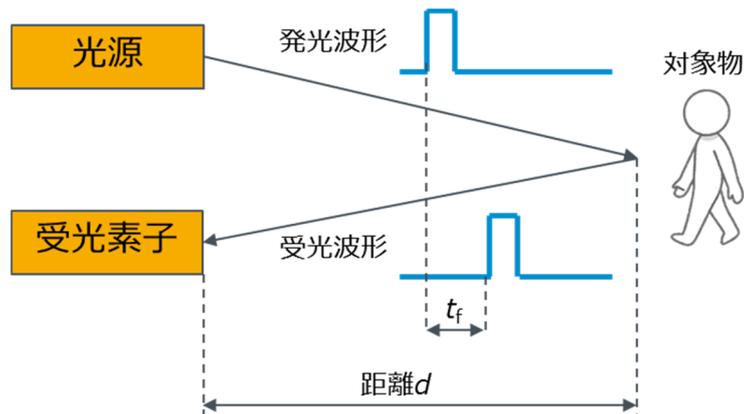


図 3-2-1 Time of Flight (ToF)方式の概念図

測定距離を向上するためには高出力化が求められます。光は空気中で減衰するため、距離が離れるほど出力した光が戻ってくる割合が小さくなります。*1 そのため、長距離の対象物を検出するためには高出力化が求められます。

距離分解能を向上するためにはパルス幅を小さくすることが求められます。パルス幅が大きいと検出器が受け取る光パルスが重なりやすくなるため、距離の接近した2つ以上の対象物を区別しにくくなります。パルス幅を小さくするとアイセーフの観点から最大出力値を上げることも可能となります。

アプリケーションによって、例えば図 3-2-2 のように求められる距離分解能と距離範囲が異なります。そのため、アプリケーションによって求められる光出力とパルス幅が異なるので、それぞれのアプリケーションに応じた素子選定、回路設計が重要になります。

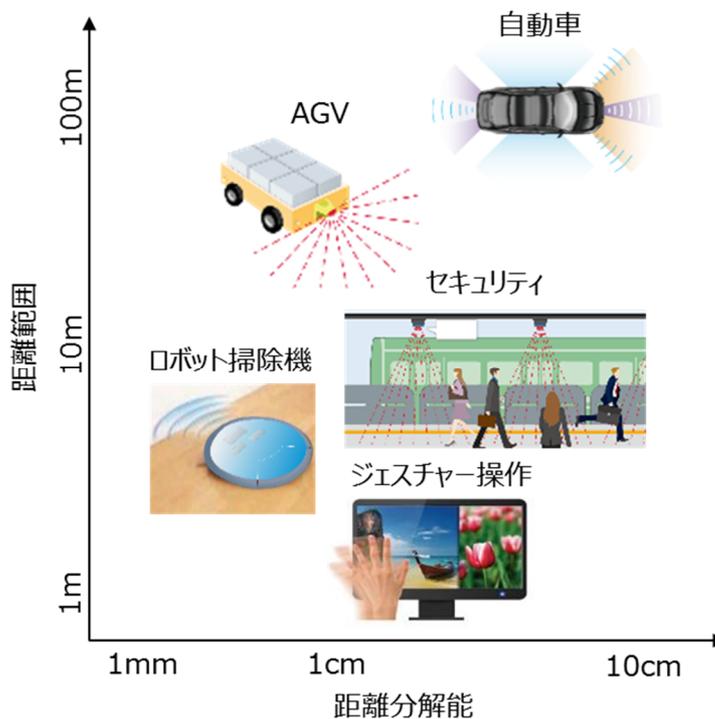


図 3-2-2 ToF 方式の想定用途

3-3. LD 駆動回路設計方法

短パルスかつ高出力な光を出力するためには LD の選定だけでなく、LD の駆動回路の設計も重要になります。LD 駆動回路には様々なものがありますが、ここでは電流共振型の駆動回路について説明します。電流共振型の回路は短パルスで高出力化しやすいという特徴があります。

駆動回路は図 3-3-1 のようになっており、LD と共振用のコンデンサ C_r とスイッチング素子 Q1 がメインの電流経路となります。Q1 のスイッチが OFF のときに C_r には I_1 の経路で充電されます。Q1 のスイッチを ON した瞬間に C_r から I_2 の経路で電流が流れることで LD から光を出力することが可能となります。この際に I_1 の電流を制限する抵抗 R_1 を付けておかないと I_2 の電流が小さくなってしまいます。

I_2 の電流により C_r には次第に逆向きの電荷が溜まります。この C_r に溜まった電荷によって、 I_3 の経路で電流が流れ始めます。このときに、LD の保護用にダイオード D_p を接続していないと LD に逆電圧が掛かるため、素子が壊れる可能性があります。(図 3-3-1 の共振回路では充電経路にもなっているため、 D_p がないと正常に駆動しません。) 電流が I_3 の経路で流れているときに振動を抑制させないと再度 I_2 の経路で LD に電流が流れてしまい、不要な光出力を発生させてしまいます。通常は I_2 から I_3 に移ったタイミングで Q1 をオフするため、2 発目以降の電流は流れにくくなります。しかし、Q1 をオフしていても Q1 のドレイン-ソース間容量を通り電流が流れるため、光出力が大きくなるほど不要な光出力が生じやすくなります。2 発目以降の光出力は誤検知の原因にもなりますので、逆流している間に振動を抑制させることが重要です。そのため、振動抑制用として D_p に直列に R_D を接続します。 C_r の電荷がなくなると再度 I_1 を通って C_r に再充電されます。

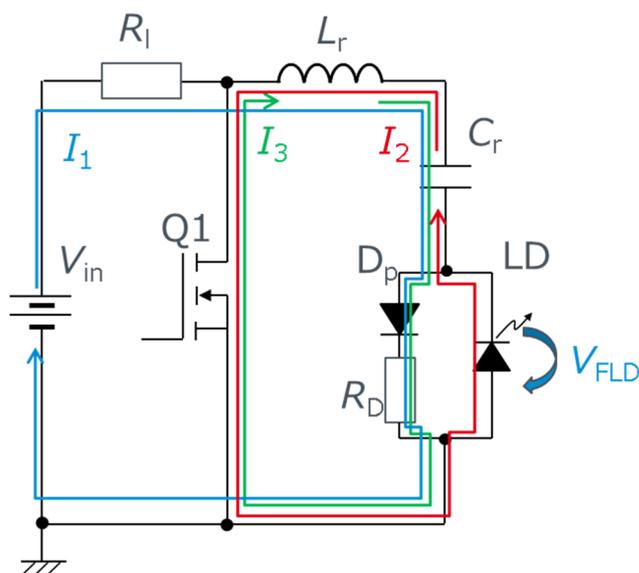


図 3-3-1 電流共振型回路図

図 3-3-1 における I_2 の電流経路は LCR の自由振動回路であるため、下記の式で電流を定義できます。

$$I_2 = \frac{V_{in}}{\gamma L_r} e^{-\alpha t} \sin(\gamma t) \quad \dots(3-1)$$

ここで、

$$\alpha = \frac{R}{2L_r} \quad \dots(3-2)$$

$$\gamma = \frac{\sqrt{\left(\frac{4L_r}{C_r}\right) - R^2}}{2L_r} \quad \dots(3-3)$$

であり、 R は $Q1$ のオン抵抗と LD の順方向降下電圧 V_{FLD} による抵抗成分 (V_{FLD}/I_2)、 C_r の ESR、メインの電流経路の配線抵抗を足し合わせたものです。 V_{in} は入力電圧、 L_r は I_2 の電流経路の寄生インダクタンスです。

ここで、 $Q1$ は理想的なスイッチと仮定しています。

式 (3-1) 式から、共振周期 T_{res} は下記式で表されます。

$$T_{res} = \frac{2\pi}{\gamma} \quad \dots(3-4)$$

I_2 の最大電流 I_{2max} は電流が流れ始めてから 1/4 周期の時点の電流のため、 I_{2max} は式 (3-5) で表すことが出来ます。この I_{2max} が大きいほど光出力を大きく出来ます。

$$I_{2max} = \frac{V_{in}}{\gamma L_r} e^{-\frac{\alpha T_{res}}{4}} \sin\left(\frac{\gamma T_{res}}{4}\right) \quad \dots(3-5)$$

パルス幅 T_p は式 (3-6) で表すことが出来ます。

$$T_p = \frac{T_{res}}{3} = \frac{2\pi}{3\gamma} \quad \dots(3-6)$$

これらの式を用いて C_r と L_r に対する I_{2max} と T_p の関係を示したものを図 3-3-2 に示します。(図 3-3-2 は $V_{in}=80V$ 、 $R=0.3\Omega$ の際の結果を示しています。) 図 3-3-2 からも L_r を小さくすることで I_{2max} を向上しつつ、 T_p を小さく出来ることが分かります。また、 C_r を小さくすると T_p は小さく出来ますが、同時に I_{2max} が下がるため用途に応じた選定が重要であることも分かります。

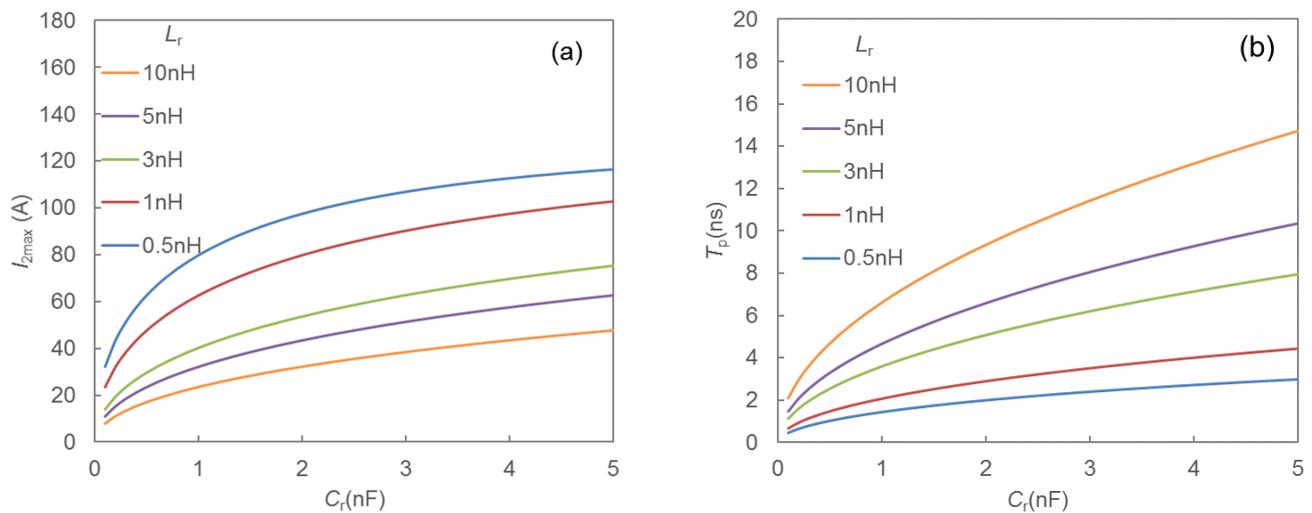


図 3-3-2 共振用コンデンサ C_r と寄生インダクタンス L_r に対する(a)最大電流 $I_{2\max}$ と(b)パルス幅 T_p の関係

レイアウト設計の影響

回路のレイアウト設計によって L_r が大きく変わるため、設計時には注意が必要です。一般的に電流経路の閉ループの面積が小さいほどインダクタンスは小さくなるため、図 3-3-1 における I_2 の電流ループの面積を小さくすることで L_r の値を小さくすることが可能になります。電流経路のループの面積を小さくするには平面状でループを形成するよりも基板の厚み方向にループを形成したほうが L_r を小さく出来ます。^{*2} また、メインの電流ループだけでなく、ゲートソース間のインダクタンス L_g の低減も重要です。 L_g が大きいとゲートサージ電圧が大きくなり、素子の耐圧を超えてしまうため、出来るだけ L_g が小さくなるようにゲートソース間のループを小さく設計することが重要です。

LD による影響

高出力化するためには式(3-1)で示すように V_{FLD} の小さい素子を選定することが重要です。また、量子効率がいい素子ほど同じ電流を流したときに光出力を上げることが可能になります。

ロームのデータシートにはパルス幅 50ns での光出力が記載されていますが、パルス幅によって光出力が変わります。一般的にパルス幅が小さいほど熱の影響を受けにくくなり、光結合に寄与できる電子が多くなるため、光出力が大きくなる傾向にあります。そのため、50ns よりも小さいパルス幅で使用する際はデータシート記載の値よりも光出力は大きくなる場合があります。

共振用コンデンサ C_r の選定について

式(3-1)より光出力を上げるために出来るだけ ESR の小さいコンデンサを選定します。

コンデンサの容量が V_{in} によって変動してしまうと回路設計条件と異なる結果になってしまうため、電圧による容量変動の影響の小さい素子を選定します。そのため、ESR が小さく、容量変動の小さい COG のセラミックコンデンサの使用を推奨します。

駆動周波数と R_l , R_D について

駆動周波数 f_{sw} が大きいほど C_r の充電に必要な時間が短くなるため注意が必要です。

C_r の電圧が 99% まで充電される時間を T_{charge} とすると

$$T_{charge} = (R_l + R_D) C_r \ln\left(\frac{V_{in}}{V_{in} - 0.99V_{in}}\right) \dots (3-7)$$

で表されます。

ここで、コンデンサが放電するまでの時間 $T_{discharge}$ を $T_{discharge} = \frac{T_{res}}{2} = \frac{\pi}{\gamma} \dots (3-8)$

とすると、

$$\frac{1}{f_{sw}} - T_{discharge} > T_{charge} \dots (3-9)$$

となるように R_l , R_D を選定する必要があります。

SW 素子 Q1 の影響

パッケージ形状も光出力特性に影響を与えます。表裏に電流ループがあるトランジスタの場合はワイヤーで配線をする必要があるため、インダクタンスが大きくなります。そのため、片面にのみパッドがある素子のほうがインダクタンスを低減することが可能となり、高出力、短パルス化を実現できます。*3 共振の途中で Q1 をオフすれば T_p をより小さくすることが可能ですが、その際に静電容量が小さい素子ほど高速にオフすることが可能となります。また、不要な光出力を出さないためには静電容量がより小さな素子が求められます。

3-4. 評価ボード (共振型回路)

ホームページから共振型の評価ボード (Resonant wave B-01) を提供しております。評価ボードの写真を図 3-4-1 に示します。

Resonant wave B-01 は 5.6Φ の CAN パッケージの測定に対応しており、半田付けをせずに取り付けることが可能です。また、 C_r の値を変えることにより、パルス幅、最大光出力 P_{peak} を変更することが出来ます。本評価ボードの L_r は CAN パッケージも含めて約 4nH です。(ただし、挿し具合によって多少前後しますので、CAN パッケージをしっかりと挿し込んでください。) そのため、使用したい光出力、パルス幅に応じて C_r の値を変更してください。本評価ボードは V_{in} を 120V まで印加できます。



図 3-4-1 評価ボード Resonant wave B-01

実測結果

・使用した計測機器型番

オシロスコープ：DPO5204B (Tektronix)

パワーメータ：S121C (THORLABS)

PD：DET025AL/M (THORLABS)

ファンクションジェネレータ：33250A (Agilent)

ピーク光出力の算出方法

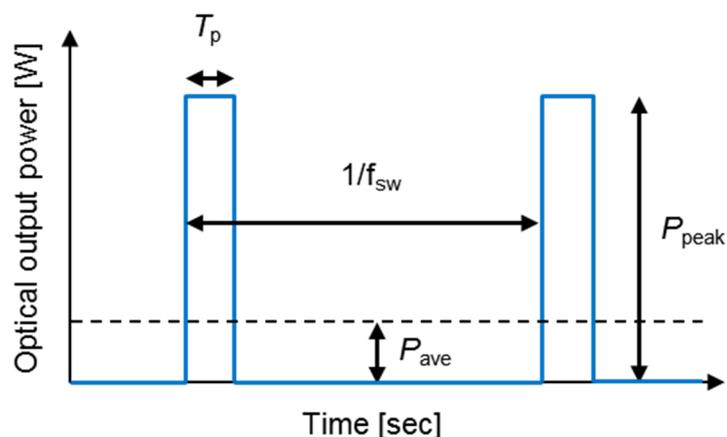


図 3-4-2 最大光出力 P_{peak} と平均光出力 P_{ave} の関係

パワーメータで得られた平均光出力を P_{ave} , 図 3-4-2 で示すように、最大光出力を P_{peak} とすると P_{peak} は下記式で定義できます。

$$P_{peak} = \frac{P_{ave}}{f_{sw} \times T_p} \cdots (4-1)$$

$V_{in}=100V$ 時の光出力の実測波形を図 3-4-3 に示します。測定サンプルはロームの 120W 品です。この結果から $T_p=4.5ns$ 、 $P_{peak}=120W$ を実現していることが確認出来ます。 V_{in} に対する P_{peak} の関係を示したものが図 3-4-4 になります。

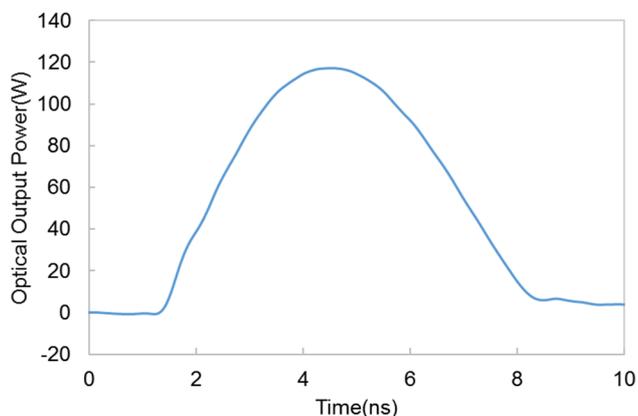


図 3-4-3 光出力波形(入力電圧 $V_{in}=100V$ 時)

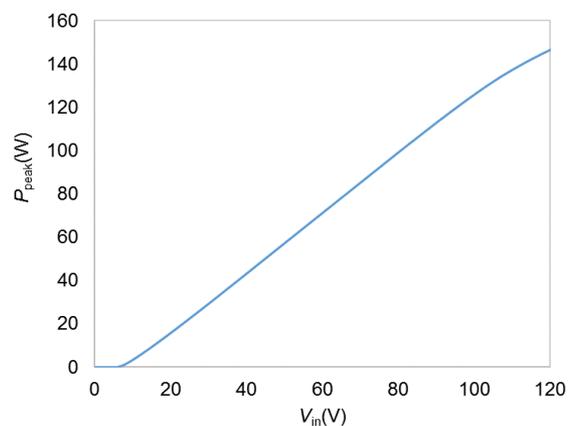


図 3-4-4 V_{in} と P_{peak} の関係

共振型回路は短いパルス幅で高出力化出来るという特徴を持っていますが、共振波形のため、電流を正しく測定できません。メインの電流ループにシャント抵抗を付けて電流を読み取る場合、電流が変動している間はシャント抵抗自身の寄生インダクタンスの影響によって起電します。これはLDの V_{FLD} についても同様のことが言えます。LDの寄生インダクタンス成分の影響により、正しく V_{FLD} を測定することが出来ません。そのため、実際の測定波形にはその起電分の影響も含んだ結果が表れています。電流や V_{FLD} を正しく測定するためにはシャント抵抗やLDの寄生のインダクタンスによる起電の影響を受けないように電流が変動しない領域で測定することが重要です。そのため、電流や V_{FLD} を正確に測定できる回路として矩形波を出力する回路が必要です。矩形波の電流が一定な領域では寄生インダクタンスによる起電成分が0になるため、正しく電流や V_{FLD} を測定することが出来ます。

3-5. 評価ボード (矩形波型回路)

電流や V_{FLD} を正しく測定するために、ロームから矩形波出力型の評価ボード(Square wave B-01)も提供しております。評価回路の写真を図3-5-1に示します。



図 3-5-1 評価ボード Square wave B-01

実測結果

・使用した計測機器型番

オシロスコープ：DPO5204B (Tektronix)

電圧プローブ (受動プローブ)：TPP1000 (Tektronix)

パワーメータ：S121C (THORLABS)

PD：DET025AL/M (THORLABS)

ファンクションジェネレータ：33250A (Agilent)

$V_{in}=50V$ 時の実測波形を図3-5-2に示します。測定サンプルはロームの120W品です。この結果から $T_p=50ns$ 、 $P_{peak}=120W$ を実現していることが確認出来ます。また、図3-5-2から電流、電圧が一定になっている領域があるため、寄生インダクタンスの影響を受けずに測定できていることが分かります。(立ち上がり時、立ち下がり時の順方向電圧のサージ電圧は前述の通り、寄生インダクタンスによるものです。) 順方向電流に対する光出力、順方向電圧の関係を示したものが図3-5-3になります。この波形は $T_p=50ns$ のときの結果ですが、 T_p が大きいと発熱の影響で同じ出力電流で比較すると光出力が下がる可能性があります。また、駆動周波数や放熱環境によっても発熱の仕方が変わってきますので、素子を比較する際は同条件で比較をしてください。

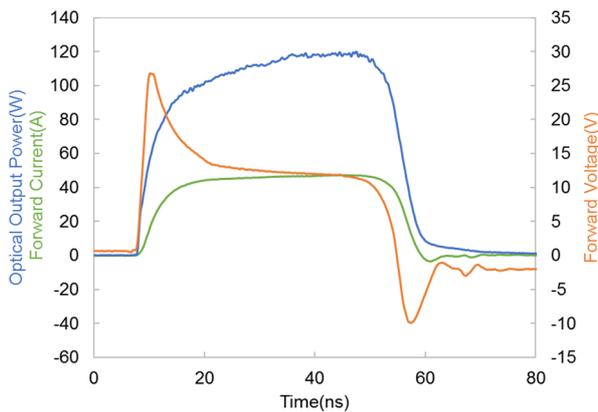


図 3-5-2 光出力波形、順方向電流波形、順方向電圧波形
($P_{\text{peak}}=120\text{W}$ 時)

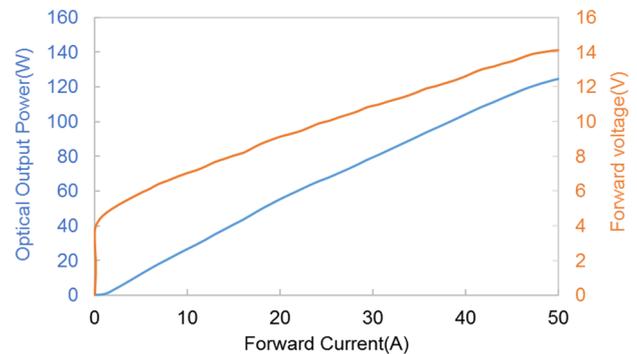


図 3-5-3 順方向電流に対する光出力、順方向電圧の関係

本回路では共振回路と同様に LD の保護用のダイオードを付けています。保護用のダイオードがない場合は OFF した直後に LD に逆サージ電圧が発生しています。また、逆サージ電圧後も LD に逆向きにはほぼ直流成分の電圧が掛かり続けてしまい、素子を破壊する場合があります。保護用ダイオードを付けることで逆方向のサージ電圧を抑制することが可能になり、サージ電圧発生後も電圧をほぼ 0V に安定させることが出来ます。そのため、LD 素子を破壊させないためには保護用のダイオードを接続することが重要です。6 章でシミュレーションを用いて、保護ダイオードがある場合と、保護ダイオードがない場合の比較を行っているため、詳細はそちらをご参照ください。

3-6. シミュレーションモデルとデモ回路

事前検討を簡易化できるようにロームからは Spice モデルも提供しております。モデルのダウンロードについては下記ページをご参照ください。

<https://www.rohm.co.jp/products/laser-diodes/high-power-lasers>

ロームの LD の Spice モデルは順方向電流、順方向降下電圧、容量特性、漏れ電流特性だけでなく、光出力もモデル化しております。これにより、シミュレーターで回路を設計し、容易に光出力を予測することが可能になります。(光出力モデルの OPT 端子を用いて光出力を確認できます。その際に GND 端子は GND に接続してください。光出力の単位は V[ボルト]表記ですが、出力結果に 1A を掛けて W[ワット]に変換してください。)ただし、このモデルでは光出力波形が順方向電流波形と一緒にという仮定でモデル化されているため、厳密な計算をしたい場合は別方法をご検討ください。

図 3-6-1 にロームの 120W 品の各特性における実測結果とシミュレーション結果の比較を示しています。この結果からシミュレーション結果が実測結果をほぼ再現していることが確認出来ます。また、評価ボード Resonant wave B-01 に対応したデモ回路を用いてシミュレーション結果を F 図 3-6-2 に示します。この回路を用いることで、共振回路において光出力波形だけでなく、実際にはインダクタンスの起電の影響で測定しにくい電流まで事前に確認出来ることがわかります。

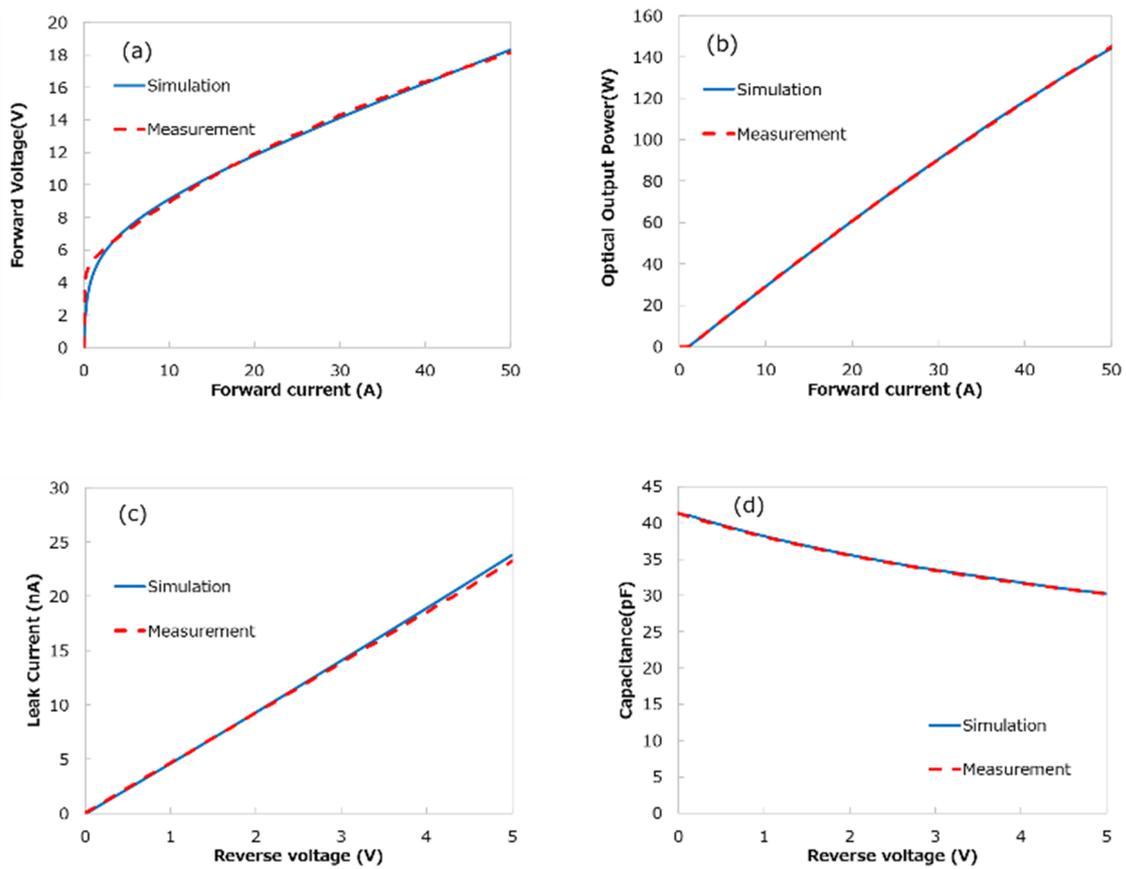


図 3-6-1 実測結果とシミュレーション結果の比較 (a)順方向電圧特性 (b)光出力特性 (c)漏れ電流特性 (d)容量特性

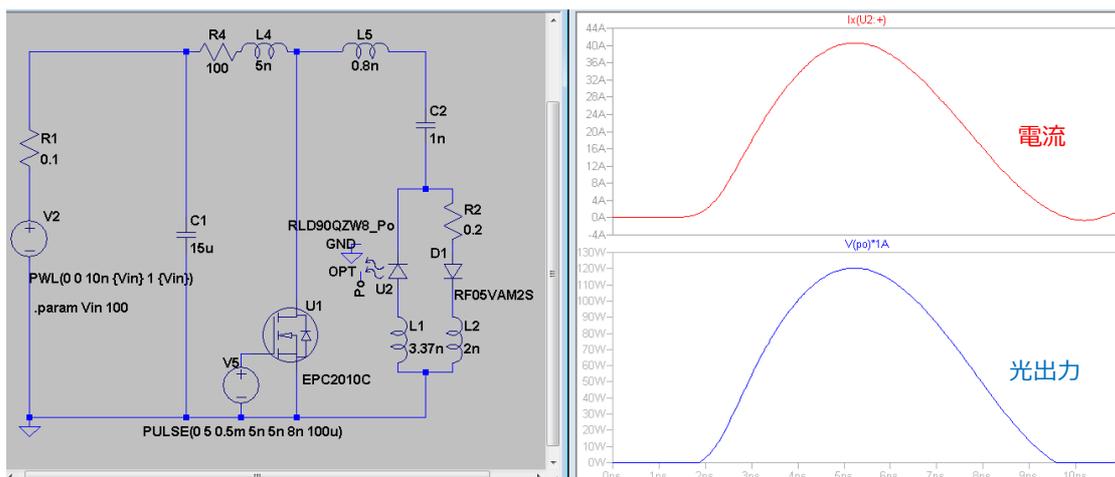


図 3-6-2 Resonant wave B-01 に対応したデモ回路

Square wave B-01 の回路に対応したデモ回路について Fig. 3-6-3 に保護ダイオードをつけた場合とつけない場合の LD に掛かる電圧のシミュレーション結果を示します。実測では LD のインダクタンス成分まで含んだ結果しか出力されませんが、その場合、LD の素子に実際に掛かる電圧が確認出来ないため、シミュレーション上では LD の素子に直接掛かる電圧成分について確認しています。

保護ダイオードを付けた場合は図 3-6-3 に示すようにスイッチングした後に電圧がすぐに 0 に近い値になります。しかし、保護ダイオードを付けない場合はスイッチングした後に電圧がマイナス電圧でほぼ固定されます。今回のシミュレーション条件では約-20V もの電圧が掛かっており、素子の逆電圧耐圧-4V を超え続けた条件で駆動していることが分かります。このように保護ダイオードを付けないと素子が壊れる可能性が高くなりますので、保護ダイオードの取り付けを推奨します。

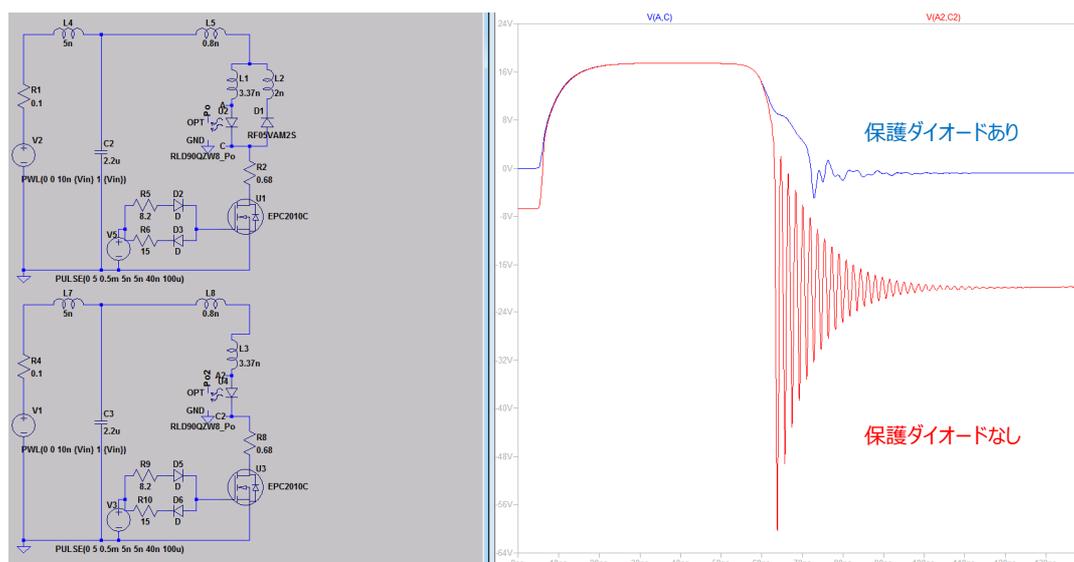


図 3-6-3 シミュレーションによる保護ダイオードの影響確認

3-7. Reference

- *1 G. A. Howe, "Capabilities and performance of dual-wavelength Echidna® lidar," *Journal of Applied Remote Sensing* 9(1), 095979, Dec 2015
- *2 Efficient Power Conversion Corp., "Optimizing PCB Layout," 2019.
- *3 J. Glaser, "High Power Nanosecond Pulse Laser Driver Using an GaN FET," *PCIM Europe 2018 Proceedings*, 2018

ご 注 意

- 1) 本資料の記載内容は改良などのため予告なく変更することがあります。
- 2) 本資料に記載されている内容は製品のご紹介資料です。ご使用に際しては、別途最新の仕様書を必ずご請求のうえ、ご確認ください。
- 3) ロームは常に品質・信頼性の向上に取り組んでおりますが、半導体製品は種々の要因で故障・誤作動する可能性があります。
万が一、本製品が故障・誤作動した場合であっても、その影響により人身事故、火災損害等が起こらないようご使用機器でのディレーティング、冗長設計、延焼防止、バックアップ、フェイルセーフ等の安全確保をお願いします。定格を超えたご使用や使用上の注意書が守られていない場合、いかなる責任もロームは負うものではありません。
- 4) 本資料に記載されております応用回路例やその定数などの情報につきましては、本製品の標準的な動作や使い方を説明するものです。
したがって、量産設計をされる場合には、外部諸条件を考慮していただきますようお願いいたします。
- 5) 本資料に記載されております技術情報は、製品の代表的動作および応用回路例などを示したものであり、ロームまたは他社の知的財産権その他のあらゆる権利について明示的にも黙示的にも、その実施または利用を許諾するものではありません。上記技術情報の使用に起因して紛争が発生した場合、ロームはその責任を負うものではありません。
- 6) 本資料に掲載されております製品は、耐放射線設計はなされていません。
- 7) 本製品を下記のような特に高い信頼性が要求される機器等に使用される際には、ロームへ必ずご連絡の上、承諾を得てください。
・輸送機器（車載、船舶、鉄道など）、幹線用通信機器、交通信号機器、防災・防犯装置、安全確保のための装置、医療機器、サーバー、太陽電池、送電システム
- 8) 本製品を極めて高い信頼性を要求される下記のような機器等には、使用しないでください。
・航空宇宙機器、原子力制御機器、海底中継機器
- 9) 本資料の記載に従わないために生じたいかなる事故、損害もロームはその責任を負うものではありません。
- 10) 本資料に記載されております情報は、正確を期すため慎重に作成したのですが、万が一、当該情報の誤り・誤植に起因する損害がお客様に生じた場合においても、ロームはその責任を負うものではありません。
- 11) 本製品のご使用に際しては、RoHS 指令など適用される環境関連法令を遵守の上ご使用ください。
お客様がかかる法令を順守しないことにより生じた損害に関して、ロームは一切の責任を負いません。
本製品の RoHS 適合性などの詳細につきましては、セールス・オフィスまでお問合せください。
- 12) 本製品および本資料に記載の技術を輸出又は国外へ提供する際には、「外国為替及び外国貿易法」、「米国輸出管理規則」など適用される輸出関連法令を遵守し、それらの定めにしたがって必要な手続を行ってください。
- 13) 本資料の一部または全部をロームの許可なく、転載・複写することを堅くお断りします。



ローム製品のご検討ありがとうございます。
より詳しい資料やカタログなどご用意しておりますので、お問合せください。

ROHM Customer Support System

<https://www.rohm.co.jp/contact/>