

車載向け 45 V 耐圧 500 mA 固定出力 Nano Cap™ LDO レギュレータ + WDT + RESET

BD9xxF5-C シリーズ



概要

BD9xxF5-C シリーズは Nano Cap™ 技術 (Note 1) を用いた低暗電流リアレギュレータで、バッテリー直結用の車載システムに最適です。マイコンの入力電圧を監視するリセット(RESET)と、マイコンのクロック信号を監視するウォッチドッグタイマ(WDT)を内蔵しています。RESET 遅延時間、WDT 監視時間は外付けコンデンサにより調整することができます。

本 IC は 45 V 耐圧(絶対最大定格)、出力電流 500 mA、消費電流 32 μ A (Typ) です。出力電圧は精度 $\pm 2.0\%$ です。また、出力コンデンサは 470 nF (Typ) から使用可能で、小容量でも圧倒的な過渡応答を実現しています。

出力シャットダウン機能が有り、EN 端子に HIGH 電圧印加時、デバイスの出力が ON し、LOW 電圧印加時、デバイスの出力が OFF します。

本 IC は出力短絡などによる IC 破壊を防止する過電流保護回路、IC を過負荷状態などによる熱破壊から防ぐ過熱保護回路、低入力電圧時に IC 誤動作を防ぐ低電圧誤動作防止回路を内蔵しています。

出力の位相補償コンデンサには低 ESR のセラミックコンデンサが使用可能です。

また、本 IC は ComfySIL™ (Note 2) 対応製品として、機能安全に関する安全分析のサポートが可能です。

(Note 1) Nano Cap™ とは、ローム株式会社独自方式により容量 nF オーダーでも安定制御できる技術です。

(Note 2) ComfySIL™ は、機能安全に向けた ComfySIL™ の思想に準ずる製品に与えられるものであり、自動車分野のみならず産業機器分野の機能安全も視野に入れています。

重要特性

■ 広温度範囲 (Tj):	-40 °C ~ +150 °C
■ 広動作入力電圧範囲:	3 V ~ 42 V
■ 出力電圧:	3.3 V / 5.0 V
■ 低消費電流:	32 μ A (Typ)
■ 出力電流能力:	500 mA
■ 高出力電圧精度:	$\pm 2.0\%$
■ RESET 検出電圧精度:	$\pm 2.0\%$

特長

- Nano Cap™ 搭載 (Note 1)
 - QuiCur™ 搭載 (Note 3)
 - AEC-Q100 対応 (Note 4)
 - 機能安全をサポート
 - 低電圧検出 RESET 内蔵
 - ウォッチドッグタイマ内蔵
 - 外付けコンデンサによって RESET 遅延時間及び WDT 監視時間調節可
 - 過電流保護回路 (OCP)
 - 過熱保護回路 (TSD)
 - 低電圧誤動作防止回路 (UVLO)
- (Note 3) QuiCur™ とは、ローム株式会社独自方式により電源 IC の応答性能を極限まで追求可能にする制御技術です。
(Note 4) Grade 1

用途

- 車載機器用電源 (パワートレイン、ボディ ECU)
- カーインフォテインメントシステム
- 民生機器、産業機器 等

パッケージ

- HTSOP-J8

W (Typ) x D (Typ) x H (Max)

4.9 mm x 6.0 mm x 1.0 mm



Nano Cap™、QuiCur™、ComfySIL™ はローム株式会社の商標または登録商標です。

○製品構造：シリコンを主材料とした半導体集積回路 ○耐放射線設計はしていません

www.rohm.co.jp

© 2026 ROHM Co., Ltd. All rights reserved.

TSZ22111・14・001

1/57

TSZ02201-0BHA0A500200-1-1
2026.02.12 Rev.001

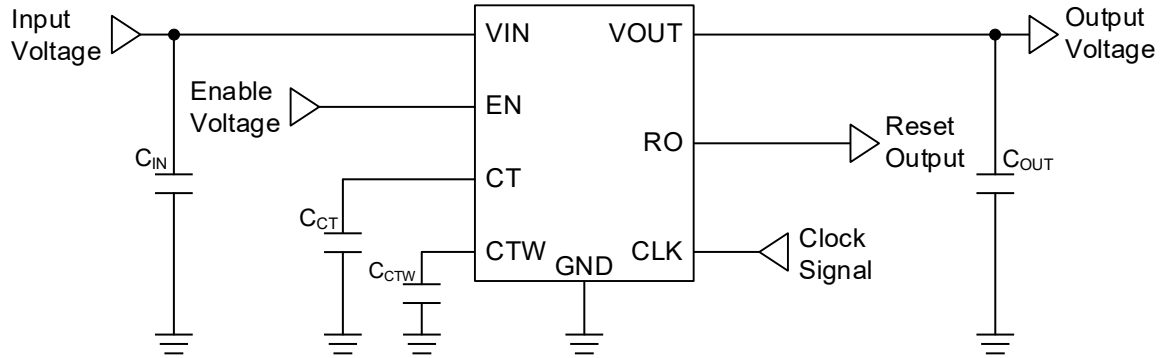
基本アプリケーション回路

外付け部品

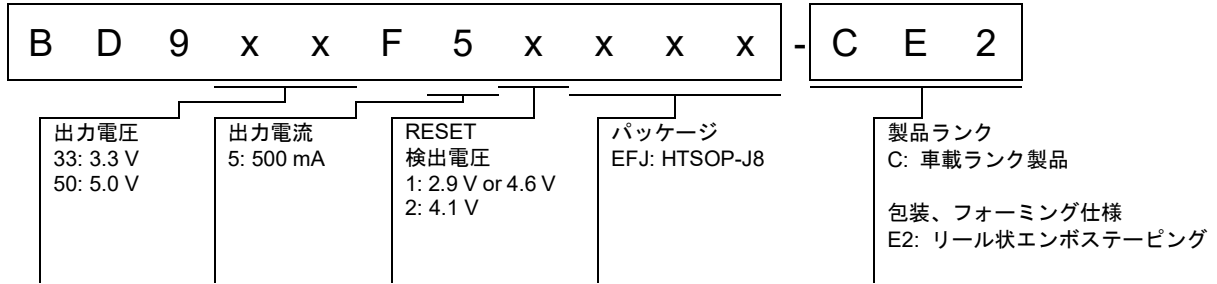
コンデンサ: $0.1 \mu\text{F} \leq C_{\text{IN}} (\text{Min})$ 、 $0.23 \mu\text{F} \leq C_{\text{OUT}} (\text{Min})$ ^(Note 1)、 $0.001 \mu\text{F} \leq C_{\text{CT}} \leq 47 \mu\text{F}$ 、 $0.00047 \mu\text{F} \leq C_{\text{CTW}} \leq 10 \mu\text{F}$

(Note 1) 出力コンデンサにはセラミックコンデンサの使用を推奨します。電解コンデンサ・タンタルコンデンサも使用可能ですが、

ESRの大きい (> 400 mΩ) コンデンサを使用される場合には必ず VOUT 端子付近に 0.23 μF 以上のセラミックコンデンサを並列に接続してご使用ください。



発注形名情報



ラインアップ

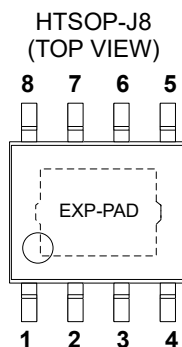
出力電圧	出力電流	RESET 検出電圧	WDT 機能	パッケージ	発注形名
3.3 V	500 mA	2.9 V	有	HTSOP-J8	BD933F51EFJ-CE2
5.0 V		4.1 V	有	HTSOP-J8	BD950F52EFJ-CE2
		4.6 V	有	HTSOP-J8	BD950F51EFJ-CE2

目次

概要	1
重要特性	1
特長	1
用途	1
パッケージ	1
基本アプリケーション回路	2
発注形名情報	3
ラインアップ	3
端子説明図	6
端子説明	6
ブロック図	7
各ブロック動作説明	8
絶対最大定格	9
熱抵抗	10
動作条件	11
電気的特性	12
特性データ (参考データ) 5V 出力時	16
特性データ (参考データ) 3.3V 出力時	24
特性データ (参考データ) WDT、RESET	30
特性データ測定回路図	37
タイミングチャート	39
1. EN ON/OFF	39
2. CLK ON/OFF	41
応用回路例	42
WDT 機能を使わず、LDO、RESET 機能のみを使用する場合について	42
CT 端子の外部処理でマニュアルリセットする場合について	42
RESET 遅延時間の設定が不要な場合について	42
アプリケーションと実装	43
外付け部品選定方法	43
入力端子コンデンサについて	43
出力端子コンデンサについて	43
基本アプリケーション	44
リニアレギュレータの入力にサージ印加時の保護	45
入力への正サージ印加について	45
入力への負サージ印加について	45
リニアレギュレータの逆電圧保護	45
入出力電圧の条件が逆転する場合について	45
入力の逆電圧保護	46
出力にインダクタを接続する場合の逆電圧保護	47
許容損失	48
熱設計	49
入出力等価回路図	51
使用上の注意	53
1. 電源の逆接続について	53
2. 電源ラインについて	53
3. グラウンド電位について	53
4. グラウンド配線パターンについて	53
5. 動作条件について	53
6. ラッシュカレントについて	53
7. 熱設計について	53
8. セット基板での検査について	53
9. 端子間ショートと誤装着について	53
10. 未使用の入力端子の処理について	53
11. 各入力端子について	54
12. セラミックコンデンサの特性変動について	54
13. 過熱保護回路について	54
14. 過電流保護回路について	54
15. 機能安全について	54
標印図	55

外形寸法図と包装・フォーミング仕様.....	56
改訂履歴	57

端子説明図



端子説明

(HTSOP-J8) BD933F51EFJ-C、BD950F51EFJ-C、BD950F52EFJ-C

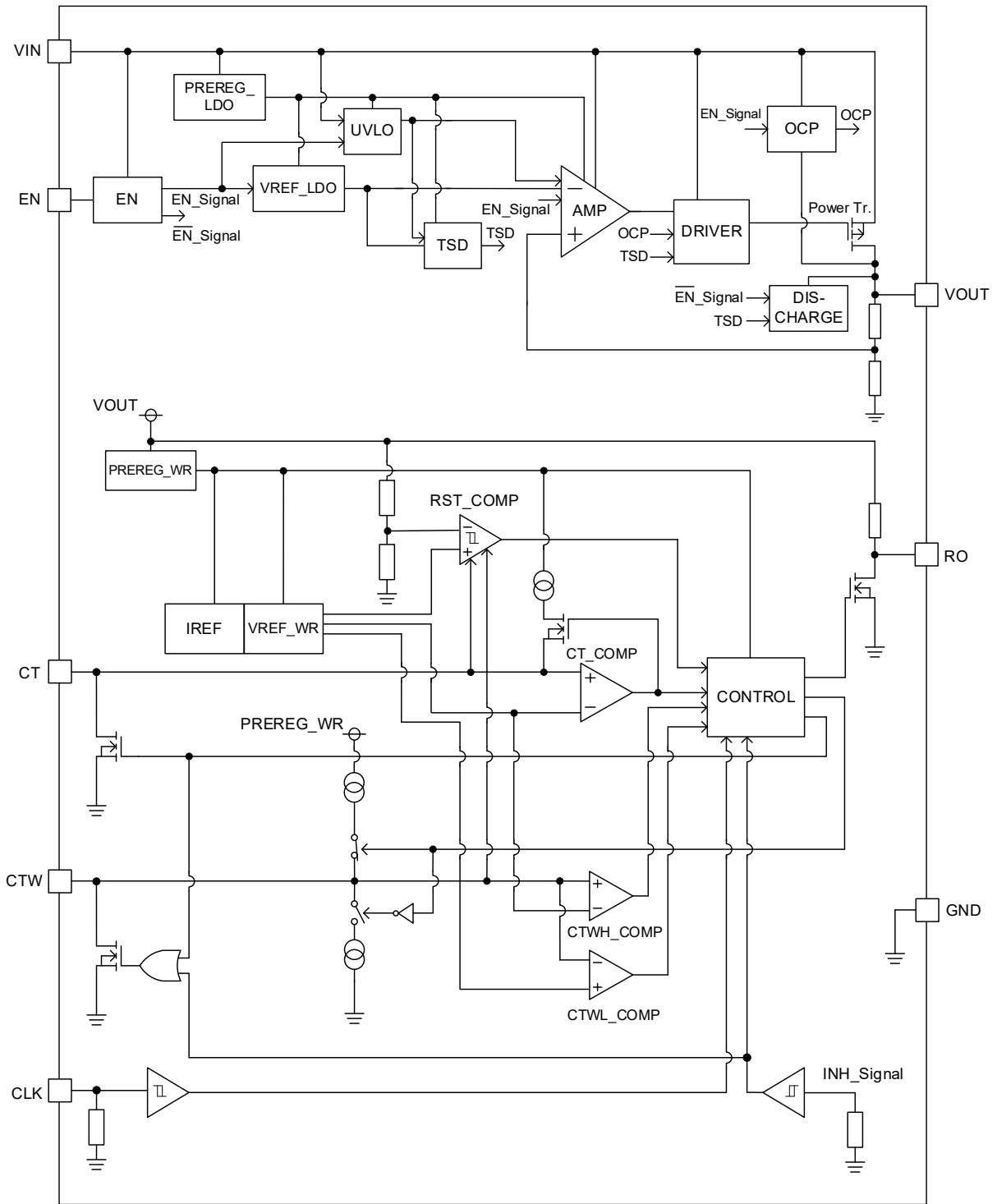
端子番号	端子名	機能	詳細説明
1	VIN	電源電圧入力端子	電源電圧を入力します。 VIN - GND 端子間に 0.1 μF (Min) 以上のコンデンサが必要です。 詳細については、 外付け部品選定方法 を参照してください。電源ラインのインダクタンス成分の影響が大きい場合、入力コンデンサ容量値を調整してください。
2	EN	出力電圧 ON / OFF 制御端子	HIGH ($V_{\text{EN}} \geq 1.5 \text{ V}$) 電圧印加時、デバイスの出力を ON します。 LOW ($V_{\text{EN}} \leq 0.6 \text{ V}$) 電圧印加時、デバイスの出力を OFF します。 端子オープン時には出力が OFF となりますが、誤動作防止のため低インピーダンスで GND 電位に接続することを推奨します。
3	CT	RESET 遅延時間設定端子	RESET 遅延時間を設定します。CT-GND 端子間に 0.001 μF (Min) 以上 47 μF (Max)以下のコンデンサが必要です。 RESET 遅延時間の設定が必要ない場合は、CT 端子をオープンで使用できます。詳細については、 応用回路例 を参照してください。
4	CTW	WDT 監視時間設定端子	WDT 監視時間を設定します。CTW-GND 端子間に 0.00047 μF (Min)以上 10 μF (Max)以下のコンデンサが必要です。 WDT 機能を使わず、LDO、RESET 機能のみを使用する場合は、CTW-GND 端子間をショートしてください。詳細については、 応用回路例 を参照してください。
5	CLK	クロック信号入力端子	この端子にはマイコンのクロック信号(Note 1)を入力します。 また、IC 内部にプルダウン抵抗があります。オープン状態では Low 固定となります。
6	GND	グラウンド端子	最低電位に接続してください。
7	RO	RESET 出力端子	RESET の出力端子です。IC 内部で VOUT 端子に 30 k Ω (Typ)でプルアップされています。IC 外部で 3 k Ω (Min)以上の抵抗を追加可能です。
8	VOUT	出力電圧端子	設定電圧を出力します。 VOUT-GND 端子間に 0.23 μF (Min) 以上のコンデンサが必要です。詳細については、 外付け部品選定方法 を参照してください。
-	EXP-PAD	放熱用 PAD	裏面の放熱メタル部分は放熱性をよくするために外部 GND パターンに接続することを推奨します。

(Note 1) 電気的特性で規定している CLK 入力 High/Low レベル電圧を入力してください。

入力時は CLK 入力 High/Low レベル電圧が誤って切り替わる可能性があるため、中点電位で固定しないでください。

ブロック図

BD933F51EFJ-C、BD950F51EFJ-C、BD950F52EFJ-C



各ブロック動作説明

ブロック名	機能	詳細説明
EN	出力電圧 ON / OFF 制御	EN 端子入力電圧が“HIGH” ($V_{EN} \geq 1.5 \text{ V}$) のとき出力を ON し、“LOW” ($V_{EN} \leq 0.6 \text{ V}$) のとき出力を OFF します。
PREREG_LDO	内部定電圧源	LDO ブロックの内部回路に電源供給します。
TSD	過熱保護	許容損失を超えた状態や、接合部温度が上昇しチップ温度(T_j)が過熱保護設定温度を超えた場合に、過熱異常を検出し出力を OFF することで熱破壊から IC を保護します。(Typ: 175 °C) チップ温度が低下すると、過熱保護は解除され出力は自動的に復帰します。
VREF_LDO	内部基準電圧	LDO ブロックの内部回路で使用する基準電圧を生成します。
AMP	誤差増幅	出力電圧を分圧した電圧と基準電圧を比較し、DRIVERを介して出力パワートランジスタを制御します。
DRIVER	出力 MOSFET ドライバ	出力パワートランジスタを駆動します。
OCP	過電流保護	出力短絡等の異常時に出力電流が最大出力電流を超えた場合、出力電流を制限し過電流による損傷から IC を保護します。(Typ: 1000 mA) 過電流保護動作状態では出力電流が制限されるため、出力電圧が低下する場合があります。異常状態が解除され電流値が正常に戻れば、出力電圧も正常状態に復帰します。
DISCHARGE	出力放電	EN 端子に LOW 電圧印加時、及び TSD 動作時に出力端子は内部抵抗を介して電荷を放電します。
UVLO	低電圧誤動作防止	$V_{IN} < 2.4 \text{ V}$ (Typ) で検出し、AMP を OFF することで低電圧入力時の誤動作を防止します。
PREREG_WR	内部定電圧源	WDT、RESET ブロックの内部回路に電源供給します。
IREF	内部基準電流	WDT、RESET ブロックの内部回路で使用する基準電流を生成します。
VREF_WR	内部基準電圧	WDT、RESET ブロックで使用する基準電圧を生成します。
RST_COMP	コンパレータ	VOUT 電圧と基準電圧を比較して CONTROL ブロックに出力します。
CT_COMP	コンパレータ	CT 電圧と基準電圧を比較して CONTROL ブロックに出力します。
CTWH_COMP	コンパレータ	CTW 電圧と基準電圧を比較して CTW 上側スレッシュホールド用の信号を CONTROL ブロックに出力します。
CTWL_COMP	コンパレータ	CTW 電圧と基準電圧を比較して CTW 下側スレッシュホールド用の信号を CONTROL ブロックに出力します。
CONTROL	制御回路	VOUT 電圧、CT 端子電圧、CTW 端子電圧、CLK 信号に応じて RESET 動作及び、WDT 動作を制御します。

絶対最大定格

項目	記号	定格	単位
入力電源電圧 ^(Note 1)	V _{IN}	-0.3 ~ +45.0	V
EN 端子電圧	V _{EN}	-0.3 ~ +45.0	V
出力端子電圧	V _{OUT}	-0.3 ~ +20.0 (≤ V _{IN} + 0.3)	V
CT 端子電圧	V _{CT}	-0.3 ~ +20.0 (≤ V _{OUT} + 0.3)	V
CTW 端子電圧	V _{CTW}	-0.3 ~ +7.0 (≤ V _{OUT} + 0.3)	V
CLK 端子電圧	V _{CLK}	-0.3 ~ +7.0 (≤ V _{OUT} + 0.3)	V
RO 端子電圧	V _{RO}	-0.3 ~ +20.0	V
接合部温度範囲	T _j	-40 ~ +150	°C
保存温度範囲	T _{stg}	-55 ~ +150	°C
最高接合部温度	T _{jmax}	150	°C
ESD 耐量 (HBM) ^(Note 2)	V _{ESD_HBM}	±2000	V
ESD 耐量 (CDM) ^(Note 3)	V _{ESD_CDM}	±750	V

注意 1 : 印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施していただくようご検討をお願いします。

注意 2 : 最高接合部温度を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。最高接合部温度を超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなど、最高接合部温度を超えないよう許容損失及び熱抵抗にご配慮ください。

(Note 1) 最高接合部温度 T_{jmax} を超えないでください。

動作電源電圧範囲内であれば、入力電源電圧 V_{IN} と EN 端子電圧 V_{EN} の立ち上げの順序は、どちらが先でも問題ありません。

(Note 2) ESD 試験 HBM: Human Body Model; AEC-Q100-002 (1.5 kΩ、100 pF) に準拠します。

(Note 3) ESD 試験 CDM: Charged Device Model; AEC-Q100-011 に準拠します。

熱抵抗 (Note 1)

項目	記号	熱抵抗 (Typ)		単位
		1層基板 (Note 3)	4層基板 (Note 4)	
HTSOP-J8				
ジャンクション—周囲温度間熱抵抗	θ_{JA}	132.6	28.3	°C/W
ジャンクション—パッケージ上面中心間熱特性パラメータ (Note 2)	Ψ_{JT}	14	5	°C/W

(Note 1) JESD51-2A(Still-Air) に準拠。BD950F51EFJ-C を使用。

(Note 2) ジャンクションからパッケージ (モールド部分) 上面中心までの熱特性パラメータ。

(Note 3) JESD51-3 に準拠した基板を使用。

(Note 4) JESD51-5、7 に準拠した基板を使用。

測定基板	基板材	基板寸法
1層	FR-4	114.3 mm x 76.2 mm x 1.57 mmt

1層目 (表面) 銅箔	
銅箔パターン	銅箔厚
実装ランドパターン + 電極引出し用配線	70 μ m

測定基板	基板材	基板寸法	サーマルビア (Note 5)	
			ピッチ	直径
4層	FR-4	114.3 mm x 76.2 mm x 1.6 mmt	1.20 mm	Φ 0.30 mm

1層目 (表面) 銅箔		2層目、3層目 (内層) 銅箔		4層目 (裏面) 銅箔	
銅箔パターン	銅箔厚	銅箔パターン	銅箔厚	銅箔パターン	銅箔厚
実装ランドパターン + 電極引出し用配線	70 μ m	74.2 mm \square (正方形)	35 μ m	74.2 mm \square (正方形)	70 μ m

(Note 5) 貫通ビア。1、2、4層の銅箔と接続する。配置はランドパターンに従う。

動作条件 (-40 °C ≤ Tj ≤ +150 °C)

項目	記号	最小	最大	単位
入力電源電圧 ^(Note 1) ^(Note 2)	V _{IN}	4.6	42.0	V
		V _{OUT} (Max) + ΔV _D (Max)	42.0	V
起動電圧	V _{IN Start-Up}	3.0	-	V
EN 端子電圧	V _{EN}	0	42.0	V
出力電流	I _{OUT}	0	500	mA
入力端子コンデンサ ^(Note 3) ^(Note 4)	C _{IN}	0.1	-	μF
出力端子コンデンサ ^(Note 4)	C _{OUT}	0.23	470	μF
出力端子コンデンサ ESR ^(Note 5)	ESR (C _{OUT})	-	400	mΩ
CT 端子接続コンデンサ	C _{CT}	0.001	47	μF
CTW 端子接続コンデンサ	C _{CTW}	0.00047	10	μF
RO - VOUT 間の外付けプルアップ抵抗 ^(Note 6)	R _{RO,ext}	3	-	kΩ
動作周囲温度	T _a	-40	+125	°C

(Note 1) 出力電圧につきましては出力電流に応じた電圧降下(最小入出力電圧差 ΔV_D)をご考慮ください。

(Note 2) 4.6 V または V_{OUT} (Max) + ΔV_D (Max) のどちらか高い方を適用します。

(Note 3) 電源ラインのインダクタンス成分の影響が大きい場合、入力コンデンサ容量値を調整してください。

また、電源ラインの電圧低下に伴う誤動作を防止するため、電源ラインのインピーダンス成分は極力小さくするようにご考慮ください。

(Note 4) コンデンサの容量は温度特性、DC バイアス特性などを考慮して、最小値を下回らないように設定してください。

(Note 5) 出力の位相補償コンデンサには低 ESR のセラミックコンデンサを推奨します。ESR の大きい (> 400 mΩ) 電解コンデンサ・タンタルコンデンサを使用される場合には必ず V_{OUT} 端子付近に 0.23 μF 以上のセラミックコンデンサを並列に接続してご使用ください。

(Note 6) IC 内部の RO - V_{OUT} 間に 30 kΩ (Typ) のプルアップ抵抗があります。そのため、外付けプルアップ抵抗を付けなくても使用できます。

電気的特性

特に指定のない限り、 $T_j = -40\text{ }^\circ\text{C} \sim +150\text{ }^\circ\text{C}$ 、 $V_{IN} = 13.5\text{ V}$ 、 $I_{OUT} = 0\text{ mA}$ 、 $C_{OUT} = 0.47\text{ }\mu\text{F}$ 、 $V_{EN} = 5.0\text{ V}$ 、 $CTW = GND$ (Note 1)
標準値は $T_j = 25\text{ }^\circ\text{C}$ 、 $V_{IN} = 13.5\text{ V}$ 時

項目	記号	規格値			単位	条件
		最小	標準	最大		
シャットダウン時回路電流	I_{SHUT}	-	1.0	5.0	μA	$V_{EN} = 0\text{ V}$ 、 $T_j \leq 125\text{ }^\circ\text{C}$
回路電流(WDT OFF)	I_{CC1}	-	32	60	μA	$I_{OUT} = 0\text{ mA}$ 、 $T_j \leq 125\text{ }^\circ\text{C}$
	I_{CC2}	-	32	65	μA	$I_{OUT} = 0\text{ mA}$ 、 $T_j \leq 150\text{ }^\circ\text{C}$
回路電流(WDT ON)	I_{CC3}	-	35	65	μA	$I_{OUT} = 0\text{ mA}$ 、 $T_j \leq 125\text{ }^\circ\text{C}$ $C_{CT} = 0.001\text{ }\mu\text{F}$ 、 $C_{CTW} = 0.00047\text{ }\mu\text{F}$ $f_{CLK} = 1\text{ kHz}$
	I_{CC4}	-	35	70	μA	$I_{OUT} = 0\text{ mA}$ 、 $T_j \leq 150\text{ }^\circ\text{C}$ $C_{CT} = 0.001\text{ }\mu\text{F}$ 、 $C_{CTW} = 0.00047\text{ }\mu\text{F}$ $f_{CLK} = 1\text{ kHz}$
出力電圧 (Note 2)	V_{OUT}	3.234	3.300	3.366	V	$4.6\text{ V} \leq V_{IN} \leq 42\text{ V}$ 、 $0\text{ mA} \leq I_{OUT} \leq 500\text{ mA}$
出力電圧 (Note 3)	V_{OUT}	4.900	5.000	5.100	V	$5.85\text{ V} \leq V_{IN} \leq 42\text{ V}$ 、 $0\text{ mA} \leq I_{OUT} \leq 300\text{ mA}$ 、 or $6.35\text{ V} \leq V_{IN} \leq 42\text{ V}$ 、 $0\text{ mA} \leq I_{OUT} \leq 500\text{ mA}$
最小入出力電圧差	ΔV_{D1}	-	400	900	mV	$V_{IN} = 3.135\text{ V}$ 、 $I_{OUT} = 300\text{ mA}$
	ΔV_{D2}	-	700	1500	mV	$V_{IN} = 3.135\text{ V}$ 、 $I_{OUT} = 500\text{ mA}$
	ΔV_{D3}	-	380	750	mV	$V_{IN} = 4.75\text{ V}$ 、 $I_{OUT} = 300\text{ mA}$
	ΔV_{D4}	-	650	1250	mV	$V_{IN} = 4.75\text{ V}$ 、 $I_{OUT} = 500\text{ mA}$
リップルリジェクション (Note 4)	R.R.	-	65	-	dB	$f = 1\text{ kHz}$ 、 $V_{Ripple} = 1\text{ V}_{rms}$ $I_{OUT} = 10\text{ mA}$
ラインレギュレーション	Reg.I	-	0.1	0.3	%	$V_{OUT} + 1.5\text{ V} \leq V_{IN} \leq 42\text{ V}$
ロードレギュレーション	Reg.L	-	0.1	0.5	%	$0\text{ mA} \leq I_{OUT} \leq 500\text{ mA}$

(Note 1) WDT 機能を止めるために CTW 端子を GND にショート。

(Note 2) BD933F51EFJ-C に適用。

(Note 3) BD950F51EFJ-C、BD950F52EFJ-C に適用。

(Note 4) 全数出荷検査はしていません。

電気的特性 — 続き

特に指定のない限り、 $T_j = -40\text{ }^\circ\text{C} \sim +150\text{ }^\circ\text{C}$ 、 $V_{IN} = 13.5\text{ V}$ 、 $I_{OUT} = 0\text{ mA}$ 、 $C_{OUT} = 0.47\text{ }\mu\text{F}$ 、 $V_{EN} = 5.0\text{ V}$ 、 $CTW = GND$ (Note 1)
標準値は $T_j = 25\text{ }^\circ\text{C}$ 、 $V_{IN} = 13.5\text{ V}$ 時

項目	記号	規格値			単位	条件
		最小	標準	最大		
UVLO 立ち下げスレッシュヨルド	V_{UVLOF}	1.8	2.4	2.8	V	V_{IN} falling
UVLO 立ち上げスレッシュヨルド	V_{UVLOR}	2.0	2.6	3.0	V	V_{IN} rising
UVLO ヒステリシス電圧	$V_{UVLOHYS}$	-	0.2	-	V	-
過電流保護	I_{OCP}	501	1000	1300	mA	$V_{OUT} = 0\text{ V}$
過熱保護動作温度	T_{TSD}	151	175	-	$^\circ\text{C}$	-
過熱保護動作ヒステリシス温度	T_{TSDHYS}	-	15	-	$^\circ\text{C}$	-
EN ON スレッシュヨルド電圧	V_{ENTH}	0.70	1.10	1.50	V	V_{EN} rising
EN OFF スレッシュヨルド電圧	V_{ENTL}	0.60	0.90	1.30	V	V_{EN} falling
EN ヒステリシス電圧	V_{ENHYS}	-	0.18	-	V	-
EN バイアス電流	I_{EN}	-	4	8	μA	$V_{EN} = 5\text{ V}$
出力ディスチャージ抵抗	R_{DSC}	2.6	6.5	11.0	k Ω	$V_{EN} = 0\text{ V}$ 、 $V_{OUT} = 5\text{ V}$

(Note 1) WDT 機能を止めるために CTW 端子を GND にショート。

電気的特性 — 続き

特に指定のない限り、 $T_j = -40\text{ }^\circ\text{C} \sim +150\text{ }^\circ\text{C}$ 、 $V_{IN} = V_{OUT} = 5.0\text{ V}$ 、 $I_{OUT} = 0\text{ mA}$ 、 $C_{OUT} = 0.47\text{ }\mu\text{F}$ 、 $V_{EN} = 5.0\text{ V}$ 、 $C_{CT} = 0.01\text{ }\mu\text{F}$ 、 $C_{CTW} = 0.0047\text{ }\mu\text{F}$
標準値は $T_j = 25\text{ }^\circ\text{C}$ 、 $V_{IN} = V_{OUT} = 5.0\text{ V}$ 時

項目	記号	規格値			単位	条件	
		最小	標準	最大			
RO 端子リーク電流	I_{LEAK}	-	-	1	μA	$V_{OUT} = V_{RO} = 5.0\text{ V}$ (Note 1)	
RO 端子電流能力 1	I_{OL1}	0.4	-	-	mA	$V_{OUT} = 1.0\text{ V}$ 、 $V_{RO} = 0.5\text{ V}$	
RO 端子電流能力 2	I_{OL2}	2.0	-	-	mA	$V_{OUT} = 2.0\text{ V}$ 、 $V_{RO} = 0.5\text{ V}$	
RO Low 電圧	V_{ROL}	-	-	0.4	V	$V_{OUT} \geq 1\text{ V}$ 、 $R_{RO,ext} \geq 3\text{ k}\Omega$	
RESET 検出電圧	2.9 V (Note 2)	V_{DET}	$V_{DET}(\text{Typ}) \times (-2\%)$	2.900	$V_{DET}(\text{Typ}) \times (+2\%)$	V	-
	4.1 V (Note 3)	V_{DET}	$V_{DET}(\text{Typ}) \times (-2\%)$	4.100	$V_{DET}(\text{Typ}) \times (+2\%)$	V	-
	4.6 V (Note 4)	V_{DET}	$V_{DET}(\text{Typ}) \times (-2\%)$	4.600	$V_{DET}(\text{Typ}) \times (+2\%)$	V	-
RESET 検出 ヒステリシス電圧	2.9 V (Note 2)	V_{RHY}	$V_{RHY}(\text{Typ}) \times (-45\%)$	104	$V_{RHY}(\text{Typ}) \times (+45\%)$	mV	-
	4.1 V (Note 3)	V_{RHY}	$V_{RHY}(\text{Typ}) \times (-45\%)$	148	$V_{RHY}(\text{Typ}) \times (+45\%)$	mV	-
	4.6 V (Note 4)	V_{RHY}	$V_{RHY}(\text{Typ}) \times (-45\%)$	166	$V_{RHY}(\text{Typ}) \times (+45\%)$	mV	-
RO - VOUT 間の内部プルアップ抵抗	$R_{RO,int}$	18	30	46	$\text{k}\Omega$	-	

(Note 1) V_{RO} は RO 端子の印加電圧

(Note 2) BD933F51EFJ-C に適用

(Note 3) BD950F52EFJ-C に適用

(Note 4) BD950F51EFJ-C に適用

電气的特性 — 続き

特に指定のない限り、 $T_j = -40\text{ }^\circ\text{C} \sim +150\text{ }^\circ\text{C}$ 、 $V_{IN} = V_{OUT} = 5.0\text{ V}$ 、 $I_{OUT} = 0\text{ mA}$ 、 $C_{OUT} = 0.47\text{ }\mu\text{F}$ 、 $V_{EN} = 5.0\text{ V}$ 、 $C_{CT} = 0.01\text{ }\mu\text{F}$ 、 $C_{CTW} = 0.0047\text{ }\mu\text{F}$
標準値は $T_j = 25\text{ }^\circ\text{C}$ 、 $V_{IN} = V_{OUT} = 5.0\text{ V}$ 時

Parameter	Symbol	Limits			Unit	Conditions
		Min	Typ	Max		
CT スレッシュヨルド	V_{CTTH}	-	0.9	-	V	-
CT 充電電流	I_{CT_C}	-	1.3	-	μA	$V_{CT} = 0.5\text{ V}$
CTW 上側スレッシュヨルド	V_{CTWH}	-	0.9	-	V	-
CTW 下側スレッシュヨルド	V_{CTWL}	-	0.3	-	V	-
CTW 充電電流	I_{CTW_C}	-	0.3	-	μA	$V_{CTW} = 0.2\text{ V}$
CTW 放電電流	I_{CTW_D}	-	0.9	-	μA	$V_{CTW} = 1.0\text{ V}$
遅延時間 L→H	t_d	5.5	6.9	8.3	ms	$C_{CT} = 0.01\text{ }\mu\text{F}$ (Note 1)
WDT 監視時間	t_{WH}	7.5	9.4	11.5	ms	$C_{CTW} = 0.0047\text{ }\mu\text{F}$ (Note 1)
WDT RESET 時間	t_{WL}	2.5	3.2	3.9	ms	$C_{CTW} = 0.0047\text{ }\mu\text{F}$ (Note 1)
CLK 端子流入電流	I_{CLK}	-	0.3	2.0	μA	$V_{CLK} = 5.0\text{ V}$
CLK 入力パルス幅	t_{PCLK}	0.5	-	-	μs	-
CLK 入力 ハイレベル電圧	V_{HCLK}	$V_{OUT} \times 0.8$	-	V_{OUT}	V	-
CLK 入力 ローレベル電圧	V_{LCLK}	0	-	$V_{OUT} \times 0.2$	V	-

(Note 1) 以下の式と、CT 端子、CTW 端子に接続するコンデンサの容量で設定可能。

$$t_d [\text{s}] = 0.69 \times C_{CT} [\text{F}] \times 10^6$$

$$t_{WH} [\text{s}] = 2 \times C_{CTW} [\text{F}] \times 10^6$$

$$t_{WL} [\text{s}] = 0.67 \times C_{CTW} [\text{F}] \times 10^6$$

C_{CT} 、 C_{CTW} は動作条件の最小値以下でも使用可能ですが、回路内部の遅延時間により t_d 、 t_{WH} 、 t_{WL} の設定値が大きくなります。

また、本特性値に C_{CT} 、 C_{CTW} 容量の絶対値ばらつき、DC バイアス特性、温度特性などの外付け部品のばらつきは含まれておりません。

特性データ (参考データ) 5 V 出力時

特に指定のない限り、 $T_j = -40\text{ }^\circ\text{C} \sim +150\text{ }^\circ\text{C}$ 、 $V_{IN} = 13.5\text{ V}$ 、 $C_{IN} = 1\text{ }\mu\text{F}$ 、 $I_{OUT} = 0\text{ mA}$ 、 $C_{OUT} = 0.47\text{ }\mu\text{F}$ 、 $V_{EN} = 5.0\text{ V}$ 、 $CTW = \text{GND}$

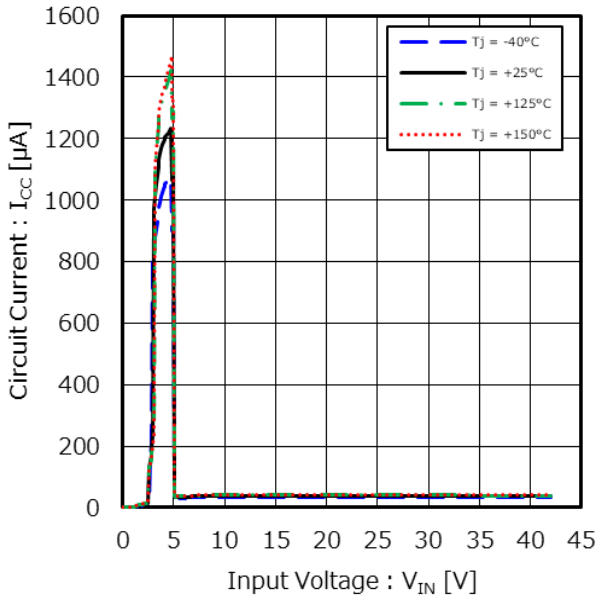


Figure 1. Circuit Current vs Input Voltage (5 V output)

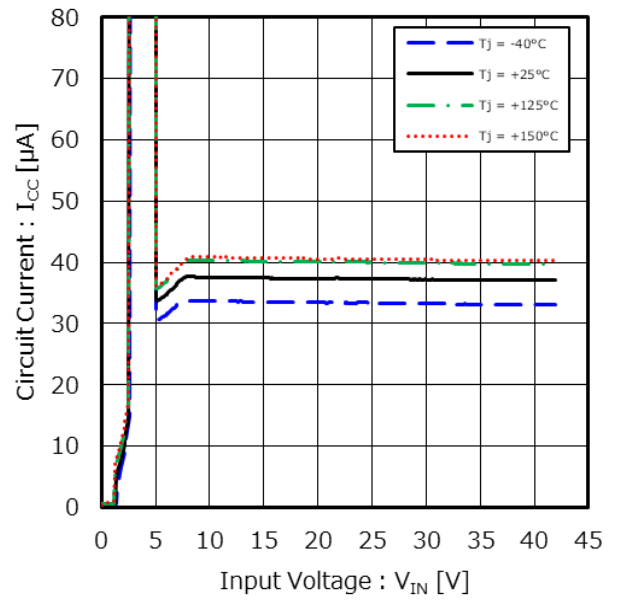


Figure 2. Circuit Current vs Input Voltage Enlarged view of Figure 1 at narrow Circuit Current range (5 V output)

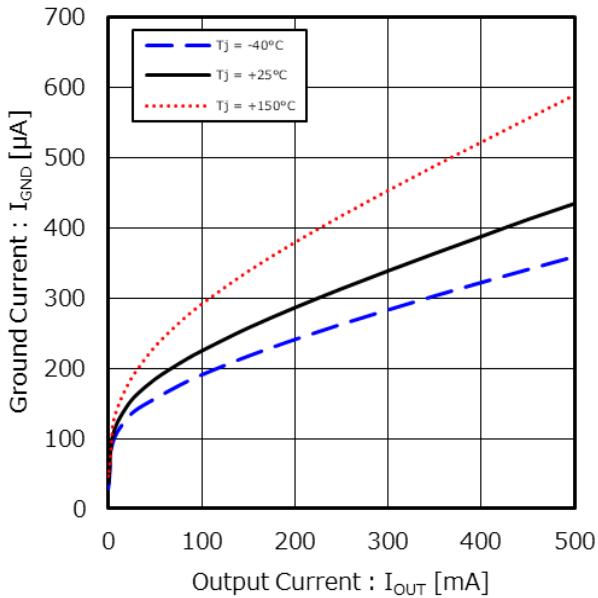


Figure 3. Ground Current vs Output Current (5 V output)

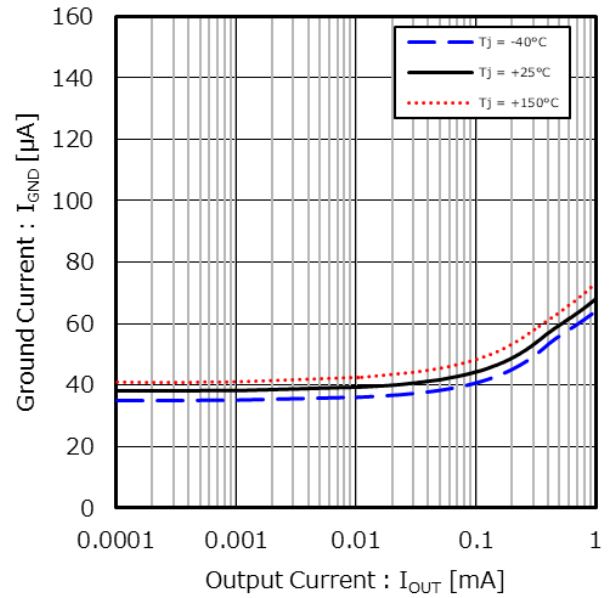


Figure 4. Ground Current vs Output Current Enlarged view of Figure 3 at low Output Current (5 V output)

特性データ (参考データ) 5 V 出力時 - 続き

特に指定のない限り、 $T_j = -40\text{ }^\circ\text{C} \sim +150\text{ }^\circ\text{C}$ 、 $V_{IN} = 13.5\text{ V}$ 、 $C_{IN} = 1\text{ }\mu\text{F}$ 、 $I_{OUT} = 0\text{ mA}$ 、 $C_{OUT} = 0.47\text{ }\mu\text{F}$ 、 $V_{EN} = 5.0\text{ V}$ 、 $CTW = \text{GND}$

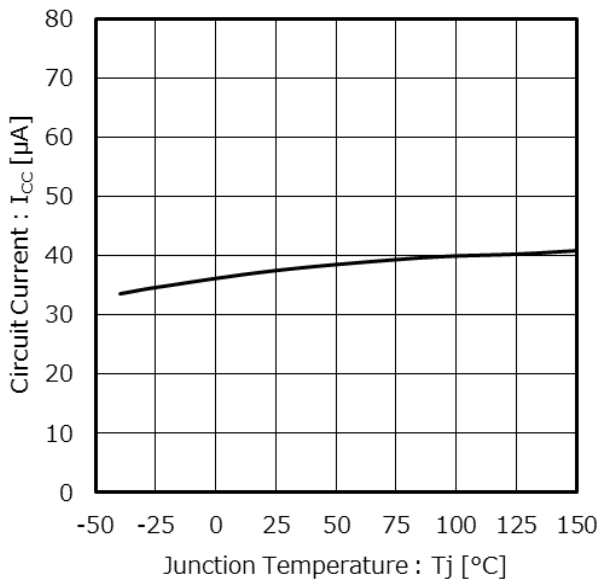


Figure 5. Circuit Current vs Junction Temperature (5 V output)

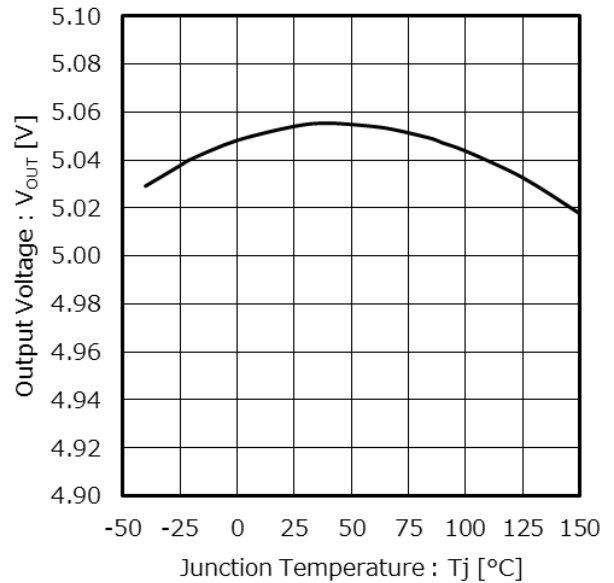


Figure 6. Output Voltage vs Junction Temperature (5 V output)

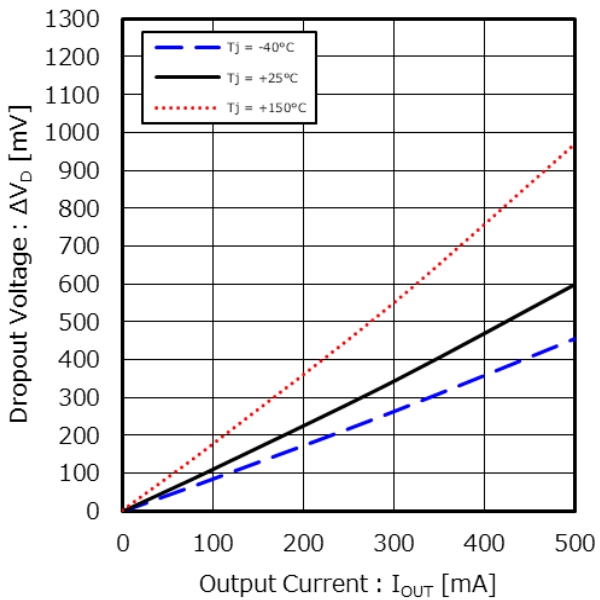


Figure 7. Dropout Voltage vs Output Current (5 V output, $V_{IN} = 4.75\text{ V}$)

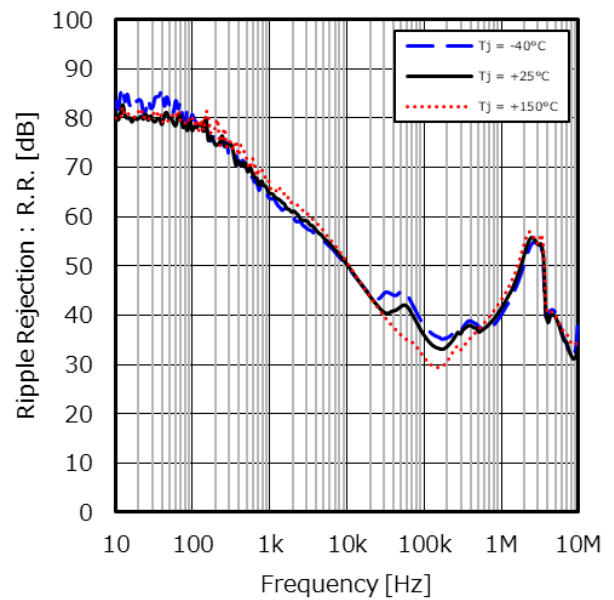


Figure 8. Ripple Rejection vs Frequency (5 V output, $V_{Ripple} = 1\text{ V}_{rms}$, $I_{OUT} = 10\text{ mA}$)

特性データ (参考データ) 5 V 出力時 - 続き

特に指定のない限り、 $T_j = -40\text{ }^\circ\text{C} \sim +150\text{ }^\circ\text{C}$ 、 $V_{IN} = 13.5\text{ V}$ 、 $C_{IN} = 1\text{ }\mu\text{F}$ 、 $I_{OUT} = 0\text{ mA}$ 、 $C_{OUT} = 0.47\text{ }\mu\text{F}$ 、 $V_{EN} = 5.0\text{ V}$ 、 $CTW = \text{GND}$

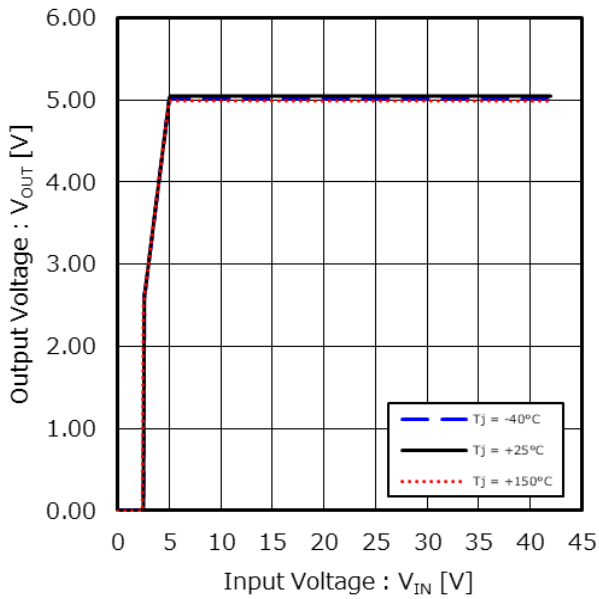


Figure 9. Output Voltage vs Input Voltage (5 V output)

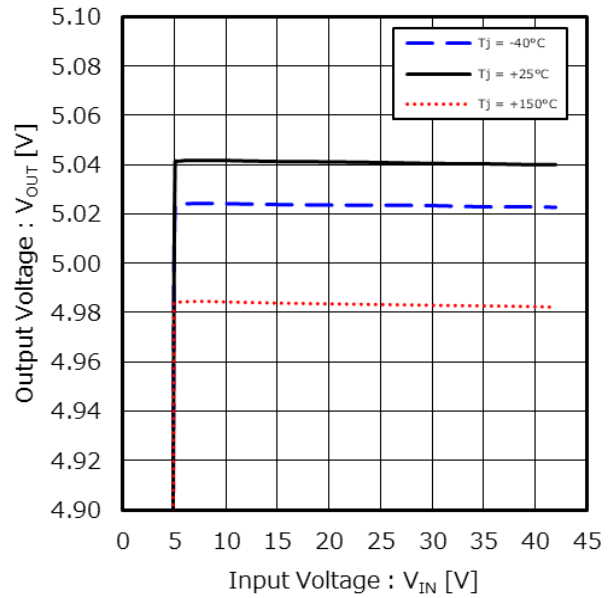


Figure 10. Output Voltage vs Input Voltage Enlarged view of Figure 9 at narrow Output Voltage range (5 V output、Line Regulation)

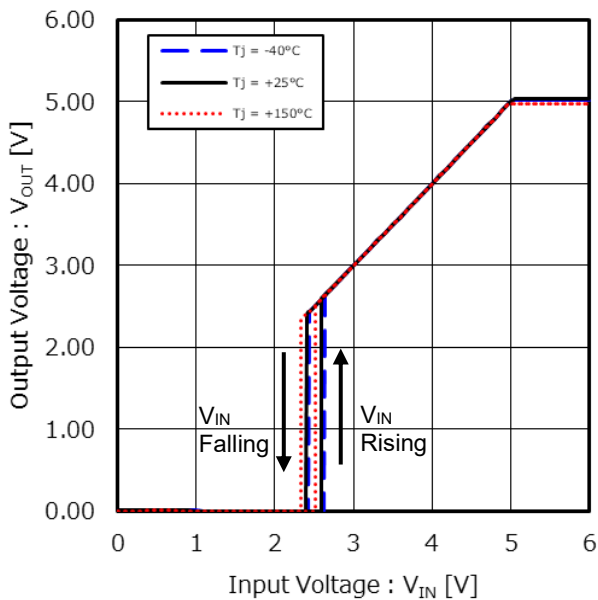


Figure 11. Output Voltage vs Input Voltage Enlarged view of Figure 9 at low Input Voltage (5 V output、UVLO)

特性データ (参考データ) 5 V 出力時 - 続き

特に指定のない限り、 $T_j = -40\text{ }^\circ\text{C} \sim +150\text{ }^\circ\text{C}$ 、 $V_{IN} = 13.5\text{ V}$ 、 $C_{IN} = 1\text{ }\mu\text{F}$ 、 $I_{OUT} = 0\text{ mA}$ 、 $C_{OUT} = 0.47\text{ }\mu\text{F}$ 、 $V_{EN} = 5.0\text{ V}$ 、 $CTW = \text{GND}$

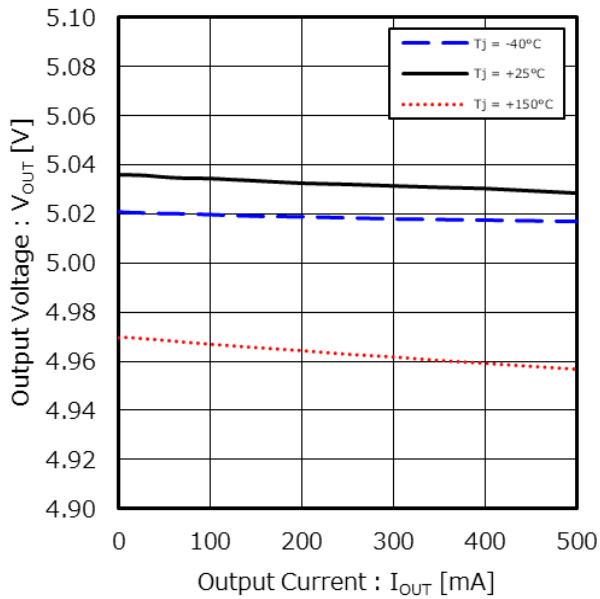


Figure 12. Output Voltage vs Output Current (5 V output, Load Regulation)

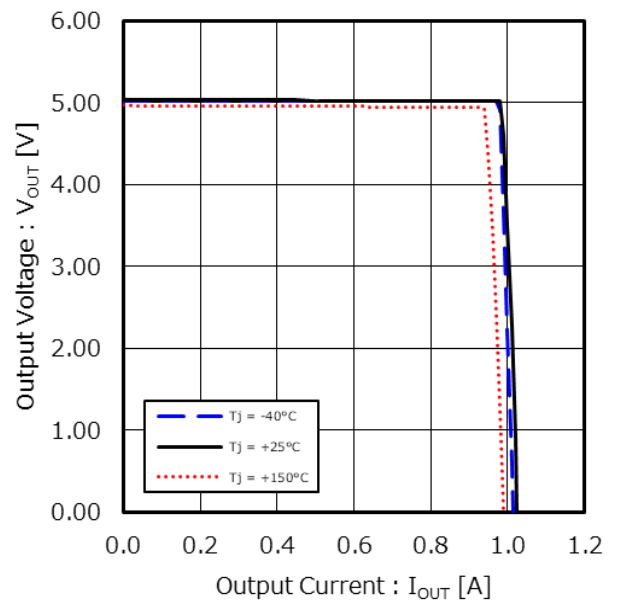


Figure 13. Output Voltage vs Output Current (5 V output, Over Current Protection)

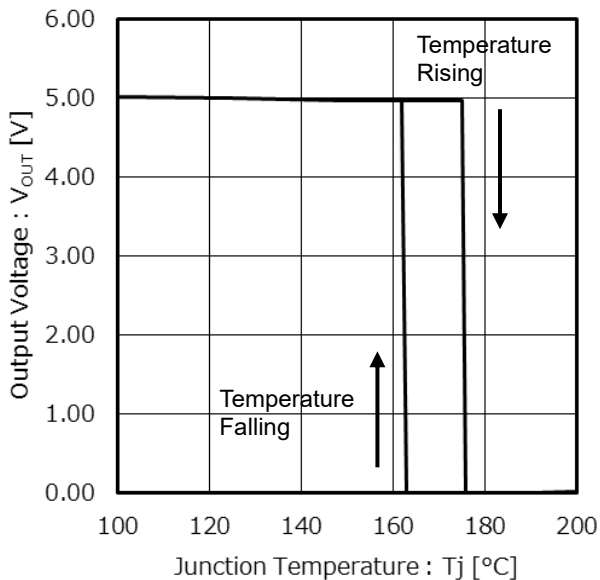


Figure 14. Output Voltage vs Junction Temperature (5 V output, Thermal Shutdown)

特性データ (参考データ) 5 V 出力時 - 続き

特に指定のない限り、 $T_j = -40^\circ\text{C} \sim +150^\circ\text{C}$ 、 $V_{IN} = 13.5\text{ V}$ 、 $C_{IN} = 1\ \mu\text{F}$ 、 $I_{OUT} = 0\text{ mA}$ 、 $C_{OUT} = 0.47\ \mu\text{F}$ 、 $V_{EN} = 5.0\text{ V}$ 、 $CTW = \text{GND}$

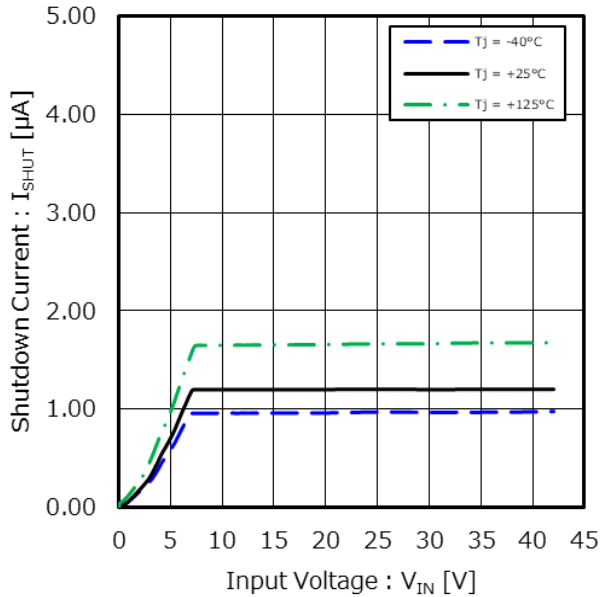


Figure 15. Shutdown Current vs Input Voltage ($V_{EN} = 0\text{ V}$)

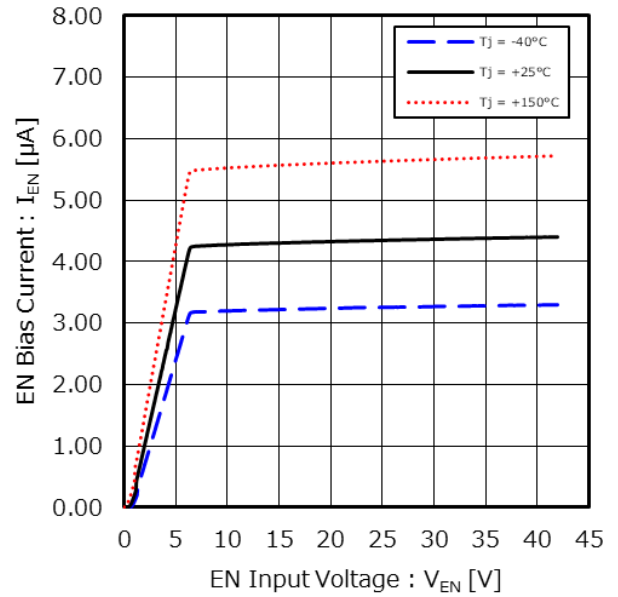


Figure 16. EN Bias Current vs EN Input Voltage

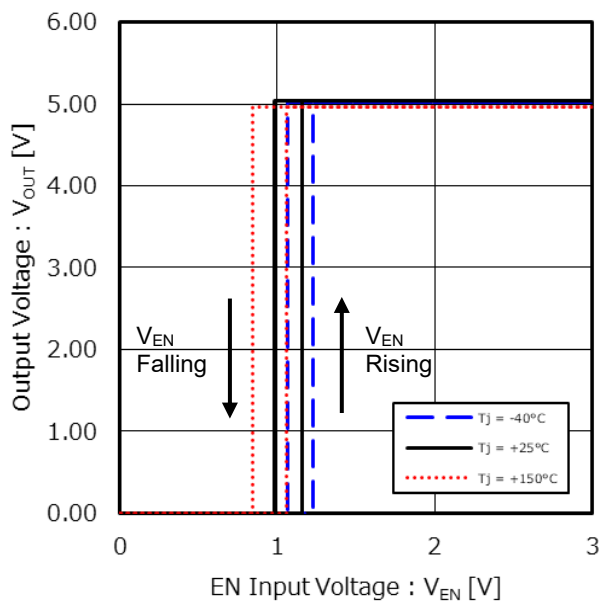


Figure 17. Output Voltage vs EN Input Voltage (5 V output)

特性データ (参考データ) 5 V 出力時 - 続き

特に指定のない限り、 $T_j = 25\text{ }^\circ\text{C}$ 、 $V_{IN} = 13.5\text{ V}$ 、 $C_{IN} = 1\text{ }\mu\text{F}$ 、 $I_{OUT} = 0\text{ mA}$ 、 $C_{OUT} = 0.47\text{ }\mu\text{F}$ 、 $V_{EN} = 5.0\text{ V}$ 、 $CTW = \text{GND}$

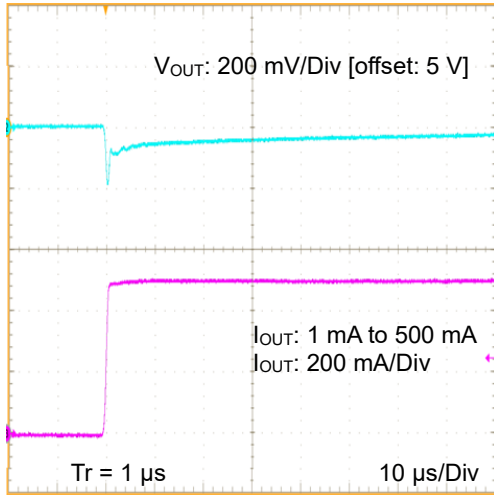


Figure 18. Load Transient 1 mA to 500 mA (5 V output、 $T_r = 1\text{ }\mu\text{s}$)

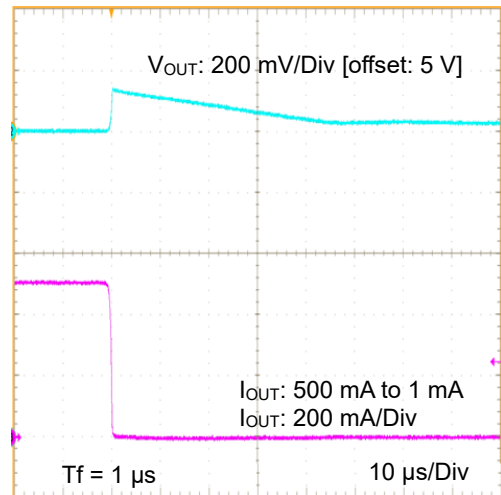


Figure 19. Load Transient 500 mA to 1 mA (5 V output、 $T_f = 1\text{ }\mu\text{s}$)

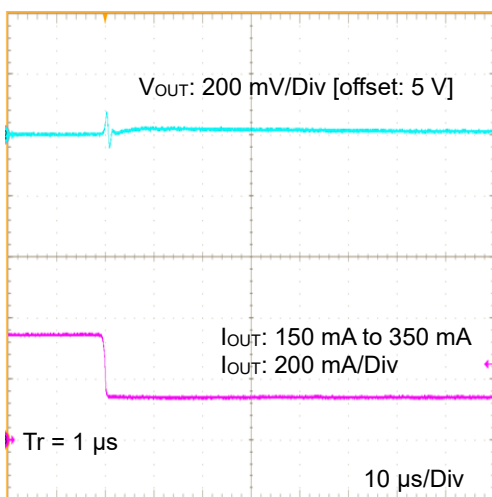


Figure 20. Load Transient 150 mA to 350 mA (5 V output、 $T_r = 1\text{ }\mu\text{s}$)

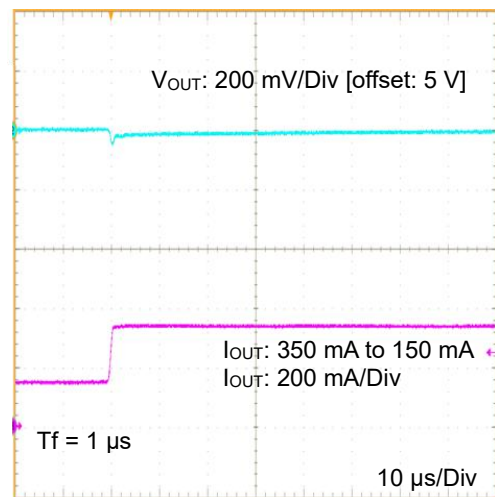


Figure 21. Load Transient 350 mA to 150 mA (5 V output、 $T_f = 1\text{ }\mu\text{s}$)

特性データ (参考データ) 5 V 出力時 - 続き

特に指定のない限り、 $T_j = 25\text{ }^\circ\text{C}$ 、 $V_{IN} = 13.5\text{ V}$ 、 $C_{IN} = 1\text{ }\mu\text{F}$ 、 $I_{OUT} = 0\text{ mA}$ 、 $C_{OUT} = 0.47\text{ }\mu\text{F}$ 、 $V_{EN} = 5.0\text{ V}$ 、 $CTW = \text{GND}$

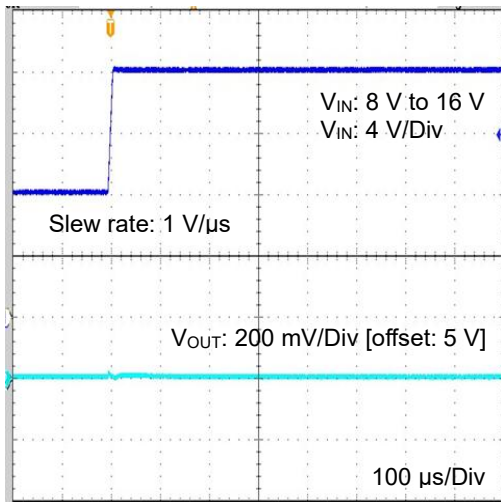


Figure 22. Line Transient 8 V to 16 V
(5 V output、 $I_{OUT} = 0\text{ mA}$)

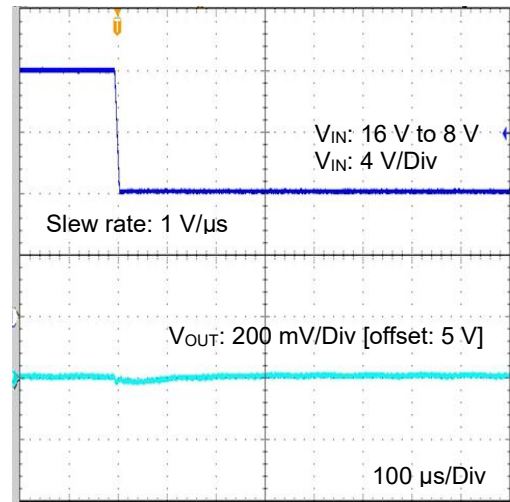


Figure 23. Line Transient 16 V to 8 V
(5 V output、 $I_{OUT} = 0\text{ mA}$)

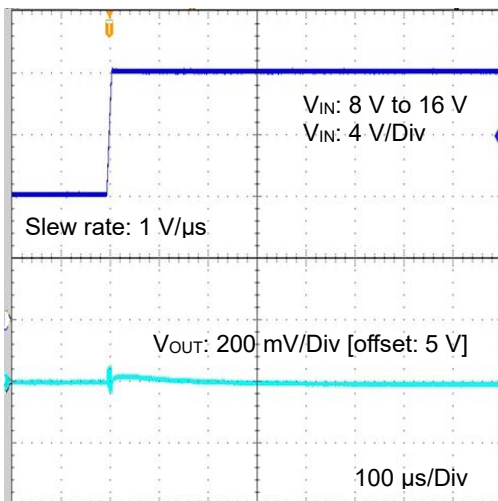


Figure 24. Line Transient 8 V to 16 V
(5 V output、 $I_{OUT} = 500\text{ mA}$)

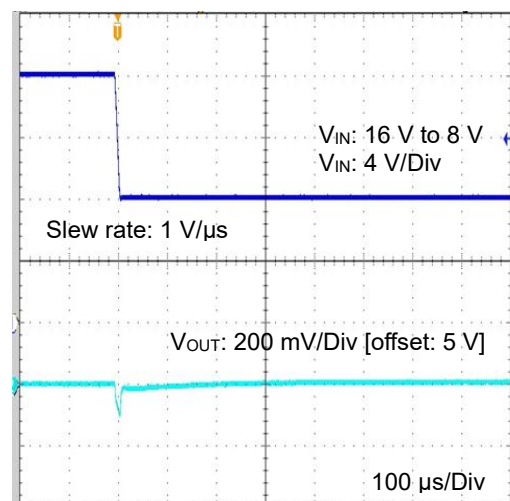


Figure 25. Line Transient 16 V to 8 V
(5 V output、 $I_{OUT} = 500\text{ mA}$)

特性データ (参考データ) 5 V 出力時 - 続き

特に指定のない限り、 $T_j = 25\text{ }^\circ\text{C}$ 、 $V_{IN} = 13.5\text{ V}$ 、 $C_{IN} = 1\text{ }\mu\text{F}$ 、 $I_{OUT} = 0\text{ mA}$ 、 $C_{OUT} = 0.47\text{ }\mu\text{F}$ 、 $V_{EN} = 5.0\text{ V}$ 、 $CTW = \text{GND}$

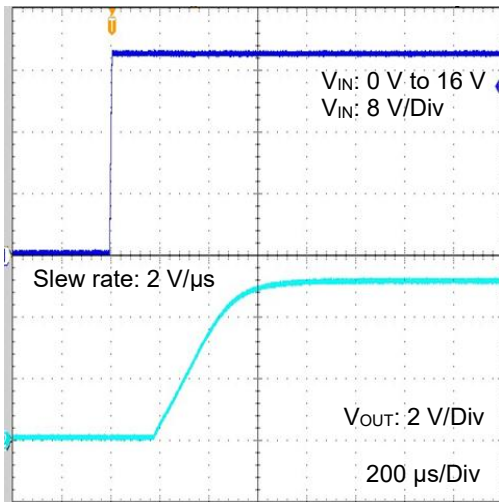


Figure 26. VIN Startup Waveform
 $V_{IN}: 0\text{ V to }16\text{ V}$
 (5 V output, $I_{OUT} = 0\text{ mA}$)

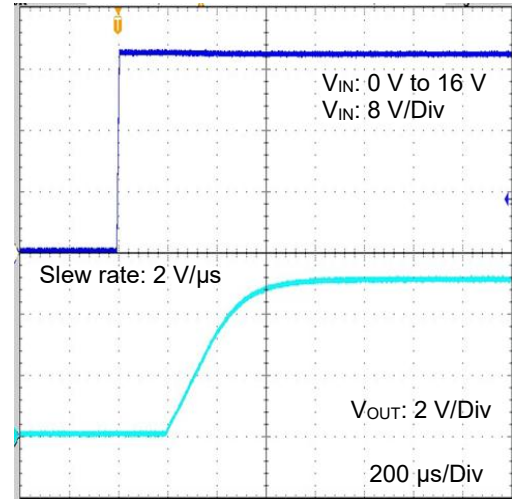


Figure 27. VIN Startup Waveform
 $V_{IN}: 0\text{ V to }16\text{ V}$
 (5 V output, $I_{OUT} = 500\text{ mA}$)

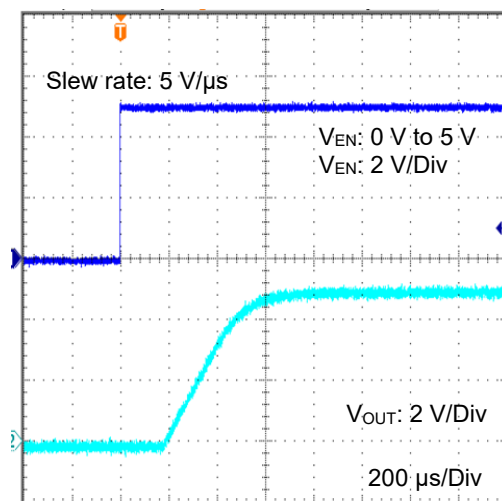


Figure 28. EN Startup Waveform
 (5 V output, $I_{OUT} = 1\text{ mA}$)

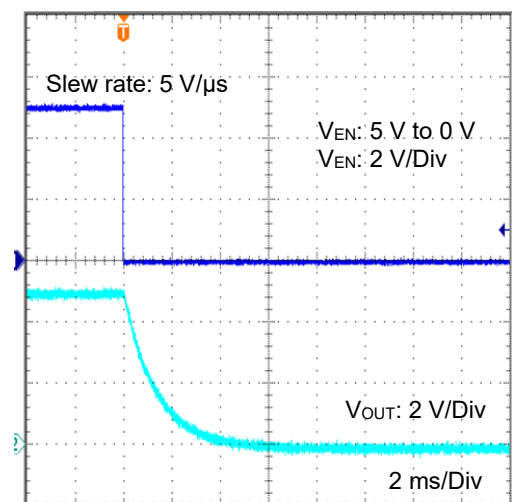


Figure 29. EN Shutdown Waveform
 (5 V output, $I_{OUT} = 1\text{ mA}$)

特性データ (参考データ) 3.3 V 出力時

特に指定のない限り、 $T_j = -40^\circ\text{C} \sim +150^\circ\text{C}$ 、 $V_{IN} = 13.5\text{ V}$ 、 $C_{IN} = 1\ \mu\text{F}$ 、 $I_{OUT} = 0\text{ mA}$ 、 $C_{OUT} = 0.47\ \mu\text{F}$ 、 $V_{EN} = 5.0\text{ V}$ 、 $CTW = \text{GND}$

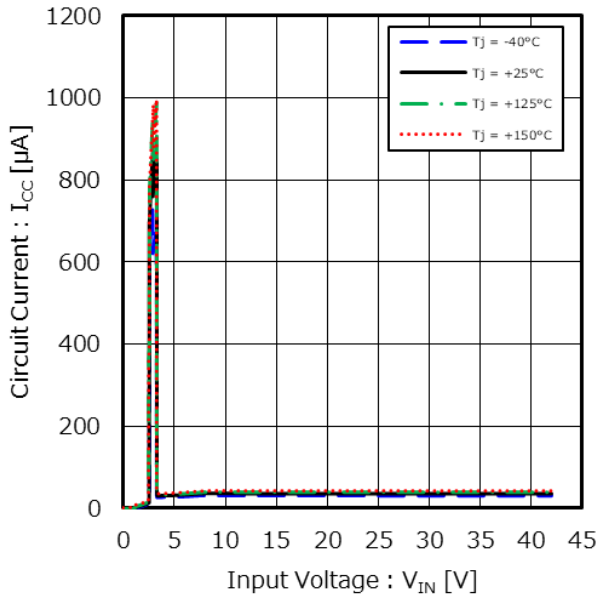


Figure 30. Circuit Current vs Input Voltage (3.3 V output)

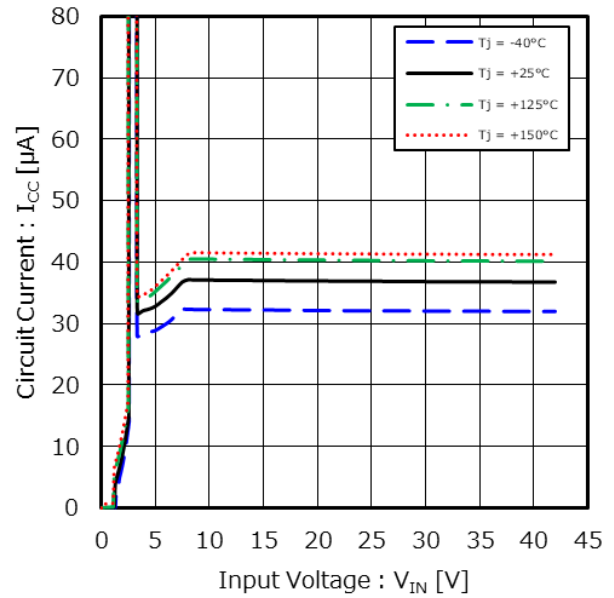


Figure 31. Circuit Current vs Input Voltage Enlarged view of Figure 30 at narrow Circuit Current range (3.3 V output)

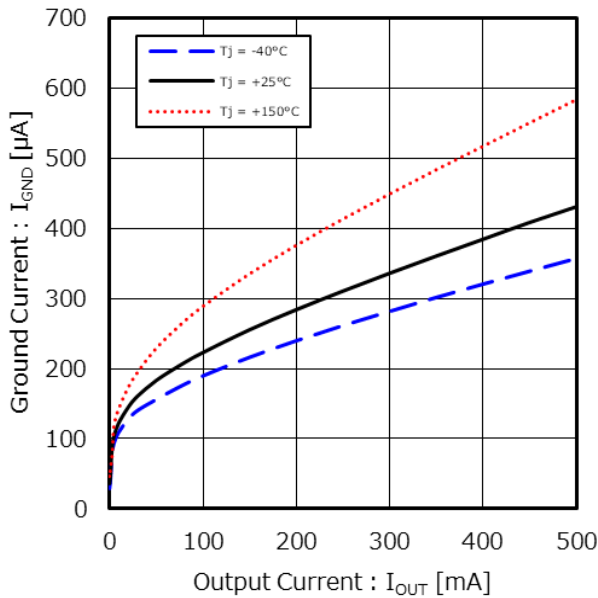


Figure 32. Ground Current vs Output Current (3.3 V output)

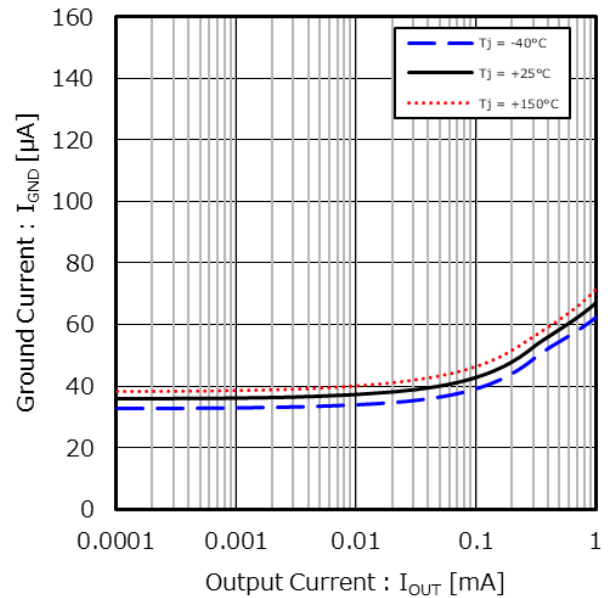


Figure 33. Ground Current vs Output Current Enlarged view of Figure 32 at low Output Current (3.3 V output)

特性データ (参考データ) 3.3 V 出力時 - 続き

特に指定のない限り、 $T_j = -40\text{ }^\circ\text{C} \sim +150\text{ }^\circ\text{C}$ 、 $V_{IN} = 13.5\text{ V}$ 、 $C_{IN} = 1\text{ }\mu\text{F}$ 、 $I_{OUT} = 0\text{ mA}$ 、 $C_{OUT} = 0.47\text{ }\mu\text{F}$ 、 $V_{EN} = 5.0\text{ V}$ 、 $CTW = \text{GND}$

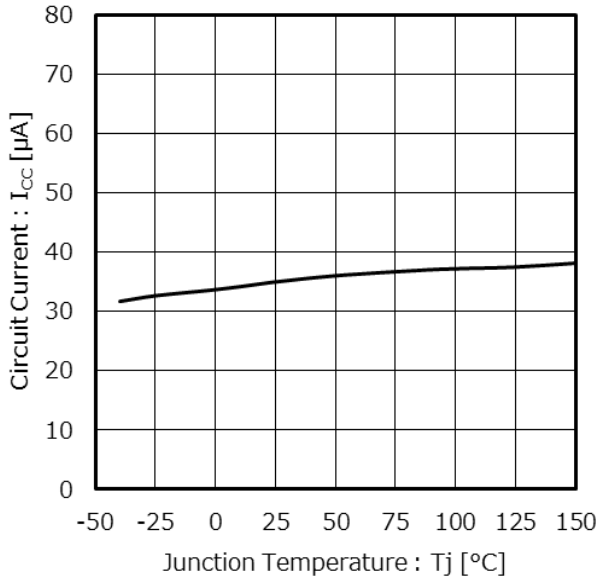


Figure 34. Circuit Current vs Junction Temperature (3.3 V output)

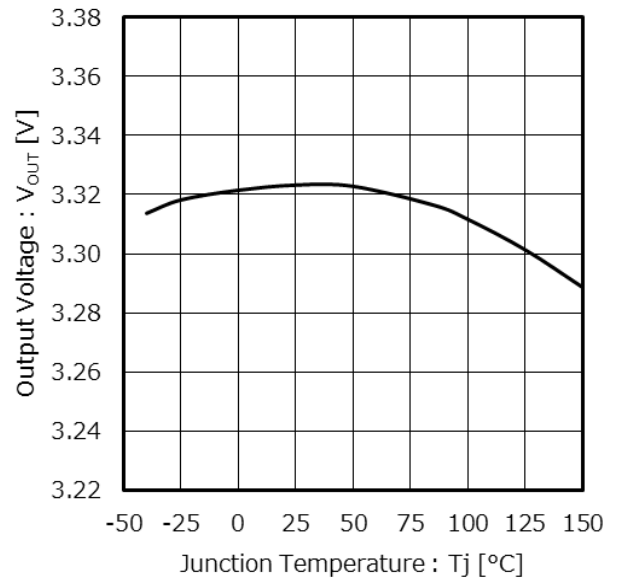


Figure 35. Output Voltage vs Junction Temperature (3.3 V output)

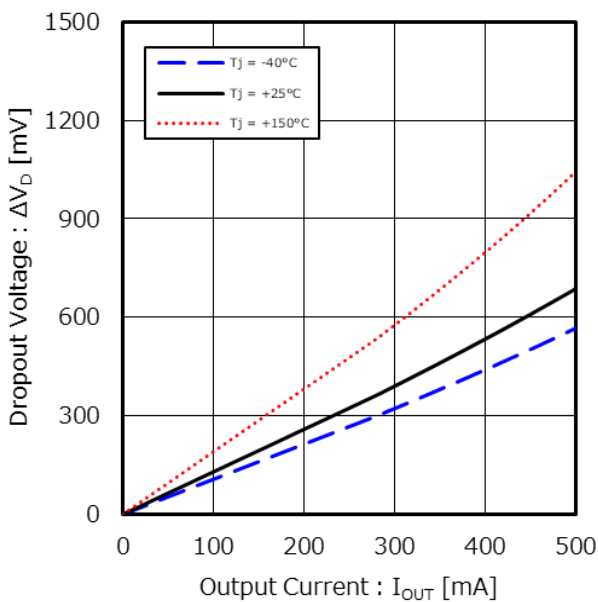


Figure 36. Dropout Voltage vs Output Current (3.3 V output, $V_{IN} = 3.135\text{ V}$)

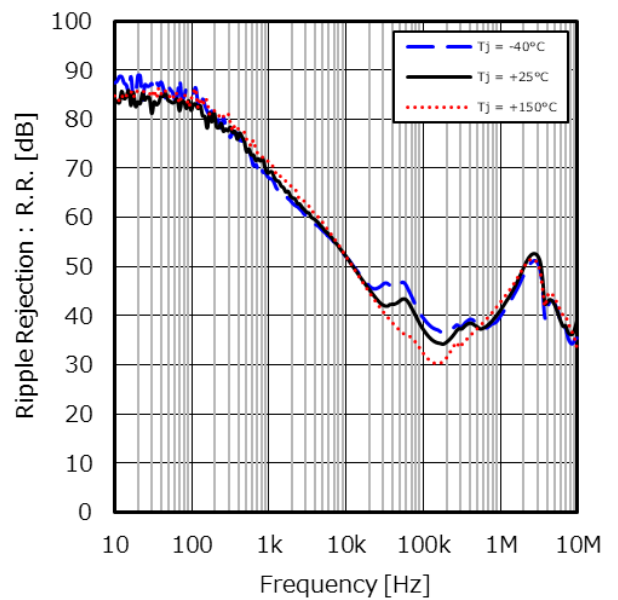


Figure 37. Ripple Rejection vs Frequency (3.3 V output, $V_{Ripple} = 1\text{ V}_{rms}$, $I_{OUT} = 10\text{ mA}$)

特性データ (参考データ) 3.3 V 出力時 - 続き

特に指定のない限り、 $T_j = -40\text{ }^\circ\text{C} \sim +150\text{ }^\circ\text{C}$ 、 $V_{IN} = 13.5\text{ V}$ 、 $C_{IN} = 1\text{ }\mu\text{F}$ 、 $I_{OUT} = 0\text{ mA}$ 、 $C_{OUT} = 0.47\text{ }\mu\text{F}$ 、 $V_{EN} = 5.0\text{ V}$ 、 $CTW = \text{GND}$

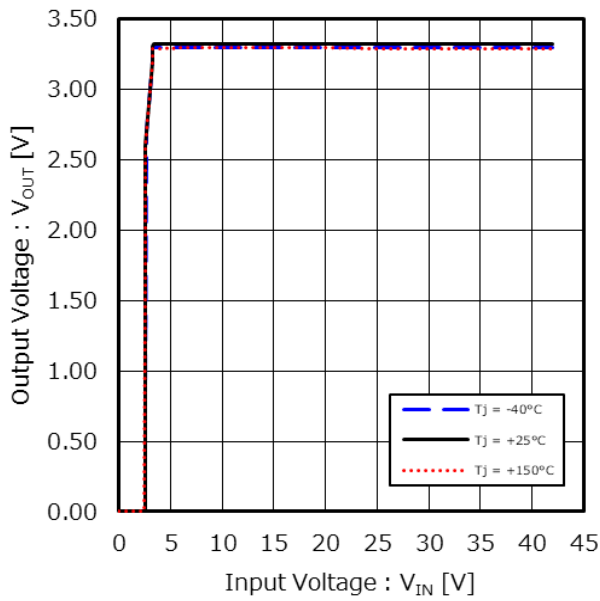


Figure 38. Output Voltage vs Input Voltage (3.3 V output)

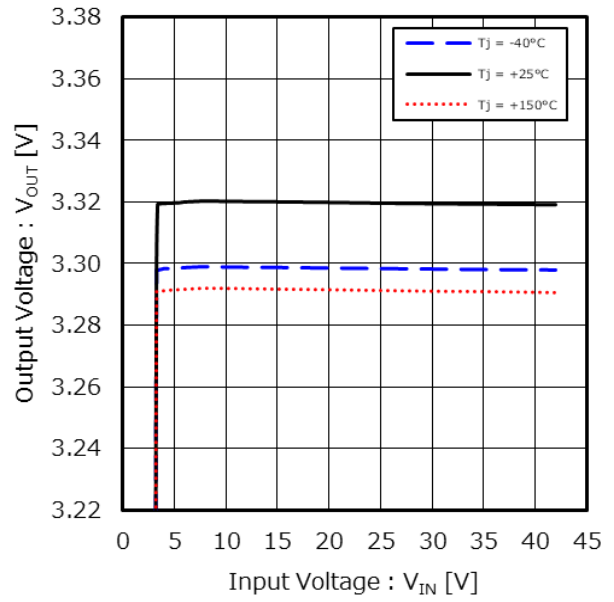


Figure 39. Output Voltage vs Input Voltage Enlarged view of Figure 38 at narrow Output Voltage range (3.3 V output, Line Regulation)

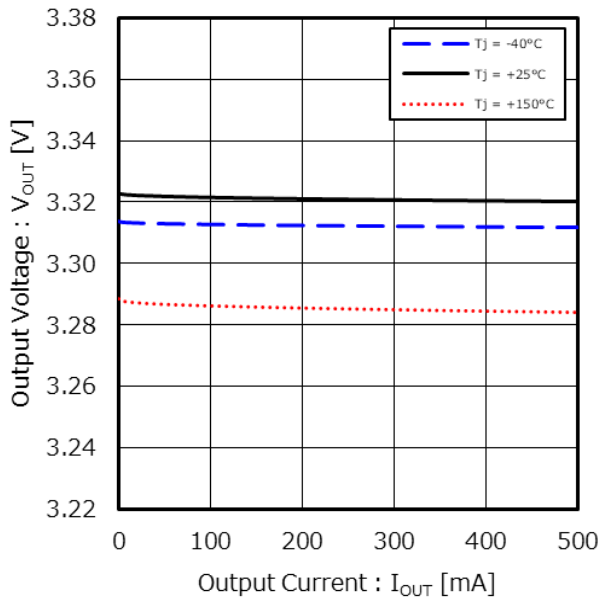


Figure 40. Output Voltage vs Output Current (3.3 V output, Load Regulation)

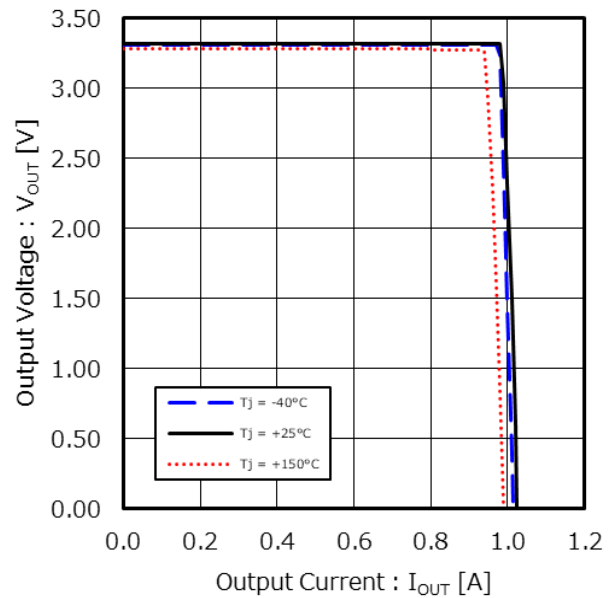


Figure 41. Output Voltage vs Output Current (3.3 V output, Over Current Protection)

特性データ (参考データ) 3.3 V 出力時 - 続き

特に指定のない限り、 $T_j = 25\text{ }^\circ\text{C}$ 、 $V_{IN} = 13.5\text{ V}$ 、 $C_{IN} = 1\text{ }\mu\text{F}$ 、 $I_{OUT} = 0\text{ mA}$ 、 $C_{OUT} = 0.47\text{ }\mu\text{F}$ 、 $V_{EN} = 5.0\text{ V}$ 、 $CTW = \text{GND}$

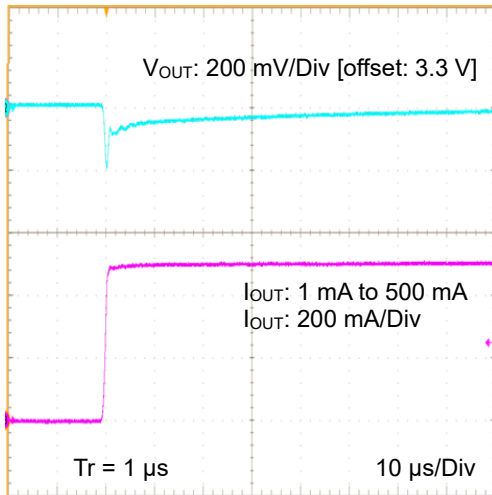


Figure 42. Load Transient 1 mA to 500 mA (3.3 V output, $T_r = 1\text{ }\mu\text{s}$)

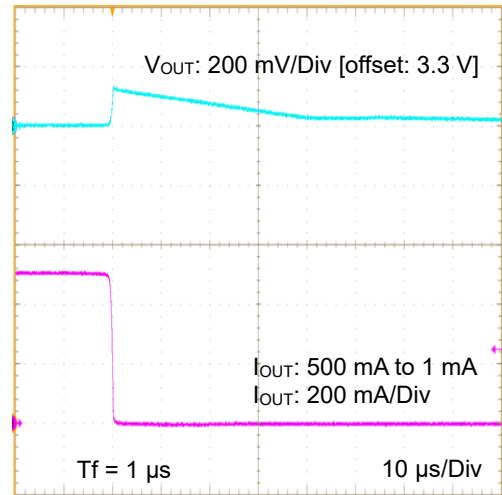


Figure 43. Load Transient 500 mA to 1 mA (3.3 V output, $T_f = 1\text{ }\mu\text{s}$)

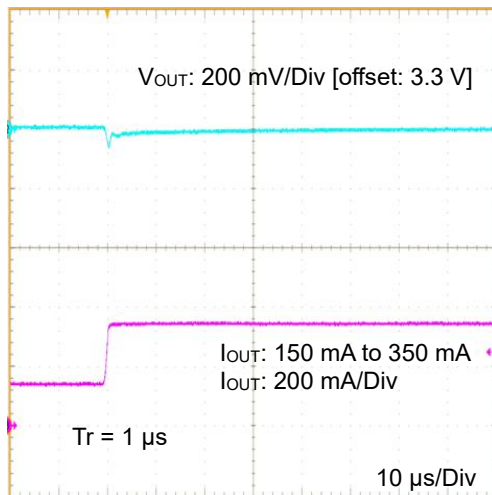


Figure 44. Load Transient 150 mA to 350 mA (3.3 V output, $T_r = 1\text{ }\mu\text{s}$)

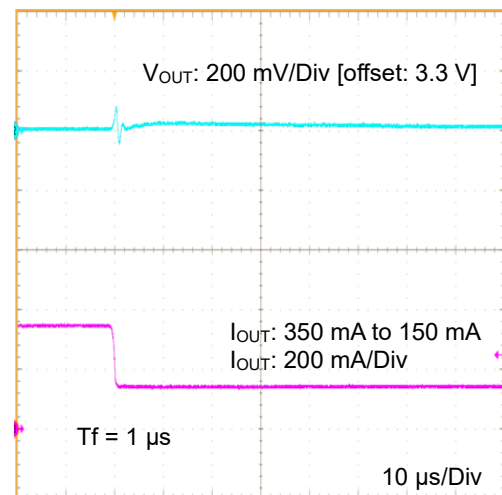


Figure 45. Load Transient 350 mA to 150 mA (3.3 V output, $T_f = 1\text{ }\mu\text{s}$)

特性データ (参考データ) 3.3 V 出力時 - 続き

特に指定のない限り、 $T_j = 25\text{ }^\circ\text{C}$ 、 $V_{IN} = 13.5\text{ V}$ 、 $C_{IN} = 1\text{ }\mu\text{F}$ 、 $I_{OUT} = 0\text{ mA}$ 、 $C_{OUT} = 0.47\text{ }\mu\text{F}$ 、 $V_{EN} = 5.0\text{ V}$ 、 $CTW = \text{GND}$

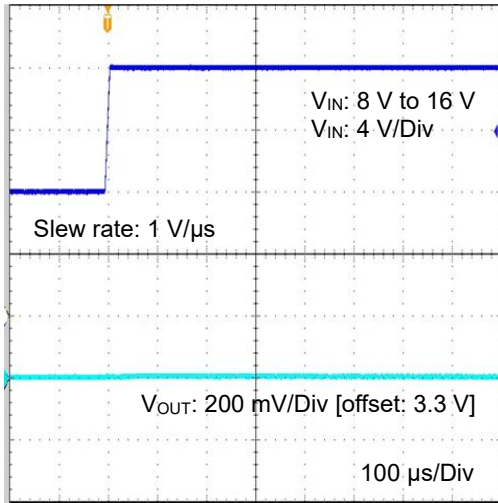


Figure 46. Line Transient 8 V to 16 V
(3.3 V output, $I_{OUT} = 0\text{ mA}$)

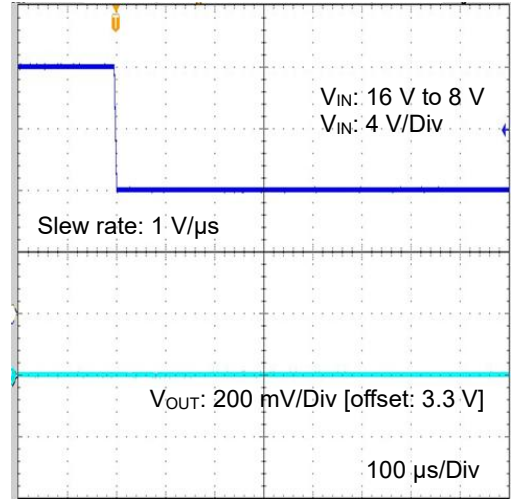


Figure 47. Line Transient 16 V to 8 V
(3.3 V output, $I_{OUT} = 0\text{ mA}$)

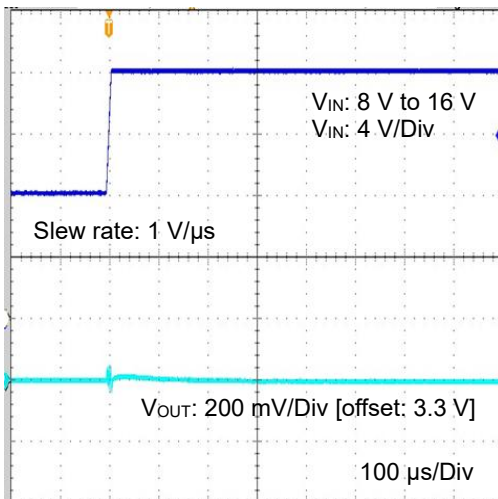


Figure 48. Line Transient 8 V to 16 V
(3.3 V output, $I_{OUT} = 500\text{ mA}$)

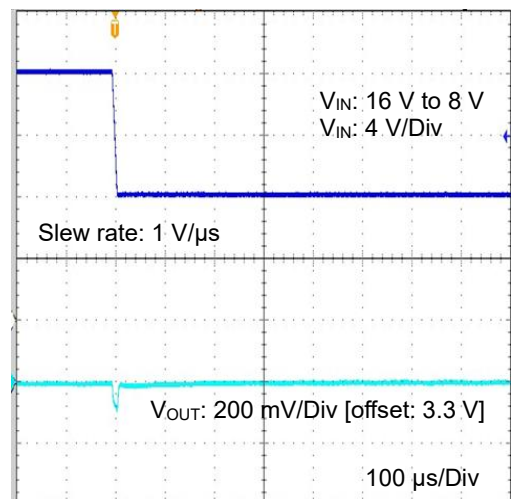


Figure 49. Line Transient 16 V to 8 V
(3.3 V output, $I_{OUT} = 500\text{ mA}$)

特性データ (参考データ) 3.3 V 出力時 - 続き

特に指定のない限り、 $T_j = 25\text{ }^\circ\text{C}$ 、 $V_{IN} = 13.5\text{ V}$ 、 $C_{IN} = 1\text{ }\mu\text{F}$ 、 $I_{OUT} = 0\text{ mA}$ 、 $C_{OUT} = 0.47\text{ }\mu\text{F}$ 、 $V_{EN} = 5.0\text{ V}$ 、 $CTW = \text{GND}$

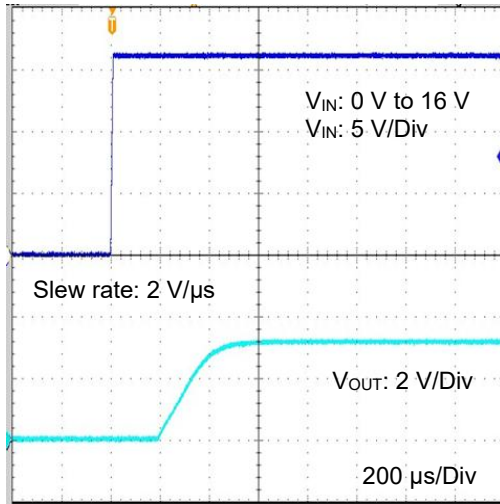


Figure 50. VIN Startup Waveform
 $V_{IN}: 0\text{ V to }16\text{ V}$
 (3.3 V output, $I_{OUT} = 0\text{ mA}$)

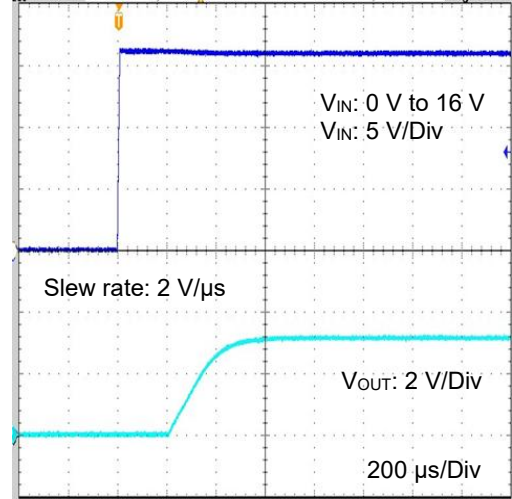


Figure 51. VIN Startup Waveform
 $V_{IN}: 0\text{ V to }16\text{ V}$
 (3.3 V output, $I_{OUT} = 500\text{ mA}$)

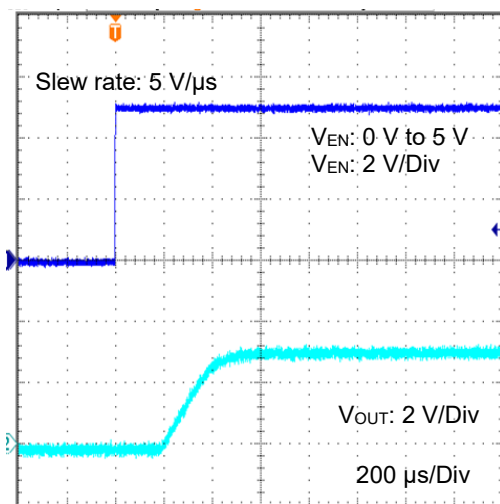


Figure 52. EN Startup Waveform
 (3.3 V output, $I_{OUT} = 1\text{ mA}$)

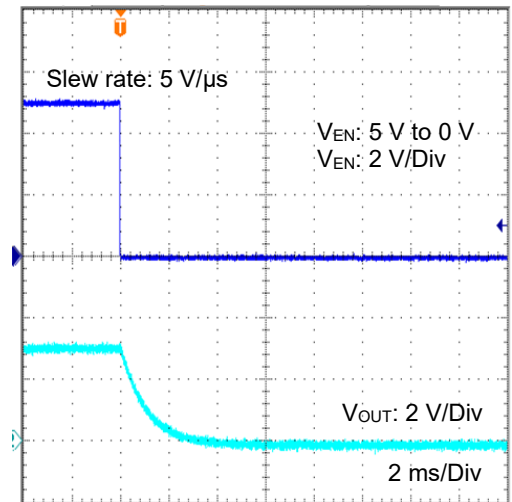


Figure 53. EN Shutdown Waveform
 (3.3 V output, $I_{OUT} = 1\text{ mA}$)

特性データ (参考データ) WDT、RESET

特に指定のない限り、 $T_j = -40\text{ }^\circ\text{C} \sim +150\text{ }^\circ\text{C}$ 、 $V_{IN} = V_{OUT} = 5\text{ V}$ 、 $C_{IN} = 1\text{ }\mu\text{F}$ 、 $I_{OUT} = 0\text{ mA}$ 、 $C_{OUT} = 0.47\text{ }\mu\text{F}$ 、 $V_{EN} = 5.0\text{ V}$ 、 $C_{CT} = 0.01\text{ }\mu\text{F}$ 、 $C_{CTW} = 0.0047\text{ }\mu\text{F}$

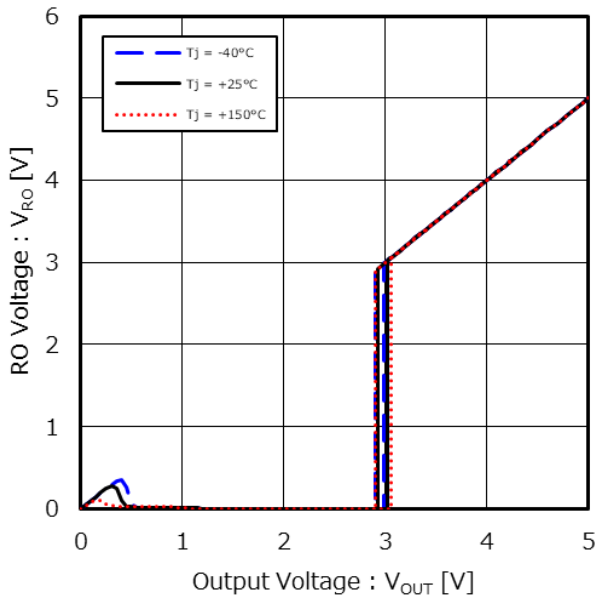


Figure 54. RO Voltage vs Output Voltage (Reset Detection Voltage, $V_{DET} = 2.9\text{ V}$)

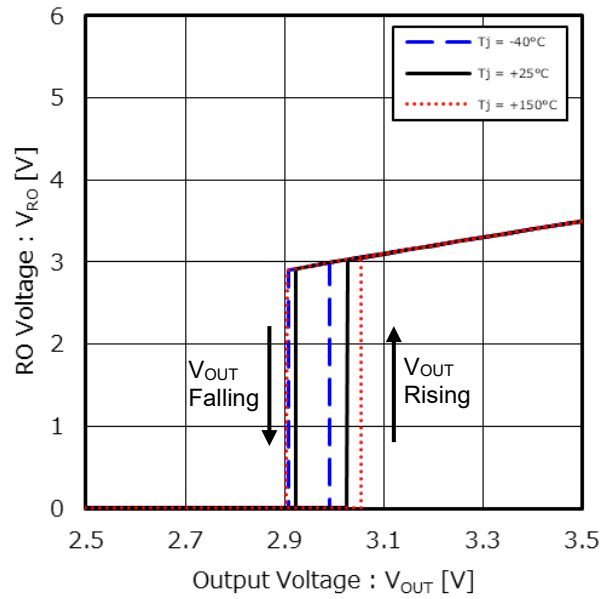


Figure 55. RO Voltage vs Output Voltage (Reset Detection Voltage, $V_{DET} = 2.9\text{ V}$, Zoom version)

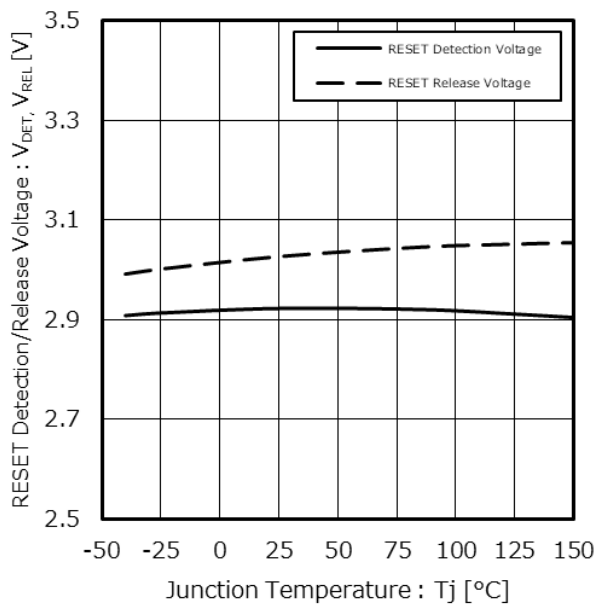


Figure 56. RESET Detection/Release Voltage vs Junction Temperature ($V_{DET} = 2.9\text{ V}$)

特性データ (参考データ) WDT、RESET - 続き

特に指定のない限り、 $T_j = -40\text{ }^\circ\text{C} \sim +150\text{ }^\circ\text{C}$ 、 $V_{IN} = V_{OUT} = 5\text{ V}$ 、 $C_{IN} = 1\text{ }\mu\text{F}$ 、 $I_{OUT} = 0\text{ mA}$ 、 $C_{OUT} = 0.47\text{ }\mu\text{F}$ 、 $V_{EN} = 5.0\text{ V}$ 、 $C_{CT} = 0.01\text{ }\mu\text{F}$ 、 $C_{CTW} = 0.0047\text{ }\mu\text{F}$

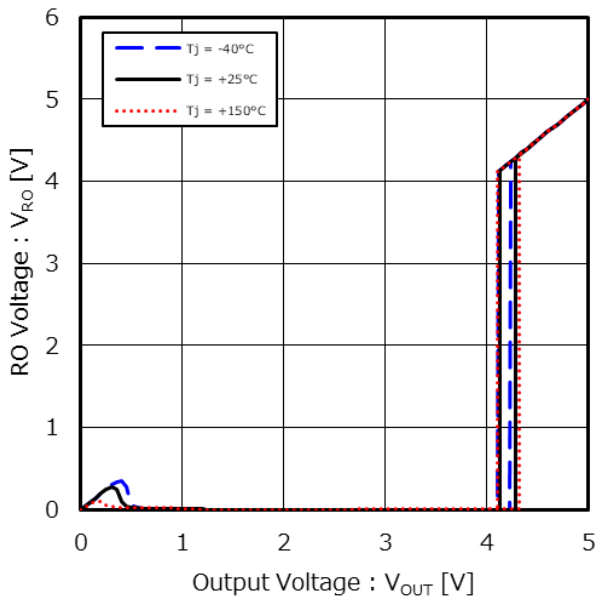


Figure 57. RO Voltage vs Output Voltage (Reset Detection Voltage、 $V_{DET} = 4.1\text{ V}$)

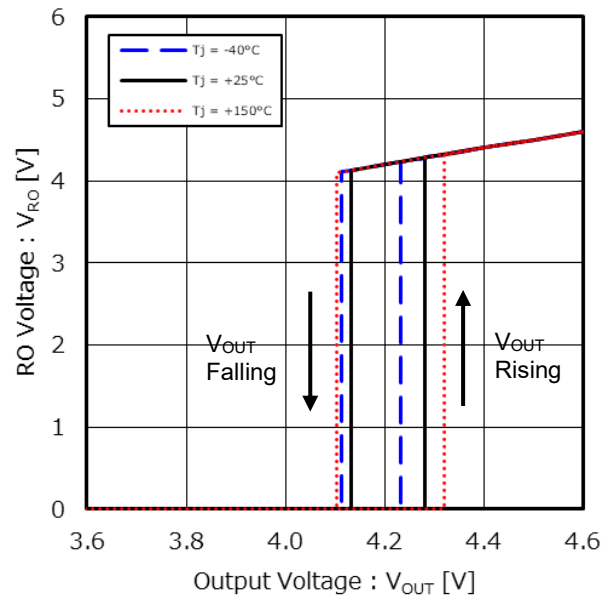


Figure 58. RO Voltage vs Output Voltage (Reset Detection Voltage、 $V_{DET} = 4.1\text{ V}$ 、Zoom version)

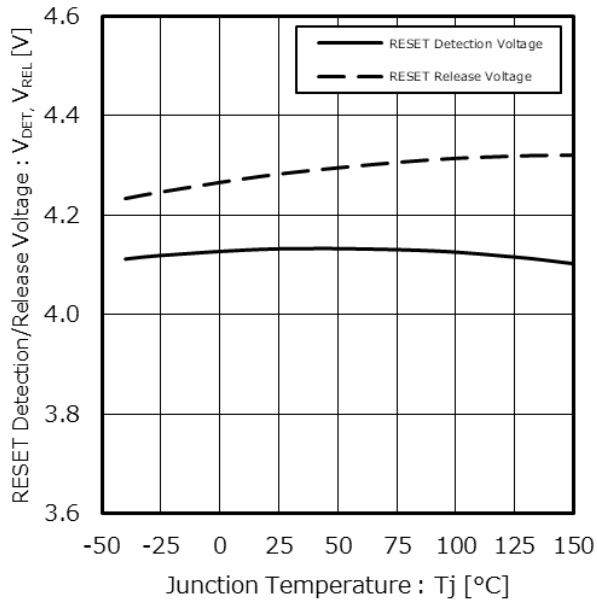


Figure 59. RESET Detection/Release Voltage vs Junction Temperature ($V_{DET} = 4.1\text{ V}$)

特性データ (参考データ) WDT、RESET - 続き

特に指定のない限り、 $T_j = -40^\circ\text{C} \sim +150^\circ\text{C}$ 、 $V_{IN} = V_{OUT} = 5\text{ V}$ 、 $C_{IN} = 1\ \mu\text{F}$ 、 $I_{OUT} = 0\ \text{mA}$ 、 $C_{OUT} = 0.47\ \mu\text{F}$ 、 $V_{EN} = 5.0\ \text{V}$ 、 $C_{CT} = 0.01\ \mu\text{F}$ 、 $C_{CTW} = 0.0047\ \mu\text{F}$

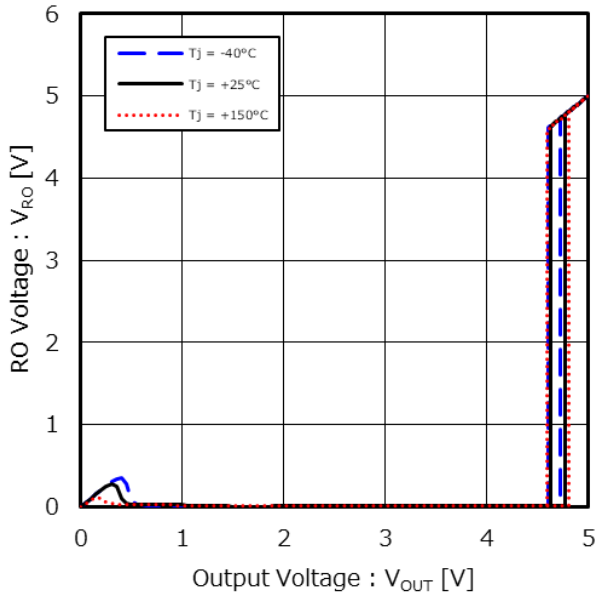


Figure 60. RO Voltage vs Output Voltage (Reset Detection Voltage、 $V_{DET} = 4.6\ \text{V}$)

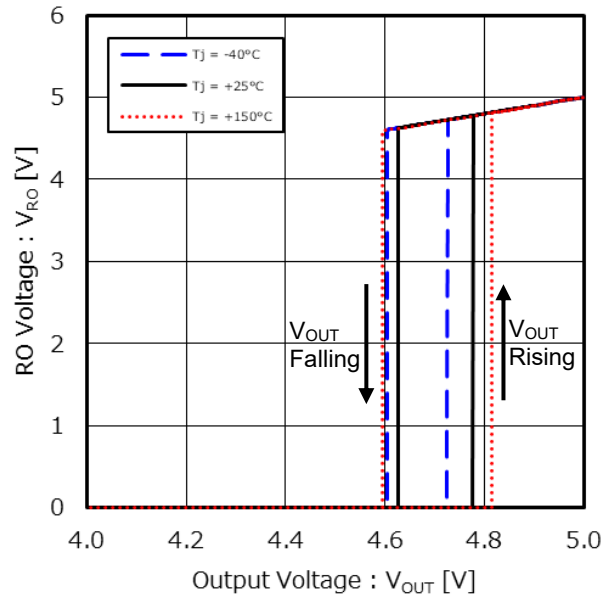


Figure 61. RO Voltage vs Output Voltage (Reset Detection Voltage、 $V_{DET} = 4.6\ \text{V}$ 、Zoom version)

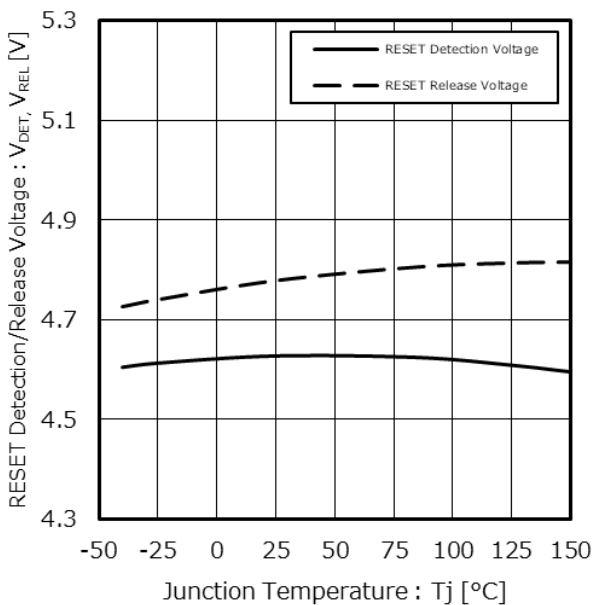


Figure 62. RESET Detection/Release Voltage vs Junction Temperature ($V_{DET} = 4.6\ \text{V}$)

特性データ (参考データ) WDT、RESET - 続き

特に指定のない限り、 $T_j = -40\text{ }^\circ\text{C} \sim +150\text{ }^\circ\text{C}$ 、 $V_{IN} = V_{OUT} = 5\text{ V}$ 、 $C_{IN} = 1\text{ }\mu\text{F}$ 、 $I_{OUT} = 0\text{ mA}$ 、 $C_{OUT} = 0.47\text{ }\mu\text{F}$ 、 $V_{EN} = 5.0\text{ V}$ 、 $C_{CT} = 0.01\text{ }\mu\text{F}$ 、 $C_{CTW} = 0.0047\text{ }\mu\text{F}$

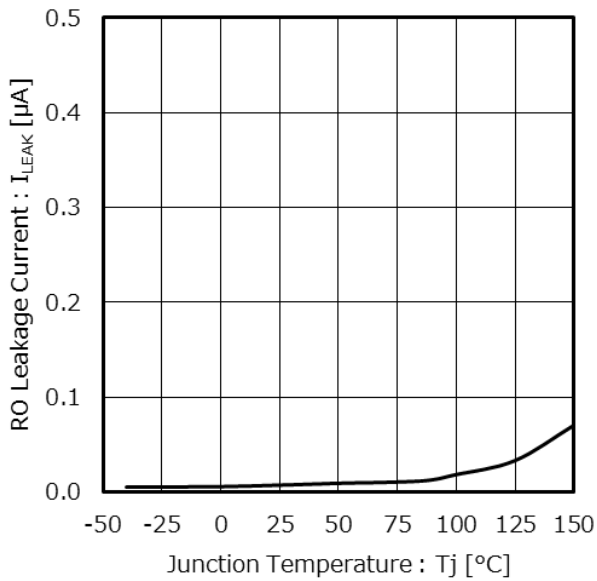


Figure 63. RO Leakage Current vs Junction Temperature ($V_{RO} = 5\text{ V}$)

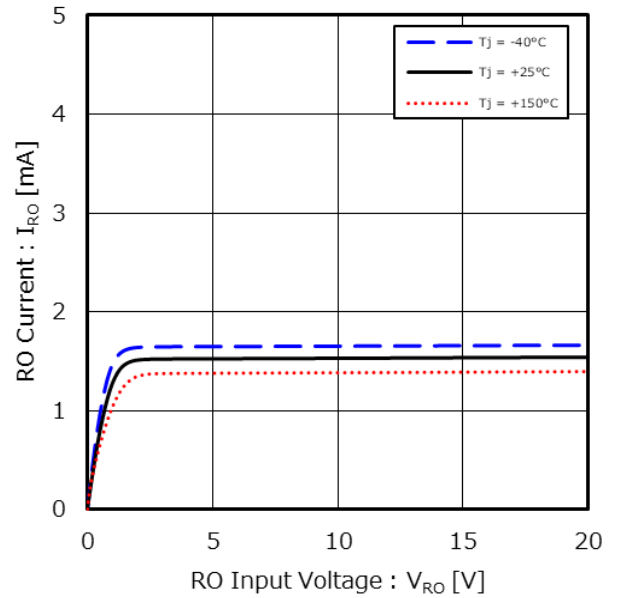


Figure 64. RO Current vs RO Input Voltage ($V_{IN} = 1.0\text{ V}$ 、RO-VOUT 間の内部プルアップ抵抗に流れる電流は含みません)

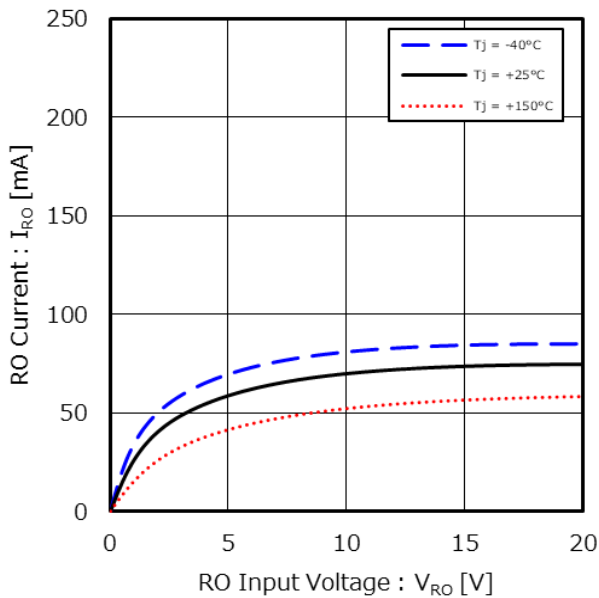


Figure 65. RO Current vs RO Input Voltage ($V_{IN} = 2.0\text{ V}$ 、RO-VOUT 間の内部プルアップ抵抗に流れる電流は含みません)

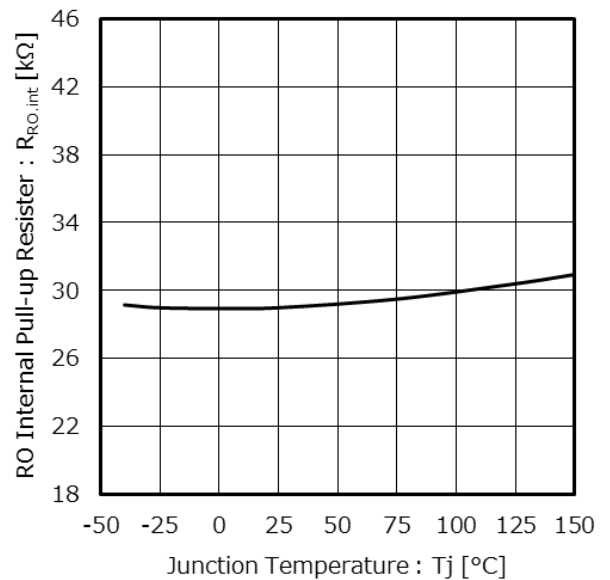


Figure 66. RO Internal Pull-up Resistor vs Junction Temperature ($V_{IN} = V_{OUT} = 0\text{ V}$ 、 $V_{RO} = 0.5\text{ V}$)

特性データ (参考データ) WDT、RESET - 続き

特に指定のない限り、 $T_j = -40\text{ }^\circ\text{C} \sim +150\text{ }^\circ\text{C}$ 、 $V_{IN} = V_{OUT} = 5\text{ V}$ 、 $C_{IN} = 1\text{ }\mu\text{F}$ 、 $I_{OUT} = 0\text{ mA}$ 、 $C_{OUT} = 0.47\text{ }\mu\text{F}$ 、 $V_{EN} = 5.0\text{ V}$ 、 $C_{CT} = 0.01\text{ }\mu\text{F}$ 、 $C_{CTW} = 0.0047\text{ }\mu\text{F}$

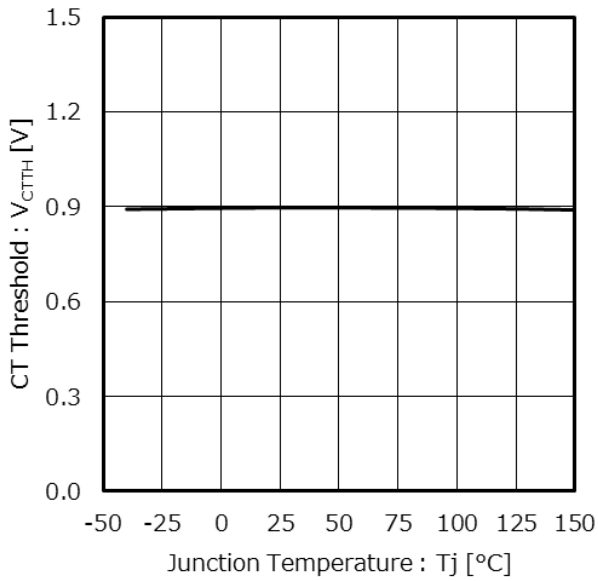


Figure 67. CT Threshold vs Junction Temperature

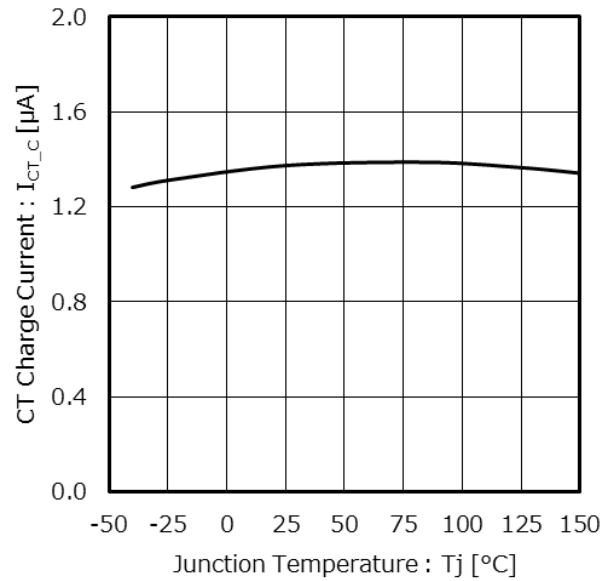


Figure 68. CT Charge Current vs Junction Temperature ($V_{CT} = 0.5\text{ V}$)

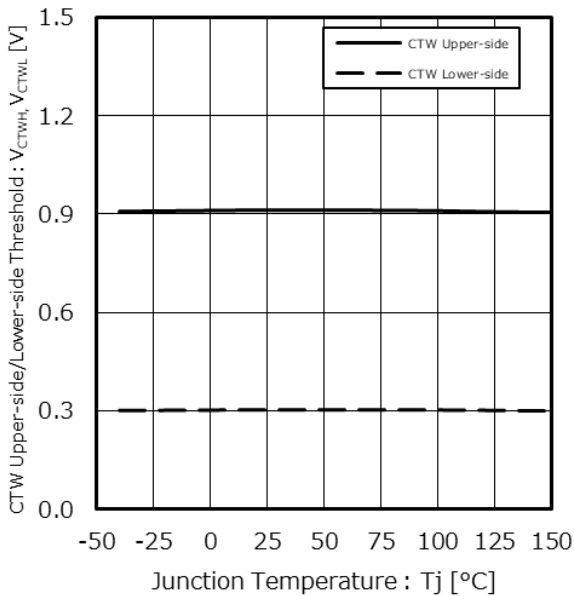


Figure 69. CTW Upper-side/Lower-side Threshold vs Junction Temperature

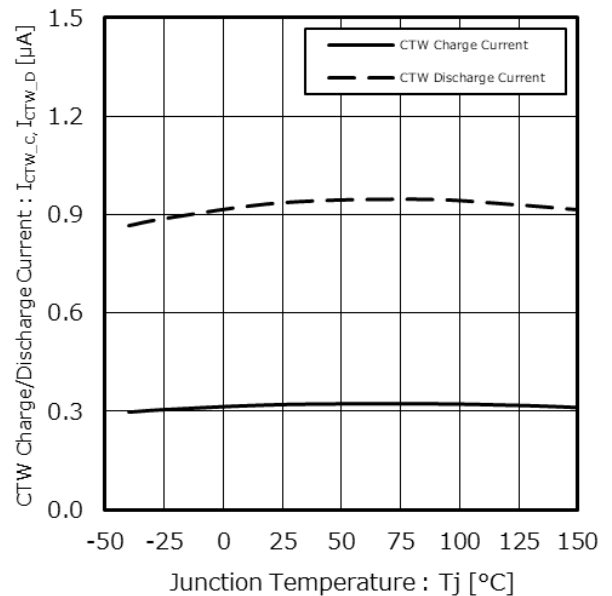


Figure 70. CTW Charge/Discharge Current vs Junction Temperature
(CTW Charge Current $V_{CTW} = 0.2\text{ V}$,
CTW Discharge Current $V_{CTW} = 1.0\text{ V}$)

特性データ (参考データ) WDT、RESET - 続き

特に指定のない限り、 $T_j = -40\text{ }^\circ\text{C} \sim +150\text{ }^\circ\text{C}$ 、 $V_{IN} = V_{OUT} = 5\text{ V}$ 、 $C_{IN} = 1\text{ }\mu\text{F}$ 、 $I_{OUT} = 0\text{ mA}$ 、 $C_{OUT} = 0.47\text{ }\mu\text{F}$ 、 $V_{EN} = 5.0\text{ V}$ 、 $C_{CT} = 0.01\text{ }\mu\text{F}$ 、 $C_{CTW} = 0.0047\text{ }\mu\text{F}$

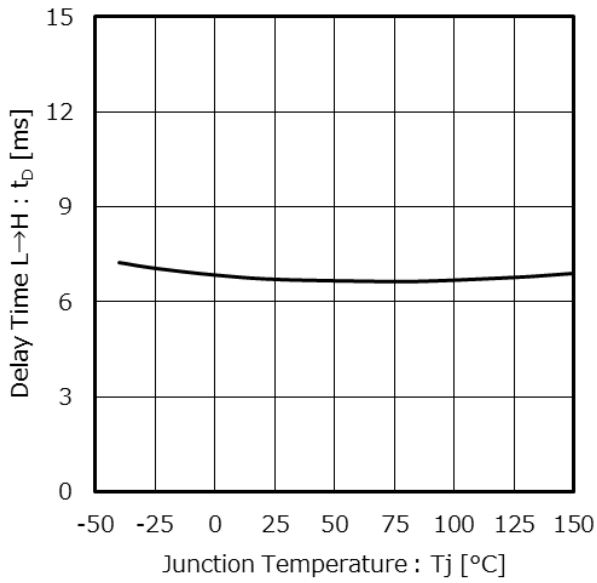


Figure 71. Delay Time L→H vs Junction Temperature

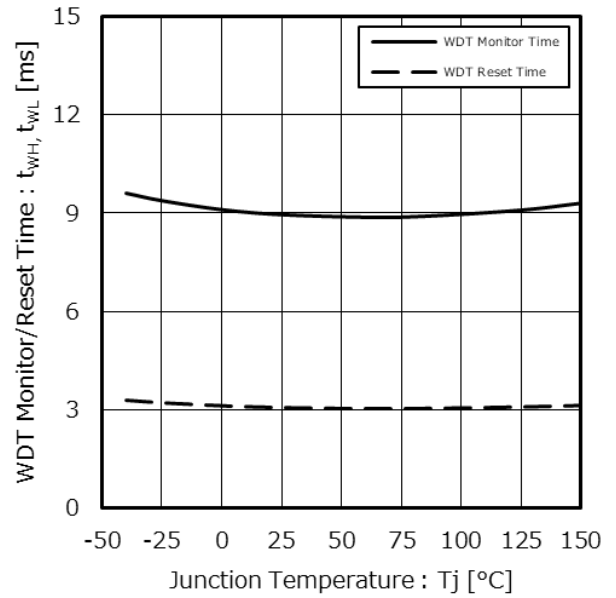


Figure 72. WDT Monitor/Reset Time vs Junction Temperature

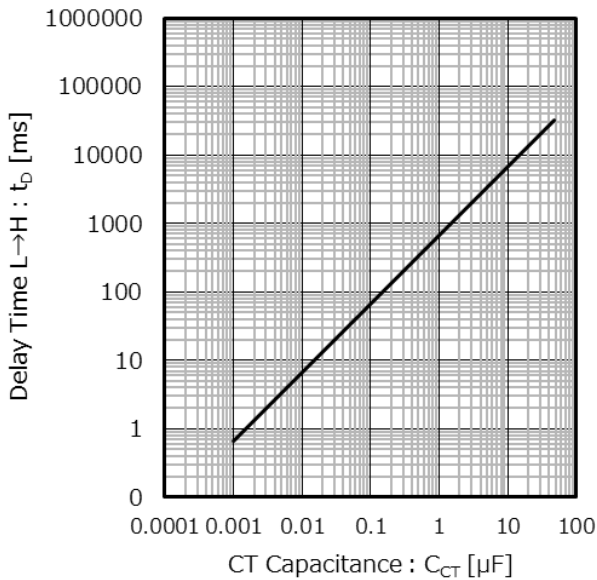


Figure 73. Delay Time L→H vs CT Capacitance ($T_j = 25\text{ }^\circ\text{C}$)

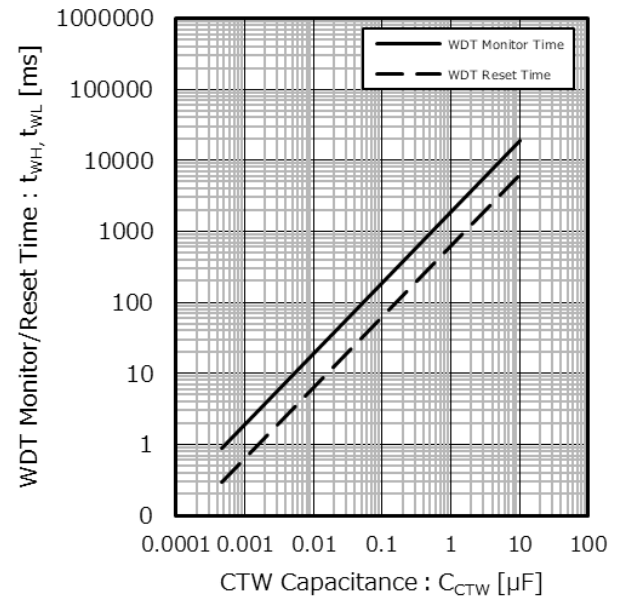


Figure 74. WDT Monitor/Reset Time vs CTW Capacitance ($T_j = 25\text{ }^\circ\text{C}$)

特性データ (参考データ) WDT、RESET - 続き

特に指定のない限り、 $T_j = -40\text{ }^\circ\text{C} \sim +150\text{ }^\circ\text{C}$ 、 $V_{IN} = V_{OUT} = 5\text{ V}$ 、 $C_{IN} = 1\text{ }\mu\text{F}$ 、 $I_{OUT} = 0\text{ mA}$ 、 $C_{OUT} = 0.47\text{ }\mu\text{F}$ 、 $V_{EN} = 5.0\text{ V}$ 、 $C_{CT} = 0.01\text{ }\mu\text{F}$ 、 $C_{CTW} = 0.0047\text{ }\mu\text{F}$

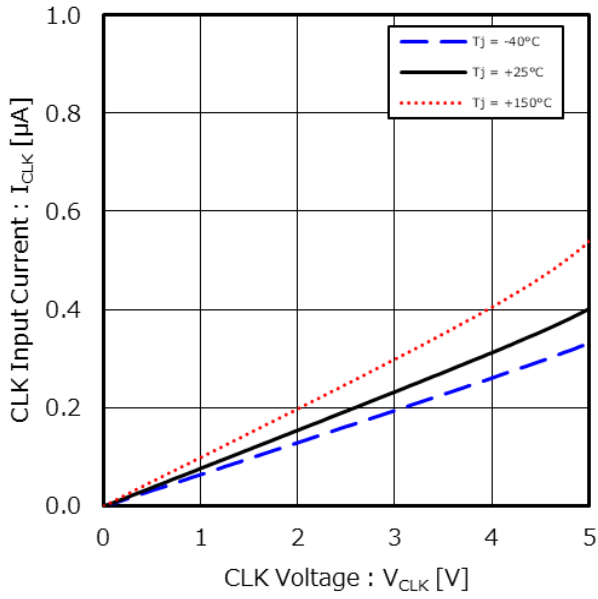


Figure 75. CLK Input Current vs CLK Voltage

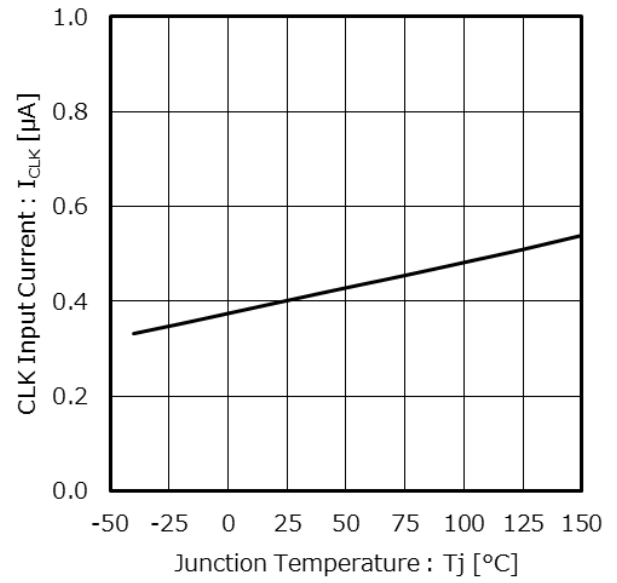
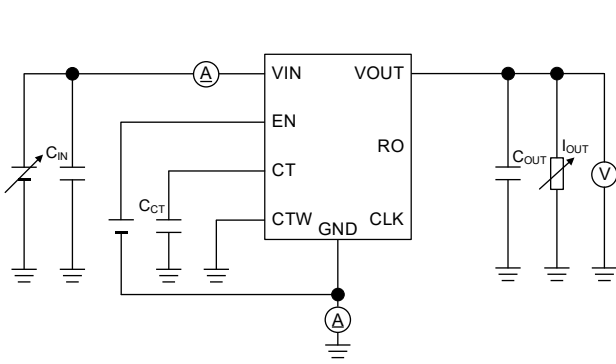
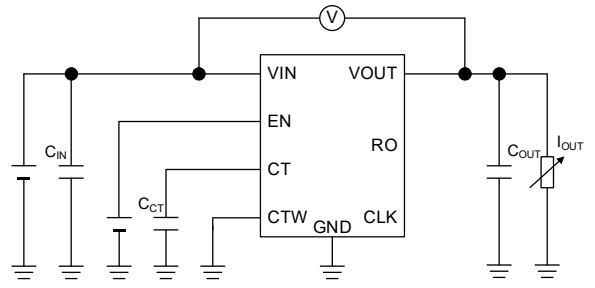


Figure 76. CLK Input Current vs Junction Temperature ($V_{CLK} = 5.0\text{ V}$)

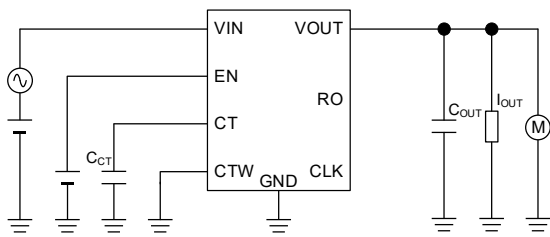
特性データ測定回路図



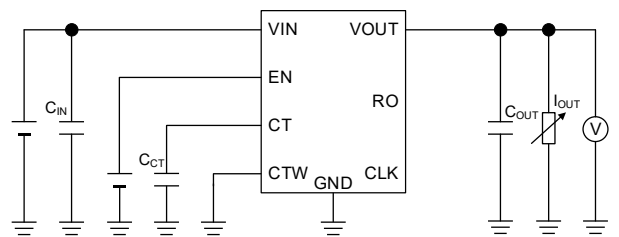
Measurement Setup for
Figure 1 to 6, 9 to 11, 14, 15, 30 to 35, 38, 39



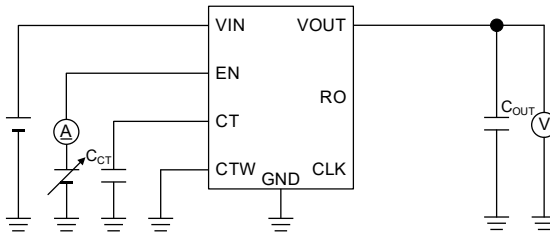
Measurement Setup for
Figure 7, 36



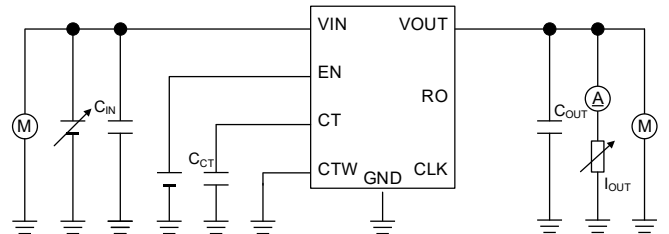
Measurement Setup for
Figure 8, 37



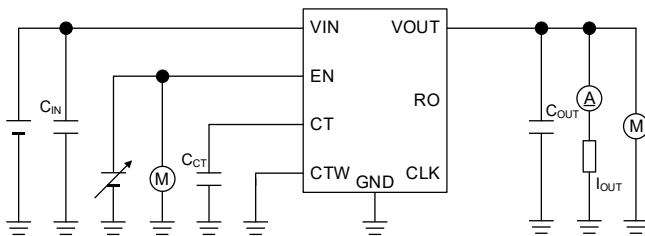
Measurement Setup for
Figure 12, 13, 40, 41



Measurement Setup for
Figure 16, 17

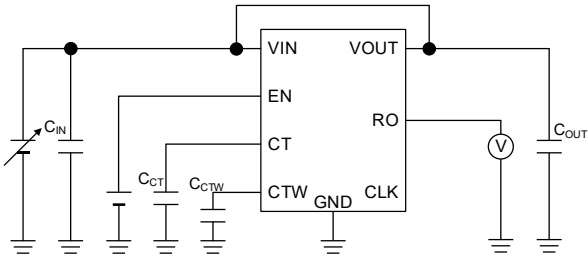


Measurement Setup for
Figure 18 to 27, 42 to 51

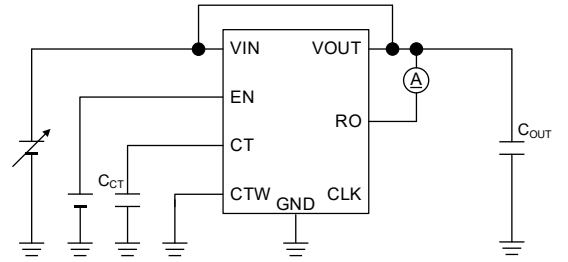


Measurement Setup for
Figure 28, 29, 52, 53

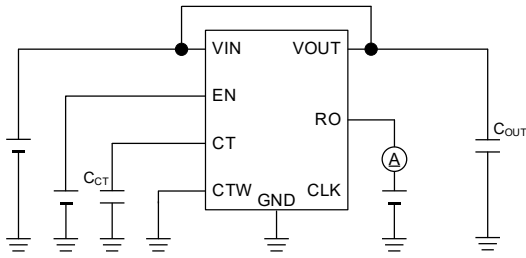
特性データ測定回路図 - 続き



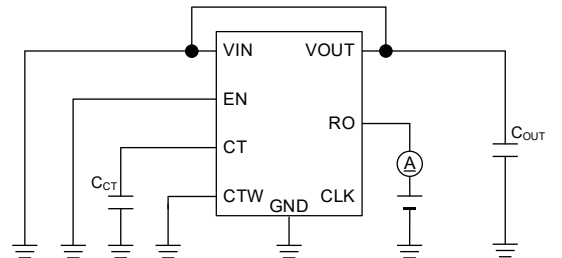
Measurement Setup for Figure 54 to 62



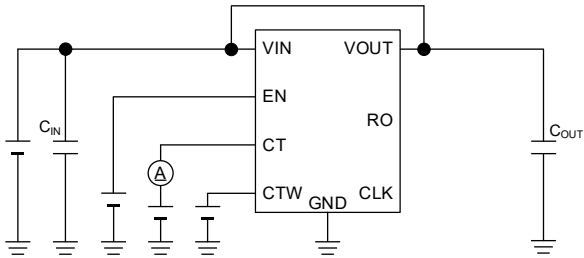
Measurement Setup for Figure 63



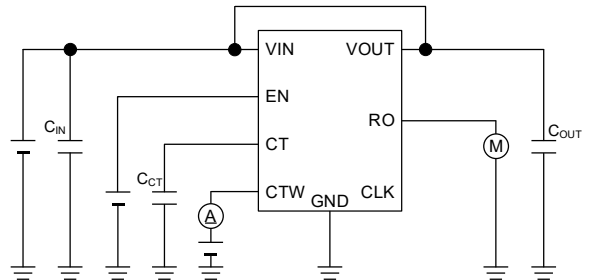
Measurement Setup for Figure 64, 65



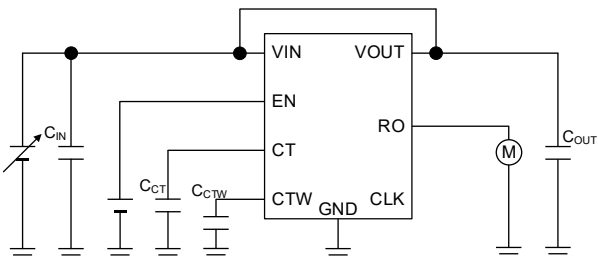
Measurement Setup for Figure 66



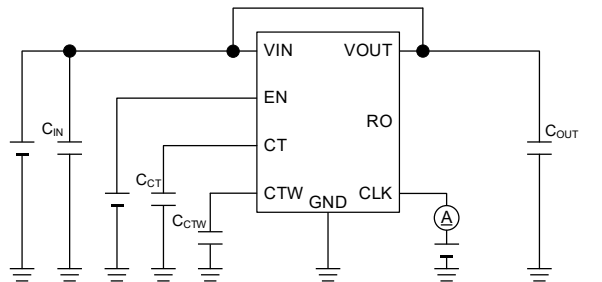
Measurement Setup for Figure 67, 68



Measurement Setup for Figure 69, 70



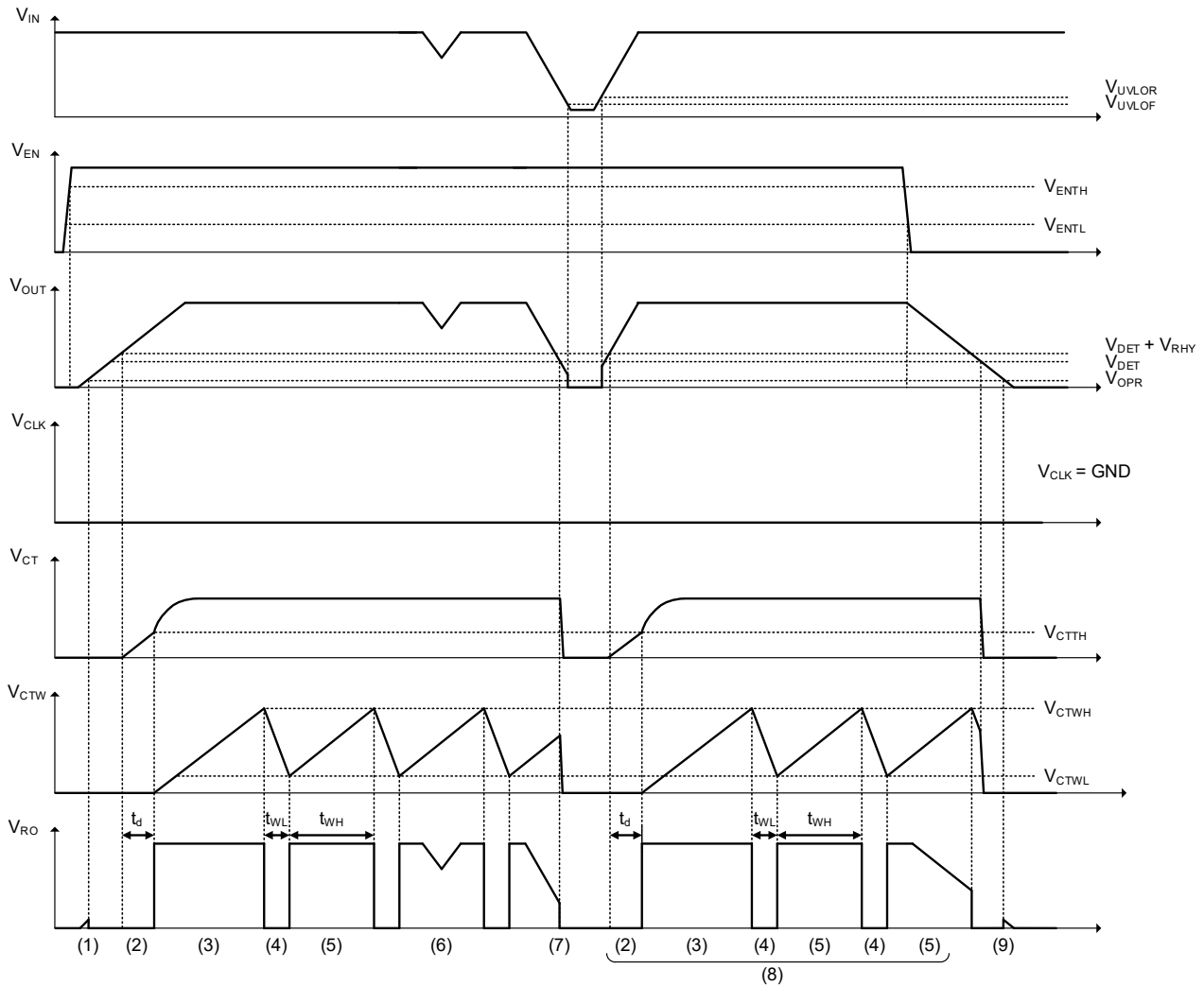
Measurement Setup for Figure 71 to 74



Measurement Setup for Figure 75 to 76

タイミングチャート

1. EN ON/OFF



RESET 動作と WDT 動作(CLK 信号入力なし)を以下に示します。

- (1) 入力端子に UVLO の立ち上げスレッシュヨルド(V_{UVLOR})以上の電圧を印加した状態で EN 端子に EN ON スレッシュヨルド電圧(V_{ENTH})以上が印加されると V_{OUT} 電圧を出力します。 V_{OUT} 電圧 ($V_{OUT} > 1V (V_{OPR})$)となると RO が Low を出力します。
- (2) V_{OUT} 電圧 ($V_{OUT} > \text{RESET 検出電圧 } (V_{DET}) + \text{RESET 検出ヒステリシス } (V_{RHY})$)となる(= 低電圧検出リセット状態が解除される)と、RESET 動作を開始します。RESET 動作が始まると CT 端子に接続されているコンデンサ (C_{CT})に定電流が充電され、CT 端子の電圧が上昇します。CT 端子電圧 (V_{CT})が CT 上側スレッシュヨルド (V_{CTTH})に達すると RO が High を出力します。この RO の High 電圧レベルは RO 端子のプルアップ先である V_{OUT} の電圧で決まります。この (2)を遅延時間 L→H (t_L)といいます。
- (3) CT 端子電圧 (V_{CT})が CT スレッシュヨルド (V_{CTTH})に達すると、WDT 動作を開始します。WDT 動作が始まると CWT 端子に接続されているコンデンサ (C_{CTW})に定電流が充電され、CTW の電圧が上昇します。CTW 端子電圧 (V_{CTW})が CTW 上側スレッシュヨルド (V_{CTWH})に達すると、CTW の定電流は充電から放電に切り替わり、RO は Low を出力します。
- (4) C_{CTW} の電荷が放電され V_{CTW} が CTW 下側スレッシュヨルド(V_{CTWL})に達すると、CTW の定電流は放電から充電に切り替わり、RO は再び High を出力します。この(4)を WDT RESET 時間(t_{WL})といいます。

1. EN ON/OFF – 続き

- (5) V_{CTW} が V_{CTWL} に達すると、CTW の定電流は放電から充電に切り替わります。 C_{CTW} の電荷が充電され CTW 上側スレッシュヨルド (V_{CTWH}) に達すると、RO は Low を出力します。この(5)を WDT 監視時間 (t_{WH}) といいます。
- (6) $V_{OUT} > V_{DET}$ の範囲で変化した時、 V_{OUT} 電圧が RESET 検出電圧を下回っていないため、IC は異常なしと判断し、RO は High を出力し続けます。
- (7) V_{OUT} が V_{DET} を下回って変化した時、 C_{CT} 、 C_{CTW} の電荷を急速に放電する状態となります。RO の出力が High か Low かに関係なく、CT と CTW はこの放電状態になります。RO は、 V_{OUT} が V_{DET} を下回ったため、異常 State として Low を出力します。この異常 State を検出し、Low を出力するまでには時間差があり、この時間差を反応時間と呼びます。反応時間は電子回路動作に必ず存在します。そのため、この製品でも下記のような場合は反応時間を考慮する必要があります。参考として、 $V_{OUT} = V_{DET} + 0.5\text{ V} \rightarrow V_{DET} - 0.5\text{ V}$ 変化した時、RO 端子が切り替わるまでに、最大 $150\text{ }\mu\text{s}$ の反応時間を要します。従って、瞬間的に電圧が下がるなど、 V_{OUT} 電圧が反応時間より短い時間の瞬断は、正しくリセット動作できない場合があります。瞬断が考えられる場合は $V_{OUT} - \text{GND}$ 間にコンデンサを挿入し、反応時間より短い電圧変化をフィルタするなど、対策していただくことを推奨します。
- (8) (7)の動作を経て RO の出力及び V_{CT} 、 V_{CTW} が Low となった後、 $V_{OUT} > V_{DET} + V_{RHY}$ となると、WDT 及び RESET 機能は正常動作を開始し、再び(2) → (3) → (4) → (5) → (4) → (5) ...の動作を繰り返します。
- (9) V_{OUT} が V_{DET} を下回って Low まで低下した場合、CT、CTW は放電論理を維持して Low まで低下します。このとき、 V_{OUT} が 1 V (V_{OPR})以下になるまで、すなわち $V_{OPR} < V_{OUT} < V_{DET}$ の状態の間は、RO は Low 出力を維持します。

t_D 、 t_{WH} 、 t_{WL} は CT 容量 C_{CT} 、CTW 容量 C_{CTW} により調節が可能です。

それぞれの時間は下記のように概算できます。

$$t_D[s] \approx \frac{V_{CTTH}[V] \times C_{CT}[F]}{I_{CT_C}[A]}$$

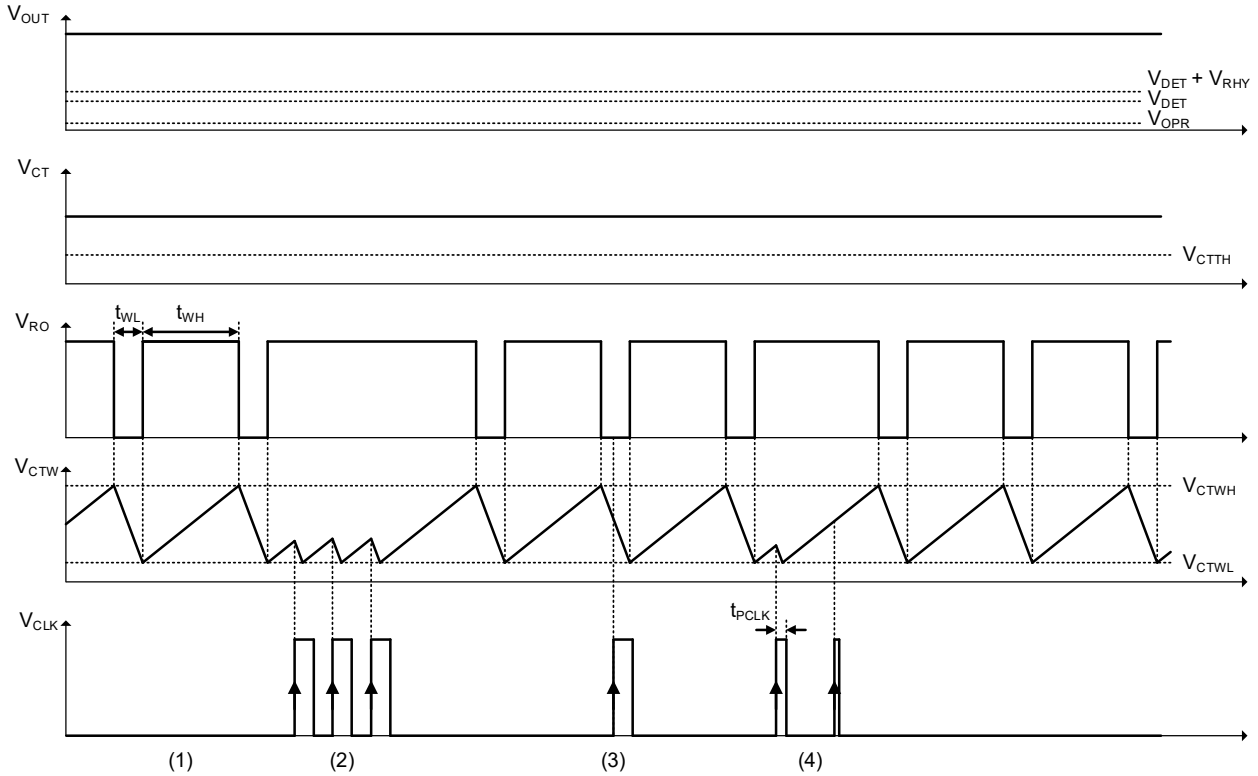
$$t_{WH}[s] \approx \frac{|V_{CTWH} - V_{CTWL}|[V] \times C_{CTW}[F]}{I_{CTW_C}[A]}$$

$$t_{WL}[s] \approx \frac{|V_{CTWL} - V_{CTWH}|[V] \times C_{CTW}[F]}{I_{CTW_D}[A]}$$

ただし、上記で概算はできませんが、 C_{CT} 、 C_{CTW} 容量を設定する際は、電気的特性に記載している $C_{CT} = 0.01\text{ }\mu\text{F}$ 、 $C_{CTW} = 0.0047\text{ }\mu\text{F}$ 時の値と、実際に使用される C_{CT} 、 C_{CTW} との比率計算にて算出し、設定してください。

タイミングチャートー 続き

2. CLK ON/OFF



ウォッチドッグタイマの CLK 受付動作を以下に示します。

ウォッチドッグタイマ (WDT)は、RO 出力が H の間 (= t_{WH})のみ、CLK 信号を受け付けます。RO 出力が L の間 (= t_{WL} 、 t_D など)は、CLK 信号は受け付けません。

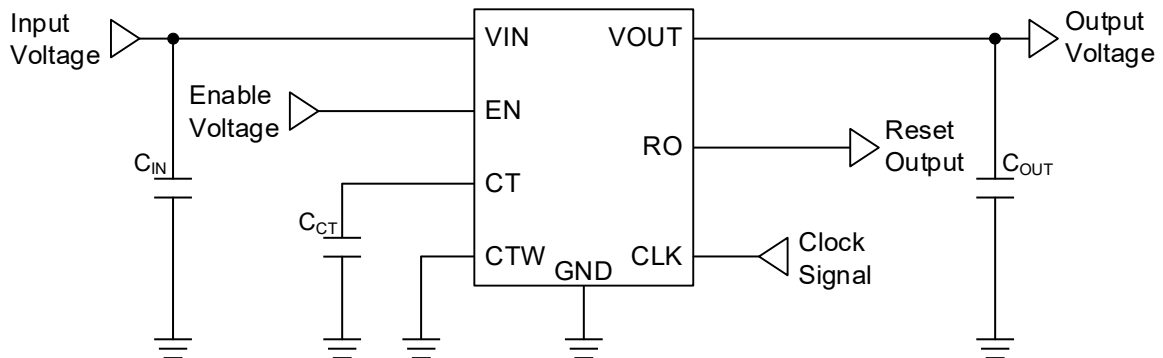
- (1) RO 端子が High のとき、CLK 端子に立ち上がりエッジが入力されないと、CTW 端子は充電を続けます。この状態が続き、 V_{CTW} が V_{CTWH} に達すると RO は Low を出力します。この動作は、 C_{CTW} 容量により設定した一定期間中に、マイコンから CLK 信号が入力されない場合のタイムアウト NG を検出した状態です。
- (2) RO 端子が High のとき、CLK 端子に立ち上がりエッジが入力されると、WDT は立ち上がりエッジを検出し、CTW の定電流を充電から放電に切り替えます。 V_{CTW} が V_{CTWL} に達すると、CTW の定電流は再び放電から充電に切り替わります。CTW が充電中に一定のタイミングで CLK 端子に立ち上がりエッジが入力されることで RO は High 出力を維持します。
- (3) RO が Low を出力しているとき、CLK 端子に立ち上がりエッジが入力されても、WDT は立ち上がりエッジを検出しません。
- (4) CLK の入力パルス幅は $0.5 \mu\text{s}$ 以上 (t_{PCLK})を入力してください。CLK 端子に入力されるパルス幅が t_{PCLK} より短い場合、CTW 端子が充電から放電に切り替わらないことがあります。

応用回路例

WDT 機能を使わず、LDO、RESET 機能のみを使用する場合について

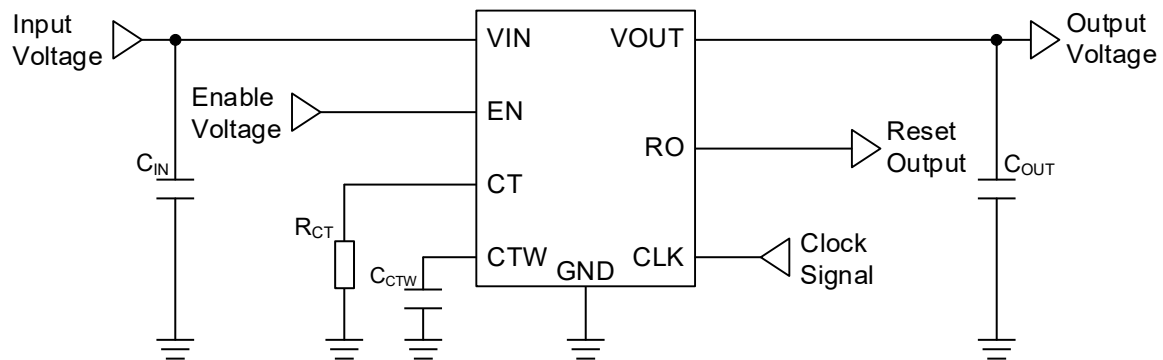
BD933F51EFJ-C、BD950F51EFJ-C、BD950F52EFJ-C に INH 機能^(Note 1)はなく、WDT は常に ON となります。WDT を停止したい場合は、CTW 端子を GND にショートしてください。

(Note 1) WDT を ON / OFF させる機能です。



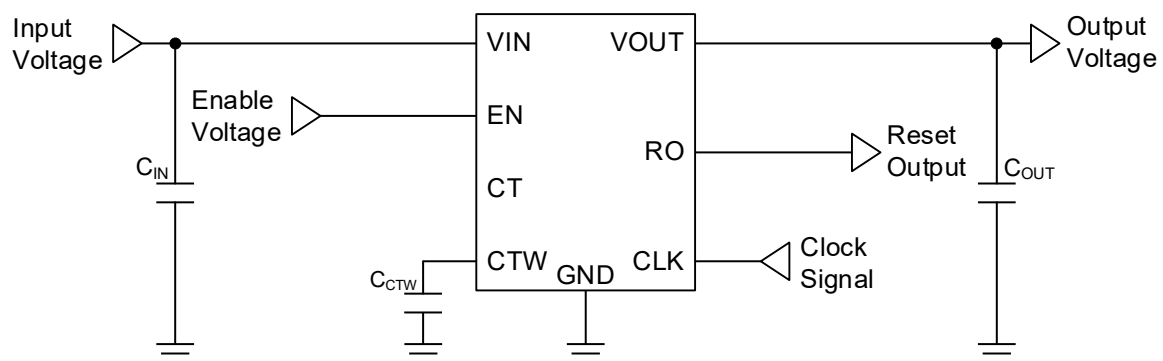
CT 端子の外部処理でマニュアルリセットする場合について

CT 端子を GND にプルダウンすることで強制的に RESET 検出状態の信号を出力することが可能です。プルダウン抵抗 (R_{CT})は 100 k Ω 以下で使用してください。



RESET 遅延時間の設定が不要な場合について

CT 端子はオープン状態でも使用できます。その場合、RESET 遅延時間は Ro 端子への電荷充電時間と回路内部の動作速度により決まり、回路内部の動作時間としては最大で約 200 μ s です。



アプリケーションと実装

注意: 以下の情報はアプリケーション及び実装時の参考情報として提供しています。ご使用の特定機能や精度、もしくはアプリケーションの外付け部品などに対し、その動作を保証するものではありません。ご使用につきましては、コンデンサの特性などを十分に確認したうえ、実機アプリケーション評価にて適切かつ必要な検証を行い、十分なマージンを持って設計してください。

外付け部品選定方法

入力端子コンデンサについて

本 IC の性能を十分に発揮させるために、入力側のコンデンサは実装インピーダンスなどの影響を受けないようできる限り入力端子と GND 端子間の近くに配置すること、及び同一実装面にレイアウトすることを推奨します。その際の容量値設定は 0.1 μF (Min) 以上のコンデンサを推奨します。

入力電源から本 IC を含めた周辺部品のレイアウトの配置により、入力電源からの距離が離れている場合や入力側のインピーダンスが高い場合は、例えば入力電源が IC の負荷応答による電流に対して十分な電流を供給できなくなり、入力電圧が変動することで、出力電圧が不安定になる可能性があります。その場合には、大容量のコンデンサを使用し、ライン電圧の低下を防ぐ必要があります。電源平滑回路と入力端子間のラインインピーダンス、及びアプリケーションによって要求される負荷応答に応じ、入力端子コンデンサの容量を選定してください。

なお、入力端子コンデンサの部品ばらつきによるレギュレータ特性への影響を避けるため、上記すべての入力端子コンデンサは、DC バイアス特性、温度特性が良く (約 $\pm 15\%$ 例えば、X7R、X8R)、優れた EIA 規格高耐圧品のコンデンサを選定することを推奨します。

出力端子コンデンサについて

レギュレータを安定に動作させるため、出力端子と GND 端子間に容量値 0.23 μF (Min) 以上、ESR 400 m Ω (Max) 以下の発振止めのコンデンサを必ず挿入してください。

適切な出力端子コンデンサの容量値と ESR の選定は、レギュレータの過渡応答特性とその制御ループの安定性を改善させます。出力コンデンサの容量値と ESR の関係を次頁 ([出力端子コンデンサ容量値、ESR 安定動作領域](#)) で示します。このグラフに基づき、本製品は MLCC シリーズのようなセラミックコンデンサの容量値 0.23 μF から 470 μF 、ESR 約 0 Ω から 400 m Ω (周波数帯域が約 1 MHz) において、安定的なレギュレータ動作を実現するように設計されています。

ただし、このグラフの安定領域は、弊社基板における IC 単品及び抵抗負荷による測定結果に基づいています。実際には、基板の配線インピーダンス、入力電源のインピーダンス、負荷のインピーダンスの影響を受けるため、必ず実使用環境での十分なご確認をお願いします。

レギュレータの制御ループの応答性を超えるような周波数帯域における入力電圧変動、負荷変動に対し、一般的にその応答性は出力端子コンデンサの容量値に依存します。そのため、基本的に[出力端子コンデンサ容量値、ESR 安定動作領域](#)テーブルに記載されているように、出力端子コンデンサの容量値が 0.23 μF (Min) 以上の選定を推奨します。より大きな容量値のコンデンサ挿入により、上記の高周波帯域での応答性の改善がさらに期待できます。この大容量出力端子コンデンサには、電解コンデンサ、導電性高分子コンデンサ、タンタルコンデンサなどあらゆる種類のコンデンサが使用可能です。ただし、コンデンサ種類によって、ESR (≤ 400 m Ω) 絶対値の大小、低温時の ESR 増加、容量値の減少にご注意ください。ESR の大きい (> 400 m Ω) コンデンサを使用される場合には、ESR の小さいセラミックコンデンサ 0.23 μF (Min) 以上を並列に使用されることで安定動作が可能になります。その際に合計容量が 470 μF 以下となるようご注意ください。

なお、入力端子コンデンサと同様に外付けコンデンサの部品ばらつきによるレギュレータ特性への影響を避けるため、上記すべての出力端子コンデンサ、及び実装レイアウト位置につきましては、DC バイアス特性、温度特性が良く (約 $\pm 15\%$ 例えば、X7R、X8R)、優れた EIA 規格高耐圧品のコンデンサを選定し、実装インピーダンスなどの影響を受けないようにできる限り出力端子の近くに配置すること、及び同一実装面にレイアウトすることを推奨します。

アプリケーションと実装 — 続き

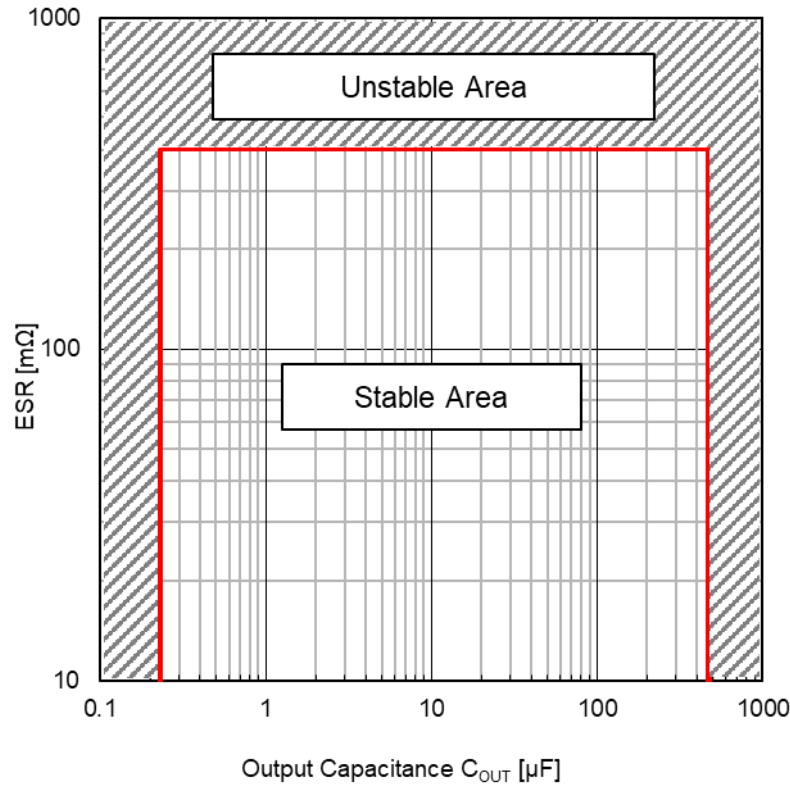


Figure 77. 出力端子コンデンサ容量値 C_{OUT} 、ESR 安定動作領域
 ($V_{IN} = 4.6 \text{ V} \sim 42 \text{ V}$ 、 $V_{OUT} = 3.3 \text{ V}$ ^(Note 1)、 $-40 \text{ }^{\circ}\text{C} \leq T_j \leq +150 \text{ }^{\circ}\text{C}$ 、 $I_{OUT} = 0 \text{ mA} \sim 500 \text{ mA}$)
 (Note 1) レギュレータの制御ループの安定性理論から最も厳しい条件

基本アプリケーション

項目	記号	アプリケーション回路の参考値
出力電流範囲	I_{OUT}	$I_{OUT} \leq 500 \text{ mA}$
出力端子コンデンサ	C_{OUT}	$0.47 \text{ } \mu\text{F}$
入力電圧	V_{IN}	13.5 V
入力端子コンデンサ ^(Note 1)	C_{IN}	$1 \text{ } \mu\text{F}$
EN 端子電圧	V_{EN}	5 V
CT 端子接続コンデンサ	C_{CT}	$0.01 \text{ } \mu\text{F}$
CTW 端子接続コンデンサ	C_{CTW}	$0.0047 \text{ } \mu\text{F}$

(Note 1) 電源ラインのインピーダンス成分、インダクタンス成分の影響が大きい場合、入力コンデンサ容量値を調整してください。
 また、電源ラインの電圧低下に伴う誤動作を防止するため、電源ラインのインピーダンス成分は極力小さくなるようにご考慮ください。

アプリケーションと実装 — 続き

リニアレギュレータの入力にサージ印加時の保護

以下では入力に絶対最大定格を超えるサージが印加される可能性がある場合の IC の保護方法について説明します。

入力への正サージ印加について

入力に本 IC の絶対最大定格 45 V を超える正サージが印加される可能性がある場合は、下記 Figure 78 のように VIN と GND 間にパワーツェナーの挿入をお願いいたします。

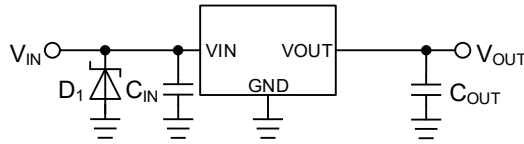


Figure 78. 入力に 45 V を超えるサージが印加される場合

入力への負サージ印加について

入力に本 IC の絶対最大定格-0.3 V を超える負サージが印加される可能性がある場合は、下記 Figure 79 のように VIN と GND 間にショットキーダイオードの挿入をお願いいたします。

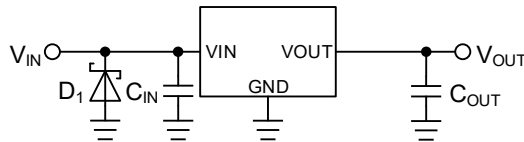


Figure 79. 入力に-0.3 V を超える負サージが印加される場合

リニアレギュレータの逆電圧保護

リニアレギュレータ IC は通常、入力電圧が出力電圧よりも高い状態で使用します。しかし、実際のアプリケーションでは、出力電圧が入力電圧よりも高くなるような状況が発生する可能性があります。また、入力、出力端子においても、逆接続やインダクタ成分等により、電圧、電流条件が逆転する場合があります。これらの状況が発生する可能性がある場合、IC に対して、対策を施していなければ、IC の損傷、破壊につながる可能性があります。以下では電圧、電流条件が逆転する場合の IC の保護方法について説明します。

入出力電圧の条件が逆転する場合について

MOS 型リニアレギュレータでは、出力 MOSFET のドレイン - ソース間に寄生素子としてボディダイオードが存在します。出力電圧が入力電圧よりも高くなり、その電圧差がボディダイオードの V_F を超えると、ボディダイオードを通じて電流が出力から入力へ流れます。このボディダイオードは寄生素子のため保護回路で制限することができず、過電流が流れた場合、素子の劣化や破壊につながる可能性があります (Figure 80 を参照)。

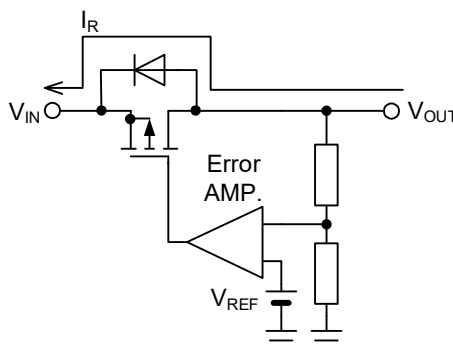


Figure 80. MOS 型の逆電流経路

入出力電圧の条件が逆転する場合について — 続き

対策として、逆電流が IC 内部を通らないようにするため、Figure 81 のように IC 外部にバイパスダイオードを接続します。特に出力電圧設定が高く、かつ大容量の出力コンデンサが接続されるアプリケーションにおいては、逆電流の値が大きくなるので、必ず対策を検討してください。バイパスダイオードは IC 内部のボディダイオードよりも先にオンする必要があるため、順方向電圧 V_F の低い製品が必要になります。ダイオードの逆方向定格電圧は、IC の入力定格電圧よりも大きいものを選択します。また、ダイオードの順方向定格電流は、想定される逆流電流値よりも大きいものを選択します。

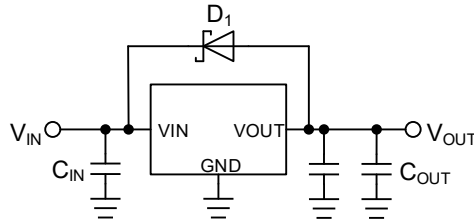


Figure 81. 逆電流バイパスダイオード

ショットキーバリアダイオードは順方向電圧 V_F が低く、バイパスダイオードとして使用可能ですが、逆バイアスリーク電流 I_R が大きくなる傾向があります。ダイオードの逆バイアスリーク電流が大きい場合、消費電流の増加や軽負荷時の出力電圧の持ち上がりにつながる可能性がありますので、注意が必要です。また逆バイアスリーク電流の温度特性は高温で増加しますので、各メーカーのデータシートで詳細を確認し、実アプリケーションで動作を確認してください。

入出力電圧の条件が逆転する場合でも、Figure 82 のように V_{IN} がオープンになる場合や、インピーダンスが高い状態になる場合は、電流量が小さいため寄生素子の劣化や破壊は起こらず、逆電流バイパスダイオードは不要です。

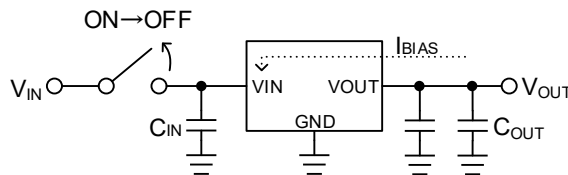


Figure 82. 入力をオープンにした場合

入力の逆電圧保護

入力に電源を接続する時、不注意によりプラスとマイナスを逆接続した場合、もしくは入力が GND 端子より低い電圧になる可能性がある場合は、IC 内部の VIN - GND 間の静電破壊防止ダイオードに大電流が流れるため IC が破壊する場合があります (Figure 83 を参照)。

逆接続対策として最も簡単な方法は Figure 84 のようにショットキーバリアダイオードか整流ダイオードを電源と直列に接続します。ただし、ダイオードの順方向電圧 V_F により、通常時の入力電圧に電圧降下が発生します。通常、整流ダイオードよりもショットキーバリアダイオードの方が V_F が低いため、電圧降下は小さくなります。負荷がある場合、ダイオードは発熱しますので許容損失にマージンがあるものを選択してください。逆接続時はダイオードの逆方向電流が流れますがこれは僅かな値です。

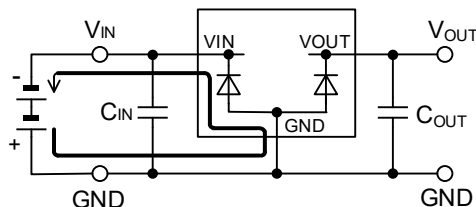


Figure 83. 入力を逆接続したときの電流経路

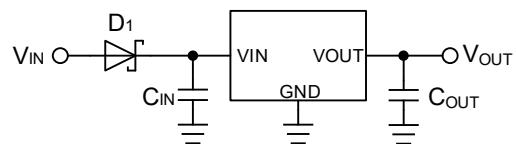


Figure 84. 逆接続対策 1

入力の逆電圧保護 — 続き

Figure 85 は Pch MOSFET を電源に対して直列に接続する方法です。MOSFET のドレイン-ソース間にあるダイオードは、ボディダイオード (寄生素子) です。正しい接続では Pch MOSFET が ON するため、ここでの電圧降下は MOSFET の ON 抵抗と出力電流 I_{OUT} から求められ、ダイオードによる電圧降下 (Figure 84 を参照) より小さいため、電力損失が小さくなります。逆接続時は Figure 85 の MOSFET は ON しないため電流は流れません。

MOSFET のゲート-ソース間 (ディレーティングを考慮した) 定格電圧を超える場合は、Figure 86 のようにゲート-ソース間を抵抗分割してゲート-ソース間電圧を下げてください。

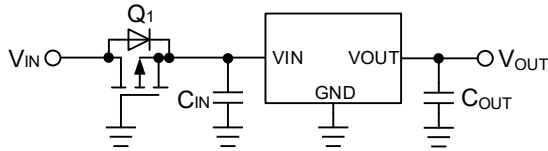


Figure 85. 逆接続対策 2

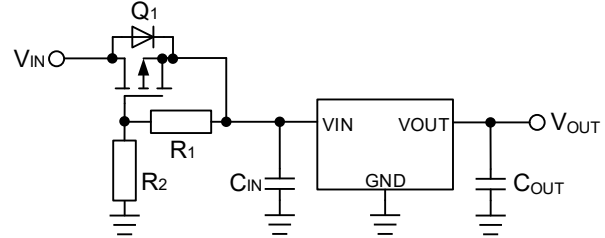


Figure 86. 逆接続対策 3

出力にインダクタを接続する場合の逆電圧保護

出力負荷が誘導性負荷の場合は、出力電圧が OFF になった瞬間に誘導性負荷に蓄積されたエネルギーがグラウンドへ放出されます。IC の出力端子と GND 端子間には静電破壊防止ダイオードがあり、このダイオードに大電流が流れるため IC が破壊する場合があります。これを防止するため、静電破壊防止ダイオードに並列にショットキーバリアダイオードを接続してください (Figure 87 を参照)。

また、IC の出力端子と負荷が長いワイヤーで接続されている場合は、ワイヤーが誘導負荷になっている可能性がありますのでオシロスコープで波形を観測し、出力停止時に VOUT 端子に負電圧が発生していないか確認してください。その他にも、負荷がモータの場合は、モータの逆起電力により同様の電流が流れますのでダイオードが必要です。

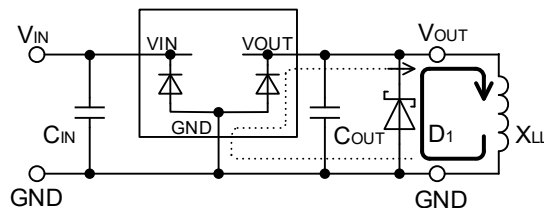


Figure 87. 誘導性負荷の電流経路 (出力 OFF 時)

許容損失

■HTSOP-J8

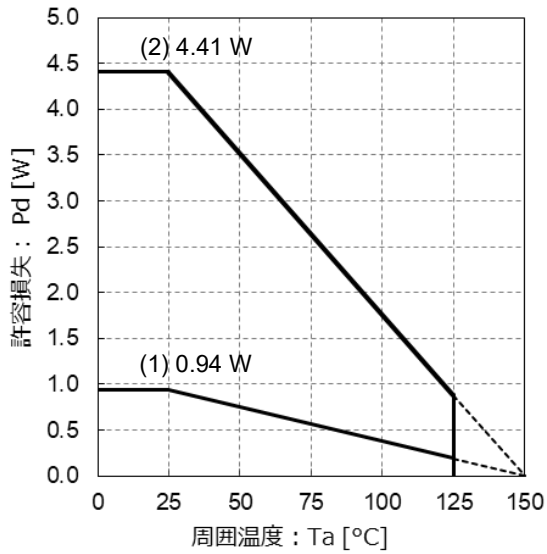


Figure 88. 熱低減曲線グラフ(HTSOP-J8)

基板(1): 1層基板 (裏層銅箔 0 mm x 0 mm)
FR-4 (ガラエポ) 基板 114.3 mm x 76.2 mm x 1.57 mm
表層銅箔: 実装ランドパターン
+ 測定用配線、銅箔厚 70 μm

基板(2): 4層基板 (2、3層銅箔、裏層銅箔 74.2 mm x 74.2 mm)
FR-4 (ガラエポ) 基板 114.3 mm x 76.2 mm x 1.60 mm
表層銅箔: 実装ランドパターン
+ 測定用配線、銅箔厚 70 μm
2/3層銅箔: 74.2 mm x 74.2 mm、銅箔厚 35 μm
裏層銅箔: 74.2 mm x 74.2 mm、銅箔厚 70 μm

条件 (1): $\theta_{JA} = 132.6 \text{ }^{\circ}\text{C/W}$ 、 Ψ_{JT} (上面中心) = 14 $^{\circ}\text{C/W}$

条件 (2): $\theta_{JA} = 28.3 \text{ }^{\circ}\text{C/W}$ 、 Ψ_{JT} (上面中心) = 5 $^{\circ}\text{C/W}$

熱設計

本製品はパッケージの裏面にフレームを露出させており、この部分に放熱処理を施し放熱効率をあげて使用することを想定しております。本製品は使用される入出力電圧差と負荷電流量、回路電流で消費電力が決定されます。周囲温度 $T_a = 25^\circ\text{C}$ 以上でご使用になる場合は Figure 88 の熱低減曲線グラフを参考にしてください。また周囲温度 $T_a = 25^\circ\text{C}$ でも、入力電圧と負荷電流の値によっては、チップ(接合部)温度 T_j がかなり高温になっていることがありますので動作温度範囲内すべてにおいて $T_j \leq T_{j\max} = 150^\circ\text{C}$ となるように設計してください。

万一、 $T_{j\max} = 150^\circ\text{C}$ を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。本仕様書に記載されております熱抵抗値は、JEDEC で推奨されている基板条件、環境での測定になるため、実使用環境とは異なる可能性があり注意が必要です。以下式にて T_j を算出していただき、十分にマージンを持った形で放熱性能を確保してください。 T_j は以下の 2 通りで考えることができます。

1. 周囲温度 T_a から T_j を求める場合

$$T_j = T_a + P_C \times \theta_{JA} \text{ [}^\circ\text{C]}$$

T_j	: チップ (接合部)温度
T_a	: 周囲温度
P_C	: 消費電力
θ_{JA}	: 熱抵抗 (ジャンクション - 周囲温度間)

2. パッケージ上面中心温度 T_T から T_j を求める場合

$$T_j = T_T + P_C \times \Psi_{JT} \text{ [}^\circ\text{C]}$$

T_j	: チップ (接合部) 温度
T_T	: パッケージ(モールド部分) 上面中心温度
P_C	: 消費電力
Ψ_{JT}	: 熱特性パラメータ (ジャンクション - パッケージ上面中心間)

消費電力 P_C は入出力の電圧差と負荷電流、回路電流より求めることができます。

$$P_C = (V_{IN} - V_{OUT}) \times I_{OUT} + V_{IN} \times I_{CC} \text{ [W]}$$

P_C	: 消費電力
V_{IN}	: 入力電圧
V_{OUT}	: 出力電圧
I_{OUT}	: 出力電流
I_{CC}	: 回路電流

・ 計算例 (HTSOP-J8)

$V_{IN} = 13.5\text{ V}$ 、 $V_{OUT} = 5.0\text{ V}$ 、 $I_{OUT} = 100\text{ mA}$ 、 $I_{CC} = 224\text{ }\mu\text{A}$ のとき消費電力 P_C は、

$$\begin{aligned} P_C &= (V_{IN} - V_{OUT}) \times I_{OUT} + V_{IN} \times I_{CC} \\ &= (13.5\text{ V} - 5.0\text{ V}) \times 100\text{ mA} + 13.5\text{ V} \times 224\text{ }\mu\text{A} \\ &= 0.85\text{ W} \end{aligned}$$

となります。

この時、最大周囲温度 $T_{max} = 85\text{ }^\circ\text{C}$ 、 $\theta_{JA} = 28.3\text{ }^\circ\text{C/W}$ (4層基板実装時)とすると、

$$\begin{aligned} T_j &= T_{max} + P_C \times \theta_{JA} \\ &= 85\text{ }^\circ\text{C} + 0.85\text{ W} \times 28.3\text{ }^\circ\text{C/W} \\ &= 109.1\text{ }^\circ\text{C} \end{aligned}$$

となります。

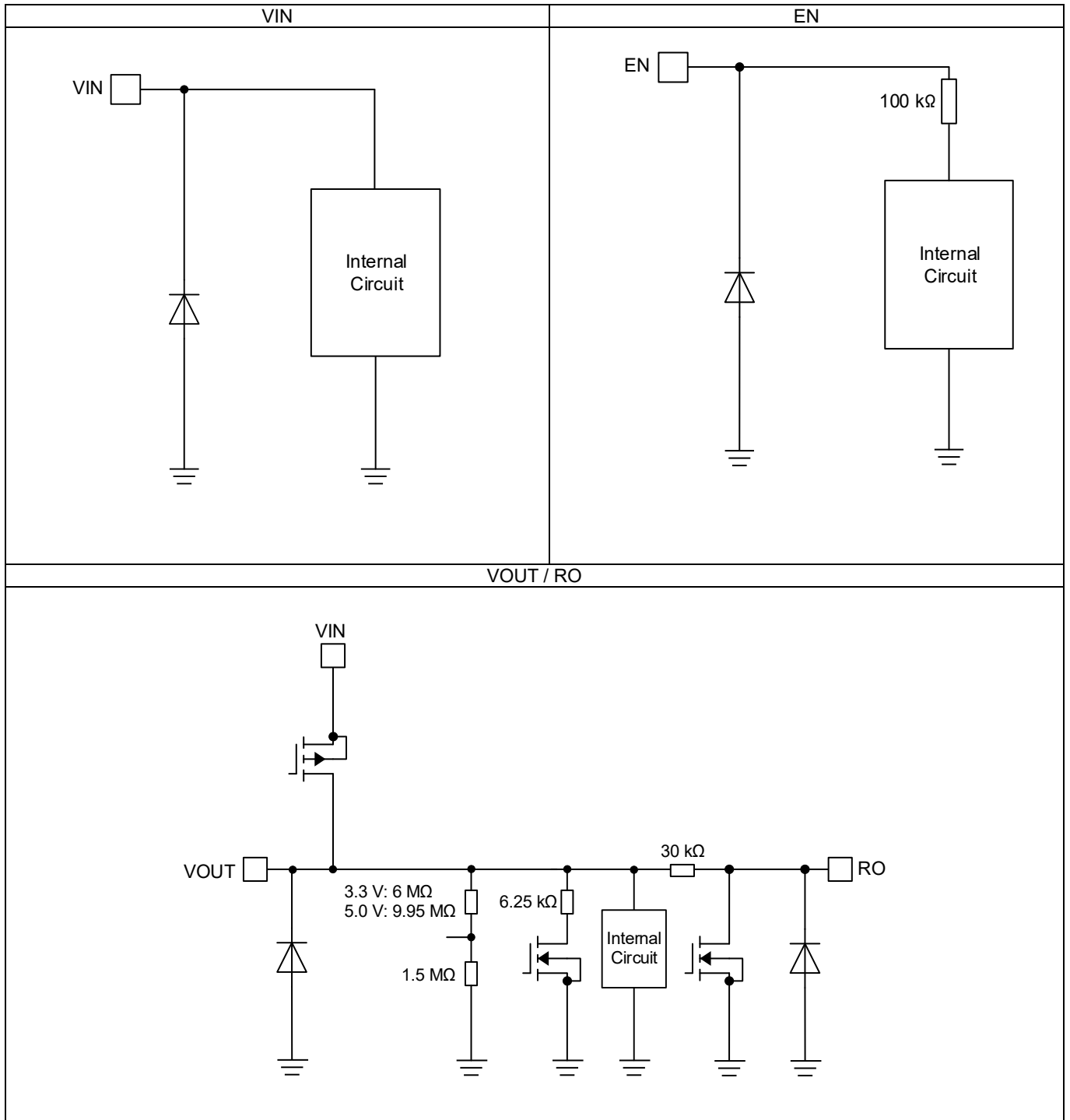
次に、実動作時のパッケージ(モールド部分) 上面中心温度 $T_T = 100\text{ }^\circ\text{C}$ 、 $\Psi_{JT} = 14\text{ }^\circ\text{C/W}$ (1層基板実装時)とすると、

$$\begin{aligned} T_j &= T_T + P_C \times \Psi_{JT} \\ &= 100\text{ }^\circ\text{C} + 0.85\text{ W} \times 14\text{ }^\circ\text{C/W} \\ &= 111.9\text{ }^\circ\text{C} \end{aligned}$$

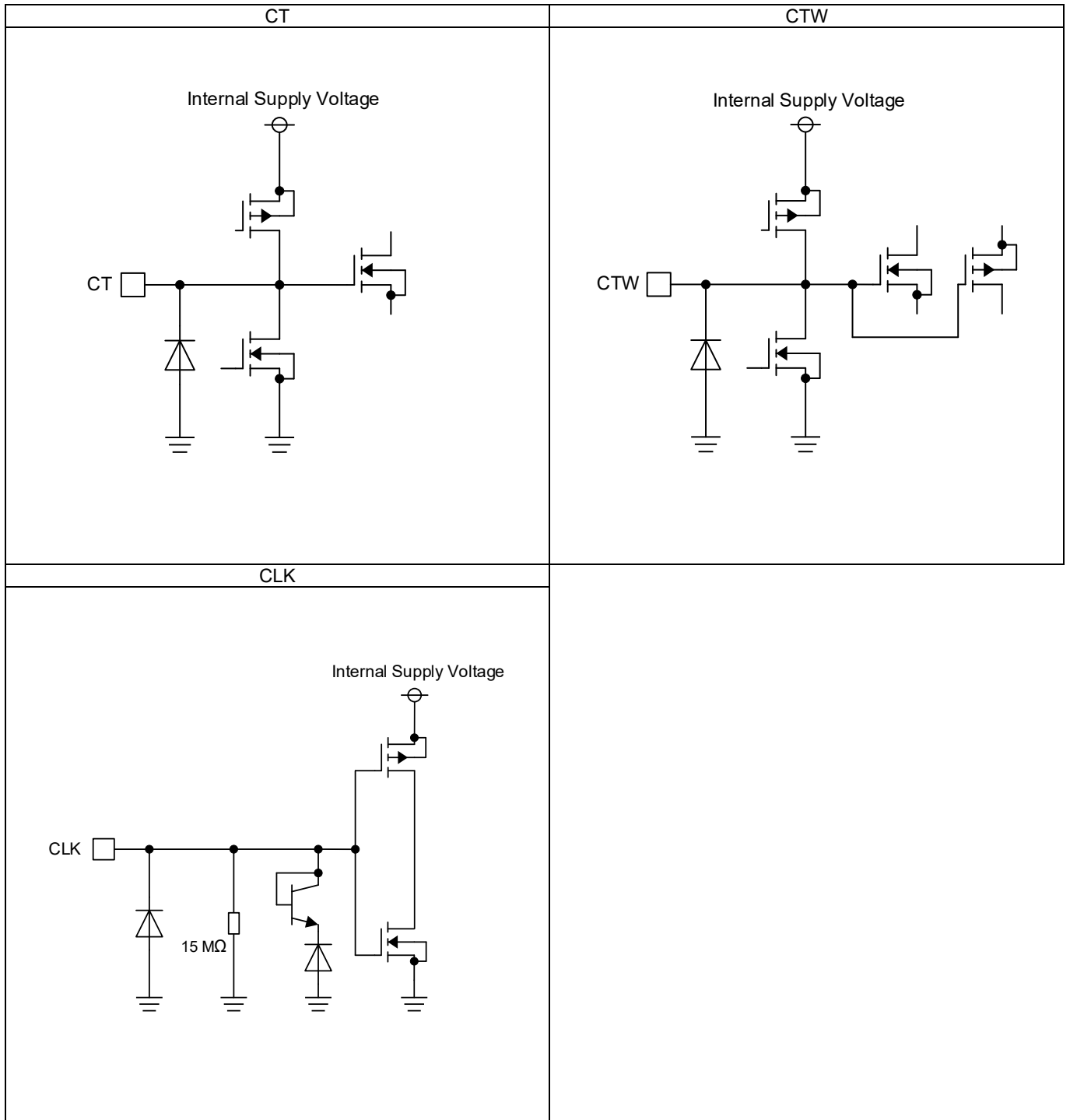
となります。

上記計算にてマージンを確保できない場合は、基板の銅箔面積を広げる、基板層数を増やす、サーマル Via の本数を増やすなど、放熱性能を向上させることができます。

入出力等価回路図



入出力等価回路図 — 続き



使用上の注意

1. 電源の逆接続について

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。

2. 電源ラインについて

基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。グラウンドラインについても、同様のパターン設計を考慮してください。また、LSI のすべての電源端子について電源-グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量低下が起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

3. グラウンド電位について

グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。

4. グラウンド配線パターンについて

小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

5. 動作条件について

動作条件で規定される範囲で IC の機能・動作を保証します。また、特性値は電気的特性で規定される各項目の条件下においてのみ保証されます。

6. ラッシュカレントについて

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

7. 熱設計について

実際の使用状態での許容損失 (Pd) を考え、十分マージンを持った熱設計を行ってください。本製品はパッケージの裏側にフレームを露出させておりますが、この部分には放熱処理を施し放熱効率を上げて使用することを想定しております。本製品は使用されます入出力電圧差と負荷の量、回路電流で発生する熱量が決定されます。そのため実際に使用した時の発生する熱量が Pd を超えないように注意してください。

万一、 $T_{jmax} = 150^{\circ}\text{C}$ を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。本仕様書に記載されております熱抵抗値は、JEDEC で推奨されている基板条件、環境での測定になるため、実使用環境とは異なる可能性があります。注意が必要です。

8. セット基板での検査について

セット基板での検査時に、インピーダンスの低い端子にコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

9. 端子間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けられた場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

10. 未使用の入力端子の処理について

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

使用上の注意 — 続き

11. 各入力端子について

本 IC はモノリシック IC であり、各素子間に素子分離のための P+アイソレーションと、P 基板を有しています。この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。

例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、

○抵抗では、GND > (端子 A) の時、トランジスタ (NPN) では GND > (端子 B) の時、P-N 接合が寄生ダイオードとして動作します。

○また、トランジスタ (NPN) では、GND > (端子 B) の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。

IC の構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND (P 基板) より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。アプリケーションにおいて電源端子と各端子電圧が逆になった場合、内部回路または素子を損傷する可能性があります。例えば、外付けコンデンサに電荷がチャージされた状態で、電源端子が GND にショートされた場合などです。また、電源端子直列に逆流防止のダイオードもしくは各端子と電源端子間にバイパスのダイオードを挿入することを推奨します。

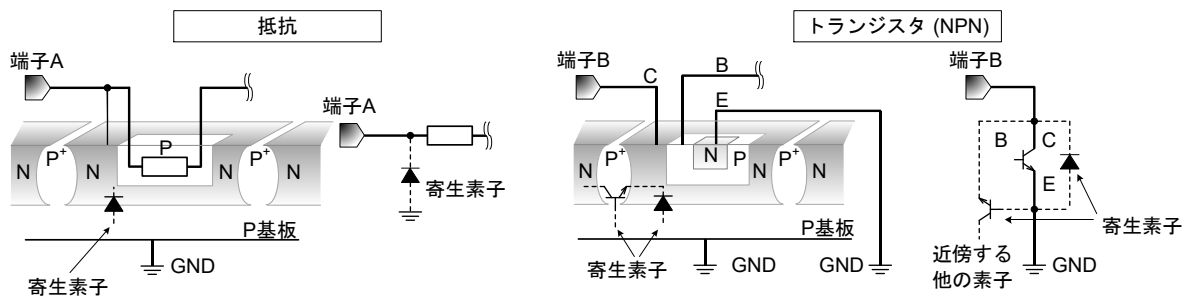


Figure 89. モノリシック IC 構造例

12. セラミックコンデンサの特性変動について

外付けコンデンサに、セラミックコンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮のうえ、定数を決定してください。

13. 過熱保護回路について

IC を熱破壊から防ぐための過熱保護回路を内蔵しております。最高接合部温度内でご使用いただきますが、万が一最高接合部温度を超えた状態が継続すると、過熱保護回路が動作し出力パワー素子が OFF します。その後チップ温度 T_j が低下すると回路は自動で復帰します。なお、過熱保護回路は絶対最大定格を超えた状態での動作となりますので、過熱保護回路を使用したセット設計などは、絶対に避けてください。

14. 過電流保護回路について

出力には電流能力に応じた過電流保護回路が内部に内蔵されているため、負荷ショート時には IC 破壊を防止しますが、この保護回路は突発的な事故による破壊防止に有効なもので、連続的な保護回路動作、過渡時でのご使用に対応するものではありません。

15. 機能安全について

「ISO 26262 ASIL-x に準拠したプロセスで開発」とは、記載した ASIL レベルに準拠した ISO 26262 対応プロセスで開発した LSI であることを示します。

「機能安全をサポートする安全機構を搭載(ASIL-x)」とは、記載している ASIL レベルに必要な安全機構を搭載した LSI であることを示します。

「機能安全をサポート」とは、車載向けに開発した LSI で、機能安全に関する安全分析のサポートをすることが可能であることを示します。

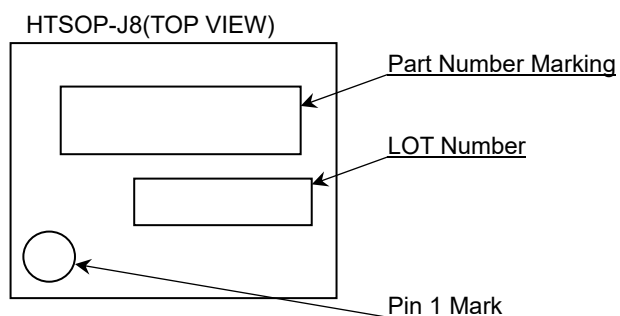
※「ASIL-x」の「x」は、「A」、「B」、「C」、「D」のいずれかを表します。

ロームは、機能安全を設計するお客様が Comfy (快適) に SIL (Safety Integrity Level: 安全水準) 対応製品を使うことができるように。そして、ロームが製品によって社会システムの安全・安心・快適に貢献できるように。という想いのもと、ComfySIL™ (コンフィシル) ブランドを立ち上げました。

この ComfySIL™ は、機能安全に向けた ComfySIL™ の思想に準ずる製品に与えられるものであり、自動車分野のみならず産業機器分野の機能安全も視野に入れていきます。

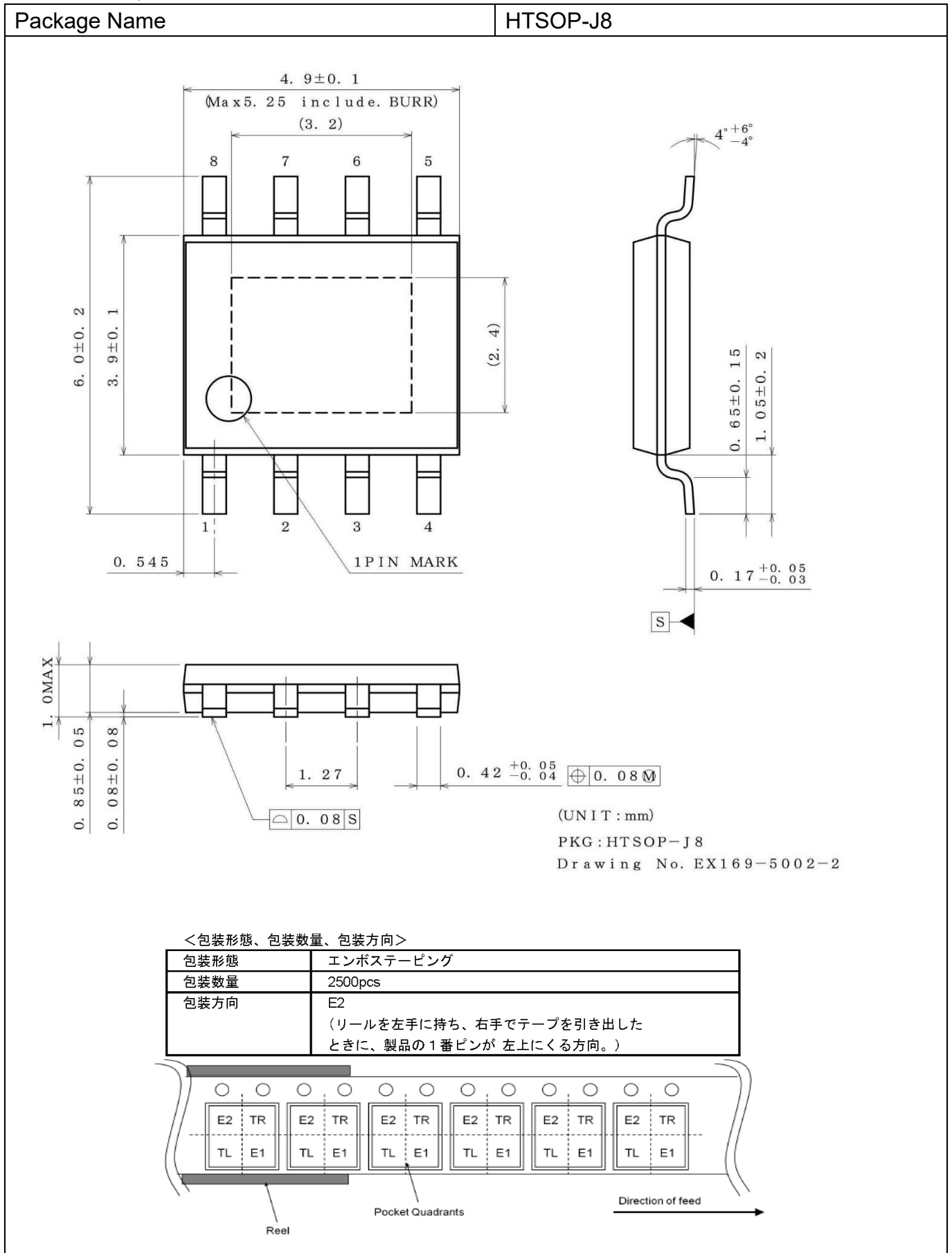


標印図



Part Number	Part Number Marking	Output Voltage [V]	RESET Detection Voltage [V]
BD933F51EFJ-CE2	933F51	3.3	2.9
BD950F52EFJ-CE2	950F52	5.0	4.1
BD950F51EFJ-CE2	950F51	5.0	4.6

外形寸法図と包装・フォーミング仕様



改訂履歴

日付	改訂	変更内容
2026.02.12	001	新規作成

ご注意

ローム製品取扱い上の注意事項

- 極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器^(Note 1)、航空宇宙機器、原子力制御装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

- 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
 - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
 - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
- 本製品は、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
 - ①水・油・薬液・有機溶剤等の液体中でのご使用
 - ②直射日光・屋外暴露、塵埃中でのご使用
 - ③潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所でのご使用
 - ④静電気や電磁波の強い環境でのご使用
 - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合
 - ⑥本製品を樹脂等で封止、コーティングしてのご使用
 - ⑦はんだ付けの後に洗浄を行わない場合(無洗浄タイプのフラックスを使用される場合は除く。ただし、残渣については十分に確認をお願いします。)又は、はんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合
 - ⑧結露するような場所でのご使用
- 本製品は耐放射線設計はなされておられません。
- 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
- パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
- 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
- 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
- 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

- ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
- はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。(人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等)

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
 - ① 潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所での保管
 - ② 推奨温度、湿度以外での保管
 - ③ 直射日光や結露する場所での保管
 - ④ 強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き(梱包箱に表示されている天面方向)で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は、外国為替及び外国貿易法に定めるリスト規制貨物等に該当するおそれがありますので、輸出する場合には、ロームへお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等(ソフトウェア含む)との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。