

デジタルカメラ用 3ch クロックジェネレータ

BU2396KN

概要

デジタルスチルカメラ、デジタルビデオカメラのシステムに必要な CCD, USB, VIDEO 用の 3 種類のクロックを、PLL 技術を用いることで、1chip で生成する IC です。クロック系を 1chip 化することで、小型、Low-Cost 化の進む携帯カメラ機器のクロックシステムの簡略化、少スペース化、部品点数の削減が可能となります。

特長

- 水晶振動子を接続する事により、内蔵 PLL より複数のクロック信号を生成。
- CCD クロックは切り替え選択出力可能。
- 低 Period-Jitter クロック出力
- 携帯機器に最適な小型パッケージ採用。VQFN20
- 3.3 V 単一電源。

用途

デジタルスチルカメラ、デジタルビデオカメラのシステム用クロック生成。

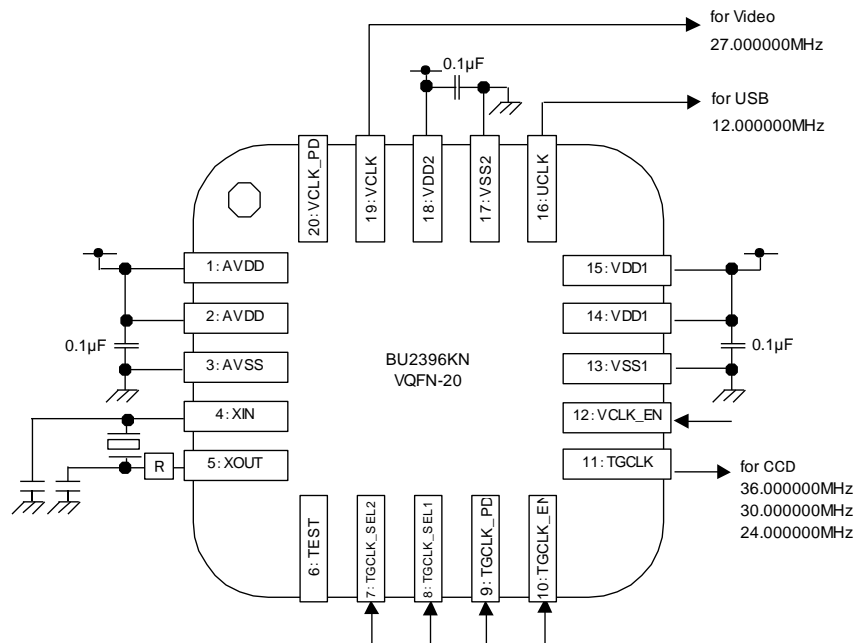
重要特性

BU2396KN	
電源電圧範囲	3.0V ~ 3.6V
動作温度範囲	-5°C ~ +70°C
基準入力クロック	12.000000MHz
出力 CCD クロック	36.000000MHz
	30.000000MHz
	24.000000MHz
出力 USB クロック	12.000000MHz
出力 VIDEO クロック	27.000000MHz

パッケージ VQFN20

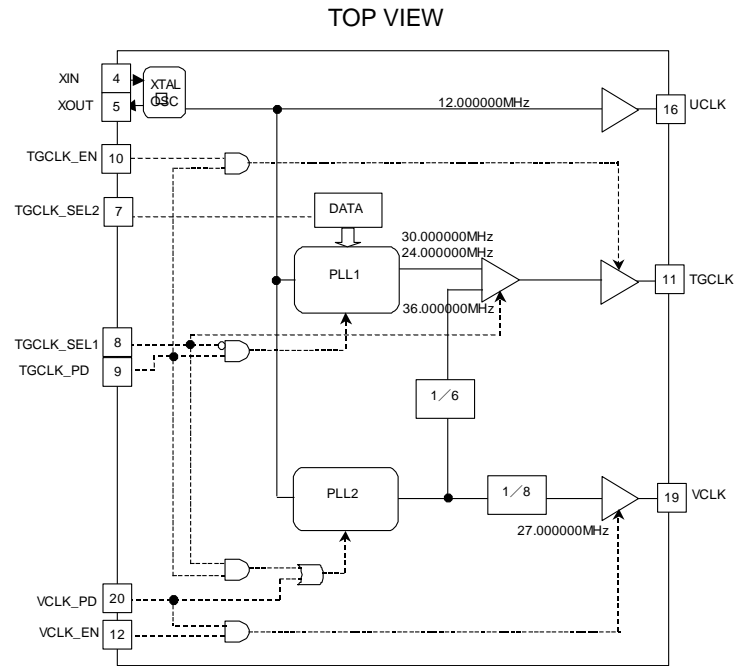
W (Typ) x D (Typ) x H (Max)
4.20mm x 4.20mm x 0.95mm

基本アプリケーション回路



(注意) 回路例は推奨すべきものと確信しておりますが、ご使用にあたっては更に特性のご確認を十分に願います。

ブロック図、端子配置図



端子説明

PIN No.	PIN NAME	機能	
1	AVDD	アナログ電源	
2	AVDD	アナログ電源	
3	AVSS	アナログ GND	
4	XIN	クリスタル IN	
5	XOUT	クリスタル OUT	
6	TEST	テスト PIN 通常 OPEN	pull-down 付き
7	TGCLK_SEL2	TGCLK 周波数選択	pull up 付き
8	TGCLK_SEL1	TGCLK 周波数選択	pull up 付き
9	TGCLK_PD	TGCLK Power-Down 制御 H:enable、L:Power-Down	pull-down 付き
10	TGCLK_EN	TGCLK 出力制御 H:enable、L:出力 L 固定	pull-down 付き
11	TGCLK	36M、30M、24M 出力	
12	VCLK_EN	VCLK 出力制御 H:enable、L:出力 L 固定	pull-down 付き
13	VSS1	TGCLK,UCLK & 内部デジタル GND	
14	VDD1	TGCLK,UCLK & 内部デジタル電源	
15	VDD1	TGCLK,UCLK & 内部デジタル電源	
16	UCLK	12M 出力	
17	VSS2	VCLK GND	
18	VDD2	VCLK 電源	
19	VCLK	27M 出力	
20	VCLK_PD	VCLK Power-Down 制御 H:enable、L:Power-Down	pull-down 付き

(注意) IC は基本的に基盤実装で使用してください。(基盤実装でないと十分に特性が得られない場合があります)
 1&2pin-3pin 間、13pin-14&15pin 間、17pin-18pin 間にバイパスコンデンサとして 0.1μF を pin に極力近くに付けて下さい。
 Jitter 値は、基板・電源・出力負荷・ノイズなど状況により TYP 値が変動致します。
 ご使用にあたっては更に動作マージンのご確認を十分に願います。

絶対最大定格 (Ta=25°C)

Parameter	Symbol	Limit	Unit
印加電圧範囲	V _{DD}	-0.5~+7.0	V
入力電圧範囲	V _{IN}	-0.5~V _{DD} +0.5	V
保存温度範囲	T _{stg}	-30~+125	°C
許容損失	P _d	0.53 (Note 1)	W

(Note 1) 動作温度を保障するものではありません。

(Note 2) Ta=25°C 以上で使用する場合は、1°Cにつき 5.3mW 減じます。

(Note 3) 許容損失は IC を基盤実装した時の値です。

注意：印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施して頂けるようご検討をお願いします。

推奨動作条件

Parameter	Symbol	Limit	Unit
電源電圧	V _{DD}	3.0~3.6	V
入力 H 電圧範囲	V _{INH}	0.8V _{DD} ~V _{DD}	V
入力 L 電圧範囲	V _{INL}	0.0~0.2V _{DD}	V
動作温度	T _{opr}	-5~+70	°C
出力負荷	C _L	15(MAX)	pF

電氣的特性

(特に指定の無い限り V_{DD}=3.3V、Ta=25°C、クリスタル=12.000000MHz)

Parameter	Symbol	Limit			Unit	Condition
		Min	Typ	Max		
動作回路電流	I _{DD}	-	23	35	mA	無負荷時
【出力 H 電圧】						
TGCLK	V _{OHT}	V _{DD} -0.5	-	-	V	電流負荷-5.0mA 時
VCLK	V _{OHV}	V _{DD} -0.5	-	-	V	電流負荷-5.0mA 時
UCLK	V _{OHU}	V _{DD} -0.5	-	-	V	電流負荷-5.0mA 時
【出力 L 電圧】						
TGCLK	V _{OLT}	-	-	0.5	V	電流負荷 5.0mA 時
VCLK	V _{OLV}	-	-	0.5	V	電流負荷 5.0mA 時
UCLK	V _{OLU}	-	-	0.5	V	電流負荷 5.0mA 時
【Pull-Up 抵抗値】						
TGCLK_SEL1 TGCLK_SEL2	Pull-up R	125	250	375	KΩ	測定ピンに 0V 印加時、流れ出す電流値で規定。 (R=V _{DD} /I)
【Pull-Down 抵抗値】						
TGCLK_EN、TGCLK_PD VCLK_EN、VCLK_PD	Pull-down R	25	50	75	KΩ	測定ピンに V _{DD} 印加時、流れ込む電流値で規定。 (R=V _{DD} /I)
【出力周波数】						
TGCLK SEL1:L SEL2:L	TGCLK1		24.000000		MHz	XTAL x (48/4)/6
TGCLK SEL1:L SEL2:H	TGCLK2		30.000000		MHz	XTAL x (60/4)/6
TGCLK SEL1:H	TGCLK3		36.000000		MHz	XTAL x (54/3)/6
VCLK	VCLK		27.000000		MHz	XTAL x (54/3)/8
UCLK	UCLK		12.000000		MHz	XTAL 出力
【出力波形】						
Duty	Duty	45	50	55	%	1/2V _{DD} で測定
Rise time	t _R		2.0		nsec	クロック出力が V _{DD} の 20%から 80%に達する時間。
Fall time	t _F		2.0		nsec	クロック出力が V _{DD} の 80%から 20%に達する時間。
【Jitter】						
Period-Jitter 1σ	P-J1σ		50		psec	(Note 1)
Period-Jitter MIN-MAX	P-J MIN-MAX		300		psec	(Note 2)
【出力 Lock-Time】						
	t _{LOCK}			1	msec	(Note 3)

(Note) 出力周波数は XTALIN に入力される周波数の演算(分周)式で決まります。入力周波数が下記値であれば出力は上記周波数になります。XTAL 入力周波数 12.000000MHz

(Note 1) Period-Jitter 1σ

出力クロックの周期を、日本テクトロニクス : TDS7104 Digital Phosphor Oscilloscope にて連続 1000 回サンプリングしたときの周期の分布データの標準偏差 (=1σ)。

(Note 2) Period-Jitter MIN-MAX

出力クロックの周期を、日本テクトロニクス : TDS7104 Digital Phosphor Oscilloscope にて連続 1000 回サンプリングしたときの周期の分布データの最大分布幅。

(Note 3) 出力 Lock-Time

Lock-Time は電源立ち上げ後、電源が 3.0V に達してからスペックの周波数に落ち着くまでの時間。
Power-Down 状態から通常動作状態に切り替え後、スペックの周波数に落ち着くまでの時間。
出力周波数切り替え後、スペックの周波数に落ち着くまでの時間。

特性データ (参考データ)
(基本データ)

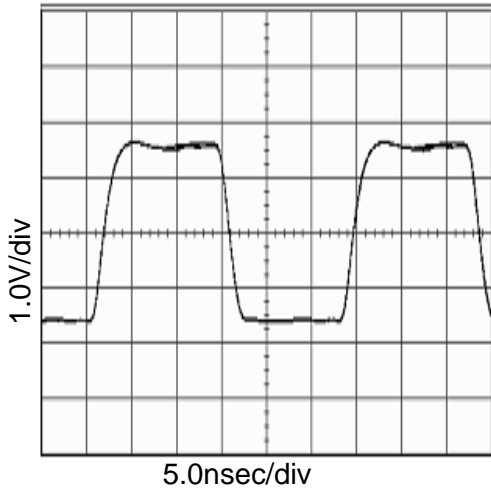


Figure 1. 36MHz Output Waveform
(At $V_{DD}=3.3V$ and $C_L=15pF$)

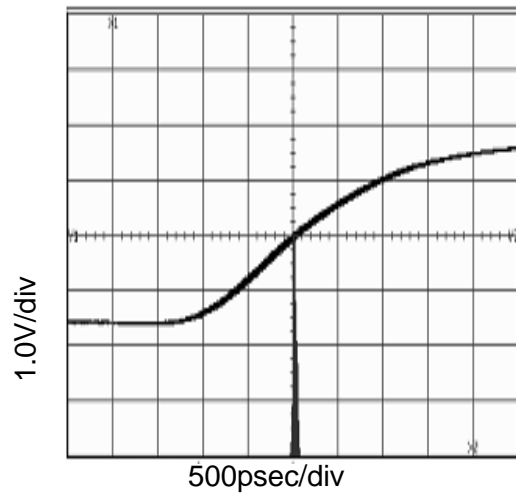


Figure 2. 136MHz Period-Jitter
(At $V_{DD}=3.3V$ and $C_L=15pF$)

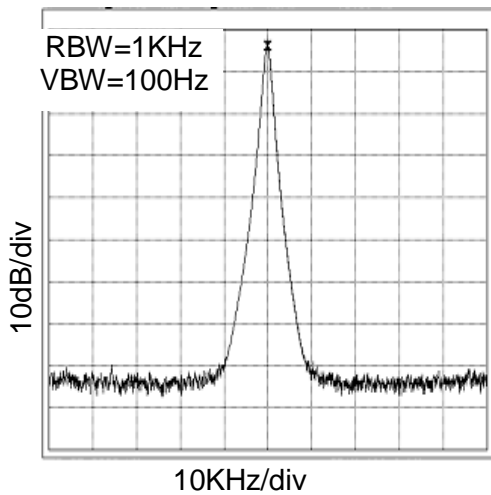


Figure 3. 36MHz Spectrum
(At $V_{DD}=3.3V$ and $C_L=15pF$)

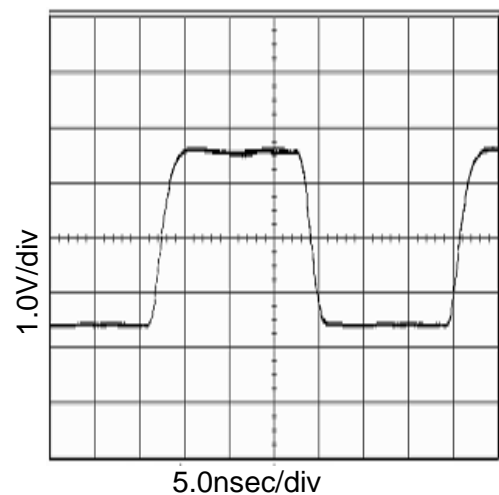


Figure 4. 30MHz Output Waveform
(At $V_{DD}=3.3V$ and $C_L=15pF$)

特性データ (参考データ) - 続き

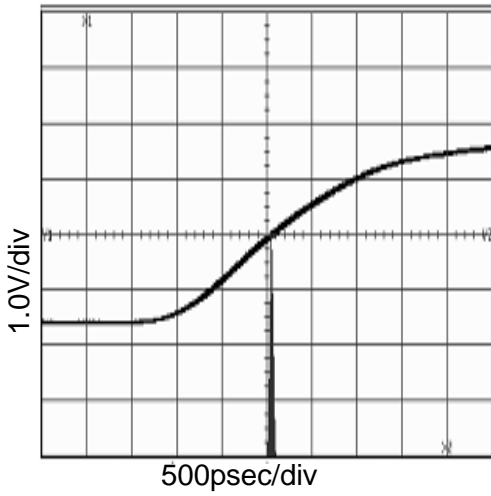


Figure 5. 30MHz Period-Jitter
(At $V_{DD}=3.3V$ and $C_L=15pF$)

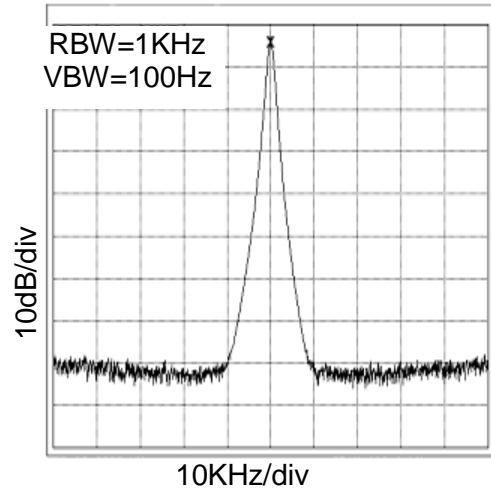


Figure 6. 30MHz Spectrum
(At $V_{DD}=3.3V$ and $C_L=15pF$)

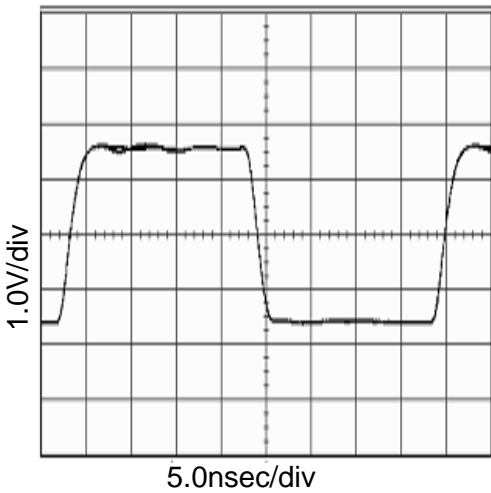


Figure 7. 24MHz Output Waveform
(At $V_{DD}=3.3V$ and $C_L=15pF$)

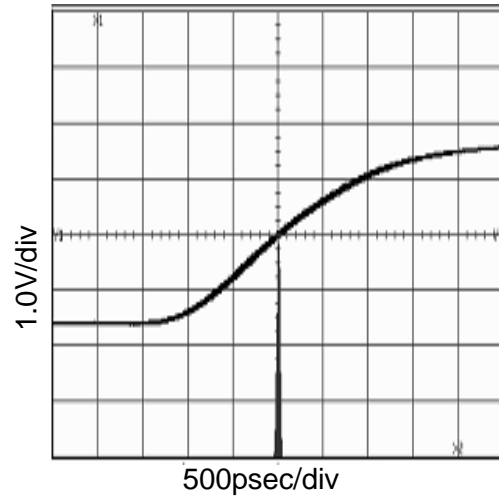


Figure 8. 24MHz Period-Jitter
(At $V_{DD}=3.3V$ and $C_L=15pF$)

特性データ（参考データ） - 続き

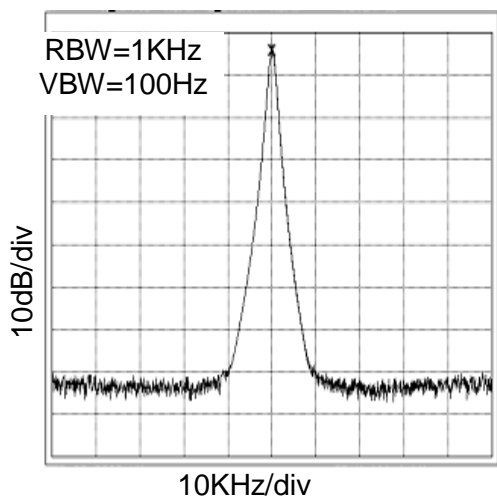


Figure 9. 24MHz Spectrum
(At $V_{DD}=3.3V$ and $C_L=15pF$)

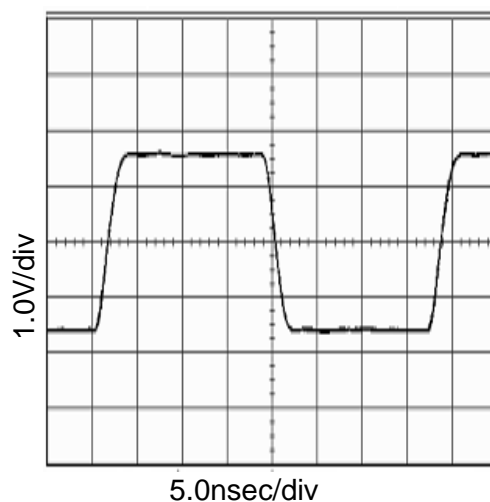


Figure 10. 27MHz output waveform
(At $V_{DD}=3.3V$ and $C_L=15pF$)

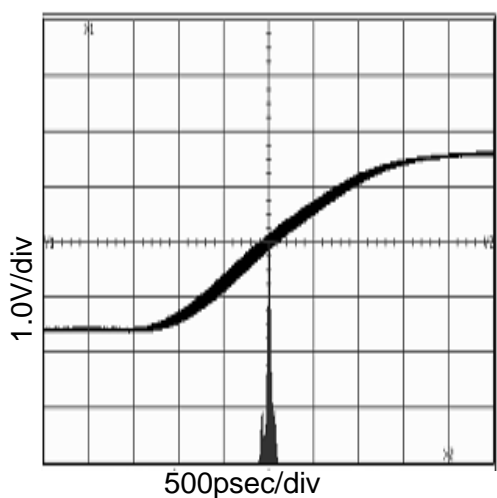


Figure 11. 27MHz Period-Jitter
(At $V_{DD}=3.3V$ and $C_L=15pF$)

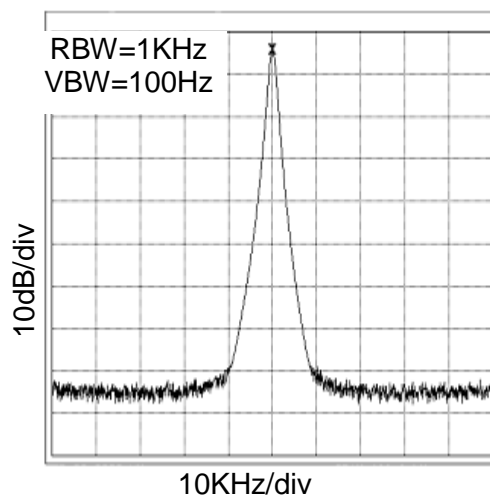


Figure 12. 27MHz Spectrum
(At $V_{DD}=3.3V$ and $C_L=15pF$)

特性データ（参考データ） - 続き

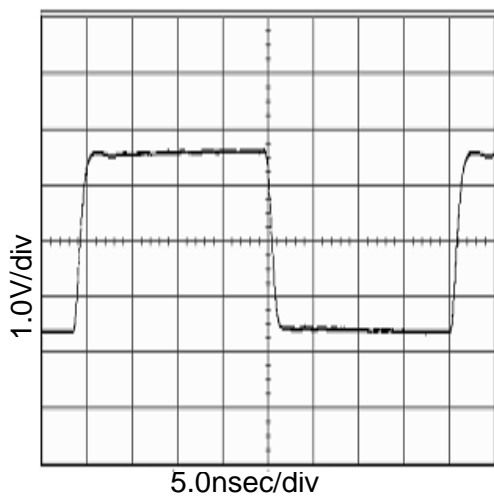


Figure 13. 12MHz Output Waveform
(At $V_{DD}=3.3V$ and $C_L=15pF$)

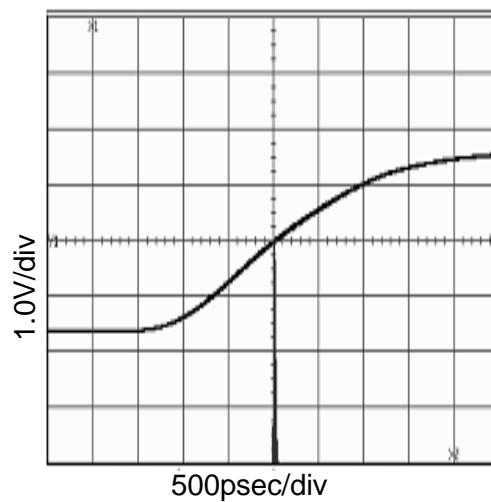


Figure 14. 12MHz Period-Jitter
(At $V_{DD}=3.3V$ and $C_L=15pF$)

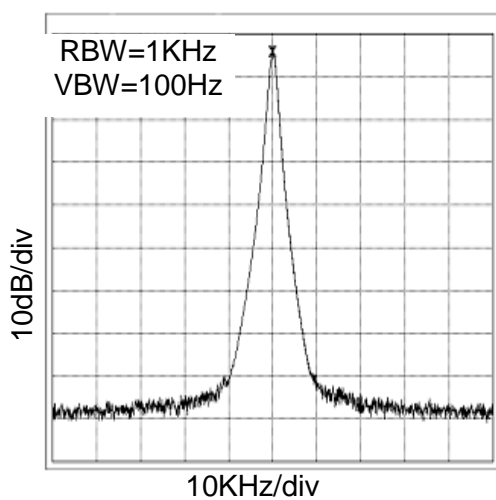


Figure 15. 12MHz Spectrum
(At $V_{DD}=3.3V$ and $C_L=15pF$)

特性データ (参考データ) - 続き
 (減過電温度特性データ)

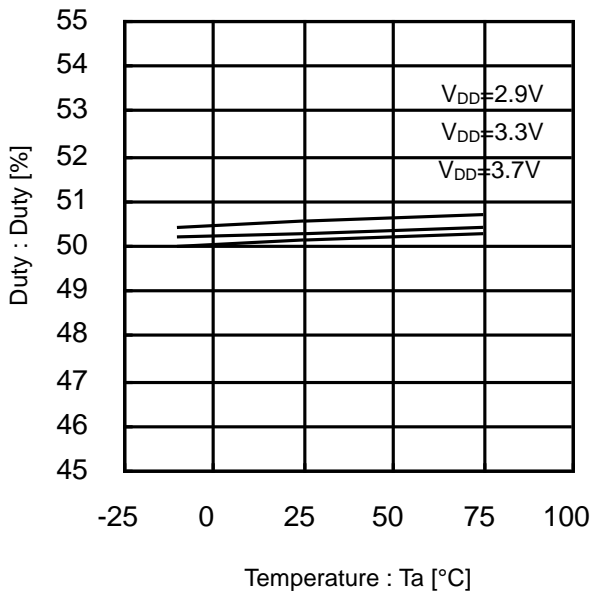


Figure 16. Duty vs Temperature (36MHz)

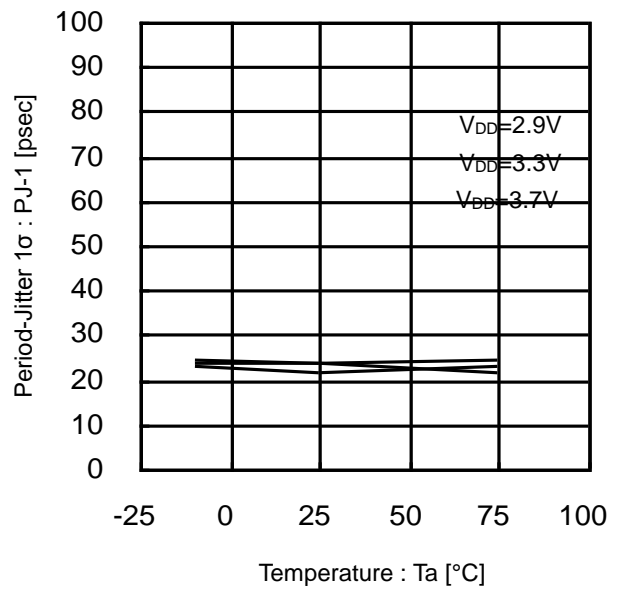


Figure 17. Period-Jitter 1σ vs Temperature (36MHz)

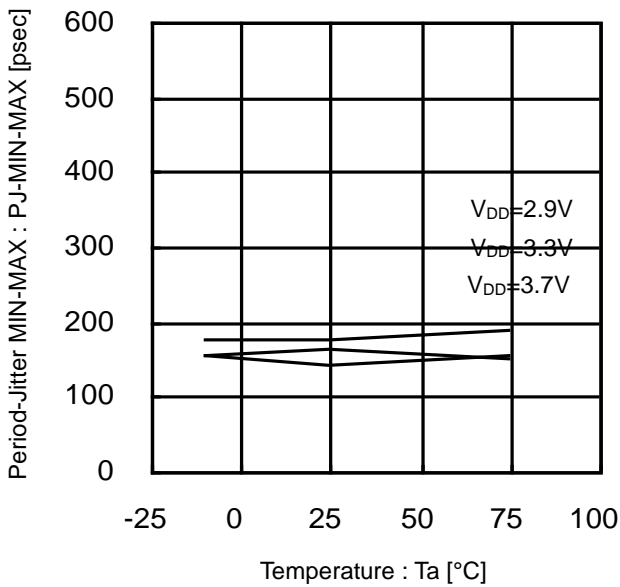


Figure 18. Period-Jitter MIN-MAX vs Temperature (36MHz)

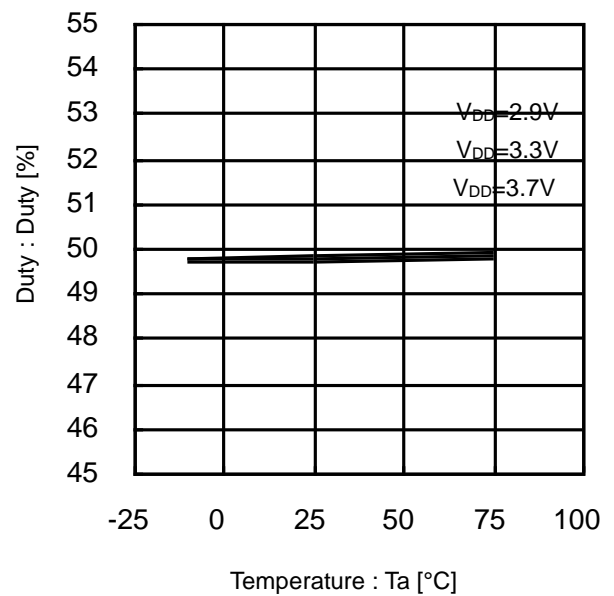


Figure 19. Duty vs Temperature (30MHz)

特性データ (参考データ) - 続き

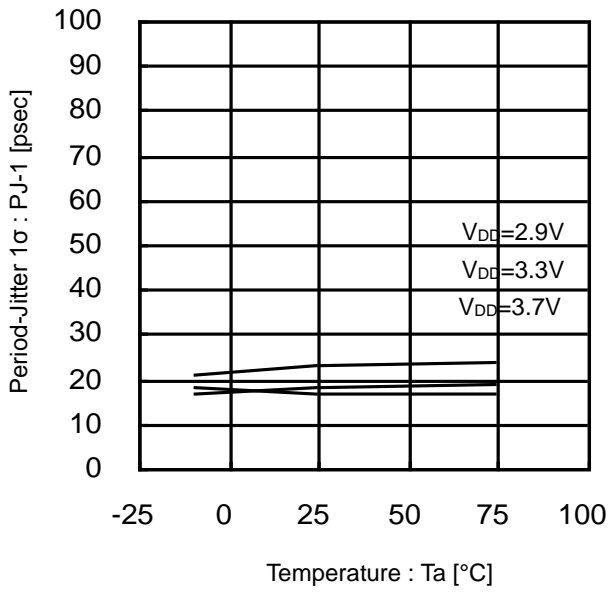


Figure 20. Period-Jitter 1σ vs Temperature (30MHz)

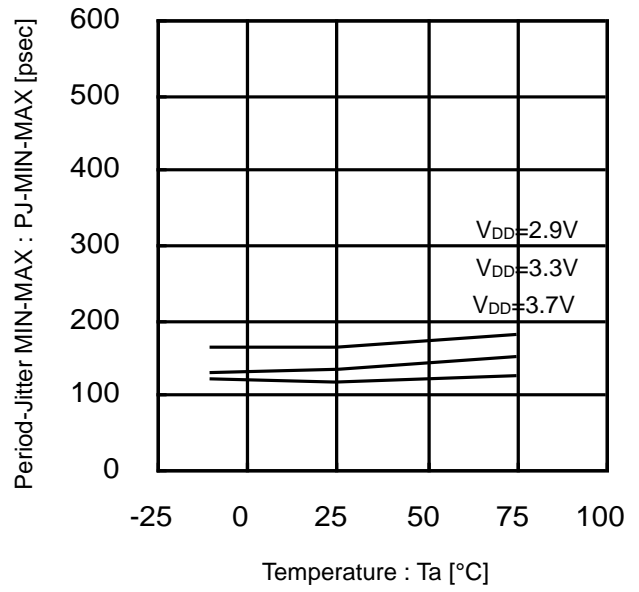


Figure 21. Period-Jitter MIN-MAX vs Temperature (30MHz)

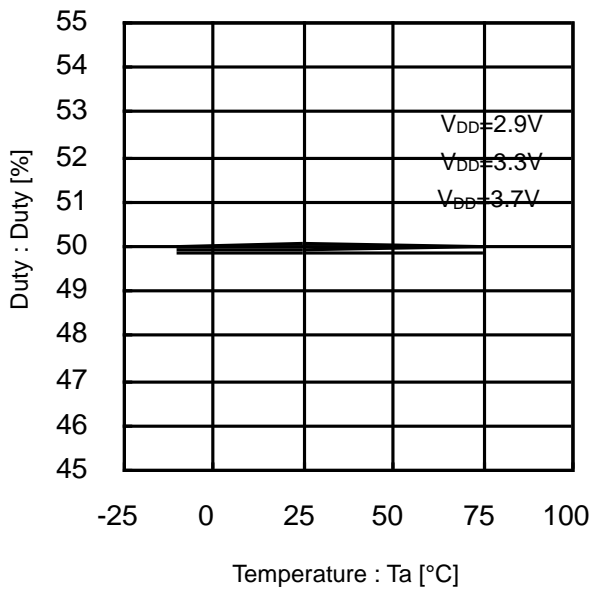


Figure 22. Duty vs Temperature (24MHz)

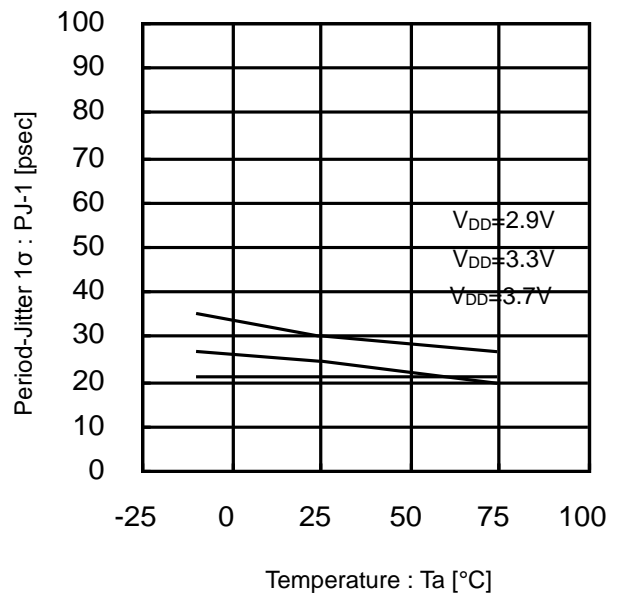


Figure 23. Period-Jitter 1σ vs Temperature (24MHz)

特性データ (参考データ) - 続き

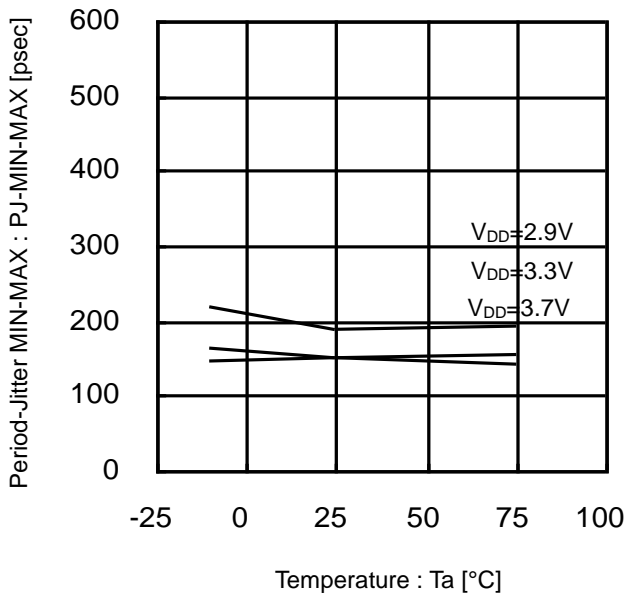


Figure 24. Period-Jitter MIN-MAX vs Temperature (24MHz)

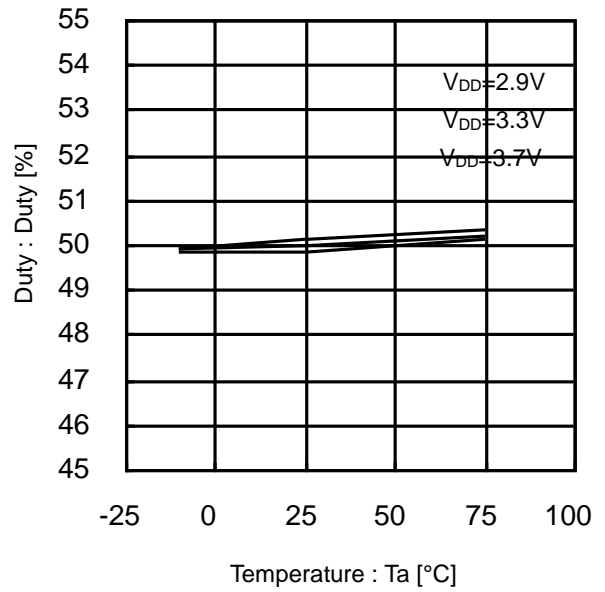


Figure 25. Duty vs Temperature (27MHz)

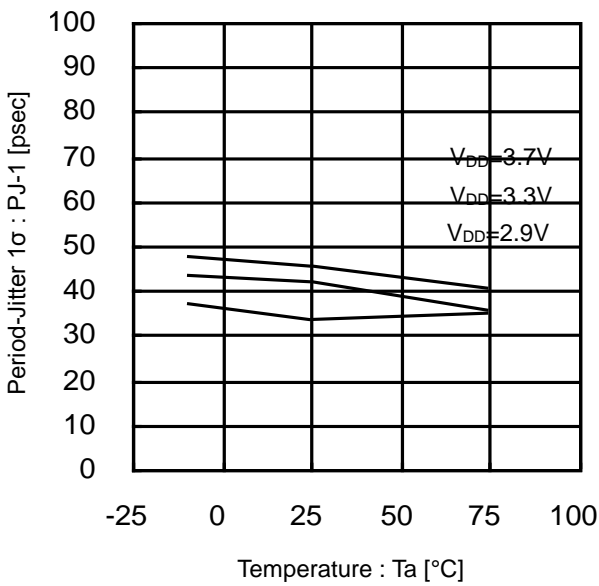


Figure 26. Period-Jitter 1σ vs Temperature (27MHz)

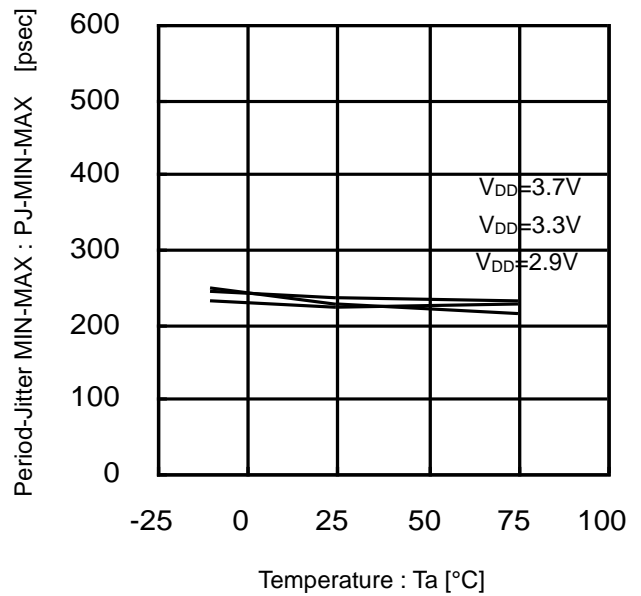


Figure 27. Period-Jitter MIN-MAX vs Temperature (27MHz)

特性データ (参考データ) - 続き

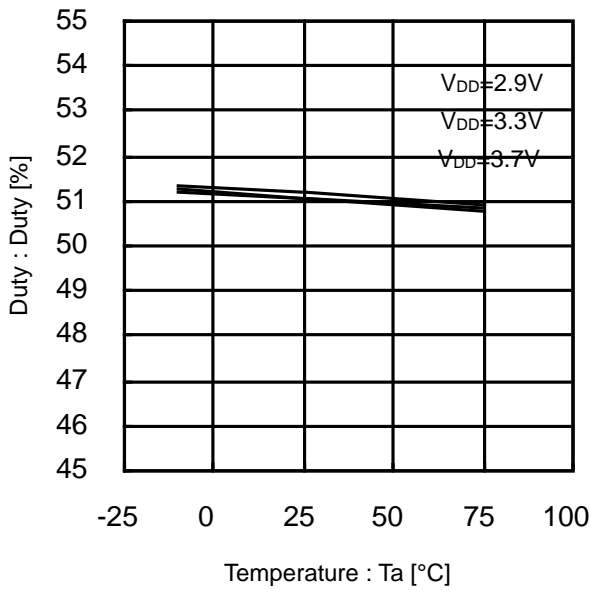


Figure 28. Duty vs Temperature (12MHz)

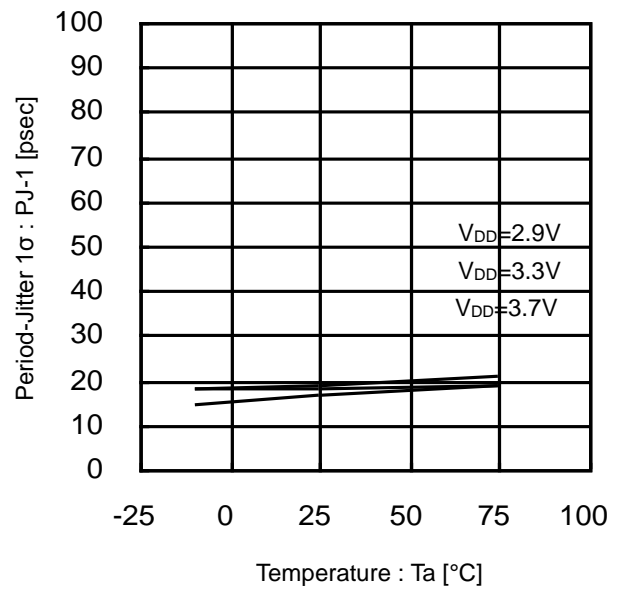


Figure 29. Period-Jitter 1σ vs Temperature (12MHz)

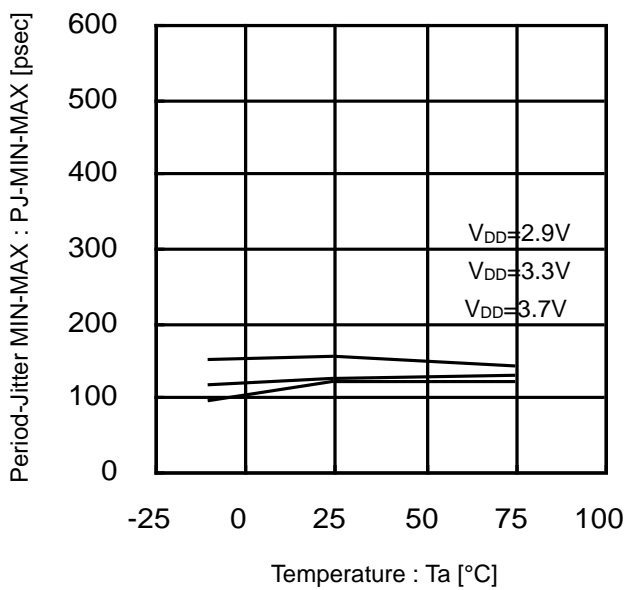


Figure 30. Period-Jitter MIN-MAX vs Temperature (12MHz)

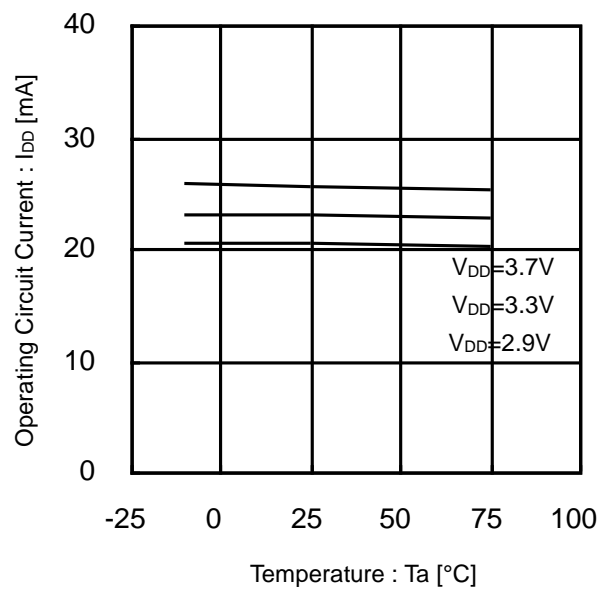


Figure 31. Operating Circuit Current vs Temperature (At 1chip Operation)

アプリケーション情報

動作モード表

XTAL_SEL=L 時 (14.318182MHz のクリスタルを使用時)

Xtal(MHz)	CLK2ON	FS1	FS2	FS3	CLK1(MHz)	CLK2(MHz)	REF_CLK(MHz)
14.318182	H	H	H	H	135.000000	48.008022	14.318182
14.318182	H	L	H	H	135.000000	48.008022	17.734450
14.318182	L	H	H	H	135.000000	L 固定	14.318182
14.318182	L	L	H	H	135.000000	L 固定	17.734450
14.318182	H	H	H	L	108.000000	48.008022	14.318182
14.318182	H	L	H	L	108.000000	48.008022	17.734450
14.318182	L	H	H	L	108.000000	L 固定	14.318182
14.318182	L	L	H	L	108.000000	L 固定	17.734450
14.318182	H	H	L	L	98.181818	48.008022	14.318182
14.318182	H	L	L	L	98.181818	48.008022	17.734450
14.318182	L	H	L	L	98.181818	L 固定	14.318182
14.318182	L	L	L	L	98.181818	L 固定	17.734450
14.318182	H	H	L	H	110.000000	48.008022	14.318182
14.318182	H	L	L	H	110.000000	48.008022	17.734450
14.318182	L	H	L	H	110.000000	L 固定	14.318182
14.318182	L	L	L	H	110.000000	L 固定	17.734450

XTAL_SEL=H 時 (28.636363MHz のクリスタルを使用時)

Xtal(MHz)	CLK2ON	FS1	FS2	FS3	CLK1(MHz)	CLK2(MHz)	REF_CLK(MHz)
28.636363	H	H	H	H	135.000000	48.008022	14.318182
28.636363	H	L	H	H	135.000000	48.008022	17.734450
28.636363	L	H	H	H	135.000000	L 固定	14.318182
28.636363	L	L	H	H	135.000000	L 固定	17.734450
28.636363	H	H	H	L	108.000000	48.008022	14.318182
28.636363	H	L	H	L	108.000000	48.008022	17.734450
28.636363	L	H	H	L	108.000000	L 固定	14.318182
28.636363	L	L	H	L	108.000000	L 固定	17.734450
28.636363	H	H	L	L	98.181818	48.008022	14.318182
28.636363	H	L	L	L	98.181818	48.008022	17.734450
28.636363	L	H	L	L	98.181818	L 固定	14.318182
28.636363	L	L	L	L	98.181818	L 固定	17.734450
28.636363	H	H	L	H	110.000000	48.008022	14.318182
28.636363	H	L	L	H	110.000000	48.008022	17.734450
28.636363	L	H	L	H	110.000000	L 固定	14.318182
28.636363	L	L	L	H	110.000000	L 固定	17.734450

TGCLK_SEL1	TGCLK_SEL2	TGCLK_EN	VCLK_EN	TGCLK_PD	VCLK_PD	TGCLK 出力	VCLK 出力	UCLK 出力	PLL1 30M,24M	PLL2 36M,27M
0	0	0	0	0	0	L 固定	L 固定	12MHz 出力	Power-Down	Power-Down
0	1									
1	0									
1	1									
0	0	1	0							
0	1									
1	0									
1	1									
0	0	0	1	0	0	L 固定	L 固定	12MHz 出力	通常動作	Power-Down
0	1									
1	0									
1	1									
0	0	1	0							
0	1									
1	0									
1	1									
0	0	0	0	1	1	L 固定	L 固定	12MHz 出力	Power-Down	通常動作
0	1									
1	0									
1	1									
0	0	0	1							
0	1									
1	0									
1	1									
0	0	0	1	1	1	L 固定	L 固定	12MHz 出力	通常動作	Power-Down
0	1									
1	0									
1	1									
0	0	1	0							
0	1									
1	0									
1	1									
0	0	0	1	1	1	L 固定	L 固定	12MHz 出力	通常動作	Power-Down
0	1									
1	0									
1	1									
0	0	1	0							
0	1									
1	0									
1	1									
0	0	0	1	1	1	L 固定	L 固定	12MHz 出力	通常動作	Power-Down
0	1									
1	0									
1	1									
0	0	1	0							
0	1									
1	0									
1	1									

TGCLK_SEL1	TGCLK_SEL2	TGCLK_EN	VCLK_EN	TGCLK_PD	VCLK_PD	TGCLK 出力	VCLK 出力	UCLK 出力	PLL1 30M,24M	PLL2 36M,27M		
0	0	0	0	0	1	L 固定	L 固定	12MHz 出力	Power-Down	通常動作		
0	1											
1	0											
1	1											
0	0	1	0						1	L 固定	27MHz 出力	通常動作
0	1											
1	0											
1	1											
0	0	0	1	0	L 固定	L 固定	12MHz 出力	Power-Down	通常動作			
0	1											
1	0											
1	1											
0	0	1	0	1	24MHz 出力	L 固定	27MHz 出力	Power-Down	通常動作			
0	1											
1	0											
1	1											
0	0	0	1	0	30MHz 出力	L 固定	27MHz 出力	Power-Down	通常動作			
0	1											
1	0											
1	1											
0	0	1	0	1	36MHz 出力	L 固定	27MHz 出力	Power-Down	通常動作			
0	1											
1	0											
1	1											
0	0	0	1	0	36MHz 出力	L 固定	27MHz 出力	Power-Down	通常動作			
0	1											
1	0											
1	1											
0	0	1	0	1	36MHz 出力	L 固定	27MHz 出力	Power-Down	通常動作			
0	1											
1	0											
1	1											

使用上の注意

1. 電源の逆接続について

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。

2. 電源ラインについて

基板パターン設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。その際、デジタル系電源とアナログ系電源は、それらが同電位であっても、デジタル系電源パターンとアナログ系電源パターンは分離し、配線パターンの共通インピーダンスによるアナログ電源へのデジタル・ノイズの回り込みを抑制してください。グラウンドラインについても、同様のパターン設計を考慮してください。

また、LSI のすべての電源端子について電源-グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量ぬげが起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

3. グラウンド電位について

グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。

4. グラウンド配線パターンについて

小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

5. 熱設計について

万一、許容損失を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。本仕様書の絶対最大定格に記載しています許容損失を超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなどの対策をして、許容損失を超えないようにしてください。

6. 推奨動作条件について

この範囲であればほぼ期待通りの特性を得ることができる範囲です。電気特性については各項目の条件下において保証されるものです。

7. ラッシュカレントについて

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

8. 強電磁界中の動作について

強電磁界中でのご使用では、まれに誤動作する可能性がありますのでご注意ください。

9. セット基板での検査について

セット基板での検査時に、インピーダンスの低いピンにコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

10. 端子間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けられた場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

11. 未使用の入力端子の処理について

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

使用上の注意 — 続き**12. 各入力端子について**

LSI の構造上、寄生素子は電位関係によって必然的に形成されます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因となり得ます。したがって、入力端子にグラウンドより低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分注意してください。また、LSI に電源電圧を印加していない時、入力端子に電圧を印加しないでください。さらに、電源電圧を印加している場合にも、各入力端子は電源電圧以下の電圧もしくは電气的特性の保証値内としてください。

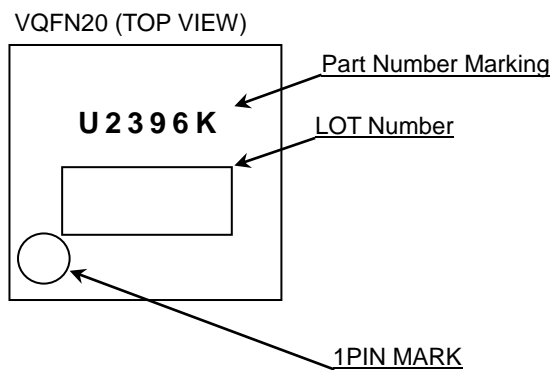
13. セラミック・コンデンサの特性変動について

外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮の上定数を決定してください。

発注形名情報

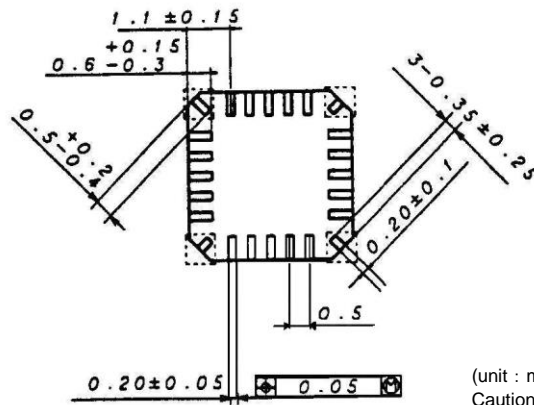
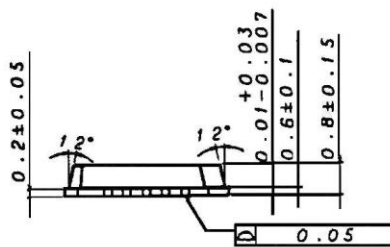
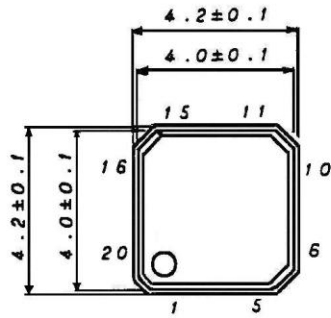
B U 2 3 9 6 K N	-	E 2
品番	パッケージ KN: VQFN20	包装、フォーミング仕様 E2: リール状エンボステーピング

標印図



外形寸法図と包装・フォーミング仕様

Package Name	VQFN20
--------------	--------



(unit : mm)
Caution) Don't recommended soldering at corner

<包装仕様>

包装形態	エンボステーピング (防湿包装)
包装数量	2500pcs
包装方向	E2 (リールを左手に持ち、右手でテープを引き出したときに、製品の1番ピンが左上にくる方向。)

(注)ご発注の際は、包装数量の倍数でお願い致します。

改訂記録

日付	Revision	変更内容
2015.11.04	001	新規作成

ご注意

ローム製品取扱い上の注意事項

1. 本製品は一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器等）への使用を意図して設計・製造されております。したがって、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器^(Note 1)、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
 - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
 - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
3. 本製品は、一般的な電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
 - ①水・油・薬液・有機溶剤等の液体中でのご使用
 - ②直射日光・屋外暴露、塵埃中でのご使用
 - ③潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所でのご使用
 - ④静電気や電磁波の強い環境でのご使用
 - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
 - ⑥本製品を樹脂等で封止、コーティングしてのご使用。
 - ⑦はんだ付けの後に洗浄を行わない場合（無洗浄タイプのフラックスを使用された場合も、残渣の洗浄は確実にを行うことをお勧め致します）、又ははんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合。
 - ⑧本製品が結露するような場所でのご使用。
4. 本製品は耐放射線設計はなされておられません。
5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
6. パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
7. 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

1. ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
2. はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。(人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等)

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
 - ①潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所での保管
 - ②推奨温度、湿度以外での保管
 - ③直射日光や結露する場所での保管
 - ④強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き(梱包箱に表示されている天面方向)で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルにQRコードが印字されていますが、QRコードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等(ソフトウェア含む)との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。