

# 10ch 搭載 小型 QFN パッケージタイプ 10bit 分解能 D/A コンバータ

## BU22210MUV

### 概要

BU22210MUV は 10bit R-2R 型 D/A コンバータを 10ch 搭載した LSI です。小型でチャンネル数が多いので、電圧調整箇所が多いアプリケーションに最適です。入力は DI, CLK, CSB 端子によるシリアルデータ転送方式で、カスケード接続を可能とする DO 端子も備えています。またイニシャルゼロホールド機能により、電源オン時の D/A コンバータ出力を Low に固定できるので、誤動作対策部品を削減できます。電源電圧範囲は 2.7V~5.5V まで動作しますので、仕様変更にも柔軟に対応可能です。

### 特長

- 10bit D/A コンバータを 10 チャンネル搭載。
- レールトゥレール出力バッファ搭載。
- 3 線式シリアルインターフェース(16bit データ)。
- カスケード接続可能。
- イニシャルゼロホールド機能搭載
- QFN(0.5mm ピッチ)小型パッケージ。

### 用途

- プリンタや DSC などの各種民生機器の利得及びオフセット調整用。

### 重要特性

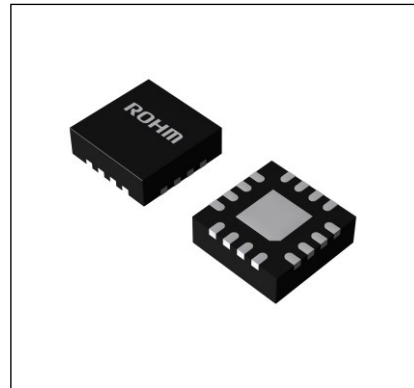
- |              |                |
|--------------|----------------|
| ■ 電源電圧範囲 :   | 2.7V to 5.5V   |
| ■ 消費電流 :     | 1.2mA(Typ)     |
| ■ 微分非直線性誤差 : | ±0.5LSB        |
| ■ 積分非直線性誤差 : | ±2.0LSB        |
| ■ 出力電流能力 :   | ±1.0mA         |
| ■ データ転送周波数 : | 10MHz(Max)     |
| ■ 動作温度範囲 :   | -20°C to +85°C |

### パッケージ

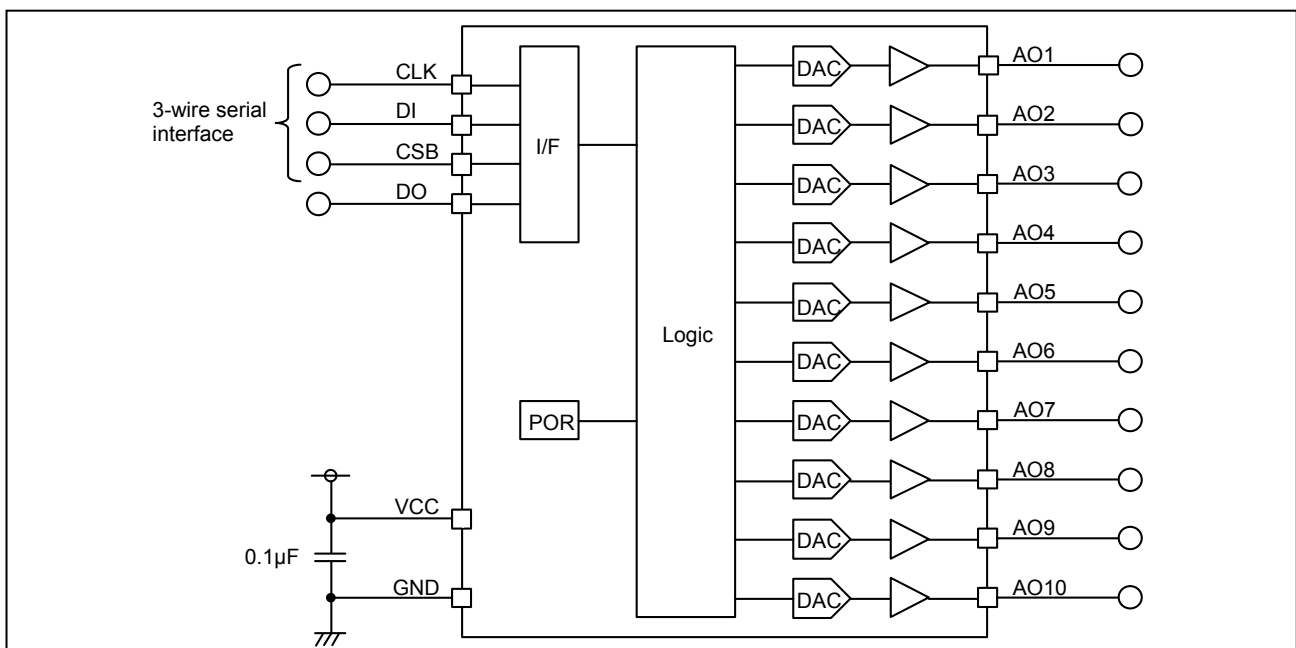
VQFN016V3030

### W(Typ) x D(Typ) x H(Max)

3.00mm x 3.00mm x 1.00mm



### 基本アプリケーション回路

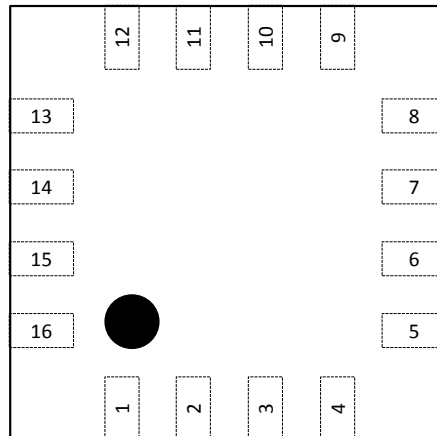


## 目次

概要 .....	1
特長 .....	1
用途 .....	1
重要特性 .....	1
パッケージ .....	1
基本アプリケーション回路 .....	1
端子配置図 .....	3
端子説明 .....	3
ブロック図 .....	3
絶対最大定格 .....	4
熱抵抗 .....	4
推奨動作条件 .....	5
電気的特性 .....	5
特性データ .....	6
Figure 1. Supply Current vs Supply Voltage .....	6
Figure 2. Supply Current vs Temperature .....	6
Figure 3. Supply Current vs Supply Voltage .....	6
Figure 4. Supply Current vs Temperature .....	6
Figure 5. DNL vs Digital Input Code .....	7
Figure 6. INL vs Digital Input Code .....	7
Figure 7. Max absolute value of DNL vs Supply Voltage .....	7
Figure 8. Max absolute value of INL vs Supply Voltage .....	7
Figure 9. Max absolute value of DNL vs Temperature .....	8
Figure 10. Max absolute value of INL vs Temperature .....	8
タイミングチャート .....	9
通信フォーマット .....	10
レジスタマップ .....	10
カスケード接続 .....	12
電源シーケンス .....	13
入出力等価回路図 .....	14
使用上の注意 .....	15
発注形名情報 .....	17
標印図 .....	17
外形寸法図と包装・フォーミング仕様 .....	18
改訂履歴 .....	19

端子配置図

Top View  
(Pads not visible)

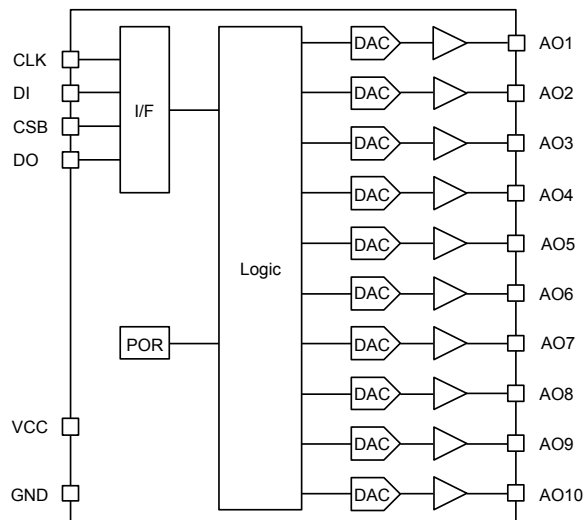


端子説明

端子番号	端子名	機能
1	AO10	アナログ出力端子 10
2	GND	グラウンド端子
3	VCC	電源端子 <small>(Note 1)</small>
4	AO1	アナログ出力端子 1
5	AO2	アナログ出力端子 2
6	AO3	アナログ出力端子 3
7	AO4	アナログ出力端子 4
8	AO5	アナログ出力端子 5
9	DO	シリアルデータ出力端子 (16 クロックサイクル遅延で DI 信号を出力)
10	CLK	シリアルクロック入力端子
11	DI	シリアルデータ入力端子
12	CSB	チップセレクト入力端子
13	AO6	アナログ出力端子 6
14	AO7	アナログ出力端子 7
15	AO8	アナログ出力端子 8
16	AO9	アナログ出力端子 9

(Note 1) パソコンを IC 近傍に実装してください。

ブロック図



## 絶対最大定格(Ta = 25°C)

項目	記号	定格	単位
電源電圧	V <sub>CC</sub>	7	V
端子電圧	V <sub>IN</sub>	-0.3 to +(V <sub>CC</sub> +0.3) or +7 いずれか小さい方	V
保存温度範囲	T <sub>stg</sub>	-40 to +125	°C
最高接合部温度	T <sub>jmax</sub>	125	°C

**注意 1** : 印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施して頂けるようご検討をお願いします。

**注意 2** : 最高接合部温度を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。最高接合部温度を超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなどの対策をして、最高接合部温度を超えないようにしてください。

## 熱抵抗 (Note 2)

項目	記号	熱抵抗(Typ)		単位
		1層基板 (Note 4)	4層基板 (Note 5)	
VQFN016V3030				
ジャンクション—周囲温度間熱抵抗	$\theta_{JA}$	189.0	57.5	°C/W
ジャンクション—パッケージ上面中心間熱特性パラメータ (Note 3)	$\Psi_{JT}$	23	10	°C/W

(Note 2) JESD51-2A(Still-Air) に準拠。

(Note 3) ジャンクションからパッケージ (モールド部分) 上面中心までの熱特性パラメータ。

(Note 4) JESD51-3 に準拠した基板を使用。

測定基板	基板材	基板寸法
1層	FR-4	114.3mm x 76.2mm x 1.57mm

1層目 (表面) 銅箔	
銅箔パターン	銅箔厚
実装ランドパターン + 電極引出し用配線	70 $\mu$ m

(Note 5) JESD51-5.7 に準拠した基板を使用。

測定基板	基板材	基板寸法	サーマルビア (Note 6)	
			ピッチ	直径
4層	FR-4	114.3mm x 76.2mm x 1.6mm	1.20mm	$\Phi$ 0.30mm

1層目 (表面) 銅箔		2層目、3層目 (内層) 銅箔		4層目 (裏面) 銅箔	
銅箔パターン	銅箔厚	銅箔パターン	銅箔厚	銅箔パターン	銅箔厚
実装ランドパターン + 電極引出し用配線	70 $\mu$ m	74.2mm $\square$ (正方形)	35 $\mu$ m	74.2mm $\square$ (正方形)	70 $\mu$ m

(Note 6) 貫通ビア。全層の銅箔と接続する。配置はランドパターンに従う。

## 推奨動作条件

項目	記号	最小	標準	最大	単位
電源電圧	V <sub>CC</sub>	2.7	-	5.5	V
端子入力電圧範囲 <sup>(Note 7)</sup>	V <sub>IN</sub>	0	-	V <sub>CC</sub>	V
アナログ出力電流 <sup>(Note 8)</sup>	I <sub>OUT</sub>	-1.0	-	+1.0	mA
シリアルクロック周波数 <sup>(Note 9)</sup>	f <sub>CLK</sub>	-	1.0	10.0	MHz
限界負荷容量 <sup>(Note 8)</sup>	C <sub>L</sub>	-	-	1500	pF
動作温度	T <sub>opr</sub>	-20	+25	+85	°C

(Note 7)CLK, DI, CSB 端子。

(Note 8)AO1, AO2, AO3, AO4, AO5, AO6, AO7, AO8, AO9, AO10 端子。

(Note 9)CLK 端子。

電気的特性(特に指定のない限り V<sub>CC</sub>=3.0V Ta=25°C)

項目	記号	最小	標準	最大	単位	条件
<消費電流>						
消費電流	I <sub>CC</sub>	-	1.2	2.5	mA	ロジック入力: GND or V <sub>CC</sub>
パワーダウン電流	I <sub>SD</sub>	-	2	10	μA	パワーダウンモード時
<ロジックインターフェース>						
L 入力電圧	V <sub>IL</sub>	GND	-	0.6	V	V <sub>CC</sub> =2.7V to 3.6V
		GND	-	0.8	V	V <sub>CC</sub> =4.5V to 5.5V
H 入力電圧	V <sub>IH</sub>	2.1	-	V <sub>CC</sub>	V	V <sub>CC</sub> =2.7V to 3.6V
		2.4	-	V <sub>CC</sub>	V	V <sub>CC</sub> =4.5V to 5.5V
入力電流	I <sub>IN</sub>	-10	-	+10	μA	
L 出力電圧	V <sub>OL</sub>	GND	-	0.2*V <sub>CC</sub>	V	I <sub>SINK</sub> =1mA
H 出力電圧	V <sub>OH</sub>	0.8*V <sub>CC</sub>	-	V <sub>CC</sub>	V	I <sub>SOURCE</sub> =1mA
出力負荷電流	I <sub>OL</sub>	-1.0	-	+1.0	mA	
<バッファアンプ>						
出力ゼロスケール電圧	V <sub>ZS1</sub>	GND	-	0.1	V	000h 設定, 無負荷時
	V <sub>ZS2</sub>	GND	-	0.3	V	000h 設定, I <sub>SINK</sub> =1.0mA
出力フルスケール電圧	V <sub>FS1</sub>	V <sub>CC</sub> -0.1	-	V <sub>CC</sub>	V	3FFh 設定, 無負荷時
	V <sub>FS2</sub>	V <sub>CC</sub> -0.3	-	V <sub>CC</sub>	V	3FFh 設定, I <sub>SOURCE</sub> =1.0mA
<D/A コンバータ精度>						
微分非直線性誤差	DNL	-0.5	-	+0.5	LSB	入力コード 008h to 3F7h
積分非直線性誤差	INL	-2.0	-	+2.0	LSB	入力コード 008h to 3F7h

特性データ

(参考データ)

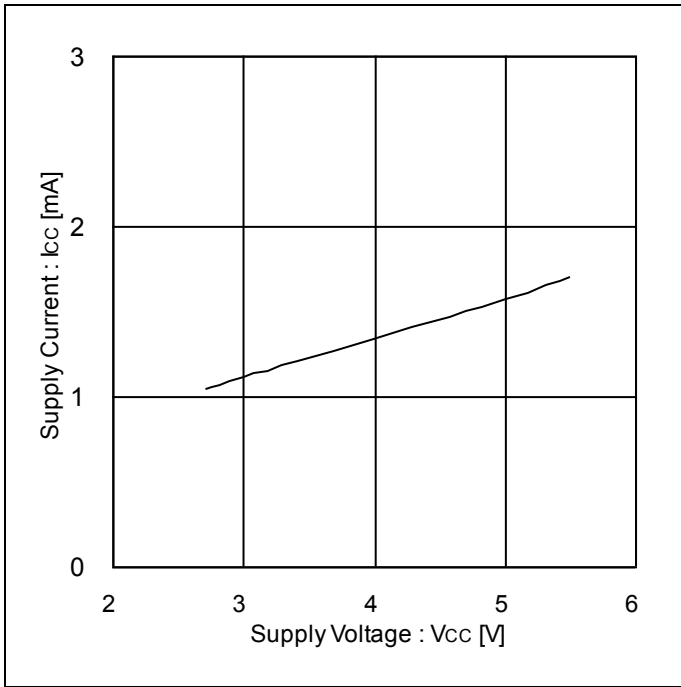


Figure 1. Supply Current vs Supply Voltage  
("Active Current Consumption", Ta=25°C, Code=200h)

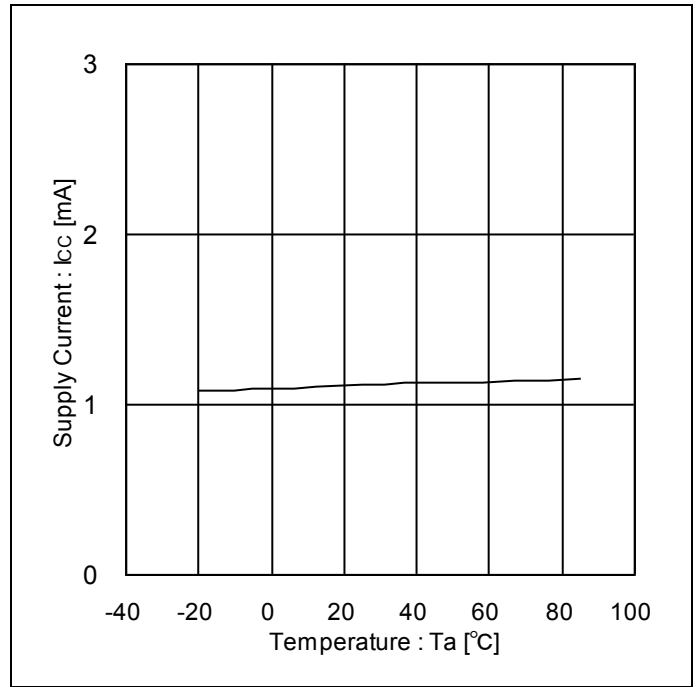


Figure 2. Supply Current vs Temperature  
("Active Current Consumption", Vcc=3.0V, Code=200h)

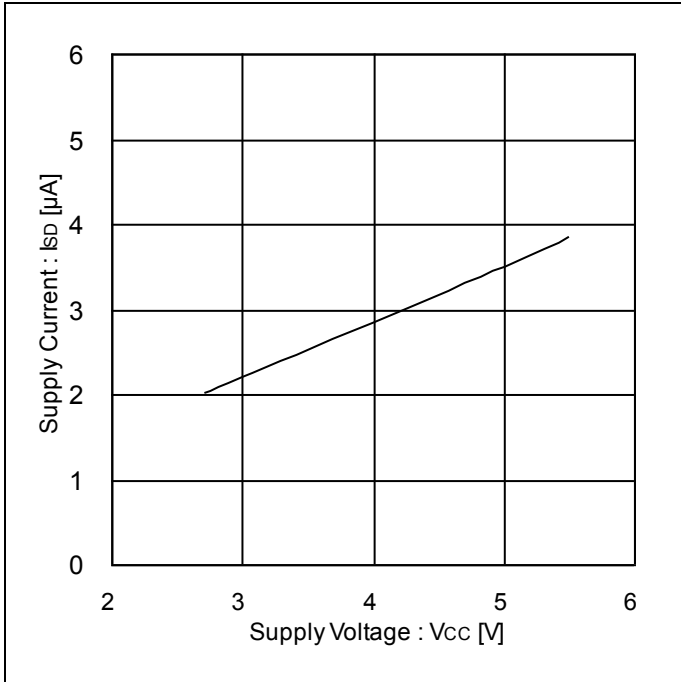


Figure 3. Supply Current vs Supply Voltage  
("Power-down Current", Ta=25°C)

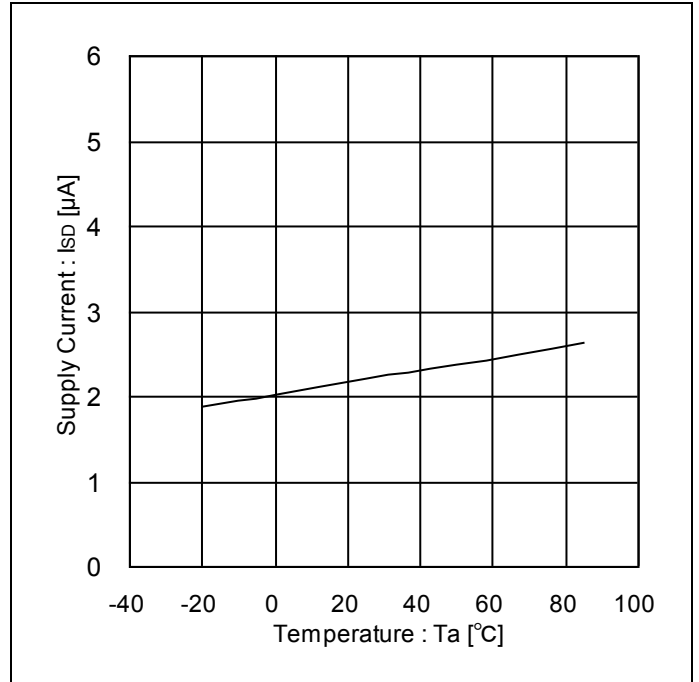


Figure 4. Supply Current vs Temperature  
("Power-down Current", Vcc=3.0V)

特性データ - 続き  
(参考データ)

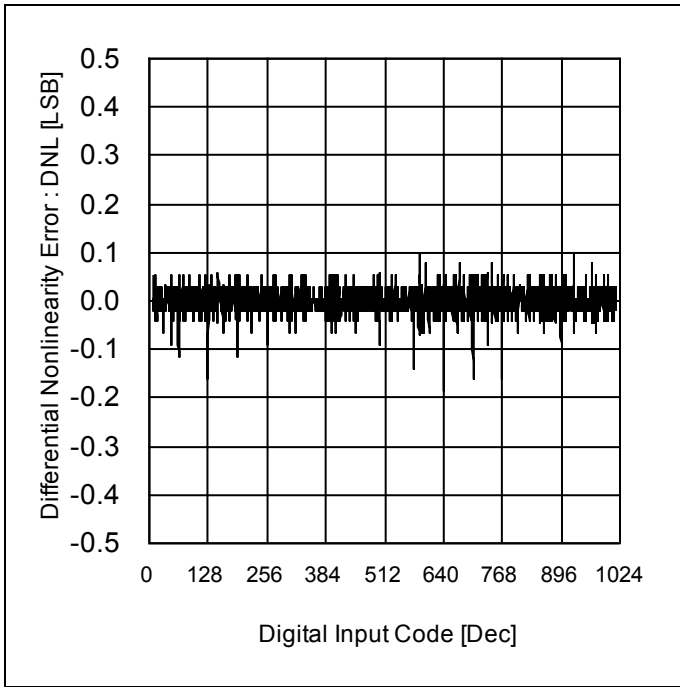


Figure 5. DNL vs Digital Input Code  
("Differential Nonlinearity Error", Vcc=3.0V, Ta=25°C)

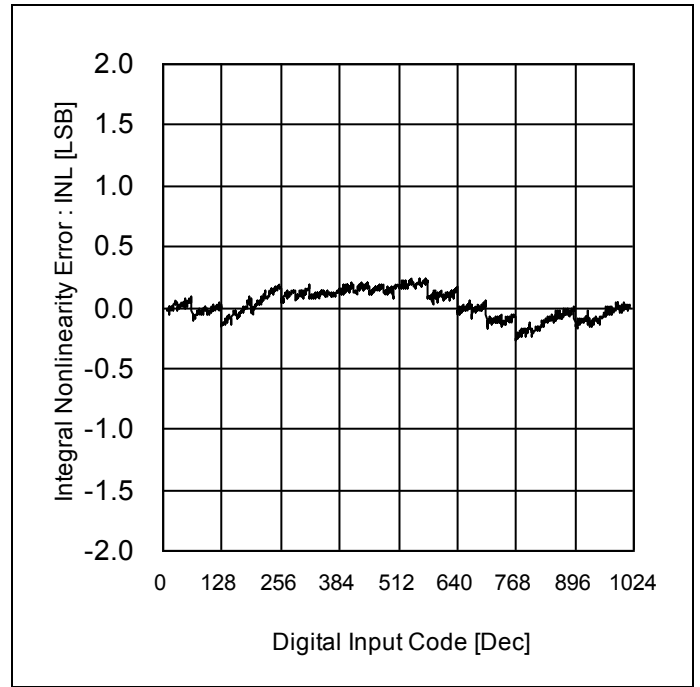


Figure 6. INL vs Digital Input Code  
("Integral Nonlinearity Error", Vcc=3.0V, Ta=25°C)

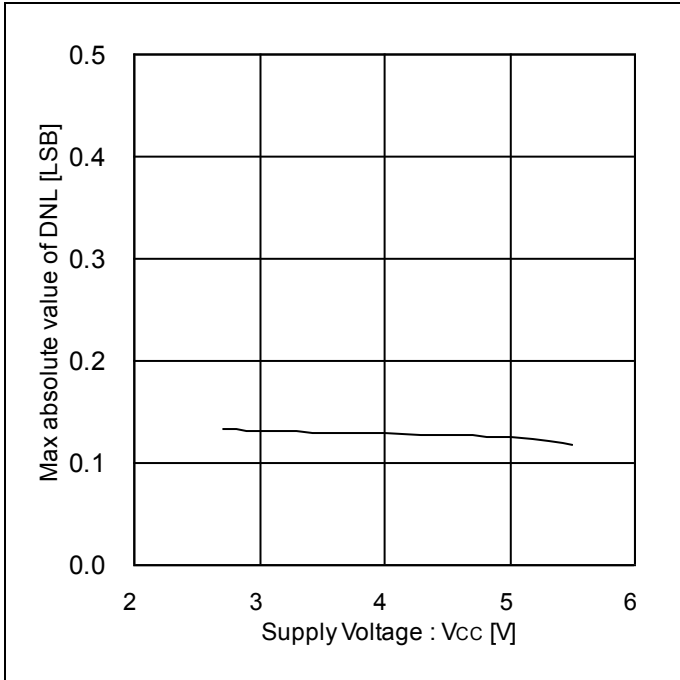


Figure 7. Max absolute value of DNL vs Supply Voltage  
("Differential Nonlinearity Error", Ta=25°C)

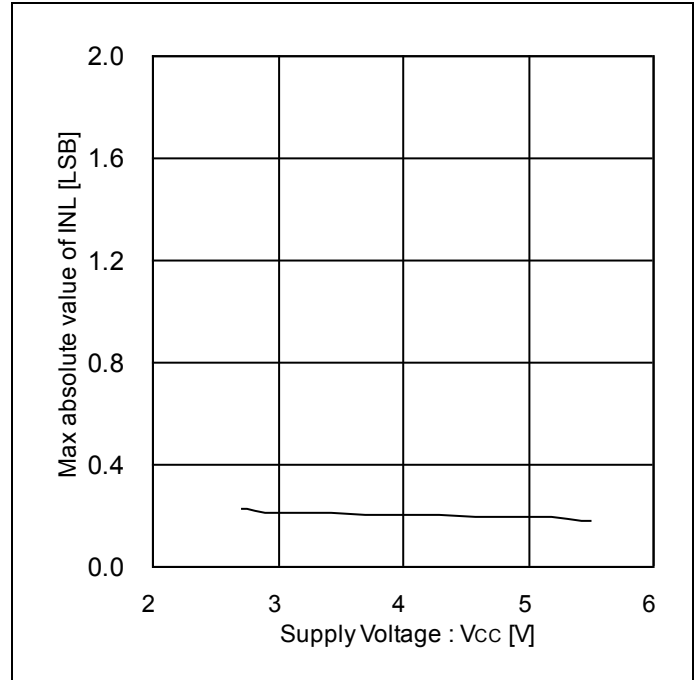


Figure 8. Max absolute value of INL vs Supply Voltage  
("Integral Nonlinearity Error", Ta=25°C)

特性データ - 続き  
(参考データ)

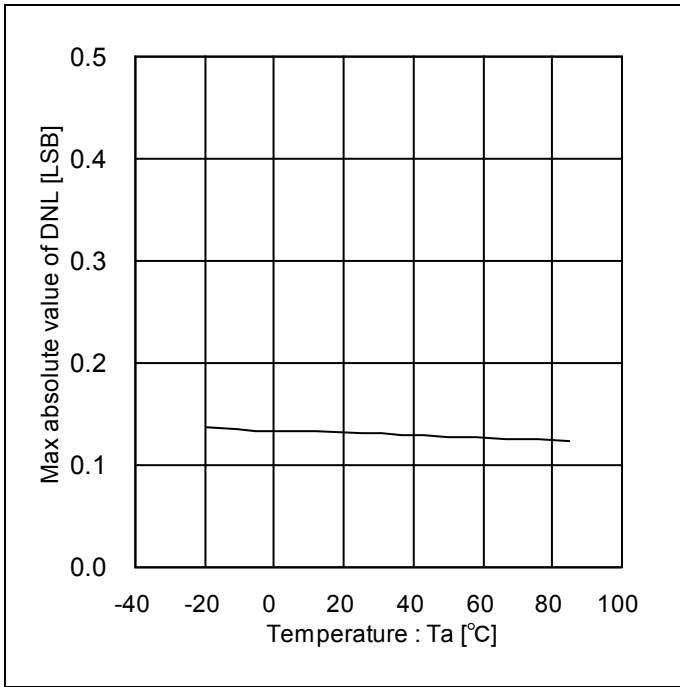


Figure 9. Max absolute value of DNL vs Temperature  
("Differential Nonlinearity Error", Vcc=3.0V)

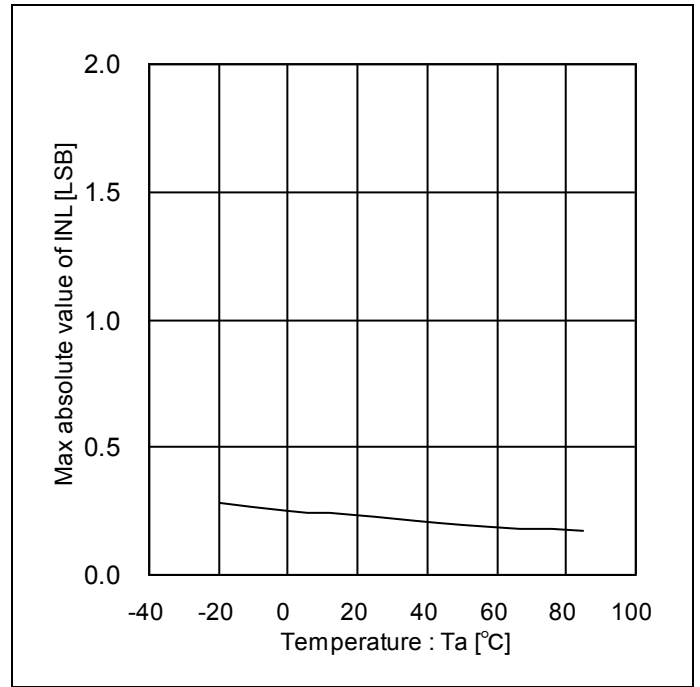


Figure 10. Max absolute value of INL vs Temperature  
("Integral Nonlinearity Error", Vcc=3.0V)



## タイミングチャート

(特に指定のない限り  $V_{CC}=3.0V$ ,  $R_L=OPEN$ ,  $C_L=0pF$ ,  $T_a=25^\circ C$ )

項目	記号	規格値			単位	条件
		最小	標準	最大		
CLK L レベル時間	$t_{CLK\_L}$	50	-	-	ns	
CLK H レベル時間	$t_{CLK\_H}$	50	-	-	ns	
DI セットアップ時間	$t_{S\_DI}$	20	-	-	ns	
DI ホールド時間	$t_{H\_DI}$	40	-	-	ns	
CSB セットアップ時間	$t_{S\_CSB}$	50	-	-	ns	
CSB ホールド時間	$t_{H\_CSB}$	50	-	-	ns	
CSB H レベル時間	$t_{CSB\_H}$	50	-	-	ns	

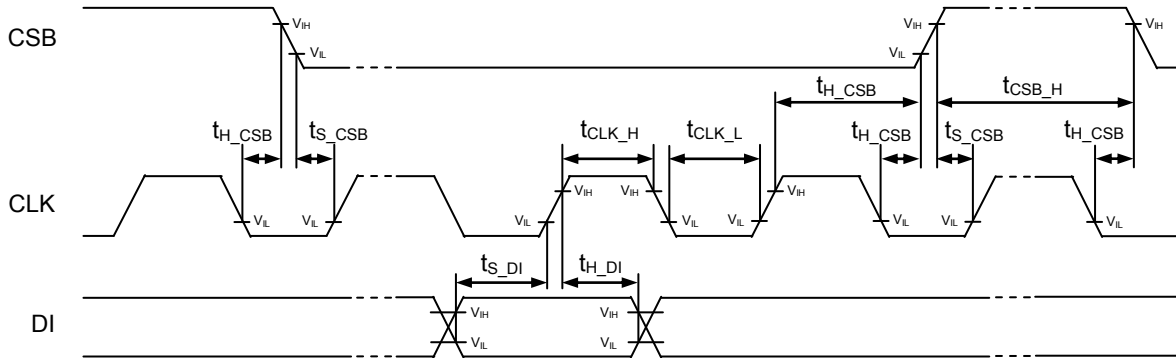


Figure 11. Timing chart

## 通信フォーマット

制御コマンドは3線式16ビットシリアル入力形式(MSBファースト)となっています。

DIのデータはCLKの立ち上がりエッジで取り込みます。データはCSBのLow区間、かつCSBの立ち上がりから前16bitが有効となります。

DOは16クロックの遅延を持って、CLKの立ち下がりエッジで最上位ビットのデータを出力します。

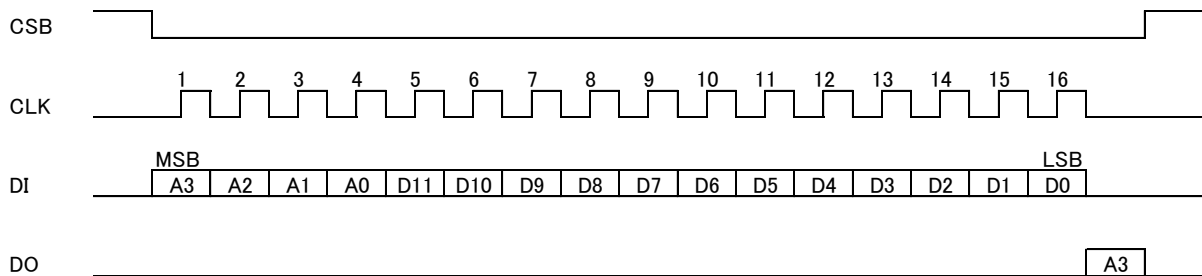


Figure 12. Communication Format

レジスタマップ<sup>(Note 10)</sup>

Register Address	Register Name	R/W	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
0x1	CH1 D/A	W	CH1 D/A DATA[9:0]										0	0
0x2	CH2 D/A	W	CH2 D/A DATA[9:0]										0	0
0x3	CH3 D/A	W	CH3 D/A DATA[9:0]										0	0
0x4	CH4 D/A	W	CH4 D/A DATA[9:0]										0	0
0x5	CH5 D/A	W	CH5 D/A DATA[9:0]										0	0
0x6	CH6 D/A	W	CH6 D/A DATA[9:0]										0	0
0x7	CH7 D/A	W	CH7 D/A DATA[9:0]										0	0
0x8	CH8 D/A	W	CH8 D/A DATA[9:0]										0	0
0x9	CH9 D/A	W	CH9 D/A DATA[9:0]										0	0
0xA	CH10 D/A	W	CH10 D/A DATA[9:0]										0	0
0xB	PD ENABLE	W	0	0	POWER DOWN ENABLE[9:0]									

(Note 10)上記アドレス以外のアドレスへの書き込みはしないでください。表記が'0'のレジスタには0以外を書き込まないでください。

## ( 0x1 to 0xA ) CHx D/A

Fields	Function
CH1 D/A DATA [9:0]	AO1 の D/A Code 設定。
CH2 D/A DATA [9:0]	AO2 の D/A Code 設定。
CH3 D/A DATA [9:0]	AO3 の D/A Code 設定。
CH4 D/A DATA [9:0]	AO4 の D/A Code 設定。
CH5 D/A DATA [9:0]	AO5 の D/A Code 設定。
CH6 D/A DATA [9:0]	AO6 の D/A Code 設定。
CH7 D/A DATA [9:0]	AO7 の D/A Code 設定。
CH8 D/A DATA [9:0]	AO8 の D/A Code 設定。
CH9 D/A DATA [9:0]	AO9 の D/A Code 設定。
CH10 D/A DATA [9:0]	AO10 の D/A Code 設定。
各チャンネルの D/A Code 設定 (共通)	0x000 : Vcc / 1024 x 0 0x001 : Vcc / 1024 x 1 : 0x3FE : Vcc / 1024 x 1022 0x3FF : Vcc / 1024 x 1023

default value 0x000

## ( 0xB ) PD ENABLE

Fields	Function
POWER DOWN ENABLE [9:0]	選択したチャンネルをパワーダウンする。 [0]:CH1, [1]:CH2, [2]:CH3, [3]:CH4, [4]:CH5, [5]:CH6, [6]:CH7, [7]:CH8, [8]:CH9, [9]:CH10 0 : Active 1 : Power Down

default value 0x000

カスケード接続

本 IC は DO 端子を次段のデータ入力端子(DI) に接続することで複数の BU22210MUV を 1 つのシリアルインターフェースラインで制御することが可能です。Figure 13 に 3 つの BU22210MUV をカスケード接続する場合の接続例を、Figure 14 にその通信フォーマットを示します。

CLK と CSB は全ての DAC に共通で接続し、データラインは 1 段目の DO 出力を 2 段目の DI 入力へつなぎ、2 段目の DO 出力を 3 段目の DI 入力へとつなぎます。

制御側は CSB を Low とした後に 16bit×3 のデータを 3 段目データから連続して送り、48bit 分のデータを送信後に CSB を High とすることで 3 つの DAC に任意のデータを入力することができます。

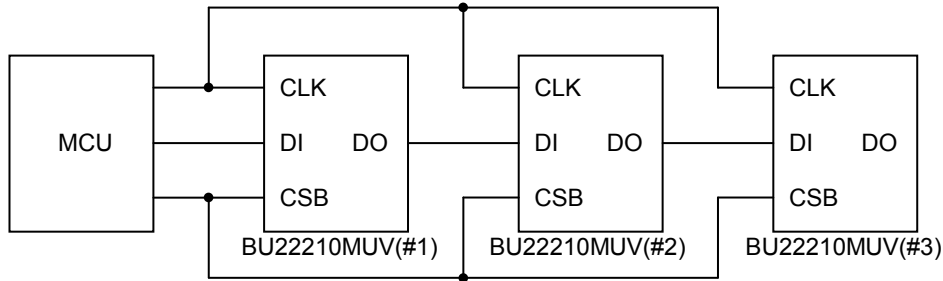


Figure 13. Configuration example connected three BU22210MUV by a cascade

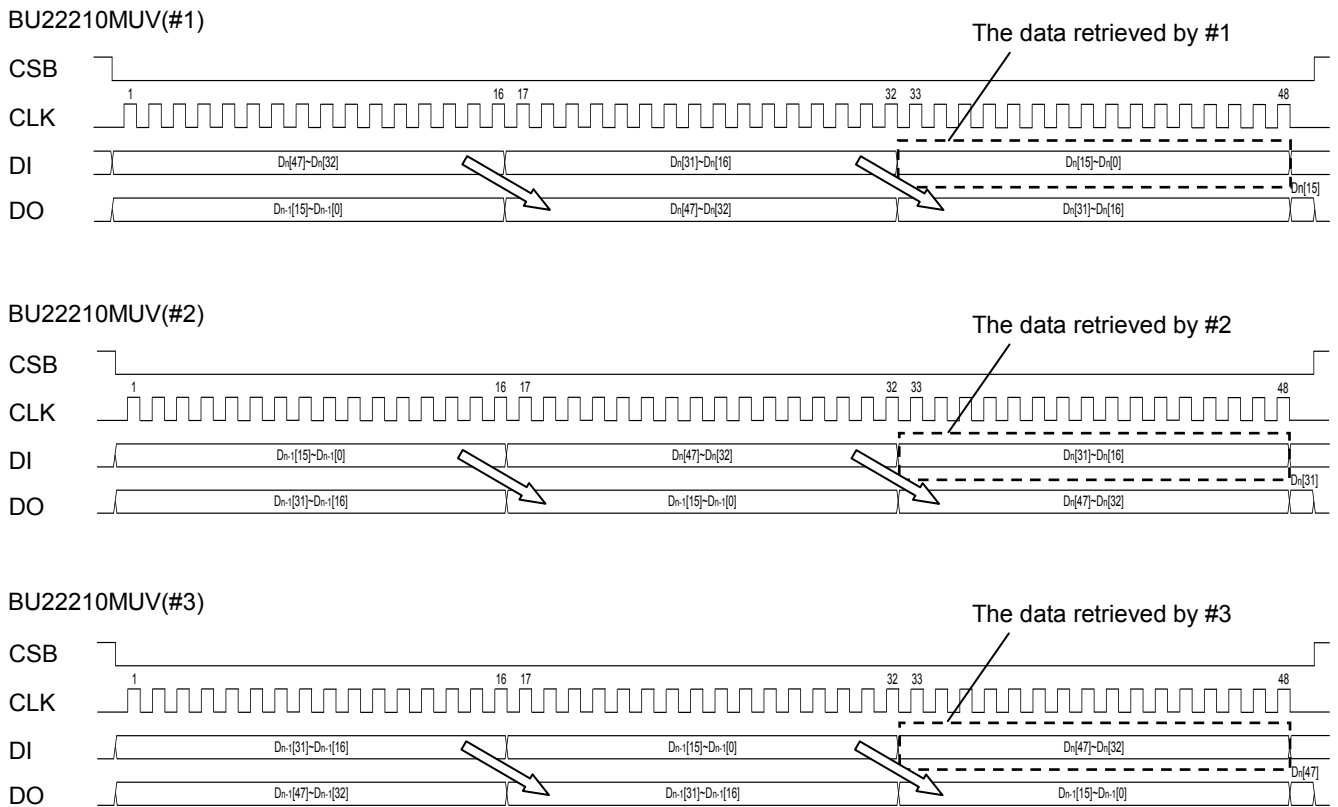
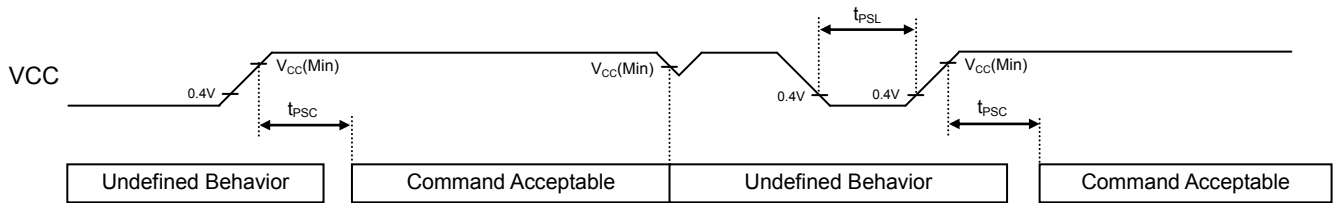


Figure 14. Communication Format connected three BU22210MUV by a cascade

電源シーケンス (特に指定のない限り  $V_{CC}=3.0V$ ,  $T_a=25^\circ C$ )

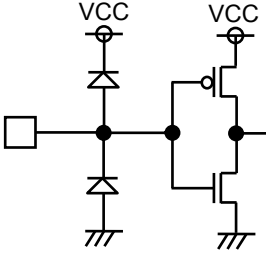
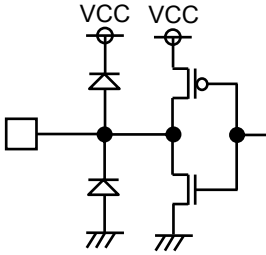
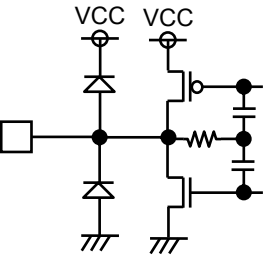
項目	記号	最小	標準	最大	単位	条件
電源立ち上げ後コマンド入力時間	$t_{PSC}$	100	-	-	$\mu s$	
電源 OFF 時間	$t_{PSL}$	1	-	-	ms	

VCC が立ち上った  $t_{PSC}$  後から、コマンド入力が可能になります。

VCC が推奨動作電圧範囲を下回ると内部状態が不定になります。一旦、電源を立ち下げてから立ち上げ直してください。

VCC を立ち上げる前には、 $V_{CC} < 0.4V$  の時間を  $t_{PSL}$  以上設けてください。

入出力等価回路図

端子名	等価回路図	端子名	等価回路図
CLK DI CSB		DO	
AO1 AO2 AO3 AO4 AO5 AO6 AO7 AO8 AO9 AO10			

**使用上の注意****1. 電源の逆接続について**

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。

**2. 電源ラインについて**

基板パターン設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。グラウンドラインについても、同様のパターン設計を考慮してください。また、LSI のすべての電源端子について電源-グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量低下が起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

**3. グラウンド電位について**

グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。

**4. グラウンド配線パターンについて**

小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

**5. 推奨動作条件について**

推奨動作条件で規定される範囲で IC の機能・動作を保証します。また、特性値は電気的特性で規定される各項目の条件下においてのみ保証されます。

**6. ラッシュカレントについて**

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

**7. 強電磁界中の動作について**

強電磁界中でのご使用では、まれに誤動作する可能性がありますのでご注意ください。

## 使用上の注意 — 続き

**8. セット基板での検査について**

セット基板での検査時に、インピーダンスの低いピンにコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

**9. 端子間ショートと誤装着について**

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けた場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

**10. 未使用の入力端子の処理について**

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

**11. 各入力端子について**

LSI の構造上、寄生素子は電位関係によって必然的に形成されます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因となり得ます。したがって、入力端子にグラウンドより低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分注意してください。また、LSI に電源電圧を印加していない時、入力端子に電圧を印加しないでください。さらに、電源電圧を印加している場合にも、各入力端子は電源電圧以下の電圧もしくは電氣的特性の保証値内としてください。

**12. セラミック・コンデンサの特性変動について**

外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮のうえ定数を決定してください。

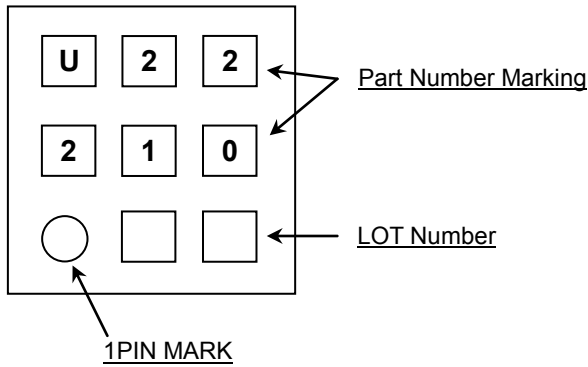


発注形名情報



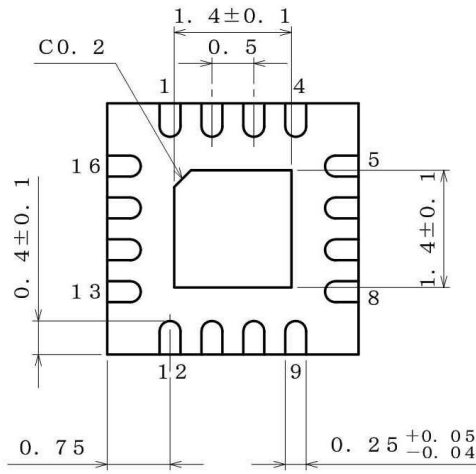
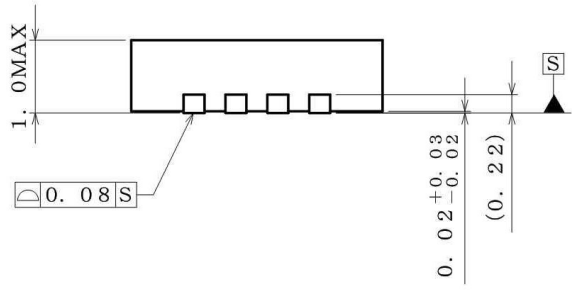
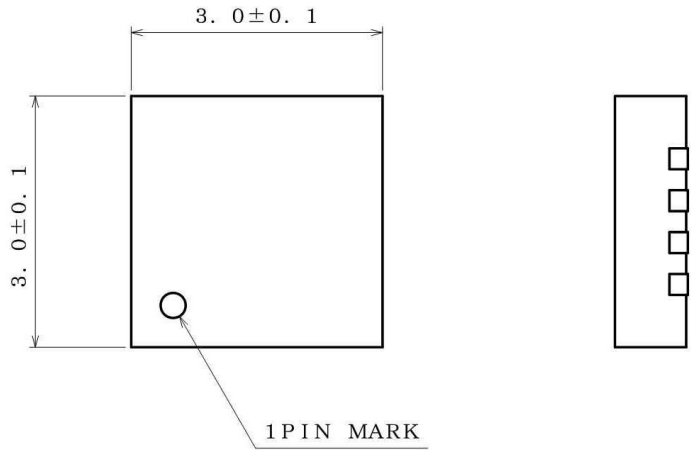
標印図

VQFN016V3030(TOP VIEW)



外形寸法図と包装・フォーミング仕様

Package Name	VQFN016V3030
--------------	--------------



(UNIT : mm)  
 PKG : VQFN016V3030  
 Drawing No. EX460-5001-2

<包装仕様>

包装形態	エンボステーピング
包装数量	3000pcs
包装方向	E2 ( リールを左手に持ち、右手でテープを引き出したときに 製品の1番ピンが左上にくる方向 )

※ご発注の際は、包装数量の倍数でお願い致します。

## 改訂履歴

日付	版	変更内容
2017.03.31	001	新規作成

# ご注意

## ローム製品取扱い上の注意事項

1. 本製品は一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器等）への使用を意図して設計・製造されております。したがって、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器<sup>(Note 1)</sup>、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
  - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
  - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
3. 本製品は、一般的な電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
  - ①水・油・薬液・有機溶剤等の液体中でのご使用
  - ②直射日光・屋外暴露、塵埃中でのご使用
  - ③潮風、Cl<sub>2</sub>、H<sub>2</sub>S、NH<sub>3</sub>、SO<sub>2</sub>、NO<sub>2</sub>等の腐食性ガスの多い場所でのご使用
  - ④静電気や電磁波の強い環境でのご使用
  - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
  - ⑥本製品を樹脂等で封止、コーティングしてのご使用。
  - ⑦はんだ付けの後に洗浄を行わない場合（無洗浄タイプのフラックスを使用された場合も、残渣の洗浄は確実に行うことをお勧め致します）、又ははんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合。
  - ⑧本製品が結露するような場所でのご使用。
4. 本製品は耐放射線設計はなされておられません。
5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
6. パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
7. 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

## 実装及び基板設計上の注意事項

1. ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
2. はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

## 応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

## 静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。(人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等)

## 保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
  - ①潮風、Cl<sub>2</sub>、H<sub>2</sub>S、NH<sub>3</sub>、SO<sub>2</sub>、NO<sub>2</sub>等の腐食性ガスの多い場所での保管
  - ②推奨温度、湿度以外での保管
  - ③直射日光や結露する場所での保管
  - ④強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を超過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を超過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き(梱包箱に表示されている天面方向)で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を超過した場合はベーク処置を行ったうえでご使用ください。

## 製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

## 製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

## 外国為替及び外国貿易法に関する注意事項

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

## 知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等(ソフトウェア含む)との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

## その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

**一般的な注意事項**

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。