

108 セグメント (SEG27×COM4)

Standard 機能 LCD セグメントドライバ

BU9795AFV-LB

本製品は産業機器市場へ向けた、長期の供給を保证するランクの製品です。
これらのアプリケーションとして、ご使用される場合に最適な商品です。

特長

- 産業機器に適した長期の供給保証
- ディスプレイデータ RAM (DDRAM) : 35 × 4bit (最大 140 セグメント)
- 液晶駆動出力 : コモン出力 4 本、セグメント出力最大 35 本
- 液晶駆動電源用バッファアンプ内蔵
- 発振回路内蔵
- 外部部品不要
- 低消費電力デザイン

用途

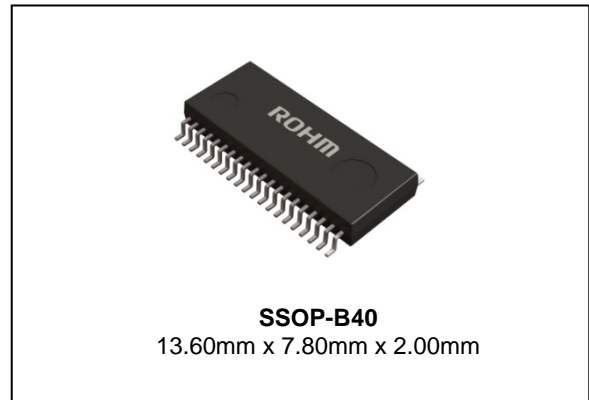
- 産業機器
 - 電話機(FAX, コードレス子機)
 - ポータブル端末機(POS, ECR, PDA など)
 - DSC
 - ムービー
 - カーオーディオ
 - 家電機器
 - メータ機器
- など

重要特性

- 電源電圧範囲 : +2.5V ~ +5.5V
- 動作温度範囲 : -40°C ~ +85°C
- 最大セグメント数 : 108 セグメント
- 表示デューティ : 1/4
- バイアス : 1/2, 1/3 切り替え可能
- Interface : 3 線式シリアルインターフェース

パッケージ

W (Typ.) x D (Typ.) x H (Max.)



基本アプリケーション回路

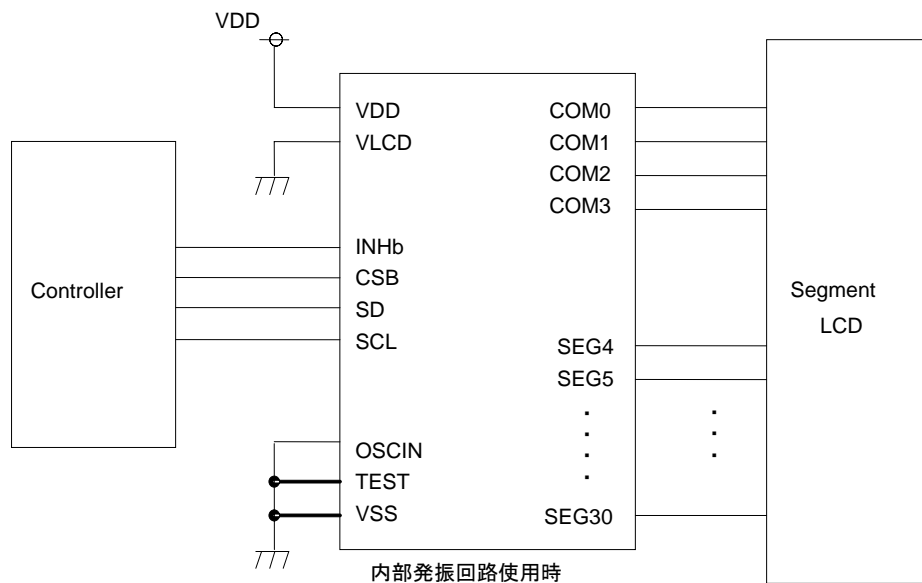


Figure 1. 基本アプリケーション回路

○製品構造 : シリコンモノリシック集積回路 ○耐放射線設計はしていません

ブロック図 / 端子配置図 / 端子説明 (続き)

BU9795AFV-LB

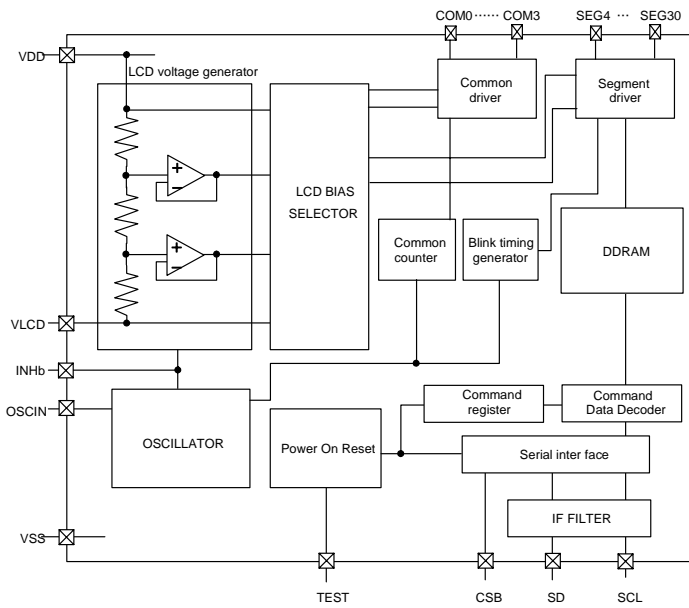


Figure 2. ブロック図

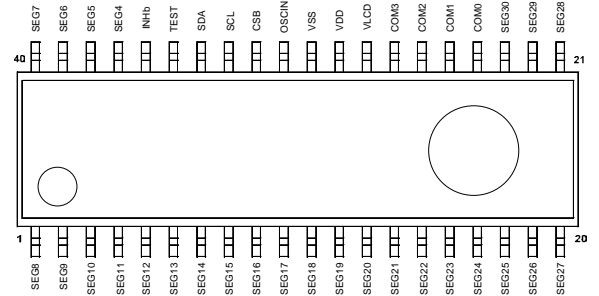


Figure 3. 端子配置図 (TOP VIEW)

Table 1 端子説明

端子名	端子番号	I/O	機能
INHb	36	I	表示消灯入力端子 H : 表示点灯 L : 表示消灯
TEST	35	I	TEST 用入力端子です。 VSS level に Short してください。
OSCIN	31	I	外部 Clock 入力用端子です。 外部 Clock, 内蔵 Clock はコマンドにて切り替え可能です。 内部発振回路使用時は VSS level に Short してください。
SD	34	I	Serial data 入力
SCL	33	I	Serial data 転送 clock
CSB	32	I	Chip select : "L" active
VSS	30		GND
VDD	29		電源
VLCD	28	I	液晶駆動用電圧
SEG4-30	1-23, 37-40	O	液晶駆動用 SEGMENT 出力
COM0-3	24-27	O	液晶駆動用 COMMON 出力

絶対最大定格 (VSS=0V)

項目	記号	定格	単位	条件
電源電圧 1	VDD	-0.5~+7.0	V	電源
電源電圧 2	VLCD	-0.5~VDD	V	液晶駆動用電圧
許容損失	Pd	0.7	W	Ta \geq 25°Cにおいて、7mW/°Cで減じます。 (BU9795AFV-LB) (パッケージ単体)
入力電圧範囲	VIN	-0.5~VDD+0.5	V	
動作温度範囲	Topr	-40~+85	°C	
保存温度範囲	Tstg	-55~+125	°C	

注意: 印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を推定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施して頂けるようご検討をお願いします。

推奨動作範囲 (Ta=-40~85°C, VSS=0V)

項目	記号	定格			単位	条件
		Min.	Typ.	Max.		
電源電圧 1	VDD	2.5	-	5.5	V	電源
電源電圧 2	VLCD	0	-	VDD -2.4	V	液晶駆動用電圧

注: VDD-VLCD \geq 2.4V の条件で使用してください。

電気的特性

DC 特性 (特に指定のない限り VDD=2.5~5.5V, VSS=0V, Ta=-40~85°C)

項目	記号	規格値			単位	条件
		MIN	TYP	MAX		
"H"入力電圧	VIH	0.7VDD	-	VDD	V	
"L"入力電圧	VIL	VSS	-	0.3VDD	V	
"H"入力電流	I _{IH}	-	-	1	μA	
"L"入力電流	I _{IL}	-1	-	-	μA	
液晶 Driver on 抵抗	SEG	RON	-	3.5	-	kΩ I _{load} =±10μA
	COM	RON	-	3.5	-	
VLCD 供給電圧	VLCD	0	-	VDD -2.4	V	VDD-VLCD \geq 2.4V
スタンバイ電流 1	I _{st}	-	-	5	μA	Display off, 発振 off
動作電流 1	IDD1	-	12.5	30	μA	VDD=3.3[V], Ta=25°C, Power save mode1, FR=70Hz 1/3 bias, フレーム反転
動作電流 2	IDD2	-	20	40	μA	VDD=3.3[V], Ta=25°C, Normal mode, FR=80Hz 1/3 bias, ライン反転 (すべて初期値)

電気的特性(続き)

発振特性 (特に指定のない限り VDD=2.5~5.5V, VSS=0V, Ta=-40~85°C)

項目	記号	規格値			単位	条件
		MIN	TYP	MAX		
フレーム周波数	fCLK	56	80	104	Hz	FR = 80Hz 設定時
フレーム周波数 1	fCLK1	70	80	90	Hz	VDD=3.5V, 25°C

MPU interface 特性 (特に指定のない限り VDD=2.5V~5.5V, VSS=0V, Ta=-40~85°C)

項目	記号	規格値			単位	条件
		MIN	TYP	MAX		
入力立ち上がり時間	tr	-	-	80	ns	
入力立ち下がり時間	tf	-	-	80	ns	
SCL 周期	tSCYC	400	-	-	ns	
"H" SCL pulse 幅	tSHW	100	-	-	ns	
"L" SCL pulse 幅	tSLW	100	-	-	ns	
SD setup 時間	tSDS	20	-	-	ns	
SD hold 時間	tSDH	50	-	-	ns	
CSB setup 時間	tCSS	50	-	-	ns	
CSB hold 時間	tCSH	50	-	-	ns	
"H" CSB pulse 幅	tCHW	50	-	-	ns	

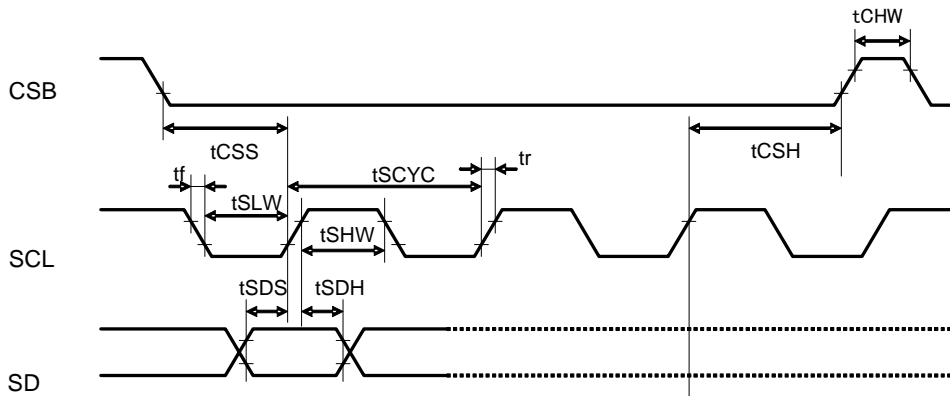


Figure 4. インターフェースタイミング

入出力等価回路図

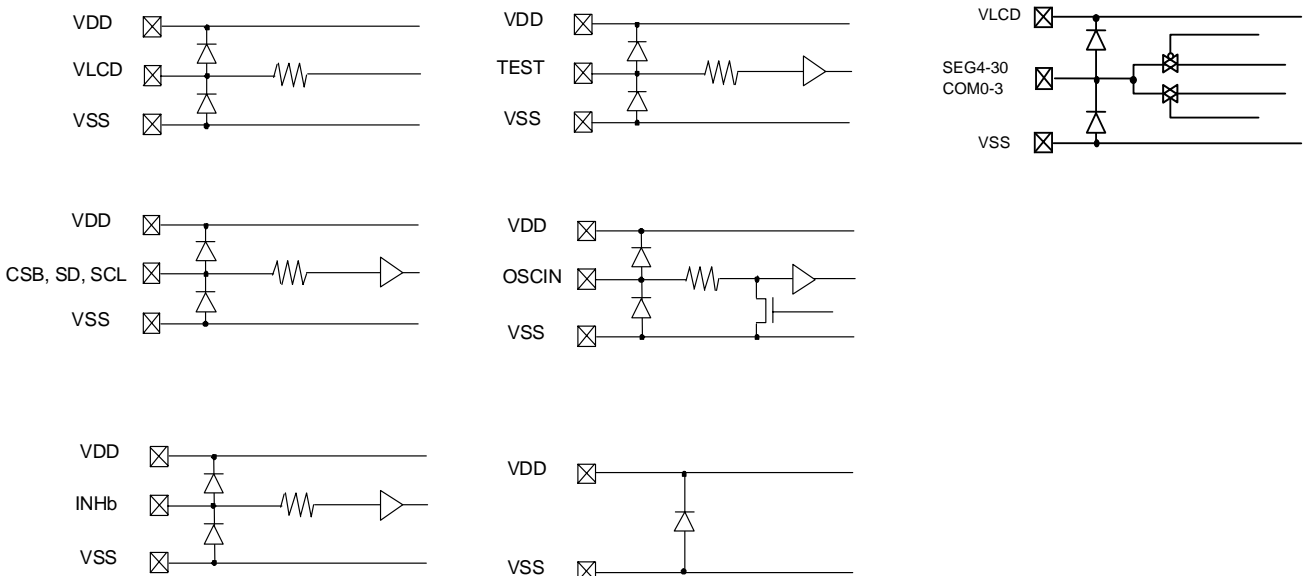


Figure 5. 入出力等価回路図

推奨回路例

<BU9795AFV-LB>

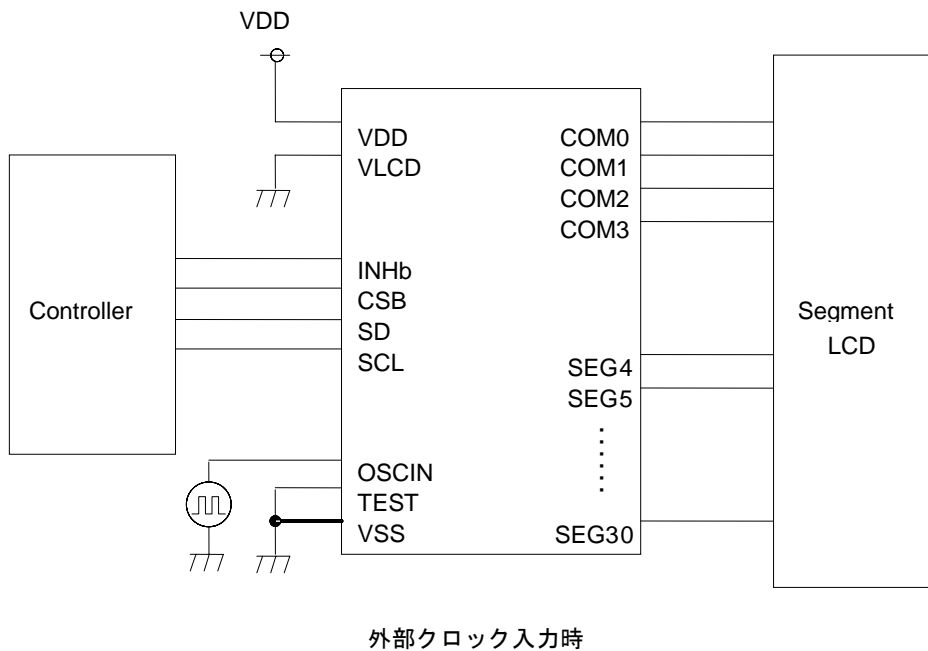
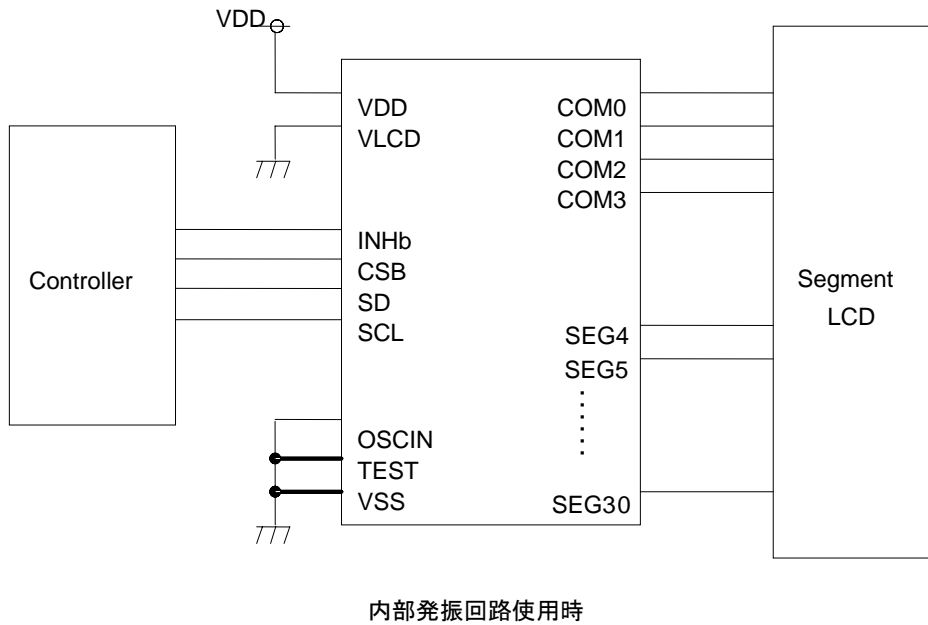


Figure 6. BU9795AFV-LB 推奨回路例

機能説明

○Command ・ Data 転送方法

○3-SPI (3 線 Serial interface)

CSB, SCL, SD の 3 線にて制御可能です。

CSB = “L”で SD, SCL 入力が有効となります。また、CSB = “H”で Interface counter を初期化し、次の Command もしくは Data を入力可能な状態にします。Serial data の転送は CSB の立ち下がりに後 MSB に Command or data 判定 bit (D/C) を、続いて D6・・・D0 の順に、SCL の立ち上がりごとに取り込まれ、8 Clock 目の SCL の立ち下がりで 8 Bit の Parallel data に変換され処理されます。

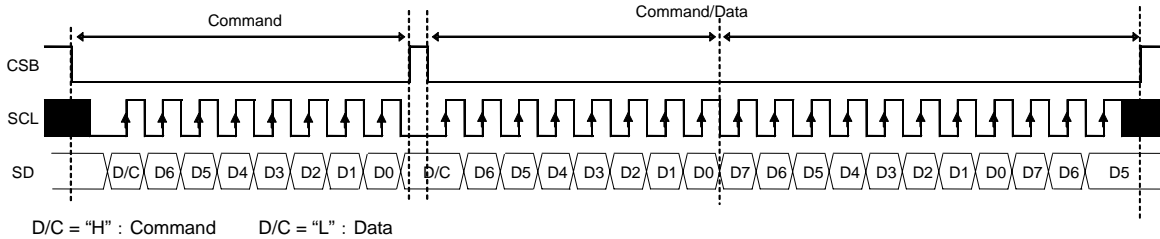


Figure 7. 3-SPI Command/Data 転送 Format

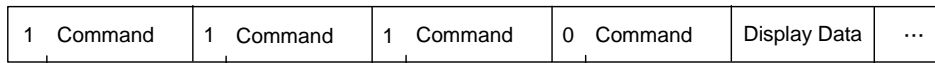
○Command 転送方法

CSB 立ち下げ後、1byte は必ずコマンド入力になります。

コマンドの MSB は次の 1Byte データが、コマンドか表示データかを判定します(command or data 判定 bit)。

Command or data 判定 bit を‘1’にすると、続けてコマンドを入力する事が可能です。

Command or data 判定 bit を‘0’にすると、次からの byte data は表示データになります。



表示データの入力状態になると、コマンドは入力できなくなります。再度コマンドを入力する場合は、一度 CSB を立ち上げてください。

(表示データ入力状態で CSB を‘1’にすると表示データ入力状態が解除されます。)

Command の転送は 8bit 単位で行います。Data が 8bit に満たずに CSB=‘H’にすると、転送途中のコマンドはキャンセルされます。再び CSB=‘L’にすることで、コマンド転送を開始できます。

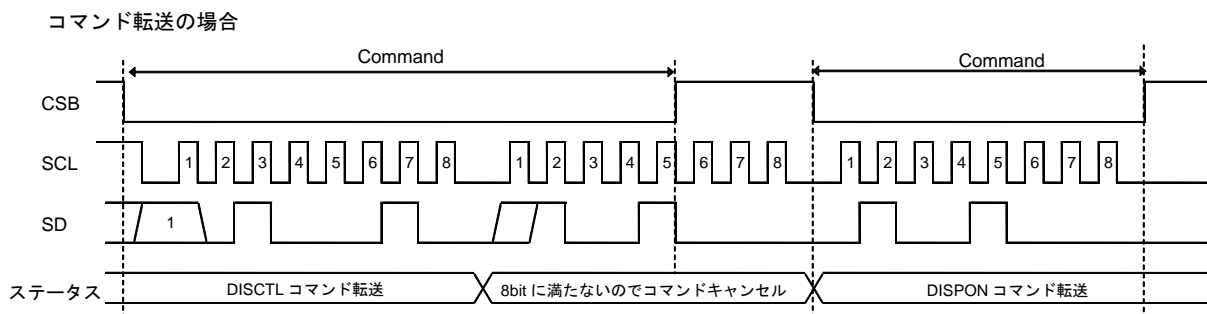
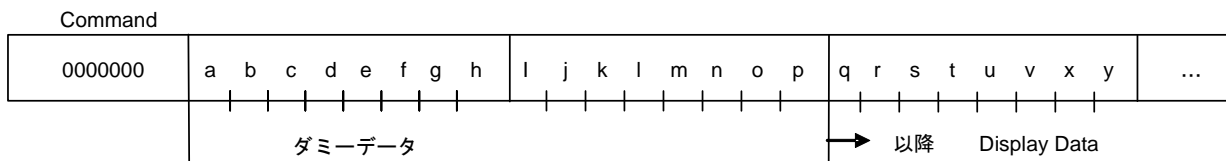


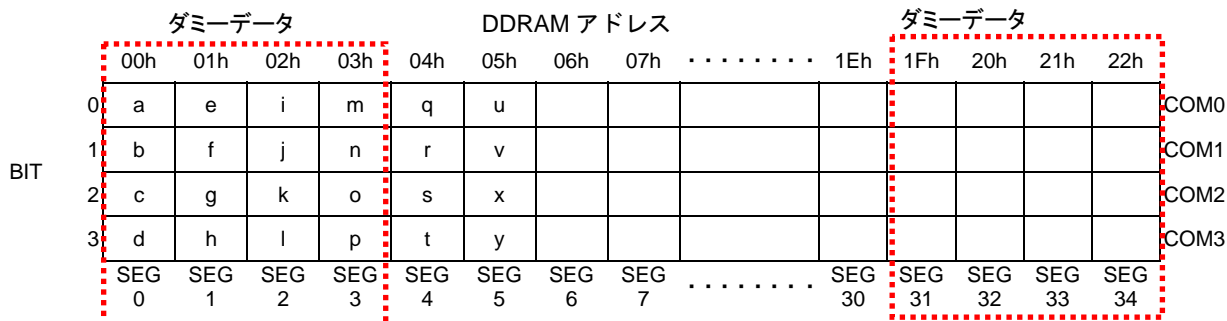
Figure 8. Command 転送 Format

○表示 data の書き込みと転送方法
 ◎BU9795AFV-LB

BU9795AFV-LB は、27×4=108bit の Display Data RAM (DDRAM) を内蔵しています。SEG0,SEG1, SEG2, SEG3, SEG31, SEG32,SEG33,SEG34 は端子出力していないため、ダミーアドレスとなります。
 表示 data と書き込みとの対応及び、DDRAM data と Address と表示の対応は以下の通りです。



2進 8 ビットデータを DDRAM に書き込みます。書き込まれる番地は Address set 命令で指定された番地で、4 ビットデータごとにアドレスは自動的にインクリメントされます。
 続けて Data を送信することで連続して DDRAM にデータを書き込むことができます。
 連続して RAM にデータを書き込んだ場合、最終アドレス 22h (SEG34) に書き込み後、自動インクリメントにより、アドレスは 00h (SEG0) に戻ります。
 (Address set 命令については ADSET コマンドを参照してください。)



RAM への書き込みは 4bit ごとに行います。4bit に満たず、CSB を 'H' にすると RAM の書き込みはキャンセルされます。
 (command の転送は 8bit ごとに行います。)

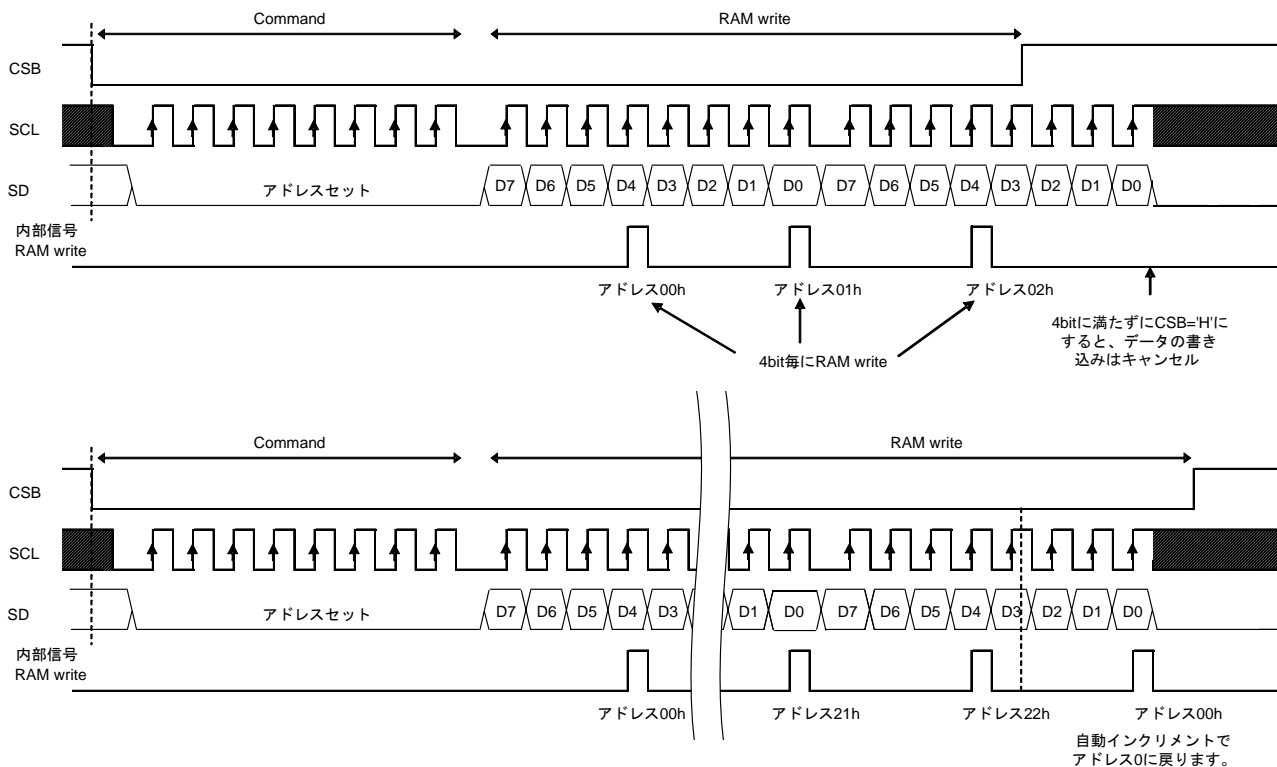


Figure 9. BU9795AFV-LB Data 転送 Format

OOSCILLATOR

内部動作及び液晶表示動作に必要な Timing を、発振回路もしくは外部供給 Clock から発生させます。
 BU9795AFV-LB は発振回路を内蔵しています。内蔵発振回路を使用する場合、OSCIN は VSS Level に Short してください。

* Clock を外部供給する場合は、ICSET コマンドで切り替え、OSCIN より外部 Clock を入力します。

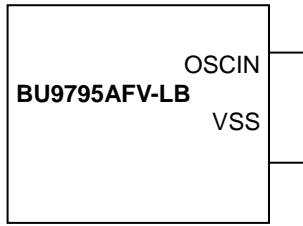


Figure 10. 内蔵発振回路使用時

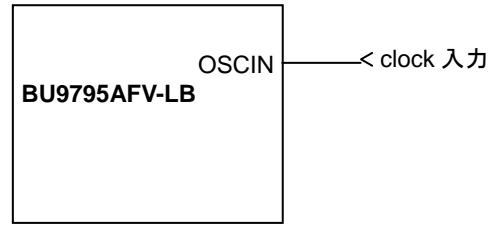


Figure 11. Clock 外部供給時

OLCD Driver Bias Circuit

液晶駆動電圧を生成します。また、バッファアンプを内蔵しており、低消費電力にて駆動可能です。

- * 1/3, 1/2Bias の設定は、MODE SET コマンドにて可能です。
- * ライン、フレーム反転の設定は、DISCTL コマンドにて可能です。
- * それぞれの液晶駆動波形は液晶駆動波形の項目を参照してください。

OBlink timing generator

BU9795AFV-LB は Blinking 機能を搭載しています。

- * Blink mode の設定は、BLKCTL コマンドにて可能です。
- * 内部発振回路使用時には fCLK の特性により、Blink 周期はバラツキます。
- * fCLK の特性については、発振特性の項目を参照してください。

OReset 初期状態

Software Reset 実行後のリセット初期状態は以下のとおりです。

- ・表示は OFF されます。
 - ・DDRAM アドレスは初期化されます (DDRAM Data は初期化されません)。
- レジスタの初期値についてはコマンド詳細説明の項目を参照してください。

Command / 機能 一覧

機能説明一覧表

No.	コマンド	機能
1	Mode Set (MODESET)	液晶駆動設定
2	Address set (ADSET)	液晶表示設定 1
3	Display control (DISCTL)	液晶表示設定 2
4	Set IC Operation (ICSET)	IC 動作設定
5	Blink control (BLKCTL)	Blink 駆動設定
6	All Pixel control (APCTL)	全表示、点灯、消灯の設定

コマンド詳細説明

D7 (MSB)は Command or data 判定用 bit です。
 詳細は、3 線 serial interface コマンド、データ転送方法を参照してください。

C : 0 : 次からの Byte (D7-D0)は RAM 書き込みデータです。
 1 : 次の Byte はコマンドです。

1. Mode Set (MODE SET)

MSB				LSB			
D7	D6	D5	D4	D3	D2	D1	D0
C	1	0	*	P3	P2	*	*

(* : Don't care)

表示 ON, OFF の設定を行います。

設定	P3	Reset 初期状態
Display OFF (DISPOFF)	0	○
Display ON (DISPON)	1	

Display OFF : 次フレーム先頭から OFF データを出力、次々フレーム先頭ですべての Analog 回路が停止し SEGMENT, COMMON 出力停止し、スタンバイモードになります。Display on (DISPON)で Display off mode は終了します。

Display ON : SEGMENT, COMMON 出力は Active となり、DDRAM から Display への読み出し動作を開始します。

(注) INHb 端子制御にて表示 ON/OFF 設定する場合は、フレーム周期と同期されません。

Bias の設定を行います。

設定	P2	Reset 初期状態
1/3 Bias	0	○
1/2 Bias	1	

Bias の設定による SEG・COM の出力波形例は、液晶駆動波形の項目を参照してください。

2. Address set (ADSET)

MSB				LSB			
D7	D6	D5	D4	D3	D2	D1	D0
C	0	0	P4	P3	P2	P1	P0

P[4 : 0]及び ICSET [P2]にて指定したアドレスがアドレスカウンタにセットされます。
 アドレスは以下の様に定義されます。

MSB		LSB		
内部レジスタ	Address [5]	Address [4]	...	Address [0]
設定コマンド	ICSET [P2]	ADSET [P4]	...	ADSET [P0]

Reset 時の初期状態は 00h です。設定可能なアドレスは 00h~22h までです。

上記以外の値は設定禁止です。(設定するとアドレスは 00h に設定されます。)

ICSET コマンドは、アドレスの MSB のレジスタ設定('0' or '1')を行うのみで、アドレスのセットは行いません。
 アドレスセットを行う場合は ADSET コマンドを入力する必要があります。ICSET[P2]は、一度設定を行うと、再度 ICSET コマンド[P2]を入力するか、Software Reset にて、リセットをするまで、前状態を保持します。

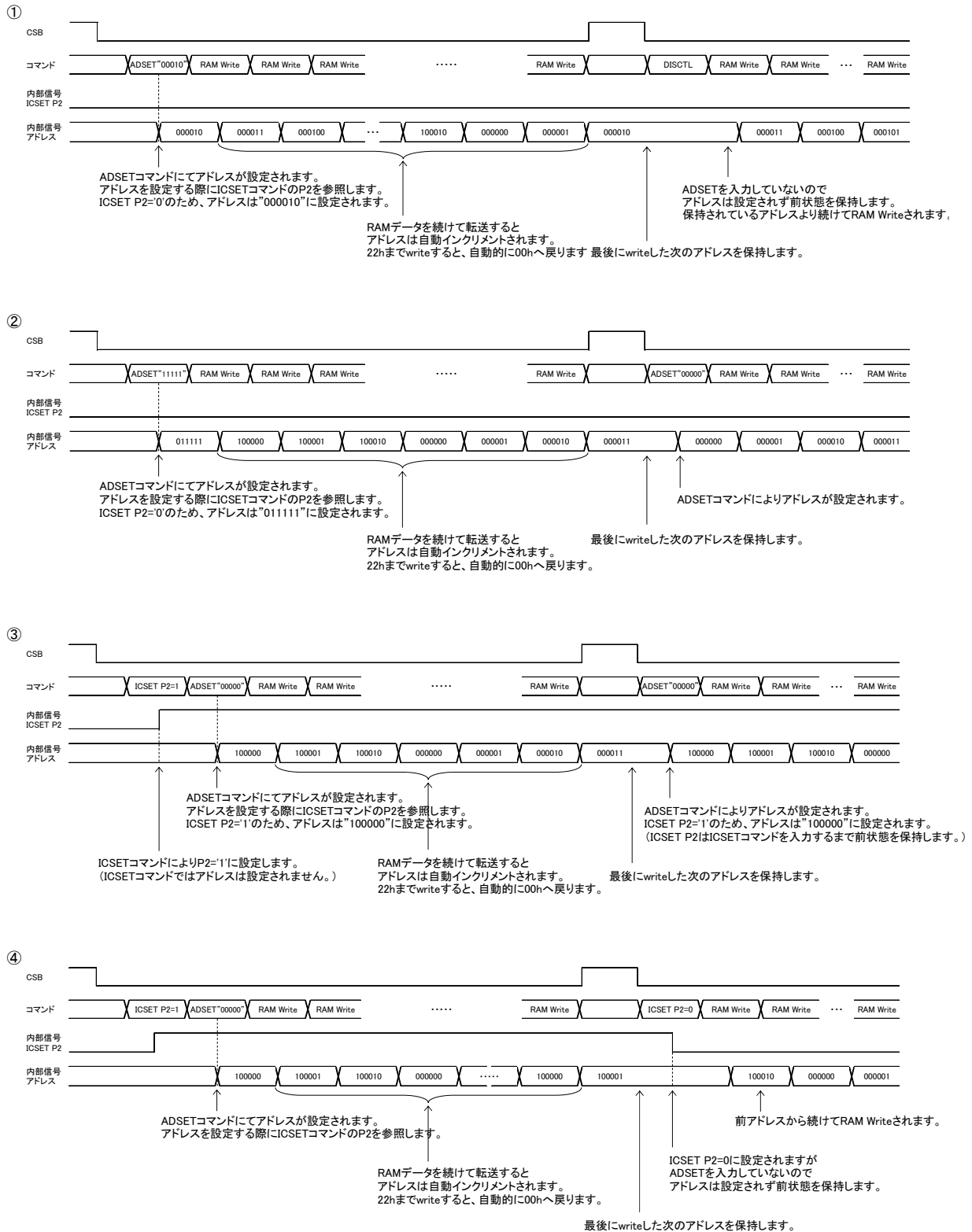


Figure 12. Address Set シーケンス例

3. Display control (DISCTL)

MSB				LSB			
D7	D6	D5	D4	D3	D2	D1	D0
C	0	1	P4	P3	P2	P1	P0

フレーム周波数の設定を行います。

設定	P4	P3	Reset 初期状態
80Hz	0	0	○
71Hz	0	1	
64Hz	1	0	
53Hz	1	1	

* 内部発振回路使用時には fclk の特性によりフレーム周波数はバラつきます。
(fclk 特性は、発振特性の項目を参照ください)

液晶駆動波形の設定を行います。

設定	P2	Reset 初期状態
ライン反転	0	○
フレーム反転	1	

Power save mode(低消費電流モード) の設定を行います。

設定	P1	P0	Reset 初期状態
Power save mode 1	0	0	
Power save mode 2	0	1	
Normal mode	1	0	○
High power mode	1	1	

* High Power mode 使用時は VDD-VLCD \geq 3.0V で使用ください。

(参考消費電流データ)

設定	消費電流
Power save mode 1	×0.5
Power save mode 2	×0.67
Normal mode	×1.0
High power mode	×1.8

* 上記消費電流データは参考値です。パネル負荷に応じて変わります。

注) フレーム周波数 ・ 液晶駆動波形 ・ Power save mode の設定は主に以下の表示画質に影響を与えます。
BU9795AFV-LB を搭載した液晶パネルにて消費電流及び表示画質から最適値を選択してください。

モード	画像チラツキ	表示品位/コントラスト
フレーム周波数	○	-
液晶駆動波形	○	○
Power save mode	-	○

4. IC Operation (ICSET)

MSB				LSB			
D7	D6	D5	D4	D3	D2	D1	D0
C	1	1	0	1	P2	P1	P0

P2 : アドレスの最上位 BIT のレジスタ設定を行います。
 アドレスに反映させるためには ADSET コマンドを入力してください。
 詳細は ADSET コマンドの項目を参照してください。

設定	P2	Reset 初期状態
Address MSB'0'	0	○
Address MSB'1'	1	

Software Reset を行います。

設定	P1
Software Reset 非実行	0
Software Reset 実行	1

Software Reset 実行時 : BU9795AFV-LB が Reset 初期状態になります。(Reset 初期状態の項目を参照してください。)Software Reset を実行した場合、P2, P0 の値は無視され、それぞれリセット初期状態になります。

内蔵発振回路, 外部 clock の切り替えを行います。

OSC MODE	P0	Reset 初期状態
内蔵発振回路	0	○
外部 clock 入力	1	

内蔵発振回路設定時 : OSCIN は VSS level に short させてください。
 外部 clock 入力設定時 : OSCIN より外部 clock を入力してください。

【外部 Clock 時のフレーム周波数計算式】

DISCTL 80Hz 選択時 : フレーム周波数[Hz] = 外部 clock[Hz] / 512
 DISCTL 71Hz 選択時 : フレーム周波数[Hz] = 外部 clock[Hz] / 576
 DISCTL 64Hz 選択時 : フレーム周波数[Hz] = 外部 clock[Hz] / 648
 DISCTL 53Hz 選択時 : フレーム周波数[Hz] = 外部 clock[Hz] / 768

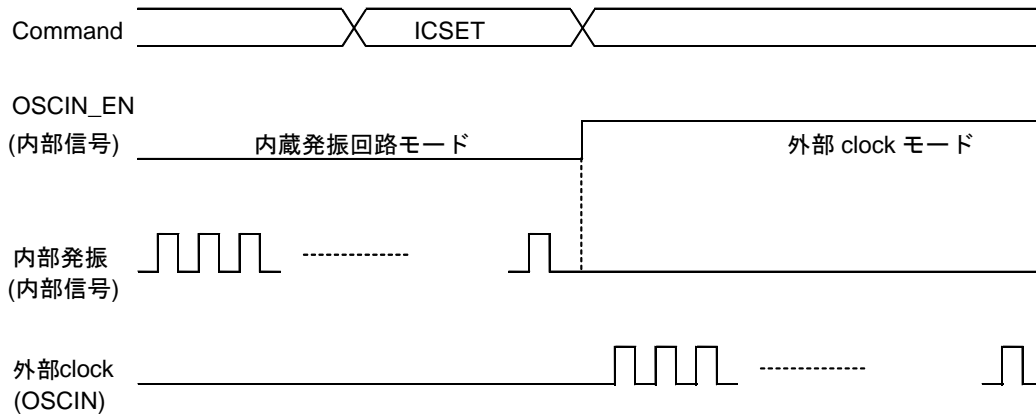


Figure 13. OSCMODE 切り替えタイミング

5. Blink control (BLKCTL)

MSB						LSB	
D7	D6	D5	D4	D3	D2	D1	D0
C	1	1	1	0	*	P1	P0

Blink の設定を行います。

Blink mode (Hz)	P1	P0	Reset 初期状態
OFF	0	0	○
0.5	0	1	
1	1	0	
2	1	1	

6. All pixel control (APCTL)

MSB						LSB	
D7	D6	D5	D4	D3	D2	D1	D0
C	1	1	1	1	1	P1	P0

全表示、点灯、消灯の設定を行います。

APON	P1	Reset 初期状態
Normal	0	○
All pixel ON	1	

APOFF	P0	Reset 初期状態
Normal	0	○
All pixel OFF	1	

All pixels ON : DDRAM の内容に関係なく全表示を点灯します。

All pixels OFF : DDRAM の内容に関係なく全表示を消灯します。

All pixels ON/OFF は Display ON 時のみ有効になります。このとき、DDRAM の内容は変化しません。

注意 : P1, P0 を共に'1'設定にした場合は APOFF が優先的に選択されます。

液晶駆動波形

(1/3bias)

ライン反転

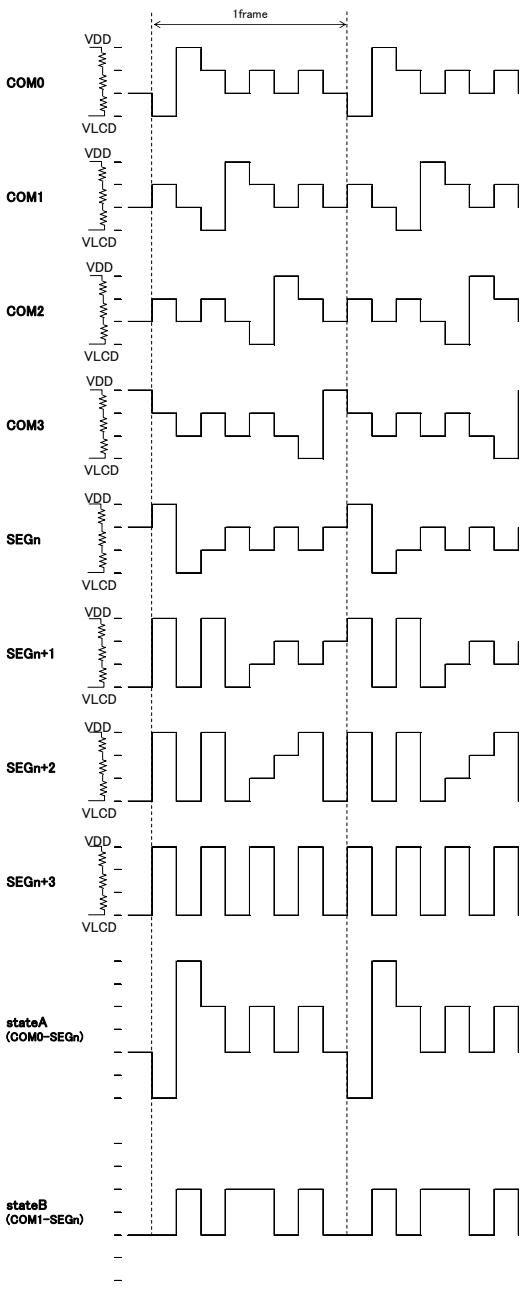
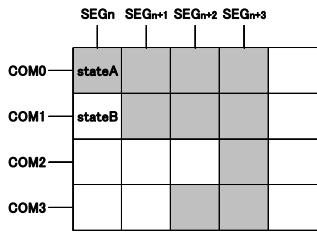


Figure 14. ライン反転時液晶駆動波形図(1/3bias)

フレーム反転

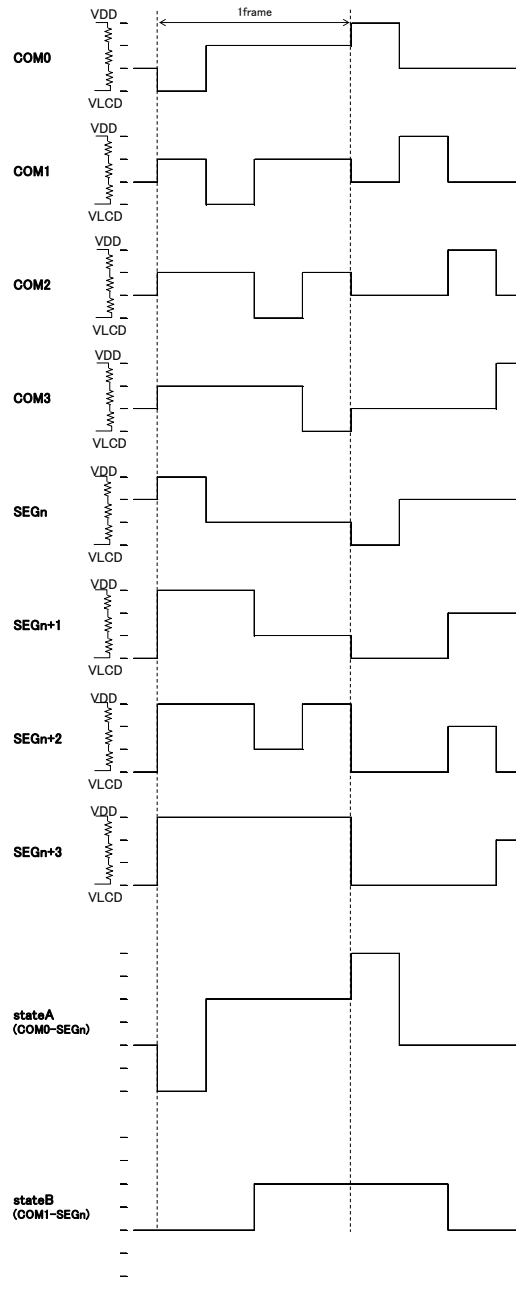
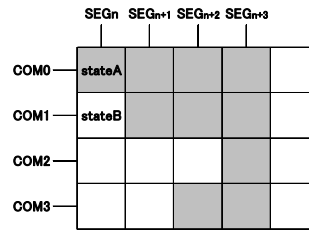


Figure 15. フレーム反転時液晶駆動波形図(1/3bias)

(1/2bias)

ライン反転

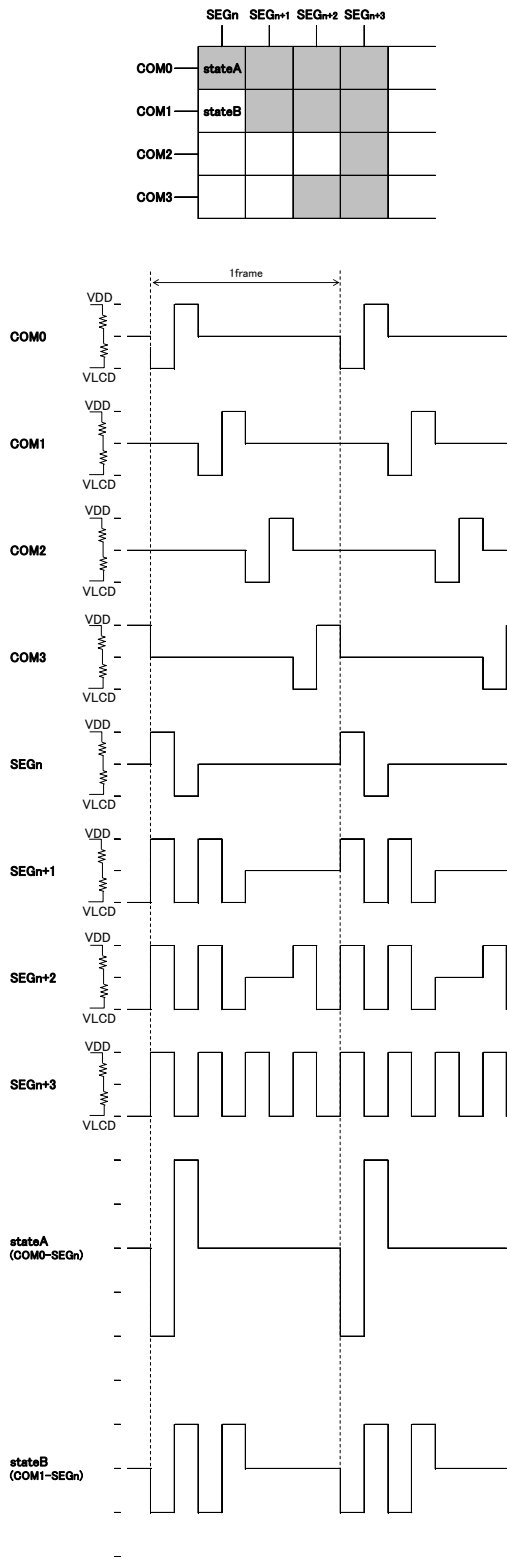


Figure 16. ライン反転時液晶駆動波形図(1/2bias)

フレーム反転

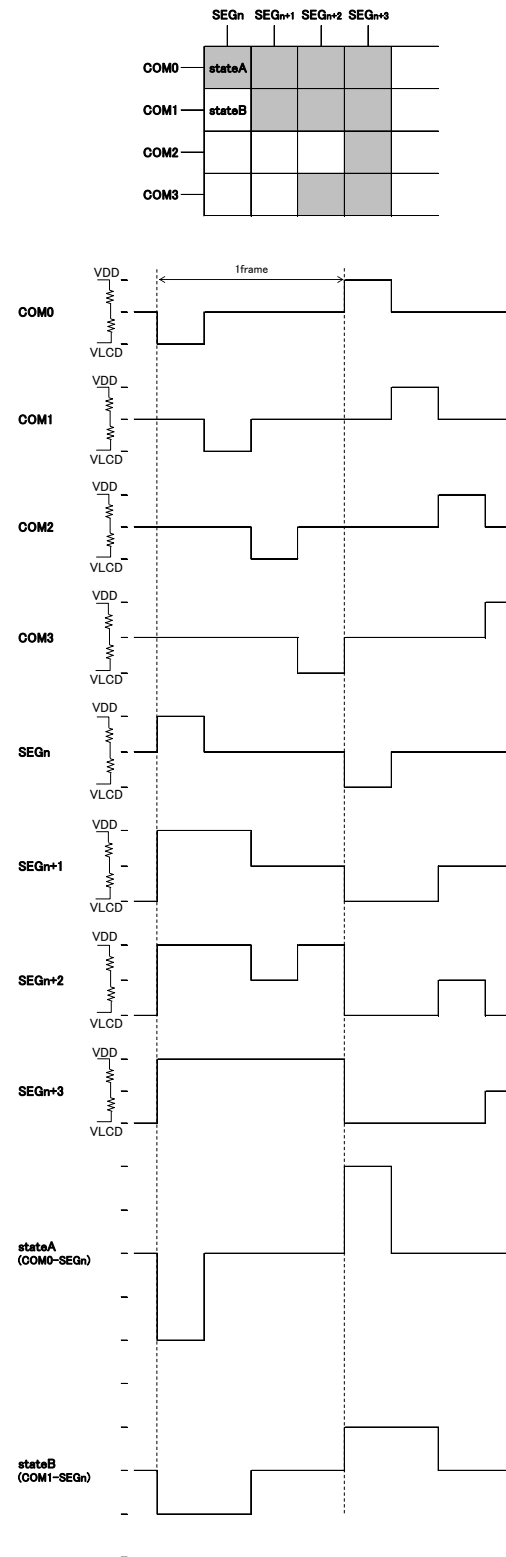


Figure 17. フレーム反転時液晶駆動波形図(1/2bias)

表示データ例

Figure 18 , Figure 19 に示す SEG・COM のパターン時に表 2 に示すデータを DDRAM に書き込んだ場合、Figure のようなパターンが出力されます。

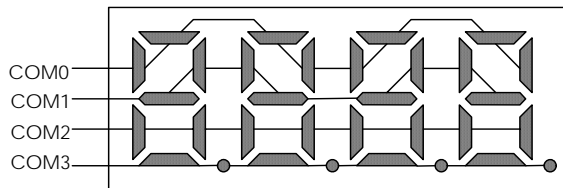


Figure 18. ラインパターン例

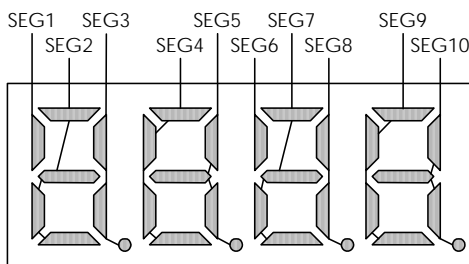


Figure 19. SEG ラインパターン例

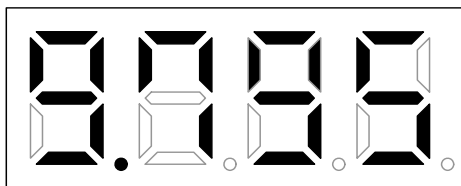


Figure 20. 表示パターン例

表 2. DDRAM Data map

	S E G 0	S E G 1	S E G 2	S E G 3	S E G 4	S E G 5	S E G 6	S E G 7	S E G 8	S E G 9	S E G 10	S E G 11	S E G 12	S E G 13	S E G 14	S E G 15	S E G 16	S E G 17	S E G 18	S E G 19	
COM0	D0	0	1	1	0	1	1	1	1	0	1	0	0	0	0	0	0	0	0	0	0
COM1	D1	0	0	1	1	1	0	0	1	1	1	1	0	0	0	0	0	0	0	0	0
COM2	D2	0	0	0	1	0	1	0	0	1	0	1	0	0	0	0	0	0	0	0	0
COM3	D3	0	0	1	1	0	0	0	1	0	1	0	0	0	0	0	0	0	0	0	0
Address		00h	01h	02h	03h	04h	05h	06h	07h	08h	09h	0Ah	0Bh	0Ch	0Dh	0Eh	0Fh	10h	11h	12h	13h

Initialize sequence

電源投入後以下のシーケンスを実行し、BU9795AFV-LB を Reset 初期状態にしてください。



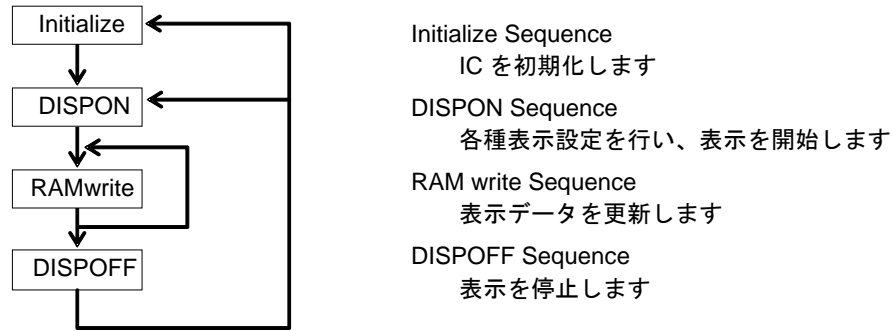
* 電源投入後、initialize sequence を実行するまでの各レジスタ値、DDRAM アドレス、DDRAM Data はランダムです。

Start sequence

Start sequence 例 1

No.	Input	D7	D6	D5	D4	D3	D2	D1	D0	Descriptions
1	Power on									VDD=0→5[V] (Tr=0.1[ms])
	↓									
2	wait 100us									IC の初期化
	↓									
3	CSB 'H'									I/F 初期化
	↓									
4	CSB 'L'									I/F Data 転送開始
	↓									
5	ICSET	1	1	1	0	1	*	1	0	Software Reset
	↓									
6	BLKCTL	1	1	1	1	0	*	0	1	
	↓									
7	DISCTL	1	0	1	0	0	1	1	0	
	↓									
8	ICSET	1	1	1	0	1	0	0	0	RAM アドレス MSB 設定
	↓									
9	ADSET	0	0	0	0	0	0	0	0	RAM アドレスセット
	↓									
10	Display Data	*	*	*	*	*	*	*	*	address 00h-01h
	Display Data	*	*	*	*	*	*	*	*	address 02h-03h
	⋮									⋮
	Display Data	*	*	*	*	*	*	*	*	address 22h-00h
	↓									
11	CSB 'H'									I/F Data 転送終了
	↓									
12	CSB 'L'									I/F Data 転送開始
	↓									
13	MODESET	1	1	0	*	1	0	*	*	Display ON
	↓									
14	CSB 'H'									I/F Data 転送終了

Start sequence 例 2



Initialize Sequence で IC の初期化を行い、DISPON Sequence で表示を開始します。
 表示データの更新をしたい場合は、RAM write Sequence により、表示データの更新を行います。
 表示を停止したい場合は、DISPOFF Sequence により表示を停止します。
 表示を再開したい場合は、DISPON Sequence により表示を再開します。

Initialize sequence

Input	DATA								Description
	D7	D6	D5	D4	D3	D2	D1	D0	
Power on wait 100us CSB 'H' CSB 'L'									IC 初期化 I/F 初期化
ICSET	1	1	1	0	1	0	1	0	Software Reset 実行
MODESET	1	1	0	0	0	0	0	0	表示 OFF
ADSET	0	0	0	0	0	0	0	0	RAM アドレスセット
Display Data ...	*	*	*	*	*	*	*	*	表示データ
CSB 'H'									

Dispon sequence

Input	DATA								Description
	D7	D6	D5	D4	D3	D2	D1	D0	
CSB 'L'									
DISCTL	1	0	1	1	1	1	1	1	Display Control 設定
BLKCTL	1	1	1	1	0	0	0	0	BLKCTL 設定
APCTL	1	1	1	1	1	1	0	0	APCTL 設定
MODESET	1	1	0	0	1	0	0	0	表示 ON
CSB 'H'									

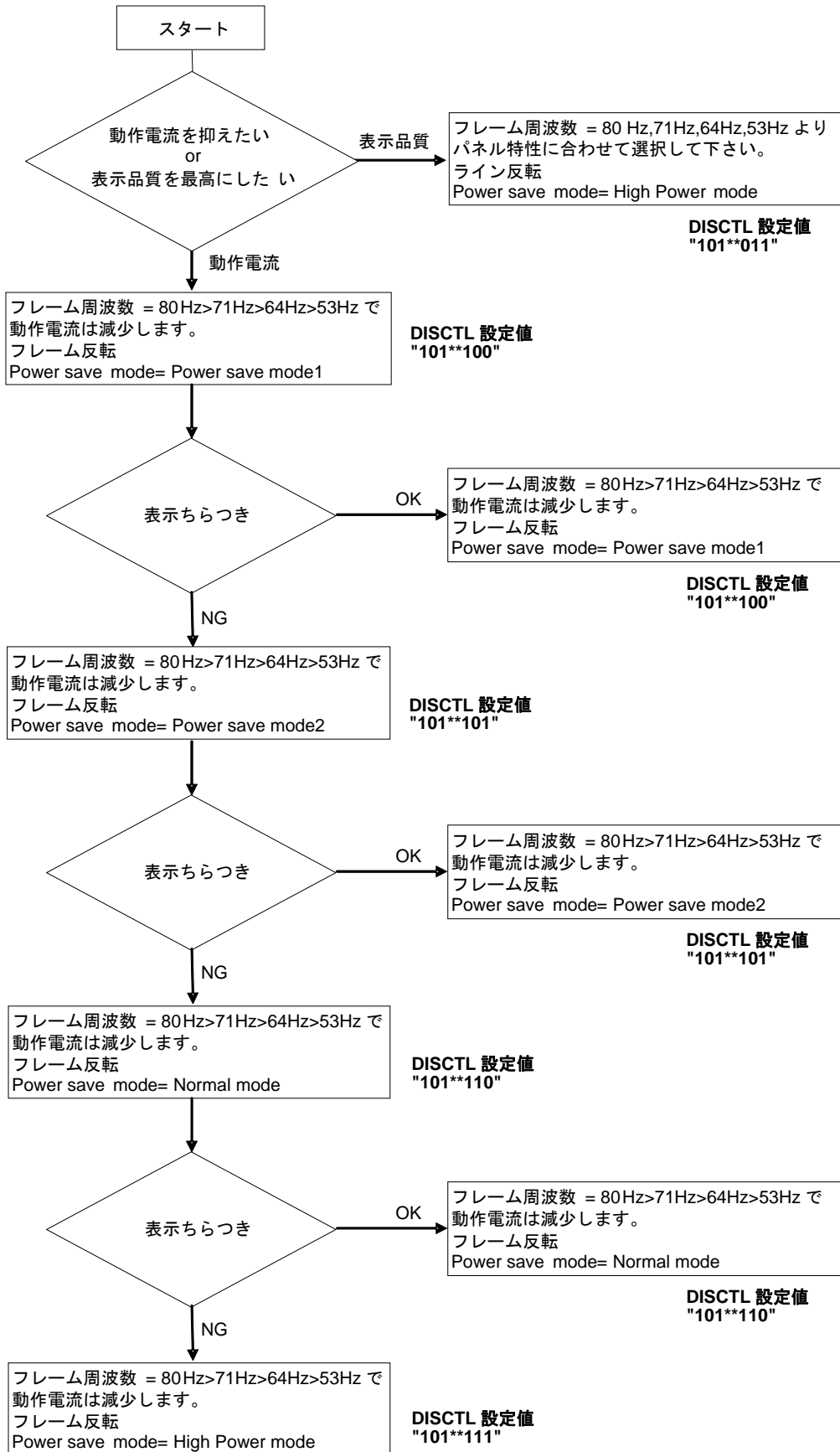
RAM write sequence

Input	DATA								Description
	D7	D6	D5	D4	D3	D2	D1	D0	
CSB 'L'									
DISCTL	1	0	1	1	1	1	1	1	Display Control 設定
BLKCTL	1	1	1	1	0	0	0	0	BLKCTL 設定
APCTL	1	1	1	1	1	1	0	0	APCTL 設定
MODESET	1	1	0	0	1	0	0	0	表示 ON
ADSET	0	0	0	0	0	0	0	0	RAM アドレスセット
Display Data ...	*	*	*	*	*	*	*	*	表示データ
CSB 'H'									

Dispoff sequence

Input	DATA								Description
	D7	D6	D5	D4	D3	D2	D1	D0	
CSB 'L'									
MODESET	1	1	0	0	0	0	0	0	表示 OFF
CSB 'H'									

DISCTL 設定値フローチャート



電源立ち上げの注意

電源立ち上がり時は、IC 内部回路及びリセットが不安定な低電圧領域を通過して VDD が立ち上がるため IC の内部が完全にリセットされずに誤動作を起こす恐れがあります。これを防ぐために P.O.R 回路と Software Reset の機能を付けています。その動作を確実なものにするため、電源立ち上がり時には以下の条件を守ってください。

1.P.O.R 回路を動作させるための、 t_R 、 t_F 、 t_{OFF} 、 V_{bot} の推奨条件を満たすよう、電源を立ち上げてください。

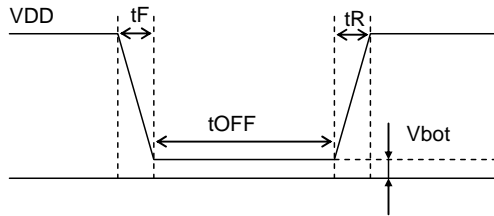


Figure 21. 立ち上がり波形図

$t_R, t_F, t_{OFF}, V_{bot}$ の推奨条件 ($T_a=25^\circ\text{C}$)

t_R	t_F	t_{OFF}	V_{bot}
1ms 以下	1ms 以下	150ms 以上	0.1V 以下

2.上記条件が守れないときには電源立ち上げ後、以下の対策を行ってください。

なお、電源 OFF 時にはコマンド受け付けしないため、Software Reset による対策は POR 機能の完全な代替にはならないので注意してください。

(1) CSB を 'H' にする

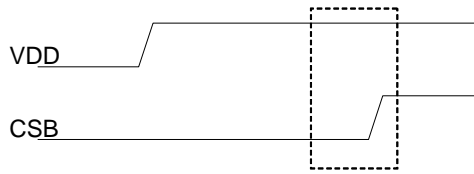


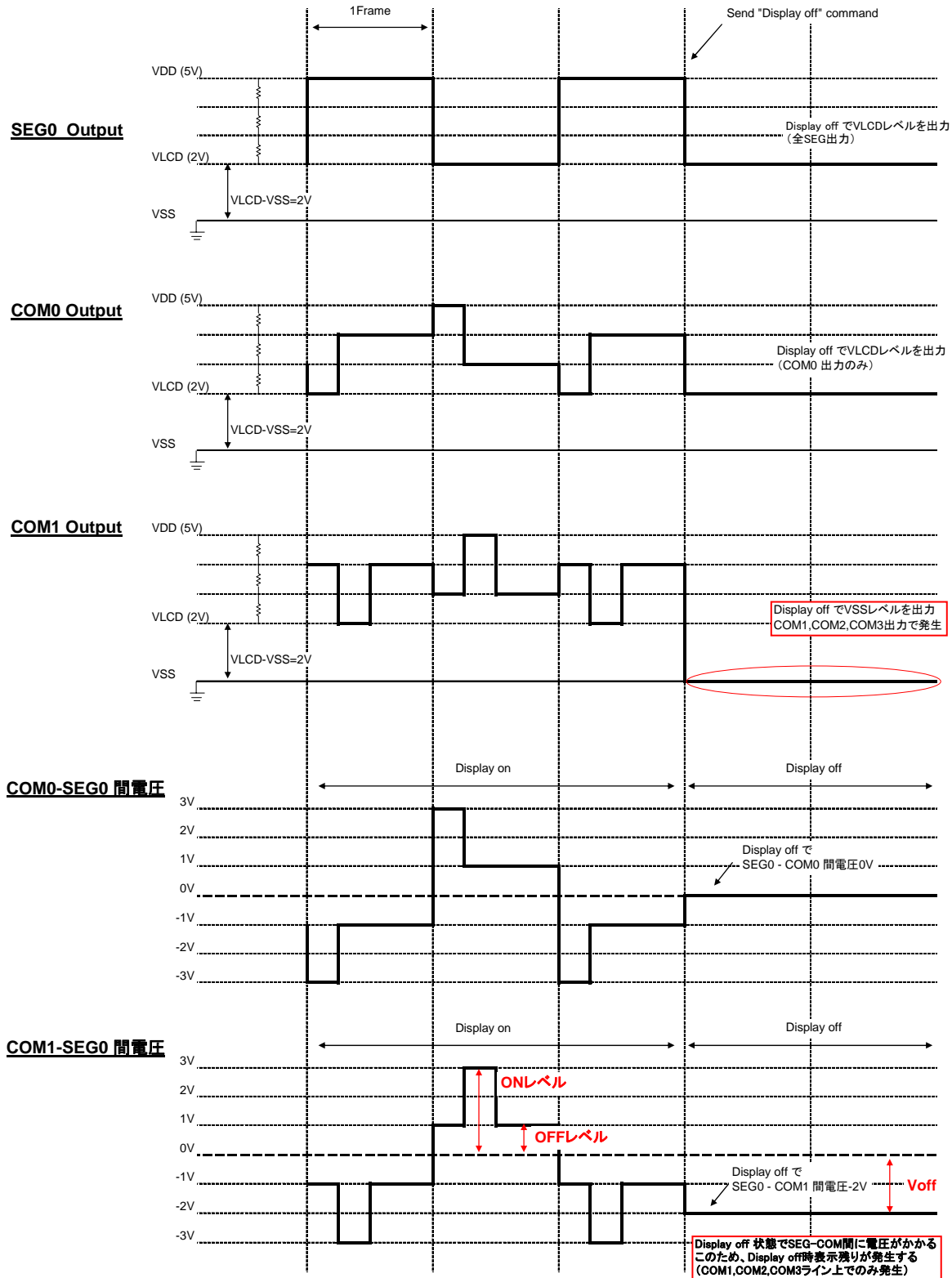
Figure 22. CSB タイミング

(2) CSB を立ち下げ、ICSET コマンドにて Software Reset を実行する。
(詳細は ICSET コマンド説明を参照してください。)

アプリケーションの注意

BU9795AFV-LB では、VLCD≠VSS の条件で使用した場合、Display off 状態において SEG ラインと COM1~3 ラインの間に電圧差が生じます。この結果、液晶が一瞬点灯し表示残りを引き起こす可能性があります。
この現象を回避するため、下図に示す Voff 電圧が OFF レベル以下(下図例では 1V)となるよう VDD 及び VLCD レベルを決定してください。

条件例 : VDD=5.0V
VLCD=2.0V
1/3bias
DDRAM data ALL "H"
フレーム反転



使用上の注意

1. 電源の逆接続について

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れる等の対策を施してください。

2. 電源ラインについて

基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。その際、デジタル系電源とアナログ系電源は、それらが同電位であっても、デジタル系電源パターンとアナログ系電源パターンは分離し、配線パターンの共通インピーダンスによるアナログ電源へのデジタル・ノイズの回り込みを抑制してください。グラウンドラインについても、同様のパターン設計を考慮してください。

また、LSI のすべての電源端子について電源ーグラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量ぬげが起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

3. グラウンド電位について

グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。

4. グラウンド配線パターンについて

小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

5. 熱設計について

万一、許容損失を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。本仕様書の絶対最大定格に記載しています許容損失は、70mm x 70mm x 1.6mm ガラスエポキシ基板実装時、放熱板なし時の値であり、これを超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用する等の対策をして、許容損失を超えないようにしてください。

6. 推奨動作条件について

この範囲であればほぼ期待通りの特性を得ることが出来る範囲です。電気特性については各項目の条件下において保証されるものです。推奨動作範囲内であっても電圧、温度特性を示します。

7. ラッシュカレントについて

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

8. 強電磁界中の動作について

強電磁界中でのご使用では、まれに誤動作する可能性がありますのでご注意ください。

9. セット基板での検査について

セット基板での検査時に、インピーダンスの低いピンにコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

10. 端子間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けられた場合、IC が破壊する恐れがあります。また、出力と電源およびグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

使用上の注意 — 続き

11. 未使用の入力端子の処理について

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

12. 各入力端子について

LSI の構造上、寄生素子は電位関係によって必然的に形成されます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因となり得ます。したがって、入力端子にグラウンドより低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分注意してください。また、LSI に電源電圧を印加していない時、入力端子に電圧を印加しないでください。さらに、電源電圧を印加している場合にも、各入力端子は電源電圧以下の電圧もしくは電氣的特性の保証値内としてください。

13. セラミック・コンデンサの特性変動について

外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮の上定数を決定してください。

14. 安全動作領域について

本製品を使用する際には、出力トランジスタが絶対最大定格及び ASO を越えないよう設定してください。

15. 温度保護回路について

IC を熱破壊から防ぐための温度保護回路を内蔵しております。許容損失範囲内でご使用いただきますが、万が一許容損失を超えた状態が継続すると、チップ温度 T_j が上昇し温度保護回路が動作し出力パワー素子が OFF します。その後チップ温度 T_j が低下すると回路は自動で復帰します。なお、温度保護回路は絶対最大定格を超えた状態での動作となりますので、温度保護回路を使用したセット設計等は、絶対に避けてください。

16. 過電流保護回路について

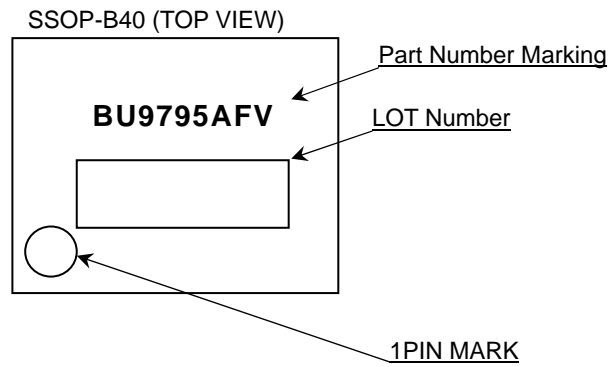
出力には電流能力に応じた過電流保護回路が内部に内蔵されているため、負荷ショート時には IC 破壊を防止しますが、この保護回路は突発的な事故による破壊防止に有効なもので、連続的な保護回路動作、過渡時でのご使用に対応するものではありません。

発注形名情報

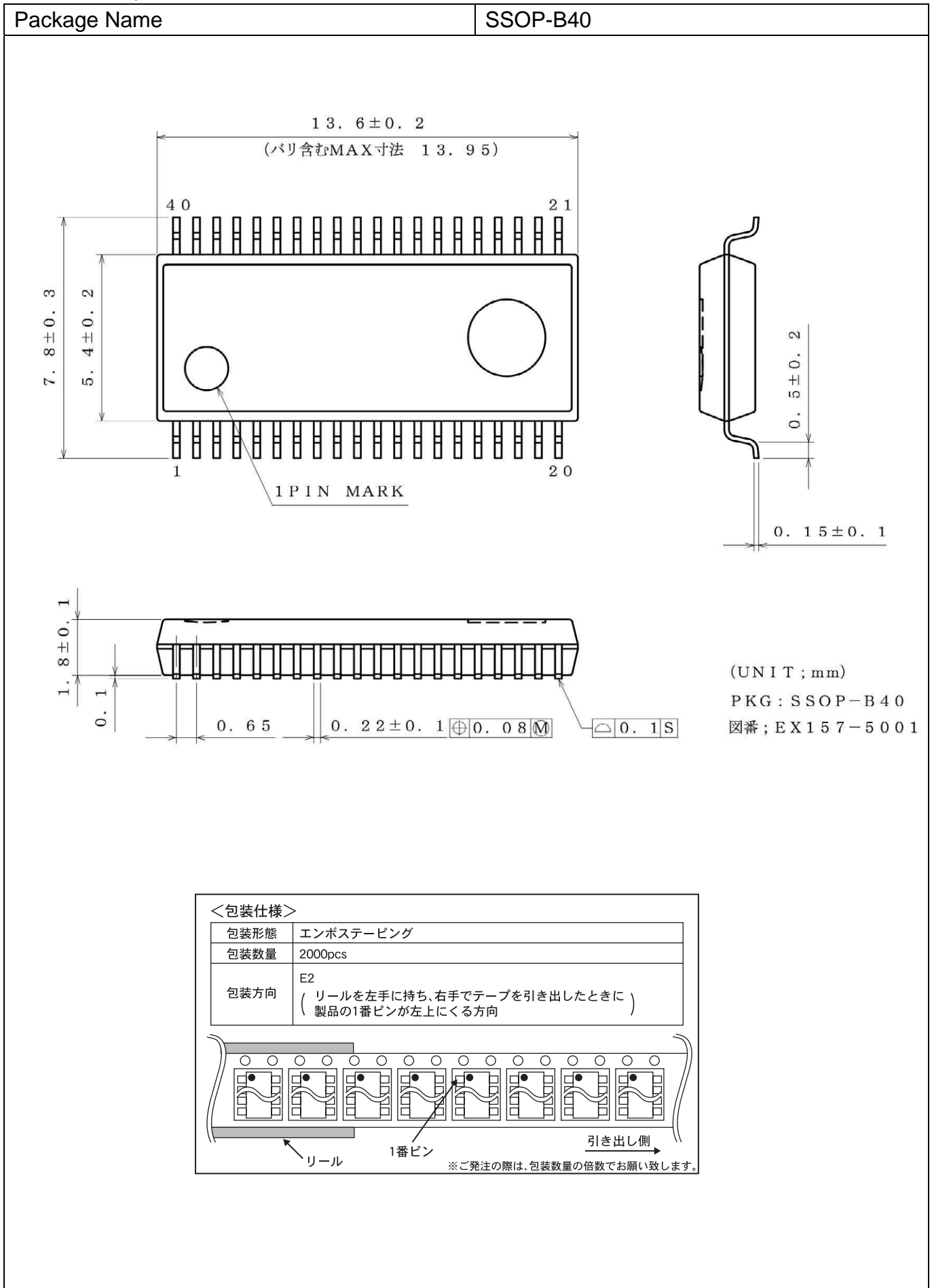
B U 9 7 9 5 A F V	-	L B E 2
-------------------	---	---------

品番	パッケージ FV : SSOP-B40	製品ランク LB:産業機器用 包装、フォーミング仕様 E2: リール状エンボステーピング (SSOP-B40)
----	------------------------	---

標印図



外形寸法図と包装・フォーミング仕様



改定履歴

日付	Revision	改訂内容
2013.8.23	001	New Release
2014.02.26	002	「長期の稼働・供給」⇒「長期の供給」に変更。 新フォーマットに変更（タイトルのサイズ）

ご注意

ローム製品取扱い上の注意事項

- 極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険若しくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器^(Note 1)、航空宇宙機器、原子力制御装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

- 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
 - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
 - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
- 本製品は、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。従いまして、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
 - ①水・油・薬液・有機溶剤等の液体中でのご使用
 - ②直射日光・屋外暴露、塵埃中でのご使用
 - ③潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所でのご使用
 - ④静電気や電磁波の強い環境でのご使用
 - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
 - ⑥本製品を樹脂等で封止、コーティングしてのご使用。
 - ⑦はんだ付けの後に洗浄を行わない場合(無洗浄タイプのフラックスを使用された場合も、残渣の洗浄は確実にを行うことをお勧め致します)、又ははんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合。
 - ⑧結露するような場所でのご使用。
- 本製品は耐放射線設計はなされておられません。
- 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
- パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
- 許容損失(Pd)は周囲温度(Ta)に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、ディレーティングカーブ範囲内であることをご確認ください。
- 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
- 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

- ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
- はんだ付けは、リフローはんだを原則とさせていただきます。なお、フロー方法でのご使用につきましては別途ロームまでお問い合わせください。
詳細な実装及び基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。従いまして、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施の上、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。(人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等)

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
 - ①潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所での保管
 - ②推奨温度、湿度以外での保管
 - ③直射日光や結露する場所での保管
 - ④強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認した上でご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き（梱包箱に表示されている天面方向）で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行った上でご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルにQRコードが印字されていますが、QRコードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。従いまして、上記第三者の知的財産権侵害の責任、及び本製品の使用により発生するその他の責任に関し、ロームは一切その責任を負いません。
2. ロームは、本製品又は本資料に記載された情報について、ローム若しくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社若しくは第三者の商標又は登録商標です。

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。