

低 Duty LCD セグメント ドライバ

BU9795BKV MAX 140 Segments (SEG35×COM4)

概要

BU9795BKVは1/4デューティ汎用LCDドライバで、最大140セグメントのLCDを表示することが可能で、民生機器やバッテリー駆動機器のLCD表示に最適です。表示用RAMを内蔵することでマイコン負荷の軽減ができ、また外付け部品も不要や低消費電力も実現しています。

重要特性

- 電源電圧範囲: +2.5V ~ +5.5V
- 動作温度範囲: -40°C ~ +85°C
- 最大セグメント数: 140 セグメント
- 表示デューティ: 1/4
- バイアス: 1/2、1/3 切替え可能
- インタフェース: 3線式シリアルインタフェース

特長

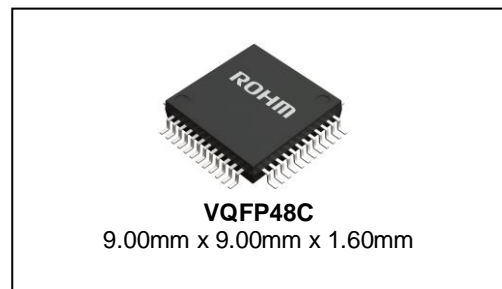
- ディスプレイデータ RAM (DDRAM): 35 x 4 bit (最大 140 セグメント)
- 液晶駆動出力: コモン出力 4 本、セグメント出力最大 35 本
- 液晶駆動電源用バッファアンプ内蔵
- 発振回路内蔵
- 外部部品不要
- 低消費電力設計

用途

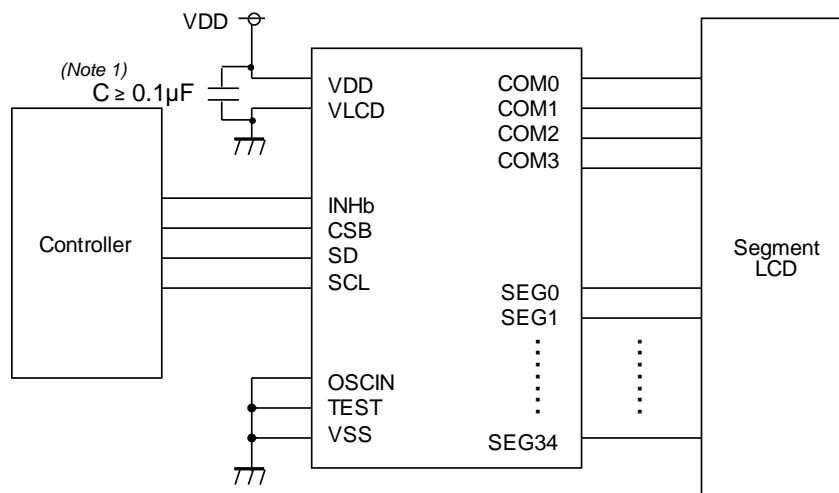
- メーター類
- 住設製品
- 白物家電
- 小型家電
- ヘルスケア機器
- バッテリー駆動機器
など

パッケージ

W (Typ) x D (Typ) x H (Max)



基本アプリケーション回路



(Note 1) 電源ラインにコンデンサを挿入してください

内部発振回路使用モード

Figure 1. 基本アプリケーション回路

ブロック図／端子配置図／端子説明

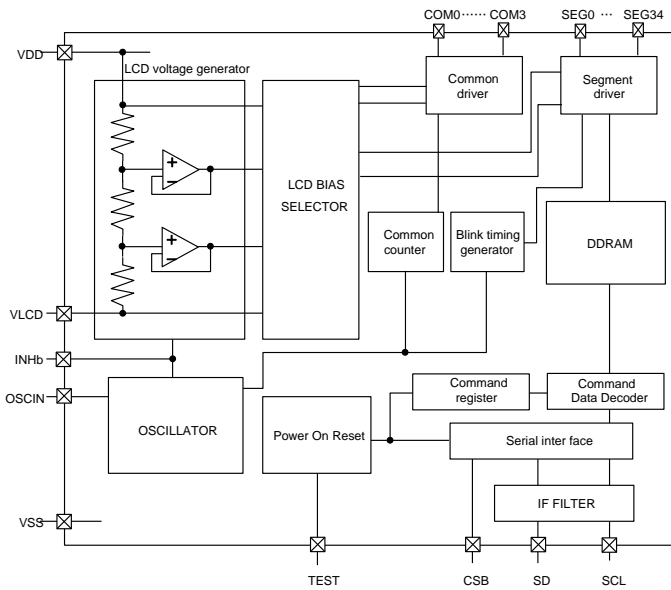


Figure 2. ブロック図

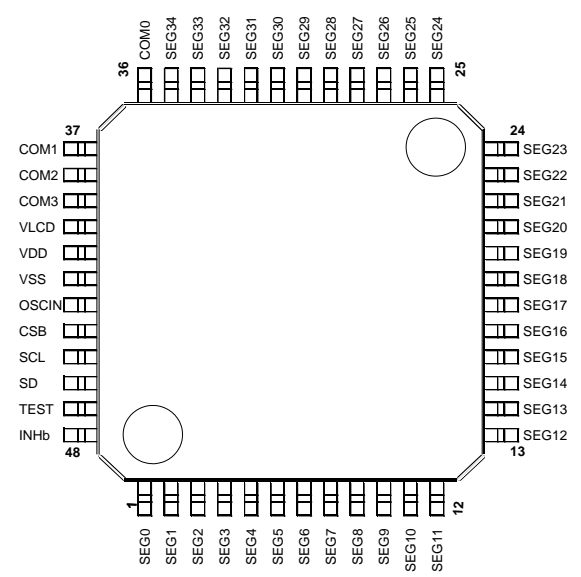


Figure 3. 端子配置図 (TOP VIEW)

Table 1 端子説明

端子名	端子番号	I/O	機能	未使用時の設定
INHb	48	I	表示消灯入力端子 H: 表示点灯 L: 表示消灯	VDD
TEST	47	I	POR 使用設定 VDD: POR 無効 (Note) VSS: POR 有効	VSS
OSCIN	43	I	外部 Clock 入力用端子 外部 Clock、内蔵 Clock はコマンドにて切替え可能です。 内部発振回路使用時は VSS level に Short してください。	VSS
SD	46	I	Serial データ入力	-
SCL	45	I	Serial データ転送 clock	-
CSB	44	I	Chip select : "L" active	-
VSS	42	-	グラウンド電位端子	-
VDD	41	-	電源	-
VLCD	40	I	液晶駆動用電圧	-
SEG0~34	1~35	O	液晶駆動用 Segment 出力	OPEN
COM0~3	36~39	O	液晶駆動用 Common 出力	OPEN

(Note) 本機能は設計保証項目で、出荷テストでは機能確認していません。

TEST=VDD で使用される場合はソフトウェアリセットコマンドで初期化してください。

絶対最大定格(VSS = 0V)

項目	記号	定格	単位	備考
電源電圧 1	VDD	-0.5 ~ +7.0	V	電源電圧
電源電圧 2	VLCD	-0.5 ~ VDD	V	液晶駆動電圧
許容損失	Pd	0.60 ^(Note1)	W	
入力電圧範囲	V _{IN}	-0.5 ~ VDD +0.5	V	
動作温度範囲	Topr	-40 ~ +85	°C	
保存温度範囲	Tstg	-55 ~ +125	°C	

(Note 1) Ta=25°C以上で使用する場合は、1°Cにつき、6.0mW を減じます。(ローム標準基板実装時)

注意 1: 印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなどの物理的な安全対策を施していただけるようご検討をお願いします。

注意 2: 最高接合部温度を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。最高接合部温度を超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなど、最高接合部温度を越えないよう許容損失にご配慮ください。

推奨動作条件(Ta = -40°C ~ +85°C、VSS = 0V)

項目	記号	定格			単位	備考
		最小	標準	最大		
電源電圧 1	VDD	2.5	-	5.5	V	電源電圧
電源電圧 2	VLCD	0	-	VDD-2.4	V	液晶駆動電圧、VDD-VLCD ≥ 2.4V

電気的特性

DC 特性 (特に指定のない限り VDD=2.5V ~ 5.5V、VSS=0V、Ta=-40°C ~ +85°C)

項目	記号	規格値			単位	条件
		最小	標準	最大		
“H” 入力電圧	V _{IH}	0.7VDD	-	VDD	V	SD、SCL、CSB、INHb、OSCIN
“L” 入力電圧	V _{IL}	VSS	-	0.3VDD	V	SD、SCL、CSB、INHb、OSCIN
“H” 入力電流	I _{IH}	-	-	1	μA	SD、SCL、CSB、INHb、OSCIN ^(Note 2) 、TEST
“L” 入力電流	I _{IL}	-1	-	-	μA	SD、SCL、CSB、INHb、OSCIN ^(Note 2) 、TEST
液晶ドライバ オン抵抗	SEG	R _{ON}	-	3.5	-	kΩ Iload=±10μA
	COM	R _{ON}	-	3.5	-	
VLCD 電源電圧	VLCD	0	-	VDD-2.4	V	VDD-VLCD ≥ 2.4V
スタンバイ電流	I _{st}	-	-	5	μA	DISPOFF、発振停止
動作電流 1	I _{DD1}	-	12.5	30	μA	VDD=3.3V、VLCD=0V、Ta=25°C Power save mode1、FR=70Hz 1/3 バイアス、フレーム反転
動作電流 2	I _{DD2}	-	20	40	μA	VDD=3.3V、VLCD=0V、Ta=25°C Normal mode、FR=80Hz 1/3 バイアス、ライン反転

(Note 2) 外部 Clock モード時のみ

電気的特性(続き)

発振周波数特性 (特に指定のない限り VDD=2.5V~5.5V、VSS=0V、Ta=-40°C~+85°C)

項目	記号	規格値			単位	定格
		最小	標準	最大		
フレーム周波数 1	f _{CLK1}	56	80	104	Hz	FR = 80Hz 設定、 VDD=2.5V~5.5V、Ta=-40°C~+85°C
フレーム周波数 2	f _{CLK2}	70	80	90	Hz	FR = 80Hz 設定、VDD=3.3V、Ta=25°C
フレーム周波数 3	f _{CLK3}	77.5	87.5	97.5	Hz	FR = 80Hz 設定、VDD=5.0V、Ta=25°C
フレーム周波数 4	f _{CLK4}	67.5	87.5	108	Hz	FR = 80Hz 設定、VDD=5.0V、 Ta=-40°C~+85°C
外部 Clock 立ち上がり時間	tr	-	-	0.3	μs	外部 Clock (OSCIN)使用時 ^(Note)
外部 Clock 立ち下がり時間	tf	-	-	0.3	μs	
外部 Clock 周波数	f _{EXCLK}	15	-	300	kHz	
外部 Clock DUTY	t _{DTY}	30	50	70	%	

(Note) <外部 Clock 時、フレーム周波数は下記計算式となります>
 DISCTL 320HZ 設定時: Frame frequency [Hz] = 外部 Clock [Hz] / 128
 DISCTL 284HZ 設定時: Frame frequency [Hz] = 外部 Clock [Hz] / 144
 DISCTL 213HZ 設定時: Frame frequency [Hz] = 外部 Clock [Hz] / 192
 DISCTL 160HZ 設定時: Frame frequency [Hz] = 外部 Clock [Hz] / 256
 DISCTL 80HZ 設定時: Frame frequency [Hz] = 外部 Clock [Hz] / 512
 DISCTL 71HZ 設定時: Frame frequency [Hz] = 外部 Clock [Hz] / 576
 DISCTL 64HZ 設定時: Frame frequency [Hz] = 外部 Clock [Hz] / 648
 DISCTL 53HZ 設定時: Frame frequency [Hz] = 外部 Clock [Hz] / 768

【参考データ】

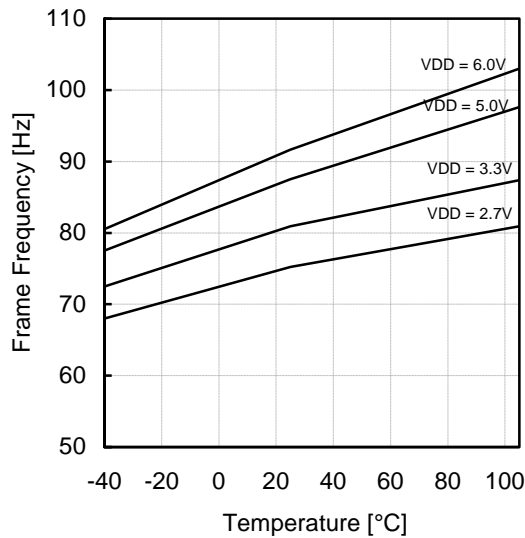


Figure 4. フレーム周波数温度特性(Typ)

電気的特性(続き)

MPU interface 特性 (特に指定のない限り VDD=2.5V~5.5V、VSS=0V、Ta=-40°C~+85°C)

項目	記号	規格値			単位	条件
		最小	標準	最大		
入力立ち上がり時間	tr	-	-	80	ns	
入力立ち下がり時間	tf	-	-	80	ns	
SCL 周期	t _{SCYC}	400	-	-	ns	
“H” SCL Pulse 幅	t _{SHW}	100	-	-	ns	
“L” SCL Pulse 幅	t _{SLW}	100	-	-	ns	
SD Setup 時間	t _{SDS}	20	-	-	ns	
SD Hold 時間	t _{SDH}	50	-	-	ns	
CSB Setup 時間	t _{CSS}	50	-	-	ns	
CSB Hold 時間	t _{CSH}	50	-	-	ns	
“H” CSB Pulse 幅	t _{CHW}	50	-	-	ns	

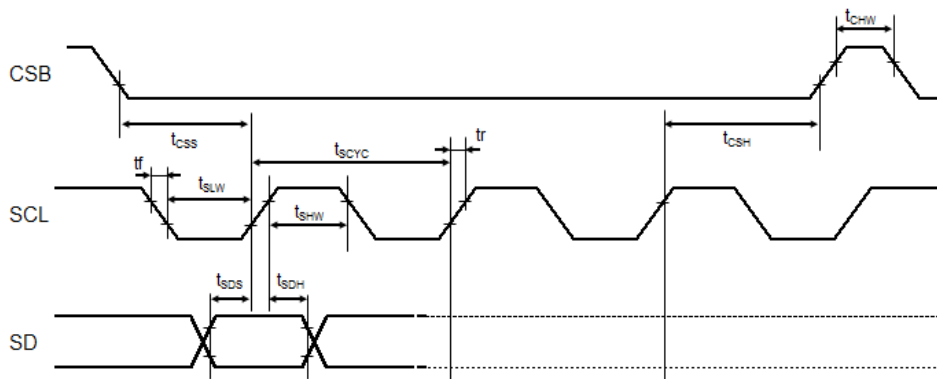


Figure 5. インタフェースタイミング

入出力等価回路図

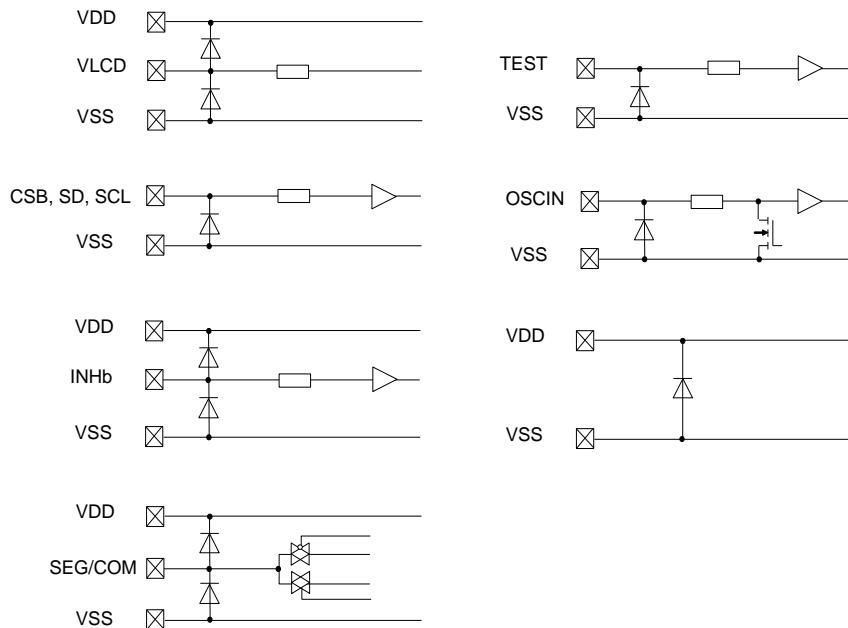
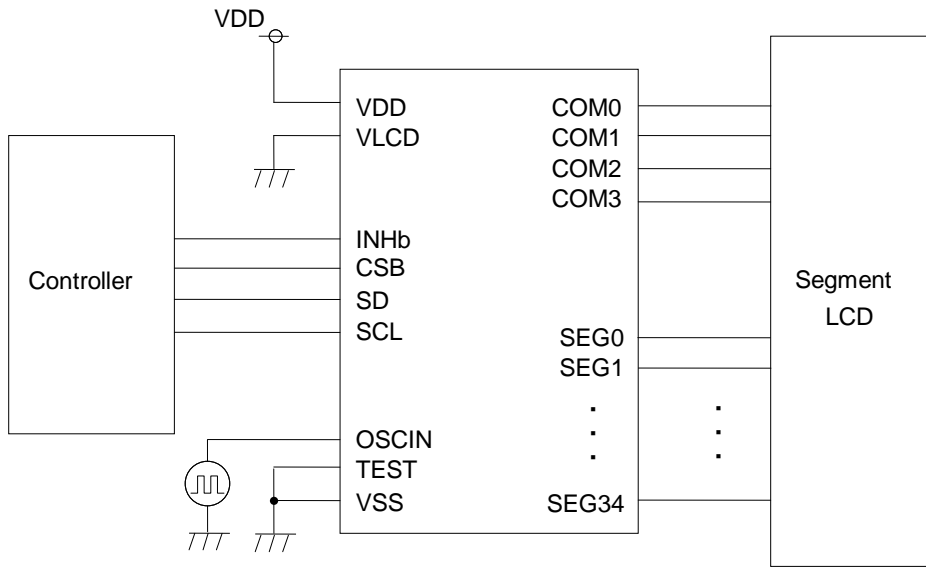
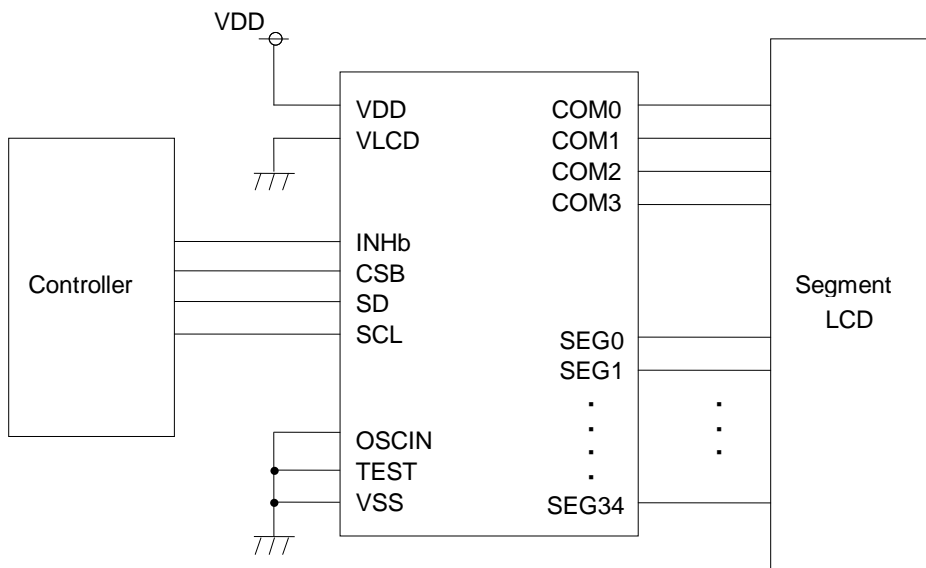


Figure 6. 入出力等価回路図

推奨回路例



外部 Clock 使用時



内部発振回路使用時

Figure 7. 推奨回路例

機能説明

1. Command/データ転送方法

1.1. 3-SPI (3 線 Serial interface)

CSB、SCL、SD の3線にて制御可能です。

CSB = "L"でSD、SCL 入力有効となります。また、CSB = "H"で Interface counter を初期化し、次の Command もしくはデータを入力可能な状態にします。Serial データの転送は CSB の立ち下がり後 MSB に Command or データ判定 bit (D/C) を、続いて D6・・・D0 の順に、SCL の立ち上がりごとに取り込まれ、8 Clock 目の SCL の立ち下がりで 8 bit の Parallel データに変換され処理されます。

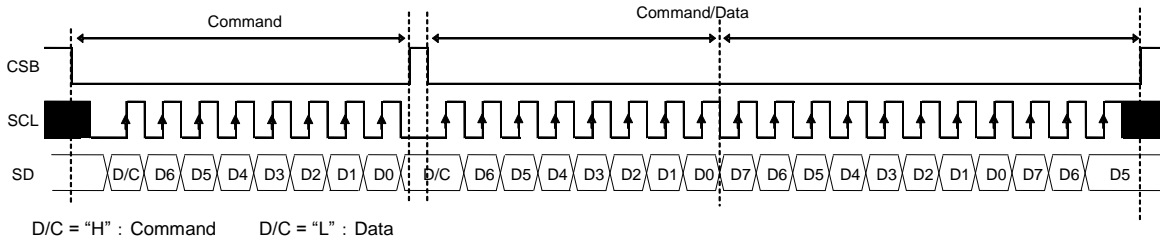


Figure 8. 3-SPI Command/データ転送 Format

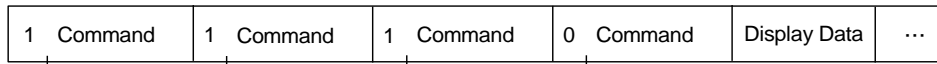
1.2. Command 転送方法

CSB 立ち下げ後、1byte は必ずコマンド入力になります。

コマンドの MSB は次の 1byte データが、コマンドか表示データかを判定します(command or データ判定 bit)。

Command or データ判定 bit を"1"にすると、続けてコマンドを入力することが可能です。

Command or データ判定 bit を"0"にすると、次からの byte データは表示データになります。



表示データの入力状態になると、コマンドは入力できなくなります。再度コマンドを入力する場合は、一度 CSB を立ち上げてください。

(表示データ入力状態で CSB を"1"にすると表示データ入力状態が解除されます。)

Command の転送は 8bit 単位で行います。データが 8bit に満たずに CSB="H"にすると、転送途中のコマンドはキャンセルされます。再び CSB="L"にすることで、コマンド転送を開始できます。

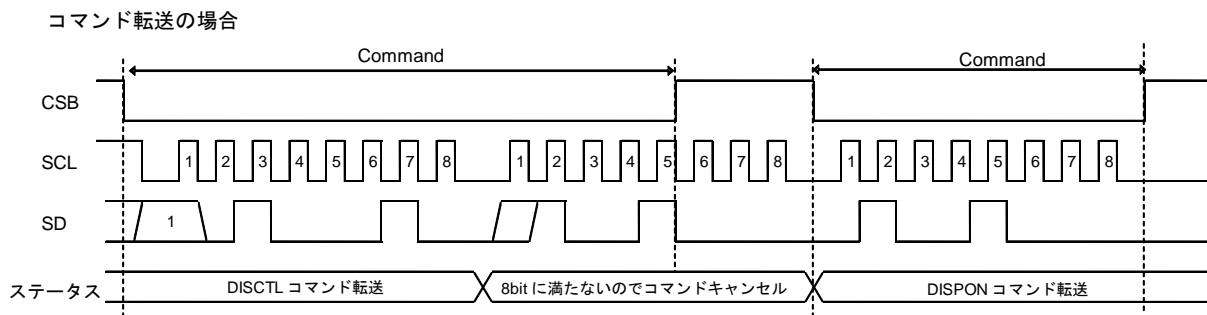


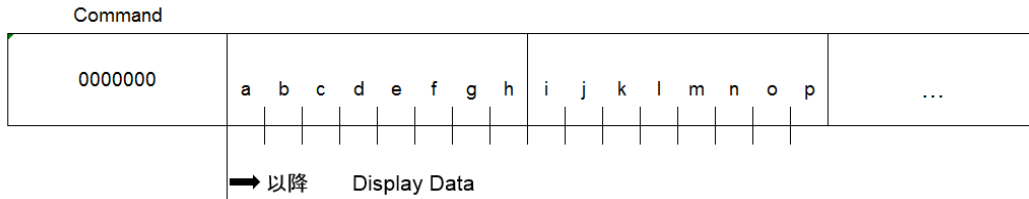
Figure 9. Command 転送 Format

1. Command/データ転送方法(続き)

1.3. 表示データの書き込みと転送方法

BU9795BKV は、35×4=140bit の Display Data RAM (DDRAM) を内蔵しています。

表示データと書き込みとの対応及び、DDRAM データと Address と表示の対応は以下のとおりです。



2進 8bit データを DDRAM に書き込みます。書き込まれるアドレスは Address set 命令で指定されたアドレスで、4bit データごとにアドレスは自動的にインクリメントされます。

続けてデータを送信することで連続して DDRAM にデータを書き込むことができます。

連続して RAM にデータを書き込んだ場合、最終アドレス 22h(SEG34)に書き込み後、自動インクリメントにより、アドレスは 00h(SEG0)に戻ります。

(Address set 命令については [ADSET コマンド](#) を参照してください。)

		DDRAM アドレス															
		00h	01h	02h	03h	04h	05h	06h	07h	...	1Eh	1Fh	20h	21h	22h		
BIT	0	a	e	i	m	q	u									COM0	
	1	b	f	j	n	r	v									COM1	
	2	c	g	k	o	s	x									COM2	
	3	d	h	l	p	t	y									COM3	
		SEG 0	SEG 1	SEG 2	SEG 3	SEG 4	SEG 5	SEG 6	SEG 7	...	SEG 30	SEG 31	SEG 32	SEG 33	SEG 34		

RAM への書き込みは 4bit ごとに行います。4bit に満たず、CSB を”H”にすると RAM の書き込みはキャンセルされます。(Command の転送は 8bit ごとに行います。)

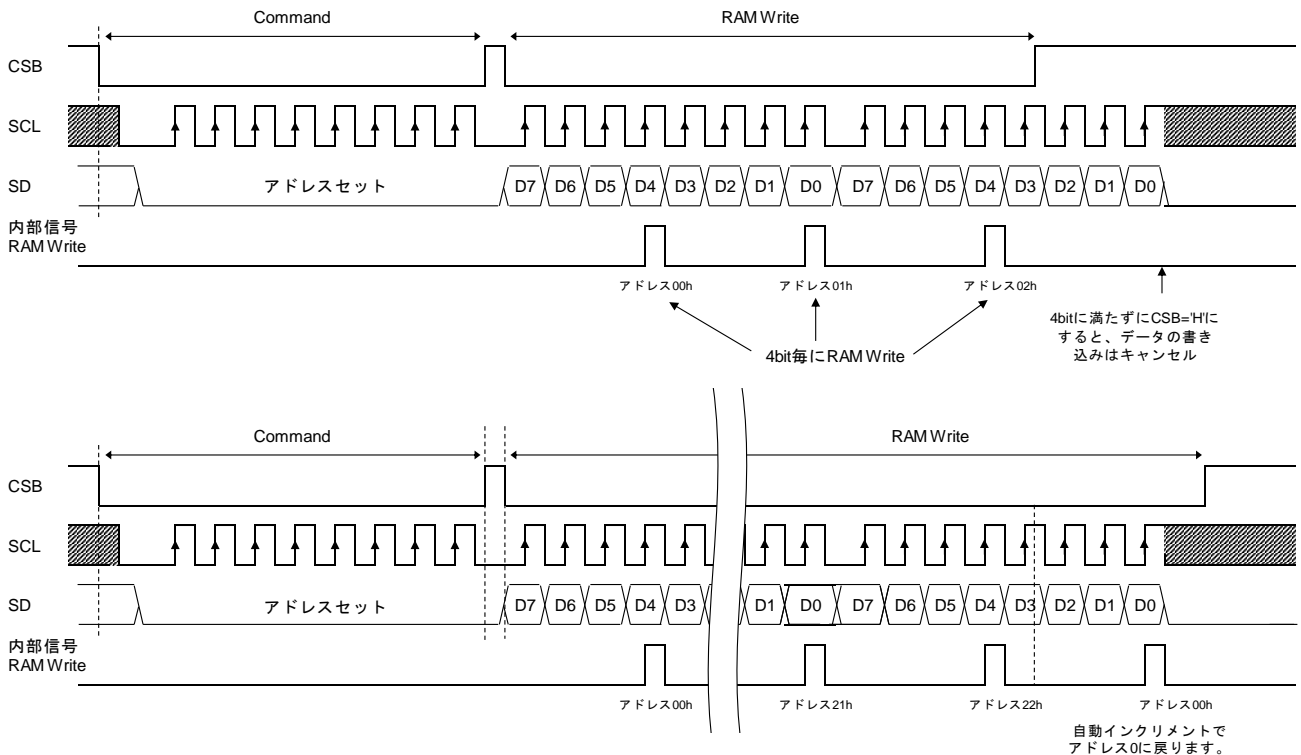


Figure 10. データ転送 Format

機能説明(続き)

2. OSCILLATOR

内部動作及び液晶表示動作に必要な Timing を、発振回路もしくは外部供給 Clock から発生させます。BU9795BKV は発振回路を内蔵しています。内蔵発振回路を使用する場合、OSCIN は VSS Level に Short してください。Clock を外部供給する場合は、ICSET コマンドで切替え、OSCIN より外部 Clock を入力します。

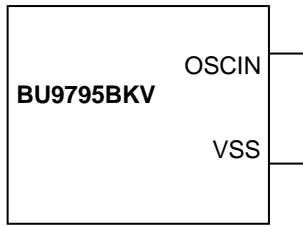


Figure 11. 内蔵発振回路使用時

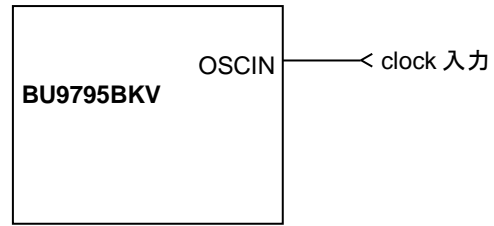


Figure 12. Clock 外部供給時

3. LCD Driver Bias Circuit

液晶駆動電圧を生成します。また、バッファアンプを内蔵しており、低消費電力にて駆動可能です。1/3、1/2Bias の設定は、MODE SET コマンドにて可能です。ライン、フレーム反転の設定は、DISCTL コマンドにて可能です。それぞれの液晶駆動波形は[液晶駆動波形](#)の項目を参照してください。

4. Blink Timing Generator

BU9795BKV は Blinking 機能を搭載しています。Blink mode の設定は、BLKCTL コマンドにて可能です。内部発振回路使用時には f_{CLK} の特性により、Blink 周期はバラツキます。 f_{CLK} の特性については、[発振周波数特性](#)の項目を参照してください。

5. Reset 初期状態

Software Reset 実行後のリセット初期状態は以下のとおりです。
 (1)表示は OFF されます。
 (2)DDRAM アドレスは初期化されます (DDRAM データは初期化されません)。
 レジスタの初期値については[コマンド詳細説明](#)の項目を参照してください。

Command / 機能 一覧

機能説明一覧表

No.	コマンド	機能
1	Mode Set (MODESET)	液晶駆動設定
2	Address Set (ADSET)	液晶表示設定 1
3	Display Control (DISCTL)	液晶表示設定 2
4	Set IC Operation (ICSET)	IC 動作設定
5	Blink Control (BLKCTL)	Blink 駆動設定
6	All Pixel Control (APCTL)	全表示、点灯、消灯の設定

コマンド詳細説明

D7 (MSB)は Command or データ判定用 bit です。

詳細は、[3線 serial interface コマンド](#)、[データ転送方法](#)を参照してください。

C : 0 : 次からの Byte (D7-D0)は RAM 書き込みデータです。

1 : 次の Byte はコマンドです。

1.Mode Set (MODE SET)

MSB				LSB			
D7	D6	D5	D4	D3	D2	D1	D0
C	1	0	*	P3	P2	*	*

(* : Don't care)

表示 ON、OFF の設定を行います。

設定	P3	Reset 初期状態
Display off (DISPOFF)	0	○
Display on (DISPON)	1	-

Display off : DRAM の内容に関係なく、1 フレームの OFF レベル書き込み後、Segment、Common 出力はすべて停止します。Display on (DISPON)で Display off mode は終了します。

Display on : Segment、Common 出力は Active となり、DDRAM から Display への読み出し動作を開始します。

(Note) INHb 端子制御にて表示 on/off 設定する場合は、フレーム周期と同期されません。

Bias の設定を行います。

設定	P2	Reset 初期状態
1/3 Bias	0	○
1/2 Bias	1	-

Bias の設定による SEG・COM の出力波形例は、[液晶駆動波形](#)の項目を参照してください。

2.Address Set (ADSET)

MSB				LSB			
D7	D6	D5	D4	D3	D2	D1	D0
C	0	0	P4	P3	P2	P1	P0

P[4 : 0]及び ICSET [P2]にて指定したアドレスがアドレスカウンタにセットされます。

アドレスは以下のように定義されます。

	MSB			LSB	
内部レジスタ	Address [5]	Address [4]	...	Address [0]	
設定コマンド	ICSET [P2]	ADSET [P4]	...	ADSET [P0]	

Reset 時の初期状態は 00h です。設定可能なアドレスは 00h~22h までです。

上記以外の値は設定禁止です。(設定するとアドレスは 00h に設定されます。)

ICSET コマンドは、アドレスの MSB のレジスタ設定("0" or "1")を行うのみで、アドレスのセットは行いません。

アドレスセットを行う場合は ADSET コマンドを入力する必要があります。ICSET[P2]は、一度設定を行うと、再度 ICSET コマンド[P2]を入力するか、Software Reset にて、リセットをするまで、前状態を保持します。

コマンド詳細説明(続き)

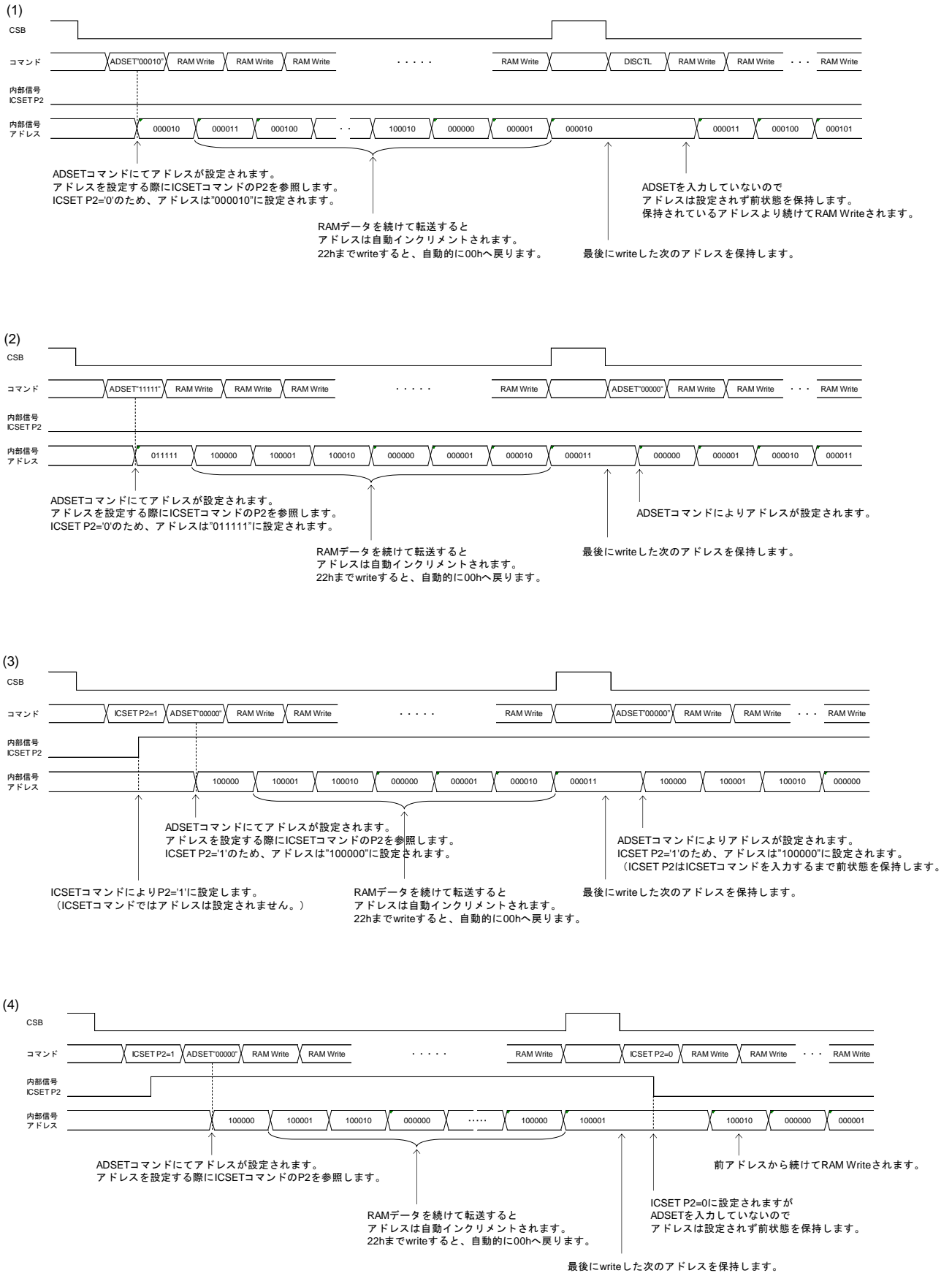


Figure 13. Address Set シーケンス例

コマンド詳細説明(続き)

3. Display Control (DISCTL)

MSB				LSB			
D7	D6	D5	D4	D3	D2	D1	D0
C	0	1	P4	P3	P2	P1	P0

フレーム周波数の設定を行います。

設定 (Note 1)	P4	P3	FRSEL (Note 2)	Reset 初期状態
80Hz	0	0	0	○
71Hz	0	1	0	-
64Hz	1	0	0	-
53Hz	1	1	0	-
160Hz	0	0	1	-
213Hz	1	1	1	-
284Hz	0	1	1	-
320Hz	1	0	1	-

(Note 1) 内部発振回路使用時には f_{CLK} の特性によりフレーム周波数はバラつきます。

(f_{CLK} 特性は、[発振周波数特性](#)の項目を参照ください)

(Note 2) FRSEL については[BLKCTL](#)の項目を参照ください。

液晶駆動波形の設定を行います。

設定	P2	Reset 初期状態
ライン反転	0	○
フレーム反転	1	-

動作電流は、以下の順で減少します。

ライン反転 > フレーム反転

一般的に、液晶の容量が大きい場合には、ライン反転の方がクロストークの影響が大きくなります。

駆動波形については、[液晶駆動波形](#)を参照ください。

Power Save Mode(低消費電流モード) の設定を行います。

設定	P1	P0	Reset 初期状態
Power Save Mode 1	0	0	-
Power Save Mode 2	0	1	-
Normal Mode	1	0	○
High Power Mode	1	1	-

動作電流は、以下の順で増加します。

Power save mode 1 < Power save mode 2 < Normal mode < High power mode

High power mode 時には、 $V_{DD-VLCD} \geq 3.0V$ となるように設定してください。

(参考消費電流データ)

設定	消費電流
Power Save Mode 1	×0.5
Power Save Mode 2	×0.67
Normal Mode	×1.0
High Power Mode	×1.8

上記消費電流データは参考値です。パネル負荷に応じて変わります。

コマンド詳細説明(続き)

4. Set IC Operation (ICSET)

MSB				LSB			
D7	D6	D5	D4	D3	D2	D1	D0
C	1	1	0	1	P2	P1	P0

P2 : アドレスの最上位 BIT のレジスタ設定を行います。
 アドレスに反映させるためには ADSET コマンドを入力してください。
 詳細は [ADSET コマンド](#) の項目を参照してください。

設定	P2	Reset 初期状態
Address MSB"0"	0	○
Address MSB"1"	1	-

Software Reset を行います。

設定	P1
Software Reset 非実行	0
Software Reset 実行	1

Software Reset 実行時 : Reset 初期状態になります。
 Software Reset を実行した場合、P2、P0 の値は無視され、それぞれリセット初期状態になります。
 ([Reset 初期状態](#)の項目を参照してください。)

内蔵発振回路、外部 Clock の切替えを行います。

設定	P0	Reset 初期状態
内蔵発振回路	0	○
外部 Clock 入力	1	-

内蔵発振回路設定時 : OSCIN は VSS level に short させてください。
 外部 Clock 入力設定時 : OSCIN より外部 Clock を入力してください。

【外部 Clock 時のフレーム周波数計算式】

- DISCTL 320Hz 選択時 : フレーム周波数[Hz] = 外部 Clock[Hz] / 128
- DISCTL 284Hz 選択時 : フレーム周波数[Hz] = 外部 Clock[Hz] / 144
- DISCTL 213Hz 選択時 : フレーム周波数[Hz] = 外部 Clock[Hz] / 192
- DISCTL 160Hz 選択時 : フレーム周波数[Hz] = 外部 Clock[Hz] / 256
- DISCTL 80Hz 選択時 : フレーム周波数[Hz] = 外部 Clock[Hz] / 512
- DISCTL 71Hz 選択時 : フレーム周波数[Hz] = 外部 Clock[Hz] / 576
- DISCTL 64Hz 選択時 : フレーム周波数[Hz] = 外部 Clock[Hz] / 648
- DISCTL 53Hz 選択時 : フレーム周波数[Hz] = 外部 Clock[Hz] / 768

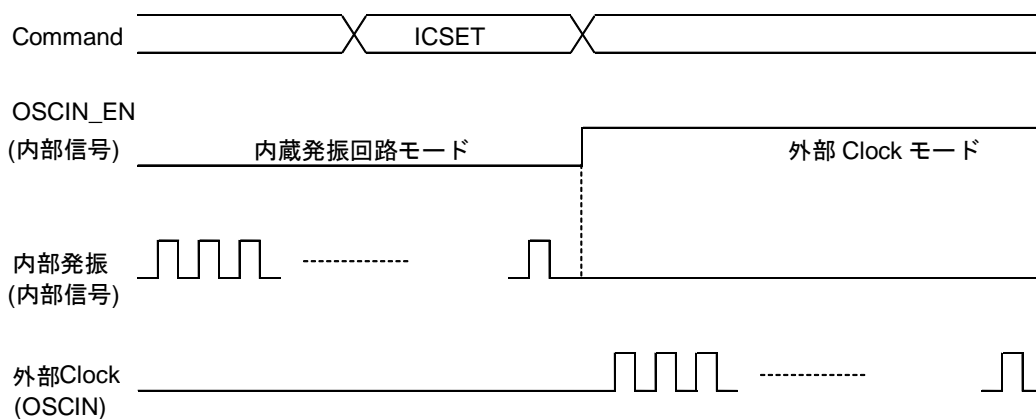


Figure 14. OSC MODE 切替えタイミング

コマンド詳細説明(続き)

5. Blink Control (BLKCTL)

MSB							LSB	
D7	D6	D5	D4	D3	D2	D1	D0	
C	1	1	1	0	P2	P1	P0	

Blink の設定を行います。

設定	P1	P0	Reset 初期状態
OFF	0	0	○
0.5(Hz)	0	1	-
1(Hz)	1	0	-
2(Hz)	1	1	-

内部発振回路使用時には f_{CLK} の特性により、Blink 周期は変動します。
 f_{CLK} の特性については、[発振周波数特性](#)を参照してください。

フレーム周波数の設定(FRSEL)を選択します。

設定	P2	Reset 初期状態
Normal	0	○
200Hz mode	1	-

6. All Pixel Control (APCTL)

MSB							LSB	
D7	D6	D5	D4	D3	D2	D1	D0	
C	1	1	1	1	1	P1	P0	

全表示、点灯、消灯の設定を行います。

設定	P1	Reset 初期状態
Normal	0	○
All pixel on	1	-

設定	P0	Reset 初期状態
Normal	0	○
All pixel off	1	-

All pixels on : DDRAM の内容に関係なく全表示を点灯します。
 All pixels off : DDRAM の内容に関係なく全表示を消灯します。

All pixels on/off は Display on 時のみ有効になります。このとき、DDRAM の内容は変化しません。
 P1、P0 をともに"1"設定にした場合は APOFF が優先的に選択されます。

液晶駆動波形
(1/3bias)

ライン反転

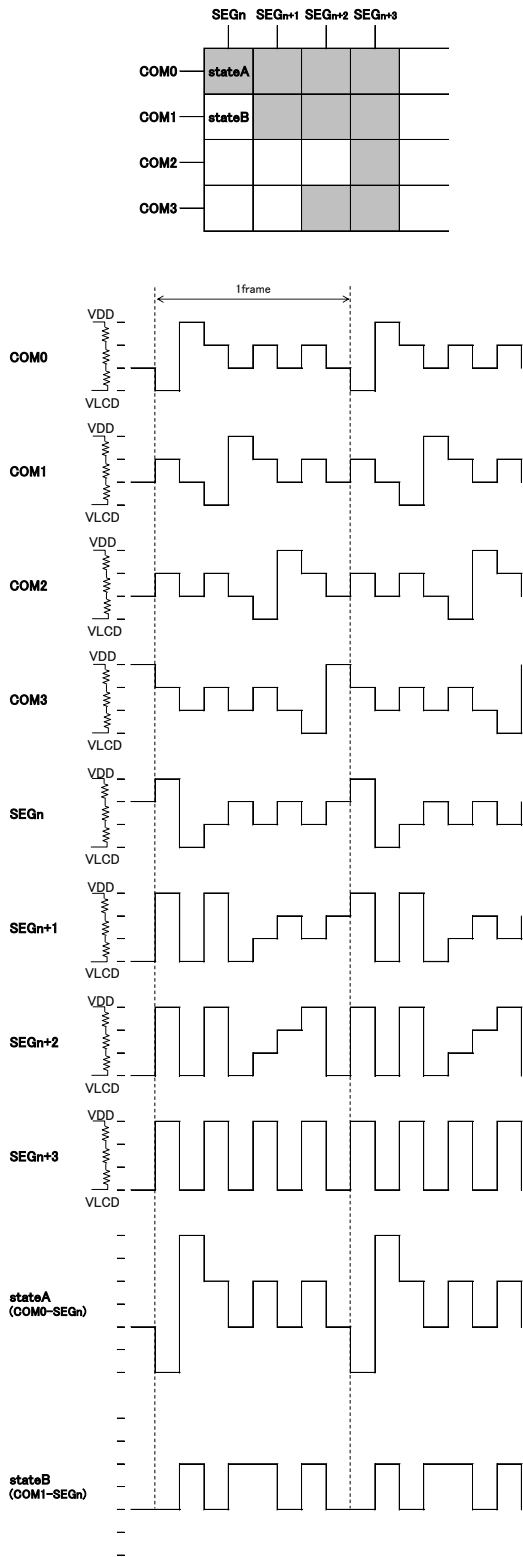


Figure 15. ライン反転時液晶駆動波形図(1/3bias)

フレーム反転

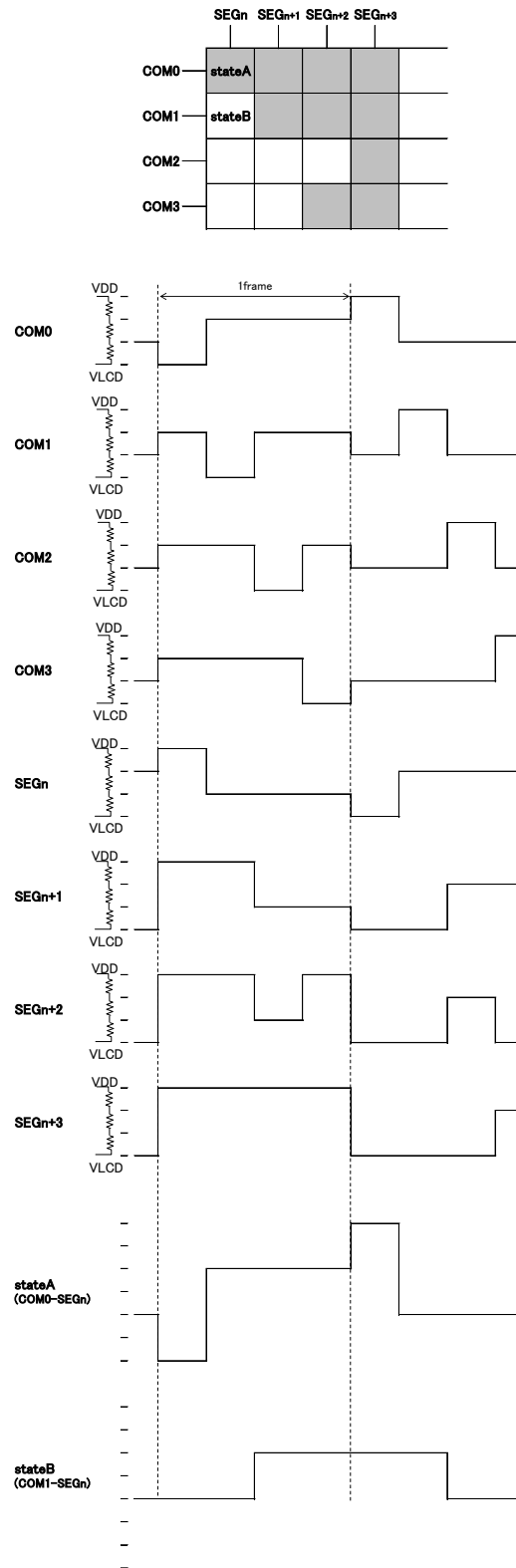


Figure 16. フレーム反転時液晶駆動波形図(1/3bias)

液晶駆動波形(続き)
(1/2bias)

ライン反転

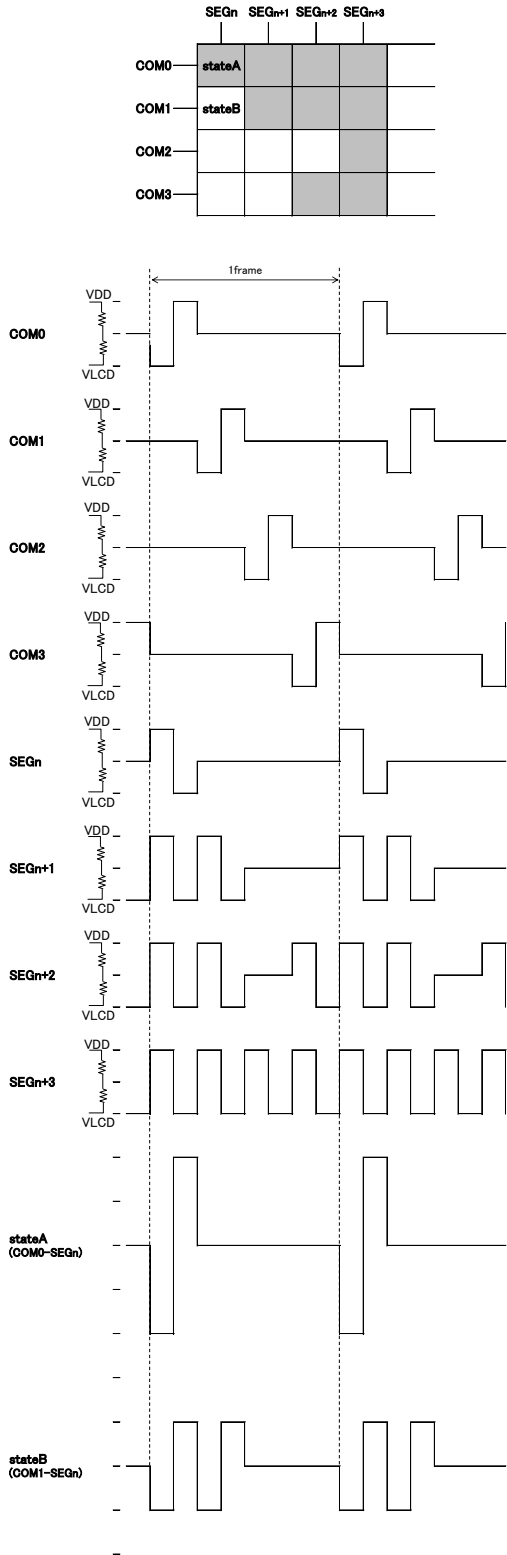


Figure 17. ライン反転時液晶駆動波形図(1/2bias)

フレーム反転

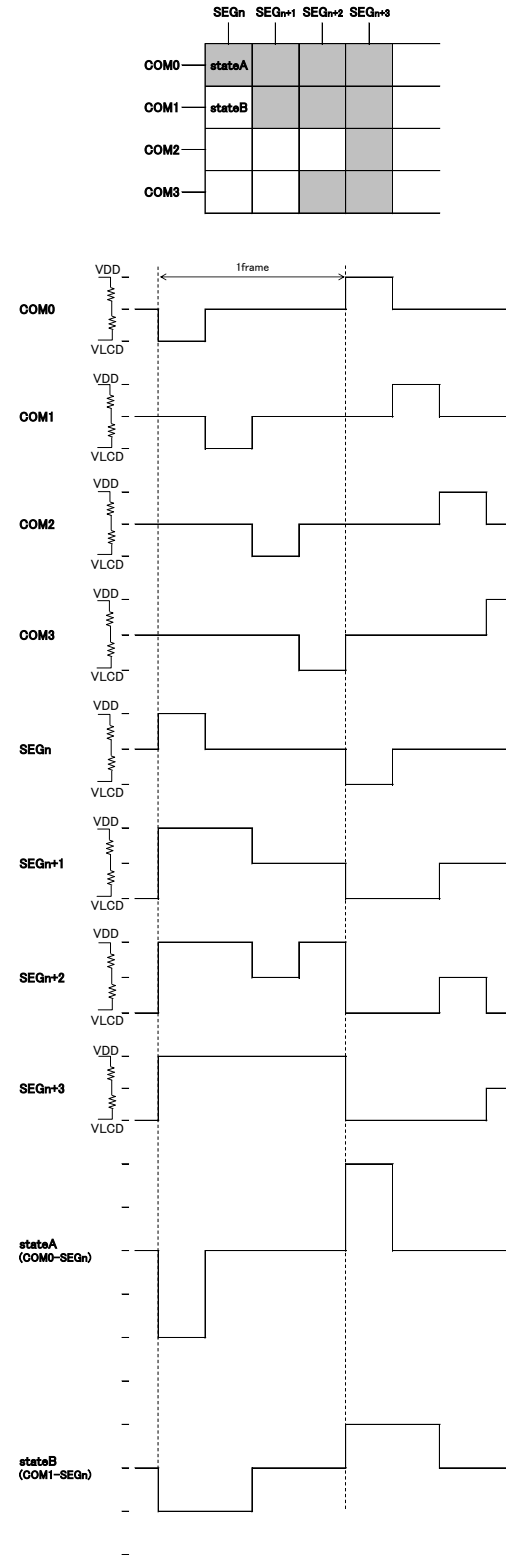


Figure 18. フレーム反転時液晶駆動波形図(1/2bias)

表示データ例

Figure 19, Figure 20 に示す SEG・COM のパターン時に Table 2 に示すデータを DDRAM に書き込んだ場合、Figure 21 のようなパターンが出力されます。

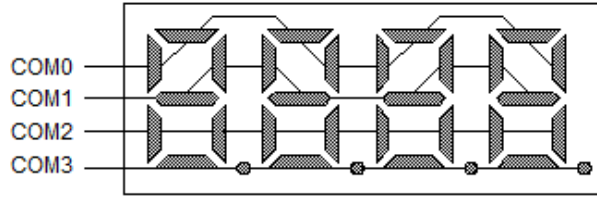


Figure 19. ラインパターン例

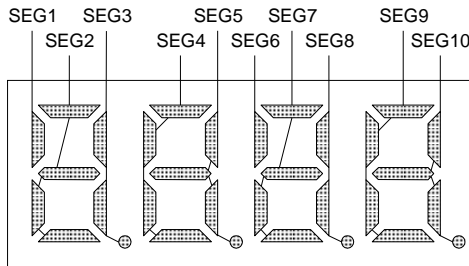


Figure 20. SEG ラインパターン例

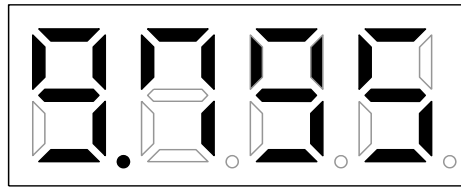


Figure 21. 表示パターン例

Table 2. DDRAM データ map

	S E G 0	S E G 1	S E G 2	S E G 3	S E G 4	S E G 5	S E G 6	S E G 7	S E G 8	S E G 9	S E G 10	S E G 11	S E G 12	S E G 13	S E G 14	S E G 15	S E G 16	S E G 17	S E G 18	S E G 19	
COM0	D0	0	1	1	0	1	1	1	1	0	1	0	0	0	0	0	0	0	0	0	0
COM1	D1	0	0	1	1	1	0	0	1	1	1	1	0	0	0	0	0	0	0	0	0
COM2	D2	0	0	0	1	0	1	0	0	1	0	1	0	0	0	0	0	0	0	0	0
COM3	D3	0	0	1	1	0	0	0	1	0	1	0	0	0	0	0	0	0	0	0	0
Address		00h	01h	02h	03h	04h	05h	06h	07h	08h	09h	0Ah	0Bh	0Ch	0Dh	0Eh	0Fh	10h	11h	12h	13h

Initialize Sequence

電源投入後以下のシーケンスを実行し、Reset 初期状態にしてください。



* 電源投入後、initialize sequence を実行するまでの各レジスタ値、DDRAM アドレス、DDRAM データはランダムです。

Start Sequence

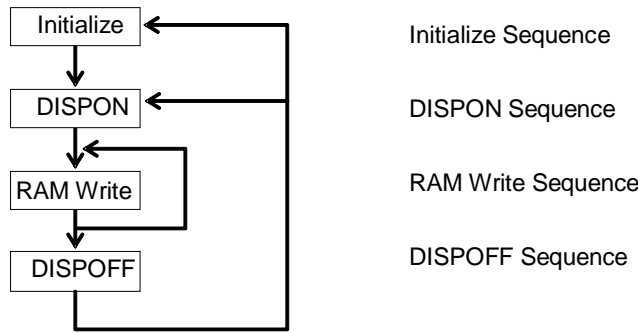
Start sequence 例 1

No.	Input	D7	D6	D5	D4	D3	D2	D1	D0	Descriptions
1	Power ON									VDD=0V→5V (Tr=0.1 ms)
	↓									
2	Wait 100μs									IC の初期化
	↓									
3	CSB "H"									I/F 初期化
	↓									
4	CSB "L"									I/F データ転送開始
	↓									
5	ICSET	1	1	1	0	1	*	1	0	Software Reset
	↓									
6	BLKCTL	1	1	1	1	0	*	0	1	
	↓									
7	DISCTL	1	0	1	0	0	1	1	0	
	↓									
8	ICSET	1	1	1	0	1	0	0	0	RAM アドレス MSB 設定
	↓									
9	ADSET	0	0	0	0	0	0	0	0	RAM アドレスセット
	↓									
10	Display Data	*	*	*	*	*	*	*	*	Address 00h ~ 01h
	Display Data	*	*	*	*	*	*	*	*	Address 02h ~ 03h
	⋮									⋮
	Display Data	*	*	*	*	*	*	*	*	Address 22h ~ 00h
	↓									
11	CSB "H"									I/F データ転送終了
	↓									
12	CSB "L"									I/F データ転送開始
	↓									
13	MODESET	1	1	0	*	1	0	*	*	Display on
	↓									
14	CSB "H"									I/F データ転送終了

(*: don't care)

Start Sequence(続き)

Start sequence 例 2



Initialize SequenceでICの初期化を行い、DISPON Sequenceで表示を開始します。
 表示データの更新をしたい場合は、RAM Write Sequenceにより、表示データの更新を行います。
 表示を停止したい場合は、DISPOFF Sequenceにより表示を停止します。
 表示を再開したい場合は、DISPON Sequenceにより表示を再開します。

Initialize sequence

Input	DATA								Description
	D7	D6	D5	D4	D3	D2	D1	D0	
Power ON Wait 100µs CSB "H" CSB "L"									IC 初期化 I/F 初期化
ICSET	1	1	1	0	1	0	1	0	Software Reset 実行
MODESET	1	1	0	0	0	0	0	0	表示 off
ADSET	0	0	0	0	0	0	0	0	RAM アドレスセット
Display Data ...	*	*	*	*	*	*	*	*	表示データ
CSB "H"									

Dispon sequence

Input	DATA								Description
	D7	D6	D5	D4	D3	D2	D1	D0	
CSB "L"									
DISCTL	1	0	1	1	1	1	1	1	Display Control 設定
BLKCTL	1	1	1	1	0	0	0	0	BLKCTL 設定
APCTL	1	1	1	1	1	1	0	0	APCTL 設定
MODESET	1	1	0	0	1	0	0	0	表示 on
CSB "H"									

RAM Write sequence

Input	DATA								Description
	D7	D6	D5	D4	D3	D2	D1	D0	
CSB "L"									
DISCTL	1	0	1	1	1	1	1	1	Display Control 設定
BLKCTL	1	1	1	1	0	0	0	0	BLKCTL 設定
APCTL	1	1	1	1	1	1	0	0	APCTL 設定
MODESET	1	1	0	0	1	0	0	0	表示 on
ADSET	0	0	0	0	0	0	0	0	RAM アドレスセット
Display Data ...	*	*	*	*	*	*	*	*	表示データ
CSB "H"									

Dispoff sequence

Input	DATA								Description
	D7	D6	D5	D4	D3	D2	D1	D0	
CSB "L"									
MODESET	1	1	0	0	0	0	0	0	表示 off
CSB "H"									

外部からのノイズ等の影響を受け、思わぬ誤動作が発生する可能性があるため、Initialize、表示 ON/OFF、RAM データのリフレッシュ時には必ず上記シーケンスにしたがってコマンドを送信していただくことをお勧めいたします。

電源立ち上げ、立ち下げの注意

電源立ち上げ、立ち下げシーケンス

意図しない誤表示や誤動作、異常電流などを回避するために
 電源立ち上げ時には、必ず先に VDD 電源を立ち上げ、その後 VLCD 電源を立ち上げてください。
 電源立ち下げ時には、必ず先に VLCD 電源を立ち下げ、その後 VDD 電源を立ち下げてください。
 また、 $VDD - 2.4V \geq VLCD$ 、 $t1 > 0ns$ 、 $t2 > 0ns$ の条件を満たしてください。
 データの送受信に失敗することがありますので電源電圧の立ち上がり／立ち下がり中にデータ転送は行わないでください。

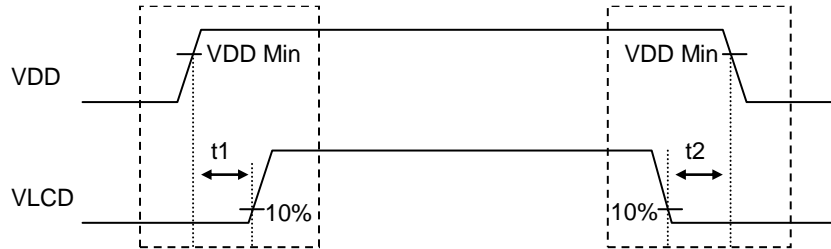
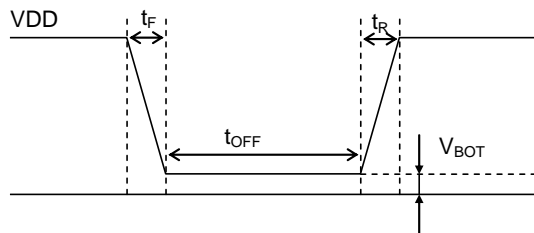


Figure 22. Power Supply Sequence

BU9795BKV は POR 回路(Power ON Reset)と Software Reset の機能を持っています。
 その動作を確実なものにするため、電源立ち上がり時には以下の条件を守ってください。

- (1) POR 回路を動作させるため、下記 t_R 、 t_F 、 t_{OFF} 、 V_{BOT} の推奨条件を満たすよう、VDD 電源を立ち上げてください。
 POR 回路を有効にするには TEST を "L" に設定する必要があります。



t_R 、 t_F 、 t_{OFF} 、 V_{BOT} の推奨条件 (Ta=25°C)

$t_R^{(Note)}$	$t_F^{(Note)}$	$t_{OFF}^{(Note)}$	$V_{BOT}^{(Note)}$
Max 5ms	Max 5ms	Min 20ms	Less than 0.3V

(Note) これらの項目は設計保証となります。

Figure 23. 電源 ON/OFF 波形

- (2) 上記条件が守れないときには電源立ち上げ後、以下の対策を行ってください。
 なお、電源 OFF 時にはコマンド受け付けしないため、Software Reset による対策は POR 機能の完全な代替にはならないので注意してください。

- (a) CSB を "H" にする

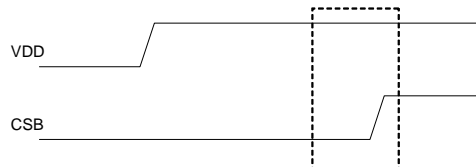


Figure 24. CSB タイミング

- (b) CSB を立ち下げ、ICSET コマンドにて Software Reset を実行する。
 (詳細は [ICSET コマンド](#) 説明を参照してください。)

外部 Clock モード時の Display off 動作について

BU9795BKV では、MODESET(Display off)コマンド受信後、フレーム同期で DISPOFF シーケンスになり、1 フレームの OFF レベル書き込み後、Segment、Common 出力はすべて停止します。

そのため、外部 Clock モードで使用する場合は、MODESET(Display off)送信完了後、各フレーム周波数設定にしたがった外部 Clock の入力が必要です。

各フレーム周波数設定時に必要な外部 Clock 数は、DISCTL コマンドの Power save mode FR に従い下記のようになります。

DISCTL 320Hz 設定時(Frame frequency [Hz] = 外部 Clock [Hz] / 128)は 256clk 以上、
 DISCTL 284Hz 設定時(Frame frequency [Hz] = 外部 Clock [Hz] / 144)は 288clk 以上、
 DISCTL 213Hz 設定時(Frame frequency [Hz] = 外部 Clock [Hz] / 192)は 384clk 以上、
 DISCTL 160Hz 設定時(Frame frequency [Hz] = 外部 Clock [Hz] / 256)は 512clk 以上
 DISCTL 80Hz 設定時(Frame frequency [Hz] = 外部 Clock [Hz] / 512)は 1024clk 以上、
 DISCTL 71Hz 設定時(Frame frequency [Hz] = 外部 Clock [Hz] / 576)は 1152clk 以上、
 DISCTL 64Hz 設定時(Frame frequency [Hz] = 外部 Clock [Hz] / 648)は 1296clk 以上、
 DISCTL 53Hz 設定時(Frame frequency [Hz] = 外部 Clock [Hz] / 768)は 1536clk 以上の
 外部 Clock を入力してください。

下記のタイミングチャートを参照してください。

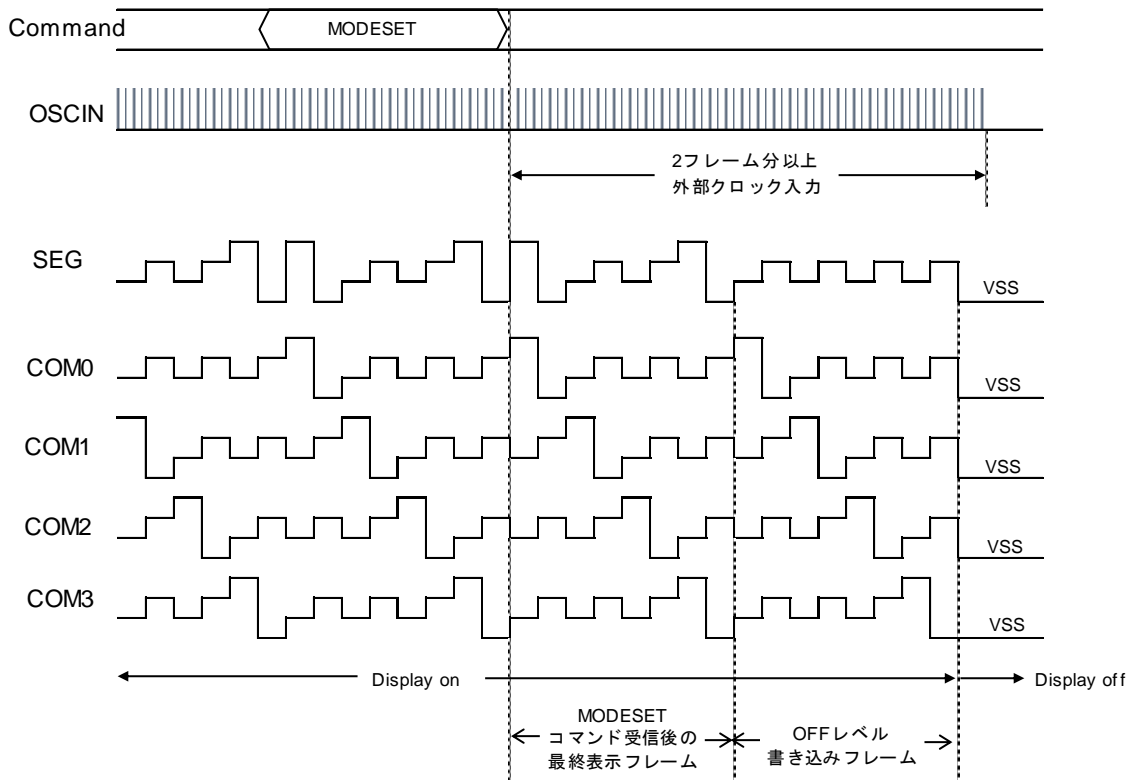


Figure 25. 外部 Clock 停止タイミング

使用上の注意

1. 電源の逆接続について

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。

2. 電源ラインについて

基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。その際、デジタル系電源とアナログ系電源は、それらが同電位であっても、デジタル系電源パターンとアナログ系電源パターンは分離し、配線パターンの共通インピーダンスによるアナログ電源へのデジタル・ノイズの回り込みを抑制してください。グラウンドラインについても、同様のパターン設計を考慮してください。

また、LSI のすべての電源端子について電源-グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量低下が起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

3. グラウンド電位について

グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。

4. グラウンド配線パターンについて

小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

5. 推奨動作条件について

この範囲であればほぼ期待通りの特性を得ることが出来る範囲です。電気特性については各項目の条件下において保証されるものです。

6. ラッシュカレントについて

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

7. 強電磁界中の動作について

強電磁界中でのご使用では、まれに誤動作する可能性がありますのでご注意ください。

8. セット基板での検査について

セット基板での検査時に、インピーダンスの低いピンにコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

9. 端子間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けた場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

使用上の注意—続き**10. 未使用の入力端子の処理について**

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

11. 各入力端子について

LSI の構造上、寄生素子は電位関係によって必然的に形成されます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因となり得ます。したがって、入力端子にグラウンドより低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分注意してください。また、LSI に電源電圧を印加していない時、入力端子に電圧を印加しないでください。さらに、電源電圧を印加している場合にも、各入力端子は電源電圧以下の電圧もしくは電气的特性の保証値内としてください。

12. セラミック・コンデンサの特性変動について

外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮のうえ定数を決定してください。

発注形名情報

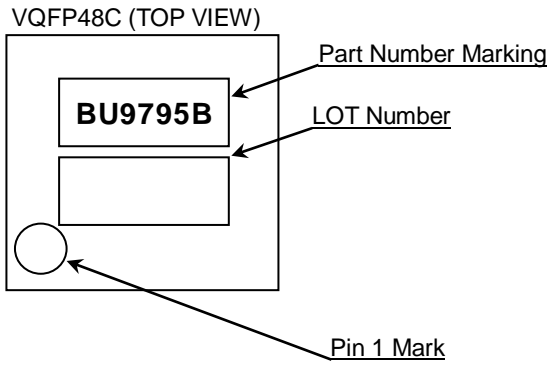
B U 9 7 9 5 B K V - E 2

品名	パッケージ KV : VQFP48C	包装、フォーミング仕様 E2: リール状エンボステーパーピング
----	-----------------------	------------------------------------

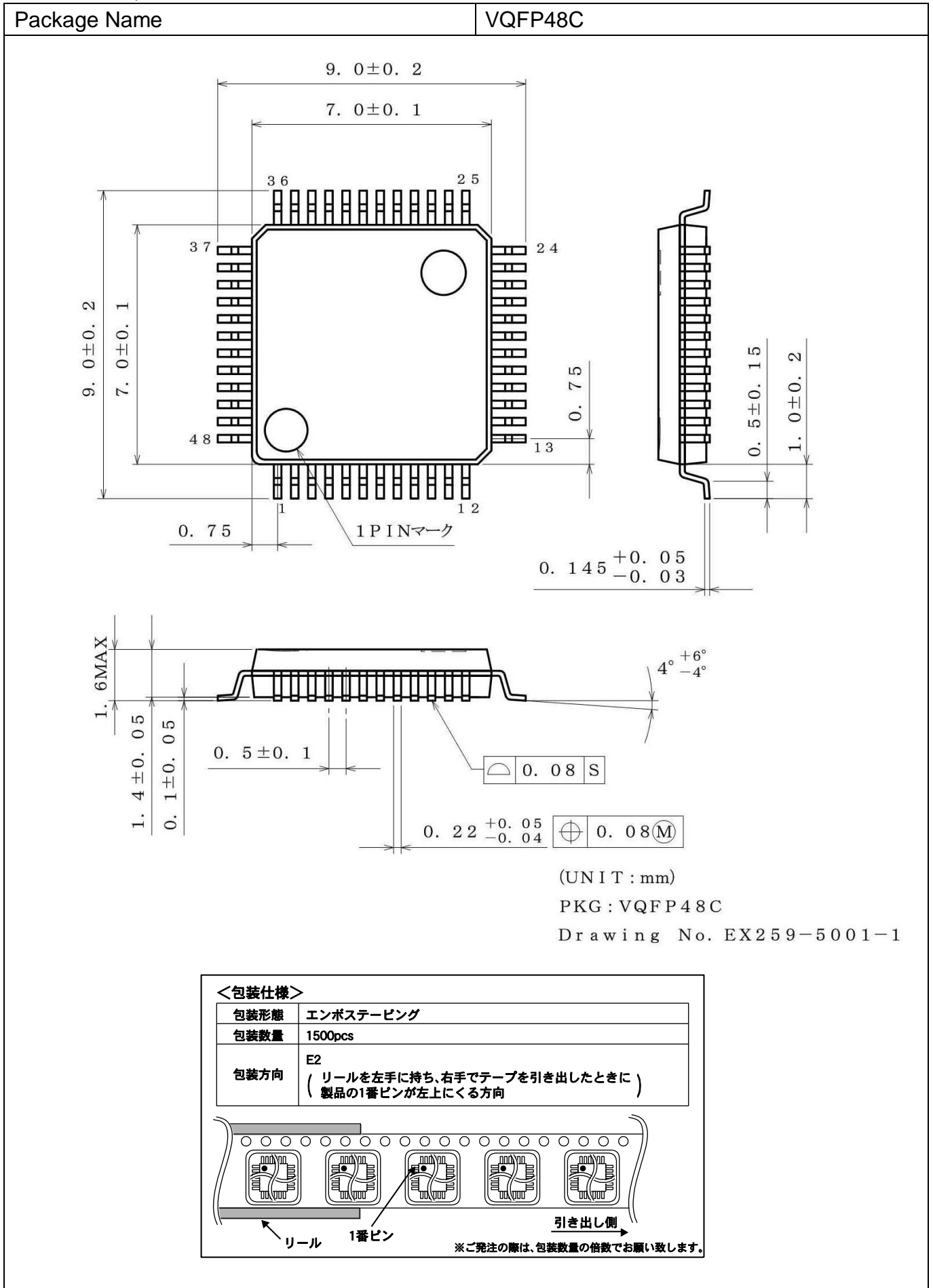
ラインアップ

パッケージ		発注可能形名
VQFP48C	Reel of 1500	BU9795BKV-E2

標印図



外形寸法図と包装・フォーミング仕様



改訂履歴

Date	Revision	Changes
2016.04.25	001	初版リリース
2017.11.10	002	BU9795BKV(VQFP48C)追加 P.4 絶対最大定格 注意 2 追加(使用上の注意より転記) P.23 電源立ち上げ、立ち下げの注意 追加 (使用上の注意より転記) P.24 外部 Clock モード時の Display off 動作について 追加 P.25 使用上の注意 「5.熱設計について」を「絶対最大定格」へ移動 P.26 使用上の注意 「13.データ転送について」を「電源立ち上げ、立ち下げの注意」へ移動 P.27 発注形名情報、ラインアップ、標印図に VQFP48C 追加 P.29 外形寸法図と包装・フォーミング仕様に VQFP48C 追加
2020.04.01	003	BU9795BGUW (VBGA049W040A) 削除

ご注意

ローム製品取扱い上の注意事項

1. 本製品は一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器等）への使用を意図して設計・製造されております。したがって、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器^(Note 1)、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
 - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
 - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
3. 本製品は、一般的な電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
 - ①水・油・薬液・有機溶剤等の液体中でのご使用
 - ②直射日光・屋外暴露、塵埃中でのご使用
 - ③潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所でのご使用
 - ④静電気や電磁波の強い環境でのご使用
 - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
 - ⑥本製品を樹脂等で封止、コーティングしてのご使用。
 - ⑦はんだ付けの後に洗浄を行わない場合(無洗浄タイプのフラックスを使用される場合は除く。ただし、残渣については十分に確認をお願いします。)又は、はんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合
 - ⑧本製品が結露するような場所でのご使用。
4. 本製品は耐放射線設計はなされておられません。
5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
6. パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
7. 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

1. ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
2. はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。(人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等)

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
 - ①潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所での保管
 - ②推奨温度、湿度以外での保管
 - ③直射日光や結露する場所での保管
 - ④強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き(梱包箱に表示されている天面方向)で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等(ソフトウェア含む)との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。