

Standard 機能 LCD セグメントドライバ

BU9797FUV-M MAX 144 segments (SEG36×COM4)

特長

- ディスプレイデータ RAM (DDRAM):
36 x 4 bit (最大 144 セグメント)
- 液晶駆動出力：
コモン出力 4 本、セグメント出力 36 本
- 液晶駆動電源用バッファアンプ内蔵
- 発振回路内蔵
- 外付け部品不要
- 低消費電力デザイン

重要特性

- 電源電圧範囲： +2.5V to +5.5V
- 動作温度範囲： -40°C to +85°C
- 最大セグメント数： 144 セグメント
- 表示デューティ： 1/4
- バイアス： 1/2, 1/3 selectable
- インタフェース： 2 線式シリアルインタフェース

用途

- 電話機
 - FAX
 - ポータブル端末機(POS, ECR, PDA など)
 - DSC
 - ムービー
 - カーオーディオ
 - 白物家電
 - メーター機器
- など

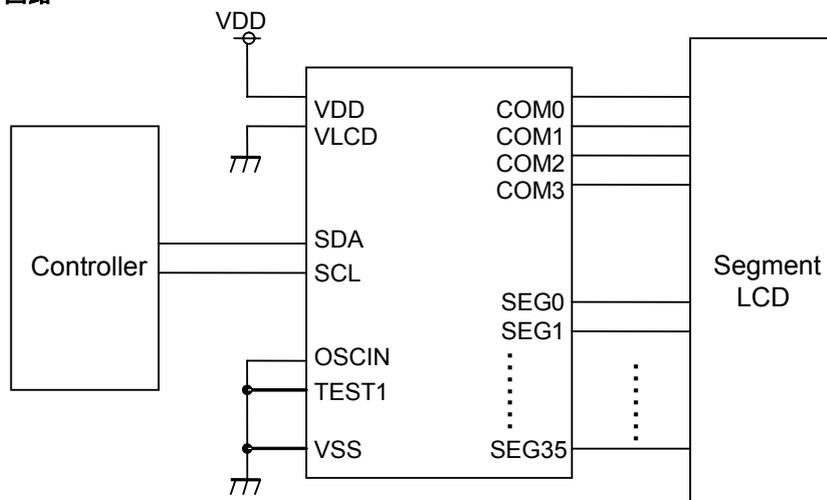
パッケージ

W (Typ) x D (Typ) x H (Max)



基本アプリケーション回路

BU9797FUV



内部発振回路使用時

Figure 1. 基本アプリケーション回路

○製品構造：シリコンモノリシック集積回路 ○耐放射線設計はしていません。

ブロック図 / 端子配置図 / 端子説明

BU9797FUV

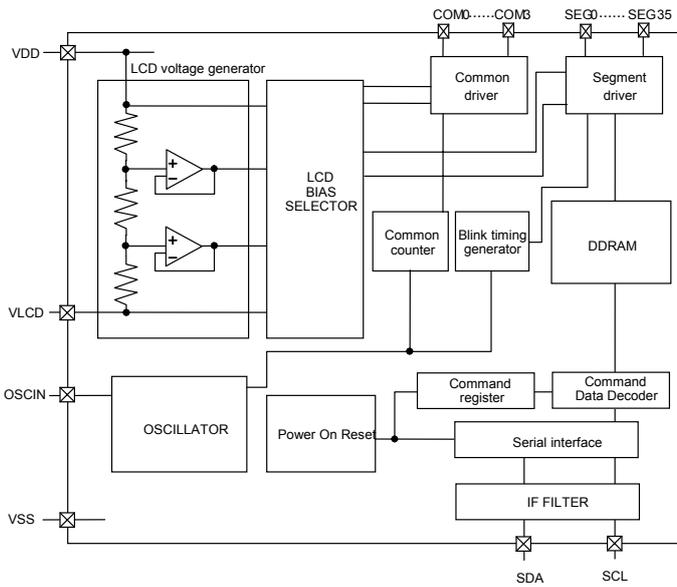


Figure 2. ブロック図

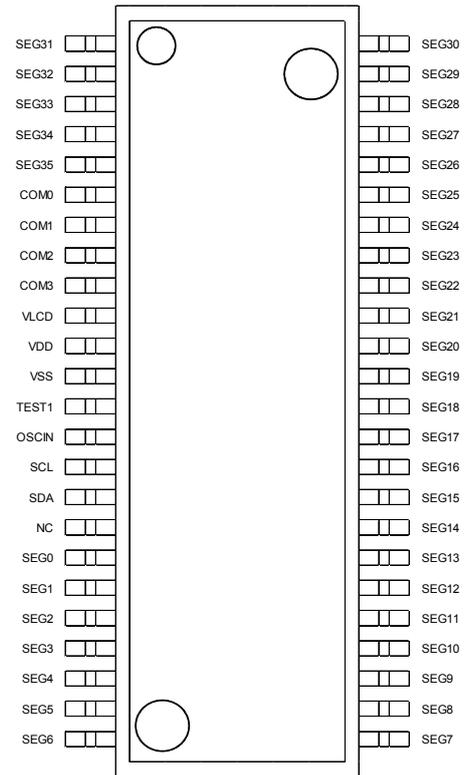


Figure 3. 端子配置図 (TOP VIEW)

Table 1. 端子説明

端子名	端子番号	I/O	機能
TEST1	13	I	テスト端子 (ROHM use only) VSS レベルに接続してください
NC	17		NC ピンです。オープン処理してください
OSCIN	14	I	外部クロック入力端子 外部クロックまたは内部クロック設定はコマンドで設定されます 内部発振回路使用時は VSS レベルに接続してください
SDA	16	I/O	シリアルデータ入出力端子
SCL	15	I	シリアルデータ転送クロック端子
VSS	12		グラウンド電位端子
VDD	11		電源端子
VLCD	10		液晶駆動用端子
SEG0 to 35	18-48, 1-5	O	液晶駆動用 SEGMENT 出力端子
COM0 to 3	6-9	O	液晶駆動用 COMMON 出力端子

絶対最大定格 (Ta=25°C, VSS=0V)

項目	記号	定格	単位	備考
電源電圧 1	VDD	-0.5 to +7.0	V	電源電圧
電源電圧 2	VLCD	-0.5 to VDD	V	液晶駆動電圧
許容損失	Pd	0.64	W	Ta ≥ 25°C において、6.4mW / °C で減じます。(Package 単体)
入力電圧範囲	VIN	-0.5 to VDD+0.5	V	
動作温度範囲	Topr	-40 to +85	°C	
保存温度範囲	Tstg	-55 to +125	°C	

注意：印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施して頂けるようご検討をお願いします。

推奨動作条件 (Ta=-40°C to +85°C, VSS=0V)

項目	記号	定格			単位	備考
		Min	Typ	Max		
電源電圧 1	VDD	2.5	-	5.5	V	電源電圧
電源電圧 2	VLCD	0	-	VDD-2.4	V	液晶駆動電圧 VDD-VLCD ≥ 2.4V

電気的特性

DC 特性 (特に指定のない限り VDD=2.5V to 5.5V, VLCD=0V, VSS=0V, Ta=-40°C to 85°C)

項目	記号	定格			単位	備考
		Min	Typ	Max		
"H" 入力電圧	V _{IH}	0.7VDD	-	VDD	V	SDA,SCL
"L" 入力電圧	V _{IL}	VSS	-	0.3VDD	V	SDA,SCL
"H" 入力電流	I _{IH}	-	-	1	µA	SDA,SCL
"L" 入力電流	I _{IL}	-1	-	-	µA	SDA,SCL
SDA "L" 出力電圧	V _{OL_sda}	0	-	0.4	µA	Iload = 3mA
液晶ドライバ オン抵抗	SEG	R _{ON}	-	3	-	kΩ Iload=±10µA
	COM	R _{ON}	-	3	-	
スタンバイ電流	I _{DD1}	-	-	5	µA	DISPOFF、発振停止
動作電力	I _{DD2}	-	7.5	20	µA	VDD=3.3V, VLCD=0V, Ta=25°C Power save mode1, FR=71Hz 1/3 バイアス, フレーム反転

発振特性 (特に指定のない限り VDD=2.5V to 5.5V, VLCD=0V, VSS=0V, Ta=-40°C to 85°C)

項目	記号	定格			単位	備考
		Min	Typ	Max		
フレーム周波数 1	f _{CLK1}	56	80	104	Hz	FR = 80Hz 設定, VDD=2.5V to 5.5V, Ta=-40°C to 85°C
フレーム周波数 2	f _{CLK2}	70	80	90	Hz	FR = 80Hz 設定, VDD=3.5V, Ta=25°C
フレーム周波数 3	f _{CLK3}	77.5	87.5	97.5	Hz	FR = 80Hz 設定, VDD=5.0V, Ta=25°C
フレーム周波数 4	f _{CLK4}	67.5	87.5	102	Hz	FR = 80Hz 設定, VDD=5.0V, Ta=-40°C to 85°C
外部クロック周波数	f _{EXCLK}	15	-	300	KHz	外部クロック使用時 ^(Note1)

(Note 1) <外部クロック時、フレーム周波数は下記計算式となります>

DISCTL 80HZ 設定時: Frame frequency [Hz] = external clock [Hz] + 512

DISCTL 71HZ 設定時: Frame frequency [Hz] = external clock [Hz] + 576

DISCTL 64HZ 設定時: Frame frequency [Hz] = external clock [Hz] + 648

DISCTL 53HZ 設定時: Frame frequency [Hz] = external clock [Hz] + 768

電気的特性 - 続き

MPU インタフェース特性 (特に指定のない限り VDD=2.5V to 5.5V, VLCD=0V, VSS=0V, Ta=-40°C to 85°C)

項目	記号	定格			単位	備考
		Min	Typ	Max		
入力立ち上がり時間	tr	-	-	0.3	μs	
入力立ち下がり時間	tf	-	-	0.3	μs	
SCL 周期	tSCYC	2.5	-	-	μs	
"H" SCL pulse 幅	tSHW	0.6	-	-	μs	
"L" SCL pulse 幅	tSLW	1.3	-	-	μs	
SDA setup 時間	tSDS	100	-	-	μs	
SDA hold 時間	tSDH	100	-	-	us	
バス・フリー時間	tBUF	1.3	-	-	μs	
START condition hold 時間	tHD;STA	0.6	-	-	μs	
START condition setup 時間	tSU;STA	0.6	-	-	μs	
STOP condition setup 時間	tSU;STO	0.6	-	-	μs	

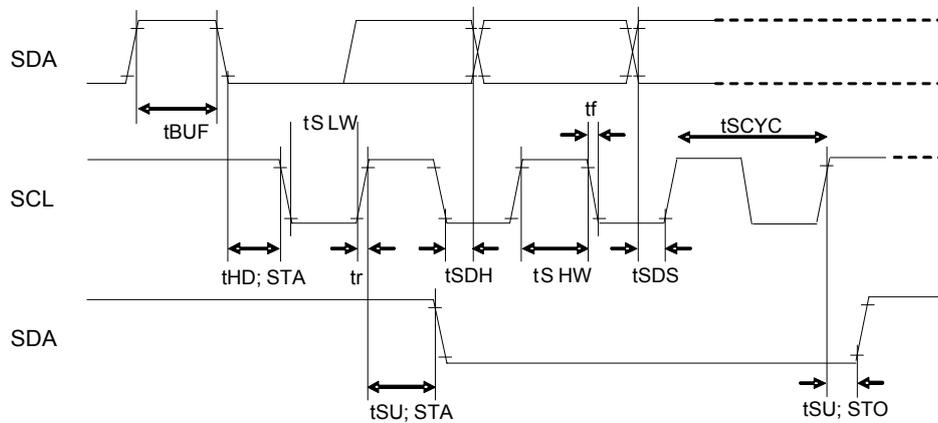


Figure 4. インタフェースタイミング

入出力等価回路図

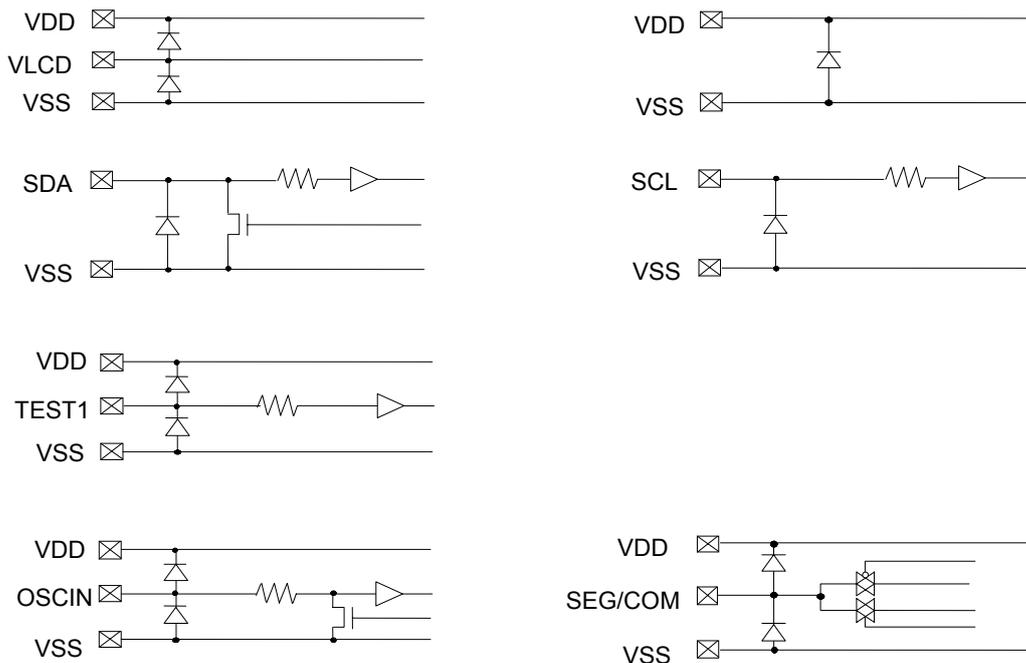
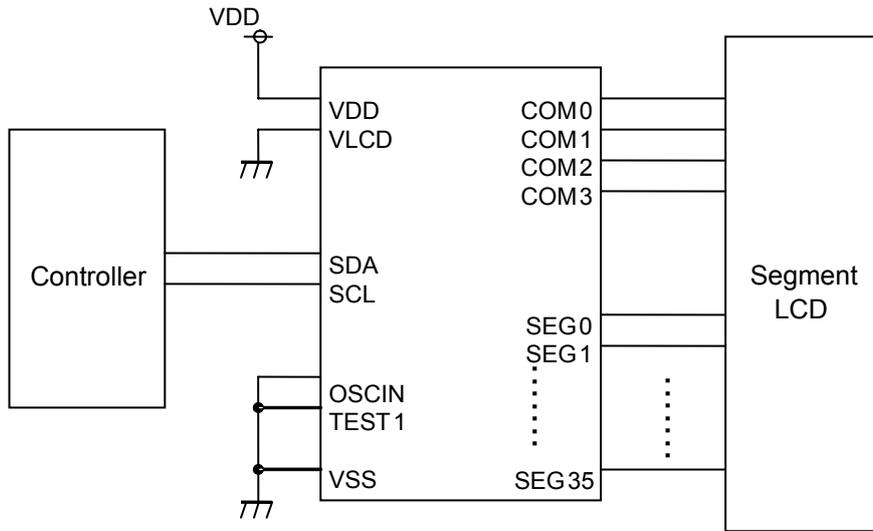
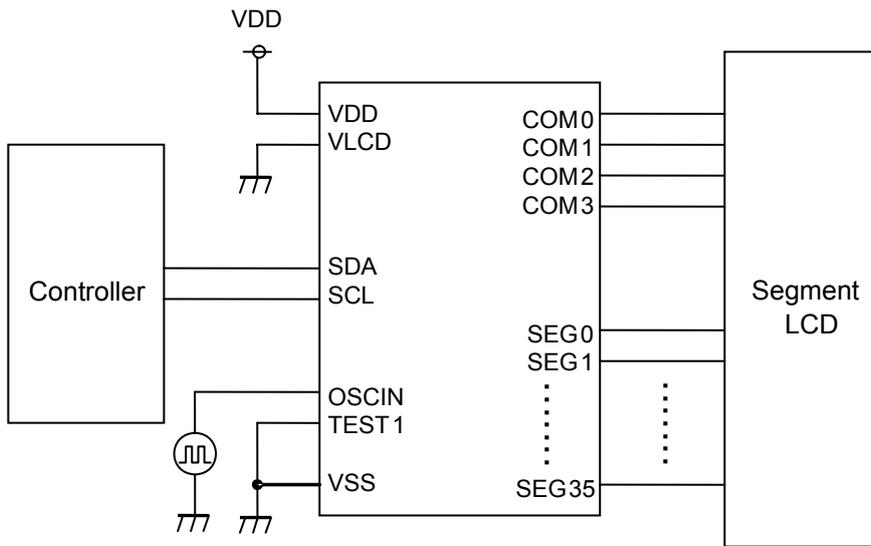


Figure 5. 入出力等価回路図

推奨回路例



内部発振回路使用時



外部クロック使用時

Figure 6. 推奨回路例

機能説明

Command /Data 転送方法

本 IC は、2 線シリアルインタフェース(SDA, SCL)にて Data の転送を行います。

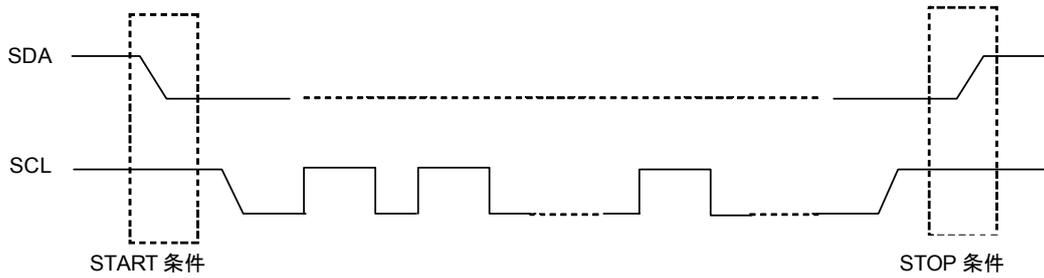


Figure 7. 2 線シリアルインタフェース Command/Data 転送フォーマット

2 線シリアルインタフェースにてコマンド、またはデータを入力する場合、START 条件、STOP 条件という固有の状態を発生させる必要があります。



Figure 8. インタフェースプロトコル

本 IC にコマンド、または表示データを入力するには、以下の手順が必要です。

- 1) START 条件を生成する。
- 2) Slave address を発行する
- 3) Command, Display data を転送する。

Acknowledge (ACK)

データの転送は 8bit 単位で構成され、8bit データ転送後、Acknowledge を返します。

8bit データ (Slave Address, Command, Display Data) 転送後、8 発目 SCL 立下り時で SDA ラインを開放し、'L'を出力します。その後 9 発目 SCL 立下り時に出力を停止します。

(ただし出力は NMOS オープンドレイン形式のため、H 出力はされません。)

Acknowledge を必要としない場合には、8 発目 SCL 立下り後から、9 発目 SCL 立下りまで“L”入力をしてください。

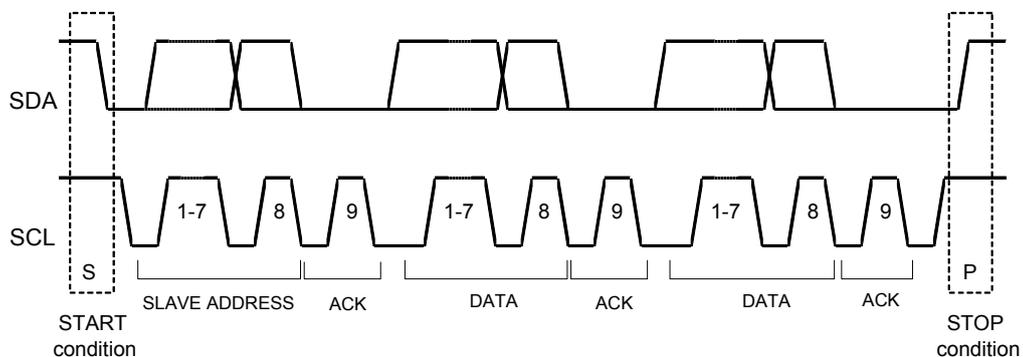


Figure 9. Acknowledge タイミング

表示データのリードバック方法

Slave address の Write mode/Read mode 判定 bit = '1' で本 IC は Read mode に入ります。
Read mode に入ることによって表示データやコマンドレジスタ値をリードバックすることができます。
表示データリードのシーケンスは下記ようになります。



Read mode 時、表示データやレジスタデータは SDA 端子を通じて DDRAM より読み出しが可能です。

出力データは SCL 信号と同期して出力されます。

DDRAM にアクセスするために、初めに Write mode ADSET コマンドでアドレスを設定する必要があります。
表示データ読み出しの前にアドレスが設定されない場合、現状のアドレスから読み出しが開始されますので、注意が必要です。

アドレスは、8bit 出力データ毎に自動で+2 インクリメントされます。

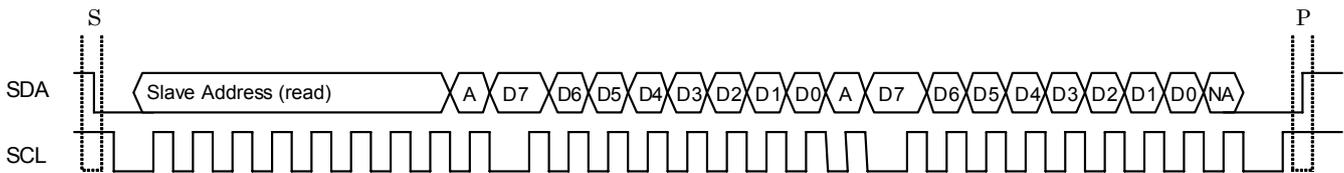
8bit 出力データ毎に、必ず Master 側より ACK 出力をしてください。本 IC は、ACK を受け取ることでアドレスインクリメントと出力データの継続をします。

ACK 受け取れなかった場合、本 IC は SDA 信号を解放しますので、"STOP 条件"を入力してください。

"STOP 条件"を受け取ると、本 IC は Read mode を終了します。

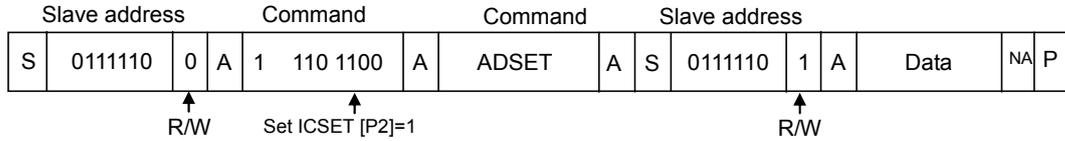
アドレスは 23h 後は自動で 00h に戻ります。(24h や 25h にはインクリメントされません)

表示データリードのシーケンス例を次に示します。



レジスタ値のリードバック方法

Read mode では、コマンドレジスタ値もリードバックすることができます。
 コマンドレジスタのリードバック方法は、表示データのリードバック方法と似ており、以下のようになります。



アドレス設定に関しては、ADSET コマンドを参照してください。
 アドレスを 24h か 25h に設定することで、次のレジスタ設定を読み出すことが可能です。
 アドレスは読み出し後も自動インクリメントされません。

レジスタ	D7	D6	D5	D4	D3	D2	D1	D0	アドレス
REG1	0	0	P5	P4	P3	P2	P1	P0	24h
REG2	P7	P6	P5	P4	P3	P2	P1	P0	25h

- REG1: P5 = バイアス設定
 P4 = 内部/外部クロック設定
 P3 = ソフトウェアリセット設定
 P2 to P0 = ブリンク設定
- REG2: P7 to P6 = フレーム周波数(FR) 設定
 P5 to P4 = Power save mode (SR) 設定
 P3 = フレーム/ライン反転設定
 P2 = DISP ON/OFF 設定
 P1 = APON 設定
 P0 = APOFF 設定

ADSET と ICSET のアドレスマップは下記のようになります。

Write Mode												
RAM address	ADSET				ICSET							
	D7	D6	D5	D[4:0]	D7	D6	D5	D4	D3	D2*	D1	D0
00 0000 to 01 1111 (bin)	0	0	0	0 0000 to 1 1111	1	1	1	0	1	0	0	0
10 0000 to 10 0011 (bin)	0	0	0	0 0000 to 0 0011	1	1	1	0	1	1	0	0

Read mode												
RAM address	ADSET				ICSET							
	D7	D6	D5	D[4:0]	D7	D6	D5	D4	D3	D2*	D1	D0
00 0000 to 01 1111 (bin)	1	0	0	0 0000 to 1 1111	1	1	1	0	1	0	0	0
10 0000 to 10 0101 (bin)	1	0	0	0 0000 to 0 0101	1	1	1	0	1	1	0	0

(Note) ICSET [P2] 設定に注意してください。

OSCILLATOR

内部動作及び液晶表示動作に必要なクロックは、内部発振回路または外部クロックにて生成されます。内部発振回路を使用される場合、OSCINはVSSレベルにショートしてください。外部クロックを使用される場合には、ICSETコマンド設定後OSCIN端子にクロック入力をしてください。

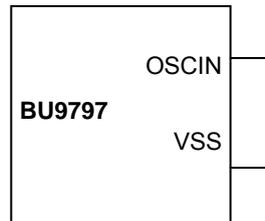


Figure 10. 内部発振回路使用時

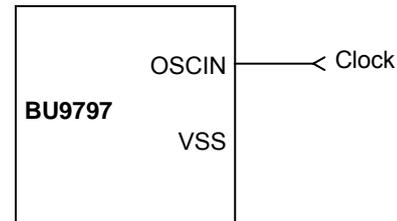


Figure 11. 外部クロック使用時

LCD Driver Bias Circuit

液晶駆動電圧を生成します。また、バッファアンプを内蔵しており、低消費電力にて駆動可能です。1/3, 1/2Biasの設定は、MODESETコマンドにて可能です。ライン、フレーム反転の設定は、DISCTLコマンドにて可能です。それぞれの液晶駆動波形は、液晶駆動波形の項目を参照してください。

Blink timing generator

本ICはBlink機能を搭載しています。Blink modeの設定はBLKCTLコマンドにて可能です。内部発振回路使用時にはfCLKの特性により、Blink周期はバラツキます。fCLKの特性については、発振特性を参照してください。

Reset 初期状態

Software Reset実行後のリセット初期状態は以下のとおりです。

- ・表示はOFFされます。
 - ・DDRAMアドレスは初期化されます (DDRAM Dataは初期化されません)。
- レジスタの初期値についてはコマンド詳細説明を参照してください。

Command / 機能一覧

機能説明一覧表

No.	コマンド	機能
1	Set IC Operation (ICSET)	Software Reset、内部/外部クロック設定
2	Display control (DISCTL)	フレーム周波数、Power save mode 設定
3	Address set (ADSET)	DRAM アドレス設定 (00h to 23h) Register アドレス設定 (24 to 25h)
4	Mode set (MODESET)	Display on/off, 1/2bias, 1/3bias 設定
5	Blink control (BLKCTL)	Blink off/0.5s/1s/2s/3s/5s blink 設定
6	All pixel control (APCTL)	全点灯、全消灯の設定

コマンド詳細説明

D7 (MSB) は command or data 判定用 bit です。
 詳細は、Command / Data 転送方法を参照してください。

C: 0: 次の Byte は RAM 書き込みデータです。
 1: 次の Byte はコマンドです。

Set IC Operation (ICSET)

MSB								LSB	
D7	D6	D5	D4	D3	D2	D1	D0		
C	1	1	0	1	P2	P1	P0		

P2: DDRAM の MSB データです。ADSET コマンドを参照ください。

Software Reset を行います。

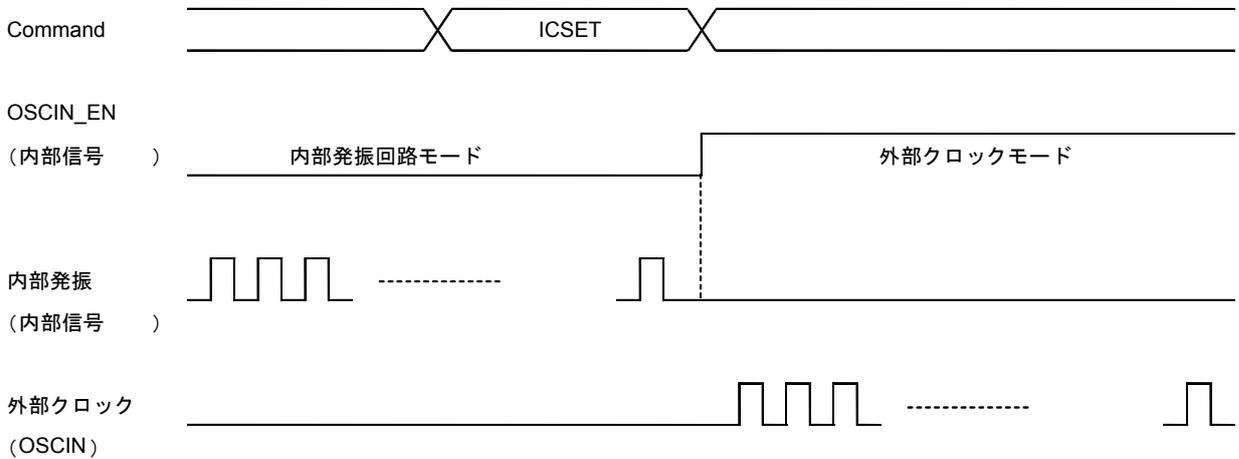
設定	P1
Software Reset 非実行	0
Software Reset 実行	1

Software Reset が実行されると、本 IC は Reset 初期状態になります。
 Software Reset を実行した場合、P2,P0 の値は無視され、それぞれリセット初期状態になります。

内蔵発振回路, 外部 clock の切り替えを行います。

設定	P0	Reset 初期状態
内蔵発振回路	0	○
外部 clock 入力	1	

内蔵発振回路設定時 : OSCIN は VSS level に short させてください。
 外部 clock 入力設定時 : OSCIN より外部 clock を入力してください。



OSC MODE 切り替えタイミング

Display control (DISCTL)

MSB				LSB			
D7	D6	D5	D4	D3	D2	D1	D0
C	0	1	P4	P3	P2	P1	P0

Power save mode FR の設定を行います。

設定	P4	P3	Reset 初期状態
Normal mode(80Hz)	0	0	○
Power save mode1(71Hz)	0	1	
Power save mode2(64Hz)	1	0	
Power save mode3(53Hz)	1	1	

(Note) 動作電流は、Normal mode>Power save mode1>Power save mode2>Power save mode3 の順で減少します。

液晶駆動波形の設定を行います。

設定	P2	Reset 初期状態
ライン反転	0	○
フレーム反転	1	

(Note) 動作電流は、ライン反転 > フレーム反転となります。
駆動波形については、液晶駆動波形を参照ください。

Power save mode SR の設定を行います。

設定	P1	P0	Reset 初期状態
Power save mode 1	0	0	
Power save mode 2	0	1	
Normal mode	1	0	○
High power mode	1	1	

(Note1) 動作電流は、Power save mode 1 < Power save mode 2 < Normal mode < High power mode の順に増加します。

(Note2) High power mode 時には、VDD-VLCD ≥ 3.0V となるように設定してください。

(参考消費電流データ)

設定	消費電流
Power save mode 1	×0.5
Power save mode 2	×0.67
Normal mode	×1.0
High power mode	×1.8

(Note) 上記消費電流データは参考値です。パネル負荷に応じて変わります。

Power save mode FR / 液晶駆動波形 / Power save mode SR の設定は主に以下の表示画質に影響を与えます。
液晶パネル付けた状態にて、消費電流及び表示画質の観点から最適値を選択してください。

モード	画像チラツキ	表示品位/コントラスト
Power save mode FR	○	-
液晶駆動波形	○	○
Power save mode SR	-	○

Address set (ADSET)

MSB				LSB			
D7	D6	D5	D4	D3	D2	D1	D0
C	0	0	P4	P3	P2	P1	P0

Write mode 時: アドレスセットは 000000 から 100011(bin)まで可能です。

Read mode 時: アドレスセットは 000000 から 100101(bin)まで可能です。

(Note) アドレス[5:0]のMSBはICSETコマンドP2にて設定、[4:0]はADSETコマンドP4-P0で設定されます。
範囲外のアドレスを設定した場合は、000000アドレスに設定されます。

Mode Set (MODE SET)

MSB							LSB
D7	D6	D5	D4	D3	D2	D1	D0
C	1	0	*	P3	P2	*	*

(* : Don't care)

表示 ON, OFF の設定を行います。

設定	P3	Reset 初期状態
Display OFF (DISPOFF)	0	○
Display ON (DISPON)	1	

Display OFF : DDRAM の内容に関係なく、1 フレーム OFF 書き込み後、SEGMENT, COMMON 出力はすべて停止します。Display on (DISPON)で Display off mode は終了します。

Display ON : SEGMENT, COMMON 出力は Active となり、DDRAM から Display への読み出し動作を開始します。

バイアスレベルの設定を行います。

設定	P2	Reset 初期状態
1/3 バイアス	0	○
1/2 バイアス	1	

詳細は液晶駆動波形の項目を参照ください。

Blink control (BLKCTL)

MSB							LSB
D7	D6	D5	D4	D3	D2	D1	D0
C	1	1	1	0	P2	P1	P0

Blink の設定を行います。

設定	P2	P1	P0	Reset 初期状態
OFF	0	0	0	○
0.5Hz	0	0	1	
1Hz	0	1	0	
2Hz	0	1	1	
0.3Hz	1	0	0	
0.2Hz	1	0	1	

All pixel control (APCTL)

MSB							LSB
D7	D6	D5	D4	D3	D2	D1	D0
C	1	1	1	1	1	P1	P0

全表示,点灯,消灯の設定を行います。

設定	P1	Reset 初期状態
Normal	0	○
All pixel ON (APON)	1	

設定	P0	Reset 初期状態
Normal	0	Reset 初期状態
All pixel OFF (APOFF)	1	

All pixels ON : DDRAM の内容に関係なく全表示を点灯します。

All pixels OFF : DDRAM の内容に関係なく全表示を消灯します。

(Note) All pixels ON/OFF は Display ON 時のみ有効になります。このとき、DDRAM の内容は変化しません。P1, P0 をともに'1'設定にした場合は APOFF が優先的に選択されます。

液晶駆動波形

(1/3bias)

ライン反転

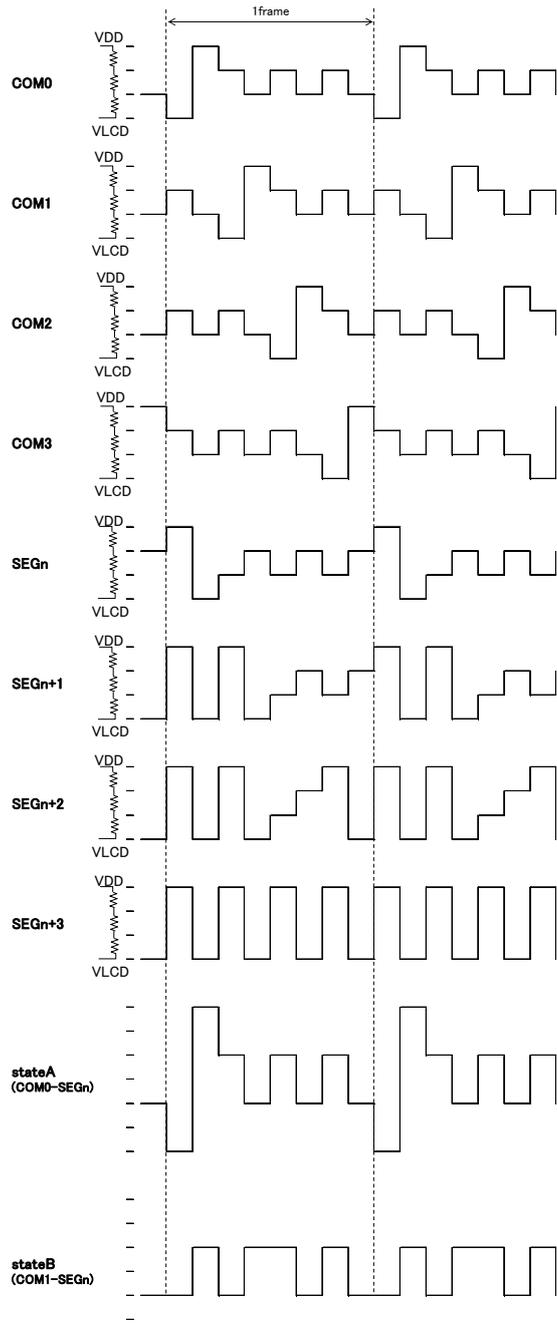
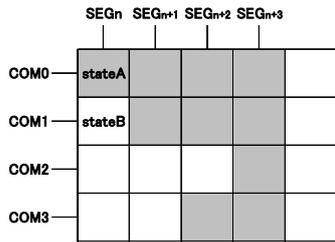


Figure 12. ライン反転時液晶駆動波形図(1/3bias)

フレーム反転

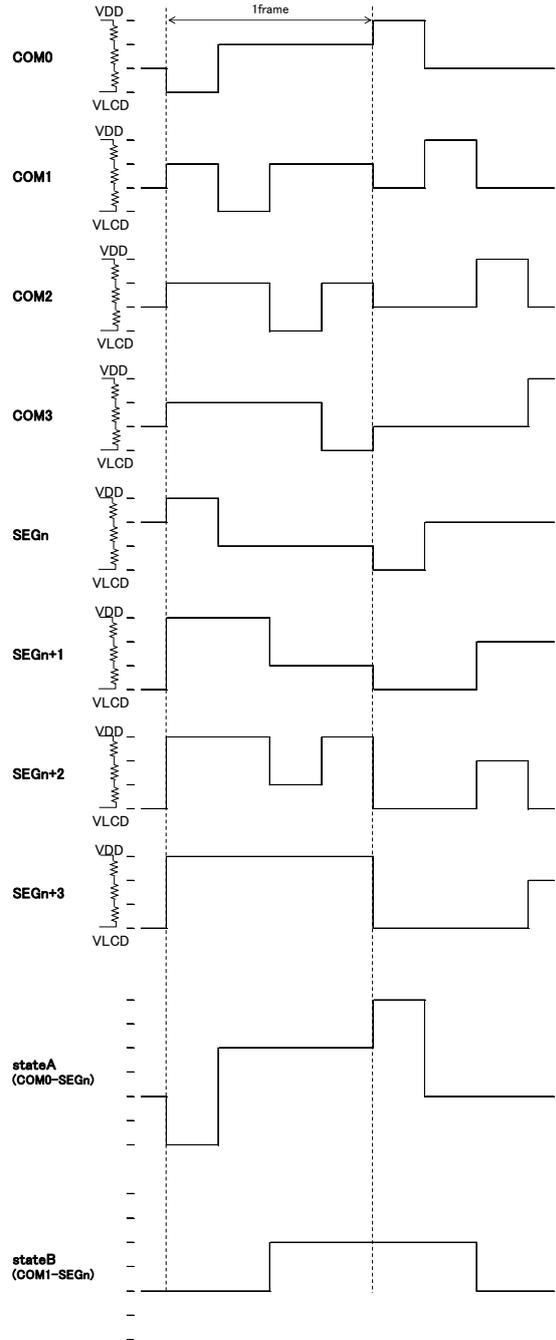
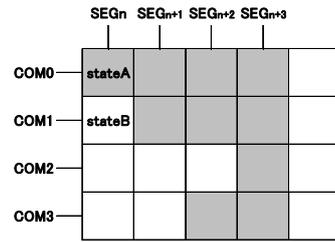
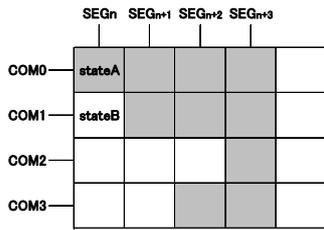


Figure 13. フレーム反転時液晶駆動波形図(1/3bias)

(1/2bias)

ライン反転



フレーム反転

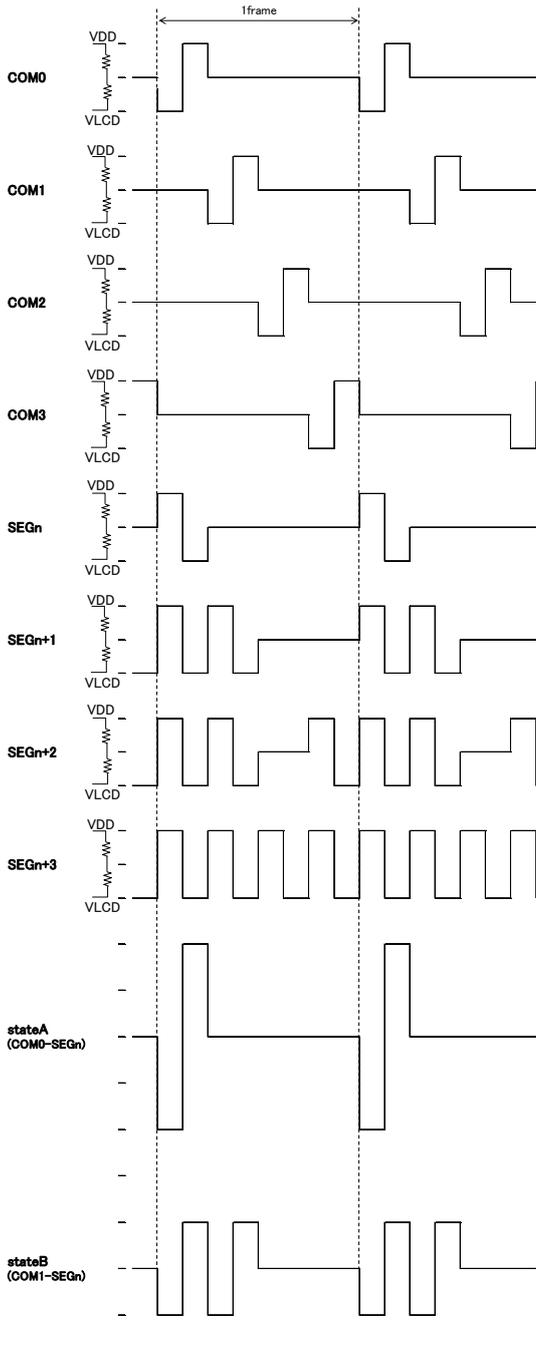
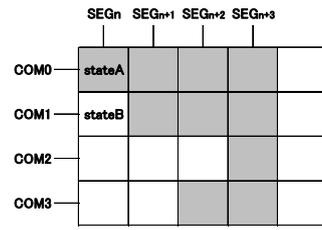


Figure 14. ライン反転時液晶駆動波形図(1/2bias)

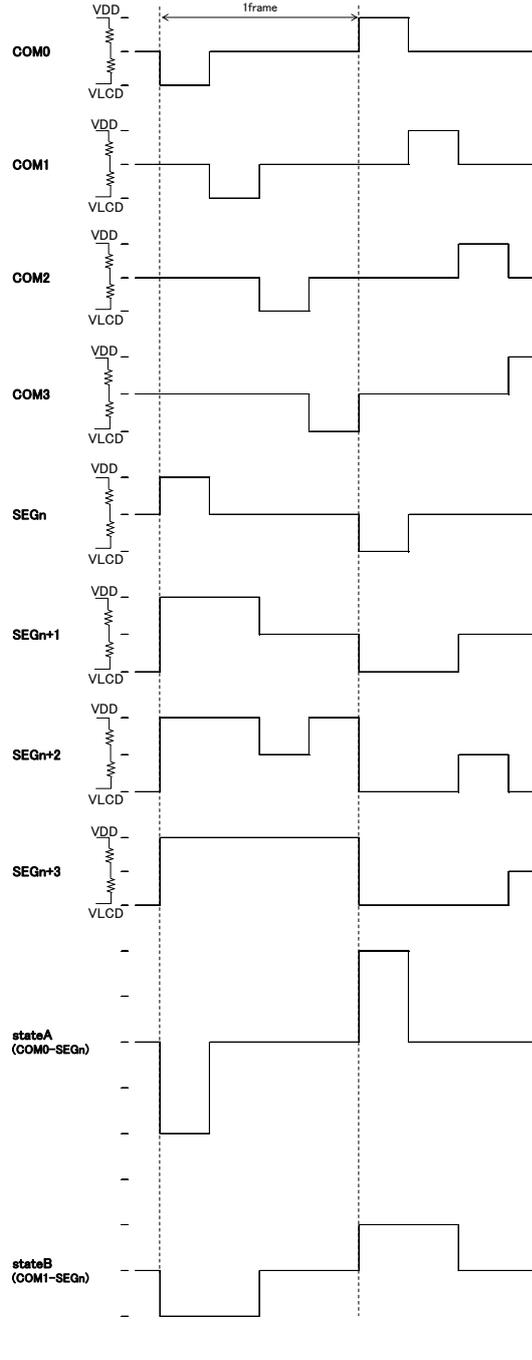


Figure 15. フレーム反転時液晶駆動波形図(1/2bias)

表示データ例

Figure16, Figure17 に示す SEG・COM 配線パターンを持つパネルに Figure18 のようなパターンを表示させる場合、次項の DDRAM データマップになります。

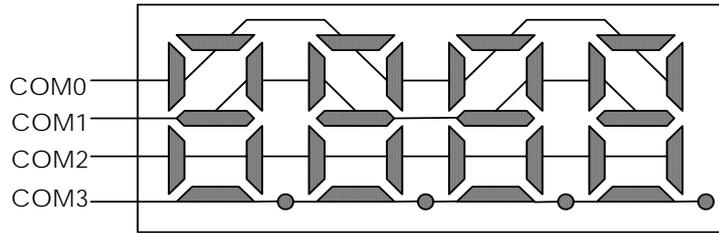


Figure 16. COM ラインパターン例

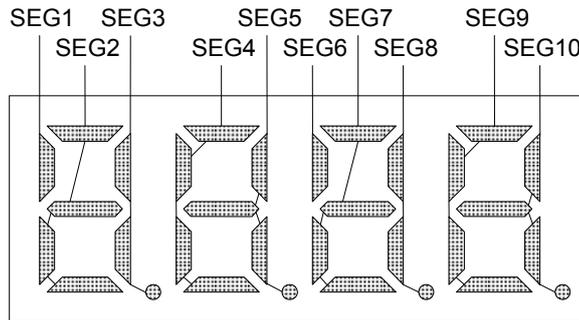


Figure 17. SEG ラインパターン例

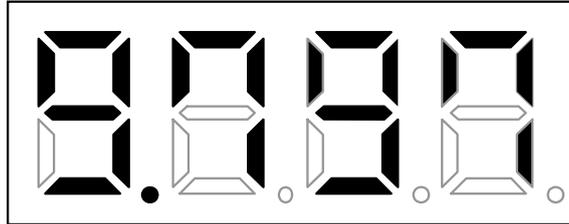


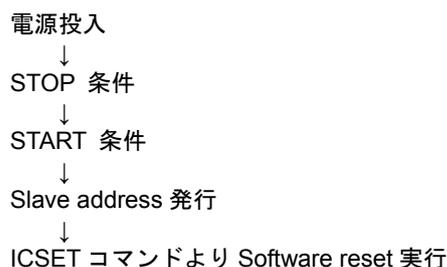
Figure 18. 表示パターン例

<Figure 18 の表示パターンの DDRAM データマップ>

		S	S	S	S	S	S	S	S	S	S	S	S	S	S	S	S	S	S	S	
		E	E	E	E	E	E	E	E	E	E	E	E	E	E	E	E	E	E	E	
		G	G	G	G	G	G	G	G	G	G	G	G	G	G	G	G	G	G	G	
		0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19
COM0	D0	0	1	1	0	1	1	1	1	0	1	1	0	0	0	0	0	0	0	0	0
COM1	D1	0	0	1	1	1	0	0	1	1	1	0	0	0	0	0	0	0	0	0	0
COM2	D2	0	0	0	1	0	1	0	0	1	0	1	0	0	0	0	0	0	0	0	0
COM3	D3	0	0	1	1	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0
Address		00h	01h	02h	03h	04h	05h	06h	07h	08h	09h	0Ah	0Bh	0Ch	0Dh	0Eh	0Fh	10h	11h	12h	13h

Initialize sequence

電源投入後以下のシーケンスを実行し、本 IC を Reset 初期状態にしてください。



(Note) 電源投入後、initialize sequence を実行するまでの各レジスタ値、DDRAM アドレス、DDRAM Data はランダムです。

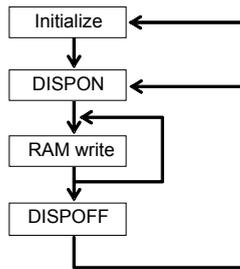
Start sequence

Start sequence 例 1

No.	Input	D7	D6	D5	D4	D3	D2	D1	D0	説明
1	Power on									VDD=0→5V (Tr: max 5ms)
	↓									
2	wait 100μs									IC 初期化
	↓									
3	Stop									Stop 条件
	↓									
4	Start									Start 条件
	↓									
5	Slave address	0	1	1	1	1	1	0	0	Slave address 発行
	↓									
6	ICSET	1	1	1	0	1	0	1	0	Software Reset 実行
	↓									
7	BLKCTL	1	1	1	1	0	0	0	0	Blink OFF
	↓									
8	DISCTL	1	0	1	0	0	1	0	0	80Hz, フレーム反転, Power save mode1
	↓									
9	ICSET	1	1	1	0	1	0	0	1	外部クロック入力
	↓									
10	ADSET	0	0	0	0	0	0	0	0	DDRAM アドレス設定
	↓									
11	Display Data	*	*	*	*	*	*	*	*	address 00h to 01h
	Display Data	*	*	*	*	*	*	*	*	address 02h to 03h
	⋮									⋮
	Display Data	*	*	*	*	*	*	*	*	address 22h to 23h
	↓									
12	Stop									Stop 条件
	↓									
13	Start									Start 条件
	↓									
14	Slave address	0	1	1	1	1	1	0	0	Slave address 発行
	↓									
15	MODESET	1	1	0	*	1	0	*	*	Display ON, 1/3bias
	↓									
16	Stop									Stop 条件

*: don't care

Start sequence 例 2



Initialize Sequence
IC を初期化します

DISPON Sequence
各種表示設定を行い、表示を開始します。

RAM write Sequence
表示データを更新します。

DISPOFF Sequence
表示を停止します。

Initialize Sequence で IC の初期化を行い、DISPON Sequence で表示を開始します。表示データの更新をしたい場合は、RAM write Sequence により、表示データの更新を行います。表示を停止したい場合は、DISPOFF sequence により表示を停止します。表示を再開したい場合は、DISPON Sequence により表示を再開します。

Initialize sequence

Input	DATA								Description
	D7	D6	D5	D4	D3	D2	D1	D0	
Power on									
Wait 100us									
STOP									
START									
Slave address	0	1	1	1	1	1	0	0	7C
APOFF	1	1	1	1	1	1	0	1	Set all pixel off
MODESET	1	1	0	*	0	0	*	*	Set display off
ICSET	1	1	1	0	1	0	1	0	Software reset
DISCTL	1	0	1	1	0	1	1	0	Set DISCTL setting
ICSET	1	1	1	0	1	0	0	0	Set MSB of RAM address
ADSET	0	0	0	0	0	0	0	0	Set RAM address
Display Data	*	*	*	*	*	*	*	*	
STOP									

DISPON sequence

Input	DATA								Description
	D7	D6	D5	D4	D3	D2	D1	D0	
START									
Slave address	0	1	1	1	1	1	0	0	7C
DISCTL	1	0	1	1	0	1	1	0	Set DISCTL setting
BLKCTL	1	1	1	1	0	0	0	0	Set blink setting
APCTL	1	1	1	1	1	1	0	0	Close all pixel on/off function
MODESET	1	1	0	*	1	0	*	*	Set display on
STOP									

RAM write sequence

Input	DATA								Description
	D7	D6	D5	D4	D3	D2	D1	D0	
START									
Slave address	0	1	1	1	1	1	0	0	7C
DISCTL	1	0	1	1	0	1	1	0	Set DISCTL setting
BLKCTL	1	1	1	1	0	0	0	0	Set blink setting
APCTL	1	1	1	1	1	1	0	0	Close all pixel on/off function
MODESET	1	1	0	0	1	0	0	0	Set display on
ICSET	1	1	1	0	1	0	0	0	Set MSB of RAM address
ADSET	0	0	0	0	0	0	0	0	Set RAM address
Display Data	*	*	*	*	*	*	*	*	
STOP									

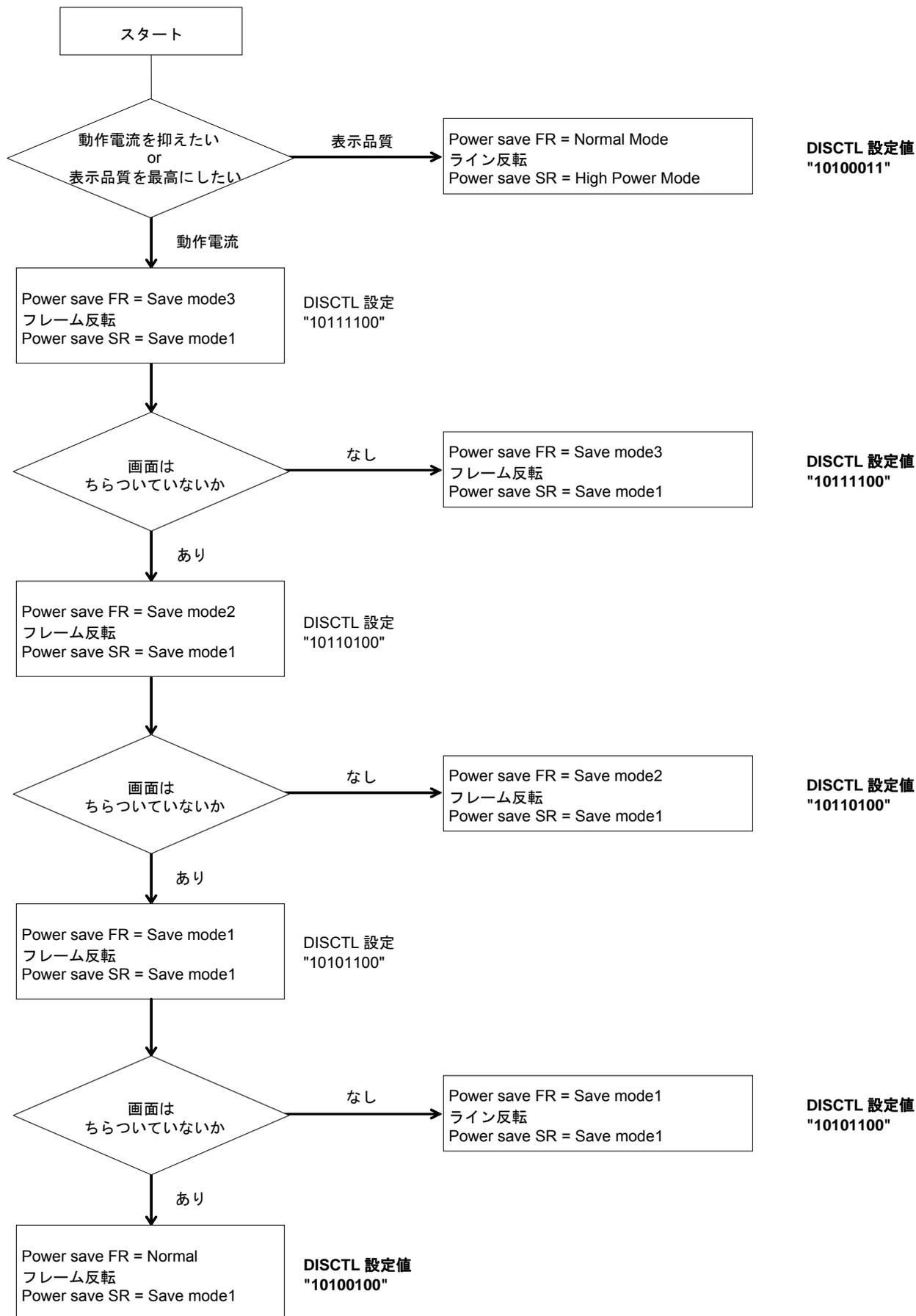
DISPOFF sequence

Input	DATA								Description
	D7	D6	D5	D4	D3	D2	D1	D0	
START									
Slave address	0	1	1	1	1	1	0	0	7C
MODESET	1	1	0	0	0	0	0	0	Set display off
STOP									

*: don't care

外部からのノイズ等の影響を受け、思わぬ誤動作が発生する可能性があるため、Initialize、表示 ON/OFF、RAM データのリフレッシュ時には必ず上記シーケンスに従ってコマンドを送信していただくことをお勧めいたします。

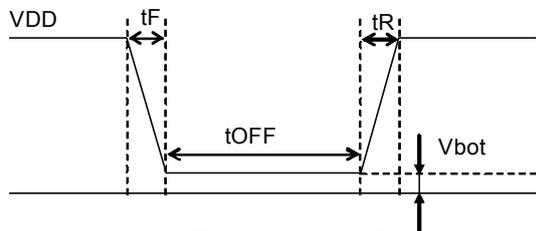
DISCTL 設定フローチャート



電源立ち上げ、立ち下げの注意

電源立ち上がり時は、IC 内部回路及びリセットが不安定な低電圧領域を通過して VDD が立ち上がるため IC の内部が完全にリセットされずに誤動作を起こす恐れがあります。これを防ぐために P.O.R 回路と Software Reset の機能を付けています。その動作を確実なものにするため、電源立ち上がり時には以下の条件を守ってください。

P.O.R 回路を動作させるための、 t_R 、 t_F 、 t_{OFF} 、 V_{bot} の推奨条件を満たすよう、VDD 電源を立ち上げてください。



t_R , t_F , t_{OFF} , V_{bot} の推奨条件 ($T_a=25^\circ\text{C}$)

t_R	t_F	t_{OFF}	V_{bot}
Max 5ms	Max 5ms	Min 20ms	Less than 0.3V

Figure 19. 電源 ON/OFF 波形

上記条件が守れないときには電源立ち上げ後、以下の対策を行ってください。

1. STOP 条件を生成する。

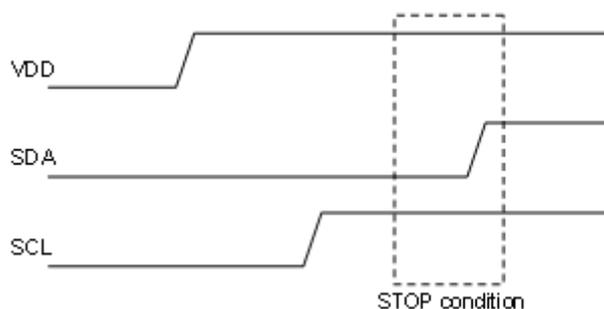


Figure 20. Stop 条件タイミング

2. START 条件を生成する。

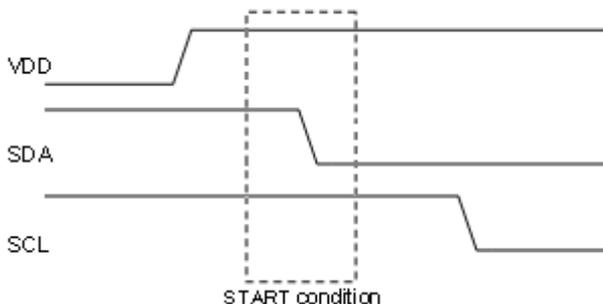


Figure 21. Start 条件タイミング

3. Slave address を発行する。
4. ICSET コマンドから Software Reset を実行する。

使用上の注意

1. 電源の逆接続について

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れる等の対策を施してください。

2. 電源ラインについて

基板パターン設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。その際、デジタル系電源とアナログ系電源は、それらが同電位であっても、デジタル系電源パターンとアナログ系電源パターンは分離し、配線パターンの共通インピーダンスによるアナログ電源へのデジタル・ノイズの回り込みを抑制してください。グラウンドラインについても、同様のパターン設計を考慮してください。

また、LSI のすべての電源端子について電源-グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量ぬげが起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

3. グラウンド電位について

グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。

4. グラウンド配線パターンについて

小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

5. 熱設計について

万一、許容損失を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。本仕様書の絶対最大定格に記載しています許容損失は、70mm x 70mm x 1.6mm ガラスエポキシ基板実装時、放熱板なし時の値であり、これを超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用する等の対策をして、許容損失を超えないようにしてください。

6. 推奨動作条件について

この範囲であればほぼ期待通りの特性を得ることが出来る範囲です。電気特性については各項目の条件下において保証されるものです。

7. ラッシュカレントについて

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

8. 強電磁界中の動作について

強電磁界中でのご使用では、まれに誤動作する可能性がありますのでご注意ください。

9. セット基板での検査について

セット基板での検査時に、インピーダンスの低いピンにコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

10. 端子間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けられた場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

使用上の注意 — 続き**11. 未使用の入力端子の処理について**

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

12. 各入力端子について

LSI の構造上、寄生素子は電位関係によって必然的に形成されます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因となり得ます。したがって、入力端子にグラウンドより低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分注意してください。また、LSI に電源電圧を印加していない時、入力端子に電圧を印加しないでください。さらに、電源電圧を印加している場合にも、各入力端子は電源電圧以下の電圧もしくは電気的特性の保証値内としてください。

13. セラミック・コンデンサの特性変動について

外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮の上定数を決定してください。

14. 安全動作領域について

本製品を使用する際には、出力トランジスタが絶対最大定格及び ASO を越えないよう設定してください。

15. 温度保護回路について

IC を熱破壊から防ぐための温度保護回路を内蔵しております。許容損失範囲内でご使用いただきますが、万が一許容損失を超えた状態が継続すると、チップ温度 T_j が上昇し温度保護回路が動作し出力パワー素子が OFF します。その後チップ温度 T_j が低下すると回路は自動で復帰します。なお、温度保護回路は絶対最大定格を超えた状態での動作となりますので、温度保護回路を使用したセット設計等は、絶対に避けてください。

16. 過電流保護回路について

出力には電流能力に応じた過電流保護回路が内部に内蔵されているため、負荷ショート時には IC 破壊を防止しますが、この保護回路は突発的な事故による破壊防止に有効なもので、連続的な保護回路動作、過渡時でのご使用に対応するものではありません。

発注形名情報

B U 9 7 9 7 F U V	-	M E 2
-------------------	---	-------

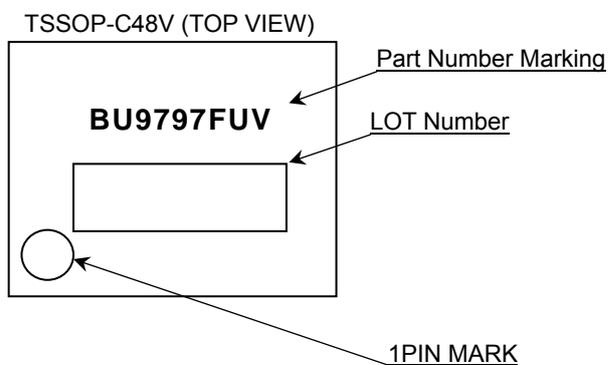
品番	Package
	FUV : TSSOP-C48V

製品ランク
M: 車載ランク製品
包装、フォーミング仕様
E2: リール状エンボステーピング
(TSSOP-C48V)

ラインアップ

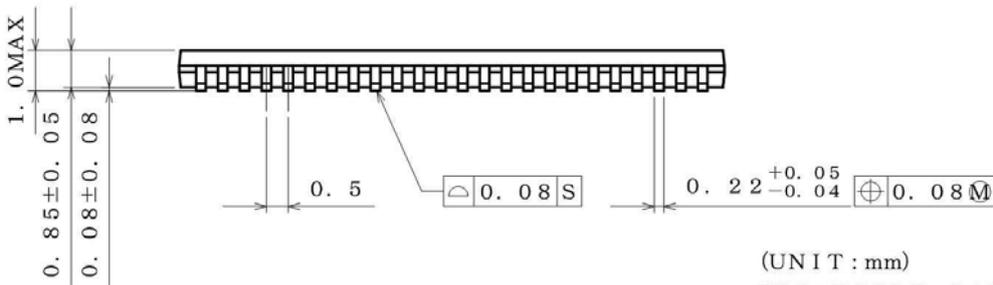
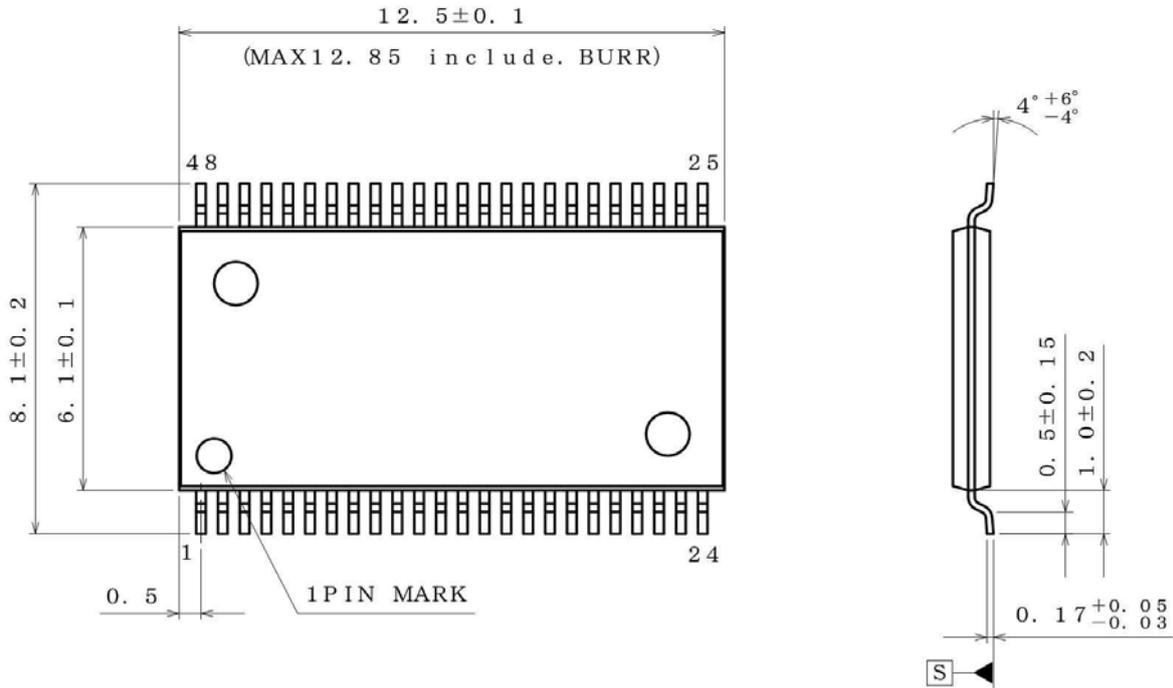
パッケージ		発注可能形名
TSSOP-C48V	Reel of 2000	BU9797FUV-ME2

標印図



外形寸法図と包装・フォーミング仕様

Package Name	TSSOP-C48V
--------------	------------



(UNIT : mm)
 PKG : TSSOP-C48V
 Drawing No. EX175-5002-1

<包装仕様>

包装形態	エンボステーピング(防湿仕様)
包装数量	2000pcs
包装方向	E2 (リールを左手に持ち、右手でテープを引き出したときに 製品の1番ピンが左上にくる方向)

※ご発注の際は、包装数量の倍数でお願い致します。

改訂履歴

日付	Rev	変更内容
2013/08/26	001	新規作成
2014/08/05	002	P.23 発注形名情報、標印図の誤記修正

ご注意

ローム製品取扱い上の注意事項

- 極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器^(Note 1)、航空宇宙機器、原子力制御装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

- 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
 - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
 - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
- 本製品は、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
 - ①水・油・薬液・有機溶剤等の液体中でのご使用
 - ②直射日光・屋外暴露、塵埃中でのご使用
 - ③潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所でのご使用
 - ④静電気や電磁波の強い環境でのご使用
 - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合
 - ⑥本製品を樹脂等で封止、コーティングしてのご使用
 - ⑦はんだ付けの後に洗浄を行わない場合（無洗浄タイプのフラックスを使用された場合も、残渣の洗浄は確実にを行うことをお勧め致します）、又ははんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合
 - ⑧結露するような場所でのご使用
- 本製品は耐放射線設計はなされておられません。
- 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
- パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
- 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
- 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
- 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

- ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
- はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。（人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等）

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
 - ① 潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所での保管
 - ② 推奨温度、湿度以外での保管
 - ③ 直射日光や結露する場所での保管
 - ④ 強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を超過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を超過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き（梱包箱に表示されている天面方向）で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を超過した場合はベーク処置を行ったうえでご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は、外国為替及び外国貿易法に定めるリスト規制貨物等に該当するおそれがありますので、輸出する場合には、ロームへお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等（ソフトウェア含む）との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。