

多機能 LCD セグメント ドライバ

BU97981xxx シリーズ MAX 196 セグメント (SEG49xCOM4)**特長**

- ディスプレイデータ RAM (DDRAM) :
49 x 4bit (最大 196 セグメント)
- 液晶駆動出力 :
コモン出力 4 本、セグメント出力最大 49 本
- 3ch LED 駆動用回路内蔵
- セグメント/LED 駆動(最大 3 ポート)出力切り替え可能
- セグメント/汎用(最大 31 ポート) 出力切り替え可能
- PWM 波形生成 外部/ 内部クロック切り替え可能
(分解能 12bit / 8bit 選択可能)
- スタンバイモード対応
- Power-on Reset 回路内蔵
- 発振回路内蔵
- 外部部品不要
- 低消費電力設計
- 液晶駆動用独立電源対応
- 個別 Blink 機能対応
ブリンク周波数 1.6Hz, 2.0Hz, 2.6Hz, 4.0Hz

用途

- 電話機(FAX, コードレス子機)
- ポータブル端末機(POS, ECR, PDA など)
- DSC
- ムービー
- カーオーディオ
- 家電機器
- メーター機器
- など

重要特性

- 電源電圧範囲 : +1.8V ~ +3.6V
- 液晶駆動電源電圧範囲 : +3.3V ~ +5.5V
- 動作温度範囲 : -30°C ~ +75°C
- 最大セグメント数 :
BU97981KV 196 セグメント
BU97981MUV 168 セグメント
BU97981GU 196 セグメント
- 最大汎用出力数 :
BU97981KV 31 出力
BU97981MUV 27 出力
BU97981GU 31 出力
- 最大 LED 駆動出力数 :
BU97981KV 3 出力
BU97981MUV 3 出力
BU97981GU 3 出力
- 表示デューティ : Static, 1/3, 1/4 切り替え可能
- バイアス : Static, 1/3
- 液晶駆動用レギュレータ内蔵 :
3.2, 3.3, 3.4, 4.4, 4.5, 4.6, 5.0V 切り替え可能
- Interface : 3 線式シリアルインタフェース

基本アプリケーション回路

BU97981KV LED/GPO 使用時
LED : 3port
GPO : 5port
LCD : 164seg

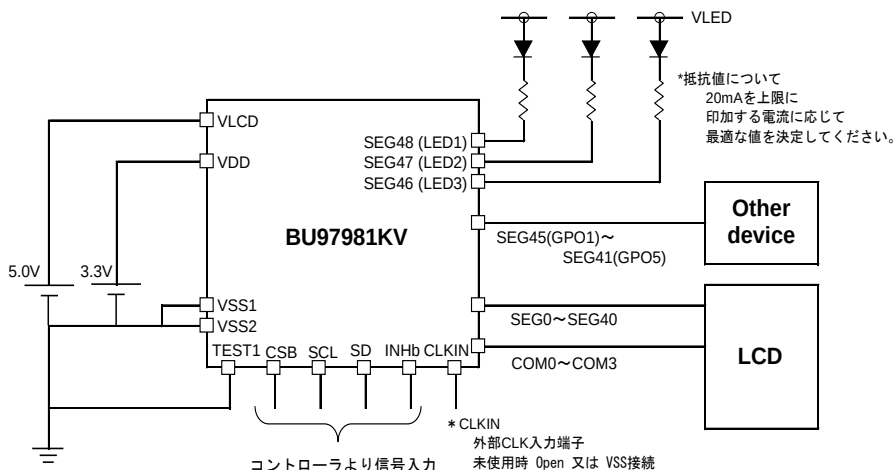


Figure 1. 基本アプリケーション回路

○製品構造 : シリコンモノリシック集積回路 ○耐放射線設計はしていません

ブロック図 / 端子配置図 / 端子説明

BU97981KV

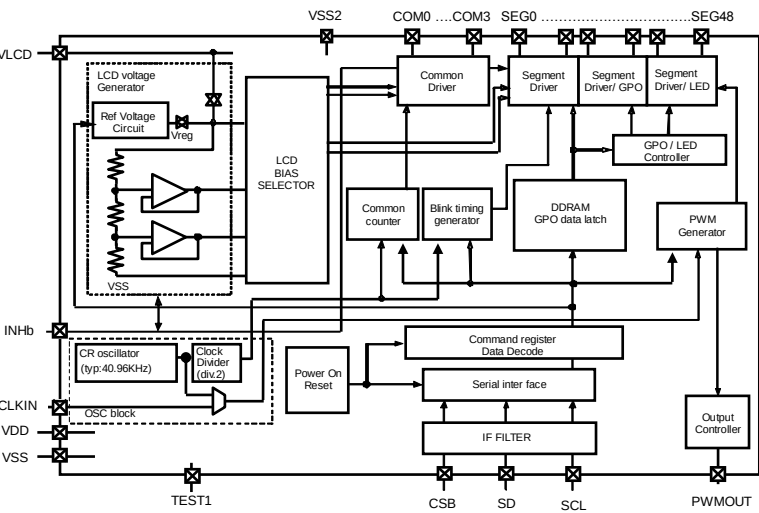


Figure 2. ブロック図

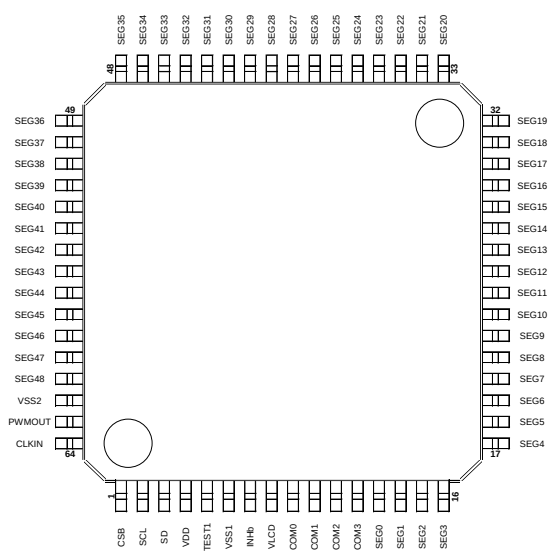


Figure 3. 端子配置図

Table 1. 端子説明

端子名	端子番号	I/O	未使用時の処理	機能
CSB	1	I	-	Chip select : "L" active
SCL	2	I	-	Serial data 転送 clock
SD	3	I	-	Serial data 入力
VDD	4	-	-	LOGIC 用電源
CLKIN	64	I	OPEN / VSS	外部クロック端子(Disp 用/PWM 用切り替え) 内部クロックモード時は Hi-Z 入力対応
TEST1	5	I	-	TEST 端子(外部にて VSS 固定してください)
VSS1	6	-	-	GND
VLCD	8	-	-	液晶駆動用電源
INHb	7	I	VDD	表示消灯入力端子 H: 表示点灯 L:表示消灯 "L": 全 SEG/COM 端子 VSS レベルを出力 GPO は VSS レベル、LED 駆動端子は Hi-Z 出力
PWMOUT	63	O	OPEN	LED2 郡用 PWM 出力
COM0~3	9-12	O	OPEN	液晶駆動用 COMMON 出力
SEG0~14	13-27	O	OPEN	液晶駆動用 SEGMENT 出力
SEG15~45	28-58	O	OPEN	液晶駆動用 SEGMENT 出力/汎用出力
SEG46~48	59-61	O	OPEN	液晶駆動用 SEGMENT 出力/LED 駆動用出力
VSS2	62	-	GND	GND (SEG46-48 LED 駆動 NMOS 用)

ブロック図 / 端子配置図 / 端子説明 (続き)

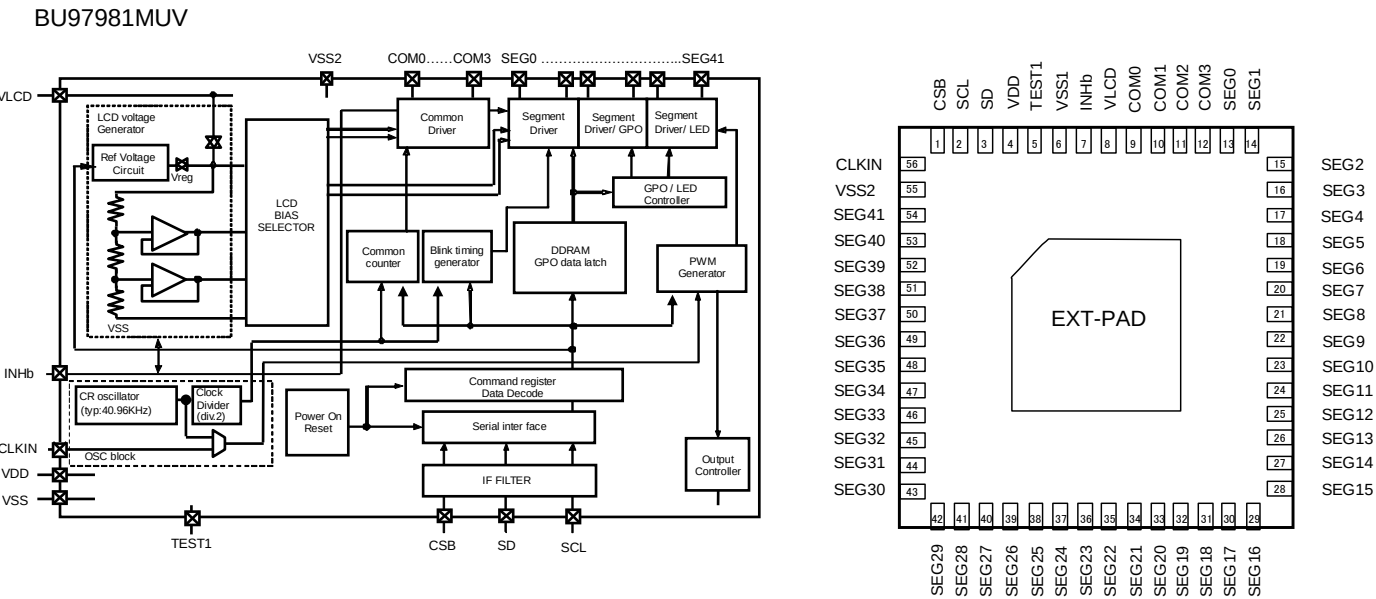


Figure 4. ブロック図

Figure 5. 端子配置図

Table 2. 端子説明

端子名	端子番号	I/O	未使用時の処理	機能
CSB	1	I	-	Chip select : "L" active
SCL	2	I	-	Serial data 転送 clock
SD	3	I	-	Serial data 入力
VDD	4	-	-	LOGIC 用電源
CLKIN	56	I	OPEN / VSS	外部クロック端子(Disp 用/PWM 用切り替え) 内部クロックモード時は Hi-Z 入力対応
TEST1	5	I	-	TEST 端子(外部にて VSS 固定してください)
VSS1	6	-	-	GND
VLCD	8	-	-	液晶駆動用電源
INHb	7	I	VDD	表示消灯入力端子 H: 表示点灯 L:表示消灯 "L": 全 SEG/COM 端子 VSS レベルを出力 GPO は VSS レベル、LED 駆動端子は Hi-Z 出力
COM0~3	9-12	O	OPEN	液晶駆動用 COMMON 出力
SEG0~11	13-24	O	OPEN	液晶駆動用 SEGMENT 出力
SEG12~38	25-51	O	OPEN	液晶駆動用 SEGMENT 出力/汎用出力
SEG39~41	52-54	O	OPEN	液晶駆動用 SEGMENT 出力/LED 駆動用出力
VSS2	55	-	GND	GND (SEG39-41 LED 駆動 NMOS 用)
EXT-PAD	-(Note1)	-	VSS	サブストレート

(Note1) 放熱のため、VQFN56AV8080 パッケージの裏面の EXT-PAD をボードに実装ください。
電位レベルは OPEN、または VSS レベルとしてください。

ブロック図 / 端子配置図 / 端子説明 (続き)

BU97981GU

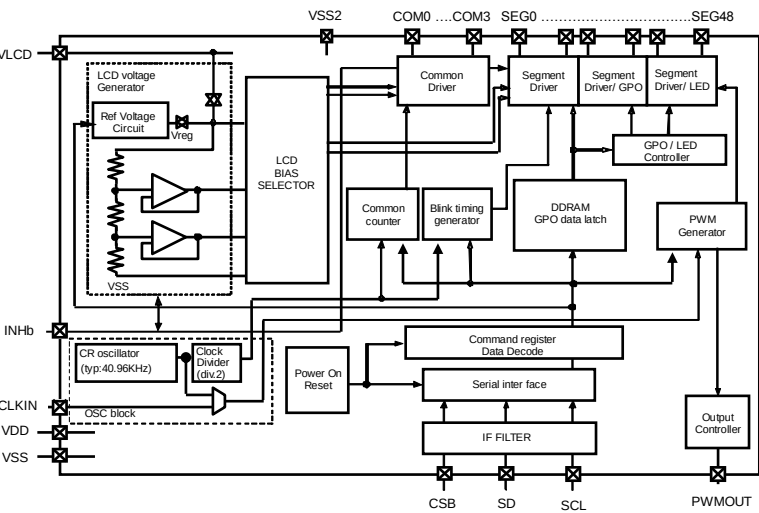


Figure 6. ブロック図

	1	2	3	4	5	6	7	8
H	SEG4	SEG5	SEG9	SEG11	SEG14	SEG16	SEG18	SEG20
G	SEG2	SEG3	SEG7	SEG8	SEG12	SEG17	SEG19	SEG21
F	SEG0	SEG1	SEG6	SEG10	SEG13	SEG22	SEG23	SEG25
E	COM2	COM0	COM1	COM3	SEG15	SEG26	SEG24	SEG27
D	VLCD	VDD	INHb	SEG47	SEG31	SEG29	SEG28	SEG30
C	VSS1	SDA	SCL	SEG45	SEG42	SEG38	SEG33	SEG32
B	(NC)	CLKIN	VSS2	SEG44	SEG40	SEG39	SEG35	SEG34
A	CSB	PWM OUT	SEG48	SEG46	SEG43	SEG41	SEG37	SEG36

Figure 7. 端子配置図

Table 3. 端子説明

端子名	I/O	未使用時の処理	機能
CSB	I	-	Chip select : "L" active
SCL	I	-	Serial data 転送 clock
SD	I	-	Serial data 入力
VDD	-	-	LOGIC 用電源
CLKIN	I	OPEN / VSS	外部クロック端子(Disp 用/PWM 用切り替え) 内部クロックモード時は Hi-Z 入力対応
VSS1	-	-	GND
VLCD	-	-	液晶駆動用電源
INHb	I	VDD	表示消灯入力端子 H: 表示点灯 L: 表示消灯 "L": 全 SEG/COM 端子 VSS レベルを出力 GPO は VSS レベル、LED 駆動端子は Hi-Z 出力
PWMOUT	O	OPEN	LED2 郡用 PWM 出力
COM0~3	O	OPEN	液晶駆動用 COMMON 出力
SEG0~14	O	OPEN	液晶駆動用 SEGMENT 出力
SEG15~45	O	OPEN	液晶駆動用 SEGMENT 出力/汎用出力
SEG46~48	O	OPEN	液晶駆動用 SEGMENT 出力/LED 駆動用出力
VSS2	-	GND	GND (SEG46-48 LED 駆動 NMOS 用)

絶対最大定格 (VSS = 0V)

項目	記号	定格	単位	備考
電源電圧 1	VDD	-0.3 ~ +4.5	V	電源
電源電圧 2	VLCD	-0.5 ~ +7.0	V	液晶駆動用電圧
許容損失	Pd	1.0 (Note1)	W	BU97981KV
		3.6 (Note2)		BU97981MUV
		0.8 (Note3)		BU97981GU
入力電圧範囲	VIN	-0.5 ~ VDD+0.5	V	
動作温度範囲	Topr	-30 ~ +75	°C	
保存温度範囲	Tstg	-55 ~ +125	°C	
出力電流	Iout1	5	mA	SEG 出力
	Iout2	5	mA	COM 出力
	Iout3	10	mA	GPO 出力
	Iout4	50	mA	LED 出力

(Note1) Ta=25°C 以上で使用する場合は、1°Cにつき、10.0mW を減じる (ローム標準基板実装時)

(基板サイズ: 70mm×70mm×1.6mm 材質: FR4 ガラエポ基板 銅箔: ランドパターンのみ)

(Note2) Ta=25°C 以上で使用する場合は、1°Cにつき、36mW を減じる (ローム標準基板実装時)

(基板サイズ: 74.2mm×74.2mm×1.6mm SEMI 準拠 4 層基板)

(Note3) Ta=25°C 以上で使用する場合は、1°Cにつき、8.0mW を減じる (ローム標準基板実装時)

(基板サイズ: 114.3mm×76.2mm×1.6mm SEMI 準拠 4 層基板)

注意: 印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施して頂けるようご検討をお願いします。

推奨動作条件 (Ta=-30~+75°C, VSS = 0V)

項目	記号	定格			単位	備考
		Min	Typ	Max		
電源電圧 1	VDD	1.8	-	3.6	V	電源
電源電圧 2	VLCD	3.3	-	5.5	V	液晶駆動用電圧
LED 電源電圧	VLED	1.0	-	VLCD	V	LED 駆動用電圧
出力電流	Iout4	-	-	20	mA	LED ポート 1ch 当たり
	Iout4	-	-	60	mA	LED ポート電流総和

電気的特性

DC 特性 (Ta=-30~+75°C、VDD=1.8V~3.6V、VLCD=3.3V~5.5V、VSS=0)

(BU97981KV、BU97981GU)

項目	記号	規格値			単位	条件
		Min	Typ	Max		
“H”入力電圧	VIH	0.8VDD	-	VDD	V	SD, SCL, CSB, TEST1 ^(Note4) , CLKIN, INHb
“L”入力電圧	VIL	VSS	-	0.2VDD	V	SD, SCL, CSB, TEST1 ^(Note4) , CLKIN, INHb
ヒステリシス幅	VH	-	0.2	-	V	SCL, INHb, VDD=3.3V, Ta=25°C
“H”入力電流	I _I H1	-	-	5	μA	SD, SCL, CSB, CLKIN, INHb, VI=3.6V
“L”入力電流	I _I L1	-5	-	-	μA	SD, SCL, CSB, CLKIN, INHb, TEST1 ^(Note4) , VI=0V
出力“H”レベル電圧 ^(Note1&3)	VOH1	VLCD-0.4	-	-	V	I _{load} =-50μA, VLCD=5.0V, SEG0-48, 内蔵 REG 未使用
	VOH2	VLCD-0.4	-	-	V	I _{load} =-50μA, VLCD=5.0V, COM0~COM3, 内蔵 REG 未使用
	VOH3	VLCD-0.6	-	-	V	I _{load} =-1mA, VLCD=5.0V, SEG15-45 (GPO 選択時), 内蔵 REG 未使用
	VOH4	VDD-0.6	-	-	V	I _{load} =-1mA, VDD=3.3V, PWMOUT
出力“L”レベル電圧 ^(Note3)	VOL1	-	-	0.4	V	I _{load} = 50μA, VLCD=5.0V, SEG0-48
	VOL2	-	-	0.4	V	I _{load} = 50μA, VLCD=5.0V, COM0~COM3
	VOL3	-	-	0.5	V	I _{load} =1mA, VLCD=5.0V, SEG15-45 (GPO 選択時), PWMOUT
	VOL4	-	0.11	0.5	V	I _{load} =20mA, VLCD=5.0V, SEG46-48 (LED 駆動選択時)
電源電流 ^(Note2)	I _{st} VDD	-	3	10	μA	入力端子 ALL 'L', Display off, 発振 off
	I _{st} VLCD	-	0.5	5	μA	入力端子 ALL 'L', Display off, 発振 off
	I _V D1	-	8	15	μA	VDD=3.3V, Ta=25°C, 1/3bias, f _{FR} =64Hz, PWM 駆動停止, 出力オープン
	I _V D2	-	90	130	μA	VDD=3.3V, Ta=25°C, 1/3bias, f _{FR} =64Hz, PWM 周波数=500Hz 設定, 出力オープン
	I _V LCD1	-	10	15	μA	VLCD=5.0V, Ta=25°C, 1/3bias, f _{FR} =64Hz, 内蔵 REG 未使用, LED 駆動停止, 出力オープン
	I _V LCD2	-	25	40	μA	VLCD=5.0V, Ta=25°C, 1/3bias, f _{FR} =64Hz, 内蔵 REG 使用, LED 駆動停止, 出力オープン
	I _V LCD3	-	30	48	μA	VLCD=5.0V, Ta=25°C, 1/3bias, f _{FR} =64Hz, 内蔵 REG 使用, PWM 周波数=500Hz 設定, 出力オープン

(Note1) ここで規定した出力レベルは内部レギュレータ未使用時の値です。

内蔵レギュレータ使用時は上記の値に内蔵 REG 特性項目の負荷変動特性を加えたものとなります。

(Note2) Power save mode 1、フレーム反転時。

(Note3) I_{load} : 1 端子のみ負荷設定時。

(Note4) BU97981GU に TEST1 端子はありません。

電気的特性 (続き)

DC 特性 (Ta=-30~+75°C、VDD=1.8V~3.6V、VLCD=3.3V~5.5V、VSS=0)

(BU97981MUV)

項目	記号	規格値			単位	条件
		Min	Typ	Max		
“H”入力電圧	VIH	0.8VDD	-	VDD	V	SD, SCL, CSB, TEST1, CLKIN, INHb
“L”入力電圧	VIL	VSS	-	0.2VDD	V	SD, SCL, CSB, TEST1, CLKIN, INHb
ヒステリシス幅	VH	-	0.2	-	V	SCL, INHb, VDD=3.3V, Ta=25°C
“H”入力電流	IIH1	-	-	5	μA	SD, SCL, CSB, CLKIN, INHb, VI=3.6V
“L”入力電流	IIL1	-5	-	-	μA	SD, SCL, CSB, CLKIN, INHb, TEST1, VI=0V
出力“H”レベル電圧 ^(Note1&3)	VOH1	VLCD -0.4	-	-	V	Iload=-50μA, VLCD=5.0V SEG0-41, 内蔵 REG 未使用
	VOH2	VLCD -0.4	-	-	V	Iload=-50μA, VLCD=5.0V, COM0~COM3, 内蔵 REG 未使用
	VOH3	VLCD -0.6	-	-	V	Iload=-1mA, VLCD=5.0V, SEG12-38 (GPO 選択時), 内蔵 REG 未使用
出力“L”レベル電圧 ^(Note3)	VOL1	-	-	0.4	V	Iload= 50μA, VLCD=5.0V, SEG0-41
	VOL2	-	-	0.4	V	Iload= 50μA, VLCD=5.0V, COM0~COM3
	VOL3	-	-	0.5	V	Iload=1mA, VLCD=5.0V, SEG12-38 (GPO 選択時)
	VOL4	-	0.11	0.5	V	Iload=20mA, VLCD=5.0V, SEG39-41 (LED 駆動選択時)
電源電流 ^(Note2)	IstVDD	-	3	10	μA	入力端子 ALL 'L', Display off, 発振 off
	IstVLCD	-	0.5	5	μA	入力端子 ALL 'L', Display off, 発振 off
	IVDD1	-	8	15	μA	VDD=3.3V, Ta=25°C, 1/3bias, fFR=64Hz, PWM 駆動停止, 出力オープン
	IVDD2	-	90	130	μA	VDD=3.3V, Ta=25°C, 1/3bias, fFR=64Hz, PWM 周波数=500Hz 設定, 出力オープン
	IVLCD1	-	10	15	μA	VLCD=5.0V, Ta=25°C, 1/3bias, fFR=64Hz, 内蔵 REG 未使用, LED 駆動停止, 出力オープン
	IVLCD2	-	25	40	μA	VLCD=5.0V, Ta=25°C, 1/3bias, fFR=64Hz, 内蔵 REG 使用, LED 駆動停止, 出力オープン
	IVLCD3	-	30	48	μA	VLCD=5.0V, Ta=25°C, 1/3bias, fFR=64Hz, 内蔵 REG 使用, PWM 周波数=500Hz 設定, 出力オープン

(Note1) ここで規定した出力レベルは内部レギュレータ未使用時の値です。

内蔵レギュレータ使用時は上記の値に内蔵 REG 特性項目の負荷変動特性を加えたものとなります。

(Note2) Power save mode 1、フレーム反転時。

(Note3) Iload : 1 端子のみ負荷設定時。

電気的特性 (続き)

内蔵 REG 特性(Ta=-30~+75°C、VDD=1.8V~3.6V、VLCD=3.3V~5.5V、VSS=0)

(BU97981KV)

項目	記号	規格値			単位	条件
		Min	Typ	Max		
出力電圧 1	Vreg1	4.35	4.5	4.65	V	4.5V 設定 (VLCD=5.5V, Ta=-30~75°C) ^(Note1)
出力電圧 2	Vreg2	4.42	4.5	4.58	V	4.5V 設定 (VLCD=5.5V, Ta=25°C) ^(Note1)
負荷変動特性 ^(Note2)	ΔVreg			0.3	V	I _{out} = -300μA

(Note1) 内蔵 REG 電圧 ≤ VLCD - 0.5V の範囲内で使用ください。

(Note2) ここで規定した負荷変動特性は内蔵レギュレータ単体のものです。

(BU97981MUV)

項目	記号	規格値			単位	条件
		Min	Typ	Max		
出力電圧 1	Vreg1	4.30	4.5	4.70	V	4.5V 設定 (VLCD=5.5V, Ta=-30~75°C) ^(Note1)
出力電圧 2	Vreg2	4.38	4.5	4.62	V	4.5V 設定 (VLCD=5.5V, Ta=25°C) ^(Note1)
負荷変動特性 ^(Note2)	ΔVreg			0.3	V	I _{out} = -300μA

(Note1) 内蔵 REG 電圧 ≤ VLCD - 0.5V の範囲内で使用ください。

(Note2) ここで規定した負荷変動特性は内蔵レギュレータ単体のものです。

(BU97981GU)

項目	記号	規格値			単位	条件
		Min	Typ	Max		
出力電圧 1	Vreg1	4.25	4.5	4.70	V	4.5V 設定 (VLCD=5.5V, Ta=-30~75°C) ^(Note1)
出力電圧 2	Vreg2	4.40	4.5	4.60	V	4.5V 設定 (VLCD=5.5V, Ta=25°C) ^(Note1)
負荷変動特性 ^(Note2)	ΔVreg			0.3	V	I _{out} = -300μA

(Note1) 内蔵 REG 電圧 ≤ VLCD - 0.5V の範囲内で使用ください。

(Note2) ここで規定した負荷変動特性は内蔵レギュレータ単体のものです。

発振周波数特性(Ta=-30~+75°C、VDD=1.8V~3.6V、VLCD=3.3V~5.5V、VSS=0)

項目	記号	規格値			単位	条件
		Min	Typ	Max		
フレーム周波数 1	fFR1	57.6	64	70.4	Hz	VDD=3.3V, Ta=25°C, fFR=64Hz 設定
フレーム周波数 2	fFR2	51.2	64	73.0	Hz	VDD=2.5~3.6V fFR=64Hz 設定
フレーム周波数 3	fFR3	45.0	-	64	Hz	VDD=1.8~2.5V fFR=64Hz 設定
CLKIN 入力周波数	fCLK	-	2	4	MHz	

フレーム周波数(FR)については DISCTL コマンドのフレーム周波数設定を参照ください。

MPU interface 特性(Ta=-30~+75°C、VDD=1.8V~3.6V、VLCD=3.3V~5.5V、VSS=0)

項目	記号	規格値			単位	条件
		Min	Typ	Max		
入力立ち上がり時間	tr	-	-	50	ns	
入力立ち下がり時間	tf	-	-	50	ns	
SCL 周期	tSCYC	250	-	-	ns	
“H” SCL pulse 幅	tSHW	50	-	-	ns	
“L” SCL pulse 幅	tSLW	50	-	-	ns	
SD setup 時間	tSDS	50	-	-	ns	
SD hold 時間	tSDH	50	-	-	ns	
CSB setup 時間	tCSS	50	-	-	ns	
CSB hold 時間	tCSH	50	-	-	ns	
“H” CSB pulse 幅	tCHW	50	-	-	ns	

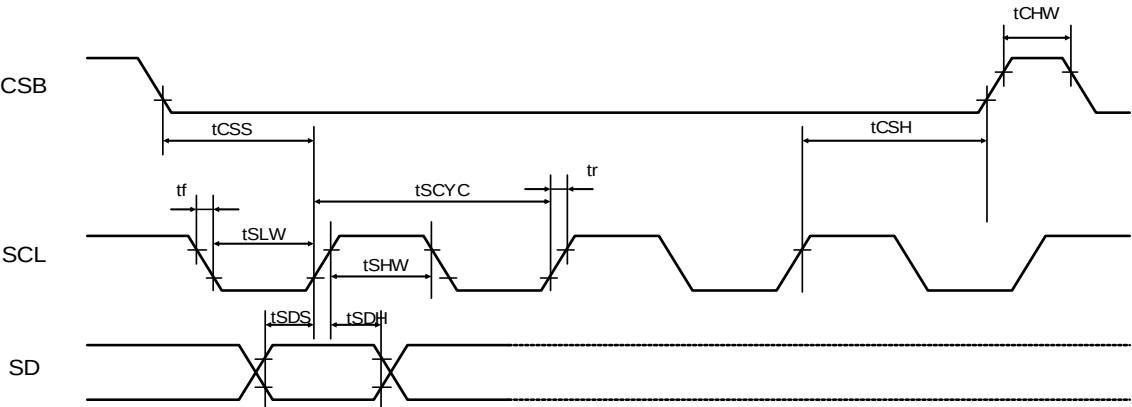


Figure 8. シリアルインタフェースタイミング

入出力等価回路図 (BU97981KV)

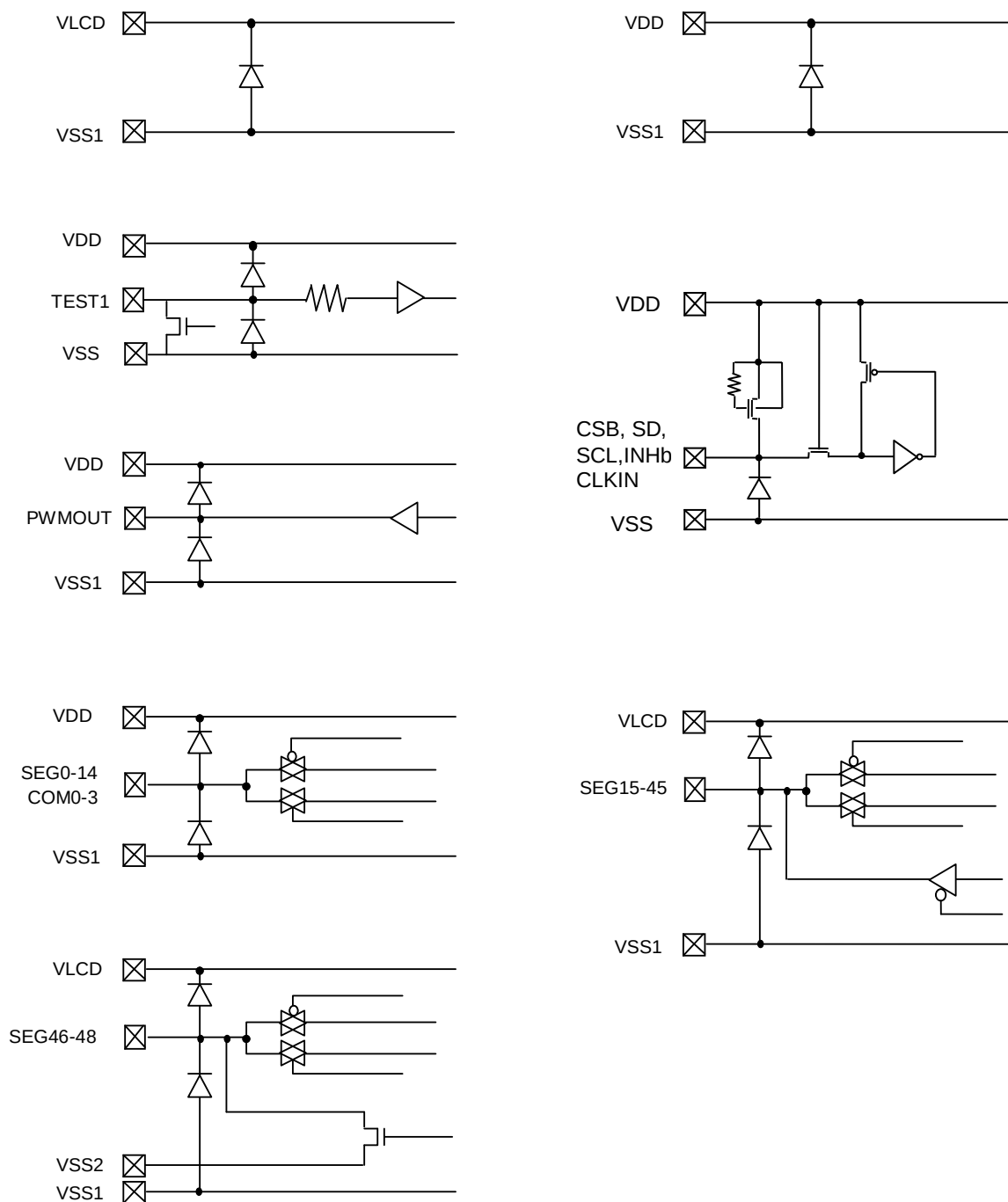


Figure 9. 入出力等価回路図

入出力等価回路図 (続き)
(BU97981MUV)

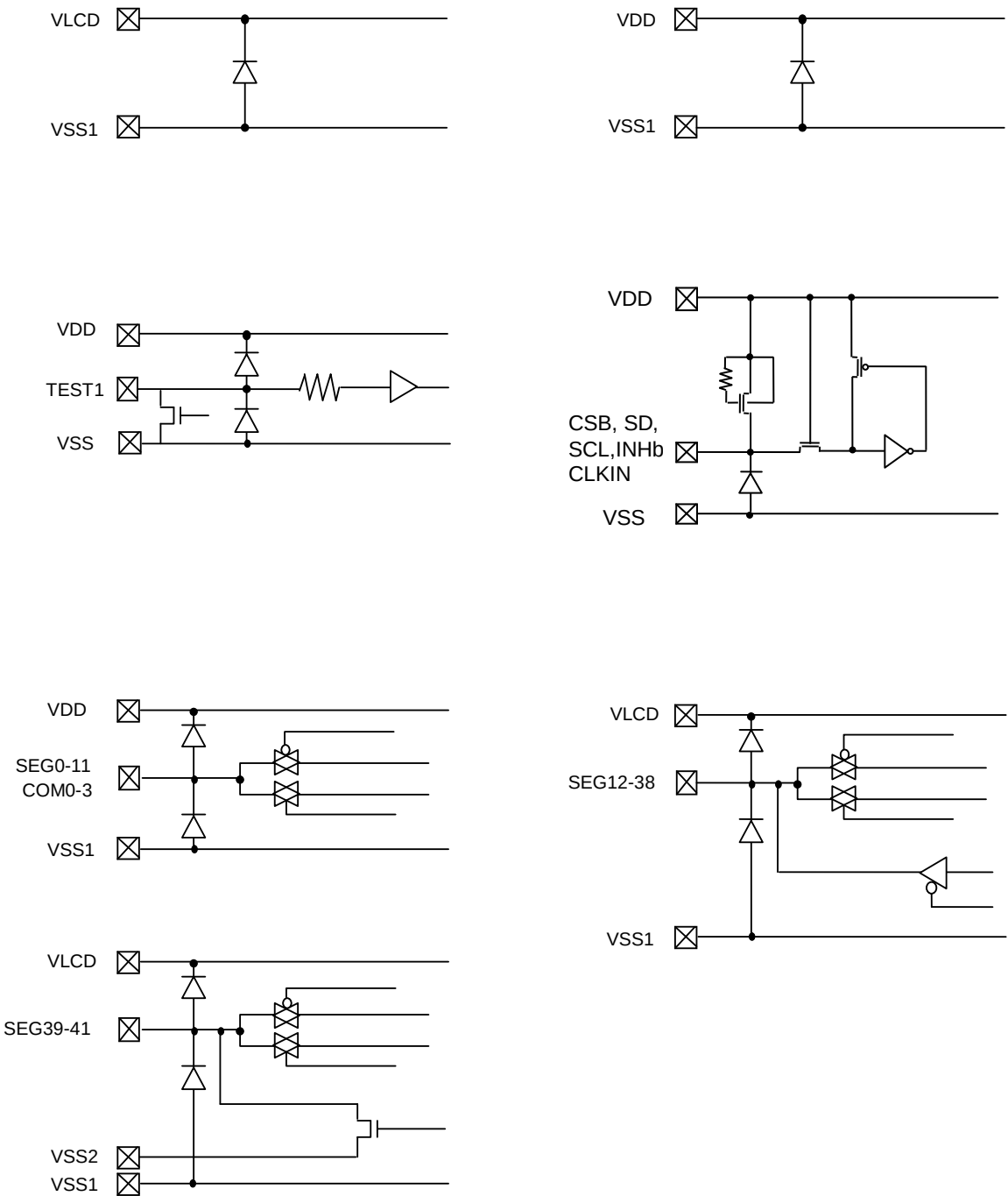


Figure 10. 入出力等価回路図

入出力等価回路図 (続き) (BU97981GU)

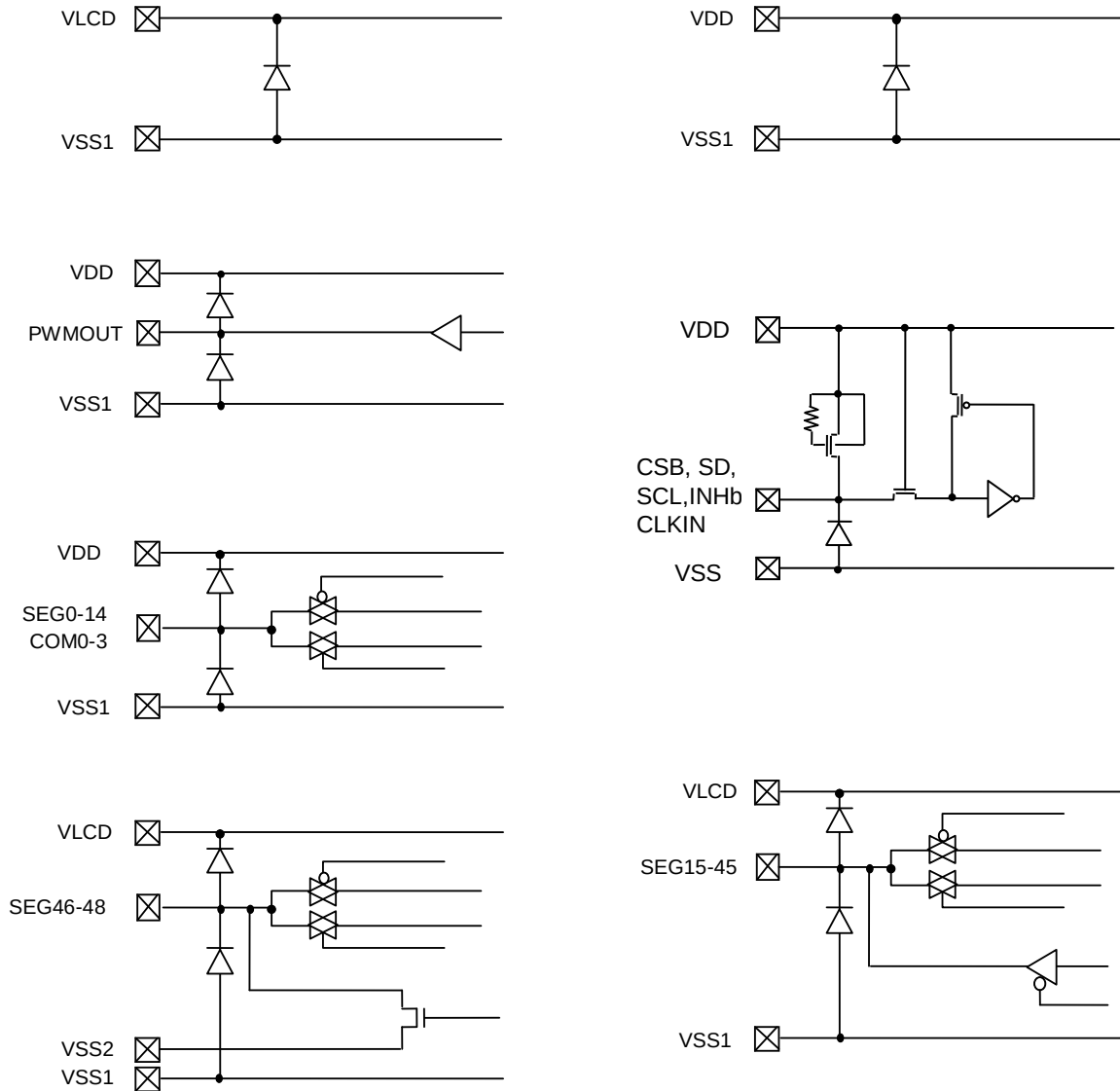
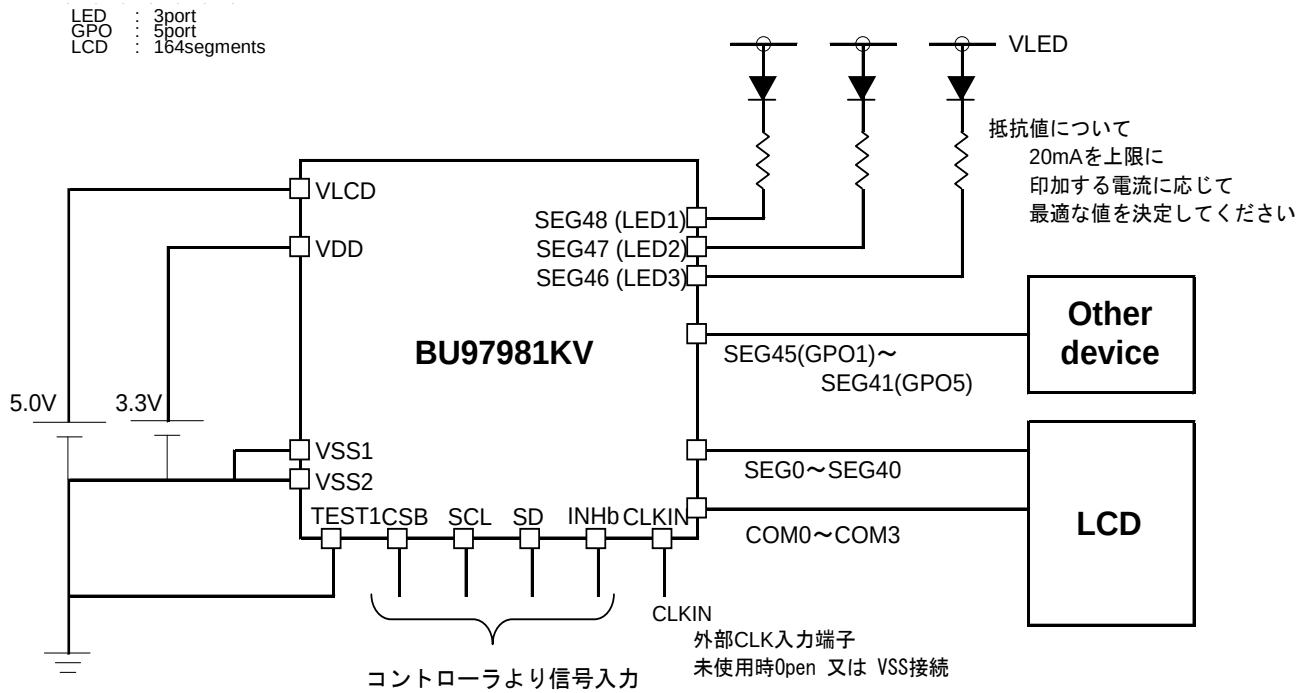


Figure 11. 入出力等価回路図

推奨回路例

(BU97981KV)

1. LED/GPO 使用時



2. SEG 出力のみ使用時

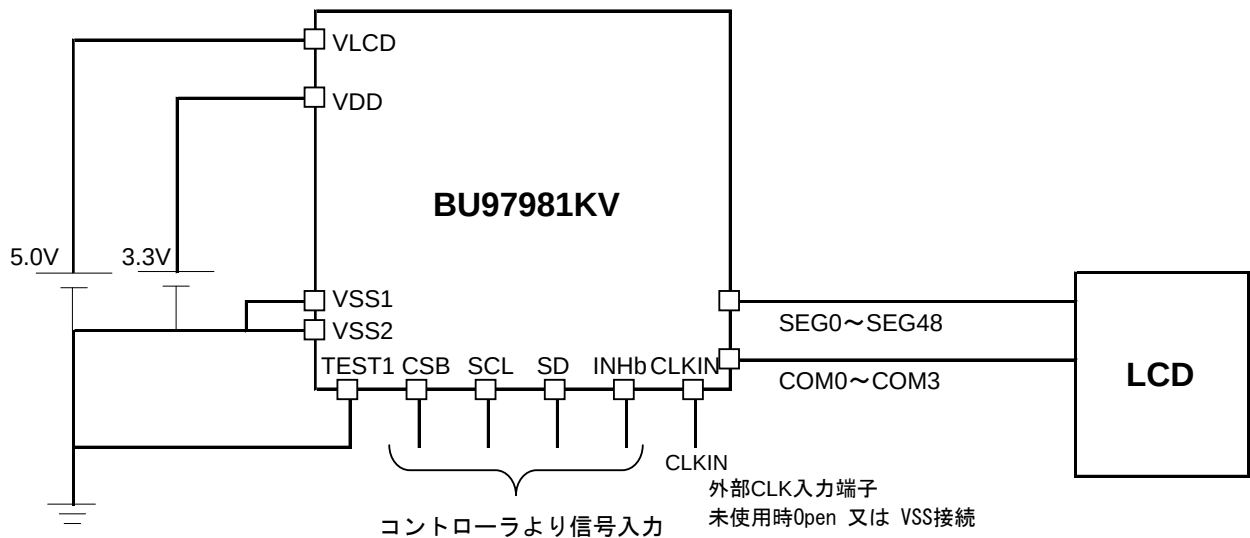
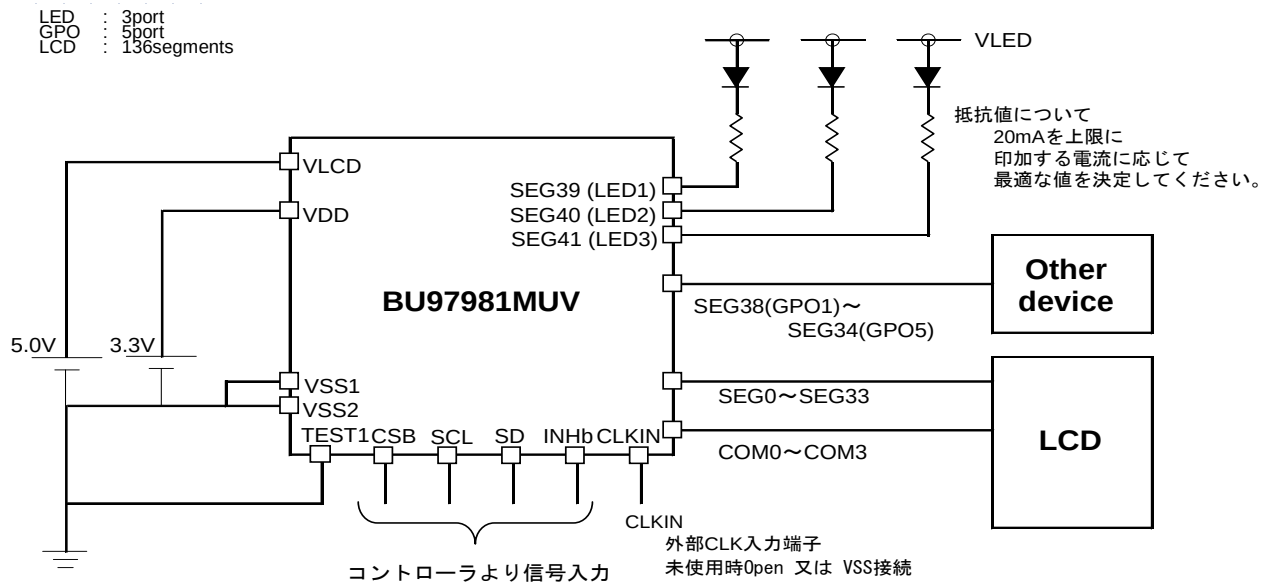


Figure 12. BU97981KV 推奨回路例

推奨回路例 (続き)

(BU97981MUV)

1. LED/GPO 使用時



2. SEG 出力のみ使用時

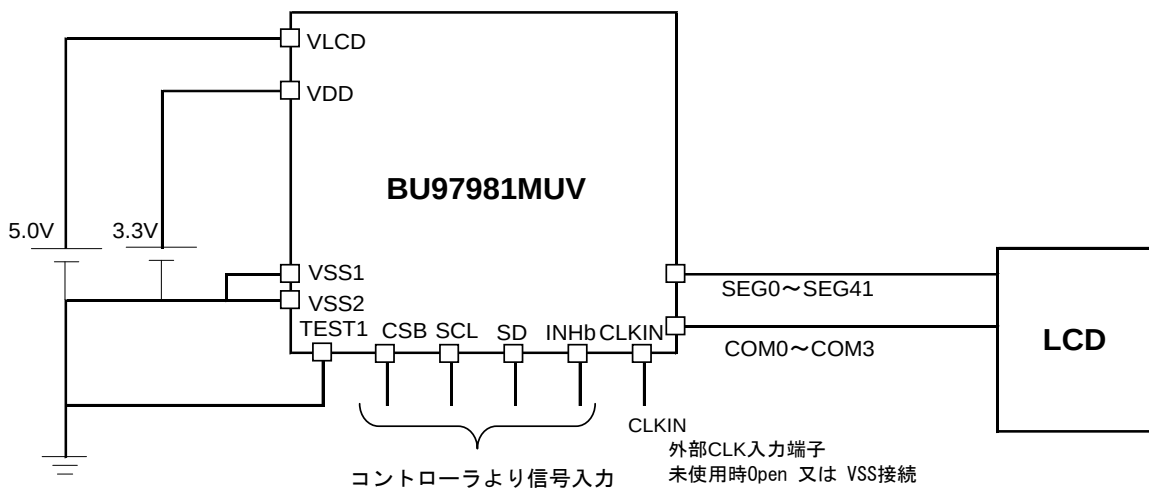
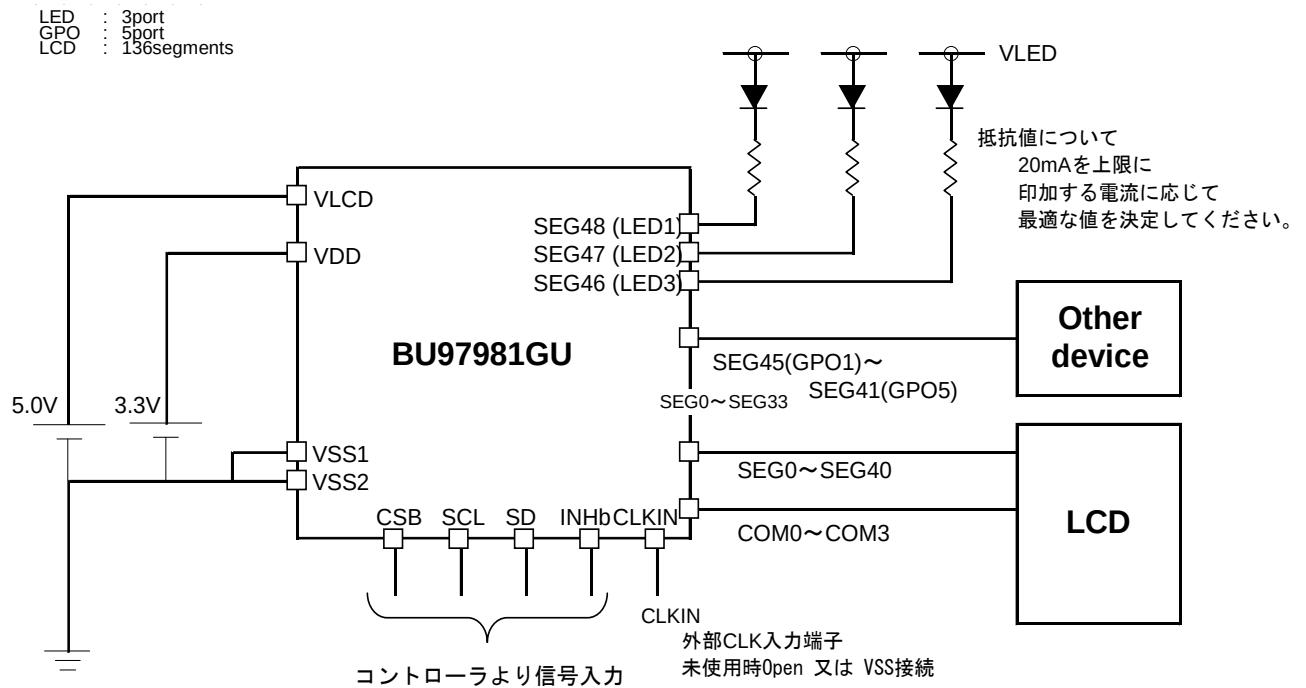


Figure 13. BU97981MUV 推奨回路例

推奨回路例 (続き)

(BU97981GU)

1. LED/GPO 使用時



2. SEG 出力のみ使用時

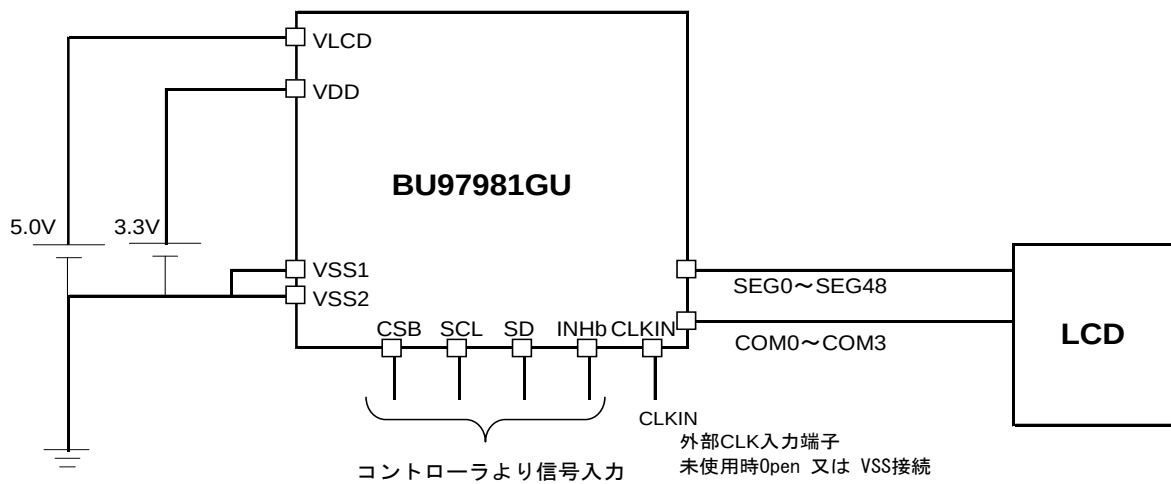


Figure 14. BU97981GU 推奨回路例

機能説明

Command・Data 転送方法

3-SPI (3 線 Serial interface)

CSB, SCL, SD の 3 線にて制御可能です。

CSB = "L" で SD, SCL 入力が有効となります。また、CSB = "H" で Interface counter を初期化し、次の Command もしくは Data を入力可能な状態にします。Serial data の転送は CSB の立ち下がり後 MSB に Command or data 判定 bit (D/C) を、続いて D6・・・D0 の順に、SCL の立ち上がり毎に取り込まれ、8 Clock 目の SCL の立ち上がりで 8 Bits の Parallel data に変換され、処理されます。

Data が 8bit に満たずに CSB を "H" にすると、転送途中の Command、Data はキャンセルされます。

再度入力する場合は、一度 CSB を "L" にしてください。その際、1byte は必ずコマンドを入力してください。

また、RAMWR、BLKWR、GPOSET コマンドにより、DDRAM データ、Blink RAM データ、GPO データの入力状態になると、コマンドは入力できなくなります。

再度コマンドを入力する場合は、一度 CSB を立ち上げてください

CSB を "H" にするとデータ入力状態が解除され、再び "CSB" を "L" にすることでコマンド受け付け状態となります。

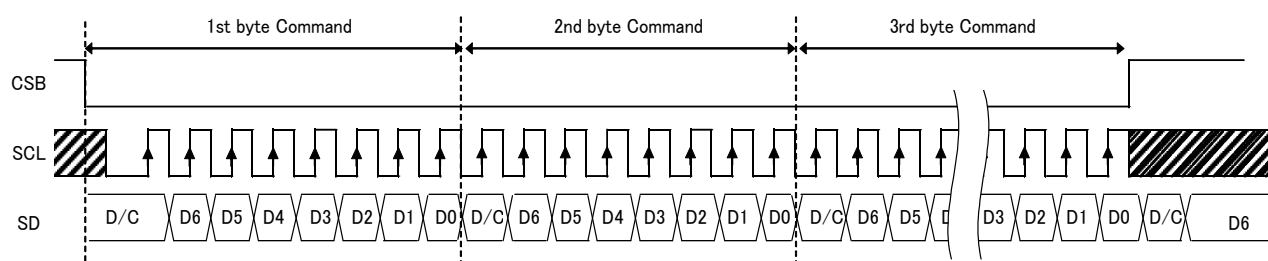


Figure 15. 3-SPI Data 転送 Format

RAMWR コマンド設定後の byte data は、通常表示用 RAM に対する表示データになります。

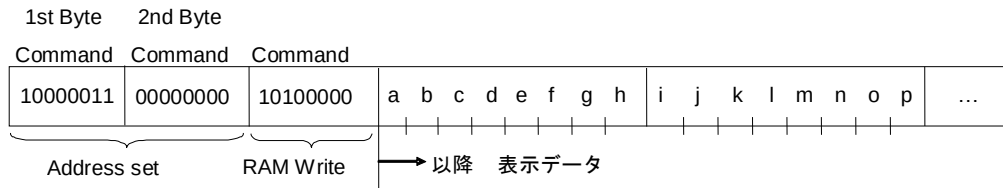
BLKWR コマンド設定後の byte data は、Blink 表示用 RAM に対する表示データになります。

SCL/SD は、CSB=H の区間では "H" 又は "L" どちらの値でも使用できます。

表示 data の書き込みと転送方法

BU97981 は、49×4=196bit の Display Data RAM (DDRAM)を内蔵しています。

表示 data と書き込みとの対応及び、DDRAM data と Address と表示の対応は以下のとおりです。



2 進 8 ビットデータを DDRAM に書き込みます。書き込みを開始する番地は Address set 命令で指定された番地で、4 ビットデータ毎にアドレスは自動的にインクリメントされます。

続けて Data を送信することで連続して DDRAM にデータを書き込むことができます。

(連続して DDRAM にデータを書き込んだ場合、最終アドレス 30h(KV: SEG48)に書き込み後、ダミーアドレス 31h の後、自動インクリメントによりアドレスは 00h(SEG0)に戻ります。)

なお、OUTSET1 にて SEG ポートを GPO,LED ポートに切り換えても、DDRAM の SEG アドレスは、変化しません。その時、GPO,LED ポートに割り当てられた SEG アドレスはダミーアドレスとなります。

(BU97981KV、BU97981GU)

		DDRAM アドレス													
		00	01	02	03	04	05	06	07	...	2Fh	30h	31h		
BIT	0	A	e	i	m								DUMMY ADDRESS	COM0	
	1	B	f	j	n									COM1	
	2	C	g	k	o									COM2	
	3	D	h	l	p									COM3	
		SEG 0	SEG 1	SEG 2	SEG 3	SEG 4	SEG 5	SEG 6	SEG 7		SEG 47	SEG 48			

(BU97981MUV)

		DDRAM アドレス										ダミーデータ			
		00	01	02	03	04	...	29	2A	...	2Fh	30h	31h		
BIT	0	a	e	i	m				DUMMY ADDRESS						COM0 COM1 COM2 COM3
	1	b	f	j	n										
	2	c	g	k	o										
	3	d	h	l	p										
		SEG 0	SEG 1	SEG 2	SEG 3	SEG 4		SEG 41							

RAM への書き込みは 4bit 毎に行います。4bit に満たず、CSB を 'H' にすると RAM の書き込みはキャンセルされます。(command の転送は 8bit 毎に行いません。)

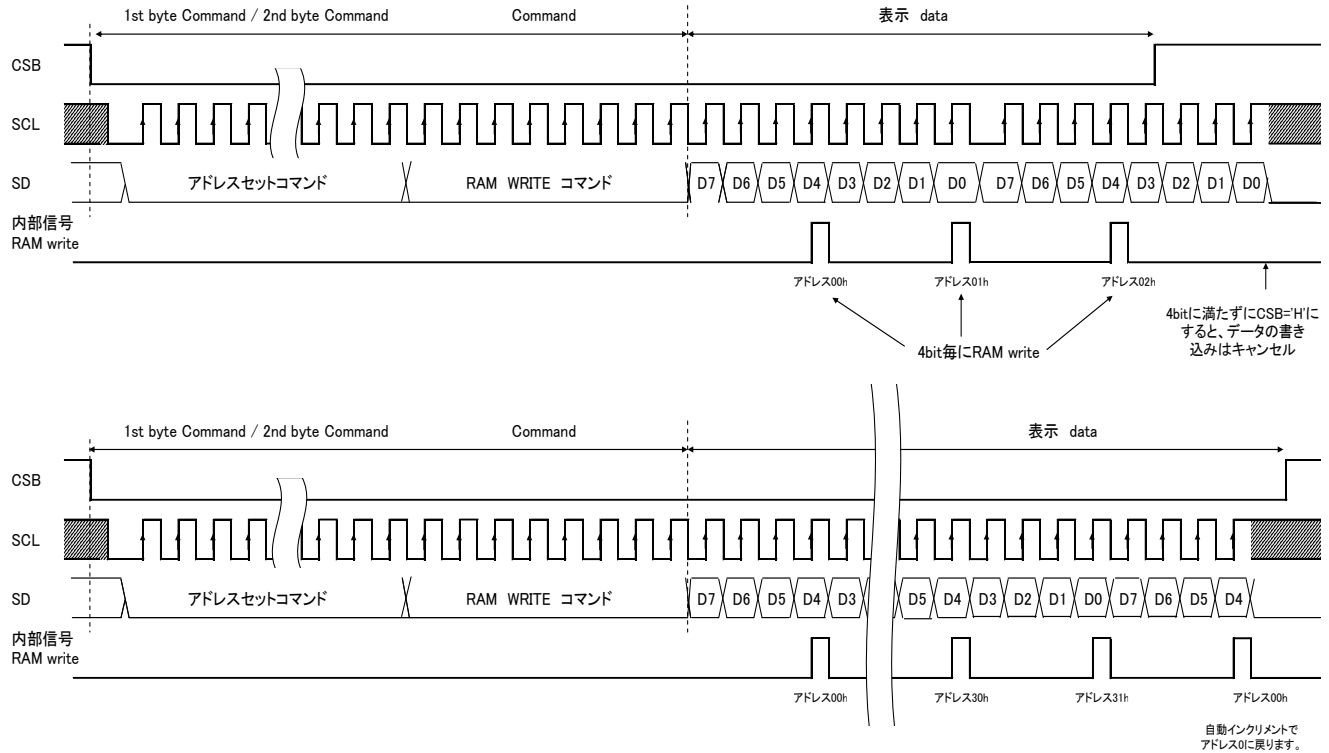


Figure 16. 表示 Data 転送方法

Blink 機能

BU97981 は Blink 機能を搭載しています。Blink の ON/OFF は各セグメントで個別に制御が可能です。
 Blink の ON/OFF、及び Blink 周波数は BLKSET コマンドで設定します。
 Blink 周期は fFR の特性によりバラツキます。
 また、各セグメントの ON/OFF 設定は、BLKWR コマンドで設定します。

書き込みを開始する番地は BLKADSET コマンドで指定された番地で、4 ビットデータごとにアドレスは自動的にインクリメントされます。

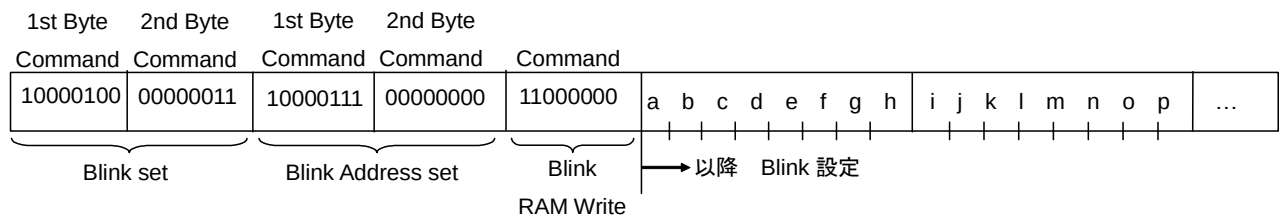
以下にコマンドとデータ、及び Blink 制御するセグメントの対応を示します。

各 BIT は“1”のときに Blink ON, “0”のときに Blink OFF となります。

(連続して Blink RAM にデータを書き込んだ場合、最終アドレス 30h(KV: SEG48)に書き込み後、ダミーアドレス 31hの後、自動インクリメントによりアドレスは 00h(SEG0)に戻ります。)

各セグメントの Blink 動作については、下図 Blink 動作を参照ください。

なお、OUTSET1にて SEG ポートを GPO,LED ポートに切り換えても、Blink RAM の SEG アドレスは、変化しません。その時、GPO,LED ポートに割り当てられた SEG アドレスはダミーアドレスとなります。



(BU97981KV、BU97981GU)

		Blink RAM アドレス													
		00	01	02	03	04	05	06	07	...	2Fh	30h	31h		
BIT	0	A	e	i	m									DUMMY ADDRESS	COM0
	1	B	f	j	n										COM1
	2	C	g	k	o										COM2
	3	D	h	l	p										COM3
		SEG 0	SEG 1	SEG 2	SEG 3	SEG 4	SEG 5	SEG 6	SEG 7		SEG 47	SEG 48			

(BU97981MUV)

		Blink RAM アドレス												ダミーデータ	
		00	01	02	03	04	...	29	2A	...	2Fh	30h	31h		
BIT	0	a	e	i	m				DUMMY ADDRESS						COM0
	1	b	f	j	n										COM1
	2	c	g	k	o										COM2
	3	d	h	l	p										COM3
		SEG 0	SEG 1	SEG 2	SEG 3	SEG 4		SEG 41							

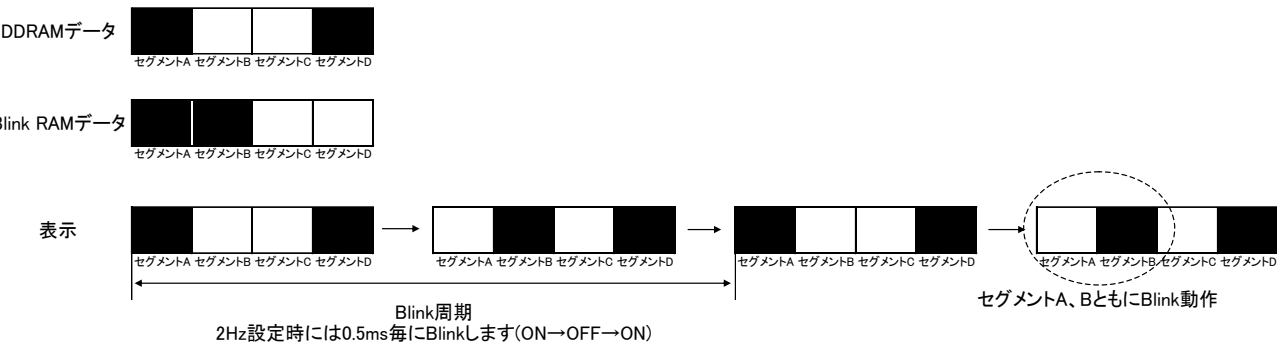


Figure 17. Blink 動作

LCD Driver Bias/Duty Circuit

液晶駆動電圧を生成します。また、バッファアンプを内蔵しており、低消費電力にて駆動可能です。
 ライン、フレーム反転の設定は、MODESET コマンドにて可能です。
 1/4、1/3、static Duty の設定は、DISCTL コマンドにて可能です。
 それぞれの液晶駆動波形は、“液晶駆動波形”の項目を参照してください。

Reset 初期状態

Software Reset 実行後のリセット初期状態は以下のとおりです。

1. 表示は OFF されます。
2. 各コマンドレジスタ Reset 状態になります。
3. DDRAM アドレス、Blink アドレスは初期化されます
 (DDRAM データ、Blink RAM データは初期化されません。そのため Display on 前に全 DDRAM、全 Blink RAM に初期値の書き込みを推奨しています。)

Command / 機能 一覧

機能説明一覧表

NO	コマンド	機能
1	Mode Set (MODESET)	液晶駆動設定
2	Display control (DISCTL)	液晶表示設定 1
3	Address set (ADSET)	液晶表示設定 2
4	Blink set (BLKSET)	Blink 駆動設定
5	Blink address set (BLKADSET)	Blink 表示設定
6	SEG/汎用ポートの切り替え (OUTSET1)	汎用出力ポート設定
7	SEG/LED ポートの切り替え (OUTSET2)	LED 駆動ポート設定
8	LED1 駆動調整(PWM1 の H 幅調整) (PWM1SET)	LED1 駆動用信号 PWM1 の DUTY 設定
9	LED2-3 駆動調整(PWM2 の H 幅調整) (PWM2SET)	LED2 駆動用信号 PWM2 の DUTY 設定
10	RAM WRITE (RAMWR)	RAM 書き込み開始設定
11	Blink RAM WRITE (BLKWR)	Blink 用の RAM に書き込み開始設定
12	All Pixel ON (APON)	全表示 ON
13	All Pixel OFF (APOFF)	全表示 OFF
14	All Pixel On/Off mode off (NORON)	通常表示(APON/APOFF 設定解除)
15	Software Reset (SWRST)	ソフトウェアリセット
16	OSC 外部入力 (OSCSET)	OSC 信号の外部入力設定
17	内蔵 REG 設定 (REGSET)	内蔵 Regulator の電圧を設定
18	GPO output set (GPOSET)	GPO 出力データの設定

Command の詳細説明

D/C (MSB)は Command or data 判定用 bit です。

詳細は、3 線 serial interface コマンド、データ転送方法を参照してください。

Mode Set コマンド(MODESET)

	MSB				LSB					
	D/C	D6	D5	D4	D3	D2	D1	D0	Hex	Reset
1 st byte command	1	0	0	0	0	0	0	1	81h	-
2 nd byte command	0	0	0	0	P3	P2	P1	P0	-	00h

表示設定

設定	P3	Reset 状態
Display OFF	0	○
Display ON	1	

Display OFF : フレーム同期で発振回路動作 OFF、液晶電源回路動作 OFF となり、表示 OFF 状態になります。
(出力 : VSS レベル)

Display ON : 発振回路動作 ON、液晶電源回路 ON、また DDRAM から Display への読み出し動作を開始し、
フレーム同期で表示 ON 状態になります。

LED ポート、GPO ポートは Display on/off 状態の影響を受けません。

それぞれコマンド設定(GPOSET, OUTSET1, OUTSET2, PWM1SET, PWM2SET)と
INHb 端子により出力状態が決まります。

液晶駆動波形設定

設定	P2	Reset 状態
フレーム反転	0	○
ライン反転	1	

Power save mode(低消費電流モード)設定

設定	P1	P0	Reset 状態
Power save mode1	0	0	○
Power save mode2	0	1	
Normal mode	1	0	
High power mode	1	1	

(参考消費電流データ)

設定	消費電流
Power save mode 1	×1.0
Power save mode 2	×1.7
Normal mode	×2.7
High power mode	×5.0

上記消費電流データは参考値です。パネル負荷に応じて変わります。

Display control コマンド (DISCTL)

	MSB					LSB				
	D/C	D6	D5	D4	D3	D2	D1	D0	Hex	Reset
1 st byte Command	1	0	0	0	0	0	1	0	82h	-
2 nd byte Command	0	0	0	0	P3	P2	P1	P0	-	02h

Duty 設定

設定	P3	P2	Reset 状態
1/4duty (1/3bias)	0	0	○
1/3duty (1/3bias)	0	1	
Static (1/1bias)	1	*	

(*: Don't care)

1/3duty 時には、COM3 に対する表示データ/ブリンクデータは無効になります。

(COM3 は COM1 出力と同一波形が出力されます。)

1/1duty (Static) 時には、COM1-3 に対する表示データ/ブリンクデータは無効になります。

(COM1~3 は、COM0 出力と同一波形が出力されます。)

表示データ/ブリンクデータの送信に注意をしてください。

Duty の設定による SEG/COM の出力波形例は、"LCD Driver Bias/Duty Circuit"の項目を参照してください。

フレーム周波数設定

設定 (1/4, 1/3, 1/1duty 時)	P1	P0	Reset 状態
(128Hz, 130Hz, 128Hz)	0	0	
(85Hz, 86Hz, 64Hz)	0	1	
(64Hz, 65Hz, 48Hz)	1	0	○
(51Hz, 52Hz, 32Hz)	1	1	

フレーム周波数(FR)と内蔵発振回路周波数(OSC)と Divide 数の関係は以下のようになります。

DISCTL (P1,P0)	Divide			FR [Hz] ^(Note1)		
	Duty 設定 (P3,P2)			Duty 設定 (P3,P2)		
	(0,0) 1/4duty	(0,1) 1/3duty	(1,*) 1/1duty	(0,0) 1/4duty	(0,1) 1/3duty	(1,*) 1/1duty
(0,0)	160	156	160	128	131.3	128
(0,1)	240	237	320	85.3	86.4	64
(1,0)	320	315	428	64	65	47.9
(1,1)	400	393	640	51.2	52.1	32

(Note1) 上表 FR の値は OSC 周波数 = 20.48KHz (typ) として算出したフレーム周波数です

フレーム周波数の実測値から OSC 周波数を算出する場合、下式を用いて算出してください

“OSC 周波数 = フレーム周波数(実測値) × Divide 数”

Divide 数 : フレーム周波数設定(P1,P0)と duty 設定(P3,P2)の値を用いて上表から値を決定してください

Ex) (P1,P0) = (0,1) 、(P3,P2) = (0,1) ⇒ Divide 数 = 237

Address set コマンド (ADSET)

	MSB				LSB					
	D/C	D6	D5	D4	D3	D2	D1	D0	Hex	Reset
1 st byte Command	1	0	0	0	0	0	1	1	83h	-
2 nd byte Command	0	0	P5	P4	P3	P2	P1	P0	-	00h

通常表示用 RAM に書き込みを開始するアドレスの設定を行います。

設定可能なアドレスは 00h~30h までです。(31h はダミーアドレスですが、設定可能です。)

上記以外の値は設定禁止です。

Reset 時のアドレスは 00h です。

RAM の書き込み時には別途 RAM WRITE 設定が必要になります。

Blink set コマンド (BLKSET)

	MSB				LSB					
	D/C	D6	D5	D4	D3	D2	D1	D0	Hex	Reset
1 st byte Command	1	0	0	0	0	1	0	0	84h	-
2 nd byte Command	0	0	0	0	0	P2	P1	P0	-	00h

各セグメントの Blink ON/OFF を設定します。

詳細は“Blink.機能”の項目を参照してください。

Blink の設定を行います。

Blink mode(Hz)	P2	P1	P0	Reset 状態
OFF	0	0 / *	0 / *	○
1.6	1	0	0	
2.0	1	0	1	
2.6	1	1	0	
4.0	1	1	1	

(*: Don't care)

Blink address set コマンド (BLKADSET)

	MSB				LSB					
	D/C	D6	D5	D4	D3	D2	D1	D0	Hex	Reset
1 st byte Command	1	0	0	0	0	1	1	1	87h	-
2 nd byte Command	0	0	P5	P4	P3	P2	P1	P0	-	00h

Blink 表示用 RAM に書き込みを開始するアドレスの設定を行います。

設定可能なアドレスは 00h~30h までです。(31h はダミーアドレスですが、設定可能です。)

上記以外の値は設定禁止です。

Reset 時のアドレスは 00h です。

Blink 表示用 RAM の書き込み時には別途 BLINK RAM WRITE 設定が必要になります。

SEG/汎用ポートの切り替えコマンド (OUTSET1)

	MSB					LSB				
	D/C	D6	D5	D4	D3	D2	D1	D0	Hex	Reset
1 st byte Command	1	0	0	0	1	0	0	0	88h	-
2 nd byte Command	0	0	0	P4	P3	P2	P1	P0	-	00h

セグメント出力ポートと汎用出力ポートの切り替え設定を行います。

P4-P0: 切り替えるポート番号を選択します。

汎用出力ポートを選択した場合、表示データは GPOSET コマンドで設定されたデータとなります。

例えば、SEG45 が汎用出力ポート GPO1 として選択されている場合、GPO1 の表示データ GPD1=「1」の時、出力端子 GPO1 は「H」(VLCD)を出力し、GPD1=「0」の時、出力端子 GPO1 は「L」(VSS)を出力します。(BU97981KV)

下記の表に P4-P0 設定時の出力端子の状態を示します。

(BU97981KV、BU97981GU)

設定					SEG 端子状態(SEG 出力/GPO 出力)								
P4	P3	P2	P1	P0	SEG15 端子	SEG16 端子	SEG17 端子	SEG18 端子		SEG42 端子	SEG43 端子	SEG44 端子	SEG45 端子
0	0	0	0	0	SEG15	SEG16	SEG17	SEG18		SEG42	SEG43	SEG44	SEG45
0	0	0	0	1	SEG15	SEG16	SEG17	SEG18		SEG42	SEG43	SEG44	GPO1
0	0	0	1	0	SEG15	SEG16	SEG17	SEG18		SEG42	SEG43	GPO2	GPO1
0	0	0	1	1	SEG15	SEG16	SEG17	SEG18		SEG42	GPO3	GPO2	GPO1
0	0	1	0	0	SEG15	SEG16	SEG17	SEG18		GPO4	GPO3	GPO2	GPO1
⋮					⋮								
1	1	0	1	1	SEG15	SEG16	SEG17	SEG18		GPO4	GPO3	GPO2	GPO1
1	1	1	0	0	SEG15	SEG16	SEG17	GPO28		GPO4	GPO3	GPO2	GPO1
1	1	1	0	1	SEG15	SEG16	GPO29	GPO28		GPO4	GPO3	GPO2	GPO1
1	1	1	1	0	SEG15	GPO30	GPO29	GPO28		GPO4	GPO3	GPO2	GPO1
1	1	1	1	1	GPO31	GPO30	GPO29	GPO28		GPO4	GPO3	GPO2	GPO1

(BU97981MUV)

設定					SEG 端子状態(SEG 出力/GPO 出力)								
P4	P3	P2	P1	P0	SEG12 端子	SEG13 端子	SEG14 端子	SEG15 端子		SEG35 端子	SEG36 端子	SEG37 端子	SEG38 端子
0	0	0	0	0	SEG12	SEG13	SEG14	SEG15		SEG35	SEG36	SEG37	SEG38
0	0	0	0	1	SEG12	SEG13	SEG14	SEG15		SEG35	SEG36	SEG37	GPO1
0	0	0	1	0	SEG12	SEG13	SEG14	SEG15		SEG35	SEG36	GPO2	GPO1
0	0	0	1	1	SEG12	SEG13	SEG14	SEG15		SEG35	GPO3	GPO2	GPO1
0	0	1	0	0	SEG12	SEG13	SEG14	SEG15		GPO4	GPO3	GPO2	GPO1
⋮					⋮								
1	0	1	1	1	SEG12	SEG13	SEG14	SEG15		GPO4	GPO3	GPO2	GPO1
1	1	0	0	0	SEG12	SEG13	SEG14	GPO24		GPO4	GPO3	GPO2	GPO1
1	1	0	0	1	SEG12	SEG13	GPO25	GPO24		GPO4	GPO3	GPO2	GPO1
1	1	0	1	0	SEG12	GPO26	GPO25	GPO24		GPO4	GPO3	GPO2	GPO1
1	1	0	1	1	GPO27	GPO26	GPO25	GPO24		GPO4	GPO3	GPO2	GPO1
11100 – 11111					GPO27	GPO26	GPO25	GPO24		GPO4	GPO3	GPO2	GPO1

なお、SEG ポートを GPO ポートに切り換えても DDRAM アドレス、Blink RAM アドレスは変化しません。

その時、割り当てられた SEG アドレスはそれぞれダミーアドレスとなります。

SEG/LED ポートの切り替えコマンド (OUTSET2)

	MSB							LSB		
	D/C	D6	D5	D4	D3	D2	D1	D0	Hex	Reset
1 st byte Command	1	0	0	0	1	0	0	1	89h	-
2 nd byte Command	0	0	0	0	0	P2	P1	P0	-	00h

セグメント出力ポートと LED 駆動ポートの切り替え、また PWM 分解能設定を行います。

P2: PWM1SET / PWM2SET で有効となる bit 数の設定を行います。

設定	P2	Reset 状態
12bit 分解能	0	○
8bit 分解能	1	

P1-P0 : 切り替えるポート番号を選択します。

設定可能なアドレスは 00h~03h までです。

LED 出力ポートを選択した場合、出力は SEG レベル出力から NMOS Open Drain 出力になります。

PWM の設定方法は OSCSET コマンドにより下記のようになります。

下記の表に P1-P0 設定時の出力端子の状態を示します。

(BU97981KV、BU97981GU)

設定		SEG 端子状態(SEG 出力/LED 出力)		
P1	P0	SEG46 端子	SEG47 端子	SEG48 端子
0	0	SEG46	SEG47	SEG48
0	1	SEG46	SEG47	LED1
1	0	SEG46	LED2	LED1
1	1	LED3	LED2	LED1

(BU97981MUV)

設定		SEG 端子状態(SEG 出力/LED 出力)		
P1	P0	SEG39 端子	SEG40 端子	SEG41 端子
0	0	SEG39	SEG40	SEG41
0	1	SEG39	SEG40	LED1
1	0	SEG39	LED2	LED1
1	1	LED3	LED2	LED1

なお、SEG ポートを LED ポートに切り換えても DDRAM アドレス、Blink RAM アドレスは変化しません。
その時、割り当てられた SEG アドレスはそれぞれダミーアドレスとなります。

なお、各状態の GPO/LED/PWMOUT の出力関係は、以下の表のようになります。

制御ポート	INHb		DISPLAY		RESET 時
	H	L	ON	OFF	
GPO	GPOSET コマンドによる	L 固定	GPOSET コマンドによる	GPOSET コマンドによる	GPO 非選択 (全て SEG 出力)
PWMOUT	PWM2SET コマンドによる	L 固定	PWM2SET コマンドによる	PWM2SET コマンドによる	L 固定
LED	PWM1SET/ PWM2SET コマンドによる	Hi-Z	PWM1SET/ PWM2SET コマンドによる	PWM1SET/ PWM2SET コマンドによる	LED 非選択 (全て SEG 出力)

LED1 駆動調整(PWM1 の H 幅調整)コマンド (PWM1SET)

	MSB						LSB			
	D/C	D6	D5	D4	D3	D2	D1	D0	Hex	Reset
1 st byte Command	1	0	0	0	1	0	1	0	8Ah	-
2 nd byte Command	0	0	P11	P10	P9	P8	P7	P6	-	00h
3 rd byte Command	0	0	P5	P4	P3	P2	P1	P0	-	00h

2nd、3rd byte Command の設定は 00h~3Fh までです。
 上記以外の値は設定禁止です。(設定すると 3Fh に設定されます。)
 Reset 時は 00h です。
 また、コマンドが 3byte に満たない場合は、キャンセルされます。

LED1 駆動調整コマンドによって LED1 を駆動する PWM の H 幅の調整が可能になります。
 調整は基準の PWM の H 幅に対して最大 12bit の分解能で行えます。

LED1 駆動調整は 3byte のコマンドによって設定でき、2nd、3rd byte Command の P11-P6、P5-P0 はそれぞれ以下ようになります。(2byte 目は上位 6bit、3byte 目は下位 6bit)
 12bit 時: P11 が 12bit の MSB、P0 が LSB になります。
 8bit 時: 上位 P11-P8 までは無効 bit となり、P7 が 8bit の MSB、P0 が LSB となります。

LED の駆動期間は回路内部で生成する PWM 信号の H 幅で決定されており、このコマンドの使用により H 幅を調整 (分解能: 12bit / 8bit)できます。

例 1.

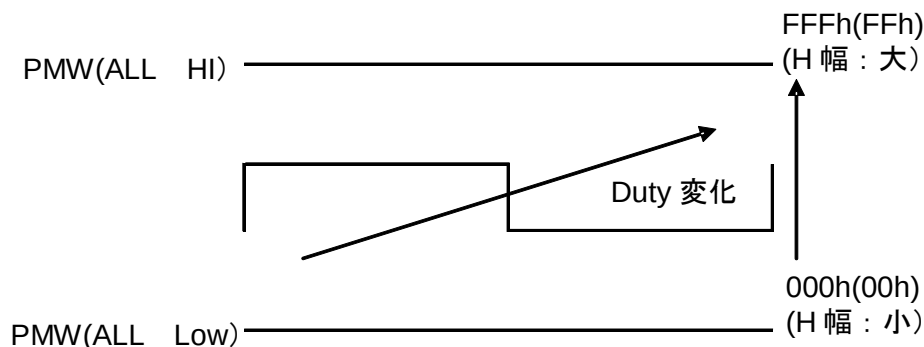
外部 PWM クロック 2MHz 印加、パラメータ設定値 2047 (7FFh) 時
 1bit 分解能: 500ns
 ALL HI 設定: PWM 信号 周波数約 500Hz、H 幅: 約 2.00msec
 ALL LOW 設定: PWM 信号 周波数約 500Hz、H 幅: 0usec (12bit 設定時)

例 2.

内部 PWM クロック 40.96kHz(TYP) 印加、パラメータ設定値 127 (7Fh) 時
 1bit 分解能: 24.41us
 ALL HI 設定: PWM 信号 周波数約 160Hz、H 幅: 約 6.20msec
 ALL LOW 設定: PWM 信号 周波数約 160Hz、H 幅: 0usec (8bit 設定時)

BU97981 シリーズでは BU9798 シリーズと比較して、内部 OSC を原振とする PWM の周波数が 2 倍となっております。
 PWM1SET コマンドが反映されるのは次 PWM フレーム先頭に同期して反映されます。

また、LED ポートは
 INHb='H' のとき、LED 出力
 INHb='L' のとき、Hi-Z 出力となります。
 Display ON/OFF による影響は受けません。



PWM 周期および PWM H 幅の算出について

PWM の周期および H 幅は PWM クロック周期を最小単位として以下の関係で表されます。

PWM 周期 = PWM クロック周期 × (階調数 (12bit = 4096、8bit = 256) - 1)

PWM H 幅 = PWM クロック周期 × パラメータ設定値 (12bit: 0~4095、8bit: 0~255)

PWM Duty = PWM H 幅 / PWM 周期 = パラメータ設定値 / 階調数

なお内部 clock から PWM を生成する場合、OSC 周波数のばらつきに伴い PWM の値がばらつきます。

LED2-3 駆動調整(PWM2 の H 幅調整)コマンド (PWM2SET)

	MSB						LSB			
	D/C	D6	D5	D4	D3	D2	D1	D0	Hex	Reset
1 st byte Command	1	0	0	0	1	0	1	1	8Bh	-
2 nd byte Command	0	0	P11	P10	P9	P8	P7	P6	-	00h
3 rd byte Command	0	0	P5	P4	P3	P2	P1	P0	-	00h

2nd、3rd byte Command の設定は 00h~3Fh までです。

上記以外の値は設定禁止です。(設定すると 3Fh に設定されます。)

Reset 時は 00h です。

コマンドが 3byte に満たない場合は、キャンセルされます。

LED2-3 駆動調整コマンドによって LED2、3 を駆動する PWM、及び PWMOUT の H 幅の調整が可能になります。調整は基準の PWM の H 幅に対して 12bit の分解能行えます。

LED2-3 駆動調整は 3byte のコマンドによって設定でき、2nd、3rd byte Command の P11-P6、P5-P0 はそれぞれ以下ようになります。(2byte 目は上位 6bit、3byte 目は下位 6bit)

12bit 時： P11 が 12bit の MSB、P0 が LSB になります。

8bit 時： 上位 P11-P8 までは無効 bit となり、P7 が 8bit の MSB、P0 が LSB となります。

LED の駆動期間は回路内部で生成する PWM 信号の H 幅で決定されており、このコマンドの使用により H 幅を調整 (分解能：12bit / 8bit)できます。

例 1.

外部 PWM クロック 2MHz 印加、パラメータ設定値 2047 (7FFh)時

1bit 分解能： 500ns

ALL HI 設定：PWM 信号 周波数約 500Hz、H 幅：約 2.00msec

ALL LOW 設定：PWM 信号 周波数約 500Hz、H 幅：0usec (12bit 設定時)

例 2.

内部 PWM クロック 40.96kHz(TYP) 印加、パラメータ設定値 127 (7Fh)時

1bit 分解能： 24.41us

ALL HI 設定：PWM 信号 周波数約 160Hz、H 幅：約 6.20msec

ALL LOW 設定：PWM 信号 周波数約 160Hz、H 幅：0usec (8bit 設定時)

BU97981 では BU9798 と比較して、内部 OSC を原振とする PWM の周波数が 2 倍となっております。

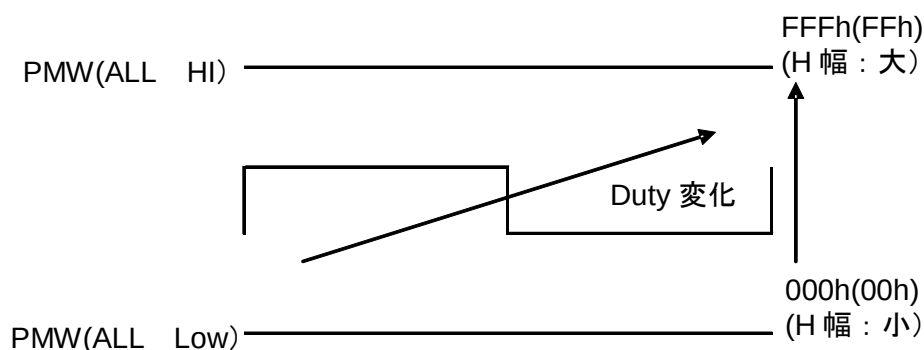
PWM2SET コマンドが反映されるのは次 PWM フレーム先頭に同期して反映されます。

また、LED ポート、及び PWMOUT ポートは

INHb='H' のとき、LED ポート=LED 出力、PWMOUT ポート=PWM 出力

INHb='L' のとき、LED ポート=Hi-Z 出力、PWMOUT ポート='L' 出力 となります。

Display ON/OFF による影響は受けません。



PWM 周期および PWM H 幅の算出について

PWM の周期および H 幅は PWM クロック周期を最小単位として以下の関係で表されます。

PWM 周期 = PWM クロック周期 × (階調数 (12bit = 4096、8bit = 256) - 1)

PWM H 幅 = PWM クロック周期 × パラメータ設定値 (12bit : 0~4095、8bit : 0~255)

PWM Duty = PWM H 幅/PWM 周期 = パラメータ設定値/階調数

なお内部 clock から PWM を生成する場合、OSC 周波数のばらつきに伴い PWM の値がばらつきます。

RAM WRITE コマンド (RAMWR)

	MSB							LSB		
	D/C	D6	D5	D4	D3	D2	D1	D0	Hex	Reset
1 st byte Command	1	0	1	0	0	0	0	0	A0h	-
2 nd byte Command	Display data									Random
										
n byte Command	Display data									Random

コマンド設定後の入力データは表示用のデータ入力となります。
 本コマンドは、必ず ADSET コマンド設定後に送信してください。
 表示データは 4bit 毎に転送されます。(詳細は、「表示 data の書き込みと転送方法」の項目を参照してください。)

Blink RAM WRITE コマンド (BLKWR)

	MSB							LSB		
	D/C	D6	D5	D4	D3	D2	D1	D0	Hex	Reset
1 st byte Command	1	1	0	0	0	0	0	0	C0h	-
2 nd byte Command	Blink data									Random
										
n byte Command	Blink data									Random

コマンド設定後の入力データは Blink 表示データ入力となります。
 本コマンドは、必ず BLKADSET コマンド設定後に送信してください。
 Blink 表示データは 4bit 毎に転送されます。(詳細は、「Blink 機能」の項目を参照してください。)

All Pixel ON コマンド (APON)

	MSB							LSB		
	D/C	D6	D5	D4	D3	D2	D1	D0	Hex	Reset
1 st byte Command	1	0	0	1	0	0	0	1	91h	-

DDRAM の内容に関係なく、SEG 出力全点灯モードとなります。(SEG 出力を選択している端子)

All Pixel OFF コマンド (APOFF)

	MSB							LSB		
	D/C	D6	D5	D4	D3	D2	D1	D0	Hex	Reset
1 st byte Command	1	0	0	1	0	0	0	0	90h	-

DDRAM の内容に関係なく、SEG 出力全点灯モードとなります。(SEG 出力を選択している端子)

All Pixel ON/OFF mode off (NORON)

	MSB							LSB		
	D/C	D6	D5	D4	D3	D2	D1	D0	Hex	Reset
1 st byte Command	1	0	0	1	0	0	1	1	93h	-

APON / OFF モードが解除され通常表示モードへ切り替わります。(SEG 出力を選択している端子)
 リセット後は、NORON がセットされ、ノーマル表示状態となります。

Software Reset コマンド (SWRST)

	MSB							LSB		
	D/C	D6	D5	D4	D3	D2	D1	D0	Hex	Reset
1 st byte Command	1	0	0	1	0	0	1	0	92h	-

Software Reset を実行します。実行後、本 IC はリセット状態となります。

OSC 外部入力コマンド (OSCSET)

	MSB					LSB					
	D/C	D6	D5	D4	D3	D2	D1	D0	Hex	Reset	
1 st byte Command	1	0	0	1	1	0	0	0	98h	-	
2 nd byte Command	0	0	0	0	0	P2	P1	P0	-	00h	

OSC 信号を CLKIN 端子から外部入力することが可能となります。
Display 用と PWM 用の 2 種類の CLK を選択することが可能です。

設定	P2	P1	P0	Reset 状態
内部 CLK (PWM 生成 OFF)	0	0	0	○
外部 PWM 入力 (PWM 生成 OFF)	0	0	1	
内部 CLK (PWM 生成 ON)	0	1	0	
外部 PWM 用 CLK (PWM 生成 ON)	0	1	1	
Disp 用 CLK 入力 (ROHM use only)	1	*	*	

(P2,P1,P0)=(0,0,1) : 外部 PWM 入力モードとなり下記設定になります。

CLKIN : PWM1/2 郡共通 PWM 入力

PWMOUT : “L”出力

* (P2,P1,P0)=(0,0,0)時と同様

(P2,P1,P0)=(0,1,0) : 内蔵発振周波数から PWM 生成。

PWM 幅は別途 PWM1SET、PWM2SET コマンドで設定。

PWMOUT から PWM2SET で設定された PWM 波形が出力されます。

(P2,P1,P0)=(0,1,1) : CLKIN から入力される外部 CLK から PWM 生成。

PWM 幅は別途 PWM1SET、PWM2SET コマンドで設定。

PWMOUT から PWM2SET で設定された PWM 波形が出力されます

内蔵 OSC から PWM 生成を行う場合、LED をバックライトとして使用するとちらつきが発生する可能性があります。バックライトとして使用される場合“ALL H” “ALL L”設定でご使用ください。

各コマンドによる制御関係は以下ようになります。

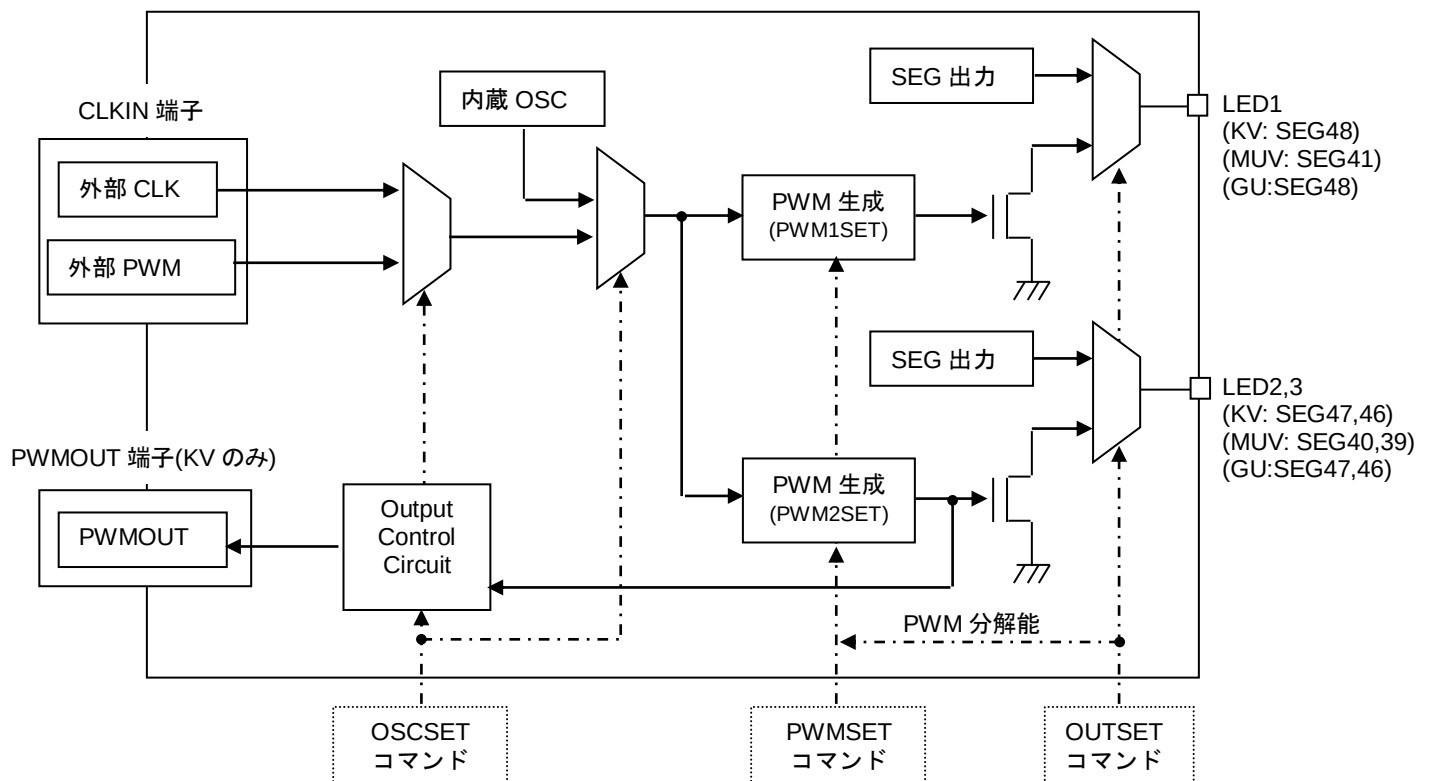


Figure 18. OSC 外部入力

内蔵 REG 設定コマンド(REGSET)

MSB							LSB			
	D/C	D6	D5	D4	D3	D2	D1	D0	Hex	Reset
1 st byte Command	1	0	0	1	1	0	0	1	99h	-
2 nd byte Command	0	0	0	0	0	P2	P1	P0	-	00h

内蔵 Regulator の電圧(Vreg)を設定します。
MODESET コマンドの DISPON/OFF 設定により、内蔵 REG は ON/OFF します。

設定	P2	P1	P0	Reset 状態
OFF(VLCD 電圧)	0	0	0	○
5.0V	0	0	1	
4.6V	0	1	0	
4.5V	0	1	1	
4.4V	1	0	0	
3.4V	1	0	1	
3.3V	1	1	0	
3.2V	1	1	1	

内蔵 REG 電圧≦電圧 VLCD-0.5V の範囲内でご使用ください。

GPO output set コマンド(GPOSET)

	MSB					LSB				
	D/C	D6	D5	D4	D3	D2	D1	D0	Hex	Reset
1 st byte Command	1	0	0	1	1	0	1	0	9Ah	-
2 nd byte Command	GPO output data: P7-P0								-	00h
3 rd byte Command	GPO output data: P15-P8								-	00h
4 th byte Command	GPO output data: P23-16								-	00h
5 th byte Command	*	GPO output data: P30-24							-	00h

GPO 出力ポートのデータを設定します。SEG ポート(GPO ポート)とデータの関係は以下になります。

(BU97981KV、BU97981GU)

GPOSET データ	GPO ポート	SEG ポート	GPOSET データ	GPO ポート	SEG ポート	GPOSET データ	GPO ポート	SEG ポート
P0	GPO1	SEG45	P10	GPO11	SEG35	P20	GPO21	SEG25
P1	GPO2	SEG44	P11	GPO12	SEG34	P21	GPO22	SEG24
P2	GPO3	SEG43	P12	GPO13	SEG33	P22	GPO23	SEG23
P3	GPO4	SEG42	P13	GPO14	SEG32	P23	GPO24	SEG22
P4	GPO5	SEG41	P14	GPO15	SEG31	P24	GPO25	SEG21
P5	GPO6	SEG40	P15	GPO16	SEG30	P25	GPO26	SEG20
P6	GPO7	SEG39	P16	GPO17	SEG29	P26	GPO27	SEG19
P7	GPO8	SEG38	P17	GPO18	SEG28	P27	GPO28	SEG18
P8	GPO9	SEG37	P18	GPO19	SEG27	P28	GPO29	SEG17
P9	GPO10	SEG36	P19	GPO20	SEG26	P29	GPO30	SEG16
						P30	GPO31	SEG15

(BU97981MUV)

GPOSET データ	GPO ポート	SEG ポート	GPOSET データ	GPO ポート	SEG ポート	GPOSET データ	GPO ポート	SEG ポート
P0	GPO1	SEG38	P10	GPO11	SEG28	P20	GPO21	SEG18
P1	GPO2	SEG37	P11	GPO12	SEG27	P21	GPO22	SEG17
P2	GPO3	SEG36	P12	GPO13	SEG26	P22	GPO23	SEG16
P3	GPO4	SEG35	P13	GPO14	SEG25	P23	GPO24	SEG15
P4	GPO5	SEG34	P14	GPO15	SEG24	P24	GPO25	SEG14
P5	GPO6	SEG33	P15	GPO16	SEG23	P25	GPO26	SEG13
P6	GPO7	SEG32	P16	GPO17	SEG22	P26	GPO27	SEG12
P7	GPO8	SEG31	P17	GPO18	SEG21	P27	-	-
P8	GPO9	SEG30	P18	GPO19	SEG20	P28	-	-
P9	GPO10	SEG29	P19	GPO20	SEG19	P29	-	-
						P30	-	-

GPO データは 1byte 毎に転送され、GPO データ出力はフレーム周期とは非同期で出力されます。

また、GPO ポートは

INHb='H'のとき、GPO 出力

INHb='L'のとき、GND 出力となります。

Display ON/OFF による影響は受けません。

液晶駆動波形

1/4Duty

ライン反転

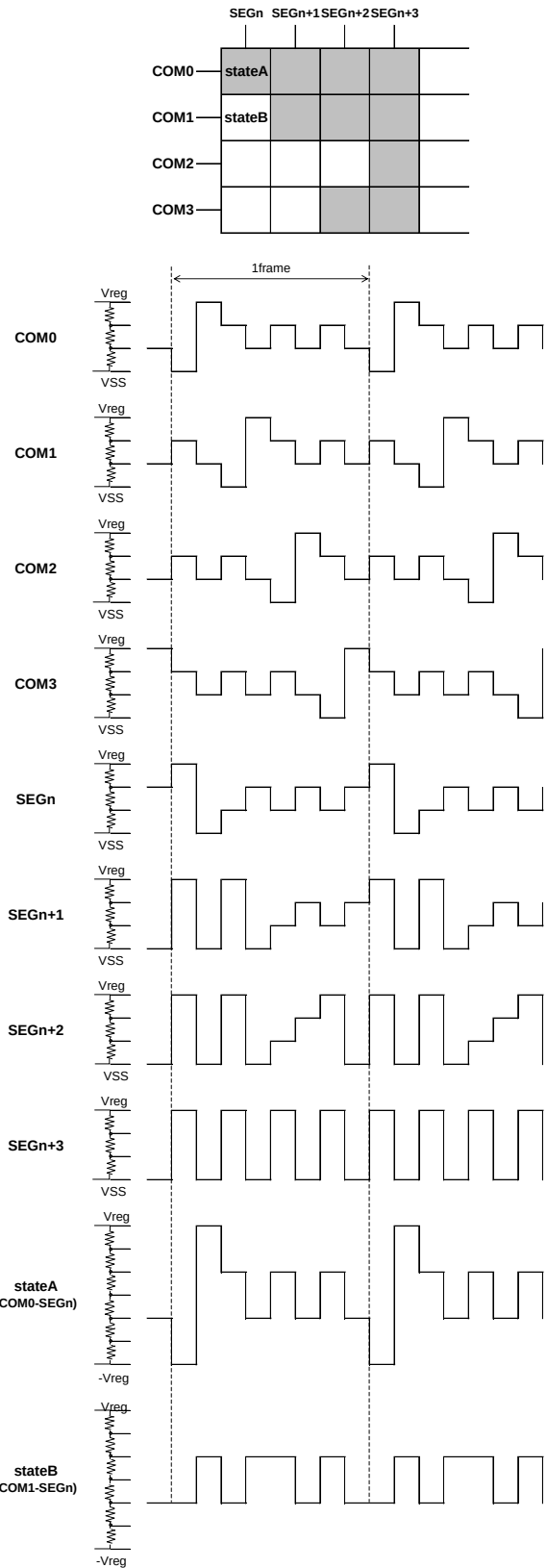


Figure 19. ライン反転時液晶駆動波形図

フレーム反転

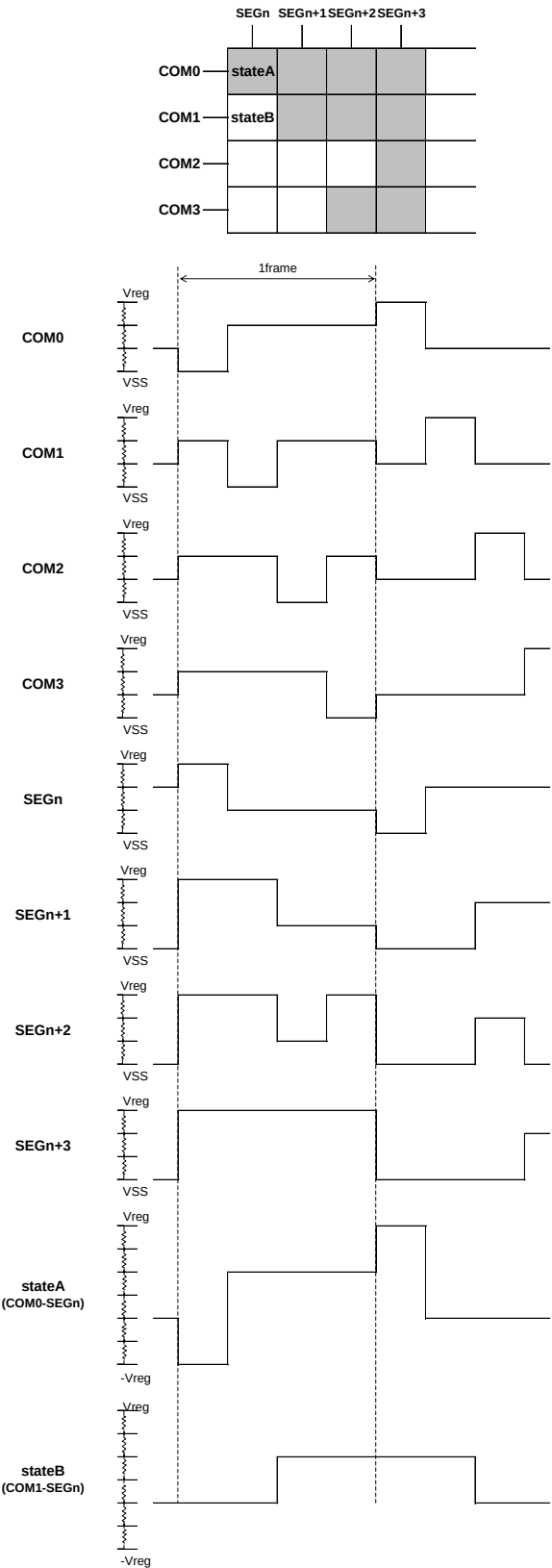


Figure 20. フレーム反転時液晶駆動波形図

1/3Duty
ライン反転

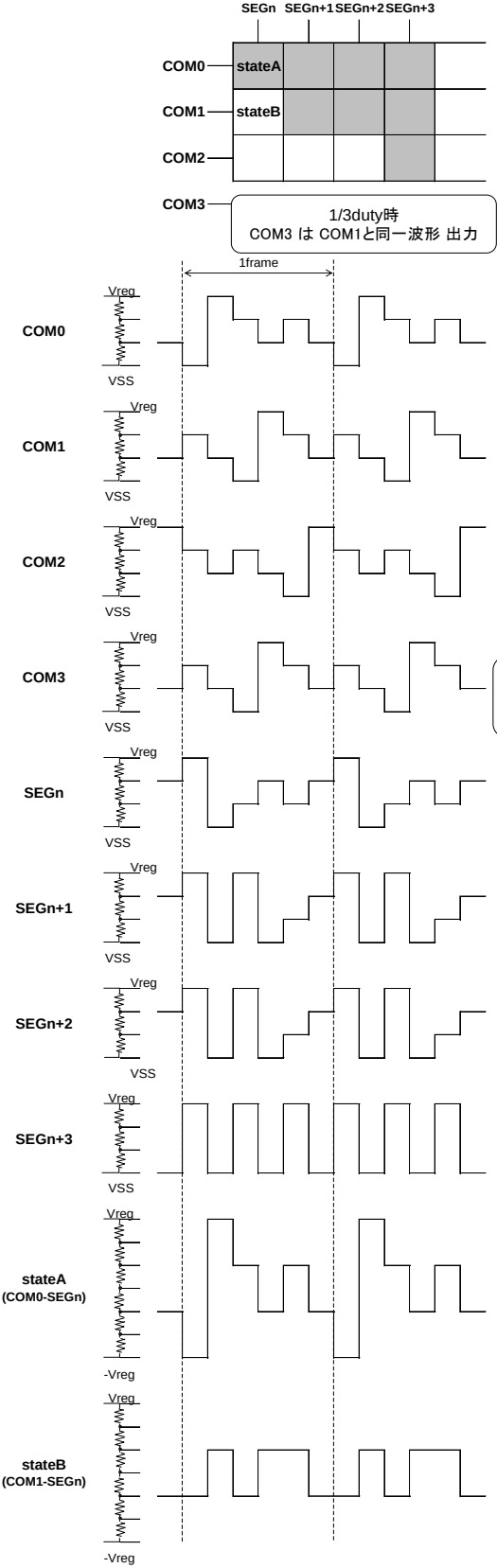


Figure 21. ライン反転時液晶駆動波形図

フレーム反転

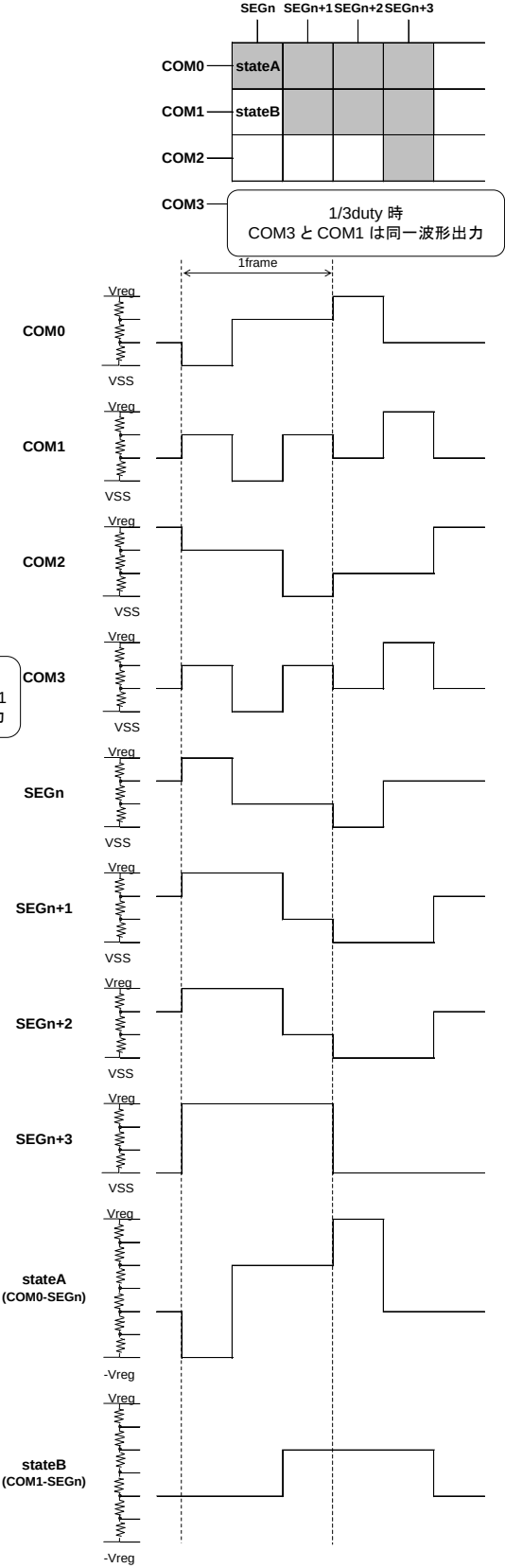


Figure 22. フレーム反転時液晶駆動波形図

1/1Duty (Static)

ライン反転

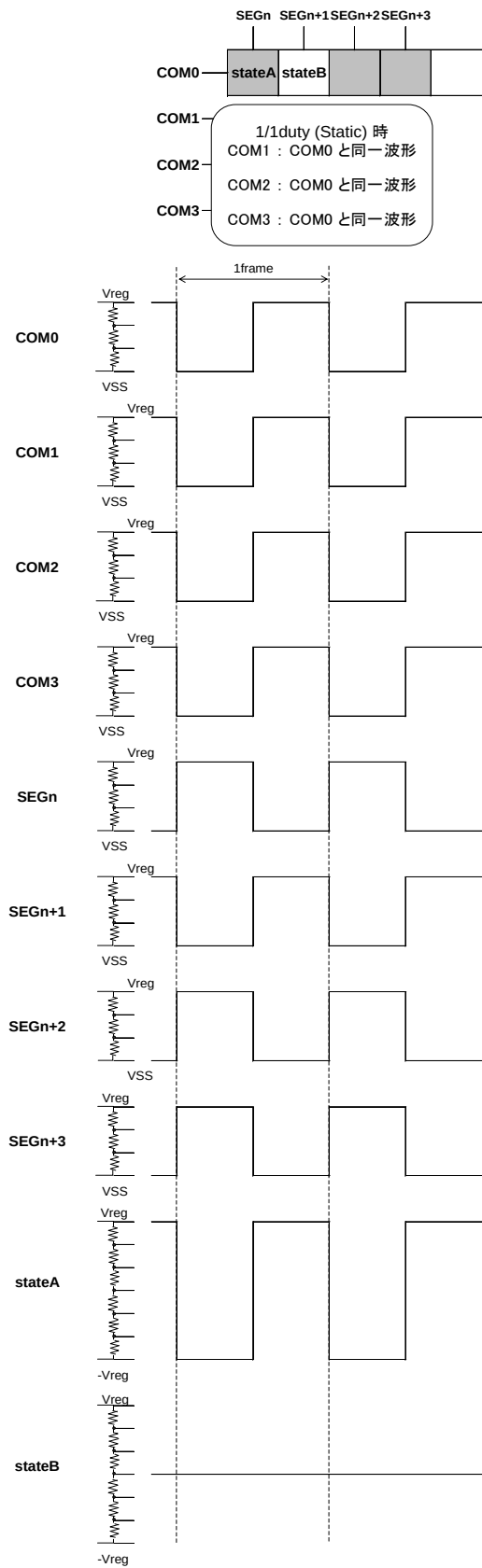


Figure 23. ライン反転時液晶駆動波形図

フレーム反転

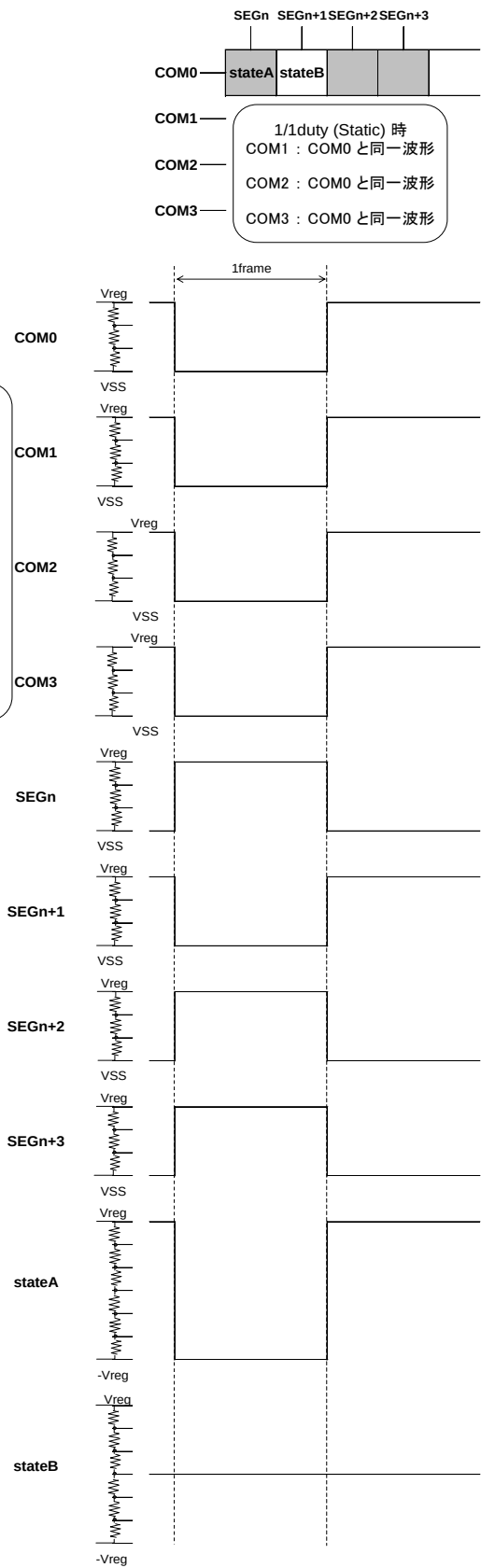
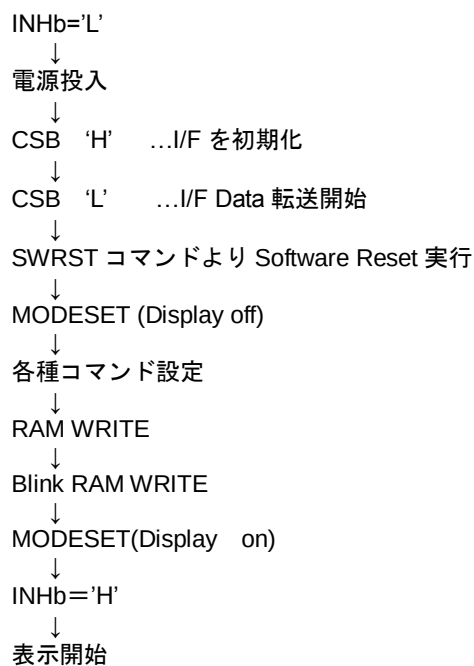


Figure 24. フレーム反転時液晶駆動波形図

Initialize Sequence

電源投入後以下のシーケンスを実行し、本 LSI の初期化を行ってから表示開始してください。
(電源立ち上げ/下げシーケンス参照)



電源投入後、initialize sequence を実行するまでの各レジスタ値、DDRAM アドレス、DDRAM Data、Blink アドレス、Blink RAM Data はランダムです。

電源立ち上げ、立ち下げの注意

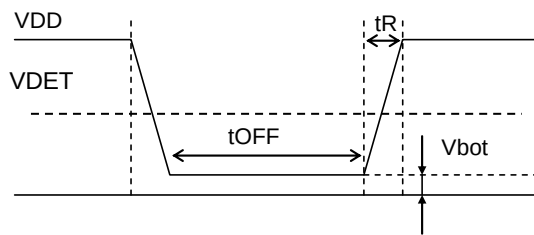
POR 回路

電源立ち上がり時は、IC 内部回路及びリセットが不安定な低電圧領域を通過して VDD が立ち上がる為 IC の内部が完全にリセットされずに誤動作を起こす恐れがあります。これを防ぐ為に P.O.R 回路と Software Reset の機能を付けています。その動作を確実なものにするため、電源立ち上がり時には以下の条件を守ってください。

1. P.O.R 回路を動作させる為の、 t_R 、 t_{OFF} 、 V_{bot} の推奨条件を満たすよう、VDD 電源を立ち上げてください。

POR の検知電圧は使用環境等によってばらつきます。

確実に POR を動作させるためには $V_{bot} = 0.5V$ 以下とされることを推奨いたします。



t_R , t_{OFF} , V_{bot} の推奨条件

t_R	t_{OFF}	V_{bot}	VDET
10ms 以下	1ms 以上	0.5V 以下	TYP 1.2V

* VDET は内蔵 POR 検知レベル

Figure 25. 立ち上がり波形

2. 上記条件が守れないときには電源立ち上げ後、以下の対策を行ってください。

(1)CSB を 'H' にする

(2)CSB を立ち下げて SWRST コマンドを実行する。

なお SWRST コマンドを確実に有効にするために、VDD レベルが 90%に達してから 1ms 後に CSB を立ち上げることを推奨いたします。

電源立ち上げ後 SWRST コマンド入力まで不定状態となるため、Software Reset による対策は、P.O.R 機能の完全な代替とはならないので注意してください。

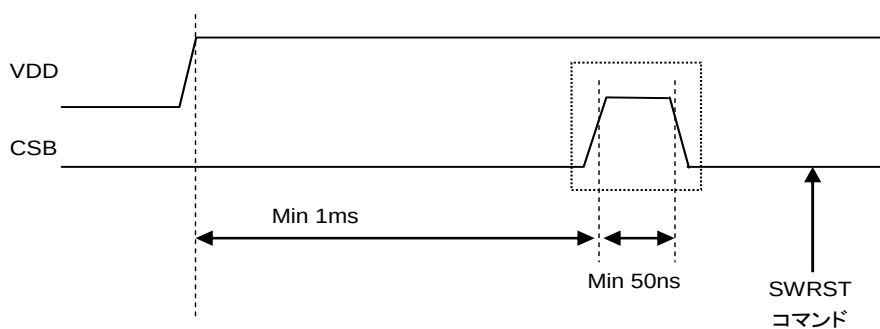


Figure 26. SWRST コマンド Sequence

電源立ち上げ/下げシーケンス

INHb 端子による表示 ON/OFF 制御は、フレーム周期とは非同期で動作をします。

意図しない誤表示や誤動作、異常電流などを回避する為に、下に示すとおり INHb 端子="L"にして

電源立ち上げ時には、必ず先に VDD 電源を立ち上げ、その後 VLCD 電源を立ち上げてください。

電源立ち下げ時には、必ず先に VLCD 電源を立ち下げ、その後 VDD 電源を立ち下げてください。

また、 $VLCD \geq VDD$ 、 $t1 > 0ns$ 、 $t2 > 0ns$ の条件を満たしてください。

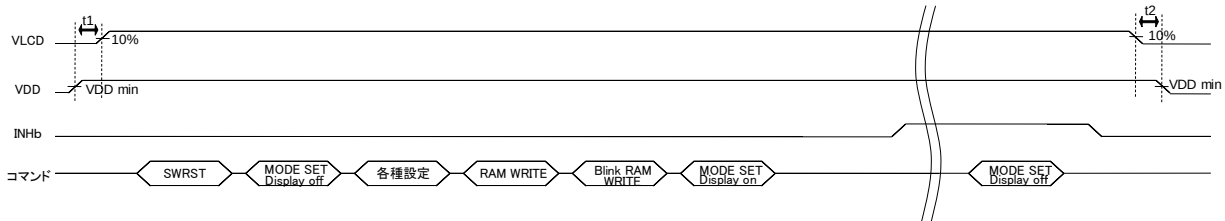


Figure 27. Power On/Off Sequence

内蔵レギュレータ立ち上げシーケンス

本機種では動作時に液晶駆動電源を内部レギュレータに切り替える動作は保証しておりません。

そのため動作時に液晶駆動電源の切り替えを行った場合、チャタリ等が発生する可能性があります。

内蔵レギュレータ使用の際は以下のシーケンスに示すとおり REGSET コマンド実行後に MODESET コマンド(Disp on)を実行されることを推奨いたします。

また、 $VLCD \geq VDD$ 、 $t1 > 0ns$ 、 $t2 > 0ns$ の条件を満たしてください。

また、SWRST コマンド使用後も同様のシーケンスでの立ち上げを推奨いたします。

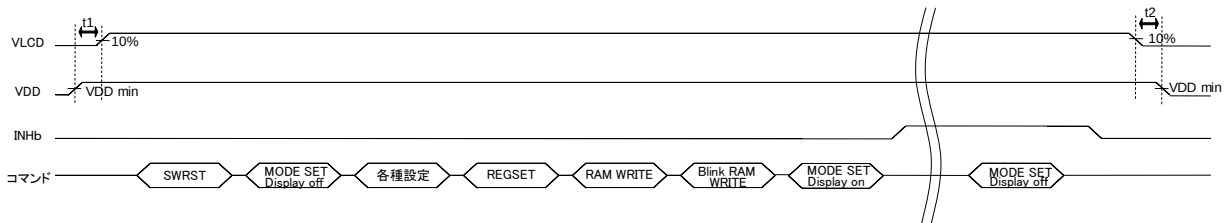


Figure 28. 内蔵レギュレータ立ち上げシーケンス

LED 電源立ち上げシーケンス

LED 駆動ポート使用時、電流の逆流を防止するため以下に示すとおり、LED 電源(VLED)は VLCD を上げた後、OUTSET2 コマンドの送信後に立ち上げることを推奨いたします。

また、 $VLCD \geq VDD$ 、 $t1 > 0ns$ 、 $t2 > 0ns$ の条件を満たしてください。

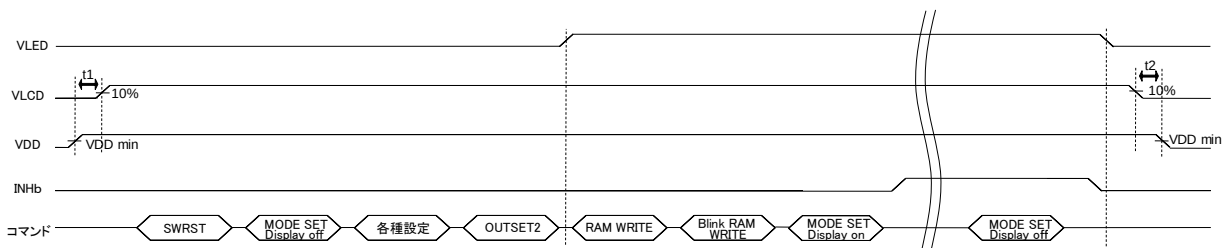


Figure 29. LED 電源立ち上げシーケンス

外部抵抗にて入力端子を Pull down する際の注意事項

入力端子を外部抵抗によって Pull down する場合（MPU 出力が Hi-Z となる場合）、下記シーケンスに従ってください。

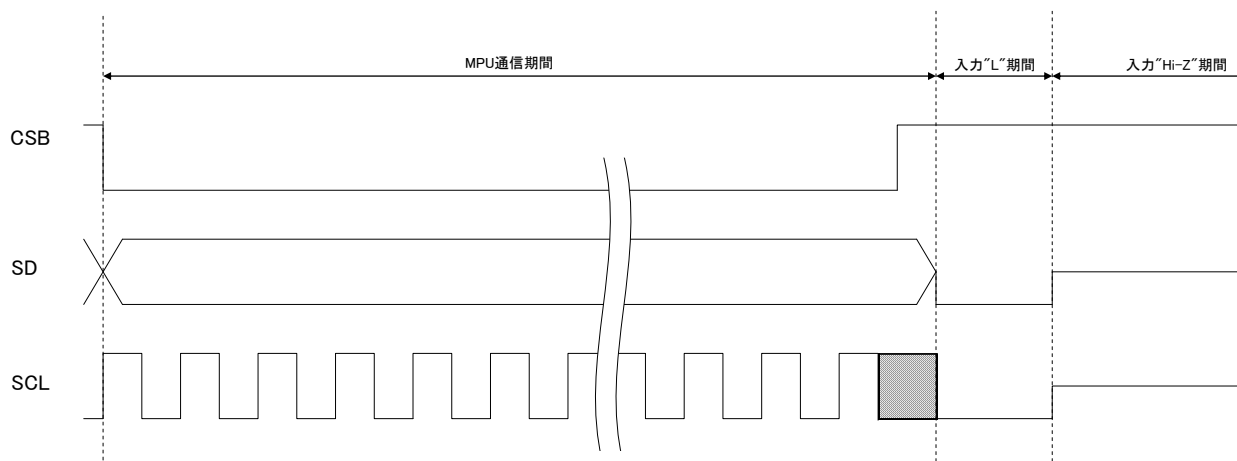


Figure 30. 入力端子 Pull down 時推奨シーケンス

BU97981KV/BU97981MUV/BU97981GU は入力バッファに 5V トレラント 構造を採用しています。

バッファには、入力電圧：H を保持するバスホールド機能が内蔵されています。（Figure7、Figure8 参照）

外部抵抗によってプルダウンスする場合、バスホールド用トランジスターより抵抗値の低い(数 K Ω 程度)ものを外部抵抗として使用する必要があります。

高抵抗値のものを使用すると、入力端子が中間電位で安定し、予期せぬ電流消費の原因となります。

この中間電位は外部抵抗値とバスホールド用トランジスターの抵抗値の比で決定されます。

バスホールド用トランジスターは入力電圧を Low レベルにすることで OFF 状態になります。

MPU との通信の最後に入力端子を "L" 固定した後、MPU 出力を Hi-Z とすることで、抵抗値の高いものではプルダウンが可能になります。

この "L" 期間は、50ns 以上 (tSLW) 確保してください。

使用上の注意

1. 電源の逆接続について

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。

2. 電源ラインについて

基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。その際、デジタル系電源とアナログ系電源は、それらが同電位であっても、デジタル系電源パターンとアナログ系電源パターンは分離し、配線パターンの共通インピーダンスによるアナログ電源へのデジタル・ノイズの回り込みを抑止してください。グラウンドラインについても、同様のパターン設計を考慮してください。

また、LSI のすべての電源端子について電源-グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量ぬけが起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

3. グラウンド電位について

グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。

4. グラウンド配線パターンについて

小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

5. 熱設計について

万一、許容損失を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。本仕様書の絶対最大定格に記載しています許容損失は、70mm x 70mm x 1.6mm ガラスエポキシ基板実装時、放熱板なし時の値であり、これを超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなどの対策をして、許容損失を超えないようにしてください。

6. 推奨動作条件について

この範囲であればほぼ期待通りの特性を得ることが出来る範囲です。電気特性については各項目の条件下において保証されるものです。

7. ラッシュカレントについて

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

8. 強電磁界中の動作について

強電磁界中でのご使用では、まれに誤動作する可能性がありますのでご注意ください。

9. セット基板での検査について

セット基板での検査時に、インピーダンスの低いピンにコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

10. 端子間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けした場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

使用上の注意 — 続き**11. 未使用の入力端子の処理について**

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

12. 各入力端子について

LSI の構造上、寄生素子は電位関係によって必然的に形成されます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因となり得ます。したがって、入力端子にグラウンドより低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分注意してください。また、LSI に電源電圧を印加していない時、入力端子に電圧を印加しないでください。さらに、電源電圧を印加している場合にも、各入力端子は電源電圧以下の電圧もしくは電気的特性の保証値内としてください。

13. データ転送について

データの送受信に失敗することがありますので電源電圧の立ち上がり/立ち下がり中にデータ転送は行わないでください。

発注形名情報

BU97981xxx

-

E2

品番	パッケージ		包装、フォーミング仕様 E2: リール状エンボステーピング (VQFP64, VQFN56AV8080)
	KV	: VQFP64	
	MUV	: VQFN56AV8080	

BU97981GU

-

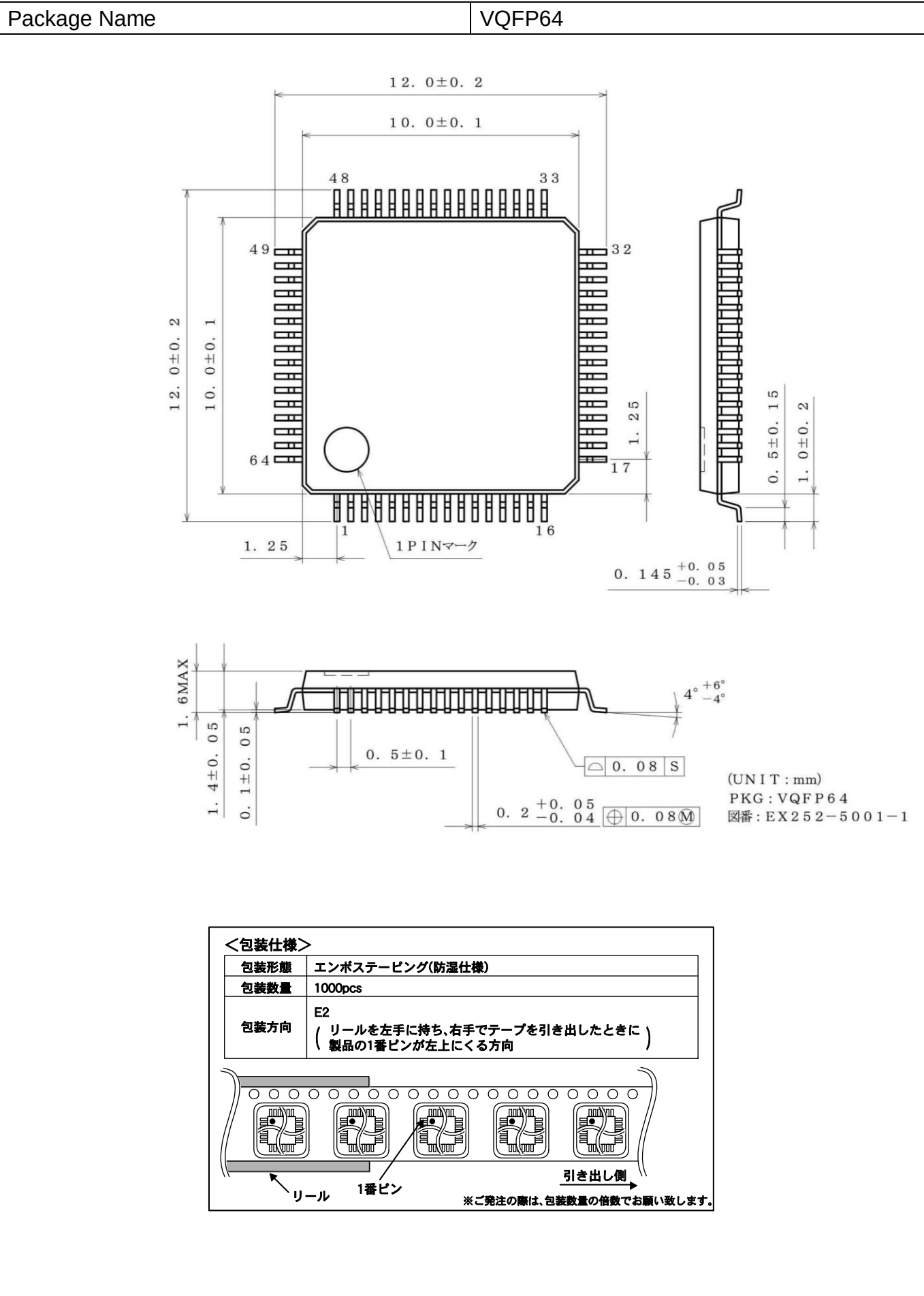
ZE2

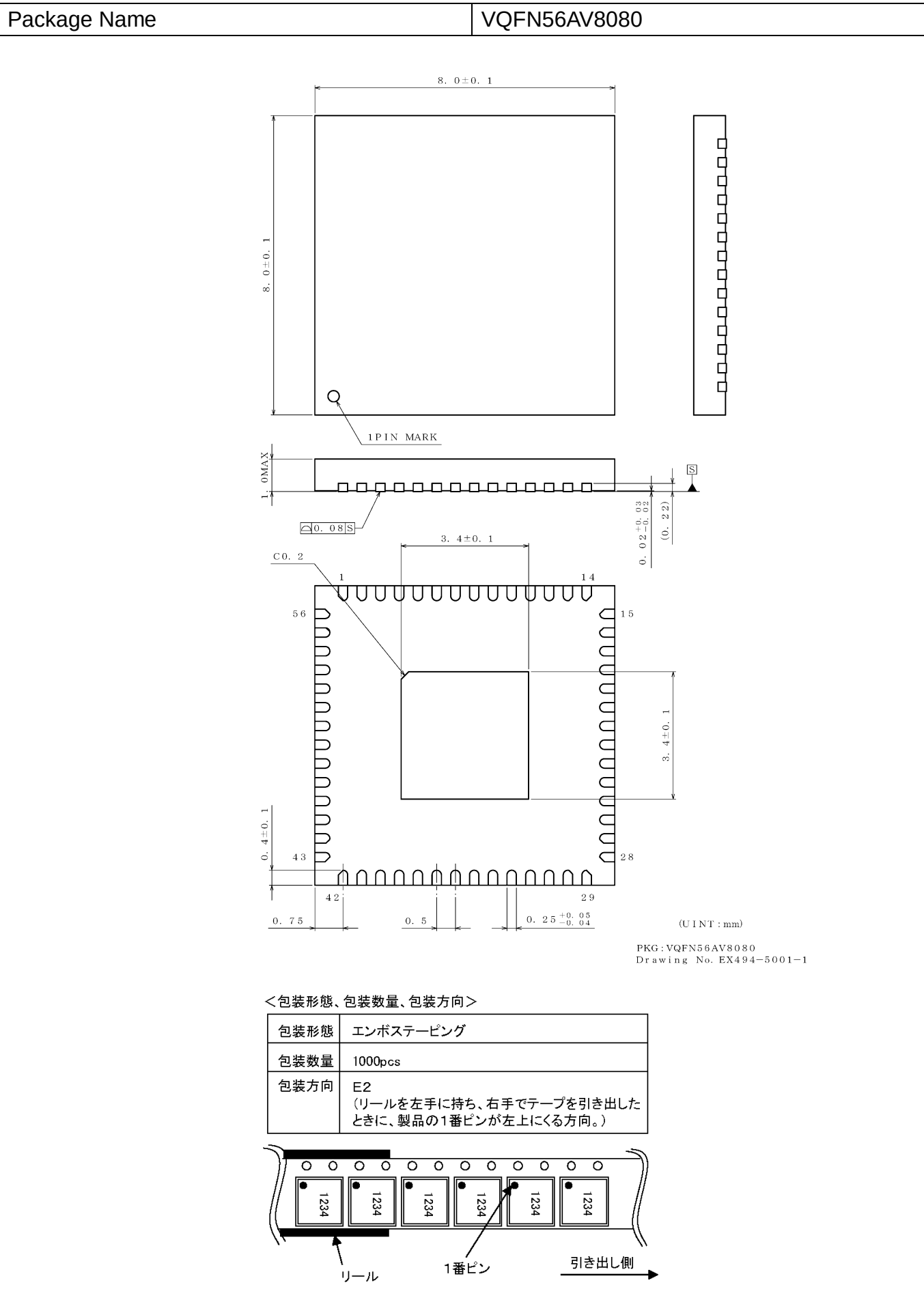
品番	パッケージ		包装、フォーミング仕様 E2: リール状エンボステーピング (VBGA064T050A)
	GU	: VBGA064T050A	

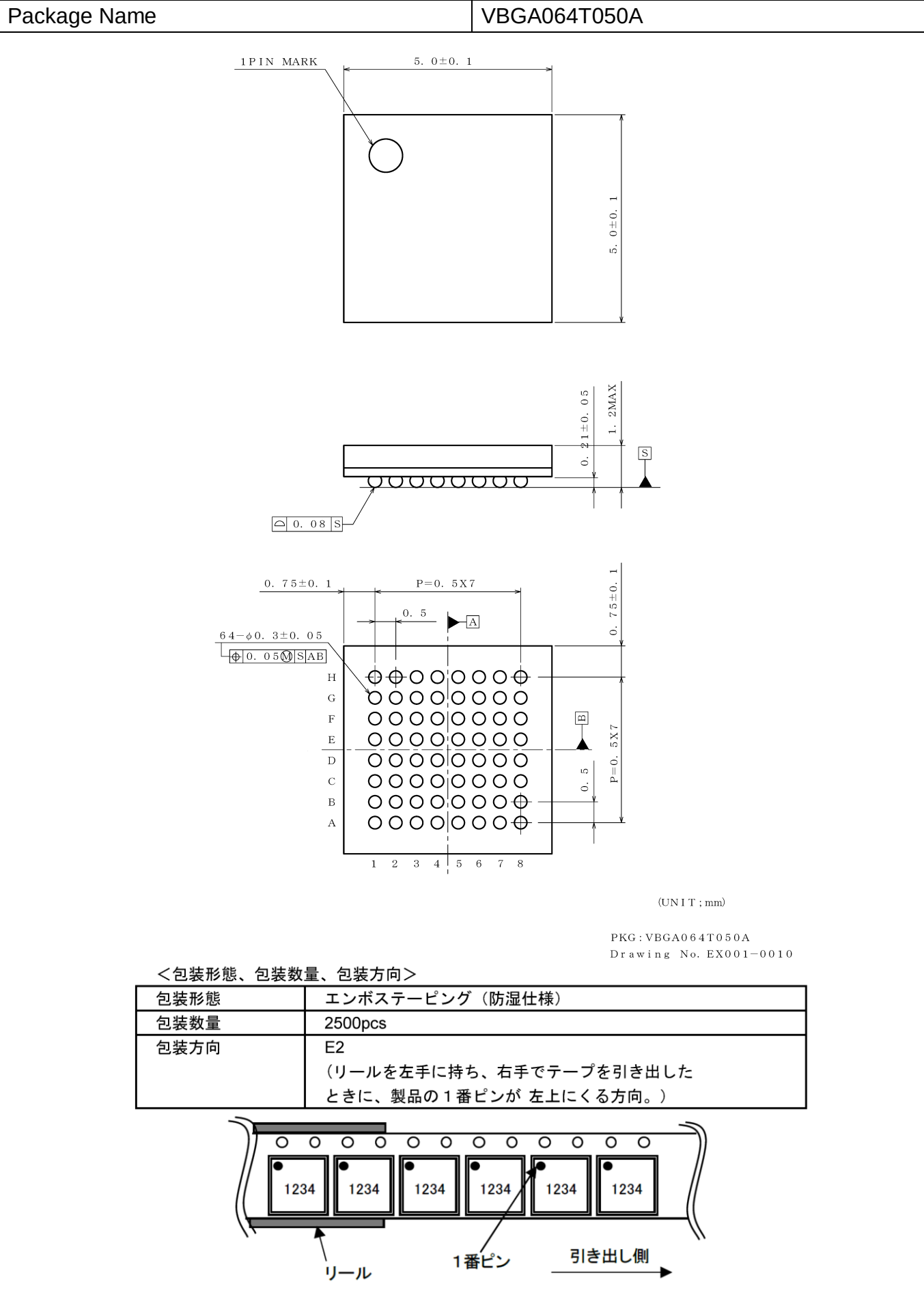
ラインアップ

パッケージ		発注可能形名
VQFP64	Reel of 1000	BU97981KV-E2
VQFN56AV8080	Reel of 1000	BU97981MUV-E2
VBGA064T050A	Reel of 2500	BU97981GU-ZE2

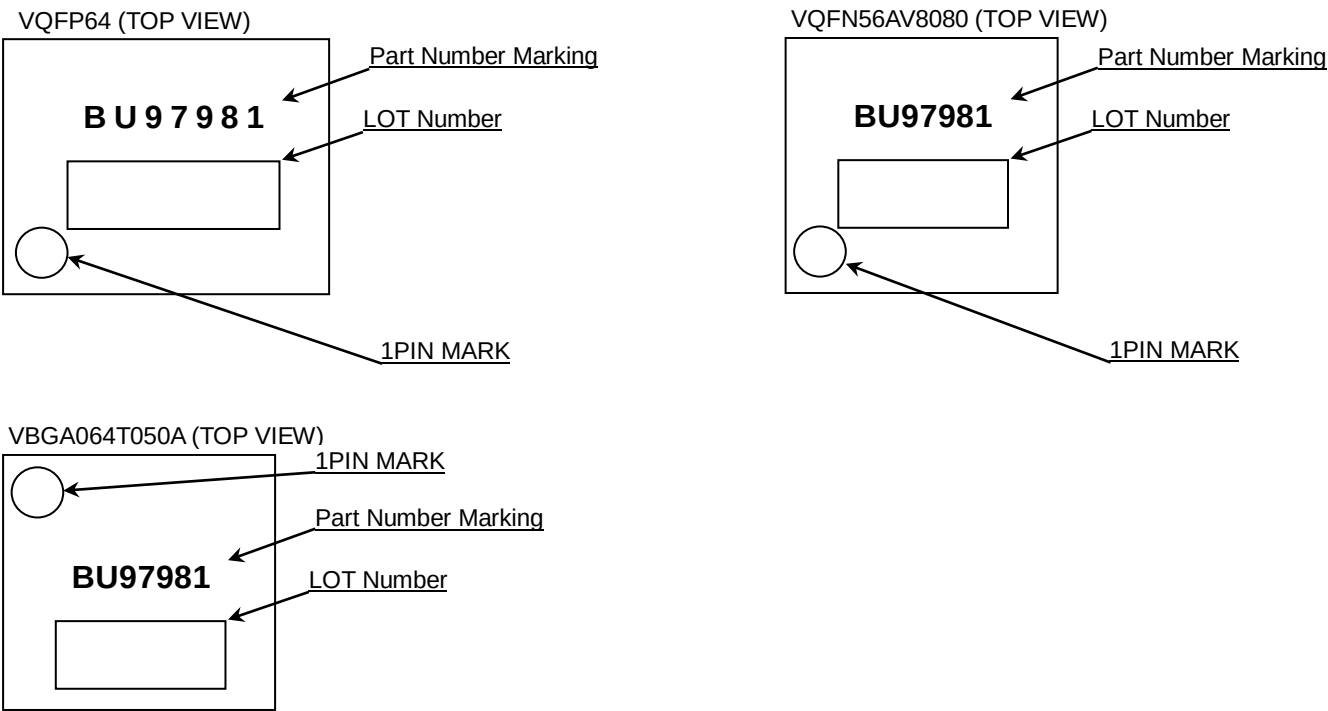
外形寸法図と包装・フォーミング仕様







標印図



Part Number	Package	Part Number Marking
BU97981KV	VQFP64	BU97981
BU97981MUV	VQFN56AV8080	BU97981
BU97981GU	VBGA064T050A	BU97981

改訂履歴

日付	Revision	改訂内容
2012.08.31	001	New Release
2012.10.10	002	P.7 BU97981MUV 出力電圧 1 MIN:4.35 -> 4.25, MAX:4.65 -> 4.70 出力電圧 2 MIN:4.42 -> 4.38, MAX:4.58 -> 4.62 P.10, P.11 推奨回路例 図中の誤記訂正 seg -> segments
2013.08.21	003	New Style に変更 P.7 BU97981MUV 出力電圧 1 MIN:4.25 -> 4.30
2014.12.17	004	GU パッケージ追加 P.1 パッケージ図削除 P.41 発注形名情報 「Z」 追加
2015.02.04	005	P.37 電源立ち上げ・立ち下げシーケンスの電源立ち上げ時・立ち下げ時の条件追加
2015.04.10	006	P.1 基本アプリケーション回路図修正 P.37 電源立ち上げ・立ち下げシーケンスの図 修正、追加
2019.02.04	007	P.43 外形寸法図 誤記修正

ご注意

ローム製品取扱い上の注意事項

1. 本製品は一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器等）への使用を意図して設計・製造されております。したがって、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器^(Note 1)、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
 - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
 - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
3. 本製品は、一般的な電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
 - ①水・油・薬液・有機溶剤等の液体中でのご使用
 - ②直射日光・屋外暴露、塵埃中でのご使用
 - ③潮風、Cl₂、H₂S、NH₃、SO₂、NO₂ 等の腐食性ガスの多い場所でのご使用
 - ④静電気や電磁波の強い環境でのご使用
 - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
 - ⑥本製品を樹脂等で封止、コーティングしてのご使用。
 - ⑦はんだ付けの後に洗浄を行わない場合(無洗浄タイプのフラックスを使用される場合は除く。ただし、残渣については十分に確認をお願いします。)又は、はんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合
 - ⑧本製品が結露するような場所でのご使用。
4. 本製品は耐放射線設計はなされておられません。
5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
6. パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
7. 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

1. ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
2. はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。
その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。（人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等）

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
 - ①潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所での保管
 - ②推奨温度、湿度以外での保管
 - ③直射日光や結露する場所での保管
 - ④強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き（梱包箱に表示されている天面方向）で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等（ソフトウェア含む）との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。