

シリコンモノリシック集積回路

# 赤外線リモコン送信制御内蔵 IrDA コントローラ LSI

BU92747XXX シリーズ

## 概要

BU92747XXX シリーズは赤外線リモコン送信制御を内蔵した IrDA コントローラ LSI です。  
IrDA Physical layer version 1.0, 1.1, 1.2, 1.3 に対応しており、2.4kbps~4Mbps までの通信制御が可能です。  
また、リモコン通信フォーマットも内蔵しており各メーカーのフォーマットに対応した赤外線送信変換が可能です。

## 特長

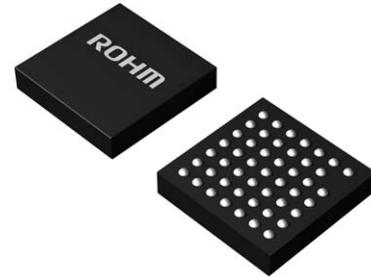
- 対応方式
  - IrDA SIR : 2.4kbps、9.6kbps、19.2kbps、38.4kbps、57.6kbps、115.2kbps
  - IrDA MIR : 0.576Mbps、1.152Mbps
  - IrDA FIR: 4Mbps
  - IrSimple
- FIR 時、プリアンブル、スタートフラグ、ストップフラグの検出 / 除去、及び挿入。
- MIR 時、スタートフラグ、ストップフラグの検出 / 除去、及び挿入。
- CRC の検査、発生
- インタフェース
  - 16bit データバス
  - 割込み INTR (IrDA コントローラ)
  - アドレス A0~3
  - 制御信号  $\overline{CS}$ 、 $\overline{RD}$ 、 $\overline{WR}$
- 2560×2byte FIFO バッファ内蔵 (送信、受信兼用)
- バス接続のメモリデバイスとしてアクセス可能。
- 送信・受信各 Power down モード設定可能。
- $V_{DD}=1.62\sim 1.98V$  動作
- 入力クロック 48MHz。外部入力クロック及び Crystal 入力クロック対応。
- 赤外線リモコン送信制御機能
  - シリアル 2 線 SDA、SCL
  - キャリア周波数設定可能
  - ヘッダ長設定可能
  - データ Hi、Lo のデータ長をそれぞれ個別に設定可能
  - End 部長設定可能
  - 出力データビット長を任意に設定可能
  - フレーム管理可能
  - 連続データ転送可能
  - 割込み発生機能  $\overline{NIRQ}$

## 重要特性

- 絶対最大定格  $V_{DD}$  : -0.3 V ~ 4.5V
- 電源電圧 : 1.62V ~ 1.98V
- 入力電圧 H レベル : 1.62V ~ 3.6V
- 入力クロック周波数 : 48MHz(1100ppm 以内)
- クロック入力時消費電流 : 30mA(Max)
- スタンバイ電流 : 10 $\mu$ A (Max)
- 動作温度範囲 : -40°C ~ +85°C
- 許容損失 VBGA048W040 : 570mW (Max)
- VQFP48C : 900mW (Max)

## パッケージ

W(Typ) x D(Typ) x H(Max)  
VBGA048W040 4.0mm x 4.0mm x 0.9mm



VQFP48C

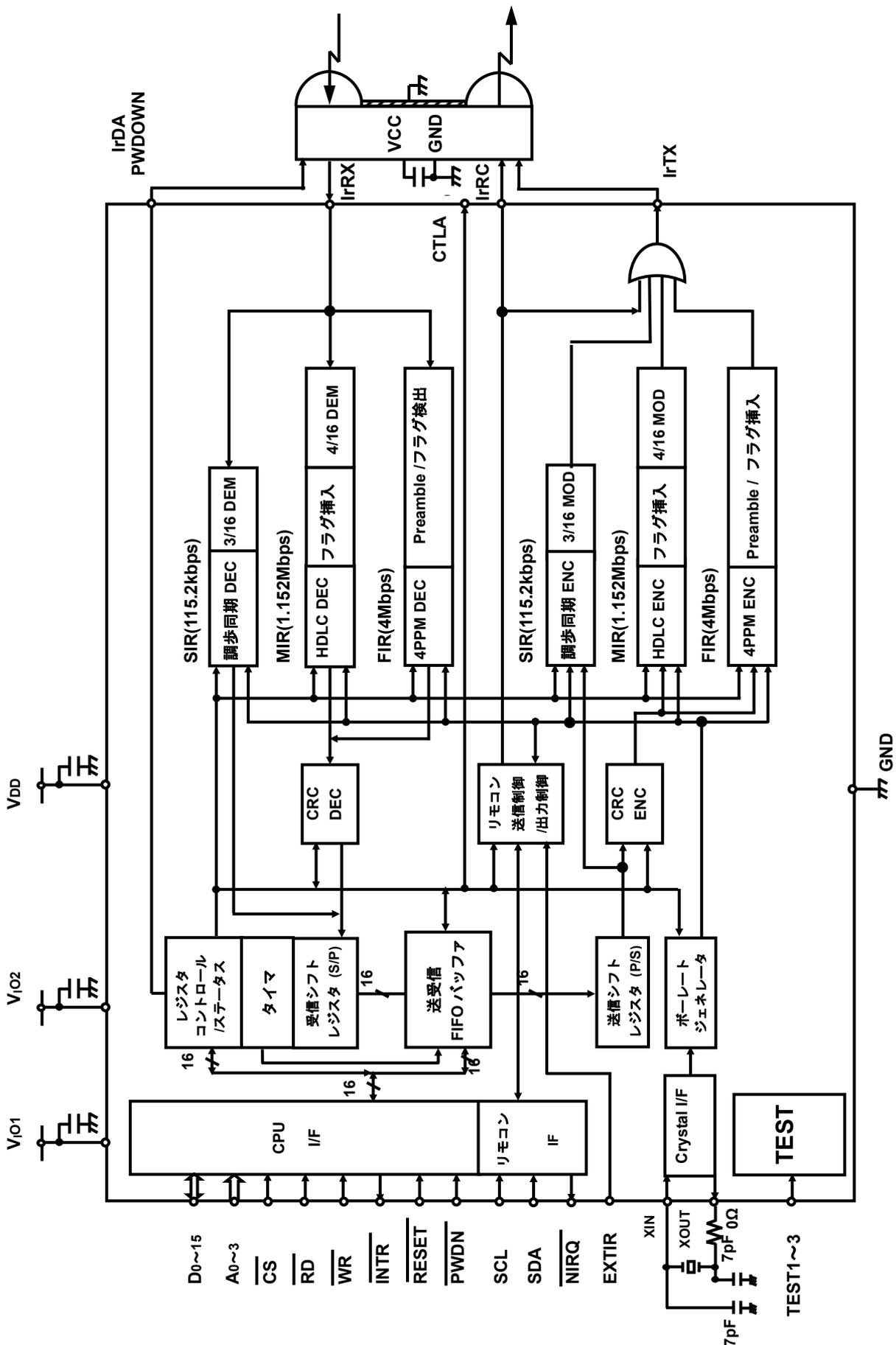
9.00mm x 9.00mm x 1.60mm



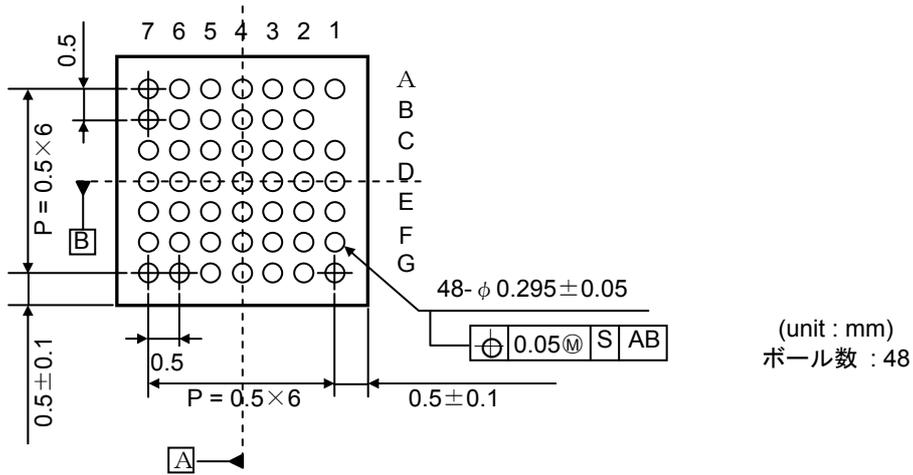
## 用途

- IrDA 通信制御  
リモコン送信フォーマット

基本アプリケーション回路



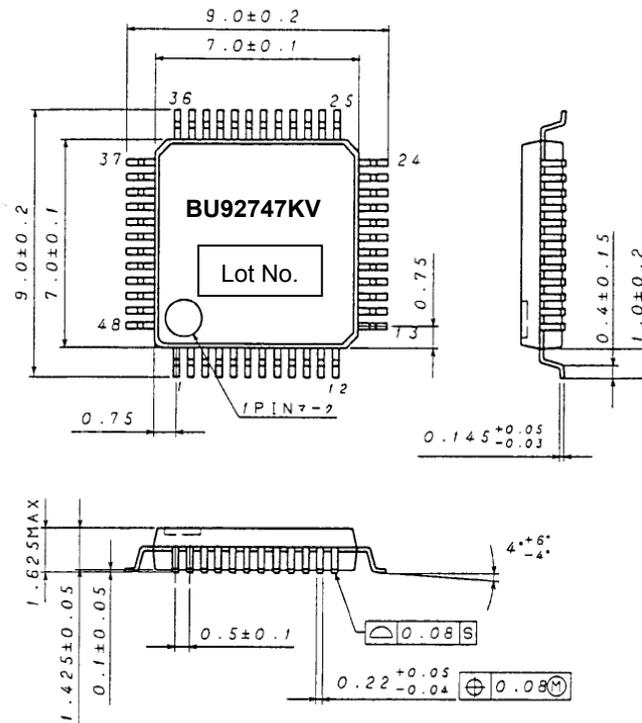
VBGA048W040 端子配置図



VBGA048W040 ランドマトリクス表

| Land Matrix No. | 端子名      | Land Matrix No. | 端子名              | Land Matrix No. | 端子名             | Land Matrix No. | 端子名            |
|-----------------|----------|-----------------|------------------|-----------------|-----------------|-----------------|----------------|
| A1              | PWDN     | C1              | V <sub>IO2</sub> | E1              | A2              | G1              | GND            |
| A2              | XOUT     | C2              | NIRQ             | E2              | A1              | G2              | D <sub>5</sub> |
| A3              | SCL      | C3              | RESET            | E3              | A0              | G3              | D <sub>4</sub> |
| A4              | IrRC     | C4              | (NC)             | E4              | D <sub>15</sub> | G4              | D <sub>3</sub> |
| A5              | IrTX     | C5              | EXTIR            | E5              | D <sub>14</sub> | G5              | D <sub>2</sub> |
| A6              | IrRX     | C6              | V <sub>IO1</sub> | E6              | D <sub>13</sub> | G6              | D <sub>1</sub> |
| A7              | GND      | C7              | RD               | E7              | D <sub>12</sub> | G7              | D <sub>0</sub> |
| (NC)            | (NC)     | D1              | V <sub>IO1</sub> | F1              | D <sub>11</sub> |                 |                |
| B2              | XIN      | D2              | A <sub>3</sub>   | F2              | VDD             |                 |                |
| B3              | SDA      | D3              | TEST1            | F3              | D <sub>10</sub> |                 |                |
| B4              | CTLA     | D4              | TEST2            | F4              | D <sub>9</sub>  |                 |                |
| B5              | IrDAPWDN | D5              | TEST3            | F5              | D <sub>8</sub>  |                 |                |
| B6              | VDD      | D6              | INTR             | F6              | D <sub>7</sub>  |                 |                |
| B7              | WR       | D7              | CS               | F7              | D <sub>6</sub>  |                 |                |

VQFP48C 端子配置図



(unit : mm)

VQFP48C ランドマトリクス表

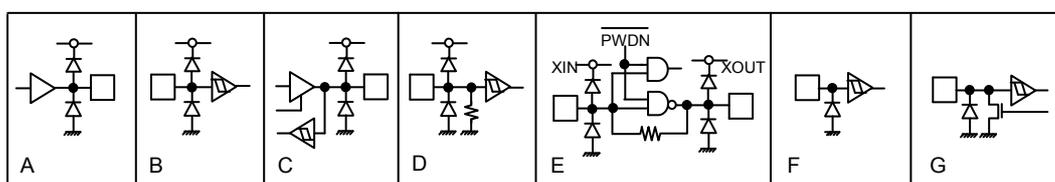
| Land Matrix No. | 端子名   | Land Matrix No. | 端子名 | Land Matrix No. | 端子名   | Land Matrix No. | 端子名         |
|-----------------|-------|-----------------|-----|-----------------|-------|-----------------|-------------|
| 1               | PWDN  | 13              | GND | 25              | D0    | 37              | GND         |
| 2               | RESET | 14              | D5  | 26              | D6    | 38              | IrRX        |
| 3               | NIRQ  | 15              | A0  | 27              | D14   | 39              | EXTIR       |
| 4               | VI02  | 16              | D4  | 28              | D12   | 40              | IrTX        |
| 5               | TEST2 | 17              | D10 | 29              | D13   | 41              | IrDAPWDDOWN |
| 6               | A3    | 18              | D9  | 30              | INTR  | 42              | CTLA        |
| 7               | VI01  | 19              | D3  | 31              | CS    | 43              | IrRC        |
| 8               | TEST1 | 20              | D15 | 32              | TEST3 | 44              | (NC)        |
| 9               | A2    | 21              | D2  | 33              | RD    | 45              | SCL         |
| 10              | A1    | 22              | D8  | 34              | VI01  | 46              | SDA         |
| 11              | D11   | 23              | D1  | 35              | WR    | 47              | XOUT        |
| 12              | VDD   | 24              | D7  | 36              | VDD   | 48              | XIN         |

端子説明

| 端子名   | I/O | リセット後状態 | 機能  | 等価回路図 |
|-------|-----|---------|---|-------|
| IrRX  | I   | —       | IrDA 受信入力端子   | B     |
| EXTIR | I   | —       | SM2、RC_MODE レジスタ設定により IrTX、IrRC を直接駆動する端子   | B     |
| IrTX  | O   | L       | IrDA 及びリモコン送信出力端子<br>MCR レジスタ : RC_EN“L”時、IrDA 送信。<br>MCR レジスタ : RC_EN“H”、RC_MODE“H”時、リモコン送信。 | A     |
| D0~15 | I/O | 入力      | データ入出力端子  | C     |
| A0~3  | I   | —       | アドレス入力端子  | B     |
| CS    | I   | —       | チップセレクト端子 L アクティブ<br>L 区間中リード/ライト信号がアクティブになります。   | B     |
| RD    | I   | —       | リード信号入力端子 L アクティブ   | B     |

| 端子名                | I/O | リセット後<br>状態 | 機 能   | 等価<br>回路図 |
|--------------------|-----|-------------|---|-----------|
| $\overline{WR}$    | I   | —           | ライト新号入力端子 Lアクティブ  | B         |
| $\overline{INTR}$  | O   | H           | CPU 割り込み要求出力端子 (IrDA コントローラ)<br>割り込み条件発生時Lとなります。<br>(注)割り込み要求発生時はすぐに割り込み要因(EIR)レジスタを<br>読み出し適切な処理をしてください。<br>割り込み要求に対する処理が遅れた場合、正常に送信/受信<br>できない場合があります。  | A         |
| $\overline{RESET}$ | I   | —           | リセット入力端子 Lアクティブ<br>内部レジスタ設定などを初期化します。   | B         |
| $\overline{PWDN}$  | I   | —           | パワーダウンモード設定 Lアクティブ<br>Lにすることにより待機状態となり、<br>低消費電流モードになります。<br>パワーダウンモード解除後 Crystal CLK 発振が安定する間、<br>(目安として約2~3ms) $\overline{RESET}=L$ とし安定後 $\overline{RESET}=H$ と<br>して使用してください。<br>使用する Crystal に依存するので十分ご確認ください。 | B         |
| IrRC               | O   | L           | リモコン送信出力端子<br>MCR レジスタ : RC_EN"H"、RC_MODE"L"時、リモコン送信。<br>その他設定時"L"  | A         |
| CTLA               | O   | L           | 制御信号出力端子  | A         |
| SCL                | I   | —           | シリアルクロック  | F         |
| SDA                | I/O | 入力          | シリアルデータ入出力端子  | G         |
| $\overline{NIRQ}$  | O   | H           | CPU 割り込み要求出力端子 (リモコン送信制御)<br>割り込み条件発生時Lとなります。   | A         |
| XIN/CLK48M         | I   | —           | Crystal IN/外部 CLK 入力  | E         |
| XOUT               | O   | —           | Crystal OUT (外部入力クロック使用時は N.C)  | E         |
| TEST1~3            | I   | —           | テスト端子<br>実装時は GND としてください。  | D         |
| IrDA<br>PDOWN      | O   | H           | IrDA モジュール制御信号出力端子<br>パワーダウン端子をもたない IrDA モジュールは OPEN にして<br>ください。   | A         |
| VDD                | —   | —           | 電源端子  | —         |
| VI01               | —   | —           | インタフェース電源電圧 1   | —         |
| VI02               | —   | —           | インタフェース電源電圧 2   | —         |
| GND                | —   | —           | グラウンド端子   | —         |

## 等価回路図



### リセットについて

IrDA コントローラ、リモコン送信機能でリセット共通となります。Crystal 発振で使用される時には電源投入直後及びパワーダウン解除後は、Crystal CLK 発振が安定しておりませんので CLK が安定するまでの間、目安として約 2~3msec はリセット (RESET="L") し、安定後 RESET="H" として使用してください。(不安定区間は使用される Crystal 及び回路定数などにより変化しますので十分ご確認のうえご使用ください。)

### 入力クロックについて

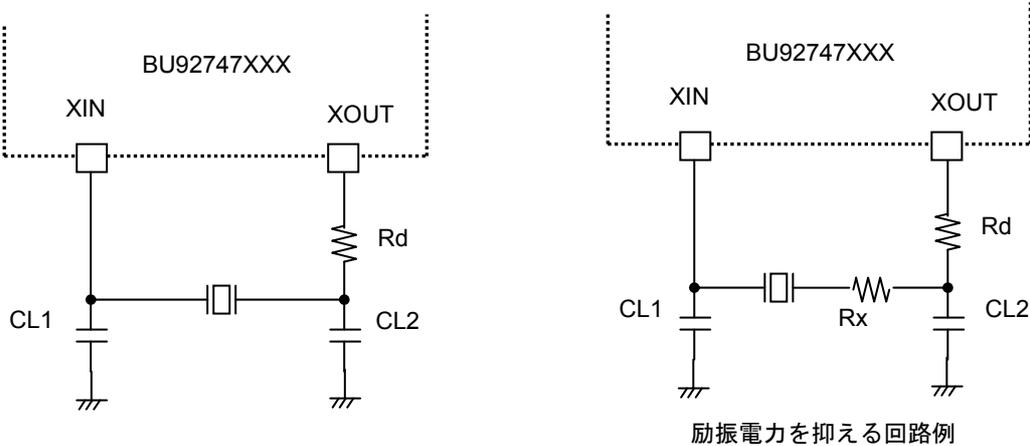
入力クロック周波数は 48MHz で、公差は±100ppm 以内としてください。  
また、Duty 比については、50%を基本とし、±30%以内としてください。

### IrSimple 受信について

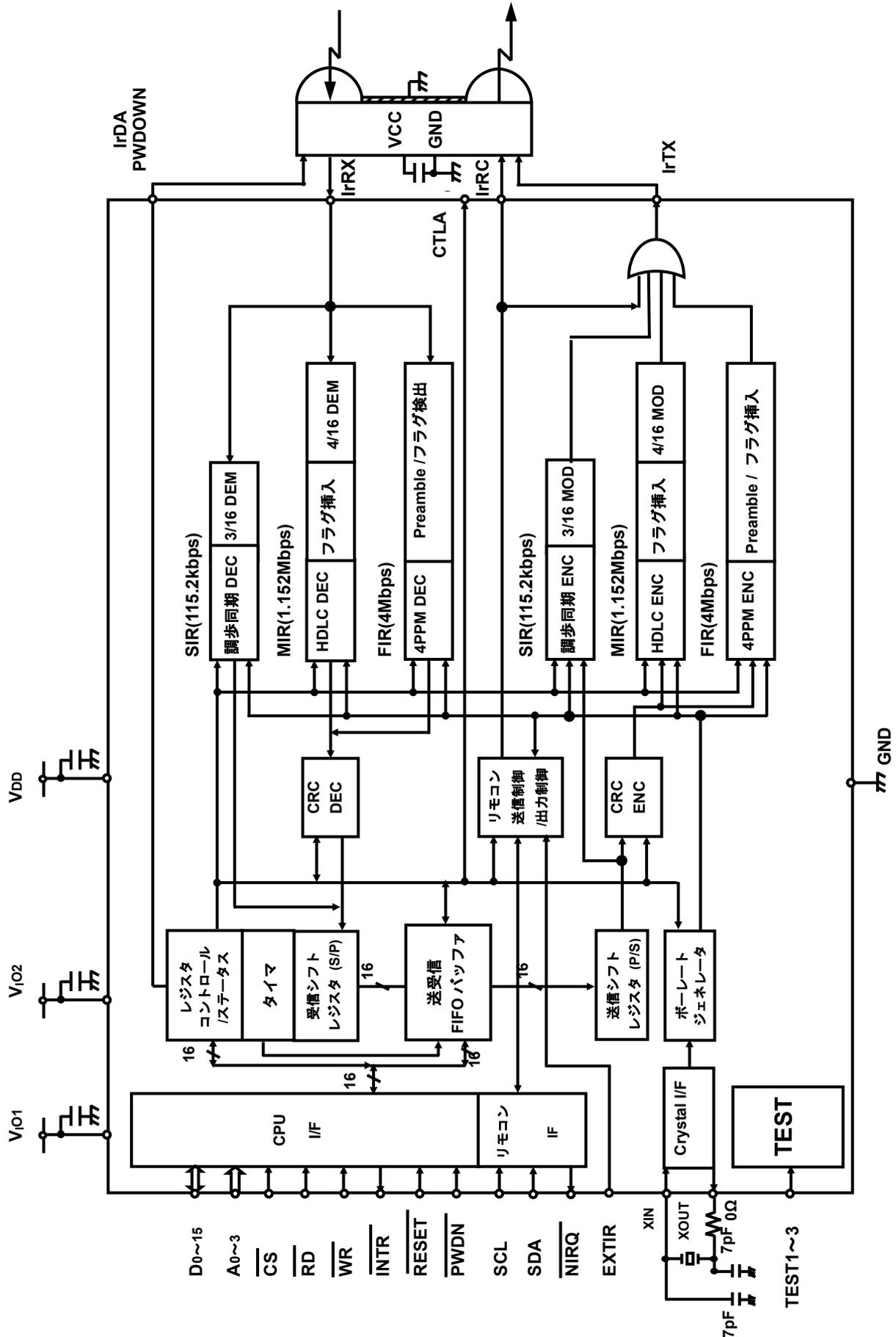
IrSimple-Uni モード時、送信側より一方的にデータが送信されます。割り込み要求( $\overline{INTTR}$ : L)に対する処理や受信データ読み出しスピードが遅い場合などでは OE\_EI や DEX\_EI などのエラー割り込みが発生し正常に受信できない場合があります。  
HOST 側にてシステム全体を考慮した割り込み処理や読み出しスピードなどを設定する必要があります。

### 水晶発振回路構成例

以下に回路構成例を示します。  
最終的な回路及び定数は水晶振動子メーカーへご相談のうえ決定ください。



ブロック図/応用回路例



## 絶対最大定格

特に指定のない限り Ta=25°C

| 項目                                   | 記号   | 定格                 | 単位 |
|--------------------------------------|------|--------------------|----|
| 電源電圧 <sup>(Note 1)</sup>             | VDD  | -0.3 ~ 2.5         | V  |
| インタフェース電源電圧 1 <sup>(Note 1)</sup>    | VIO1 | -0.3 ~ 4.5         | V  |
| インタフェース電源電圧 2 <sup>(Note 1)</sup>    | VIO2 | -0.3 ~ 4.5         | V  |
| 入力電圧 <sup>(Note 1)</sup>             | VIN  | -0.3 ~ VIO1, 2+0.3 | V  |
| 許容損失 <sup>(Note 2)</sup> VBGA048W040 | Pd   | 0.57               | W  |
| 許容損失 <sup>(Note 3)</sup> VQFP48C     | Pd   | 0.90               | W  |
| 動作温度範囲                               | TOPR | -40 ~ 85           | °C |
| 保存温度範囲                               | TSTG | -55 ~ 125          | °C |

(Note 1) GND 端子を基準にして、すべての端子に適用する

(Note 2) SEMI 準拠基板(114.3mm×76.2mm×1.6mm、4層基板)での測定値。

Ta=25°C以上で使用する場合は、1°Cにつき 5.7mW を減じる。

(Note 3) ROHM 標準基板(170.0mm×70.0mm×1.6mm、1層基板)での測定値

**注意:** 印加電圧及び動作温度範囲などの絶対最大定格を越えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施して頂けるようご検討をお願いします。

## 推奨動作範囲

| 項目                                | 記号   | 定格   |     |      | 単位 |
|-----------------------------------|------|------|-----|------|----|
|                                   |      | Min  | Typ | Max  |    |
| 電源電圧                              | VDD  | 1.62 | 1.8 | 1.98 | V  |
| インタフェース電源電圧 1                     | VIO1 | 1.62 | 1.8 | 3.6  | V  |
| インタフェース電源電圧 2 <sup>(Note 1)</sup> | VIO2 | 1.62 | 1.8 | 3.6  | V  |

(Note 1) VIO2 は XIN/CLK48M, XOOUT, PWDN, NIRQ, RESET に接続。

## 電氣的特性 (直流電流)

特に指定のない限り Ta=25°C, VDD=1.8V, VIO1=1.8V, VIO2=1.8V, GND=0V

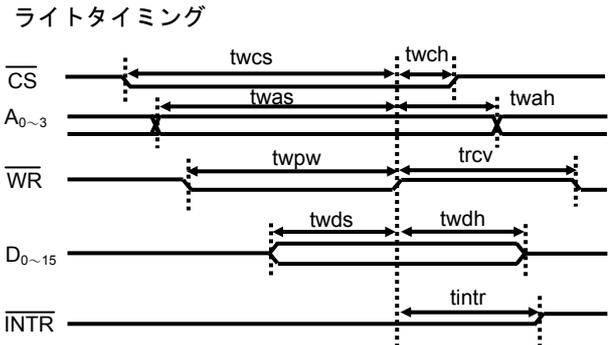
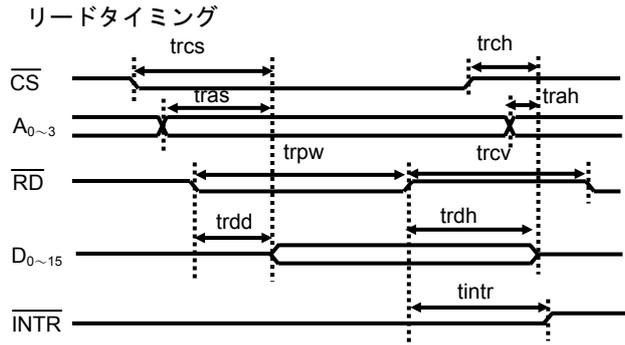
| 項目           | 記号   | 規格値      |     |          | 単位 | 条件  |
|--------------|------|----------|-----|----------|----|---|
|              |      | Min      | Typ | Max      |    |   |
| 消費電流 1       | IDD1 | —        | 0.1 | 10       | μA | 出力無負荷 入力=0V 時   |
| 消費電流 2       | IDD2 | —        | 10  | 30       | mA | XIN=48MHz 入力時   |
| デジタル高レベル入力電圧 | VIH  | 0.75×VIO | —   | —        | V  |   |
| デジタル低レベル入力電圧 | VIL  | —        | —   | 0.25×VIO | V  |   |
| デジタル高レベル入力電流 | IIH  | —        | —   | 10       | μA | 入力電圧レベル 1.8V  |
|              |      | —        | —   | 100      | μA | 入力電圧レベル 1.8V<br>TEST1~3   |
| デジタル低レベル入力電流 | IIL  | —        | —   | 10       | μA | 入力電圧レベル GND   |
| デジタル高レベル出力電圧 | VOH  | VIO-0.6  | —   | —        | V  | $\overline{\text{INTR}}$ , D0~15, IrDAPWDOWN<br>IrTX, IrRC, $\overline{\text{NIRQ}}$ , CTLA<br>IOH=-1mA     |
| デジタル低レベル出力電圧 | VOL  | —        | —   | 0.6      | V  | $\overline{\text{INTR}}$ , D0~15, IrDAPWDOWN<br>IrTX, IrRC, SDA, $\overline{\text{NIRQ}}$ , CTLA<br>IOL=1mA |

## IrDA コントローラ (パラレル I/F)部 タイミング特性

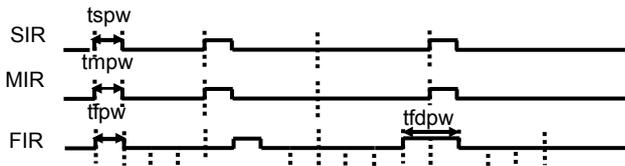
特に指定のない限り Ta=25°C, VDD=1.8V, VIO1=1.8V, VIO2=1.8V, GND=0V

| 項目                 | 記号    | 規格値 |       |     | 単位 | 条件                                 |
|--------------------|-------|-----|-------|-----|----|------------------------------------|
|                    |       | Min | Typ   | Max |    |                                    |
| リードパルス幅            | trpw  | 90  | —     | —   | ns |                                    |
| リードデータ遅延時間         | trdd  | —   | —     | 60  | ns |                                    |
| リードアドレスセットアップ時間    | tras  | —   | —     | 70  | ns |                                    |
| ライトアドレスセットアップ時間    | twas  | 70  | —     | —   | ns |                                    |
| リードアドレスホールド時間      | trah  | 0   | —     | —   | ns |                                    |
| リードデータホールド時間       | trdh  | 0   | —     | 20  | ns |                                    |
| リードライトリカバリ時間       | trcv  | 60  | —     | —   | ns |                                    |
| リードチップセレクトセットアップ時間 | trcs  | —   | —     | 70  | ns |                                    |
| ライトチップセレクトセットアップ時間 | twcs  | 70  | —     | —   | ns |                                    |
| リードチップセレクトホールド時間   | trch  | 0   | —     | —   | ns |                                    |
| ライトチップセレクトホールド時間   | twch  | 6   | —     | —   | ns |                                    |
| ライトアドレスホールド時間      | twah  | 10  | —     | —   | ns |                                    |
| ライトパルス幅            | twpw  | 60  | —     | —   | ns |                                    |
| ライトデータセットアップ時間     | twds  | 60  | —     | —   | ns |                                    |
| ライトデータホールド時間       | twdh  | 10  | —     | —   | ns |                                    |
| 割り込みクリア時間          | tintr | —   | —     | 110 | ns |                                    |
| SIR パルス幅           | tspw  | —   | 19.5  | —   | μs | 3/16 パルス幅,<br>ボーレート 9.6kbps<br>設定時 |
|                    |       | —   | 1.6   | —   | μs | 1.6μs パルス幅<br>設定時                  |
| MIR パルス幅           | tmpw  | —   | 208.3 | —   | ns | 1.152Mbps 時                        |
| FIR シングルパルス幅       | tfpw  | —   | 125   | —   | ns |                                    |
| FIR ダブルパルス幅        | tfdpw | —   | 250   | —   | ns |                                    |
| リセットパルス幅           | trstw | 70  | —     | —   | ns |                                    |

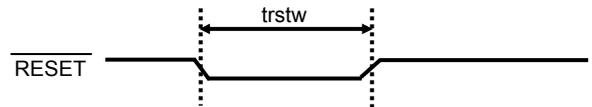
タイミングダイアグラム



赤外線インタフェースタイミング



リセットタイミング

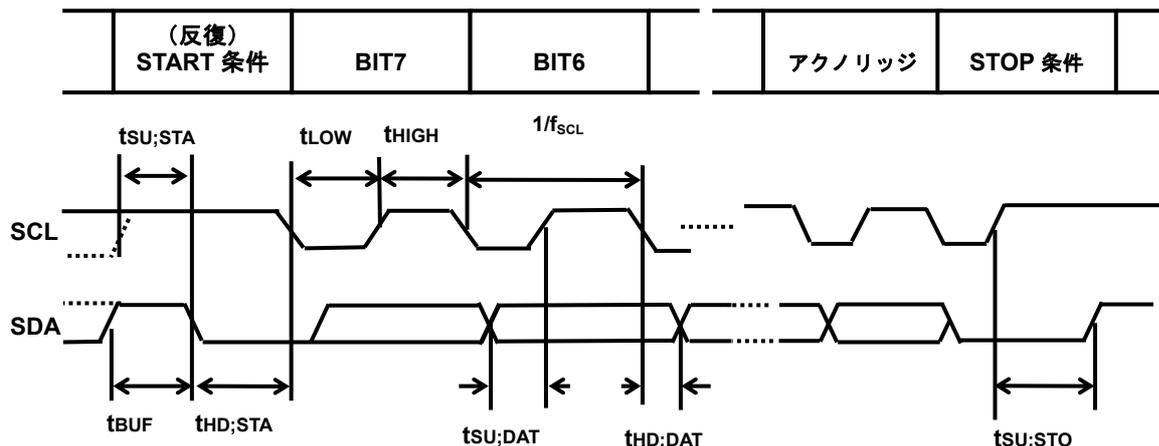


赤外線リモコン送信制御 (シリアル I/F) 部 タイミング特性

特に指定のない限り Ta=25°C, VDD=1.8V, VIO1=1.8V, VIO2=1.8V, GND=0V

| 項目                   | 記号      | 規格値 |     |     | 単位  | 条件 |
|----------------------|---------|-----|-----|-----|-----|----|
|                      |         | Min | Typ | Max |     |    |
| SCL クロック周波数          | fSCL    | -   | -   | 400 | kHz |    |
| バスフリータイム             | tBUF    | 1.3 | -   | -   | μs  |    |
| (反復)STAR 条件セットアップタイム | tSU;STA | 0.6 | -   | -   | μs  |    |
| (反復)START 条件ホールドタイム  | tHD;STA | 0.6 | -   | -   | μs  |    |
| SCL LOW タイム          | tLOW    | 1.3 | -   | -   | μs  |    |
| SCL HIGH タイム         | tHIGH   | 0.6 | -   | -   | μs  |    |
| データセットアップタイム         | tSU;DAT | 100 | -   | -   | ns  |    |
| データホールドタイム           | tHD;DAT | 0   | -   | -   | ns  |    |
| STOP 条件セットアップタイム     | tSU;STO | 0.6 | -   | -   | μs  |    |

タイミングダイアグラム



## IrDA コントローラ動作説明

## 機能説明

- ・モードの説明 SIR、MIR、FIR の 3 種の IrDA 通信モードが設定できます。  
各種モードの詳細は下表を参照してください。

| モード | 転送速度             | BOF | 情報部 | CRC | EOF | Preamble 挿入除去 |
|-----|------------------|-----|-----|-----|-----|---------------|
| SIR | 2.4k~115.2kbps   | SW  | SW  | SW  | SW  | —             |
| MIR | 0.576M、1.152Mbps | HW  | SW  | HW  | HW  | —             |
| FIR | 4Mbps            | HW  | SW  | HW  | HW  | HW            |

- ※ SW : Software (IrLAP にて設定)
- ※ HW : Hardware (BU92747XXX にて設定)

- ・送受信方法 コントロールステータスレジスタ内に有る RX\_EN、TX\_EN、TX\_CON、RX\_CON を 0、1 に設定することにより以下の送受信設定が可能となります。

| TX_CON | RX_CON | AUTO_FLV_CP | TX_EN | RX_EN | モード              |
|--------|--------|-------------|-------|-------|------------------|
| 0      | 0      | 0           | 0     | 0     | アイドルモード (Note 1) |
| 0      | 0      | 0           | 0     | 1     | 受信モード            |
| 0      | 0      | 0           | 1     | 0     | 送信モード            |
| 0      | 0      | 1           | 0     | 1     | 自動複数ウィンドウ受信モード   |
| 0      | 1      | 0           | 0     | 1     | 複数ウィンドウ受信モード     |
| 1      | 0      | 0           | 0     | 0     | 複数ウィンドウ送信モード     |

- (Note 1)デフォルト  
※ その他設定は禁止

## タイムアウトについて

FIFO バッファ内にて以下条件によってタイムアウトが発生し割込み要求を出力します。

- 1 MIR、FIR 受信タイムアウト発生条件  
1Byte 以上のデータが FIFO バッファ内にあり、最後に受信シフトレジスタから FIFO バッファヘデータが書き込まれてから 64 $\mu$ s 経過し、その間 CPU に FIFO バッファのデータが読取られなかった場合。
- 2 SIR 受信タイムアウト発生条件  
1Byte 以上のデータが受信 FIFO バッファ内にあり最後に受信シフトレジスタから FIFO バッファヘデータが書き込まれてから Tout 時間経過しその間に CPU に FIFO バッファのデータが読取られなかった場合。  
Tout = 4 × (1 / Baud rate) × 10
- 3 MIR、FIR 送信タイムアウト発生条件  
送信モード時に CPU から FIFO バッファへ 1ms 以上アクセスが無い場合。  
(ただし、FTLV ≤ FLV を満たせば、タイムアウト発生の対象外)
- 4 複数ウィンドウ送信モード時タイムアウト発生条件  
複数ウィンドウ送信モード時に FTLV 設定後 1ms 以内にデータが書き込まれない。  
または、FIFO バッファへのデータライト間隔が 1ms 以上の場合  
(ただし、FTLV ≤ (FLV - FLV II) を満たせば、タイムアウト発生の対象外)

IrDA コントローラレジスタセット

| レジスタ名   | 説明   |
|---------|--|
| TXD     | TXD データレジスタ  |
| RXD     | RXD データレジスタ  |
| IER     | 割り込み設定レジスタ   |
| EIR     | 割り込み要因表示レジスタ   |
| MCR     | 通信モード設定レジスタ  |
| PWR/FIT | 送信パルス幅設定レジスタ/送信フレーム間隔設定レジスタ  |
| TRCR    | 送受信設定レジスタ  |
| FTLV    | FIFO 送信データ数設定レジスタ  |
| FLV     | FIFO データ数表示レジスタ  |
| FLV II  | 複数ウィンドウ受信時、FIFO データ数表示レジスタ<br>/複数ウィンドウ送信モード時、送信中フレームの未送信データ数表示レジスタ |
| FLV III | 複数ウィンドウ受信時 FIFO データ数表示レジスタ   |
| FLV IV  | 複数ウィンドウ受信時 FIFO データ数表示レジスタ   |
| TRCR II | TXE_C / WRE_C クリアレジスタ  |
| TXE_C   | 複数ウィンドウ送信モード時 TXE 回数カウンター  |
| WRE_C   | 複数ウィンドウ送信モード時 WRE 回数カウンター  |

| アドレスバス |    |    |    |         | add         | レジスタ名 | R/W |                 | 各ビットの機能         |                 |                 |                 |                 |               |               |               |               |               |               |               |               |               |               |
|--------|----|----|----|---------|-------------|-------|-----|-----------------|-----------------|-----------------|-----------------|-----------------|-----------------|---------------|---------------|---------------|---------------|---------------|---------------|---------------|---------------|---------------|---------------|
| A3     | A2 | A1 | A0 | Bit No. |             |       |     |                 |                 |                 |                 |                 |                 |               |               |               |               |               |               |               |               |               |               |
| 15     | 14 | 13 | 12 | 11      |             |       |     |                 | 10              | 9               | 8               | 7               | 6               | 5             | 4             | 3             | 2             | 1             | 0             |               |               |               |               |
| 0      | 0  | 0  | 0  | 00      | TXD/<br>RXD | R/W   | ALL | TXD15<br>/RXD15 | TXD14<br>/RXD14 | TXD13<br>/RXD13 | TXD12<br>/RXD12 | TXD11<br>/RXD11 | TXD10<br>/RXD10 | TXD9<br>/RXD9 | TXD8<br>/RXD8 | TXD7<br>/RXD7 | TXD6<br>/RXD6 | TXD5<br>/RXD5 | TXD4<br>/RXD4 | TXD3<br>/RXD3 | TXD2<br>/RXD2 | TXD1<br>/RXD1 | TXD0<br>/RXD0 |
| 0      | 0  | 0  | 1  | 01      | IER         | R/W   | SIR | -               | -               | -               | -               | -               | -               | -             | -             | FE_IE         | -             | -             | -             | -             | -             | EOF_RX<br>_IE | DRX<br>_IE    |
|        |    |    |    |         |             |       | MIR | -               | -               | -               | RDE<br>_IE      | WRE<br>_IE      | RDUE<br>_IE     | DEX<br>_IE    | RDOE<br>_IE   | AC_IE         | EOF<br>_IE    | OE_IE         | CRC<br>_IE    | TXE<br>_IE    | TO_IE         | STFRX<br>_IE  | -             |
|        |    |    |    |         |             |       | FIR | -               | -               | -               | -               | -               | -               | -             | -             | DECE<br>_IE   | -             | -             | -             | -             | -             | -             | -             |
| 0      | 0  | 1  | 0  | 02      | EIR         | R     | SIR | -               | -               | -               | -               | -               | -               | -             | -             | FE_EI         | -             | -             | -             | -             | -             | EOF_RX<br>_EI | DRX<br>_EI    |
|        |    |    |    |         |             |       | MIR | -               | -               | -               | RDE<br>_EI      | WRE<br>_EI      | RDUE<br>_EI     | DEX<br>_EI    | RDOE<br>_EI   | AC_EI         | EOF<br>_EI    | OE_EI         | CRC<br>_EI    | TXE<br>_EI    | TO_EI         | STFRX<br>_EI  | -             |
|        |    |    |    |         |             |       | FIR | -               | -               | -               | -               | -               | -               | -             | -             | DECE<br>_EI   | -             | -             | -             | -             | -             | -             | -             |
| 0      | 0  | 1  | 1  | 03      | MCR         | R/W   | ALL | -               | -               | -               | CTLA            | RC_<br>MODE     | RC_<br>_EN      | -             | -             | DRS2          | DRS1          | DRS0          | -             | -             | SM2           | SM1           | SM0           |



**TXD / RXD: Transmit / Receive Data Register**

TXD / RXD は同じアドレスを共有しています。

TXD は送信データ書き込み時にアクセスを行い、送信データ保持レジスタとして書き込みます。

TX\_FIFO の初段として機能します。RXD は受信データの読出し時にアクセスを行い、受信データ保持レジスタとして読出せます。RX\_FIFO の最終段として機能します。

TXD からの読出し、RXD への書き込みは行えません。

**IER: Interrupt Enable Register**

IER は各種割込みのイネーブル制御に使用します。

全 13 ビットが各割込みにそれぞれ対応しており、独立した割込み制御を行うことができます。

システムリセットされると全ビットが "0" となり無効状態になります。使用したい割込みに対応するビットに "1" を書き込むことにより割込みを有効とすることができます。

**IER0: DRX\_IE (Data Receiver Interrupt Enable)**

SIR モードにて、1byte 受信データが受信シフトレジスタから FIFO バッファへ伝送された際、データ読取要求として割込みを設定します。

**IER1**

このビットは SIR モード時 EOFRX\_IE として、MIR、FIR モード時は STFRX\_IE として動作します。

EOFRX\_IE: (End of Frame Receiver Interrupt Enable)

EOF(C1)データが FIFO へ書き込まれた際、データ読取要求として割込みを設定します。

STFRX\_IE: (Stop Flag Receiver Interrupt Enable)

受信の際 Stop Flag 検出時にデータ読取要求として割込みを設定します。

**IER2: TO\_IE (Timeout Interrupt Enable)**

タイムアウトにより発生する割込みを設定します。

**IER3: TXE\_IE (Transmitter Empty Interrupt Enable)**

送信時に送信 FIFO バッファ、送信シフトレジスタ共に空の状態となり、フレーム送信が完了すると発生する割込みを設定します。

**IER4: CRC\_IE (CRC Error Interrupt Enable)**

MIR、FIR モードにおいて設定可能です。CRC エラーの際に発生する割込みを設定します。

SIR モードでは無効ですが "0" にしてください。

**IER5: OE\_IE (Overrun Error Interrupt Enable)**

オーバーランエラー（受信時受信 FIFO バッファが Full の状態で次のデータが受信レジスタに完全に受信された際のエラー）にて発生する割込みを設定します。

**IER6: EOF\_IE (End of Frame Interrupt Enable)**

受信モードにおいて FIFO に書き込まれたデータ読出し時に最後のバイト(SIR 時は EOF<h'C1>, MIR、FIR 時はフレーム情報部の最後のバイト)読出しにて、FIFO が空になる状態になると発生する割込みを設定します。

**IER7**

このビットは SIR モード時 FE\_IE、MIR モード時は AC\_IE、FIR モード時は DECE\_IE として動作します。

FE\_IE: (Framing Error Interrupt Enable)

受信データのストップビット未検出時に発生する割込みを設定します。

AC\_IE: (Abort Condition Interrupt Enable)

アボートコンディションのデータ受信時に発生する割込みを設定します。

DECE\_IE: (Decode Error Interrupt Enable)

データ受信時、デコードエラーの発生による割込みを設定します。

**IER8: RDOE\_IE (Read Overrun Error Interrupt Enable)**

このビットは MIR、FIR の複数ウィンドウ受信モード時及び、自動複数ウィンドウ受信モード時のみ有効です。

FLV II=0 の状態で FIFO データ読み出しを行うとデータの読み過ぎを通知するレジスタとして割込みを設定します。

**IER9: DEX\_IE (Data Exist Interrupt Enable)**

このビットは MIR、FIR 複数ウィンドウ受信モード時及び、自動複数ウィンドウ受信モード時のみ有効です。

これ以外のモード時は"1"に設定しないでください。

複数ウィンドウ受信モード時は前フレームの Stop Flag 受信後、次フレームのデータを受信するまでの間に FLV\_CP=1 に設定が行われない場合割込みを設定します。

自動複数ウィンドウ受信モード時は、FLV IV≠0 の状態で次フレームの Start Flag を受信した場合割込みを設定します。

**IER10: RDUE\_IE (Read Underrun Error Interrupt Enable)**

このビットは MIR、FIR 複数ウィンドウ受信モード時のみ有効です。これ以外のモード時は"1"に設定しないでください。

TRCR13、FLV\_CP=1 にて FLV の値を FLV II へコピーする際に FLV II≠0 の場合前フレームデータの読み残しがあることを通知するレジスタとして割込みを設定します。

**IER11: WRE\_IE (Write Enable Interrupt Enable)**

このビットは複数ウィンドウ送信モード時のみ有効です。これ以外のモード時は"1"に設定しないでください。

複数ウィンドウ送信動作時に次に送信するフレームのデータが書き込み可能なことを通知するレジスタとして割込みを設定します。

**IER12: RDE\_IE (Read Enable Interrupt Enable)**

このビットは自動複数ウィンドウ受信モード時のみ有効です。これ以外のモード時は"1"に設定しないでください。

自動複数ウィンドウ受信モード時に受信フレームデータ読出し可能なことを通知するレジスタとして割込みを設定します。

**EIR: Event Identification Register**

EIRは各種割り込み発生時の割り込み要因を表示します。全13ビットはIERで設定されている割り込みの配列に対応しています。割り込みが無効であっても、EIRはステータスレジスタとしてイベント発生時に対応ビットが"1"となります。システムリセット時は全ビット"0"となります。また、CPUよりレジスタデータをリードした際、レジスタクリア"0"されます。

**EIR0: DRX\_EI (Data Receiver Event Identification)**

SIRモードにて、1byte受信データが受信シフトレジスタからFIFOバッファへ伝送されると"1"に設定されます。

**EIR1:**

このビットはSIRモード時はEOFRX\_EIとして、MIR、FIRモード時はSTFRX\_EIとして動作します。

EOFRX\_EI: (End of Frame Receiver Event Identification)

EOF(C1)データがFIFOへ書き込まれた際、データ読取要求として割り込みを設定します。

STFRX\_EI: (Stop Flag Receiver Event Identification)

受信の際Stop Flag検出時にデータ読取要求として割り込みを設定します。

**EIR2: TO\_EI (Timeout Event Identification)**

タイムアウトが発生すると"1"に設定されます。

**EIR3: TXE\_EI (Transmitter Empty Event Identification)**

送信時に、送信FIFOバッファ、送信シフトレジスタ共に空の状態となりフレーム送信が完了すると"1"に設定されます。

(レジスタクリア後も空のままだと"0"のまま、送信完了にて"1"となる。)

**EIR4: CRC\_EI (CRC Error Event Identification)**

CRCエラーが発生すると"1"に設定されます。

**EIR5: OE\_EI (Overrun Error Event Identification)**

オーバーランエラーが発生すると"1"に設定されます。

**EIR6: EOF\_EI (End of frame Event Identification)**

受信モードにおいてFIFOに書き込まれたデータ読出し時に最後のバイト(SIR時はEOF<h'<C1>, MIR、FIR時はフレーム情報部の最後のバイト)読出しにてFIFOが空になる状態になると"1"に設定されます。

連続フレーム受信モード時は各フレームデータを読みきる毎に割り込み要因が発生します。

**EIR7:**

このビットはSIRモード時FE\_EI、MIRモード時はAC\_EI、FIRモード時はDECE\_EIとして"1"に設定されます。

FE\_EI: (Framing Error Event Identification)

受信データのストップビット未検出時に"1"に設定されます。

AC\_EI: (Abort Condition Event Identification)

アボートコンディションのデータ受信時に"1"に設定されます。

DECE\_EI: (Decode Error Event Identification)

データ受信時デコードエラーの発生時"1"に設定されます。

**EIR8: RDOE\_EI (Read Overrun Error Event Identification)**

このビットはMIR、FIRの複数ウィンドウ受信モード時及び、自動複数ウィンドウ受信モード時のみ有効です。

FLVⅡ=0の状態ではFIFOデータ読み出しを行うと、前フレームデータの読み過ぎを通知するレジスタとして割り込み発生"1"に設定されます。

その際はハード自立でFIFO内にある全データがリセットされ、FLV=FLVⅡ=FLVⅢ=FLVⅣ=0となります。

**EIR9: DEX\_EI (Data Exist Event Identification)**

このビットはMIR、FIRの複数ウィンドウ受信モード時及び、自動複数ウィンドウ受信モード時のみ有効です。

複数ウィンドウ受信モード時は前フレームのStop Flag受信後、次フレームのStart Flagを受信するまでの間にFLV\_CP=1に設定が行われない場合割り込み発生"1"に設定されます。

自動複数ウィンドウ受信モード時は、FLVⅣ≠0の状態では次フレームのStart Flagを受信した場合フレームエラーとして割り込み発生"1"に設定されます。その際はハード自立でFIFO内にある全データがリセットされ、

FLV=FLVⅡ=FLVⅢ=FLVⅣ=0となります。

**EIR10: RDUE\_EI(Read Underrun Error Event Identification)**

このビットはMIR、FIRの複数ウィンドウ受信モード時のみ有効です。

TRCR13、FLV\_CP=1にてFLVの値をFLVⅡへコピーする際にFLVⅡ≠0の場合前フレームデータの読み残しがあることを通知するレジスタとして割り込み発生"1"に設定されます。

**EIR11: WRE\_EI (Write Enable Event Identification)**

このビットは複数ウィンドウ送信モード時のみ有効です。

複数ウィンドウ送信動作時に次に送信するフレームのデータが書き込み可能なことを通知するレジスタとして割り込み発生"1"に設定されます。

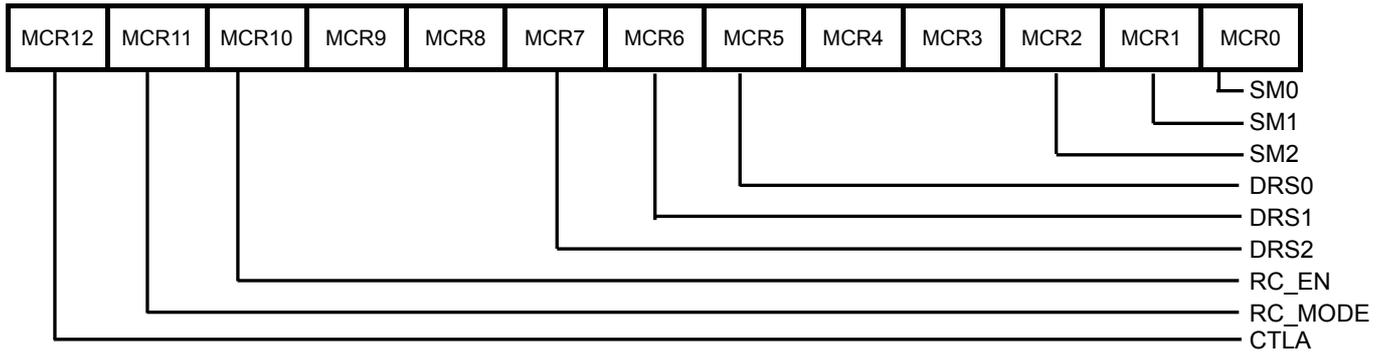
**EIR12: RDE\_EI(Read Enable Event Identification)**

このビットは自動複数ウィンドウ受信モード時のみ有効です。これ以外のモード時は"1"に設定しないでください。

自動複数ウィンドウ受信モード時に受信フレームデータ読出し可能なことを通知するレジスタとして割り込み発生"1"に設定されます。

**MCR: Mode Control Register**

MCR は各種通信モード設定を行います。



**MCR0, 1: SM0, 1(Select Mode0, 1)**

SM1、0 の組合せにより通信モードを設定します。

| SM1 | SM0 | mode                    |
|-----|-----|-------------------------|
| 0   | 0   | SIR <sup>(Note 1)</sup> |
| 0   | 1   | MIR                     |
| 1   | 0   | FIR                     |
| 1   | 1   | FIR                     |

(Note 1)デフォルト

**MCR2: SM2**

SM2=1 に設定した際、EXTIR 端子に入力した信号を IrTX、IrRC 端子に直接制御することが可能です。

**MCR5~7 : DRS(Data Rate Select)**

DRS2~DRS0 の組合せによって通信モード毎に以下の表に示す転送速度を設定します。

| DRS2~0 | SIR                         | MIR           | FIR       |
|--------|-----------------------------|---------------|-----------|
| 000    | 2.4kbps                     | 禁止(1.152Mbps) | 禁止(4Mbps) |
| 001    | 禁止(4.8kbps)                 | 0.576Mbps     | 禁止(4Mbps) |
| 010    | 9.6kbps <sup>(Note 1)</sup> | 1.152Mbps     | 4Mbps     |
| 011    | 19.2kbps                    | 禁止(1.152Mbps) | 禁止(4Mbps) |
| 100    | 38.4kbps                    | 禁止(1.152Mbps) | 禁止(4Mbps) |
| 101    | 57.6kbps                    | 禁止(1.152Mbps) | 禁止(4Mbps) |
| 110    | 115.2kbps                   | 禁止(1.152Mbps) | 禁止(4Mbps) |
| 111    | 禁止(9.6kbps)                 | 禁止(1.152Mbps) | 禁止(4Mbps) |

(Note 1)デフォルト

**MCR10: RC\_EN (REMCON\_Enable)**

IrDA コントローラ機能と赤外線リモコン送信機能の動作切り替えを行います。(sm2=0 の時のみ有効)

| RC_EN | mode                                |
|-------|-------------------------------------|
| 0     | IrDA コントローラ機能動作 <sup>(Note 1)</sup> |
| 1     | リモコン送信機能動作                          |

(Note 1)デフォルト

**MCR11: RC\_MODE (REMCON\_MODE)**

リモコン信号及び EXTIR 入力信号の出力端子の切り替え設定を行います。

RC\_EN=0 の際、RC\_MODE は無効となり、IrDA 信号は IrTX 端子より出力されます。

| RC_MODE | リモコン信号出力端子               |
|---------|--------------------------|
| 0       | IrRC                     |
| 1       | IrTX <sup>(Note 1)</sup> |

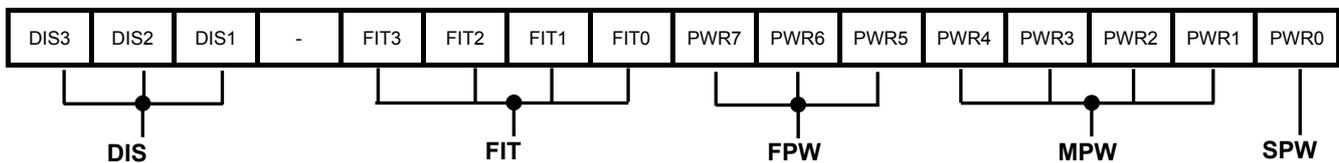
(Note 1)デフォルト

**MCR12: CTLA (Control\_A)**

このレジスタに“1”を書き込むと CTLA 端子は“Hi”出力となり、“0”を書き込むと“Lo”を出力します。  
リセット後は“0”が設定されます。

**PWR/FIT: Pulse Width Register/Frame Interval Time**

PWR は IrTX 出力パルス幅設定を行うレジスタです。

**PWR0: SPW (SIR Pulse Width)**

SIR モード時有効

"0"に設定すると約 1.6μs の Hi パルスが出力されます。(デフォルト)

"1"に設定するとボー周期の 3/16 の Hi パルスが出力されます。

**PWR4~1 : MPW3~0 (MIR Pulse Width)**

MIR モード時有効  
MPW3~0 の組合せにより以下 MIR 送信パルス幅を設定します。

**FIT3~0 :FIT3~0(Frame Interval Times)**

複数ウィンドウ送信モード時のみ有効  
FIT3~0 の組合せにより複数ウィンドウ送信モード時のフレーム間隔時間を設定します。

| MPW3~0 | MIR Pulse Width[ns]       | FIT3~0 | Frame Interval Time[μs] |
|--------|---------------------------|--------|-------------------------|
| 0000   | 145.8                     | 0000   | 100 <sup>(Note 1)</sup> |
| 0001   | 166.7                     | 0001   | 200                     |
| 0010   | 187.5                     | 0010   | 300                     |
| 0011   | 208.3 <sup>(Note 1)</sup> | 0011   | 400                     |
| 0100   | 229.2                     | 0100   | 500                     |
| 0101   | 250.0                     | 0101   | 600                     |
| 0110   | 270.8                     | 0110   | 800                     |
| 0111   | 291.7                     | 0111   | 1000                    |
| 1000   | 312.5                     | 1000   | 1200                    |
| 1001   | 354.2                     | 1001   | 1400                    |
| 1010   | 395.8                     | 1010   | 1600                    |
| 1011   | 437.5                     | 1011   | 1800                    |
| 1100   | 479.2                     | 1100   | 2000                    |
| 1101   | 520.8                     | 1101   | 2200                    |
| 1110   | 562.5                     | 1110   | 2400                    |
| 1111   | 604.2                     | 1111   | 2600                    |

(Note 1)デフォルト

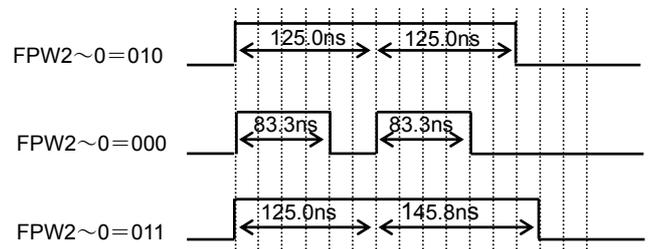
**PWR 7 ~5 : FPW2~0(FIR Pulse Width)**

FIR モード時有効  
FPW2~0 の組合せにより以下 FIR 送信パルス幅を設定します。

| FPW2~0 | FIR Pulse Width[ns]       |
|--------|---------------------------|
| 000    | 83.3                      |
| 001    | 104.2                     |
| 010    | 125.0 <sup>(Note 1)</sup> |
| 011    | 145.8                     |
| 100    | —                         |
| 101    | —                         |
| 110    | —                         |
| 111    | —                         |

(Note 1)デフォルト

重複パルス時は以下のような波形となります。



**DIS2~0 : DIS2~0(Distinction Register )**

機種識別レジスタ。  
読み出し専用レジスタで、BU92747XXX では DIS2~0=001 に設定されています。

**TRCR: Transmit / Receive Control Register**

TRCR は送信、受信の各種環境設定を行うレジスタです。

**TRCR0: TX\_EN (Transmit Enable)**

このビットに "1" を書き込むと送信モードになります。このビットに "0" を書き込むと FIFO バッファ内に書き込まれたすべてのデータを送信後、終了します。

FTLV レジスタで設定したレジスタ数と FLV レジスタ (FIFO 内のデータ数を表すレジスタ) が  $FLV \geq FTLV$  となった際、自立で TX\_EN=0 を設定し、FIFO 内のレジスタをすべて送信し、送信終了します。

(注)TX\_EN,RX\_EN 共に "1" にすると、受信が優先されますがこのような使い方はしないでください。

(注)送信設定する際は、FTLV レジスタ設定後、TX\_EN=1 に設定してください。

**TRCR1: RX\_EN (Receive Enable)**

このビットに "1" を書き込むと受信モードになります。このビットに "0" を書き込むと受信を終了します。

SIR 受信で最後が奇数バイト時、最終バイトが "C1" (EOF)である必要があります。(SIR モード時 EOF"C1"データが FIFO の LSB 側に書き込まれた際、MSB 側に自立で "00"を挿入し FIFO ポインタをインクリメントします。)

また、FIR 受信時、受信データ読出し後、一旦 RX\_EN=0 とし、再度 RX\_EN=1 に設定することで次の受信を開始します。

(RX\_CON=1 かつ RX\_EN=1、または AUTO\_FLV\_CP=1 かつ RX\_EN=1 設定時は再度 RX\_EN=1 に設定する必要はありません。)

**TRCR2: S\_EOT (Set End of Transmission)**

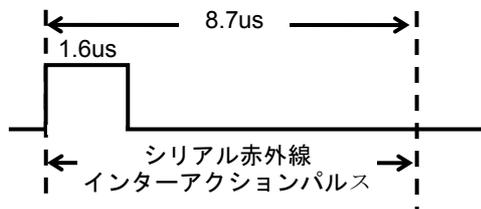
このビットは MIR,FIR で有効です。SIR では使用しません。S\_EOT に "1" を書き込むと次に

FIFO バッファに書き込んだデータ (書き込むデータは、2byte に限る)を最後のデータと認識し、そのデータの直後に CRC と STF を付加してフレームとして送出します。フレーム送信後は自動的に "0" に設定されます。

**TRCR3: IR\_PLS (IrDA Pulse)**

このビットは MIR,FIR 送信モード及び MIR,FIR 複数ウィンドウ送信モードにて有効です。IR\_PLS=1 を書き込むと現在送信中のフレームの直後に相互作用パルスを送信します。送信後は IR\_PLS=0 に自動的に設定されます。

SIR モードでは使用不可です。

**TRCR4: FCLR (FIFO clear)**

このビットに "1" を書き込むと FIFO バッファ内の WP(ライトポイント), RP(リードポイント)を初期化します。

初期化した後は自動的に "0" に設定されます。

**TRCR5: MS\_EN (Mode Select Enable)**

弊社 IrDA モジュール RPM971, 972 の通信モード切り替え動作を行います。

このビットに "1" を書き込むと、現在の動作モードに応じて BU92747XXX から IrDA モジュールへ以下動作を行い、IrDA モジュール(RPM971,972)の動作モードを変更します。

動作終了後、MS\_EN は自動的に "0" に設定されます。

BU92747XXX の現在の動作モードが FIR モード 時に IrDA モジュールを FIR モードへ切換える場合、

1. IrDA PWDOWN 端子から "H"、IrTx 端子から "H" 出力。
2. 約 200ns 経過後、IrDA PWDOWN 端子から "L" 出力。
3. 約 200ns 経過後、IrTx 端子は 200μs "L" 状態を保つ。

BU92747XXX の現在の動作モードが SIR/MIR モード 時に IrDA モジュールを SIR/MIR モードへ切換える場合、

1. IrDA PWDOWN 端子から "H"、IrTx 端子から "L" 出力。
2. 約 200ns 経過後、IrDA PWDOWN 端子から "L" 出力。
3. 約 200ns 経過後、IrTx 端子は 200μs "L" 状態を保つ。

(TRCR3=1、TRCR5=1 書き込み時は TRCR5 の動作が優先されます。)

**TRCR6: IrPD (IrDA POWER DOWN)**

このビットに“1”を書き込むと IrDA POWER DOWN 端子は“Hi”出力となり、“0”を書き込むと Lo”出力となります。  
リセット後の初期値は“1”です。(TRCR5=1、TRCR6=1 書き込み時は TRCR6 の動作が優先されます。)

**TRCR7: M\_STA (MIR Start Flag times)**

MIR 時、start Flag 数を設定するレジスタです。  
“0”に設定された時 7E × 2 (デフォルト)  
“1”に設定された時 7E × 4

**TRCR8: RXPWD (RXD Power down)**

“1” に設定された時、受信復調ブロックをパワーダウンに設定します。通常 “0” 設定。

**TRCR9: TXPWD (TXD Power down)**

“1” に設定された時、送信変調ブロックをパワーダウンに設定します。通常 “0” 設定

**TRCR10: 1byteRead**

SIR モードで有効です。

このビットに“1”を書き込むと FIFO の LSB 側に 1byte の受信データを書き込み、MSB 側には 00 を書き込みます。  
16bit データ h00xx となります。(データは FIFO LSB8bit のみ使用。)

このビットに“0”を書き込むと FIFO16bit に受信データ 2 byte を書き込みます。

**1byteRead=“1”時**

FIFO 書き込みマップ MSB

word 0  
word 1

|  |      |      |
|--|------|------|
|  | h'00 | h'AA |
|  | h'00 | h'BB |
|  | h'00 | h'CC |

LSB

・  
・  
・

**1byteRead=“0”時**

FIFO 書き込みマップ MSB

word 0  
word 1

|  |      |      |
|--|------|------|
|  | h'BB | h'AA |
|  | h'DD | h'CC |
|  | h'FF | h'EE |

LSB

・  
・  
・

**TRCR11:AUTO\_FLV\_CP**

AUTO\_FLV\_CP(自動複数ウィンドウ受信モード)切換レジスタ。TRCR13(FLV\_CP)の処理を自動で行います。

このビットに“1”を設定することにより、MIR,FIR モード時 IER/EIR8, 9, 12 及び、FLV II、FLV III、FLV IV のレジスタが有効になります。

**TRCR12: RX\_CON**

複数ウィンドウ受信モード切換レジスタ。複数ウィンドウ受信モード時はこのビットに“1”を設定します。

設定することにより、MIR,FIR モード時は IER/EIR8,9,10 及び FLV II のレジスタが有効になります。

**TRCR13: FLV\_CP**

このビットは FIR, MIR 複数ウィンドウ受信モード時のみ有効です。このビットに“1”を設定することにより、

FLV の値を FLV II へコピーします。動作終了後は、自動的に“0”に設定されます。

**TRCR14 : TX\_CON**

このビットに“1”を書き込むと複数ウィンドウ送信モードになります。

このビットに“0”を書き込むと複数ウィンドウ送信モードを終了します。

(FTLV レジスタで設定したレジスタ数と FLV レジスタ (FIFO 内のデータ数を表すレジスタ)が

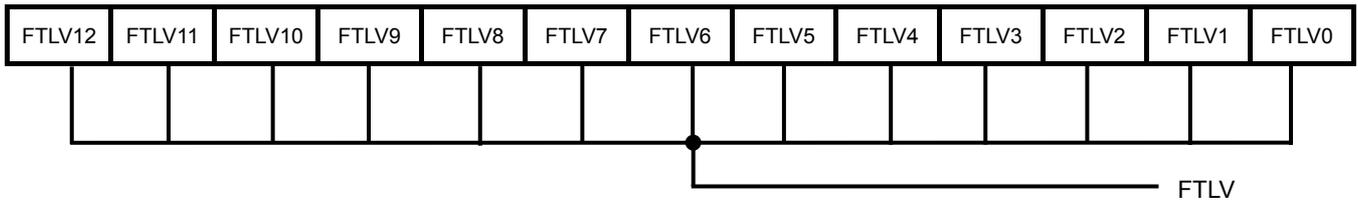
FLV ≥ FTLV となった際、フレーム送信をスタートします。また、同時に次の送信フレームのデータ書き込みが可能なことを通知する WRE\_EI 割込みを発生させます。この動作の繰り返しにより複数ウィンドウ送信を可能にします。)

**TRCR15 : TX\_NUM**

複数ウィンドウ送信モード(TX\_CON=1)時のみ有効です。複数ウィンドウ送信モードにてフレーム送信開始と同時にTX\_NUM=1に設定されます。TX\_CON=0とすることでTX\_NUM=0にリセットされます。

**FT: FIFO Trigger Level**

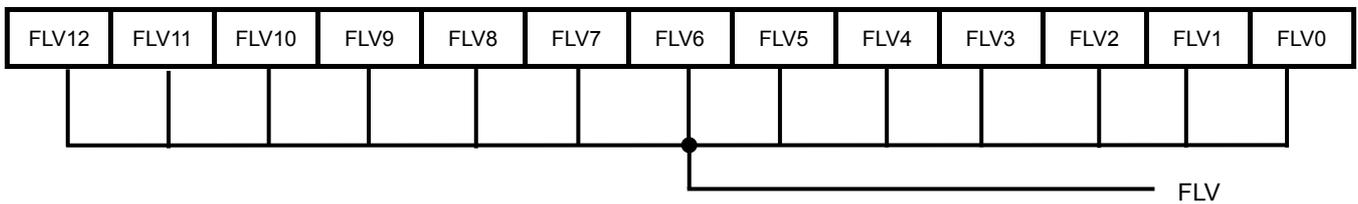
FTLV は FIFO 内 へ書き込むデータ数を設定するレジスタです。



送信データ数を 0-5119 の値の範囲で設定します。  
送信前に送信データ数をこのレジスタに設定してください。

**FLV: FIFO Level**

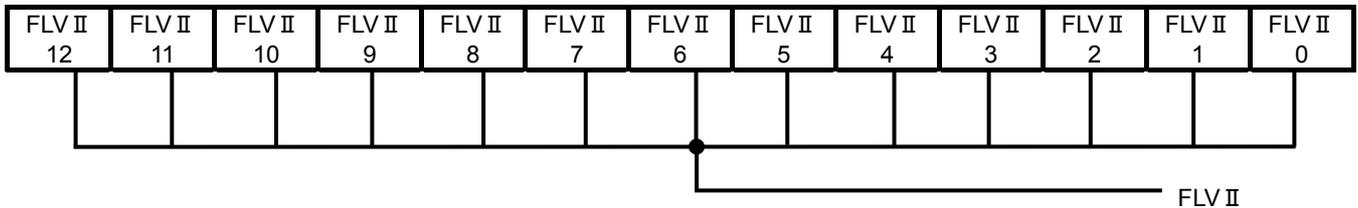
FLV は FIFO 内のデータ数を表すレジスタです。



FIFO バッファ内のデータ数を 0-5119 の値で表示します。  
送信終了時は FLV=0 に自立で設定されます。  
(CPU からの書き込みが偶数 byte 単位になるため、送信時は偶数 byte 表示になります。)

**FLV II : FIFO Level**

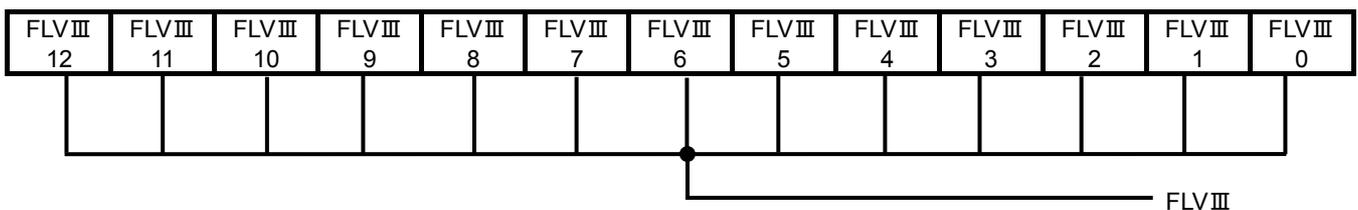
FLV II は FIFO 内のデータ数を表すレジスタです。



MIR,FIR 複数ウインドウ受信モード、自動複数ウインドウ受信モードで、前フレームデータ数を 0-5119 の値で表示します。  
複数ウインドウ送信モードで、送信中のフレームのデータ数を 0-5119 の値で表示します。

**FLV III: FIFO Level**

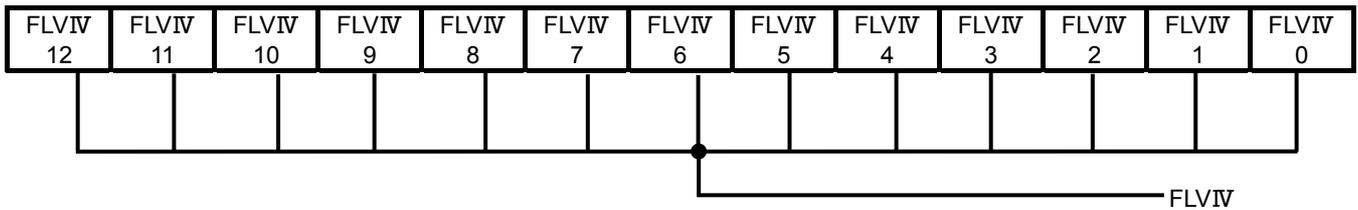
FLV III は FIFO 内のデータ数を表すレジスタです。



MIR,FIR 自動複数ウインドウ受信モードで FLV II にデータが存在する場合、次に受信完了したフレームのデータバイト数を表示します。

**FLVIV: FIFO Level**

FLVIVは FIFO 内のデータ数を表すレジスタです。



MIR,FIR 自動複数ウインドウ受信モードで FLVⅢにデータが存在する場合、次に受信完了したフレームのデータバイト数を表示します。

**TRCR II : Transmit / Receive Control Register**

TRCR II は送信、受信の各環境設定を行うレジスタです。

**TRCR II 1 : TXE\_C\_CLR (TXE\_EI Counter Clear)**

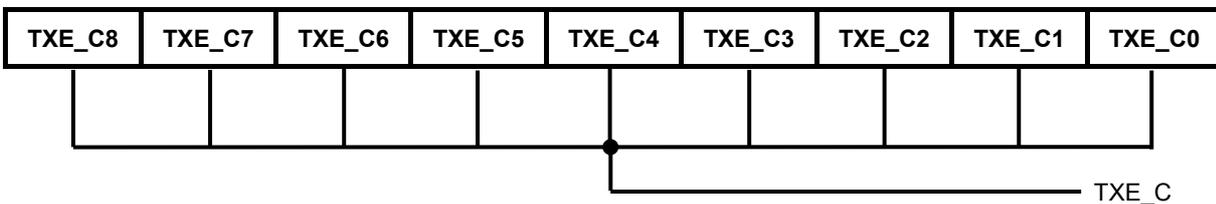
このビットに"1"を書き込むと TXE\_C レジスタの値をクリアします。  
クリア後 TXE\_C\_CLR は自動で"0"になります。

**TRCR II 2 : WRE\_C\_CLR (WRE\_EI Counter Clear)**

このビットに"1"を書き込むと WRE\_C レジスタの値をクリアします。  
クリア後 WRE\_C\_CLR は自動で"0"になります。

**TXE\_C: TXE\_EI Counter**

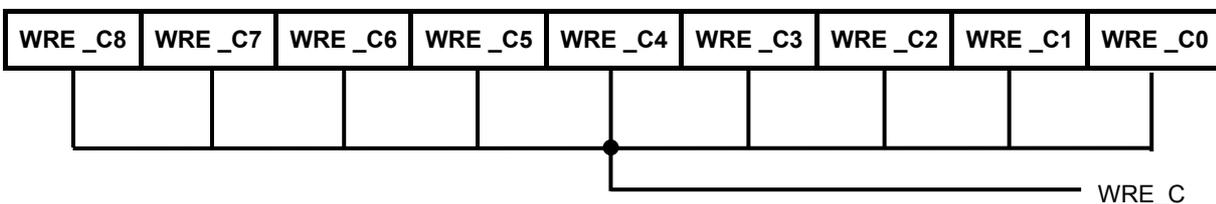
TXE\_EI 発生回数をカウントするレジスタです。



TXE\_C は複数ウインドウ送信モード時のみ有効です。  
初期値は0です。  
TRCR II の TXE\_C\_CLR=1 とするか、モード切替えを行うと初期化されます。

**WRE\_C: WRE\_EI Counter**

WRE\_EI 発生回数をカウントするレジスタです。



WRE\_C は複数ウインドウ送信モード時のみ有効です。  
初期値は0です。  
TRCR II の WRE\_C\_CLR=1 とするか、モード切替えを行うと初期化されます。

**赤外線リモコン送信機能動作説明**

赤外線リモコン送信機能使用時は、MCR レジスタ(MCR10:RC\_EN)を"1"に設定してください。

**シリアル2線インタフェース**

BU92747XXX の赤外線リモコン送信制御はシリアル2線インタフェースを用いています。

デバイスのアドレス（スレーブアドレス）は"1110111"です。

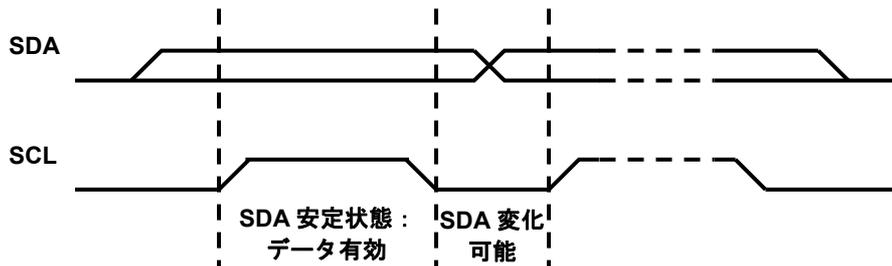
| A7 | A6 | A5 | A4 | A3 | A2 | A1 | W/R |
|----|----|----|----|----|----|----|-----|
| 1  | 1  | 1  | 0  | 1  | 1  | 1  | 0/1 |

スレーブアドレス

**ビット転送**

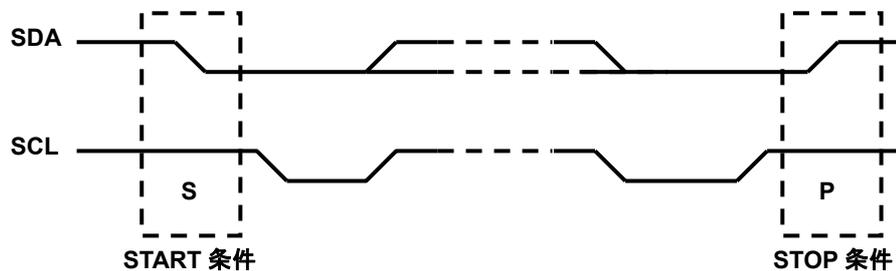
SCL が H の間で 1 ビットのデータを転送します。ビット転送時、SCL が H の間では SDA の信号遷移は行えません。

SCL が H で SDA が変化すると、START 条件もしくは STOP 条件が発生し、制御信号と解釈されます。



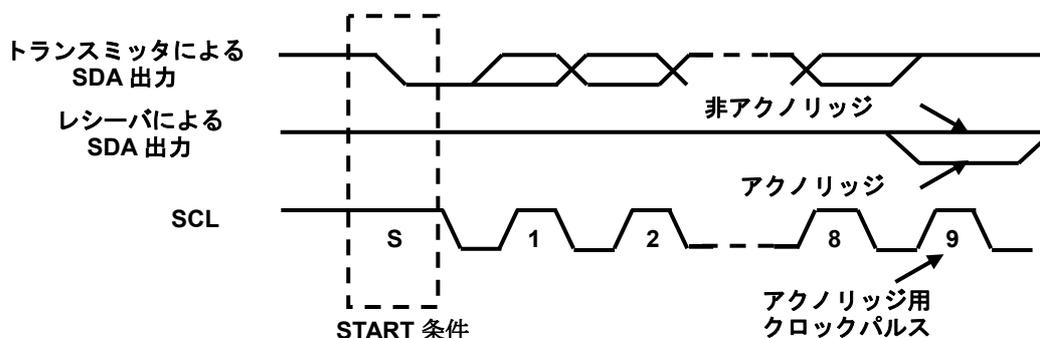
**START 条件・STOP 条件**

SDA と SCL が H の時、データ転送は行われていません。この時、SCL が H のままで SDA が H から L へ遷移すると START 条件(S)となりアクセス開始を、SCL が H のままで L から H へ遷移すると STOP 条件(P)となりアクセス終了を示します。



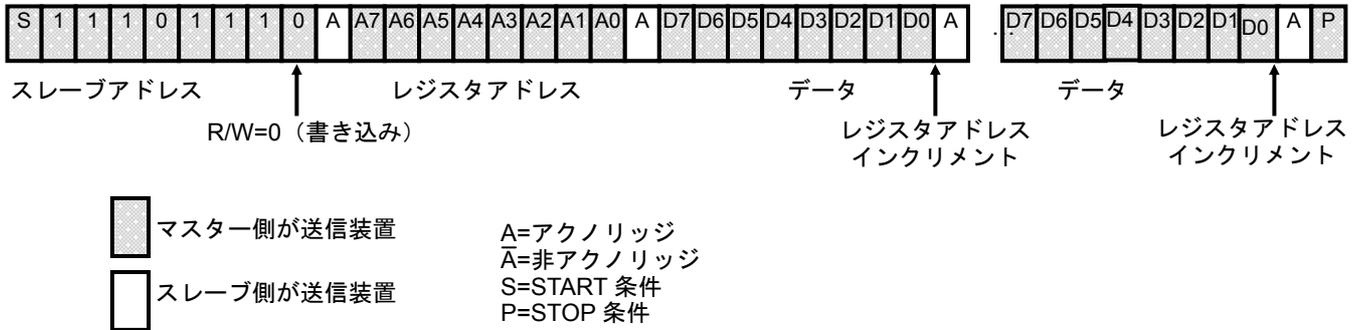
**アクノリッジ**

START 条件発生後、8 ビットずつデータ転送を行います。8 ビット転送後、トランスミッタは SDA を開放し、レシーバは SDA を L とすることでアクノリッジ信号を返します。



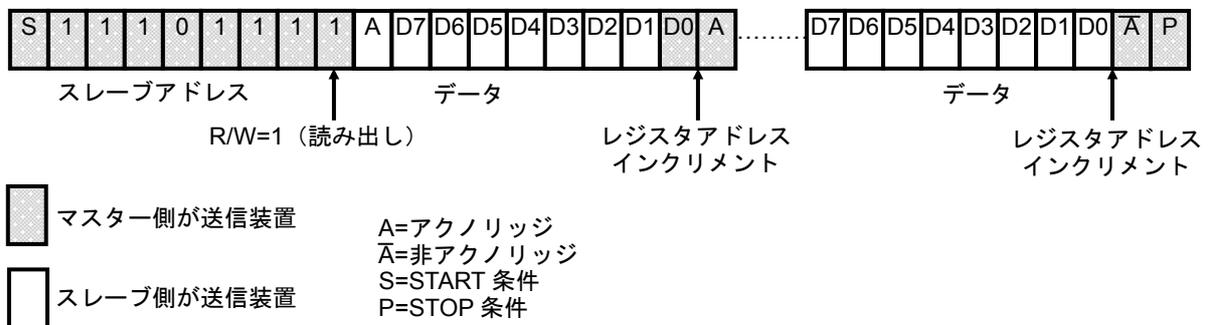
**書き込みプロトコル**

書き込みプロトコルを以下に示します。以下のように BU92747XXX の赤外線リモコン送信制御内のレジスタアドレスは、スレーブアドレスと書き込み命令を転送した次の 1 バイトで転送します。3 バイト目は 2 バイト目で書き込んだ内部レジスタヘータを書き込み、4 バイト目以降は自動的にレジスタアドレスがインクリメントされます。ただしレジスタアドレスが最終アドレス(3Fh)となった時は次のバイトの転送で 00h となります。  
転送終了後アドレスはインクリメントされています。



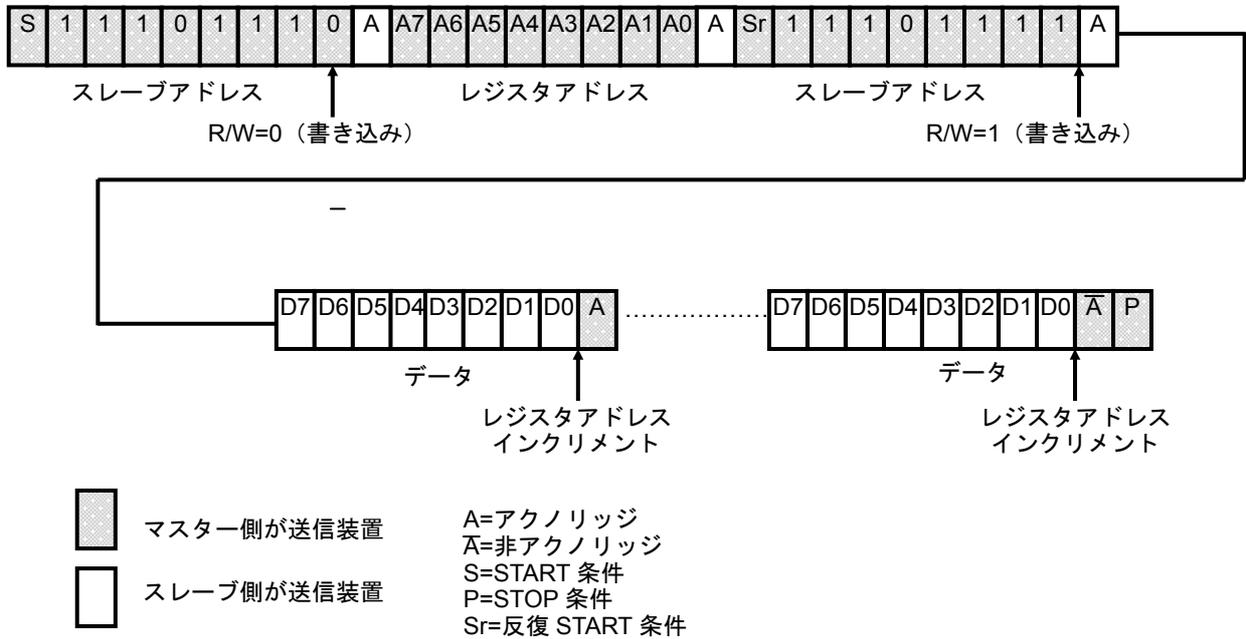
**読み出しプロトコル**

スレーブアドレスと R/W ビット書き込み後、次のバイトから読み出します。読み出すレジスタは最後にアクセスした次のアドレスとし、それ以降はインクリメントしたアドレスのデータが読み出されます。アドレスが最終アドレスとなったら次のバイトの読み出しは 00h のものが読み出されます。転送終了後アドレスはインクリメントされています。



複合読み出しプロトコル

内部アドレスを指定した後、再送開始条件を発生させてデータ転送方向を変更し読み出しを行います。それ以降はインクリメントしたアドレスのデータが読み出されます。アドレスが最終アドレスになったら次のバイトの読み出しは 00h のものが読み出されます。転送終了後アドレスはインクリメントされています。



## 赤外線リモコン送信機能レジスタセット

| アドレス    | 初期値 | R/W | D7       | D6 | D5      | D4   | D3   | D2   | D1   | D0   |
|---------|-----|-----|----------|----|---------|------|------|------|------|------|
| 00h     | 00h | R/W | -        | -  | Opm     | Divs | Irqe | Inv1 | Inv0 | Pwr  |
| 01h     | 01h | R/W | -        | -  | Frbm    | Frme | Rpt  |      |      |      |
| 02h     | 00h | R/W | Base     |    |         |      |      |      |      |      |
| 03h     | 01h | R/W | -        | -  | -       | -    | -    | -    | -    | Clo1 |
| 04h     | 19h | R/W | Clo0     |    |         |      |      |      |      |      |
| 05h     | 00h | R/W | -        | -  | -       | -    | -    | -    | -    | Chi1 |
| 06h     | 8Fh | R/W | Chi 0    |    |         |      |      |      |      |      |
| 07h     | 00h | R/W | -        | -  | Hlo1    |      |      |      |      |      |
| 08h     | ABh | R/W | Hlo0     |    |         |      |      |      |      |      |
| 09h     | 01h | R/W | -        | -  | Hhi1    |      |      |      |      |      |
| 0Ah     | 58h | R/W | Hhi0     |    |         |      |      |      |      |      |
| 0Bh     | 00h | R/W | -        | -  | D0lo1   |      |      |      |      |      |
| 0Ch     | 14h | R/W | D0lo0    |    |         |      |      |      |      |      |
| 0Dh     | 00h | R/W | -        | -  | D0hi1   |      |      |      |      |      |
| 0Eh     | 14h | R/W | D0hi0    |    |         |      |      |      |      |      |
| 0Fh     | 00h | R/W | -        | -  | D1lo1   |      |      |      |      |      |
| 10h     | 14h | R/W | D1lo0    |    |         |      |      |      |      |      |
| 11h     | 00h | R/W | -        | -  | D1hi1   |      |      |      |      |      |
| 12h     | 3Ch | R/W | D1hi0    |    |         |      |      |      |      |      |
| 13h     | 00h | R/W | -        | -  | EndLen1 |      |      |      |      |      |
| 14h     | 14h | R/W | EndLen0  |    |         |      |      |      |      |      |
| 15h     | 20h | R/W | BitLen   |    |         |      |      |      |      |      |
| 16h     | 00h | R/W | FrmLen1  |    |         |      |      |      |      |      |
| 17h     | 00h | R/W | FrmLen0  |    |         |      |      |      |      |      |
| 18h     | 00h | R/W | Out0     |    |         |      |      |      |      |      |
| 19h     | 00h | R/W | Out1     |    |         |      |      |      |      |      |
| 1Ah     | 00h | R/W | Out2     |    |         |      |      |      |      |      |
| 1Bh     | 00h | R/W | Out3     |    |         |      |      |      |      |      |
| 1Ch     | 00h | R/W | Out4     |    |         |      |      |      |      |      |
| 1Dh     | 00h | R/W | Out5     |    |         |      |      |      |      |      |
| 1Eh     | 00h | R/W | Out6     |    |         |      |      |      |      |      |
| 1Fh     | 00h | R/W | Out7     |    |         |      |      |      |      |      |
| 20h     | 00h | R/W | Out8     |    |         |      |      |      |      |      |
| 21h     | 00h | R/W | Out9     |    |         |      |      |      |      |      |
| 22h     | 00h | R/W | Out10    |    |         |      |      |      |      |      |
| 23h     | 00h | R/W | Out11    |    |         |      |      |      |      |      |
| 24h     | 00h | R/W | Out12    |    |         |      |      |      |      |      |
| 25h     | 00h | R/W | Out13    |    |         |      |      |      |      |      |
| 26h     | 00h | R/W | Out14    |    |         |      |      |      |      |      |
| 27h     | 00h | R/W | Out15    |    |         |      |      |      |      |      |
| 28h     | 00h | W   | -        | -  | -       | -    | -    | -    | -    | Irqc |
| 29h     | 00h | W   | -        | -  | -       | -    | -    | -    | -    | Send |
| 2Ah     | 00h | W   | -        | -  | -       | -    | -    | -    | -    | Rst  |
| 2Bh     | 00h | R/W | -        | -  | -       | -    | -    | -    | -    | Regs |
| 2Ch~3Fh | -   | -   | Reserved |    |         |      |      |      |      |      |

## レジスタ機能説明

## アドレス 00h (Read/Write)

|              | 説明                         | 初期値 | 動作  |
|--------------|----------------------------|-----|---|
| D5<br>(Opm)  | 動作モード選択                    | 0   | 割り込み動作モードを選択します。<br>0:送信バッファが空の時、割り込みが発生します。<br>1:送信バッファへ出力データレジスタ内容の転送が行われると、割り込みが発生します。   |
| D4<br>(Divs) | 分周器選択                      | 0   | 0:システムクロック生成部出力としてキャリア用分周器を選択します。<br>1: システムクロック生成部出力としてベースクロック用分周器を選択します。<br>キャリア周波数設定(Clo,Chi レジスタ)を除くすべての時間設定は、システムクロック生成部出力を基準として動作します。 |
| D3<br>(Irqe) | 割り込み許可                     | 0   | 0:割り込みをマスクし、NIRQ 端子は“HIGH”出力となります。<br>1:割り込みを許可します。本ビットが“1”かつ送信バッファが空の時 NIRQ 端子は“LOW”出力となります。   |
| D2<br>(Inv1) | データ出力区間、<br>Lo 区間反転(データ 1) | 0   | 0:データ 1 出力時、キャリア出力後 Lo を出力します<br>1:データ 1 出力時、Lo 出力後キャリアを出力します。  |
| D1<br>(Inv0) | データ出力区間、<br>Lo 区間反転(データ 0) | 0   | 0:データ 0 出力時、キャリア出力後 Lo を出力します<br>1:データ 0 出力時、Lo 出力後キャリアを出力します。  |
| D0<br>(Pwr)  | リモコン送信制御部<br>クロックバッファ制御    | 0   | 0:クロックバッファをパワーダウンします。このとき、内部へのクロック供給は遮断され、IrTX 端子は“LOW”出力、NIRQ 端子は“HIGH”出力となります。<br>1:クロックバッファをパワーオンします。                                    |

## アドレス 01h (Read/Write)

|                | 説明         | 初期値 | 動作  |
|----------------|------------|-----|---|
| D5<br>(FrmB)   | フレーム間隔基準選択 | 0   | 0:ヘッダ送信開始をフレーム間隔管理基準とします。<br>1:End 部送信終了をフレーム間隔管理基準とします。<br>フレーム管理基準から次ヘッダ送信開始までの時間設定は、フレーム間隔レジスタ(FrmLen)により行います。 |
| D4<br>(Frme)   | フレーム間隔制御   | 0   | 0:フレーム間隔制御を行いません。<br>1:フレーム間隔制御を行い、現在の送信データから次の送信データまでの時間間隔を設定可能とします。   |
| D3~D0<br>(Rpt) | 繰り返し回数設定   | 1h  | 送信バッファに転送されたデータの出力回数を設定します。<br>出力は 0h 設定時の 16 回を除き、本レジスタに設定された回数繰り返し出力されます。繰り返し回数設定時には、Frme、FrmLen の設定が必要です。      |

## アドレス 02h (Read/Write)

|                 | 説明           | 初期値 | 動作  |
|-----------------|--------------|-----|---|
| D7~D0<br>(Base) | ベースクロック分周比設定 | 00h | ベースクロック Hi 及び Lo 区間を設定します。<br>(ベースクロック周期)=1/(XIN 入力周波数÷3)[sec] (Base=00h の時)<br>(2×Base)/(XIN 入力周波数÷3) [sec] (上記以外の時) |

## アドレス 03h (Read/Write)

|              | 説明                       | 初期値 | 動作                         |
|--------------|--------------------------|-----|----------------------------|
| D0<br>(Clo1) | キャリア Lo 区間設定<br>(最上位ビット) | 1   | Clo0 と合わせキャリア Lo 区間を設定します。 |

## アドレス 04h (Read/Write)

|                 | 説明                         | 初期値 | 動作  |
|-----------------|----------------------------|-----|---|
| D7~D0<br>(Clo0) | キャリア Lo 区間設定<br>(下位 8 ビット) | 19h | Clo1 と合わせキャリア Lo 区間を設定します。<br>(キャリア Lo 区間)=( $2^8 \times \text{Clo1} + \text{Clo0}$ )/(XIN 入力周波数 $\times 3$ ) [sec] |

## アドレス 05h (Read/Write)

|              | 説明                       | 初期値 | 動作                         |
|--------------|--------------------------|-----|----------------------------|
| D0<br>(Chi1) | キャリア Hi 区間設定<br>(最上位ビット) | 0   | Chi0 と合わせキャリア Hi 区間を設定します。 |

## アドレス 06h (Read/Write)

|                 | 説明                         | 初期値 | 動作  |
|-----------------|----------------------------|-----|---|
| D7~D0<br>(Chi0) | キャリア Hi 区間設定<br>(下位 8 ビット) | 8Fh | Chi1 と合わせキャリア Hi 区間を設定します。<br>(キャリア Hi 区間)=( $2^8 \times \text{Chi1} + \text{Chi0}$ )/(XIN 入力周波数 $\times 3$ ) [sec] |

・ (システムクロック周波数)= $1/(\text{キャリア Lo 区間} + \text{キャリア Hi 区間})$  [Hz] (Divs=0)  
 $1/(\text{ベースクロック周期})$  [Hz] (Divs=1)

## アドレス 07h (Read/Write)

|                 | 説明                         | 初期値 | 動作   |
|-----------------|----------------------------|-----|--|
| D5~D0<br>(Hlo1) | ヘッダ部 Lo 区間設定<br>(上位 6 ビット) | 00h | Hlo0 と合わせヘッダ部 Lo 区間をシステムクロックカウント数で<br>設定します。 |

## アドレス 08h (Read/Write)

|                 | 説明                         | 初期値 | 動作  |
|-----------------|----------------------------|-----|---|
| D7~D0<br>(Hlo0) | ヘッダ部 Lo 区間設定<br>(下位 8 ビット) | ABh | Hlo1 と合わせヘッダ部 Lo 区間をシステムクロックカウント数で<br>設定します。<br>(ヘッダ部 Lo 区間)<br>= $(2^8 \times \text{Hlo1} + \text{Hlo0})/(\text{システムクロック周波数})$ [sec] |

## アドレス 09h (Read/Write)

|                 | 説明                       | 初期値 | 動作   |
|-----------------|--------------------------|-----|--|
| D5~D0<br>(Hhi1) | ヘッダ部出力区間設定<br>(上位 6 ビット) | 01h | Hhi0 と合わせヘッダ部出力区間をシステムクロックカウント数で<br>設定します。 |

## アドレス 0Ah (Read/Write)

|                 | 説明                       | 初期値 | 動作  |
|-----------------|--------------------------|-----|---|
| D7~D0<br>(Hhi0) | ヘッダ部出力区間設定<br>(下位 8 ビット) | 58h | Hhi1 と合わせヘッダ部出力区間をシステムクロックカウント数で<br>設定します。<br>(ヘッダ部出力区間)<br>= $(2^8 \times \text{Hhi1} + \text{Hhi0})/(\text{システムクロック周波数})$ [sec] |

## アドレス 0Bh (Read/Write)

|                  | 説明                            | 初期値 | 動作   |
|------------------|-------------------------------|-----|--|
| D5~D0<br>(D0lo1) | データ 0 部 Lo 区間設定<br>(上位 6 ビット) | 00h | D0lo0 と合わせデータ 0 部 Lo 区間をシステムクロックカウント数で<br>設定します。 |

## アドレス 0Ch (Read/Write)

|                  | 説明                            | 初期値 | 動作   |
|------------------|-------------------------------|-----|--|
| D7~D0<br>(D0lo0) | データ 0 部 Lo 区間設定<br>(下位 8 ビット) | 14h | D0lo1 と合わせデータ 0 部 Lo 区間をシステムクロックカウント数で設定します。<br>(データ 0 部 Lo 区間)<br>$= (2^8 \times D0lo1 + D0lo0) / (\text{システムクロック周波数})$ [sec] |

## アドレス 0Dh (Read/Write)

|                  | 説明                          | 初期値 | 動作   |
|------------------|-----------------------------|-----|--|
| D5~D0<br>(D0hi1) | データ 0 部出力区間設定<br>(上位 6 ビット) | 00h | D0hi0 と合わせデータ 0 部出力区間をシステムクロックカウント数で設定します。 |

## アドレス 0Eh (Read/Write)

|                  | 説明                          | 初期値 | 動作   |
|------------------|-----------------------------|-----|--|
| D7~D0<br>(D0hi0) | データ 0 部出力区間設定<br>(下位 8 ビット) | 14h | D0hi1 と合わせデータ 0 部出力区間をシステムクロックカウント数で設定します。<br>(データ 0 部出力区間)<br>$= (2^8 \times D0hi1 + D0hi0) / (\text{システムクロック周波数})$ [sec] |

## アドレス 0Fh (Read/Write)

|                  | 説明                            | 初期値 | 動作   |
|------------------|-------------------------------|-----|--|
| D5~D0<br>(D1lo1) | データ 1 部 Lo 区間設定<br>(上位 6 ビット) | 00h | D1lo0 と合わせデータ 1 部 Lo 区間をシステムクロックカウント数で設定します。 |

## アドレス 10h (Read/Write)

|                  | 説明                            | 初期値 | 動作   |
|------------------|-------------------------------|-----|--|
| D7~D0<br>(D1lo0) | データ 1 部 Lo 区間設定<br>(下位 8 ビット) | 14h | D1lo1 と合わせデータ 1 部 Lo 区間をシステムクロックカウント数で設定します。<br>(データ 1 部 Lo 区間)<br>$= (2^8 \times D1lo1 + D1lo0) / (\text{システムクロック周波数})$ [sec] |

## アドレス 11h (Read/Write)

|                  | 説明                          | 初期値 | 動作   |
|------------------|-----------------------------|-----|--|
| D5~D0<br>(D1hi1) | データ 1 部出力区間設定<br>(上位 6 ビット) | 00h | D1hi0 と合わせデータ 1 部出力区間をシステムクロックカウント数で設定します。 |

## アドレス 12h (Read/Write)

|                  | 説明                          | 初期値 | 動作   |
|------------------|-----------------------------|-----|--|
| D7~D0<br>(D1hi0) | データ 1 部出力区間設定<br>(下位 8 ビット) | 3Ch | D1hi1 と合わせデータ 1 部出力区間をシステムクロックカウント数で設定します。<br>(データ 1 部出力区間)<br>$= (2^8 \times D1hi1 + D1hi0) / (\text{システムクロック周波数})$ [sec] |

## アドレス 13h (Read/Write)

|                    | 説明                        | 初期値 | 動作  |
|--------------------|---------------------------|-----|---|
| D5~D0<br>(EndLen1) | End 部出力区間設定<br>(上位 6 ビット) | 00h | EndLen0 と合わせ End 部出力区間をシステムクロックカウント数で設定します。 |

## アドレス 14h (Read/Write)

|                    | 説明                        | 初期値 | 動作  |
|--------------------|---------------------------|-----|---|
| D7~D0<br>(EndLen0) | End 部出力区間設定<br>(下位 8 ビット) | 14h | EndLen1 と合わせ End 部出力区間をシステムクロックカウント数で設定します。<br>(End 部出力区間)<br>$= (2^8 \times \text{EndLen1} + \text{EndLen0}) / (\text{システムクロック周波数})$ [sec] |

## アドレス 15h (Read/Write)

|                   | 説明           | 初期値 | 動作  |
|-------------------|--------------|-----|---|
| D7~D0<br>(BitLen) | データ部出力ビット長設定 | 20h | データ部出力ビット長を設定します。<br>データは Out0 の LSB から出力されます。00h 設定時、<br>データ部は出力されません。 |

## アドレス 16h (Read/Write)

|                    | 説明                     | 初期値 | 動作                                      |
|--------------------|------------------------|-----|---|
| D7~D0<br>(FrmLen1) | フレーム間隔設定<br>(上位 8 ビット) | 00h | FrmLen0 と合わせフレーム間隔をシステムクロックカウント数で設定します。 |

## アドレス 17h (Read/Write)

|                    | 説明                     | 初期値 | 動作  |
|--------------------|------------------------|-----|---|
| D7~D0<br>(FrmLen0) | フレーム間隔設定<br>(下位 8 ビット) | 00h | FrmLen1 と合わせフレーム間隔をシステムクロックカウント数で設定します。<br>(フレーム間隔)<br>$= (2^8 \times \text{FrmLen1} + \text{FrmLen0}) / (\text{システムクロック周波数})$ [sec]<br>フレーム間隔制御時のフレーム間隔は、<br>$(\text{Hhi} + \text{Hlo}) + \max\{(\text{D0hi} + \text{D0lo}), (\text{D1hi} + \text{D1ho})\} \times (\text{BitLen}) + (\text{EndLen}) + 4$ (FrmB=0),<br>4 (FrmB=1)<br>以上になるように設定してください(ただし max は括弧内の大きい<br>数値を返す関数とします。) |

## アドレス 18h (Read/Write)

|                 | 説明      | 初期値 | 動作  |
|-----------------|---------|-----|---|
| D7~D0<br>(Out0) | 出力データ設定 | 00h | 出力データ(Out0)を設定します。<br>データ出力は Out0 の LSB から開始し、設定ビットが 0 の時、<br>データ 0、設定ビットが 1 の時、データ 1 を IrRC (or IrTX) から出力<br>します。 |

## アドレス 19h (Read/Write)

|                 | 説明      | 初期値 | 動作                 |
|-----------------|---------|-----|--------------------|
| D7~D0<br>(Out1) | 出力データ設定 | 00h | 出力データ(Out1)を設定します。 |

## アドレス 1Ah (Read/Write)

|                 | 説明      | 初期値 | 動作                 |
|-----------------|---------|-----|--------------------|
| D7~D0<br>(Out2) | 出力データ設定 | 00h | 出力データ(Out2)を設定します。 |

## アドレス 1Bh (Read/Write)

|                 | 説明      | 初期値 | 動作                 |
|-----------------|---------|-----|--------------------|
| D7~D0<br>(Out3) | 出力データ設定 | 00h | 出力データ(Out3)を設定します。 |

## アドレス 1Ch (Read/Write)

|                 | 説明      | 初期値 | 動作                 |
|-----------------|---------|-----|--------------------|
| D7~D0<br>(Out4) | 出力データ設定 | 00h | 出力データ(Out4)を設定します。 |

## アドレス 1Dh (Read/Write)

|                 | 説明      | 初期値 | 動作                 |
|-----------------|---------|-----|--------------------|
| D7~D0<br>(Out5) | 出力データ設定 | 00h | 出力データ(Out5)を設定します。 |

## アドレス 1Eh (Read/Write)

|                 | 説明      | 初期値 | 動作                 |
|-----------------|---------|-----|--------------------|
| D7~D0<br>(Out6) | 出力データ設定 | 00h | 出力データ(Out6)を設定します。 |

## アドレス 1Fh (Read/Write)

|                 | 説明      | 初期値 | 動作                 |
|-----------------|---------|-----|--------------------|
| D7~D0<br>(Out7) | 出力データ設定 | 00h | 出力データ(Out7)を設定します。 |

## アドレス 20h (Read/Write)

|                 | 説明      | 初期値 | 動作                 |
|-----------------|---------|-----|--------------------|
| D7~D0<br>(Out8) | 出力データ設定 | 00h | 出力データ(Out8)を設定します。 |

## アドレス 21h (Read/Write)

|                 | 説明      | 初期値 | 動作                 |
|-----------------|---------|-----|--------------------|
| D7~D0<br>(Out9) | 出力データ設定 | 00h | 出力データ(Out9)を設定します。 |

## アドレス 22h (Read/Write)

|                  | 説明      | 初期値 | 動作                  |
|------------------|---------|-----|---------------------|
| D7~D0<br>(Out10) | 出力データ設定 | 00h | 出力データ(Out10)を設定します。 |

## アドレス 23h (Read/Write)

|                  | 説明      | 初期値 | 動作                  |
|------------------|---------|-----|---------------------|
| D7~D0<br>(Out11) | 出力データ設定 | 00h | 出力データ(Out11)を設定します。 |

## アドレス 24h (Read/Write)

|                  | 説明      | 初期値 | 動作                  |
|------------------|---------|-----|---------------------|
| D7~D0<br>(Out12) | 出力データ設定 | 00h | 出力データ(Out12)を設定します。 |

## アドレス 25h (Read/Write)

|                  | 説明      | 初期値 | 動作                  |
|------------------|---------|-----|---------------------|
| D7~D0<br>(Out13) | 出力データ設定 | 00h | 出力データ(Out13)を設定します。 |

## アドレス 26h (Read/Write)

|                  | 説明      | 初期値 | 動作                  |
|------------------|---------|-----|---------------------|
| D7~D0<br>(Out14) | 出力データ設定 | 00h | 出力データ(Out14)を設定します。 |

## アドレス 27h (Read/Write)

|                  | 説明      | 初期値 | 動作                  |
|------------------|---------|-----|---------------------|
| D7~D0<br>(Out15) | 出力データ設定 | 00h | 出力データ(Out15)を設定します。 |

## アドレス 28h (Write)

|              | 説明         | 初期値 | 動作                 |
|--------------|------------|-----|--------------------|
| D0<br>(Irqc) | 内部割込み要因クリア | 0   | 1:内部割込み要因がクリアされます。 |

## アドレス 29h (Write)

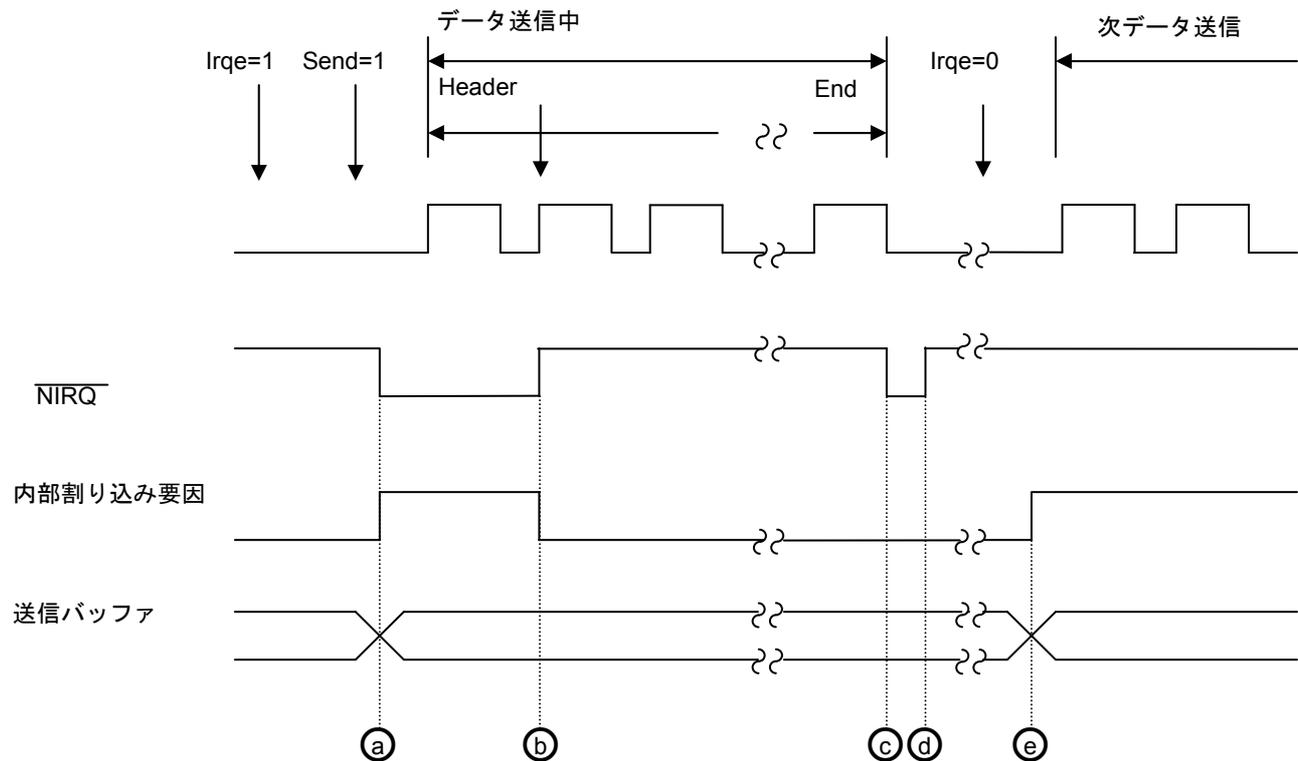
|              | 説明   | 初期値 | 動作  |
|--------------|------|-----|---|
| D0<br>(Send) | 送信開始 | 0   | 1:レジスタ設定内容が送信バッファに転送され、IrTX 端子 (or IrRC 端子)から送信を開始します。送信バッファ転送後、本ビットは“0”クリアされ、同時に割込み要因もクリアされます。 |

## アドレス 2Ah (Write)

|             | 説明            | 初期値 | 動作   |
|-------------|---------------|-----|--|
| D0<br>(Rst) | リモコン送信制御部リセット | 0   | 0:通常動作。<br>1:内部リセットが発生します。本ビットの“0”クリアはシリアルバスの STOP 条件にて行われます。本ビットの操作は他のアドレスと同時にせず、一連のデータ転送(START 条件から STOP 条件まで)で本アドレスのみにアクセスを行ってください。 |



Opm= 1 時



送信バッファに出力データ設定レジスタ設定レジスタの内容が転送され、レジスタが更新可能となると内部割り込み要因が発生します。(図中 (a))

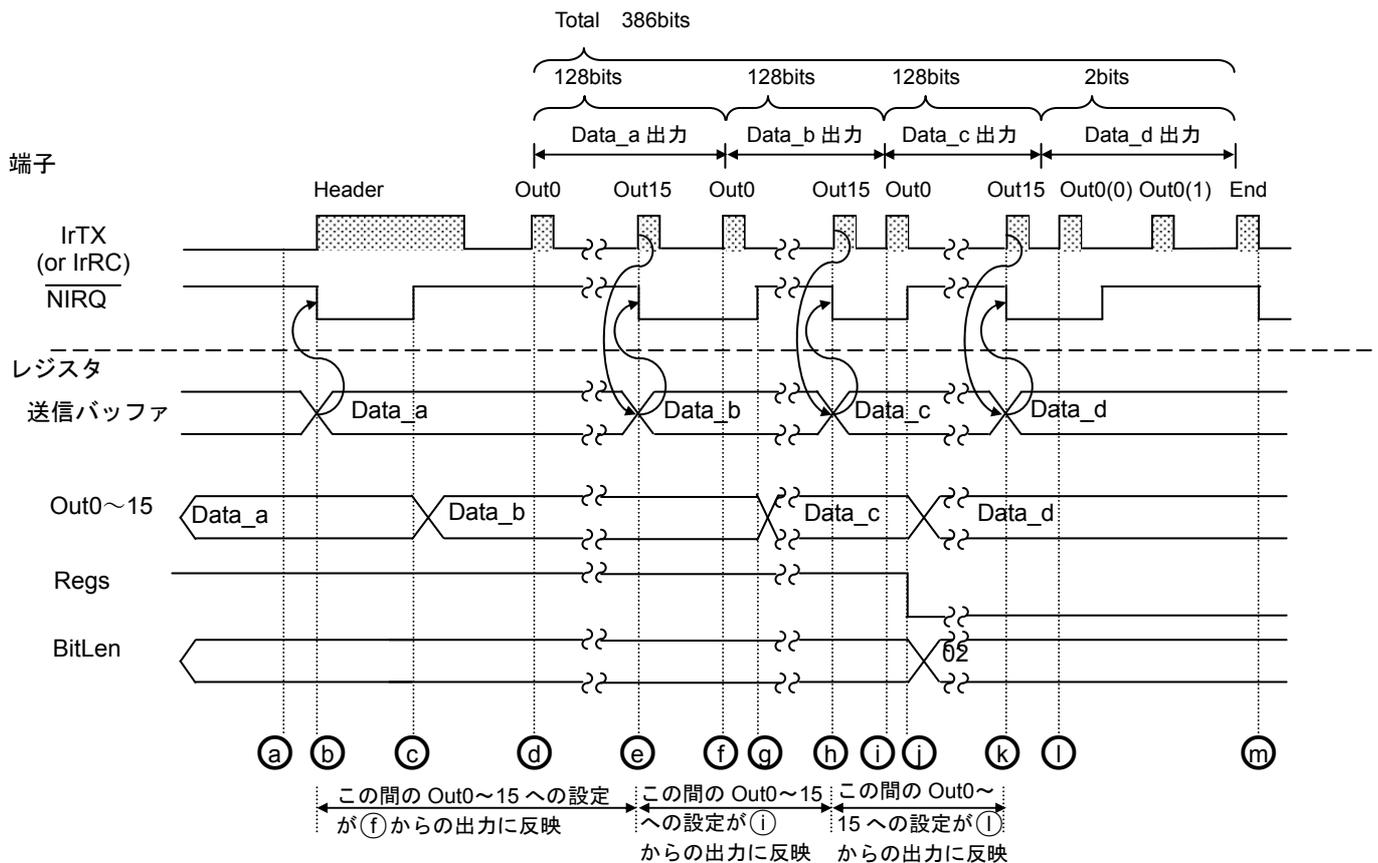
- ・ Regs=0 の時、Send=1 とすることで送信バッファに出力データ設定レジスタ内容が転送され、転送終了後に内部割り込み要因が発生します。
- ・ Regs=1 の時、Send=1 とすることで送信バッファに出力データ設定レジスタ内容が転送され、転送終了後に内部割り込み要因が発生します。以後、送信バッファ内の最終ビット出力時に、出力データ設定レジスタの内容転送が実行され、これらの転送が終了する毎に内部割り込み要因が発生します。

その後、End 部までの出力が終了すると割り込み要因が発生します(図中 (c))。

Irqc=1 を設定することで内部割り込み要因をクリアします。(図中 (b), (d))

Irqe=1 の時、内部割り込み要因が許可され、割り込み発生時 NIRQ 端子に“L”とすることで割り込み発生を通知します(図 (a), (c))。Irqe=0 の時、NIRQ 端子は“H”固定となります(図中 (e))。

## 128bit 超データ設定



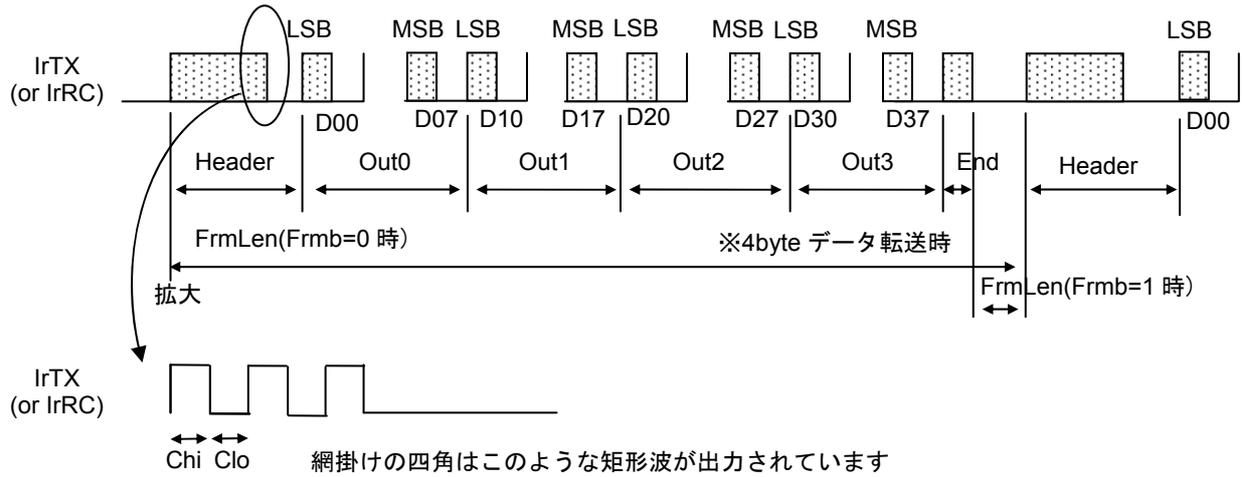
1 フレームのデータ長が 386 ビットである波形送信を例示します：

- レジスタ設定により割り込みを許可(Irqe=1)、出力レジスタから送信バッファへ反復して転送(Regs=1)、データレジスタ Out0~15 に送信データ Data\_a を設定し送信開始します。(Send=1)。
- 送信開始設定後、Out0~15 を送信バッファへ転送します。転送終了後割り込みが発生し(NIRQ 端子="L")、新たに Out0~15 が設定可能であることを通知します。
- 割り込み要因をクリアし (Irqc=1)、Out0~15 のデータ値を Data\_b に設定します。
- ヘッダ部出力後、IrTX 端子 (or IrRC 端子) から送信バッファ内の Data\_a が出力されます。
- Data\_a の 128 ビット目出力開始時に Out0~15 内の Data\_b を送信バッファへ転送します。転送終了後割り込みが発生し、新たに Out0~15 が設定可能であることを通知します。
- Data\_a 出力後、IrTX 端子 (or IrRC 端子) から送信バッファ内の Data\_b が出力されます。
- 割り込み要因をクリアし、Out0~15 のデータ値を Data\_c に設定します。
- Data\_b の 128 ビット目出力開始時に Out0~15 内の Data\_c を送信バッファへ転送します。転送終了後割り込みが発生し、新たに Out0~15 が設定可能であることを通知します。
- Data\_b 出力後、IrTX 端子 (or IrRC 端子) から送信バッファ内の Data\_c が出力されます。
- 割り込み要因をクリアし、出力レジスタから送信バッファへ 1 度だけ転送 (Regs=0)、データビット長 2bit (BitLen=02h) に設定します。
- Data\_c の 128 ビット目出力開始時に Out0~15 内の Data\_d を送信バッファへ転送をします。転送終了後割り込みが発生します。この時、Regs=0、BitLen=02h のため、Data\_c 出力後、送信バッファ内の Data\_d から 2 ビット出力します。
- Data\_c 出力後、IrTX 端子 (or IrRC 端子) から送信バッファ内の Data\_d から 2 ビットが出力されます。その後 End 部が出力されます。
- 一連の送信を終了し、割り込みが発生します。

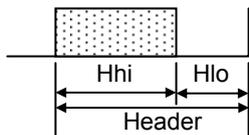
上記 e~g を繰り返すことで、128 ビットを超えるデータ長に対応します。

- 注 1. 上記設定により 128 ビットを超えるデータを送信する時 Rpt レジスタ設定により複数回の送信を行うと、1 フレーム目と 2 フレーム目以降で同一波形は出力されません。上記例で Rpt=2 とすると 2 フレーム目では、“Header+Data\_d 内 2 ビット+End”が出力されます。1 フレーム目と同一波形を繰り返すには、1 フレーム目送信後、再び Regs=1 とし、Out0~15 の再設定が必要となります。
- 注 2. Frmb=0 としフレーム間隔基準をヘッダ送信開始とすると、ヘッダ部から End 部までの一連のデータ送信時間が FrmLen の設定範囲を超えてしまう場合があります。この時は Frmb=1 としフレーム間隔基準を End 部送信終了に設定してください。

出力フォーマット

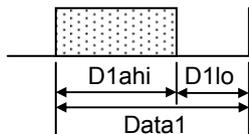


※ヘッダ部

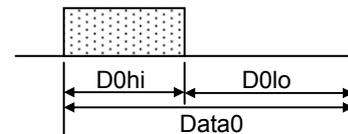


※データ部

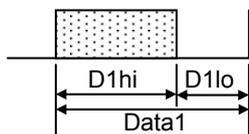
データ 1 (Inv1=0, Inv0=0 時)



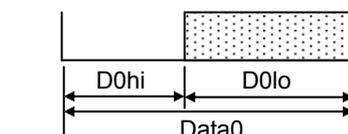
データ 0 (Inv1=0, Inv0=0 時)



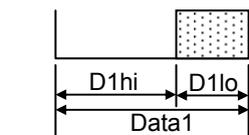
データ 1 (Inv1=0, Inv0=1 時)



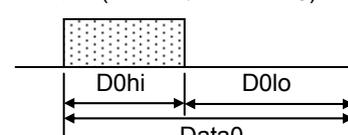
データ 0 (Inv1=0, Inv0=1 時)



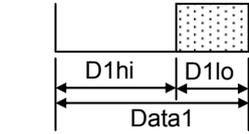
データ 1 (Inv1=1, Inv0=0 時)



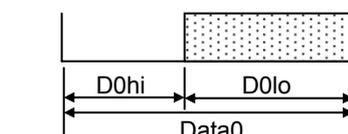
データ 0 (Inv1=1, Inv0=0 時)



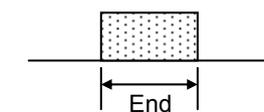
データ 1 (Inv1=1, Inv0=1 時)



データ 0 (Inv1=1, Inv0=1 時)



※End 部



## レジスタ初期値

| レジスタ名            | レジスタ設定   | 時間     |      | 条件                       |
|------------------|----------|--------|------|--------------------------|
|                  | 初期値      | 初期値    | unit |                          |
| Base             | 00h      | 0.0625 | μs   | XIN 入力周波数=48MHz 時        |
| Clo1, Clo0       | 1h, 19h  | 17.56  | μs   | XIN 入力周波数=48MHz 時        |
| Chi1, Chi0       | 0h, 8Fh  | 8.94   | μs   | XIN 入力周波数=48MHz 時        |
| Hlo1, Hlo0       | 00h, ABh | 4.5    | ms   | キャリア周波数=37.9kHz、Divs=0 時 |
| Hhi1, Hhi0       | 01h, 58h | 9.1    | ms   | キャリア周波数=37.9kHz、Divs=0 時 |
| D0lo1, D0lo0     | 00h, 14h | 530    | μs   | キャリア周波数=37.9kHz、Divs=0 時 |
| D0hi1, D0hi0     | 00h, 14h | 530    | μs   | キャリア周波数=37.9kHz、Divs=0 時 |
| D1lo1, D1lo0     | 00h, 14h | 530    | μs   | キャリア周波数=37.9kHz、Divs=0 時 |
| D1hi1, D1hi0     | 00h, 3Ch | 1590   | μs   | キャリア周波数=37.9kHz、Divs=0 時 |
| EndLen1,EndLen0  | 00h, 14h | 530    | μs   | キャリア周波数=37.9kHz、Divs=0 時 |
| BitLen           | 20h      | 32     | bit  |                          |
| FrmLen1, FrmLen0 | 00h, 00h | 0      | μs   | キャリア周波数=37.9kHz、Divs=0 時 |

## レジスタ設定範囲(Divs=0 時)

| レジスタ名            | レジスタ設定可能範囲 |          | 時間<br>(XIN 入力周波数=48MHz 時) |        | 条件     |
|------------------|------------|----------|---------------------------|--------|--------|
|                  | Min        | Max      | Min                       | Max    |        |
| Base             | 00h        | FFh      | 0.0625                    | 31.875 | μS     |
| Clo1, Clo0       | 0h, 01h    | 1h, FFh  | 0.0625                    | 31.938 | μS     |
| Chi1, Chi0       | 0h, 01h    | 1h, FFh  | 0.0625                    | 31.938 | μS     |
| Hlo1, Hlo0       | 00h, 00h,  | 3Fh, FFh | 0                         | 16383  | キャリア周期 |
| Hhi1, Hhi0       | 00h, 00h,  | 3Fh, FFh | 0                         | 16383  | キャリア周期 |
| D0lo1, D0lo0     | 00h, 01h,  | 3Fh, FFh | 1                         | 16383  | キャリア周期 |
| D0hi1, D0hi0     | 00h, 01h,  | 3Fh, FFh | 1                         | 16383  | キャリア周期 |
| D1lo1, D1lo0     | 00h, 01h,  | 3Fh, FFh | 1                         | 16383  | キャリア周期 |
| D1hi1, D1hi0     | 00h, 01h,  | 3Fh, FFh | 1                         | 16383  | キャリア周期 |
| EndLen1,EndLen0  | 00h, 01h,  | 3Fh, FFh | 0                         | 16383  | キャリア周期 |
| BitLen           | 00h        | 80h      | 0                         | 128    | bit    |
| FrmLen1, FrmLen0 | ①          | FFh, FFh | ①                         | 65535  | キャリア周期 |

※設定可能範囲外のレジスタ設定は動作保証外のため行わないでください。

①は $(Hhi+Hlo)+\max\{(D0hi+D0lo),(D1hi+D1lo)\} \times (BitLen) + (EndLen) + 4(Frmb=0), 4(Frmb=1)$ に準じます。

## 使用上の注意

### 1. 電源の逆接続について

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。

### 2. 電源ラインについて

基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。グラウンドラインについても、同様のパターン設計を考慮してください。また、LSI のすべての電源端子について電源-グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量ぬげが起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

### 3. グラウンド電位について

グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。

### 4. グラウンド配線パターンについて

小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

### 5. 熱設計について

万一、許容損失を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。本仕様書の絶対最大定格に記載していません許容損失を超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなどの対策をして、許容損失を超えないようにしてください。

### 6. 推奨動作条件について

この範囲であればほぼ期待通りの特性を得ることができる範囲です。電気特性については各項目の条件下において保証されるものです。

### 7. ラッシュカレントについて

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

### 8. 強電磁界中の動作について

強電磁界中でのご使用では、まれに誤動作する可能性がありますのでご注意ください。

### 9. セット基板での検査について

セット基板での検査時に、インピーダンスの低いピンにコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

### 10. 端子間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けられた場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

### 11. 未使用の入力端子の処理について

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でたわわっていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

### 12. 各入力端子について

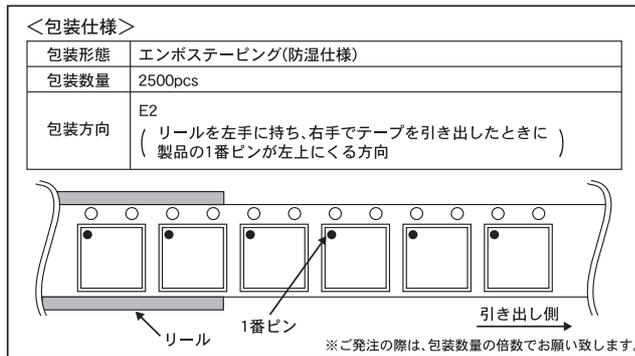
LSI の構造上、寄生素子は電位関係によって必然的に形成されます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因となり得ます。したがって、入力端子にグラウンドより低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分注意してください。また、LSI に電源電圧を印加していない時、入力端子に電圧を印加しないでください。さらに、電源電圧を印加している場合にも、各入力端子は電源電圧以下の電圧もしくは電気的特性の保証値内としてください。

発注形名情報

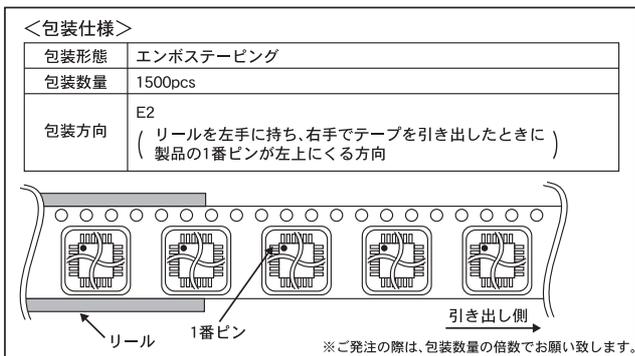


外形寸法図と包装・フォーミング仕様

VBGA048W040

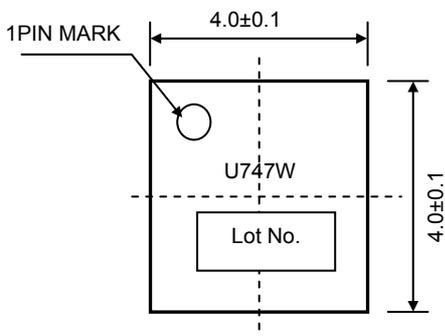


VQFP48C

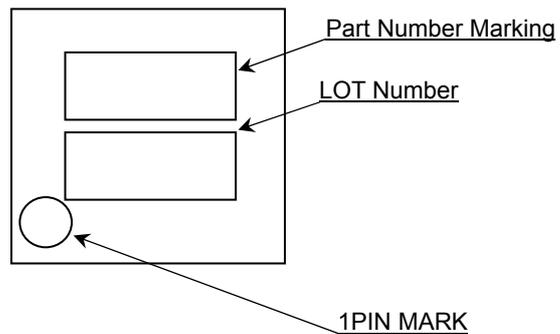


標印図

VBGA048W040 (TOP VIEW)



VQFP48C (TOP VIEW)



## 改訂記録

| 日付         | Rev. | 改訂内容 |
|------------|------|------|
| 2015.06.24 | 001  | 新規   |

# ご注意

## ローム製品取扱い上の注意事項

1. 本製品は一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器等）への使用を意図して設計・製造されております。従いまして、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険若しくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器<sup>(Note 1)</sup>、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

| 日本        | USA       | EU         | 中国 |
|-----------|-----------|------------|----|
| CLASS III | CLASS III | CLASS II b | Ⅲ類 |
| CLASS IV  |           | CLASS III  |    |

2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
  - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
  - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
3. 本製品は、一般的な電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。従いまして、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
  - ①水・油・薬液・有機溶剤等の液体中でのご使用
  - ②直射日光・屋外暴露、塵埃中でのご使用
  - ③潮風、Cl<sub>2</sub>、H<sub>2</sub>S、NH<sub>3</sub>、SO<sub>2</sub>、NO<sub>2</sub>等の腐食性ガスの多い場所でのご使用
  - ④静電気や電磁波の強い環境でのご使用
  - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
  - ⑥本製品を樹脂等で封止、コーティングしてのご使用。
  - ⑦はんだ付けの後に洗浄を行わない場合(無洗浄タイプのフラックスを使用された場合も、残渣の洗浄は確実にを行うことをお勧め致します)、又ははんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合。
  - ⑧本製品が結露するような場所でのご使用。
4. 本製品は耐放射線設計はなされておられません。
5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
6. パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
7. 許容損失(Pd)は周囲温度(Ta)に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、ディレーティングカーブ範囲内であることをご確認ください。
8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

## 実装及び基板設計上の注意事項

1. ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
2. はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

## **応用回路、外付け回路等に関する注意事項**

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。従いまして、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

## **静電気に対する注意事項**

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施の上、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。(人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等)

## **保管・運搬上の注意事項**

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
  - ①潮風、Cl<sub>2</sub>、H<sub>2</sub>S、NH<sub>3</sub>、SO<sub>2</sub>、NO<sub>2</sub>等の腐食性ガスの多い場所での保管
  - ②推奨温度、湿度以外での保管
  - ③直射日光や結露する場所での保管
  - ④強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を超過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を超過した製品は、はんだ付け性を確認した上でご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き（梱包箱に表示されている天面方向）で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を超過した場合はベーク処置を行った上でご使用ください。

## **製品ラベルに関する注意事項**

本製品に貼付されている製品ラベルにQRコードが印字されていますが、QRコードはロームの社内管理のみを目的としたものです。

## **製品廃棄上の注意事項**

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

## **外国為替及び外国貿易法に関する注意事項**

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

## **知的財産権に関する注意事項**

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等（ソフトウェア含む）との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ローム若しくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。但し、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

## **その他の注意事項**

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社若しくは第三者の商標又は登録商標です。

**一般的な注意事項**

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。