

USB Type-C Power Delivery

28 V 耐圧 CC 端子

USB Type-C Power Delivery コントローラ

BD93F12MWV

概要

BD93F12MWV は、ベースバンド通信を使用した USB Power Delivery (以下 USB PD) に対応する Type-C USB PD コントローラです。USB Type-C 規格及び Power Delivery 規格に準拠しています。

BD93F12MWV は PD ポリシエンジンを搭載し、エンベデッドコントローラまたは SoC とホスト・インタフェースを介して通信します。

特長

- 32 Bit ARM® Cortex®-M0 Processor 搭載
- USB Type-C Specification Ver.1.3 対応
- USB PD Specification Ver.3.1 対応
- VBUS N-ch MOSFET スイッチゲートドライバ内蔵
- VBUS 放電スイッチ内蔵
- 28 V 耐圧 CC 端子
- デッドバッテリー動作対応
- ホスト通信用 I2C インタフェース搭載
- 水分検出 / 腐食防止
- PPS 受電機能搭載

重要特性

- VBUS 電圧範囲 : 3.67 V ~ 22 V
- VSVR 電圧範囲 : 3.1 V ~ 5.5 V
- 動作温度範囲 : -30 °C ~ +85 °C
- CC 端子耐圧 : 28 V

FW リビジョン

- Rev.8109(1FADh)

用途

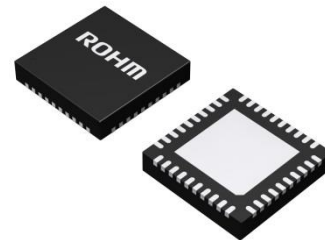
- プリンタ
- プロジェクタ
- モバイルバッテリー
- POS
- ドローン
- スマートスピーカ
- LAN デバイス
- セットトップボックス

パッケージ

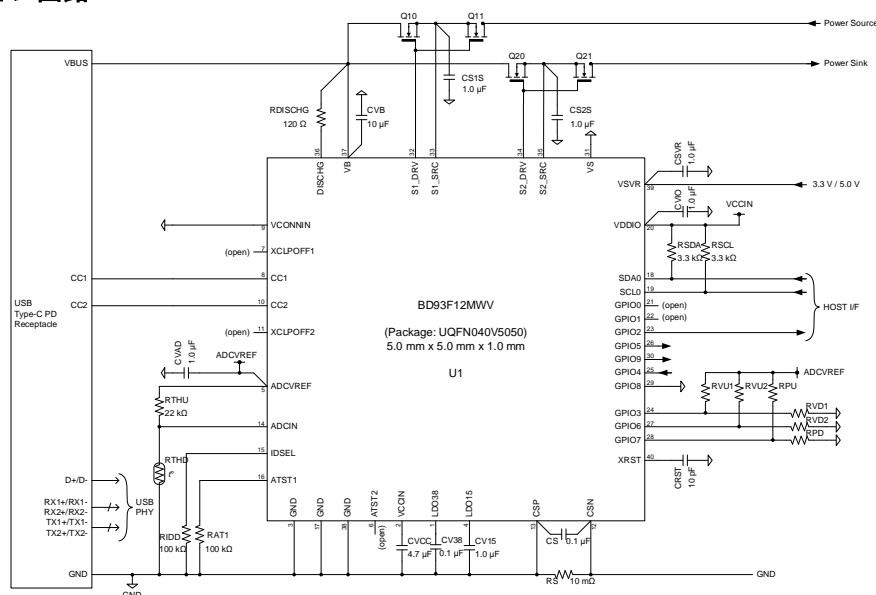
UQFN040V5050

W (Typ) x D (Typ) x H (Max)

5.0 mm x 5.0 mm x 1.0 mm



基本アプリケーション回路



“ARM® Cortex®” は Arm Limited の商標または登録商標です。

○製品構造：シリコンを主材料とした半導体集積回路 ○耐放射線設計はしてありません

www.rohm.co.jp

© 2023 ROHM Co., Ltd. All rights reserved.

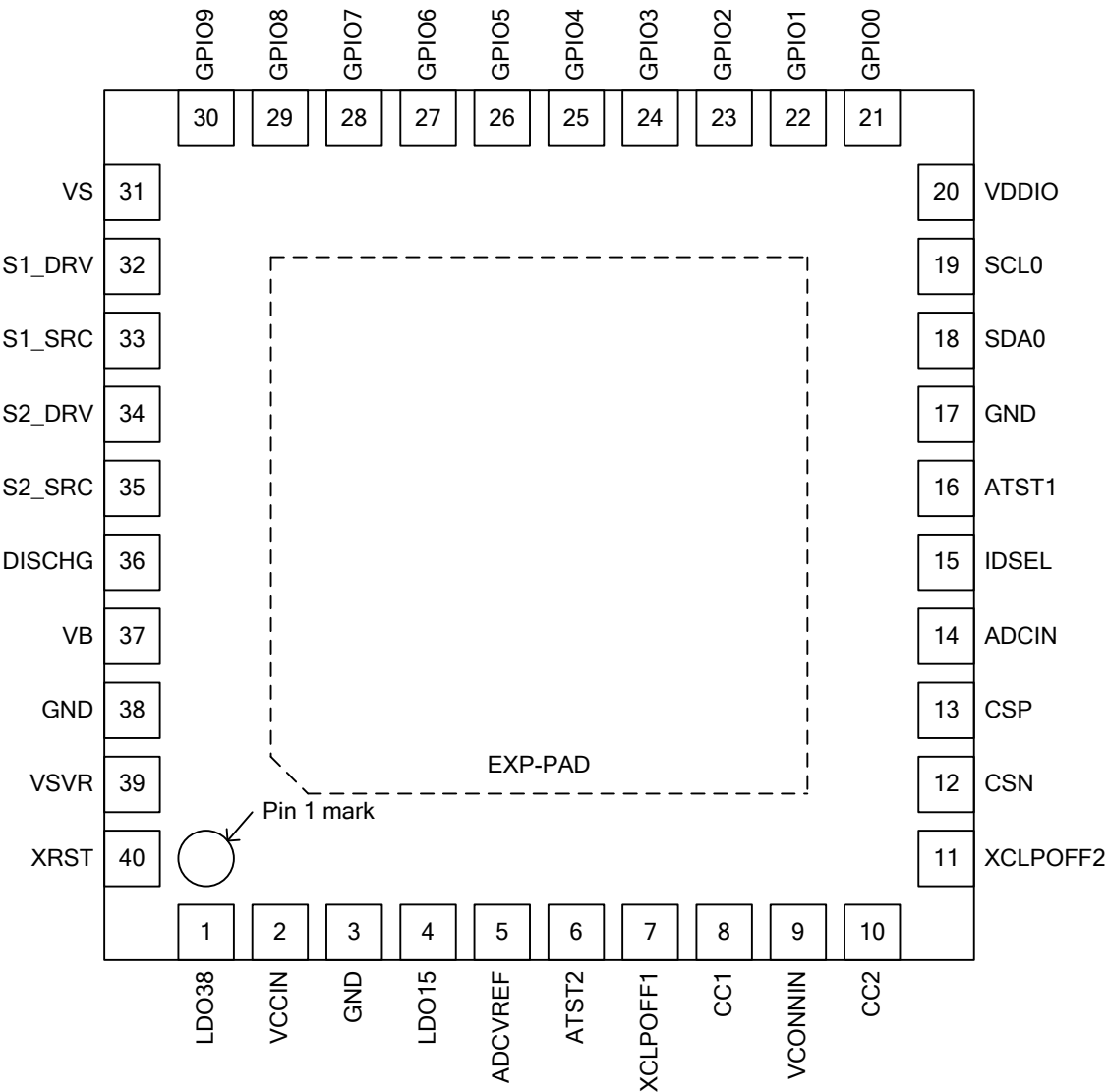
TSZ22111 • 14 • 001

目 次

概要	1
特長	1
重要特性	1
FW リビジョン	1
用途	1
パッケージ	1
基本アプリケーション回路	1
目 次	2
端子配置図	3
端子説明	4
ブロック図	5
各ブロック動作説明	6
絶対最大定格	7
熱抵抗	7
推奨動作条件	8
内部メモリセル特性	8
電気的特性	9
タイミングチャート	10
入出力等価回路図	12
使用上の注意	14
1. 電源の逆接続について	14
2. 電源ラインについて	14
3. グラウンド電位について	14
4. グラウンド配線パターンについて	14
5. 推奨動作条件について	14
6. ラッシュカレントについて	14
7. セット基板での検査について	14
8. 端子間ショートと誤装着について	15
9. 未使用の入力端子の処理について	15
10. 各入力端子について	15
11. セラミック・コンデンサの特性変動について	15
12. 温度保護回路について	15
13. 過電流保護回路について	15
発注形名情報	16
標印図	16
外形寸法図と包装・フォーミング仕様	17
改訂履歴	18

端子配置図

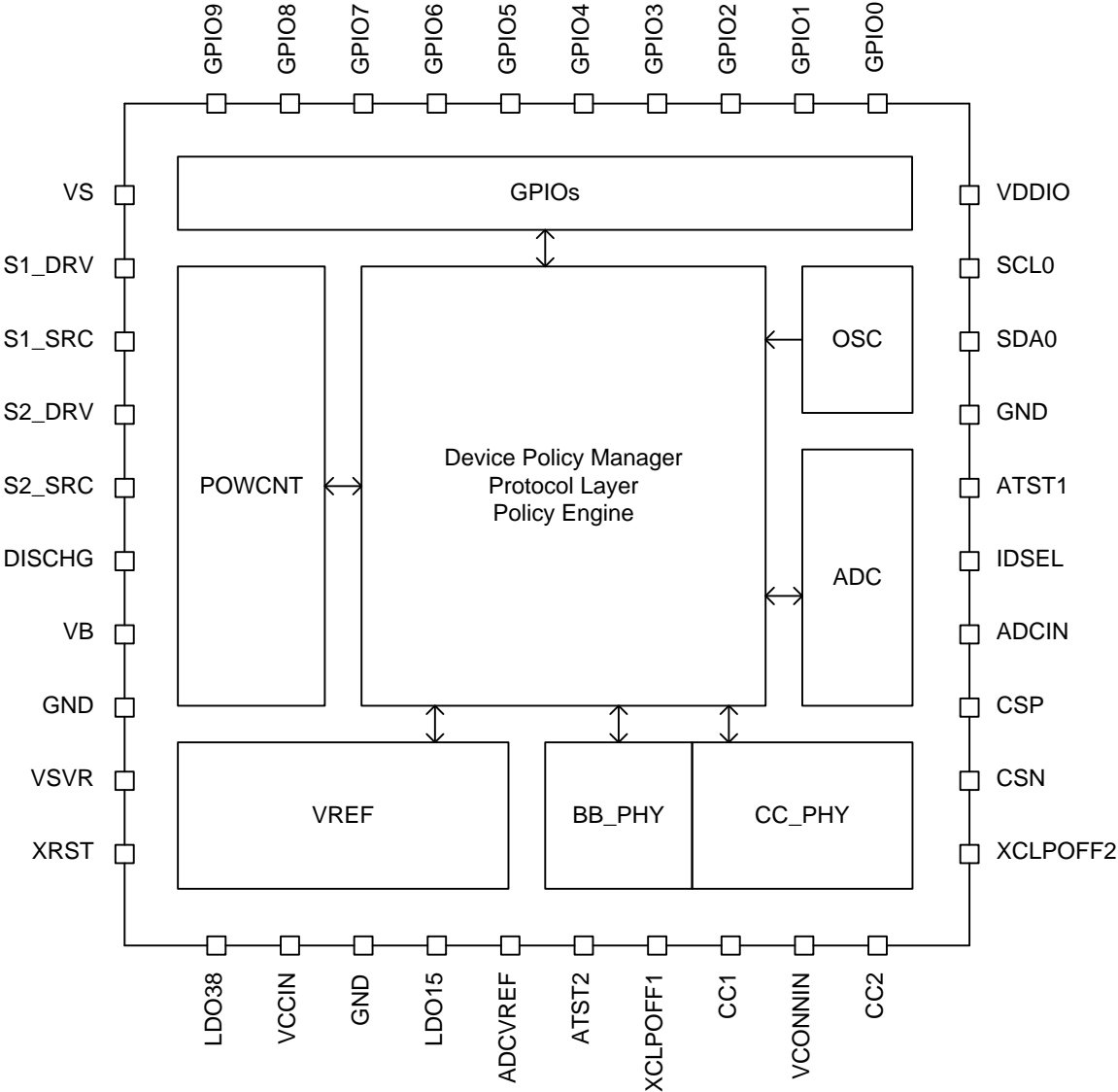
(TOP VIEW)



端子説明

端子番号	端子名	機 能
1	LDO38	内部電源 3.8 V
2	VCCIN	内部電源 (内部使用のみ)
3	GND	グラウンド
4	LDO15	内部電源 1.5 V
5	ADCVREF	ADC 基準電圧
6	ATST2	アナログテスト端子 使用時は GND に接続してください
7	XCLPOFF1	CC1 クランパ機能有効 / 無効選択端子 L: クランパ機能無効(デッドバッテリー動作非対応) Open: クランパ機能有効(デッドバッテリー動作対応)
8	CC1	Type-C CC1 端子(Configuration Channel 1)
9	VCONNIN	VCONN 電源入力端子
10	CC2	Type-C CC2 端子(Configuration Channel 2)
11	XCLPOFF2	CC2 クランパ機能有効 / 無効選択端子 L: クランパ機能無効(デッドバッテリー動作非対応) Open: クランパ機能有効(デッドバッテリー動作対応)
12	CSN	電流検出負電圧入力端子
13	CSP	電流検出正電圧入力端子
14	ADCIN	ADC 入力端子
15	IDSEL	I2C デバイス ID の選択端子
16	ATST1	アナログテスト端子 使用時は GND に接続してください
17	GND	グラウンド
18	SDA0	I2C Target Data
19	SCL0	I2C Target Clock
20	VDDIO	I/O 電源入力端子
21	GPIO0	GPIO
22	GPIO1	GPIO
23	GPIO2	GPIO
24	GPIO3	GPIO
25	GPIO4	GPIO
26	GPIO5	GPIO
27	GPIO6	GPIO
28	GPIO7	GPIO
29	GPIO8	GPIO
30	GPIO9	GPIO
31	VS	ソース電圧監視入力端子
32	S1_DRV	パワーバス MOSFET スイッチゲート制御
33	S1_SRC	パワーバス MOSFET スイッチバックゲート / ソース電圧
34	S2_DRV	パワーバス MOSFET スイッチゲート制御
35	S2_SRC	パワーバス MOSFET スイッチバックゲート / ソース電圧
36	DISCHG	放電スイッチ端子 (Max 28 V)
37	VB	VBUS からの電源入力端子
38	GND	グラウンド
39	VSVR	3.3 V / 5 V 電源入力端子
40	XRST	LSI システムリセット信号入力端子
-	EXP-PAD	EXP-PAD は、GND に接続するか Open にしてください

ブロック図



各ブロック動作説明

(VREF)

VREF ブロックは、LSI 内部電源回路ブロックで、UVLO (低電源電圧ロックアウト) 機能を備えます。VSVR 電圧入力をメイン電源とし、VSVR 電圧が無いときは VB 電圧を電源として動作し、デッドバッテリー動作を実現します。VREF ブロックは VSVR 電圧と VB 電圧を監視し、通常状態(内部電源供給動作)とデッドバッテリー状態を判定し、適切な電源を選択します。選択された電源から内部回路電源用の VCCIN 及び LDO15 を生成します。

(OSC)

OSC ブロックは、LSI の内部動作クロック回路です。この LSI は別の外部からのクロック供給を必要としません。

(I/F バス)

I/F バスブロックにはホスト制御用の I2C ターゲットがあります。I2C ターゲットは、EC などのホスト MCU と通信するためのホストインタフェースバスとして使用します。

(デバイスポリシマネージャ)

デバイスポリシマネージャは、USB Type-C Power Delivery 動作を管理します。これは、内部 MCU とプログラムメモリで構成されます。外部のホスト MCU からホストインタフェースバスを使用してアクセスできます。そして、プログラムメモリに対してもホストインタフェースバスから書き込みアクセスが可能です。

(ポリシエンジン / プロトコル層)

ポリシエンジンとプロトコル層は、USB Power Delivery 動作を実行します。これらのブロックは、デバイスポリシマネージャと同じく、内部 MCU とプログラムメモリで構成されます。

(CC_PHY)

CC_PHY ブロックは USB Type-C の物理層です。以下の機能をサポートしています。

- Up Facing Port (UFP) 用プルダウン抵抗
- デッドバッテリー接続のための CC1 端子と CC2 端子の電圧クランパ
- VBUS 検出

(BB_PHY)

BB_PHY ブロックは、USB Power Delivery の物理層です。プロトコル層から制御することにより、符号化、複合化及び CRC の判断を行い、Base Band PD 通信を行います。

(POWCNT)

POWCNT ブロックは VBUS のパワーパス制御回路です。Nch MOSFET スイッチ用の 2 つのゲートドライバ、VBUS 用の高耐圧放電スイッチ、過電圧保護 (OVP) を備えています。

(ADC)

ADC ブロックは汎用 ADC です。これは、様々な動作状態の監視に使用されます。監視対象は、サーミスタ回路、VBUS 電圧、システム電圧、Die 温度、外部電圧入力によるソース電流です。

絶対最大定格 (Ta = 25 °C)

項 目	記号	定 格	単位
VSVR 入力電圧	V _{SVR}	-0.3 ~ +6.0	V
VBUS 入力電圧	V _B	-0.3 ~ +28	V
VDDIO 入力電圧	V _{DDIO}	-0.3 ~ V _{SVR} (または V _B)	V
最高接合部温度	T _{jmax}	+150	°C
保存温度範囲	T _{stg}	-55 ~ +150	°C
S1_SRC、S2_SRC 端子電圧	V _{SRC}	-0.3 ~ +22	V
S1_DRV、S2_DRV 端子電圧	V _{DRV}	-0.3 ~ (V _{SRC} +6.0)	V
DISCHG、CC1、CC2、VS 端子電圧	V _{HV}	-0.3 ~ +28	V
LDO15、ADCVREF、ADCIN 端子電圧	V _{LV}	-0.3 ~ +2.1	V
CSN と CSP 間の差動入力電圧	V _{CS}	-0.2 ~ +0.2	V
その他のすべての端子	V _{OTH}	-0.3 ~ +6.0	V

注意 1: 印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施していただくようご検討をお願いします。

注意 2: 最高接合部温度を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。最高接合部温度を超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなど、最高接合部温度を超えないよう熱抵抗にご配慮ください。

熱抵抗 (Note 1)

項目	記号	熱抵抗(Typ)		単位
		1 層基板 ^(Note 3)	4 層基板 ^(Note 4)	
UQFN040V5050				
ジャンクションー周囲温度間熱抵抗	θ_{JA}	113.6	24.5	°C/W
ジャンクションーパッケージ上面中心間熱特性パラメータ ^(Note 2)	Ψ_{JT}	8	3	°C/W

(Note 1) JESD51-2A(Still-Air) に準拠。

(Note 2) ジャンクションからパッケージ（モールド部分）上面中心までの熱特性パラメータ。

(Note 3) JESD51-3 に準拠した基板を使用。

(Note 4) JESD51-5,7 に準拠した基板を使用。

測定基板	基板材	基板寸法
1 層	FR-4	114.3 mm x 76.2 mm x 1.57 mmt

1 層目（表面）銅箔	銅箔厚 70 μm
銅箔パターン	
実装ランドパターン + 電極引出し用配線	

測定基板	基板材	基板寸法	サーマルビア (Note 5)	
			ピッチ	直径
4 層	FR-4	114.3 mm x 76.2 mm x 1.6 mmt	1.20 mm	Φ0.30 mm

1 層目（表面）銅箔		2 層目、3 層目（内層）銅箔		4 層目（裏面）銅箔	
銅箔パターン	銅箔厚	銅箔パターン	銅箔厚	銅箔パターン	銅箔厚
実装ランドパターン ＋電極引出し用配線	70 μm	74.2 mm□（正方形）	35 μm	74.2 mm□（正方形）	70 μm

(Note 5) 貫通ビア。1,2,4 層の銅箔と接続する。配置はランドパターンに従う。

推奨動作条件

項 目	記号	最小	標準	最大	単位
動作温度	Topr	-30	+25	+85	°C
VSVR 供給電圧	V _{SVR}	3.1	3.3	5.5	V
VBUS 電圧	V _B	3.67	-	22	V
VDDIO 電圧	V _{DDIO}	1.7	3.3	5.5	V

内部メモリセル特性 (特に指定のない限り V_{SVR} = V_{DDIO} = 3.3 V, V_B = 5.0 V)

項 目	記号	最小	標準	最大	単位	条 件
メモリデータ書き換えサイクル (Note 6)	M _{rw}	100	-	-	回	Ta = -30 °C ~ +85 °C
メモリデータ保持期間 (Note 7)	M _{rl}	20	-	-	年	Ta = -30 °C ~ +85 °C

(Note 6) BD93F12MWV は FW を書き換えることができません。もし FW を書き換えた場合、動作については保証できません。

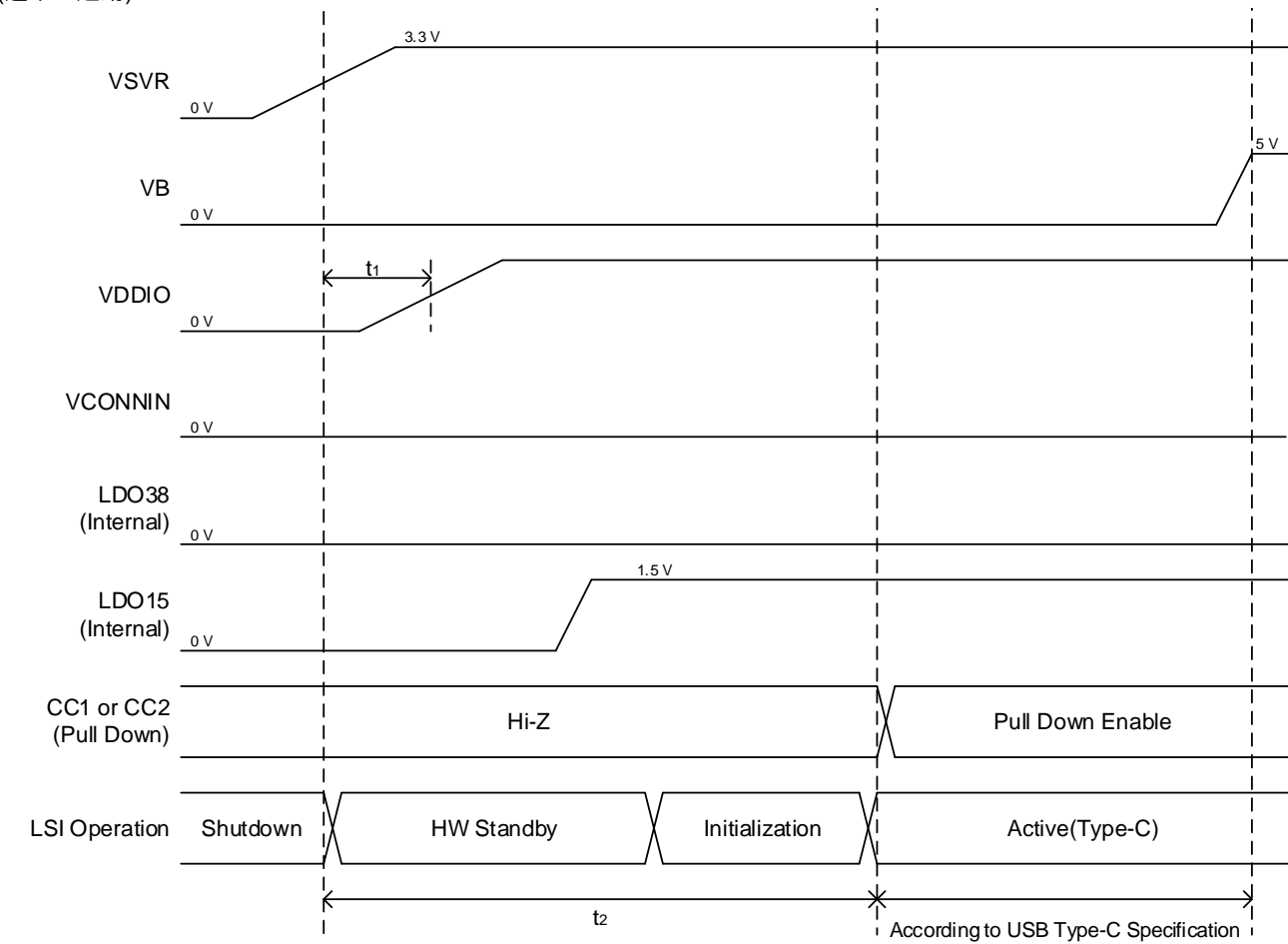
(Note 7) 100 %テストは未実施

電氣的特性 (特に指定のない限り $V_{SVR} = V_{DDIO} = 3.3\text{ V}$, $V_B = 5.0\text{ V}$, $T_a = 25\text{ }^{\circ}\text{C}$)

項 目	記号	最小	標準	最大	単位	条 件
消費電流						
シャットダウン電流	I_{SD}	-	30	70	μA	XRST = "L" V_{SVR} 電流
ストップ電流	I_{SP}	-	150	-	μA	USB-C 未接続状態、 オプション機能は停止状態、 V_{SVR} 電流
スタンバイ電流	I_{ST}	-	2	-	mA	USB-C 接続状態、 PD スタンバイ時 V_{SVR} 電流
VREF						
VCCIN 電圧	V_{CCIN}	-	3.3	-	V	スタンバイ
LDO38 出力電圧	V_{38}	-	3.8	-	V	スタンバイ $V_B = 5\text{ V}$
LDO15 出力電圧	V_{15D}	-	1.5	-	V	スタンバイ
VSVR UVLO 解除電圧	V_{DBSVR}	-	-	3.10	V	
VB UVLO 解除電圧	V_{BUSDET}	-	-	3.67	V	
VDDIO UVLO 解除電圧	V_{DBDDIO}	-	1.0	1.7	V	
デジタル DC 特性 (GPIOx: x = 2 ~ 9)						
H レベル入力電圧 1	V_{IH1}	$0.8 \times V_{DDIO}$	-	$V_{DDIO} + 0.3$	V	
L レベル入力電圧 1	V_{IL1}	-0.3	-	$0.2 \times V_{DDIO}$	V	
入力リーク電流 1	I_{IL1}	-5	0	+5	μA	
H レベル出力電圧 1	V_{OH1}	$0.85 \times V_{DDIO}$	-	-	V	$I_L = +1\text{ mA}$
L レベル出力電圧 1	V_{OL1}	-	-	0.3	V	$I_L = -1\text{ mA}$
デジタル DC 特性 (SDA0 / SCL0)						
L レベル出力電圧 2	V_{OL2}	-	-	0.4	V	$I_L = -3\text{ mA}$
SCL 周波数	f_{SCL}	0	-	400	kHz	
CC_PHY						
プルダウン抵抗	R_{RD}	4.6	5.1	5.6	$\text{k}\Omega$	
電圧測定						
ADVREF 電圧	V_{ADC}	1.45	1.50	1.55	V	
VB / VS 電圧測定範囲	VR_V	0	-	28	V	
外部入力電圧測定範囲	VR_{IN}	0	-	1.5	V	
POWCNT						
出力電圧 S1_DRV と S1_SRC または S2_DRV と S2_SRC	V_{OSW}	4.4	5.5	6.6	V	$Sx_SRC = 5.0\text{ V}$ (x = 1 または 2)
放電スイッチ抵抗値	R_{DSC}	-	2.0	-	Ω	DISCHG = 0.2 V
OVP 検出電圧精度	AC_{OVP}	-5	-	+5	%	OVP 検出電圧 = 6.0 V

タイミングチャート

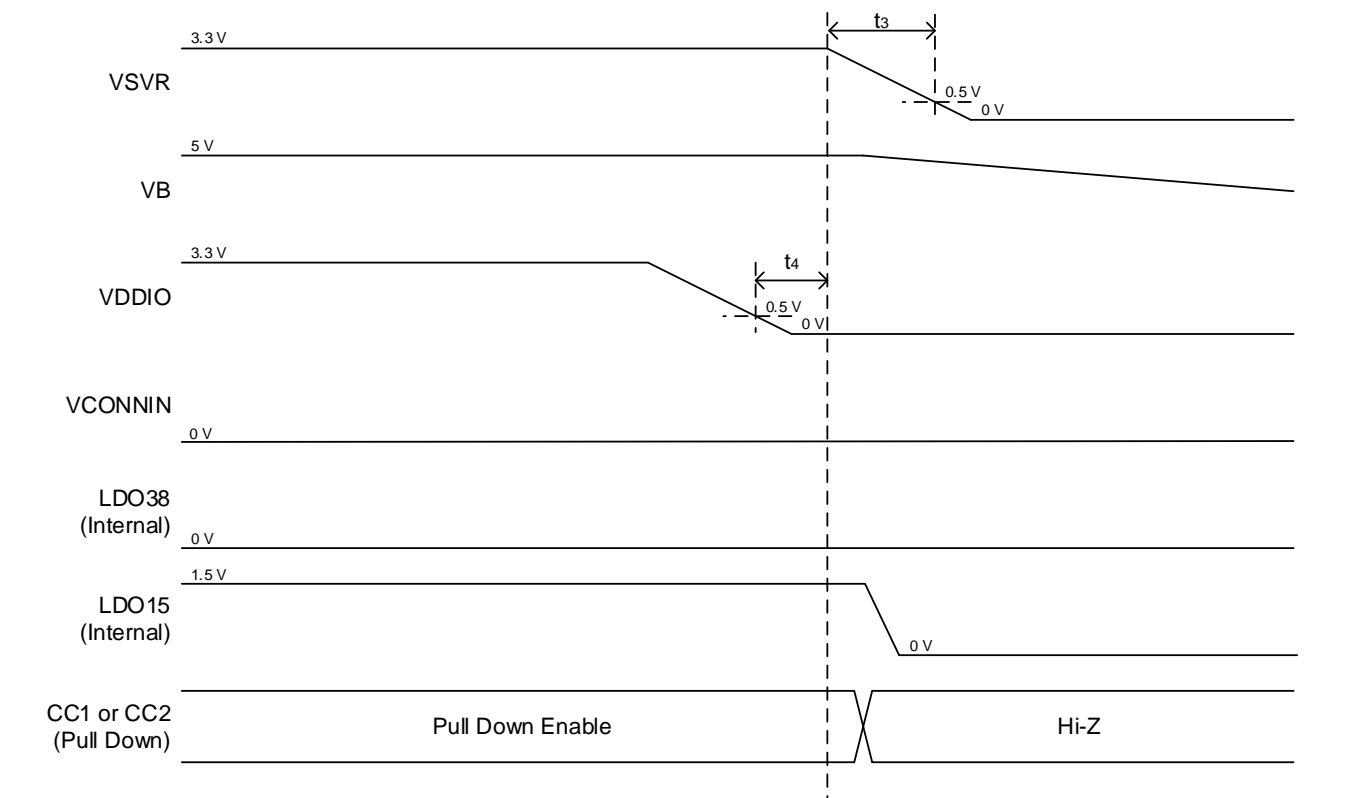
(通常の起動)



タイミング特性 (Ta = 25 °C)

項 目	記号	最小	標準	最大	単位	条 件
VSVR 入力からの VDDIO 入力タイ ミング	t_1	0	-	-	ms	
LSI 起動時間	t_2	-	-	100	ms	Emergency 動作は行いません。 I2C (ターゲット) は無効です。

タイミング チャート – 続き
(通常のシャットダウン)



タイミング特性 (Ta = 25 °C)

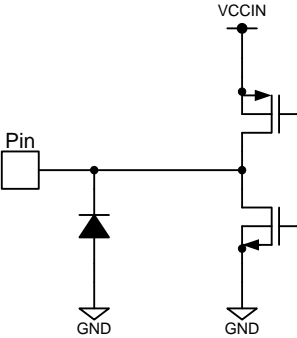
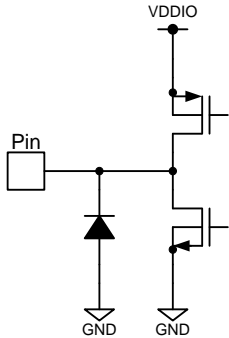
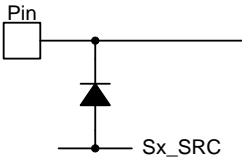
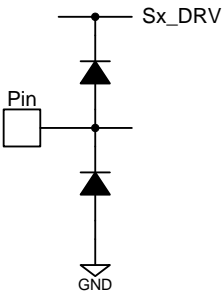
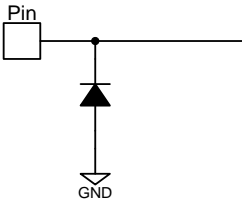
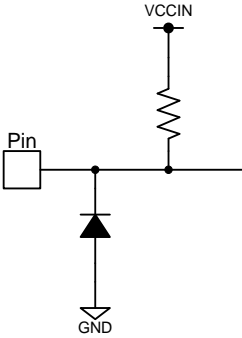
項 目	記号	最小	標準	最大	単位	条 件
VSVR の立ち下がり時間	t ₃	-	-	400	ms	

t₄のタイミングについては、任意です。しかし、動作中にVDDIO 電源が失われた場合、LSI は USB Type-C PD の動作を維持しない場合があります。

入出力等価回路図

ピン 番号	ピン名	等価回路図
1	LDO38	
4 5	LDO15 ADCVREF	
7 11	XLCPOFF1 XCLPOFF2	
8 10	CC1 CC2	
12 13	CSN CSP	
14	ADCIN	

入出力等価回路図 — 続き

ピン番号	ピン名	等価回路図
15	IDSEL	
18 19 21 22 23 24 25 26 27 28 29 30	SDA0 SCL0 GPIO0 GPIO1 GPIO2 GPIO3 GPIO4 GPIO5 GPIO6 GPIO7 GPIO8 GPIO9	
32 34	S1_DRV S2_DRV	
33 35	S1_SRC S2_SRC	
31 36	VS DISCHG	
40	XRST	

使用上の注意

1. 電源の逆接続について

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。

2. 電源ラインについて

基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。その際、デジタル系電源とアナログ系電源は、それらが同電位であっても、デジタル系電源パターンとアナログ系電源パターンは分離し、配線パターンの共通インピーダンスによるアナログ電源へのデジタル・ノイズの回り込みを抑止してください。グラウンドラインについても、同様のパターン設計を考慮してください。

また、LSI のすべての電源端子について電源ーグラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量低下が起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

3. グラウンド電位について

グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。

4. グラウンド配線パターンについて

小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

5. 推奨動作条件について

推奨動作条件で規定される範囲で IC の機能・動作を保証します。また、特性値は電気的特性で規定される各項目の条件下においてのみ保証されます。

6. ラッシュカレントについて

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

7. セット基板での検査について

セット基板での検査時に、インピーダンスの低い端子にコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

使用上の注意 — 続き

8. 端子間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けした場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

9. 未使用の入力端子の処理について

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

10. 各入力端子について

本 IC はモノリシック IC であり、各素子間に素子分離のための P+アイソレーションと、P 基板を有しています。この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。

例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、

- 抵抗では、GND > (端子 A)の時、トランジスタ(NPN)では GND > (端子 B)の時、P-N 接合が寄生ダイオードとして動作します。
- また、トランジスタ(NPN)では、GND > (端子 B)の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。

IC の構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND(P 基板)より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。アプリケーションにおいて電源端子と各端子電圧が逆になった場合、内部回路または素子を損傷する可能性があります。例えば、外付けコンデンサに電荷がチャージされた状態で、電源端子が GND にショートされた場合などです。また、電源端子直列に逆流防止のダイオードもしくは各端子と電源端子間にバイパスのダイオードを挿入することを推奨します。

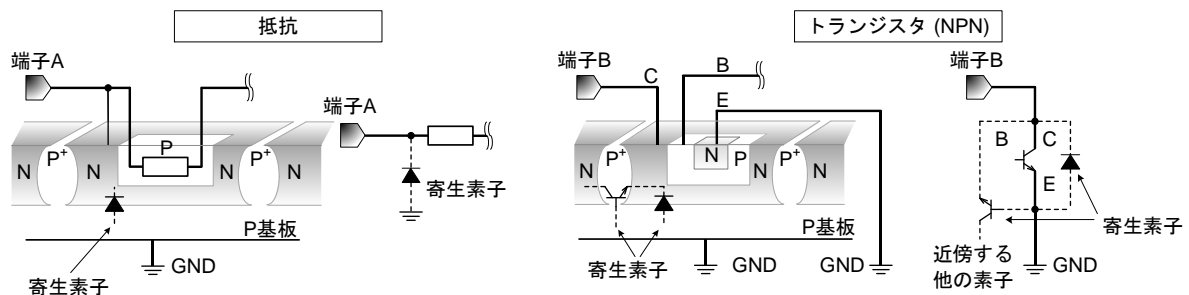


Figure 1. モノリシック IC 構造例

11. セラミック・コンデンサの特性変動について

外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮のうえ、定数を決定してください。

12. 温度保護回路について

IC を熱破壊から防ぐための温度保護回路を内蔵しております。最高接合部温度内でご使用いただきますが、万が一最高接合部温度を超えた状態が継続すると、温度保護回路が動作し出力パワー素子が OFF します。その後チップ温度 T_j が低下すると回路は自動で復帰します。なお、温度保護回路は絶対最大定格を超えた状態での動作となりますので、温度保護回路を使用したセット設計などは、絶対に避けてください。

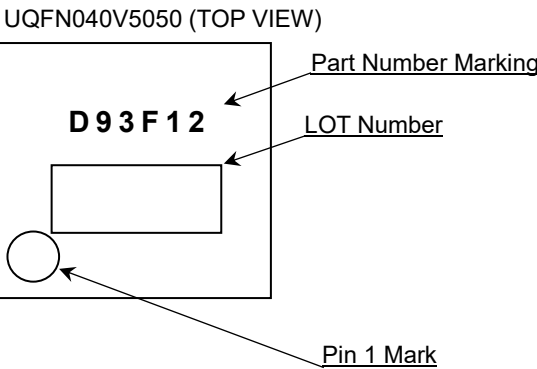
13. 過電流保護回路について

出力には電流能力に応じた過電流保護回路が内部に内蔵されているため、負荷ショート時には IC 破壊を防止しますが、この保護回路は突発的な事故による破壊防止に有効なもので、連続的な保護回路動作、過渡時でのご使用に対応するものではありません。

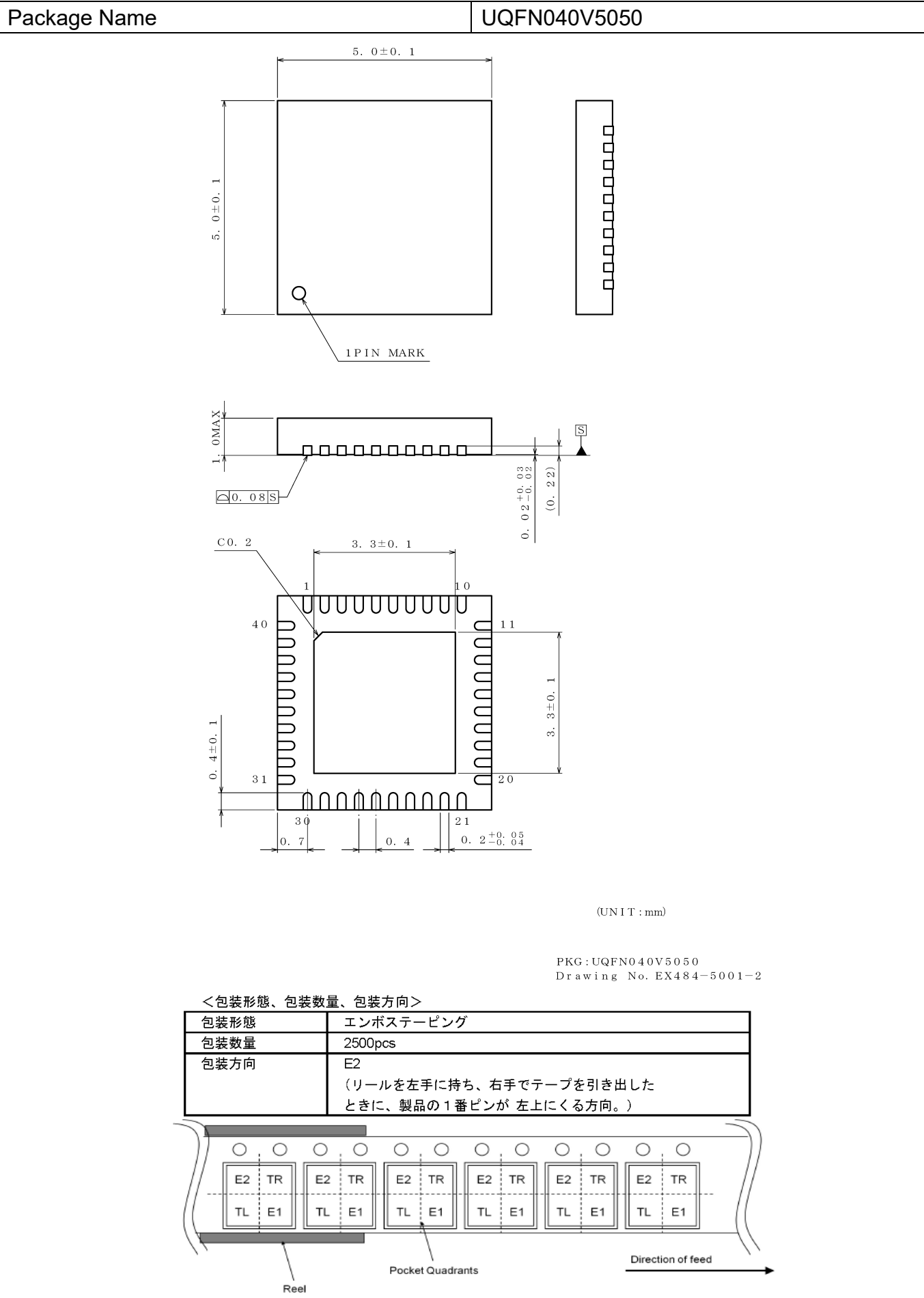
発注形名情報

B D 9 3 F 1 2 M W V											-	E 2	
部品番号					パッケージ MWV: UQFN040V5050					包装、フォーミング仕様 E2: リール状エンボステーピング			

標印図



外形寸法図と包装・フォーミング仕様



改訂履歴

日付	版	変更内容
2023.06.15	001	新規作成

ご注意

ローム製品取扱い上の注意事項

1. 本製品は一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器等）への使用を意図して設計・製造されております。したがって、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器^(Note 1)、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
 - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
 - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
3. 本製品は、一般的な電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
 - ①水・油・薬液・有機溶剤等の液体中でのご使用
 - ②直射日光・屋外暴露、塵埃中でのご使用
 - ③潮風、Cl₂、H₂S、NH₃、SO₂、NO₂ 等の腐食性ガスの多い場所でのご使用
 - ④静電気や電磁波の強い環境でのご使用
 - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
 - ⑥本製品を樹脂等で封止、コーティングしてのご使用。
 - ⑦はんだ付けの後に洗浄を行わない場合（無洗浄タイプのフラックスを使用される場合は除く。ただし、残渣については十分に確認をお願いします。）又は、はんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合
 - ⑧本製品が結露するような場所でのご使用。
4. 本製品は耐放射線設計はなされておられません。
5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
6. パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
7. 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

1. ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
2. はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。
その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。（人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等）

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
 - ①潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所での保管
 - ②推奨温度、湿度以外での保管
 - ③直射日光や結露する場所での保管
 - ④強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き（梱包箱に表示されている天面方向）で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等（ソフトウェア含む）との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。