

汎用 EEPROM
Plug & Play 用 EEPROM
(ディスプレイ用)

BU9882xx-W シリーズ (1K×2BANK)

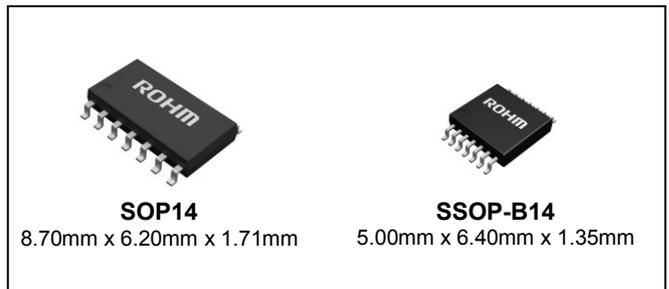
●概要

DDC2™ 対応のデュアルポート EEPROM です。一つの EEPROM でデジタル端子とアナログ端子の両端子に対応。2チャンネルの EDID 同等読み出しが可能です。

●特長

- CDD2™ に対応しています。
- デュアルポートでの 2ポート読み出し機能
- 2.5V~5.5V 単一動作でバッテリーユースにも最適
- 工場出荷時の初期値書き込みに有利なページライトモード(最大 8byte)
- 低消費電流である。
 - 動作時(5V 時) : 1.5mA(Typ)
 - 待機時(5V 時) : 0.1μA(Typ)
- 誤書き込み防止機能
 - WP 端子による誤書き込み防止
 - 低電圧時の誤書き込み禁止
- 出荷時データ=FFh
- 10年間のデータ保持が可能
- 100,000回のデータ書き換えが可能

●パッケージ W(Typ.) x D(Typ.) x H(Max.)



●BU9882xx-W シリーズ

容量	タイプ	電源電圧	SOP14	SSOP-B14
2Kbit	BU9882	2.5V~5.5V	●	●

●絶対最大定格

項目	記号	定格	単位	備考
印加電圧	Vcc	-0.3~6.5	V	
許容損失	Pd	0.45 (SOP14)	W	Ta=25℃以上で使用する場合は 1℃につき、4.5mW を減じる。
		0.35 (SSOP-B14)		Ta=25℃以上で使用する場合は 1℃につき、3.5mW を減じる。
保存温度範囲	Tstg	-65~125	℃	
動作温度範囲	Topr	-40~85	℃	
各端子電圧	-	-0.3~Vcc+1.0 *1	V	

*1 最大 6.8V

●メモリセル特性

項目	規格値			単位
	最小	標準	最大	
データ書き換え回数	100,000	-	-	回
データ保持年数	10	-	-	年

○製品構造：シリコンモノリシック集積回路 ○耐放射線設計はしておりません

●推奨動作範囲

項目	記号	定格	単位
電源電圧	Vcc	2.5~5.5	V
入力電圧	VIN	0~Vcc+1.0	

●電気的特性

- DC (特に指定のない限り、Ta=-40~85°C, Vcc=2.5~5.5V)

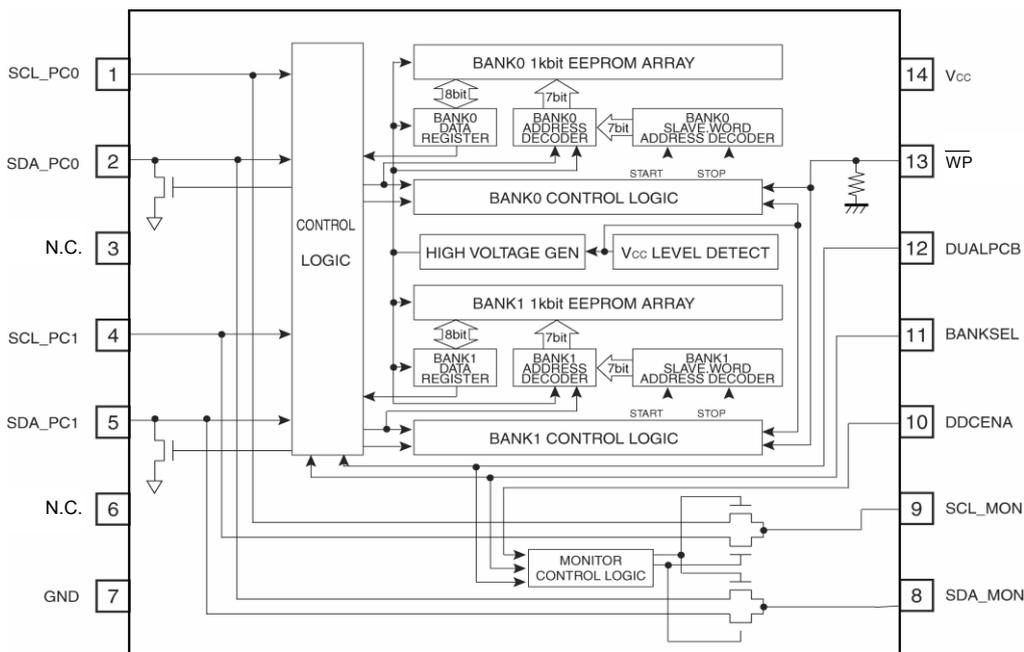
項目	記号	規格値			単位	条件
		最小	標準	最大		
H入力電圧 1	VIH1	2.0	-	-	V	
L入力電圧 1	VIL1	-	-	0.8	V	Vcc≥4.0V
L入力電圧 2	VIL2	-	-	0.2Vcc	V	Vcc<4.0V
L出力電圧	VOL1	-	-	0.4	V	SDA_PC0/1, IOL=3.0mA ※1
入力リーク電流 1	ILI1	-1	-	1	μA	SCL_PC0/1, DDCENA, BANKSEL, VIN=0V~Vcc+1.0
入力リーク電流 2	ILI2	-1	-	50	μA	WP
出力リーク電流	ILO	-1	-	1	μA	SDA_PC0/1, SCL/SDA_MON(DDCENA=GND), VOUT=0V~Vcc+1.0
動作時消費電流	ICC	-	1.5	3.0	mA	fSCL=400kHz, Vcc=5.5V tWR=10ms
スタンバイ電流	ISB	-	0.1	5	μA	SCL/SDA_PC0/1=Vcc SCL/SDA_MON=H-Z DDCENA=WP=BANKSEL=GND DUALPCB=Vcc

※1 モニタ時 (DDCENA=HIGH) IOL は、SDA_MON Pull up 抵抗、SDA_Pc0/Pc1 側 Pull up 抵抗から流れ込む電流の合計となります。

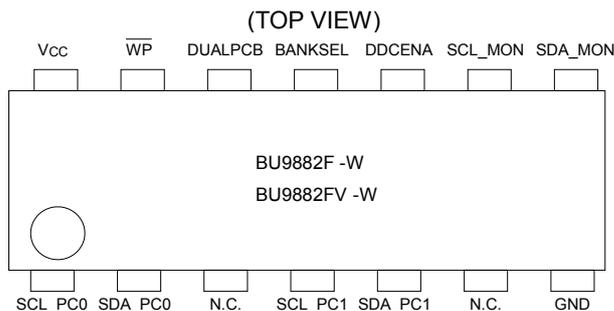
- AC (特に指定のない限り Ta=-40~85°C、Vcc=2.5~5.5V)

項目	記号	Fast-mode Vcc=2.5~5.5V			Standard-mode Vcc=2.5~5.5V			単位
		最小	標準	最大	最小	標準	最大	
SCL 周波数	fSCL	-	-	400	-	-	100	kHz
データクロック "H" 時間	tHIGH	0.6	-	-	4.0	-	-	μs
データクロック "L" 時間	tLOW	1.3	-	-	4.7	-	-	μs
SDA・SCL の立ち上がり時間	tR	-	-	0.3	-	-	1.0	μs
SDA・SCL の立ち下がり時間	tF	-	-	0.3	-	-	0.3	μs
スタートコンディションホールド時間	tHD:STA	0.6	-	-	4.0	-	-	μs
スタートコンディションセットアップ時間	tSU:STA	0.6	-	-	4.7	-	-	μs
入力データホールド時間	tHD:DAT	0	-	-	0	-	-	ns
入力データセットアップ時間	tSU:DAT	100	-	-	250	-	-	ns
出力データ遅延時間 (SCL)	tPD	-	-	0.9	-	-	3.5	μs
ストップコンディションセットアップ時間	tSU:STO	0.6	-	-	4.0	-	-	μs
転送開始前バス開放時間	tBUF	1.3	-	-	4.7	-	-	μs
内部書き込みサイクル時間	tWR	-	-	10	-	-	10	ms
ノイズ除去 有効期間 (SCL・SDA)	tl	-	-	0.1	-	-	0.1	μs

●ブロック図



●端子配置図



●端子説明

端子名	入出力	機能
Vcc	-	電源を接続して下さい。
GND	-	全入出力端子の基準電圧、0V
N.C.	-	無接続
SCL_PC0	入力	シリアルクロック入力端子 DUALポート時、BANK0に接続 SINGLEポート時、選択BANKに接続
SDA_PC0	入力/出力	スレーブ・ワードアドレス・シリアルデータ入出力端子 DUALポート時、BANK0に接続 SINGLEポート時、選択BANKに接続
SCL_PC1	入力	シリアルクロック入力端子 DUALポート時、BANK1に接続 SINGLEポート時未使用、全入力を無視
SDA_PC1	入力/出力	スレーブ・ワードアドレス・シリアルデータ入出力端子 DUALポート時、BANK1に接続 SINGLEポート時未使用、全入力を無視
SCL_MON	出力	シリアルクロック出力端子 DDCENA 入力=H のとき SCL_PC0/1 に接続 DDCENA 入力=L のとき High-Z
SDA_MON	出力	スレーブ・ワードアドレス・シリアルデータ出力端子 DDCENA 入力=H のとき SDA_PC0/1 に接続 DDCENA 入力=L のとき High-Z
DDCENA	入力	SCL_MON、SDA_MON のコントロール端子
BANKSEL	入力	DUALポート時：SCL/SDA_MONの接続ポートの選択端子 SINGLEポート時：(内部EEPROM)BANK切り替え端子
DUALPCB	入力	DUAL/SINGLEポート切り替え端子
WP	入力	書き込み禁止端子(内部プルダウン付き)

SDA_PC0/1 端子 SCL/SDA_MON は、Nch オープンドレインの出力ですので外部にプルアップ抵抗を付加して使用してください。

●同期データ入出力タイミング

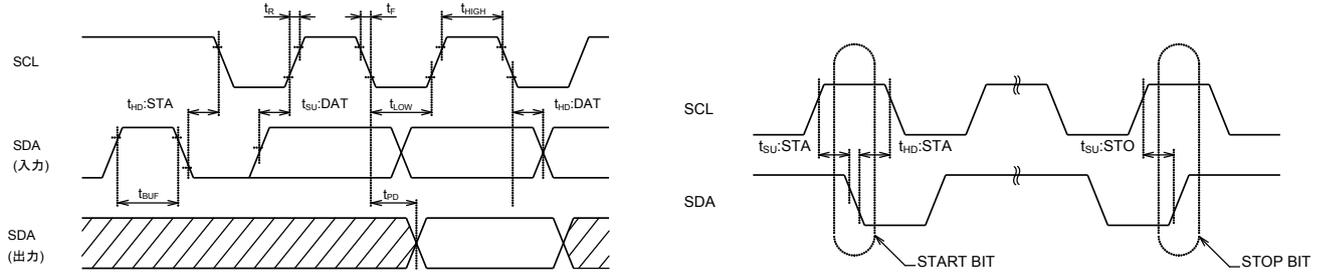


Figure 1. 同期データ入出力タイミング

- ・ SCL の立ち上がりエッジで入力の読み込みを行なう。
- ・ SCL の立ち下がりエッジに同期してデータ出力を行なう。

●書き込みサイクルタイミング

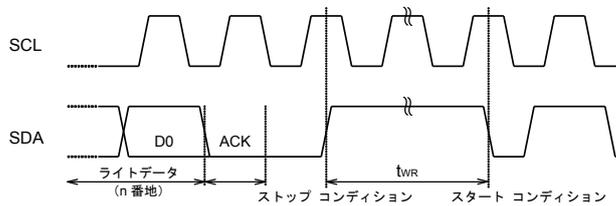


Figure 2. 書き込みサイクル タイミング

●動作説明

○DDCENA 端子動作

Vcc 印加時 DDCENA 端子を H としますと、SCL_PC0/1、SDA_PC0/1 がそれぞれ SCL_MON、SDA_MON 端子に内部で接続されます。よって PC-EEPROM 間の通信の監視、MONITOR-PC の通信が行えます。PC0/PC1 の選択は DUALPCB 入力、BANKSEL 入力の状態によります。DDCENA 端子が L であれば SCL/SDA_MON 端子は High-Z となります。

DUALPCB 入力	BANKSEL 入力	SCL_MON,SDA_MON 接続ポート
L (DUAL ポート)	L	PC0 ポート
	H	PC1 ポート
H (SINGLE ポート)	L	PC0 ポート
	H	

○BANKSEL 端子動作

BANKSEL 端子は DUAL ポートのときは SCL/SDA_MON 端子の接続ポート選択用入力となり、SINGLE ポートのときは内部メモリの BANK 選択端子になります。SINGLE ポート時の EEPROM へのアクセスは PC0 ポートのみとなります。

DUALPCB 入力	BANKSEL 入力	内部メモリ選択 BANK
L (DUAL ポート)	L	PC0 ポート : BANK0
	H	PC1 ポート : BANK1
H (SINGLE ポート)	L	BANK0
	H	BANK1

○OWP 端子動作

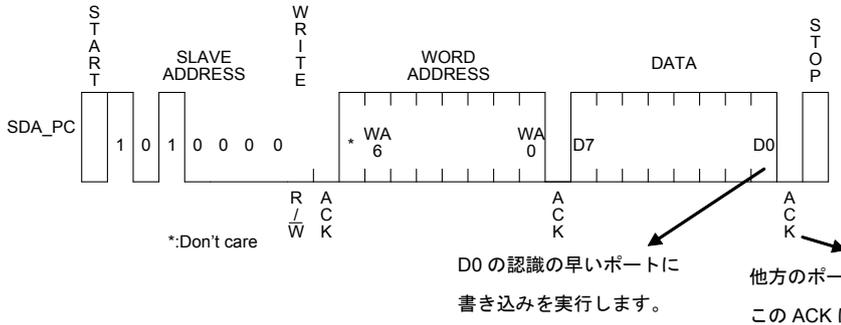
WP=L の状態で内部メモリへの全てのデータ書き込みを禁止します。プルダウン抵抗を内蔵しておりますので、オープン状態で書き込み禁止になります。データ書き込みの際は必ず WP=H として下さい。

PC からの誤った書き込み命令入力、PC-モニタ間の通信時の誤入力による誤書き込みの防止にご活用下さい。

○データ読み出し

EEPROM のデータ読み出しは、SCL_PC0/1、SDA_PC0/1 ポートより行います。PC0/1 ポート両方からの同時アクセスにも対応します。選択 BANK、ポートは CICTRL 端子、BANKSEL 端子動作の項を参照下さい。

○データ書き込み



EPROM へのデータ書き込みは、SCL_PC0/1、SDA_PC0/1 ポートより行います。書き込みは PC0/1 両方からの同時アクセスがあった場合どちらか一方のみの動作となります。ポートの選択は書き込み命令入力の 1 バイト目のデータ D0 が先に認識されたポートのみに行います。

Figure 3. 書き込みタイミングについて

○スタートコンディション (スタートビットの認識)

各々の命令を実行する前に、SCL が “HIGH” となっている時に、SDA が “HIGH” から “LOW” へ立ち下がるスタートコンディション (スタートビット) となっている事が必要です。

この IC は、常に SDA 及び SCL ラインがスタートコンディション (スタートビット) となっているかどうか検出していますので、この条件を満たさない限り、どの様な命令も実行致しません。(同期データ入出力タイミングを参照下さい。)

○ストップコンディション (ストップビットの認識)

各々の命令を終了するには、ストップコンディション (ストップビット)、即ち SCL が “HIGH” となっている時に、SDA が “LOW” から “HIGH” に立ち上がる事によって、各々の命令を終了する事ができます。(同期データ入出力タイミングを参照下さい。)

○書き込み命令の注意事項

WRITE モードでは、ストップビットを実行されない場合、転送したデータはメモリーへ書き込まれません。

○デバイスのアドレッシング

マスターからスタートコンディションに続けてスレーブアドレスを出力して下さい。スレーブアドレスの上位 4 ビットは、デバイスタイプを認識するために使用されます。この IC のデバイスコードは固定されており、“1010” となっております。その次のスレーブアドレスの 3 ビットは “000” です。

スレーブアドレスの最下位ビット (R/W … READ/WRITEB) は、書き込み又は読み出しの動作指定に使用され、下記の様になります。

- R/W を 0 に設定 書き込み (ランダムリードのワードアドレス設定も、0 を設定)
- R/W を 1 に設定 読み出し

1010	0	0	0	R/W
------	---	---	---	-----

●コマンド

○バイトライト

ワードアドレス (n 番地) で指定されたアドレスにデータを書き込みます。
8 ビットのデータ入力後、ストップビットを発行することによって、メモリセル内部への書き込みが開始します。

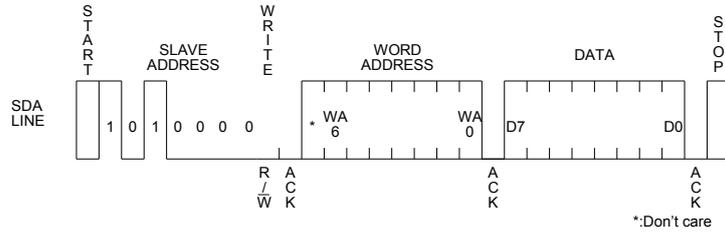


Figure 4. バイトライトサイクル

○ページライト

バイトライトの時にストップビットを入力せずに、次のデータを入力することで、ページライトになります。ワードアドレスを任意に指定し、データを入力し続けると、ワードアドレスの下位 3 ビット (WA2~WA0) が内部でインクリメントされ、最大 8 バイトのデータを 1 回の tWR で書き込むことが可能です。ページライト時のワードアドレスのインクリメントは、下位 3 ビット (WA2~WA0) が 7h の次は 0h になります。ワードアドレスの上位 4 ビット (WA6~WA3) はインクリメントされません。8 バイト以上のデータを送りますと、同一アドレスに 2 つのデータを送ることになりますが、後に入力したデータが有効になります。

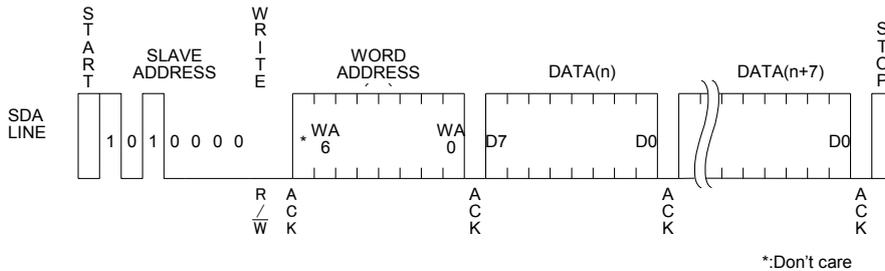


Figure 5. ページライトサイクル

○カレントリード

この IC は内部回路のアドレスカウンタでワードアドレスを記憶しています。直前のコマンドがリードの時、最後にアクセスしたワードアドレス (n 番地) の次のワードアドレス (n+1 番地) のデータを読み出します。直前のコマンドがライトの時、最後にアクセスしたワードアドレスのデータを読み出します。

D0 後の ACK 信号 "LOW" が検出され、且つマスター (μ-COM) 側からストップコンディションが送られて来ない場合、次のワードアドレスのデータを引き続き読み出すことができます。

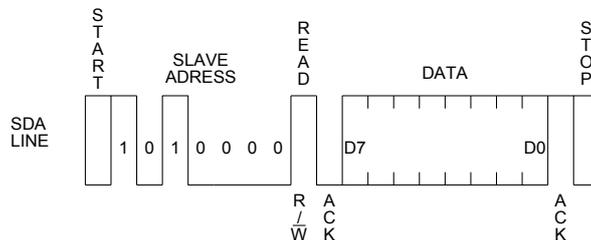


Figure 6. カレントリードサイクル

○ランダムリード

この命令は、指定したワードアドレスのデータを読み出すことができます。

D0 後の ACK 信号"LOW"が検出され、且つマスター (μ-COM) 側からストップコンディションが送られて来ない場合、次のワードアドレスのデータを引き続き読み出すことができます。

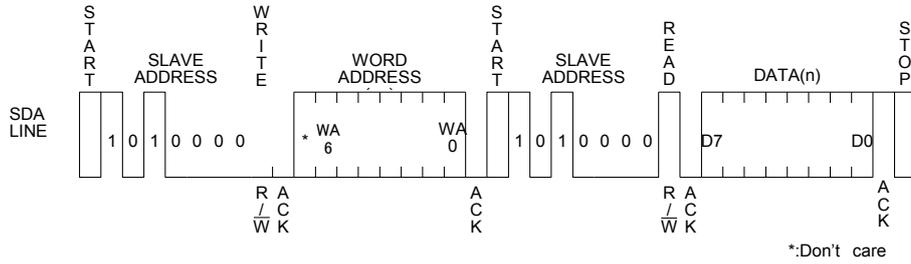


Figure 7. ランダムリードサイクル

○シーケンシャルリード

カレントリード時、D0 後の ACK 信号 "LOW" が検出され、且つマスター (μ-COM) 側からストップコンディションが送られて来ない場合、次のワードアドレスのデータを引き続き読み出すことができます。

この命令の終了は、任意の D0 後の ACK 信号に "H" を入力し SCL 信号"H"で SDA 信号を立ち上げることによって終了されます。

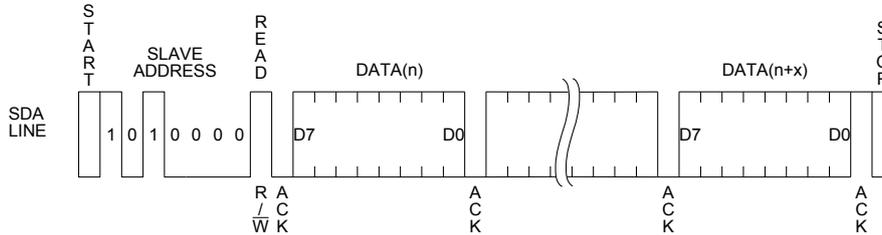


Figure 8. シーケンシャルリードサイクル
(例:カレントリードの場合)

●周辺回路例

○DUAL ポート時

DUAL ポートとは、1つのモニタに2つのPCが接続された場合に対応します。PC0はBANK0、PC1はBANK1に接続されます。各バンクは1kbitのEEPROMとして動作しています。

○DUAL ポート動作させるには

以下の手順でDUALポート動作を開始してください。

- ① 両ポートともコマンド動作していない状態で、DUALPCBをLOWとして下さい。
- ② PC0またはPC1から、コマンドの入力を行ってください。

○同時アクセスについて

<READ 動作>

EEPROMのデータ読み出しは、SCL、SDA_PC0/1ポート両方からの同時アクセスに対応します。

<WRITE 動作>

書き込みはPC0/1両方からの同時アクセスがあった場合どちらか一方のみの動作となります。

ポートの選択は書き込み命令入力の1バイト目のデータD0が先に認識されたポートのみに行います。

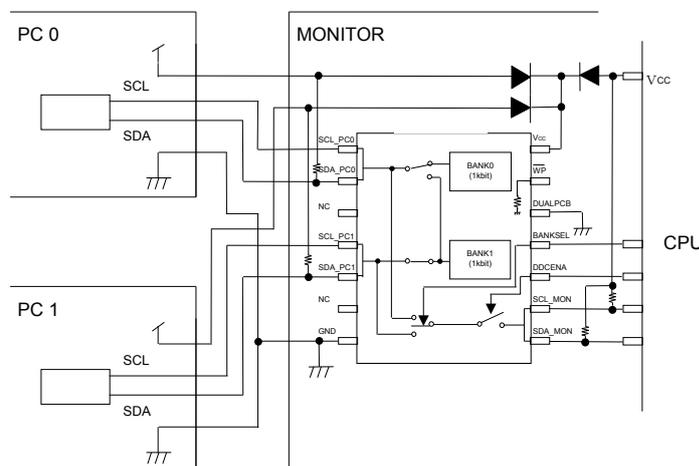


Figure 9. DUAL ポート時周辺回路例

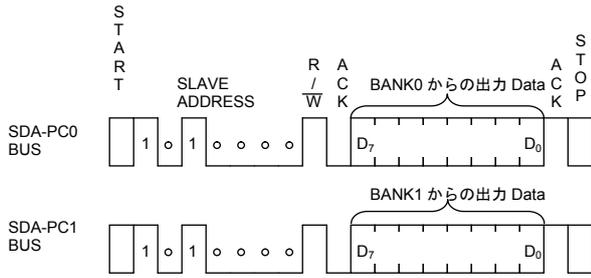


Figure 10. DUAL ポート時同時読み出し

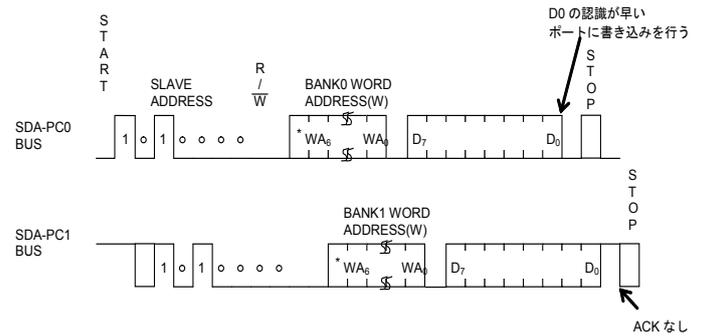


Figure 11. DUAL ポート時同時書き込み

○モニタ出力について

BU9882/FV-W にはモニタ出力端子(SCL_MON、SDA_MON)があります。これにより、PC とモニタ CPU 間の通信が可能です。DUAL ポート時のモニタ出力は、BANKSEL により、下表のように切り替えることができます。

BANKSEL 入力	SCL_MON,SDA_MON 接続ポート
L	PC0 ポート
H	PC1 ポート

○SINGLE ポート時

SINGLE ポートとは、1つのモニタに1つのPCが接続された場合に対応します。この場合 PC0 からのみアクセス可能となります。BANK の選択は BANKSEL によって行います。この BANKSEL の切り替えにより、PC0 から BANK0、BANK1 の計 2kbit の EEPROM にアクセスできます。

○SINGLE ポート動作させるには

以下の手順で SINGLE ポート動作を開始してください。

- ① 両ポートともコマンド動作していない状態で、DUALPCB を high として下さい。
- ② BANKSEL により、BANK の選択をして下さい。
- ③ PC0 から、コマンドの入力を行ってください。

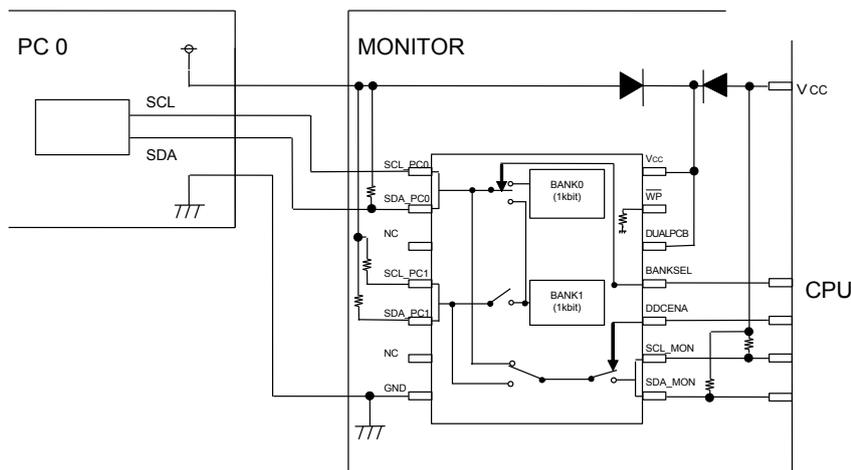


Figure 12. SINGLE ポート時周辺回路例

●ソフトウェアリセットについて

ソフトウェアリセットは、電源の立ち上がり後の誤動作を回避するために使用する場合は、コマンド入力中にリセットをかける必要のある場合などに実行してください。3種類の例を下図に示します。(Figure 13-(a), Figure 13-(b), Figure 13-(c) 参照)
 ダミークロック入力区間では SDA バスを解放(プルアップによる "H")としてください。ダミークロック区間では EEPROM より ACK 出力やリードデータ "0" (ともに "L" レベル)が出力されることが考えられますので強制的に"H" を入力されますと、出力がコンフリクトし過電流が流れ、システム電源の瞬停や場合によってはデバイスへの影響が考えられます。

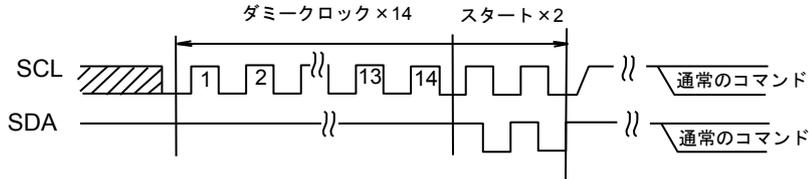


Figure 13-(a) 14 ダミークロック+START+START+コマンド入力の場合

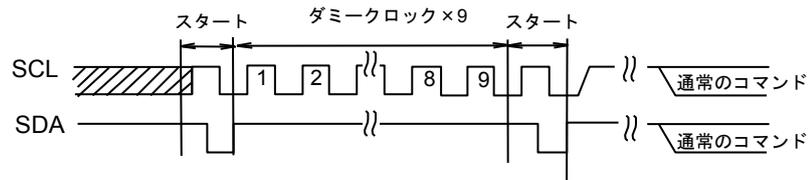


Figure 13-(b) START+9 ダミークロック+START+コマンド入力の場合

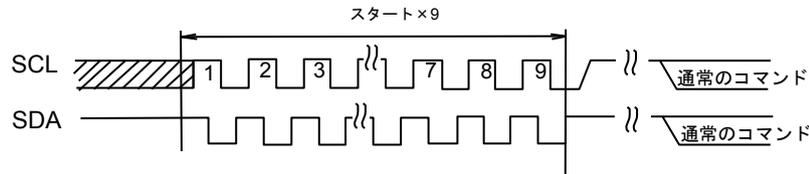


Figure 13-(c) START×9+コマンド入力の場合

●アクノリッジポーリングについて

内部書き込み実行中は、すべての入力コマンドを無視するために ACK を返しません。ライトコマンド入力後の内部自動書き込み実行中に次のコマンド(スレーブアドレス)を送り、最初の ACK 信号が"L"を返してきたら書き込み動作の終了を、"H"であれば書き込み中を意味します。アクノリッジポーリングを用いることで tWR=5ms を待たずに、次のコマンドを実行することができます。
 連続して書き込みを行う場合は、R \bar{W} =0、書き込み後カレントリードを行う場合は、R \bar{W} =1 としたスレーブアドレスを送り、ACK 信号が"L"を返してきたら、それぞれワードアドレス入力やデータ出力などを続けて実行してください。

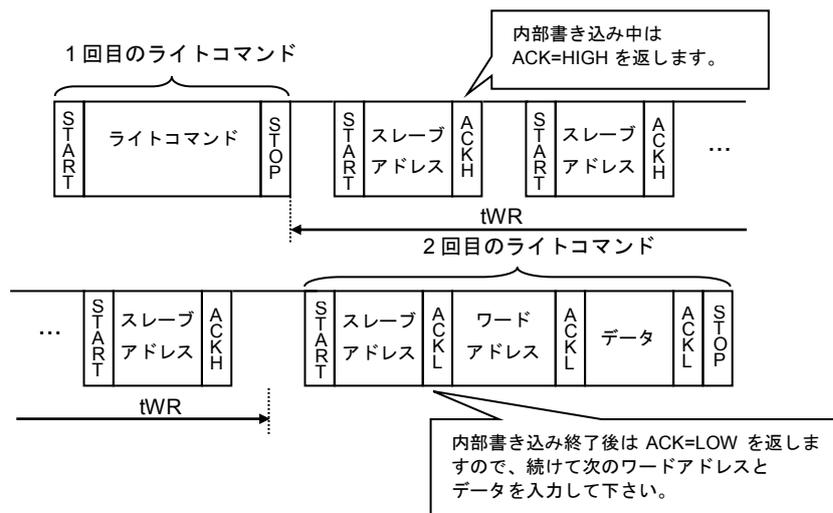


Figure 14. アクノリッジポーリングで連続して書き込みを行う場合

●スタートコンディション、ストップコンディションによるコマンドキャンセルについて

コマンド入力途中で、スタートコンディション、ストップコンディションを続けて入力することでコマンドキャンセルすることができます。(Figure 15) ただし、ACK 出力区間やデータ読み出し中は SDA バスが "L" 出力となっている場合があり、その場合スタートコンディションやストップコンディションが入力できなくなりますのでリセットはできません。その場合は、ソフトウェアリセットを実行してください。(Figure 13)

また、ランダムリードやシーケンシャルリード、カレントリード中に、スタート、ストップコンディションでコマンドキャンセルをした場合、内部の設定アドレスが確定しませんので、続けてカレントリードを行うことはできません。続けてリードをする場合は、ランダムリードを行ってください。

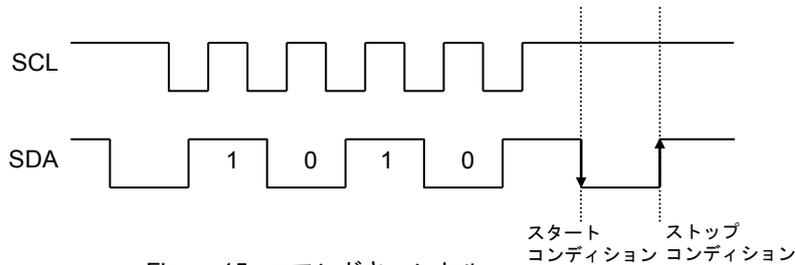


Figure 15. コマンドキャンセル

●I/O 周辺回路について

○SDA 端子のプルアップ抵抗

SDA は NMOS オープンドレインとなっておりますのでプルアップ抵抗が必要です。この抵抗値 (R_{PU}) は、本 IC を制御するマイコンなどの V_{IL}、I_L 及び本 IC の V_{OL}-I_{OL} 特性より適切な値を選択してください。R_{PU} が大きいと動作周波数が制限されます。R_{PU} が小さいほど、動作消費電流が増加します。

○R_{PU} の最大値

R_{PU} の最大値は以下の要因で決定されます。

① R_{PU} と SDA のバスラインの容量 (CBUS) で決定される SDA の立ち上がり時間が t_R 以下であること。

また SDA の立ち上がり時間が遅くとも AC タイミングを満たしていること。

② SDA バスに "H" を出力している時のバスにつながるデバイスの入力リークの合計 (I_L) と R_{PU} で決まるバスの電位 (A) がマイコンと EEPROM の入力 "H" レベル (V_{IH}) を推奨ノイズマージン 0.2 V_{CC} を含めて充分確保できること。

$$V_{CC} - I_L R_{PU} - 0.2 V_{CC} \geq V_{IH}$$

$$\therefore R_{PU} \leq \frac{0.8 V_{CC} - V_{IH}}{I_L}$$

例) V_{CC} = 3V I_L = 10μA V_{IH} = 0.7 V_{CC} の時
②より

$$R_{PU} \leq \frac{0.8 \times 3 - 0.7 \times 3}{10 \times 10^{-6}}$$

$$\leq 300 \text{ [k}\Omega\text{]}$$

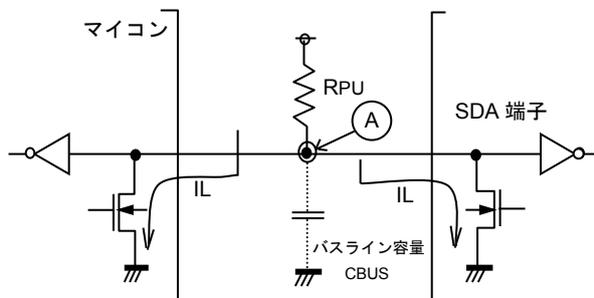


Figure 16. I/O 回路図

ORPU の最小値

RPU の最小値は以下の要因で決定されます。

- ①IC が LOW を出力した時に、VOLMAX=0.4V IOLMAX=3mA を満たすこと

$$\frac{V_{CC}-V_{OL}}{R_{PU}} \leq I_{OL}$$

$$\therefore R_{PU} \geq \frac{V_{CC}-V_{OL}}{I_{OL}}$$

- ②VOLMAX=0.4V がマイコン、EEPROM の入力"L"レベル(VIL)を推奨ノイズマージン 0.1 Vcc を含めて確保できること
VOLMAX ≤ VIL-0.1 Vcc
例) Vcc =3V、VOL=0.4V、IOL=3mA、マイコン、EEPROM の VIL=0.3 Vcc の時

$$\text{①より } R_{PU} \geq \frac{3-0.4}{3 \times 10^{-3}}$$

$$\geq 867 [\Omega]$$

また VOL=0.4 [V]

VIL=0.3×3

=0.9 [V]

より、②の条件を満たしている。

OSCL 端子のプルアップ抵抗

CMOS 出力ポートで SCL 制御を行っている場合は動作上必要ありませんが、SCL が "Hi-Z"となるタイミングがある場合は、プルアップ抵抗を付けてください。

プルアップ抵抗は、マイコンの出力ポートのドライブ能力との兼ね合いで数 kΩ~数十 kΩ を推奨します。

●電源立ち上げ時の注意

電源立ち上がり時は、IC 内部回路及びセットが不安定な低電圧領域を通過して Vcc が立ち上がるため IC の内部が完全にリセットされずに誤動作を起こす恐れがあります。これを防ぐために P.O.R.回路と L Vcc 回路の機能を付けています。その動作を確実なものにするために、電源立ち上がり時には以下の条件を守ってください。

- "H" かつ SCL="L" or "H" としてください。
- P.O.R.回路を動作させるための、tR,tOFF,Vbot の推奨条件を満たすよう、電源を立ち上げてください。

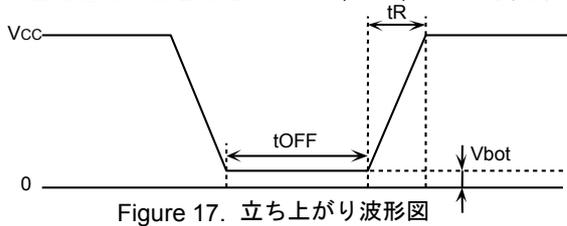


Figure 17. 立ち上がり波形図

tR,tOFF,Vbot の推奨条件

tR	tOFF	Vbot
10ms 以下	10ms 以上	0.3V 以下
100ms 以下	10ms 以上	0.2V 以下

- SDA,SCL が "Hi-Z" にならないようにしてください。
上記の条件 1、2 が守れない場合は、以下のような対策を行ってください。
ア)上記条件 1 が守れない時。電源立ち上がり時に SDA が "L" になってしまう時。
→以下のように SCL,SDA をコントロールし、SCL,SDA を "H","H" とする。

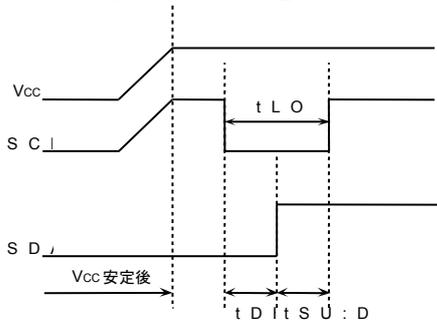


Figure 18. SCL,SDA "H"の時

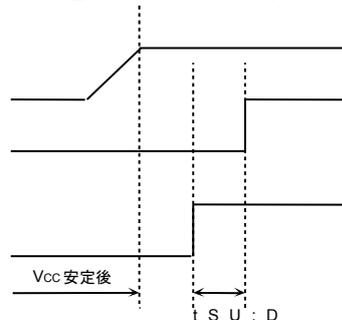


Figure 19. SCL,SDA "H"の時

- 上記条件 2 が守れない時。
→電源安定後、ソフトウェアリセット(Figure 13)を実行してください。
- 上記条件 1、2 ともに守れない時。
→ア)を行った後、イ)を行ってください。

●低電圧誤動作防止機能

減電時にデータの書き換え動作を禁止し、誤書き込みを防止するのが LVcc 回路です。LVcc 電圧 (Typ.1.2V) 以下では、データの書き換えは行わないように制限します。

●Vcc ノイズ対策

○バイパスコンデンサについて

電源ラインへノイズやサージが入ると誤動作を起こす可能性がありますので、これらを取り除くために IC の Vcc と GND 間にバイパスコンデンサ(0.1 μ F)を取り付けることを推奨します。その際、できるだけ IC の近くに取り付けてください。また、基盤の Vcc -GND 間にもバイパスコンデンサを取り付けることを推奨します。

●使用上の注意

1) 電源の逆接続について

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。

2) 電源ラインについて

基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。グラウンドラインについても、同様のパターン設計を考慮してください。また、LSI のすべての電源端子について電源-グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量ぬげが起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

3) グラウンド電位について

グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。

4) グラウンド配線パターンについて

小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

5) 熱設計について

万一、許容損失を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。本仕様書の絶対最大定格に記載しています許容損失を超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなどの対策をして、許容損失を超えないようにしてください。

6) 推奨動作条件について

この範囲であればほぼ期待通りの特性を得ることができる範囲です。電気特性については各項目の条件下において保証されるものです。

7) ラッシュカレントについて

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

8) 強電磁界中の動作について

強電磁界中でのご使用では、まれに誤動作する可能性がありますのでご注意ください。

9) セット基板での検査について

セット基板での検査時に、インピーダンスの低いピンにコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

10) 端子間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けた場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

11) 未使用の入力端子の処理について

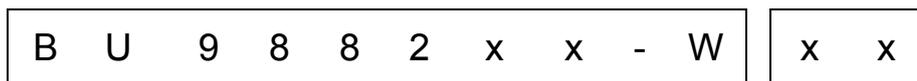
CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

●使用上の注意 — 続き

12) 各入力端子について

LSI の構造上、寄生素子は電位関係によって必然的に形成されます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因となり得ます。したがって、入力端子にグラウンドより低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分注意してください。また、LSI に電源電圧を印加していない時、入力端子に電圧を印加しないでください。さらに、電源電圧を印加している場合にも、各入力端子は電源電圧以下の電圧もしくは電気的特性の保証値内としてください。

●発注形名情報



パッケージ

F :SOP14
 FV :SSOP-B14

ダブルセル

包装・フォーミング仕様

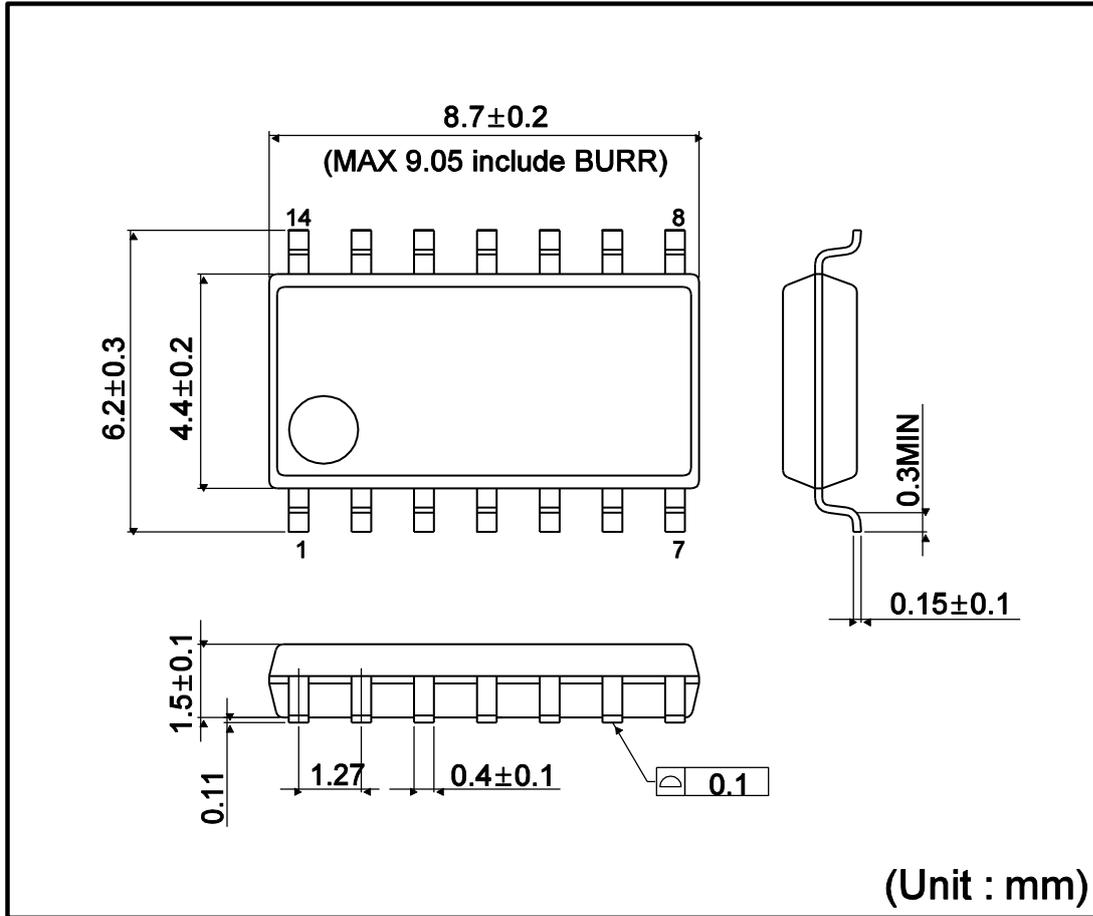
E2 : リール状エンボステーピング
 (SOP14, SSOP-B14)

●ラインアップ

容量	パッケージ	
	タイプ	数量
2K	SOP14	Reel of 2500
	SSOP-B14	

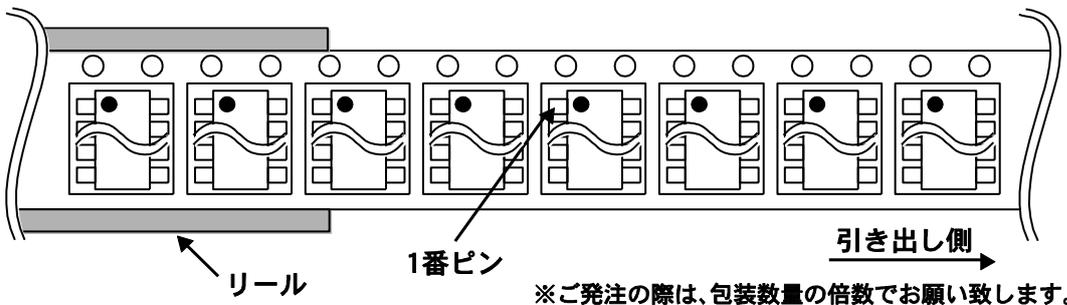
●外形寸法図と包装・フォーミング仕様

SOP14



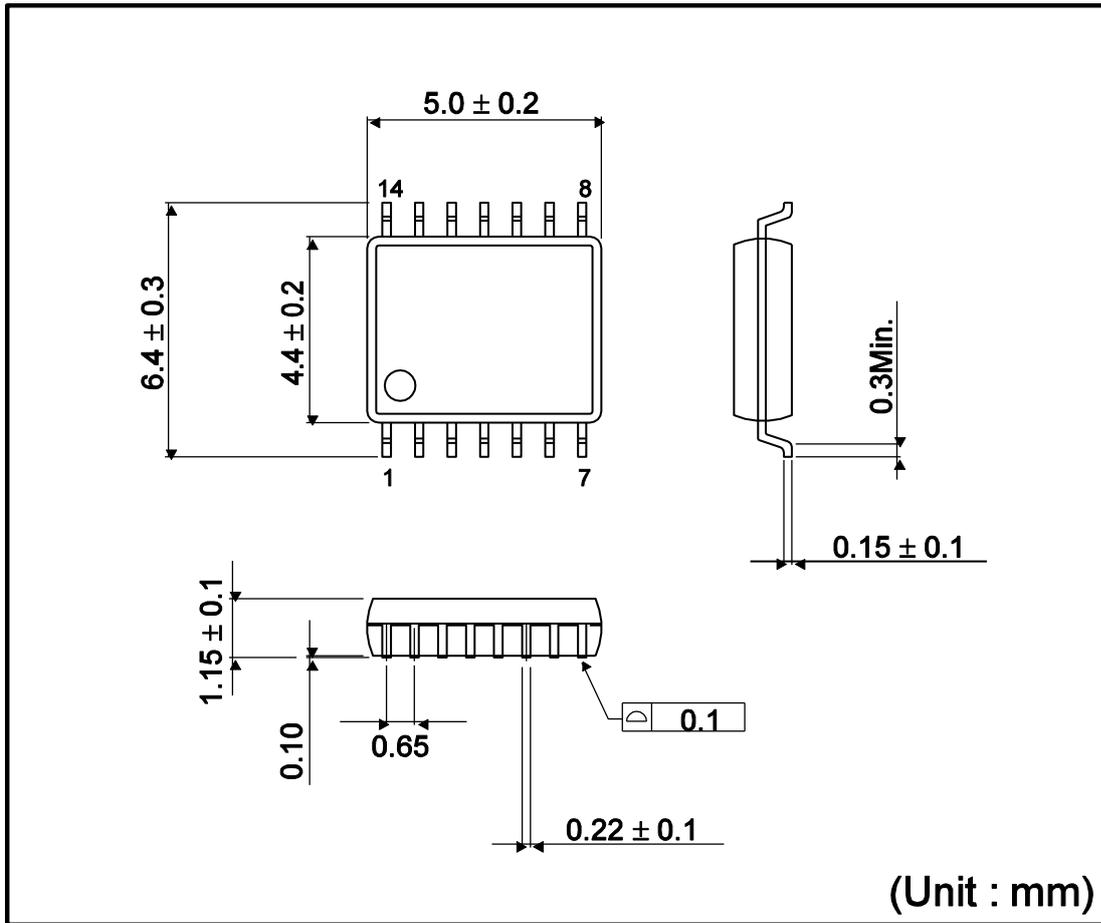
<包装仕様>

包装形態	エンボステーピング
包装数量	2500pcs
包装方向	E2 (リールを左手に持ち、右手でテープを引き出したときに) 製品の1番ピンが左上にくる方向



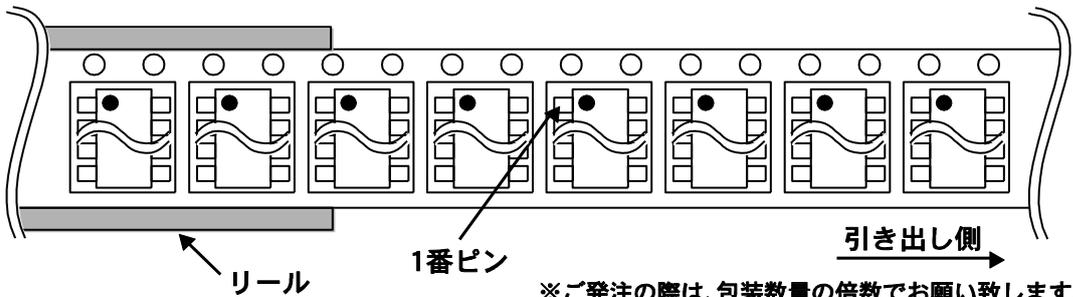
●外形寸法図と包装・フォーミング仕様 - 続き

SSOP-B14



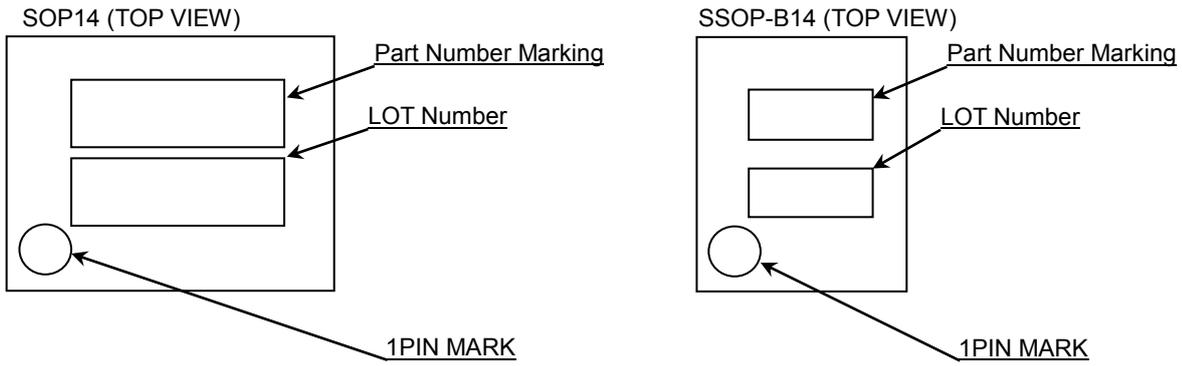
<包装仕様>

包装形態	エンボステーピング
包装数量	2500pcs
包装方向	E2 (リールを左手に持ち、右手でテープを引き出したときに) 製品の1番ピンが左上にくる方向)



※ご発注の際は、包装数量の倍数でお願い致します。

●標印図



●標印情報

容量	標印	パッケージ
2K	BU9882	SOP14
	9882	SSOP-B14

●改訂記録

日付	Revision	改訂内容
2012.7.19	001	New Release
2015.8.21	002	DIP14 削除 使用上の注意を変更

ご注意

ローム製品取扱い上の注意事項

1. 本製品は一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器等）への使用を意図して設計・製造されております。従いまして、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険若しくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器^(Note 1)、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
 - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
 - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
3. 本製品は、一般的な電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。従いまして、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
 - ①水・油・薬液・有機溶剤等の液体中でのご使用
 - ②直射日光・屋外暴露、塵埃中でのご使用
 - ③潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所でのご使用
 - ④静電気や電磁波の強い環境でのご使用
 - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
 - ⑥本製品を樹脂等で封止、コーティングしてのご使用。
 - ⑦はんだ付けの後に洗浄を行わない場合(無洗浄タイプのフラックスを使用された場合も、残渣の洗浄は確実にを行うことをお勧め致します)、又ははんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合。
 - ⑧本製品が結露するような場所でのご使用。
4. 本製品は耐放射線設計はなされておられません。
5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
6. パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
7. 許容損失(Pd)は周囲温度(Ta)に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、ディレーティングカーブ範囲内であることをご確認ください。
8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

1. ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
2. はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。従いまして、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施の上、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。(人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等)

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
 - ①潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所での保管
 - ②推奨温度、湿度以外での保管
 - ③直射日光や結露する場所での保管
 - ④強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を超過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を超過した製品は、はんだ付け性を確認した上でご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き（梱包箱に表示されている天面方向）で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を超過した場合はベーク処置を行った上でご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルにQRコードが印字されていますが、QRコードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等（ソフトウェア含む）との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ローム若しくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。但し、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社若しくは第三者の商標又は登録商標です。

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。