

三相ブラシレスモータドライバ

BD63006MUV

概要

BD63006MUV は、電源電圧定格 33V、出力電流定格 1.5A の三相ブラシレスモータドライバです。ホールセンサ信号から駆動信号を生成し、入力された制御信号により PWM 駆動することができます。また、電源は 12V 系・24V 系どちらにも対応しており、各種制御・保護機能の内蔵により、様々なアプリケーションへの対応が可能となっています。小型パッケージの採用により、小径モータへの搭載も可能です。

特長

- 120°通電ロジック回路内蔵
- 低 ON 抵抗 DMOS 出力
- PWM 制御方式 (下側アームスイッチング)
- パワーセーブ回路内蔵
- 回転方向切り換え可能
- ショートブレーキ可能
- FG 出力 (1FG/3FG 切り換え可能)
- 電流制限回路内蔵 (CL)
- 過熱保護回路内蔵 (TSD)
- 過電流保護回路内蔵 (OCP)
- 不足電圧保護回路内蔵 (UVLO)
- 過電圧保護回路内蔵 (OVLO)
- 拘束保護回路内蔵 (MLP)

用途

- OA 機器
- その他一般民生機器

基本アプリケーション回路

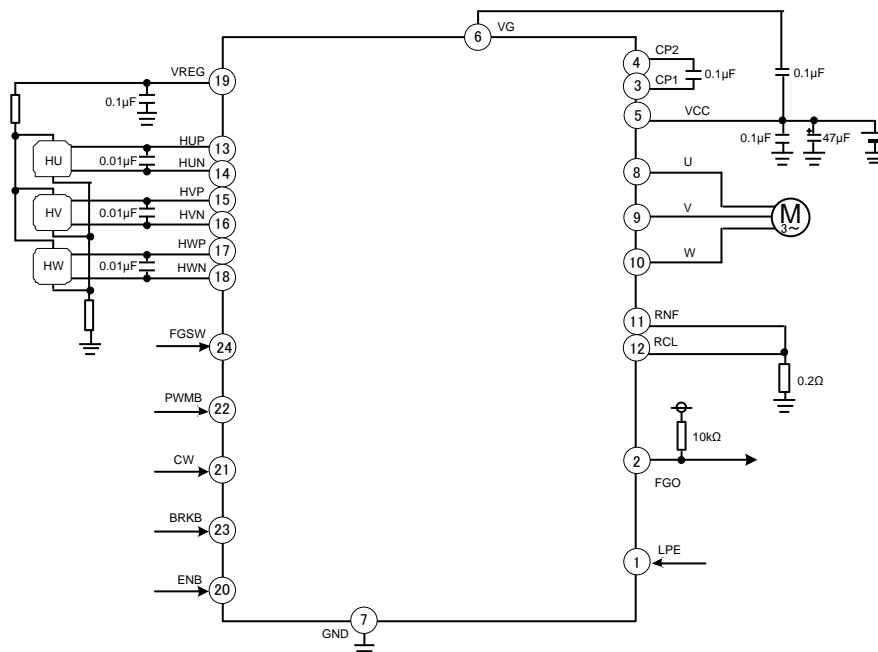


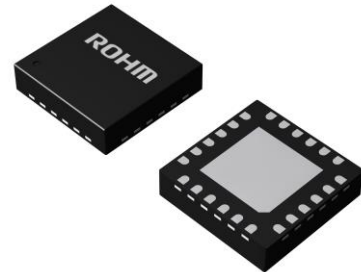
Figure 1. アプリケーション回路図

重要特性

■ 電源電圧定格:	33V
■ 出力電流定格:	1.5A
■ 動作温度範囲:	-40~+85°C
■ スタンバイ電流:	1.7mA(Max)
■ 電流制限検出電圧:	0.2V±10%
■ 出力オン抵抗(上下合計):	0.8Ω(Typ)
■ UVLO ロックアウト電圧:	6.0V(Typ)

パッケージ

W(Typ) x D(Typ) x H(Max)	
VQFN024V4040	4.00mm x 4.00mm x 1.00mm



目 次

概要	1
特長	1
用途	1
重要特性	1
パッケージ	1
基本アプリケーション回路	1
端子配置図/ブロック図	3
端子説明	3
絶対最大定格	4
推奨動作条件	4
熱抵抗	5
各ブロック動作説明	6
保護機能	9
電気的特性	10
タイミングチャート	11
状態遷移図	12
入出力等価回路図	13
アプリケーション使用上の注意	13
発注形名情報	17
標印図	17
外形寸法図と包装・フォーミング仕様	18
改訂履歴	19

端子配置図

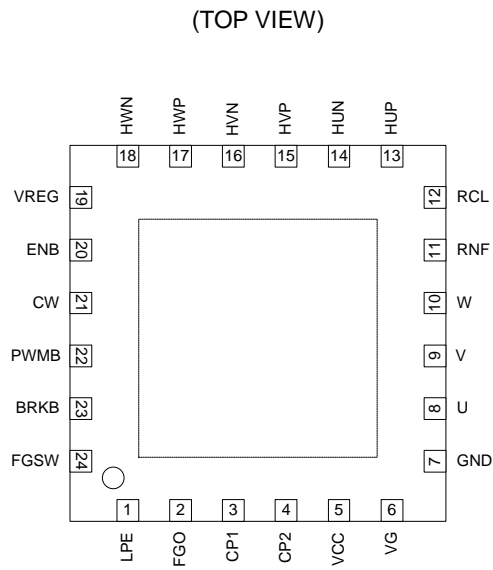


Figure 2. 端子配置図

ブロック図

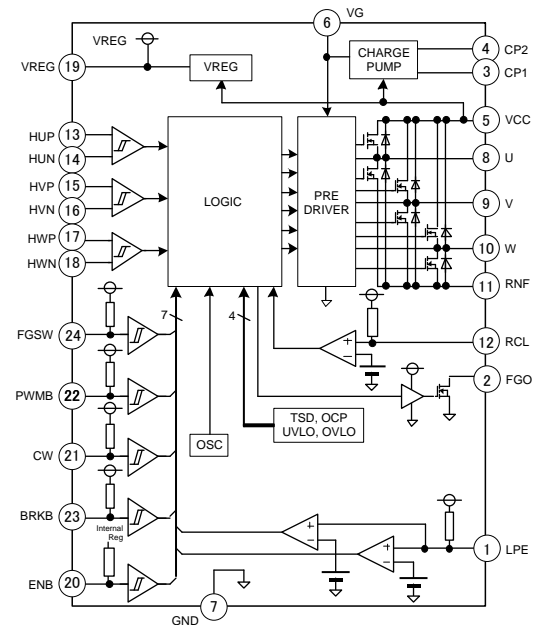


Figure 3. ブロック図

端子説明

端子番号	端子名	機能	端子番号	端子名	機能
1	LPE	拘束保護設定(H/M/L 入力)	13	HUP	U 相ホール入力+
2	FGO	FG 出力(1FG or 3FG)	14	HUN	U 相ホール入カー
3	CP1	昇圧用コンデンサ接続 1	15	HVP	V 相ホール入力+
4	CP2	昇圧用コンデンサ接続 2	16	HVN	V 相ホール入カー
5	VCC	電源	17	HWP	W 相ホール入力+
6	VG	昇圧出力	18	HWN	W 相ホール入カー
7	GND	グラウンド	19	VREG	レギュレータ出力(スタンバイ時 OFF)
8	U	U 相出力	20	ENB	イネーブル入力(負論理)
9	V	V 相出力	21	CW	回転方向切り換え(H: CW, L: CCW)
10	W	W 相出力	22	PWMB	PWM 入力(負論理)
11	RNF	出力電流検出用抵抗接続	23	BRKB	ブレーキ入力(負論理)
12	RCL	出力電流検出用コンパレータ入力	24	FGSW	1FG/3FG 切り換え(H: 3FG, L: 1FG)

絶対最大定格(Ta = 25°C)

項 目	記号	定 格	単位
電源電圧	V _{CC}	-0.3~+33.0	V
VG 端子電圧	V _G	-0.3~+38.0	V
制御入力電圧	V _{IN} 、V _{IN2}	-0.3~+5.5	V
FGO 端子電圧	V _{FGO}	-0.3~+7.0	V
RNF 最大印加電圧	V _{RNF}	0.7	V
VREG 出力電流	I _{VREG}	-30 ^(Note 1)	mA
FGO 出力電流	I _{FGO}	5 ^(Note 1)	mA
ドライバ出力電流	I _{OUT(DC)}	1.5 ^(Note 1)	A/相
動作温度範囲	T _{OPR}	-40~+85	°C
保存温度範囲	T _{STG}	-55~+150	°C
接合部温度	T _{Jmax}	150	°C

(Note 1) T_J=150°C を超えないこと。**注意：** 印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。

また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。

絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施して頂けるようご検討をお願いします。

推奨動作条件(Ta= -40°C ~ +85°C)

項 目	記号	最小	標準	最大	単位
電源電圧	V _{CC}	8	24	28	V

熱抵抗 (Note 1)

項目	記号	熱抵抗(Typ)		単位
		1層基板 (Note 3)	4層基板 (Note 4)	
VQFN024V4040				
ジャンクション—周囲温度間熱抵抗	θ_{JA}	150.6	37.9	°C/W
ジャンクション—パッケージ上面中心間熱特性パラメータ (NOTE 2)	Ψ_{JT}	20	9	°C/W

(Note 1) JESD51-2A (Still-Air) に準拠。

(Note 2) ジャンクションからパッケージ（モールド部分）上面中心までの熱特性パラメータ。

(Note 3) JESD51-3 に準拠した基板を使用。

測定基板	基板材	基板寸法
1層	FR-4	114.3mm x 76.2mm x 1.57mmt

1層目（表面）銅箔	
銅箔パターン	銅箔厚
実装ランドパターン + 電極引出し用配線	70μm

(Note 4) JESD51-7 に準拠した基板を使用。

測定基板	基板材	基板寸法
4層	FR-4	114.3mm x 76.2mm x 1.6mmt

1 層目（表面）銅箔		2 層目、3 層目（内層）銅箔		4 層目（裏面）銅箔	
銅箔パターン	銅箔厚	銅箔パターン	銅箔厚	銅箔パターン	銅箔厚
実装ランドパターン +電極引出し用配線	70μm	74.2mm□（正方形）	35μm	74.2mm□（正方形）	70μm

各ブロック動作説明

1. 通電ロジック

本 IC は 120°通電方式を採用しており、真理値表は以下のようになります。

HU	HV	HW	CW (CW="H" or OPEN)			CCW (CW="L")			FGO	
			U	V	W	U	V	W	1FG	3FG
H	L	H	PWM*	H	Hi-z	H	PWM*	Hi-z	L	Hi-z
H	L	L	PWM*	Hi-z	H	H	Hi-z	PWM*	L	L
H	H	L	Hi-z	PWM*	H	Hi-z	H	PWM*	L	Hi-z
L	H	L	H	PWM*	Hi-z	PWM*	H	Hi-z	Hi-z	L
L	H	H	H	Hi-z	PWM*	PWM*	Hi-z	H	Hi-z	Hi-z
L	L	H	Hi-z	H	PWM*	Hi-z	PWM*	H	Hi-z	L

* PWMB=L 時 PWM="L"、PWMB=H 時 PWM="H"となります。

2. レギュレータ出力端子 (VREG)

5V(Typ)の定電圧出力端子です。0.01 μ F～1 μ F 程度のコンデンサを接続することを推奨します。ホール素子のバイアス用電源などに使用される際は、VREG 電流が定格を超えることのないようにご注意ください。

3. イネーブル入力端子 (ENB)

ENB 端子にて各相出力の ON/OFF が可能です(負論理)。V_{ENA}の電圧印加でモータ駆動(イネーブル)状態、V_{STBY}の電圧印加または OPEN でモータ停止(スタンバイ)状態となります。スタンバイ状態は他の制御入力信号よりも優先され、VREG 出力が OFF します。なお、ENB 端子は 100k Ω (Typ) \pm 30k Ω の抵抗で内部電源に pull-up されています。

ENB	Operation
H or OPEN	Stand-by
L	Enable

4. PWM 入力端子 (PWMB)

PWMB 端子に入力する PWM 信号の Duty で速度制御することが可能です(負論理)。下側スイッチングで同期整流 PWM します。PWMB="L"でホールの入力論理に応じたドライバ出力が"L"となり、PWMB="H"もしくは OPEN で"H" 状態となります。また、PWMB="H"もしくは OPEN の状態を 104 μ s(Typ)検出すると同期整流を OFF(Hi-z)し、以降の PWMB の立ち下がりがエッジで同期整流を ON します。なお、PWMB 端子は 100k Ω (Typ) \pm 30k Ω の抵抗で VREG に pull-up されています。

PWMB	Driver Output
H or OPEN	H (Hi-z)
L	L

5. ブレーキ入力端子 (BRKB)

BRKB 端子にてモータの回転を急速に停止させることが可能です(負論理)。BRKB="L"でドライバ出力がすべて"L"のショートブレーキ動作となり、BRKB="H"もしくは OPEN でショートブレーキ動作を解除します。なお、BRKB 端子は 100k Ω (Typ) \pm 30k Ω の抵抗で VREG に pull-up されています。

BRKB	Operation
H or OPEN	Normal
L	Short brake

6. 回転方向切り換え端子 (CW)

回転方向の切り換えは CW 端子で行います。CW="H"もしくは OPEN で Clockwise 方向、CW="L"で Counterclockwise 方向となります。モータ回転中の回転方向切り換えは推奨しませんが、回転中に回転方向を切り換えた場合、モータの回転数がホール 周波数にして約 40Hz(Typ)以下になるまでショートブレーキ動作を経由した後、設定した回転方向に切り換わります。なお、CW 端子は 100k Ω (Typ) \pm 30k Ω の抵抗で VREG に pull-up されています。

CW	Direction
H or OPEN	Clockwise
L	Counterclockwise

7. 1FG/3FG 切り換え端子 (FGSW)

FGO 端子から出力される FG 信号を 1FG/3FG に切り換えることが可能です。FGSW="H"もしくは OPEN で 3FG、FGSW="L"で 1FG となります。なお、FGSW 端子は 100k Ω (Typ) \pm 30k Ω の抵抗で VREG に pull-up されています。

FGSW	FGO
H or OPEN	3FG
L	1FG

8. ホール入力端子 (HALL: HUP、HUN、HVP、HVN、HWP、HWN)

ホールコンパレータにはノイズによる誤動作を防止するため、ヒステリシス(\pm 15mV(Typ))を設けております。したがって、ホール入力電圧振幅は、最小入力電圧($V_{HALLMIN}$)以上になるよう、ホール素子へのバイアス電流を設定してください。なお、ホールコンパレータの差動入力端子間には、100pF~0.01 μ F 程度のセラミック・コンデンサを接続することを推奨します。また、ホールコンパレータには同相入力電圧範囲($V_{HALLCM1,2}$)が設けられていますので、ホール素子にバイアスする場合は、この範囲内になるように設定してください。また、通電ロジックにおける HU,HV,HW の"H"と"L"は以下を意味しております。

HU	HV	HW	HUP	HUL	HVP	HVN	HWP	HWN
H	L	H	H	L	L	H	H	L
H	L	L	H	L	L	H	L	H
H	H	L	H	L	H	L	L	H
L	H	L	L	H	H	L	L	H
L	H	H	L	H	H	L	H	L
L	L	H	L	H	L	H	H	L

HU/HV/HW がすべて"H"もしくは"L"になった場合、ホール入力異常検出回路により、ドライバ出力をすべて Hi-Z 状態にします。

9. FG 出力端子 (FGO)

ホール信号から合成された 1FG もしくは 3FG 信号が FGO 端子から出力されます。スタンバイ状態のときは出力されません。なお、FGO 端子はオープンドレイン出力のため、外部にて 10k Ω ~100k Ω 程度の抵抗で pull-up してご使用ください。また、その際には FGO 電圧及び電流が定格を超えることのないようにご注意ください。

10. 電源端子 (VCC)

モータの駆動電流が流れるため、太く短い低インピーダンス配線にしてください。モータの逆起電力や PWM スイッチングノイズなどで V_{CC} が大きく振れる可能性があるため、バイパスコンデンサを極力端子近くに必ず配置し、 V_{CC} 電圧が安定するように調整してください。特に、大電流使用時や逆起電力の大きいモータを使用される際には、必要に応じてコンデンサの容量を追加してください。また、広帯域で電源のインピーダンスを下げる目的から、並列に 0.01 μ F~0.1 μ F 程度の積層セラミック・コンデンサを配置することを推奨します。くれぐれも V_{CC} が瞬時たりとも定格を超えることのないようにご注意ください。なお、VCC 端子には静電破壊防止用のクランプ素子が内蔵されています。定格以上のサージなどの急峻なパルス信号や電圧が印加された場合、このクランプ素子が動作し、破壊に至る恐れがありますので、定格は絶対に超えないでください。定格程度のツェナーダイオードを付けることも有効です。また、VCC 端子と GND 端子間には静電破壊防止用のダイオードが挿入されており、VCC 端子と GND 端子に逆電圧が印加された場合、IC は破壊に至る恐れがありますのでご注意ください。

11. グラウンド端子 (GND)

スイッチング電流によるノイズの低減や IC 内部の基準電圧安定化のために、この端子からの配線インピーダンスはできるだけ低くし、いかなる動作状態においても最低電位になるようにしてください。また、他の GND パターンと共通インピーダンスを持たないようにパターン設計をしてください。

12. ドライバ出力端子 (U、V、W)

ドライバ出力が同期整流 PWM 動作時等で "L"→"H"もしくは"H"→"L"に切り替わるとき、出力上下 MOS の同時 ON を防ぐため、デッドタイム(1μs(Typ))を設けております。

ドライバ出力を使用する上で以下の点にご注意ください。

- ・ モータの駆動電流が流れるため、太く短い低インピーダンス配線にしてください。
- ・ 定格以上のサージなどの急峻なパルス信号や電圧が印加されると、ドライバ出力端子に内蔵している静電破壊防止用のクランプ素子が動作して破壊に至る恐れがあります。定格は絶対に超えないでください。

大電流使用時などドライバ出力が大きく正や負に振れる(例えば逆起電圧などが大きい場合)ことによって誤動作や破壊に至る場合には、ドライバ出力端子にショットキーダイオードを追加してください。

13. 昇圧用コンデンサ接続端子、昇圧出力端子 (CP1、CP2、VG)

ドライバ出力の上側 Nch MOS 駆動信号用にチャージポンプを内蔵しており、CP1-CP2 端子間、及び VG-VCC 端子間にコンデンサを接続することにより、 $V_{CC}+5V(Typ)$ の昇圧電圧が VG 端子に発生します。接続するコンデンサは 0.1μF 以上を推奨します。また、昇圧不足保護回路を内蔵しており、VG 電圧が $V_{GUVON}(V_{CC}+2V(Typ.))$ 以下になると、ドライバ出力はすべて"OFF"となります。

14. 出力電流検出用抵抗接続端子 (RNF)

電流検出用抵抗 0.15Ω~0.5Ω を対 GND 間に挿入してください。電流検出用抵抗の消費電力 $I_{OUT}^2 \cdot R[W]$ が抵抗の定格電力を超えないように抵抗値を決定してください。また、RNF 端子から電流検出用抵抗を介して GND へのパターンはモータの駆動電流が流れるため、低インピーダンス配線にし、他の GND パターンと共通インピーダンスを持たないようにしてください。RNF 電圧が定格(0.7V)を超えてしまう場合、回路の誤動作などの可能性があるため、定格は絶対に超えないようにしてください。RNF 端子が GND にショートされた場合、正常な電流制限動作ができずに大電流が流れ、OCP もしくは TSD が動作する恐れがありますのでご注意ください。RNF 端子がオープンの場合も出力電流が流れないなど、誤動作の可能性がありますので、そのような状態にはしないでください。

15. 出力電流検出コンパレータ入力端子 (RCL)

RNF 端子の IC 内部のワイヤーインピーダンスによる電流検出精度の低下を低減するため、電流検出コンパレータの入力端子である RCL 端子を独立して設けております。よって、電流制限動作させる際は、必ず RNF 端子と RCL 端子を接続してご使用ください。さらに、接続する際は電流検出用抵抗の直近に RCL 端子からの配線を接続することにより、RNF 端子~電流検出用抵抗間の基板パターンのインピーダンスによる電流検出精度の低下を低減することができます。また、ノイズの飛び込みなどの少ない配線を考慮してパターン設計してください。なお、RCL 端子は GND にショートされた場合、正常な電流制限動作ができずに大電流が流れ、OCP もしくは TSD が動作する恐れがありますのでご注意ください。

16. 制御信号シーケンス

ENB、PWMB、BRKB、FGSW、CW、LPE 端子への制御信号は V_{CC} を投入してから入力することを推奨します。ただし、起動時に LPE 端子を"H"もしくは"M"に設定している場合、設定時間内にモータの回転が検出されない(FGO 信号のエッジが入力されない)と MLP 回路が動作してモータを起動できませんのでご注意ください。なお、制御信号と IC 内部信号には優先順位が設けられていますので、下表をご参照ください。

制御信号優先順位

Priority	Input / Internal Signals
1 st	ENB、UVLO
2 nd	BRKB↑↓,CW↑↓,PWMB ↓
3 rd	TSD、OCP、MLP、HALLERR
4 th	OVLO
5 th	VG_UVLO
6 th	BRKB
7 th	CL
8 th	PWMB、CW

注) ↑↓ は信号の立ち上がり/立ち下がりエッジを意味します。
信号名は状態遷移図を参照ください。

保護機能

1. 電流制限回路 (CL 回路)

出力電流を RNF-GND 間の抵抗により電圧変換し、その電圧を RCL 端子に入力することで、出力の電流制限 (Current Limit : CL) 回路を実現することができます。出力 ON 時に起こる RNF スパイクノイズによる電流検出コンパレータの誤検出を避けるため、マスク時間(0.5 μ s(Typ))を設けており、RCL 電圧が 0.2V(Typ)以上になってからマスク時間の間は電流検出を無効にします。その後、ドライバ出力の下側 Nch MOS をすべて OFF し、一定時間(32 μ s(Typ))後に自己復帰します。この動作は PWMB 端子に入力される PWM 信号とは同期しません。

2. 過熱保護回路 (TSD 回路)

ドライバ IC のチップ温度が上昇し、設定温度(175°C(Typ))を超えると過熱保護(Thermal Shut Down : TSD)回路が動作します。このとき、ドライバ出力はすべて Hi-z 状態となります。また、TSD 回路にはヒステリシス(25°C(Typ))を設けており、チップ温度が下がると通常動作に戻ります。なお、TSD 回路はあくまでも熱的暴走からドライバ IC を遮断することを目的とした回路であり、この回路が動作する時点で動作保証温度を超えています。したがって、この回路を動作させて以降の連続使用、及び動作を前提とした使用にならないよう、十分マージンを持った熱設計をしてください。

3. 過電流保護回路 (OCP 回路)

出力端子間のショートや出力端子の天絡・地絡時の破壊対策として、過電流保護(Over Current Protection : OCP)回路を内蔵しています。出力電流が定格を超え、規定の電流が流れた場合、ドライバ出力をすべて Hi-z 状態にラッチします。スタンバイ状態を経由、あるいは BRKB/CW の論理を切り換えることでラッチを解除できますが、この回路が動作する時点で出力電流定格を超えています。したがって、この回路を動作させて以降の連続使用、及び動作を前提とした使用にならないよう、十分マージンを持った設計をしてください。

4. 不足電圧保護回路 (UVLO 回路)

ドライバ IC が動作できる最低電源電圧を確保して IC の誤動作を防ぐため、不足電圧保護(Under Voltage Lock Out : UVLO)回路を内蔵しています。 V_{CC} が V_{UVL} (6V(Typ))まで下がると、ドライバ出力はすべて Hi-z 状態となります。また、UVLO 回路にはヒステリシス(1V(Typ))を設けており、 V_{CC} が V_{UVH} (7V(Typ))以上になると、通常動作に入ります。

5. 過電圧保護回路 (OVLO 回路)

モータ減速時の V_{CC} の上昇を抑えるため、過電圧保護(Over Voltage Lock Out : OVLO)回路を内蔵しています。LPE 端子が "M" 時は V_{CC} が V_{OVH1} (16V(Typ))以上、LPE 端子が "H" もしくは "L" 時は V_{CC} が V_{OVH2} (31V(Typ))以上で一定時間(4ms(Typ))ショートブレーキ動作となります。また、OVLO 回路にはヒステリシスを設けており、 V_{OVH1} に対しては V_{OVL1} (15V(Typ))以下、 V_{OVH2} に対しては V_{OVL2} (30.5V(Typ))以下になると、一定時間のショートブレーキ動作を経て通常動作に戻ります。

6. モータ拘束保護回路 (MLP 回路)

モータ拘束保護(Motor Lock Protection : MLP)回路を内蔵しており、LPE 端子にて MLP 回路の ON/OFF 及び OVLO 閾値を設定することが可能です。LPE="H" もしくは "M" 時、ホール信号の論理が 1.1sec(Typ)以上変化しない場合、ドライバ出力をすべて Hi-z 状態にラッチします。スタンバイ状態を経由、あるいは BRKB/CW の論理を切り換えることでラッチを解除できます。PWMB="H" もしくはオープンの状態を約 15ms(Typ)検出した場合も、以降の PWMB の立ち上がりエッジでラッチが解除されます。ただし、LPE="L" 時、ショートブレーキ動作時(回転方向切り換え時含む)や TSD 回路動作時には MLP 回路は動作しません。なお、LPE 端子は 100k Ω (Typ) \pm 30k Ω の抵抗で VREG に pull-up されています。

LPE	Monitoring Time	OVLO Threshold
H or OPEN	1.1sec(Typ) \pm 30%	V_{OVH2} 、 V_{OVL2}
M	1.1sec(Typ) \pm 30%	V_{OVH1} 、 V_{OVL1}
L	Disable	V_{OVH2} 、 V_{OVL2}

電氣的特性(特に指定のない限り V_{CC}=24V Ta=25°C)

項 目	記号	規 格 値			単位	条 件
		最小	標準	最大		
[全体]						
回路電流	I _{CC}	-	4.4	8.4	mA	V _{ENB} =0V
スタンバイ電流	I _{STBY}	-	1.1	1.7	mA	ENB=OPEN
VREG 電圧	V _{REG}	4.5	5.0	5.5	V	I _{VREG} =-10mA
[ドライバ出力]						
出力オン抵抗	R _{ON}	-	0.8	1.2	Ω	I _{OUT} =±1.0A(上下合計)
[ホール入力]						
入力バイアス電流	I _{HALL}	-2.0	-0.1	+2.0	μA	V _{HALL} =0V
同相入力電圧範囲 1	V _{HALLCM1}	0	-	V _{REG} -1.7	V	
同相入力電圧範囲 2	V _{HALLCM2}	0	-	V _{REG}	V	片側バイアス時
最小入力電圧	V _{HALLMIN}	50	-	-	mV _{p-p}	
HYS レベル+	V _{HALLHY+}	5	15	25	mV	
HYS レベルー	V _{HALLHY-}	-25	-15	-5	mV	
[制御入力 : ENB]						
入力電流	I _{ENB}	-75	-45	-25	μA	V _{ENB} =0V
スタンバイ電圧	V _{STBY}	2.0	-	V _{REG}	V	
イネーブル電圧	V _{ENA}	0	-	0.8	V	
[制御入力 : PWMB、CW、BRKB、FGSW]						
入力電流	I _{IN}	-80	-50	-30	μA	V _{IN} =0V
入力 H 電圧	V _{INH}	2.0	-	V _{REG}	V	
入力 L 電圧	V _{INL}	0	-	0.8	V	
最小入力パルス幅	t _{PLSMIN}	1	-	-	msec	CW、BRKB
[制御入力 : LPE]						
入力電流	I _{IN2}	-80	-50	-30	μA	V _{IN2} =0V
入力 H 電圧	V _{INH2}	0.8 × V _{REG}	-	V _{REG}	V	
入力 M 電圧	V _{INM2}	0.4 × V _{REG}	-	0.6 × V _{REG}	V	
入力 L 電圧	V _{INL2}	0	-	0.2 × V _{REG}	V	
[FG 出力 : FGO]						
出力 L 電圧	V _{FGOL}	0	0.1	0.3	V	I _{FGO} =2mA
[電流制限]						
検出電圧	V _{CL}	0.18	0.20	0.22	V	
[UVLO]						
リリース電圧	V _{UVH}	6.5	7.0	7.5	V	
ロックアウト電圧	V _{UVL}	5.5	6.0	6.5	V	
[OVLO]						
リリース電圧 1	V _{OVL1}	14.0	15.0	16.0	V	LPE="M"
ロックアウト電圧 1	V _{OVH1}	15.0	16.0	17.0	V	LPE="M"
リリース電圧 2	V _{OVL2}	29.0	30.5	32.0	V	LPE="H" or "L"
ロックアウト電圧 2	V _{OVH2}	29.5	31.0	32.5	V	LPE="H" or "L"

タイミングチャート

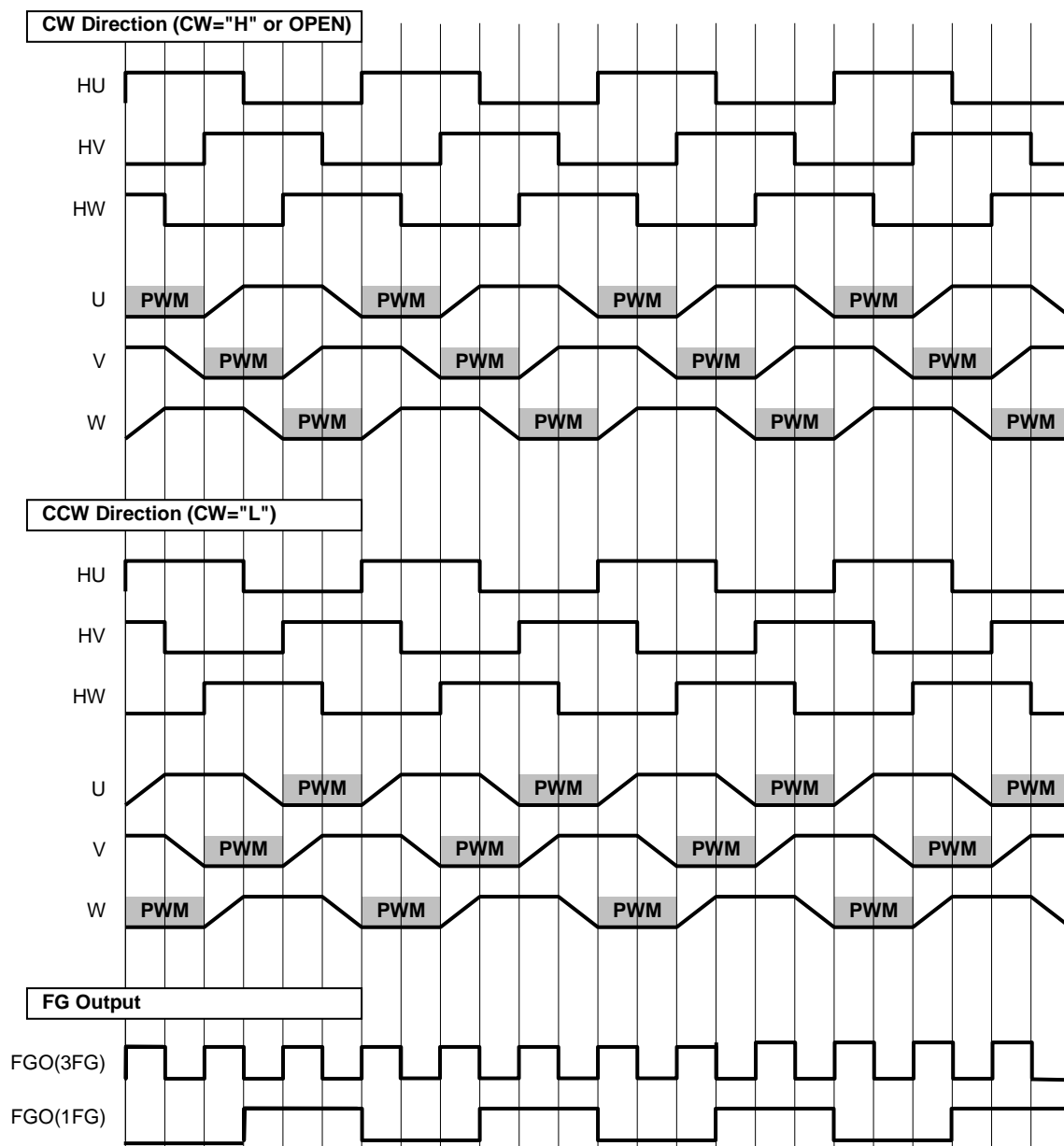


Figure 4. タイミングチャート

状態遷移図

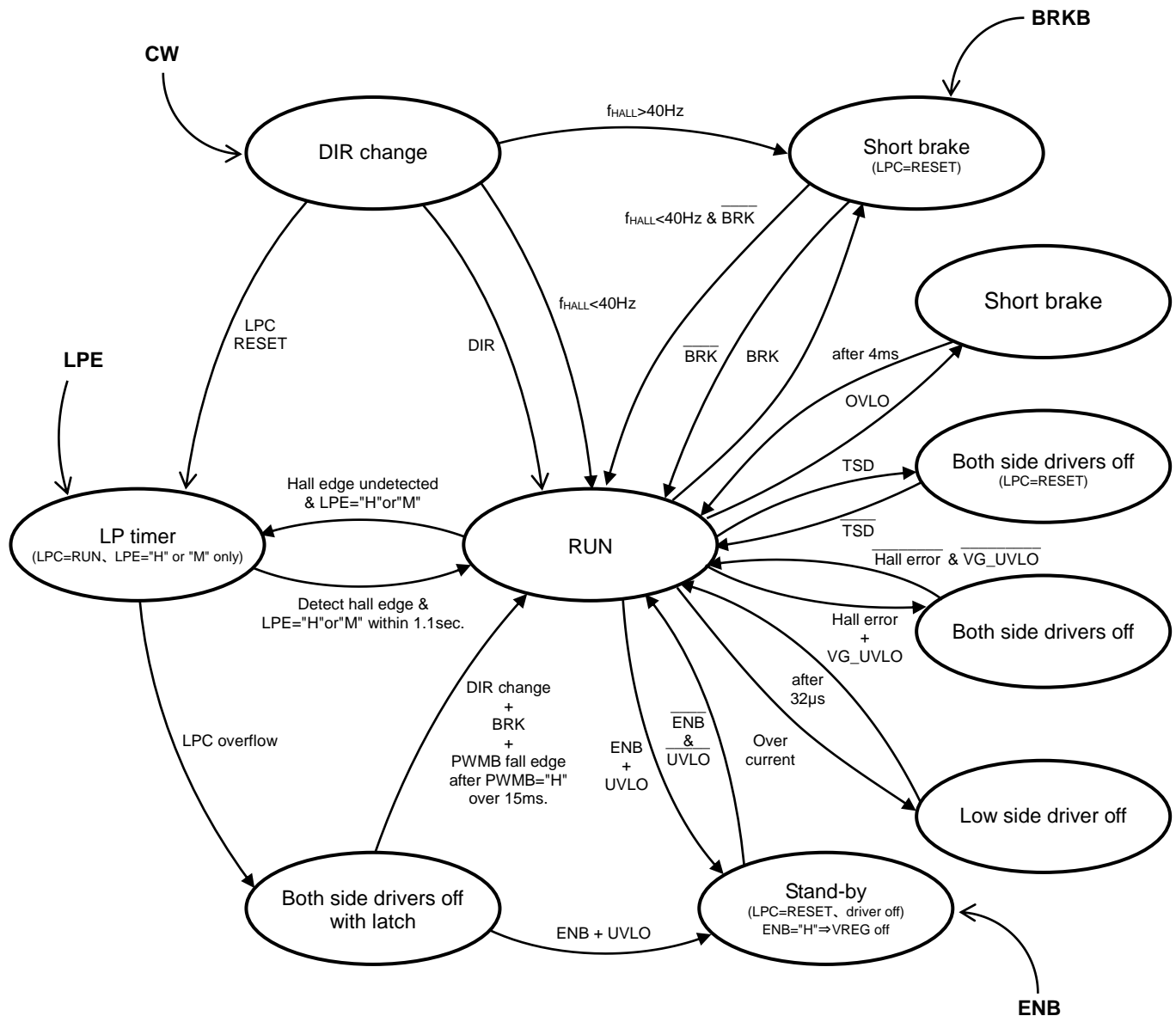


Figure 5. 状態遷移図

Legend:

DIR: motor rotational direction
 LP: motor lock protection
 LPC: internal counter for the motor lock protection (watch-dog timer)
 f_{HALL} : hall signal frequency
 Hall error: $H_U=H_V=H_W$
 &: logical "AND"
 +: logical "OR"

Note) All values are typical

→ State transition
 → Command signal

入出力等価回路図

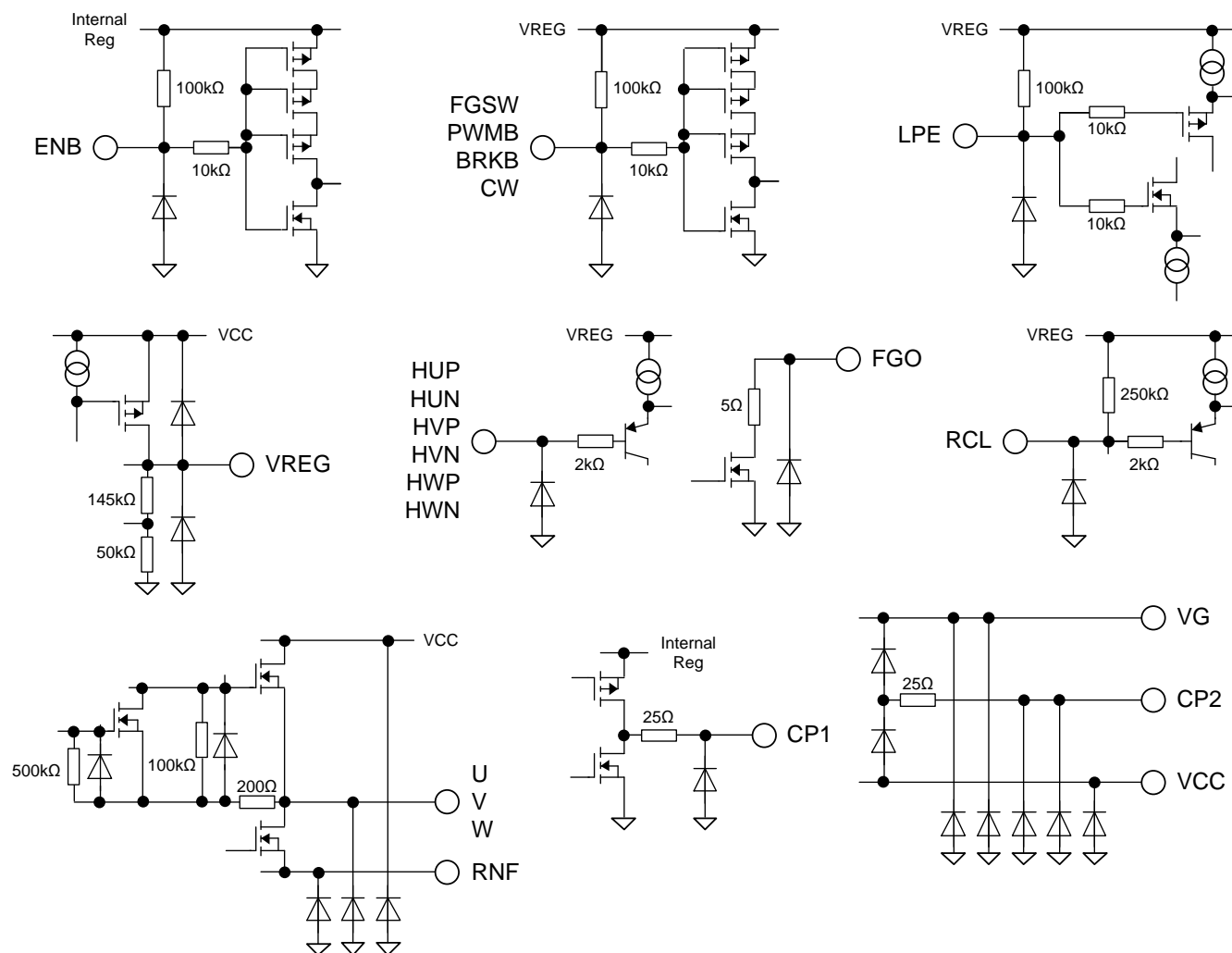


Figure 6. 状態遷移図

アプリケーション使用上の注意

1. CP1-CP2 間について

CP1(3pin)と CP2(4pin)を誤ってショートした場合、IC が破壊する恐れがあります。異物が入るなどしてショートした場合についても破壊の恐れがありますので、プリント基板に取り付ける際は十分注意してください。

使用上の注意

1. 電源の逆接続について

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。

2. 電源ラインについて

基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。グラウンドラインについても、同様のパターン設計を考慮してください。また、LSI のすべての電源端子について電源-グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量低下が起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

3. グラウンド電位について

グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。

機能的に負電位を入出力する端子を除き、グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子、負電位入出力端子以外の端子がグラウンド以下の電圧にならないようにしてください。

4. グラウンド配線パターンについて

小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

5. 熱設計について

万一、最高接合部温度を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。本仕様書の絶対最大定格に記載しています最高接合部温度を超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなどの対策をして、最高接合部温度を超えないようにしてください。

6. 推奨動作条件について

この範囲であればほぼ期待通りの特性を得ることができる範囲です。電気特性については各項目の条件下において保証されるものです。

7. ラッシュカレントについて

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

8. 強電磁界中の動作について

強電磁界中でのご使用では、まれに誤動作する可能性がありますのでご注意ください。

使用上の注意 — 続き

9. セット基板での検査について

セット基板での検査時に、インピーダンスの低いピンにコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

10. 端子間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けた場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

11. 未使用の入力端子の処理について

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

12. 各入力端子について

本 IC はモノリシック IC であり、各素子間に素子分離のための P+アイソレーションと、P 基板を有しています。この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。

例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、

○抵抗では、GND > (端子 A) の時、トランジスタ (NPN) では GND > (端子 B) の時、P-N 接合が寄生ダイオードとして動作します。

○また、トランジスタ (NPN) では、GND > (端子 B) の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。

IC の構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND (P 基板) より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。アプリケーションにおいて電源端子と各端子電圧が逆になった場合、内部回路または素子を損傷する可能性があります。例えば、外付けコンデンサに電荷がチャージされた状態で、電源端子が GND にショートされた場合などです。また、電源端子直列に逆流防止のダイオードもしくは各端子と電源端子間にバイパスのダイオードを挿入することを推奨します。

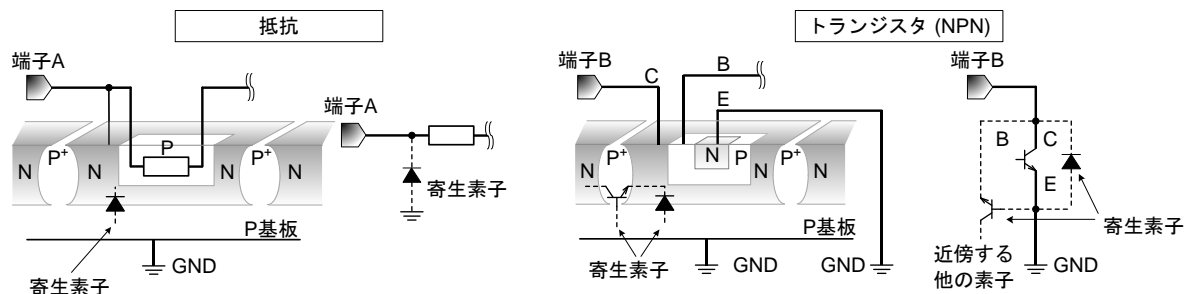


Figure 7. モノリシック IC 構造例

13. セラミック・コンデンサの特性変動について

外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮のうえ定数を決定してください。

14. 安全動作領域について

本製品を使用する際には、出力トランジスタが絶対最大定格及び ASO を超えないよう設定してください。

使用上の注意 — 続き

15. 温度保護回路について

IC を熱破壊から防ぐための温度保護回路を内蔵しております。最高接合部温度内でご使用いただきますが、万が一最高接合部温度を超えた状態が継続すると、温度保護回路が動作し出力パワー素子が OFF します。その後チップ温度 T_j が低下すると回路は自動で復帰します。なお、温度保護回路は絶対最大定格を超えた状態での動作となりますので、温度保護回路を使用したセット設計などは、絶対に避けてください。

16. 過電流保護回路について

出力には電流能力に応じた過電流保護回路が内部に内蔵されているため、負荷ショート時には IC 破壊を防止しますが、この保護回路は突発的な事故による破壊防止に有効なもので、連続的な保護回路動作、過渡時でのご使用に対応するものではありません。

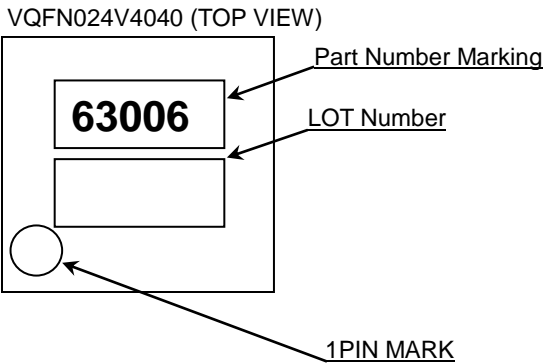
17. 外乱光の影響について

WL-CSP のようにシリコン面の一部が露出しているデバイスは、外乱光が当たると光電効果により特性に影響を与える恐れがあります。フィルタの設置や遮光など外乱光の影響を受けない設計をしてください。

発注形名情報

B D 6 3 0 0 6 M U V										-	E 2	
品名										パッケージ MUV: VQFN024V4040		包装、フォーミング仕様 E2: リール状エンボステープニング

標印図

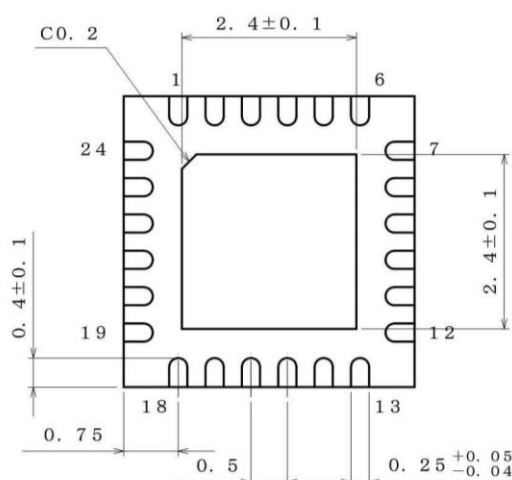
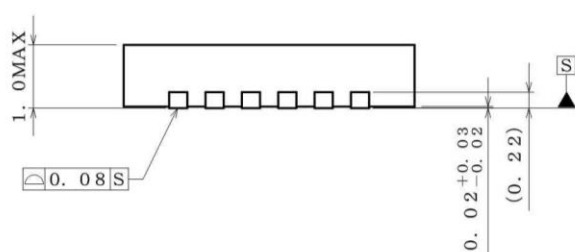
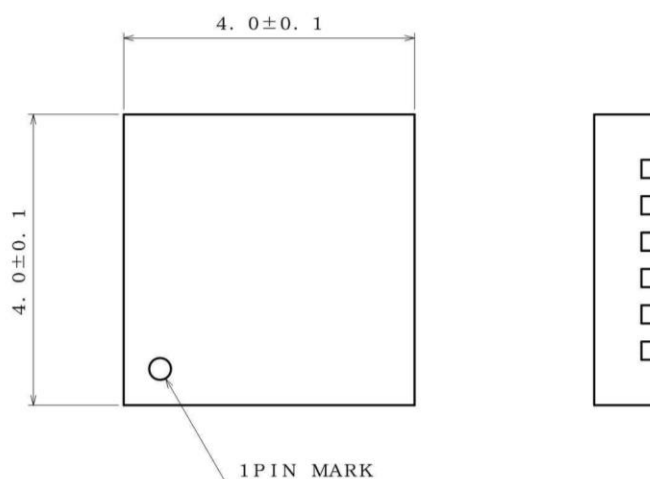


標印	パッケージ	発注可能形名
63006	VQFN024V4040	BD63006MUV-E2

外形寸法図と包装・フォーミング仕様

Package Name

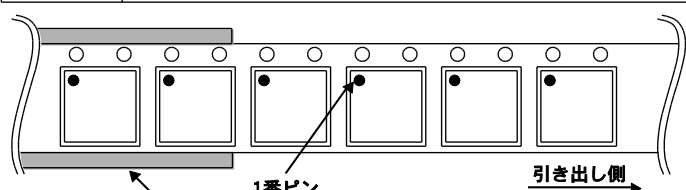
VQFN024V4040



(UNIT: mm)
 PKG: VQFN024V4040
 Drawing No. EX463-5001-2

<包装仕様>

包装形態	エンボステーピング
包装数量	2500pcs
包装方向	E2 (リールを左手に持ち、右手でテープを引き出したときに 製品の1番ピンが左上にくる方向)



※ご発注の際は、包装数量の倍数でお願い致します。

改訂履歴

日付	版	変更内容
2015.07.14	001	新規作成
2016.06.02	002	P1 アプリケーション回路のシンボルを変更 P3 ブロック図のシンボルを変更、Internal Reg を追加 P4 許容損失の項目を削除 P5 熱抵抗の追加 P6 PWM 入力端子:Hi-z⇒"H" OFF⇒OFF(Hi-z)に修正 P7 (V_{HALLCM} 、 $0V \sim V_{REG}-1.7V$)⇒($V_{HALLCM1,2}$)に変更 P8 U,V,W 出力: $1\mu s \sim 2\mu s \Rightarrow 1\mu s(\text{typ})$ に変更. 検出用抵抗: " $0.05\Omega \sim 0.5\Omega$ "⇒" $0.15\Omega \sim 0.5\Omega$ "に修正 P9 入出力等価回路図のシンボルを変更 "熱損失について"を削除

ご注意

ローム製品取扱い上の注意事項

1. 本製品は一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器等）への使用を意図して設計・製造されております。したがって、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器^(Note 1)、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
 - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
 - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
3. 本製品は、一般的な電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
 - ①水・油・薬液・有機溶剤等の液体中でのご使用
 - ②直射日光・屋外暴露、塵埃中でのご使用
 - ③潮風、Cl₂、H₂S、NH₃、SO₂、NO₂ 等の腐食性ガスの多い場所でのご使用
 - ④静電気や電磁波の強い環境でのご使用
 - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
 - ⑥本製品を樹脂等で封止、コーティングしてのご使用。
 - ⑦はんだ付けの後に洗浄を行わない場合（無洗浄タイプのフラックスを使用された場合も、残渣の洗浄は確実にを行うことをお勧め致します）、又ははんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合。
 - ⑧本製品が結露するような場所でのご使用。
4. 本製品は耐放射線設計はなされておられません。
5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
6. パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
7. 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

1. ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
2. はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。
その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。（人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等）

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
 - ①潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所での保管
 - ②推奨温度、湿度以外での保管
 - ③直射日光や結露する場所での保管
 - ④強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き（梱包箱に表示されている天面方向）で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等（ソフトウェア含む）との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。