

System Lens Drivers

μ-step 対応デジタルスチルカメラ用
システムレンズドライバ

BU24038GW

概要

BU24038GW はステッピングモータの μ-step 駆動が可能で、高精度・低騒音のレンズ駆動システムを構成できます。μ-step 駆動の制御を LSI 内部で行うため、マイコン負荷を低減できます。

また、DC モータ、ボイスコイルモータ用のドライバも内蔵しており、様々な機能レンズに対応します。

特長

- ドライバ部 9ch 内蔵
1ch~8ch: 電圧駆動式 H-bridge 型 STM3 系統対応
9ch: 電流駆動式 H-bridge 型
- PI 駆動部 3ch 内蔵
- 波形整形部 4ch 内蔵
- PLL 回路内蔵

用途

- デジタルスチルカメラ

重要特性

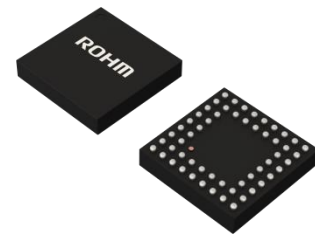
- デジタル電源電圧: 2.7 V ~ 3.6 V
- ドライバ電源電圧: 2.7 V ~ 5.5 V
- 入出力電流(1ch~9ch): 500 mA (Max)
- クロック動作周波数: 1 MHz ~ 28 MHz
- ON 抵抗(1ch~8ch): 1.5 Ω (Typ)
- ON 抵抗(9ch): 1.0 Ω (Typ)
- 動作温度範囲: -20 °C ~ +85 °C

パッケージ

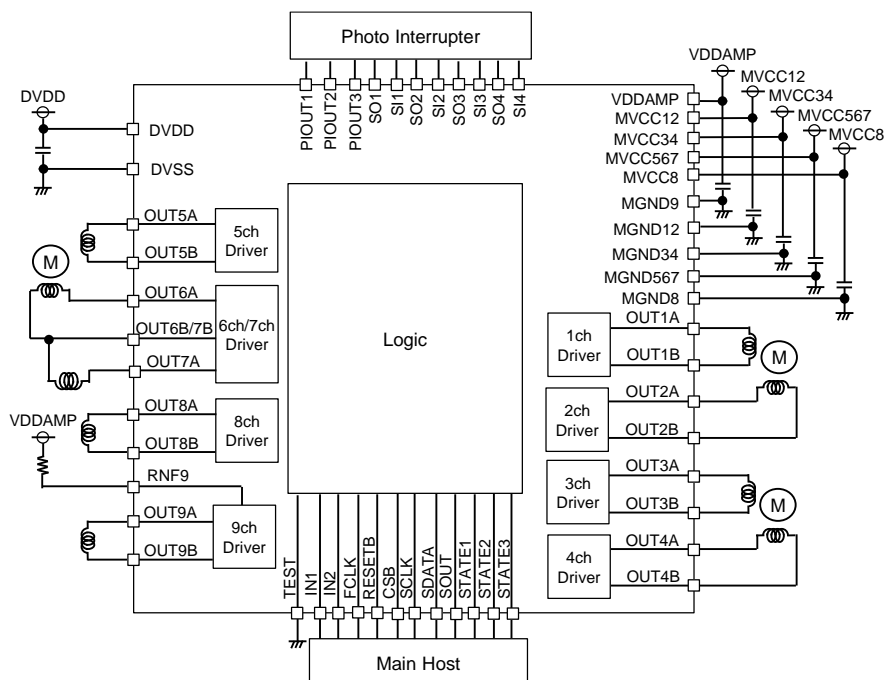
UCSP75M3 (56 pin)

W (Typ) x D (Typ) x H (Max)

3.80 mm x 3.80 mm x 0.85 mm



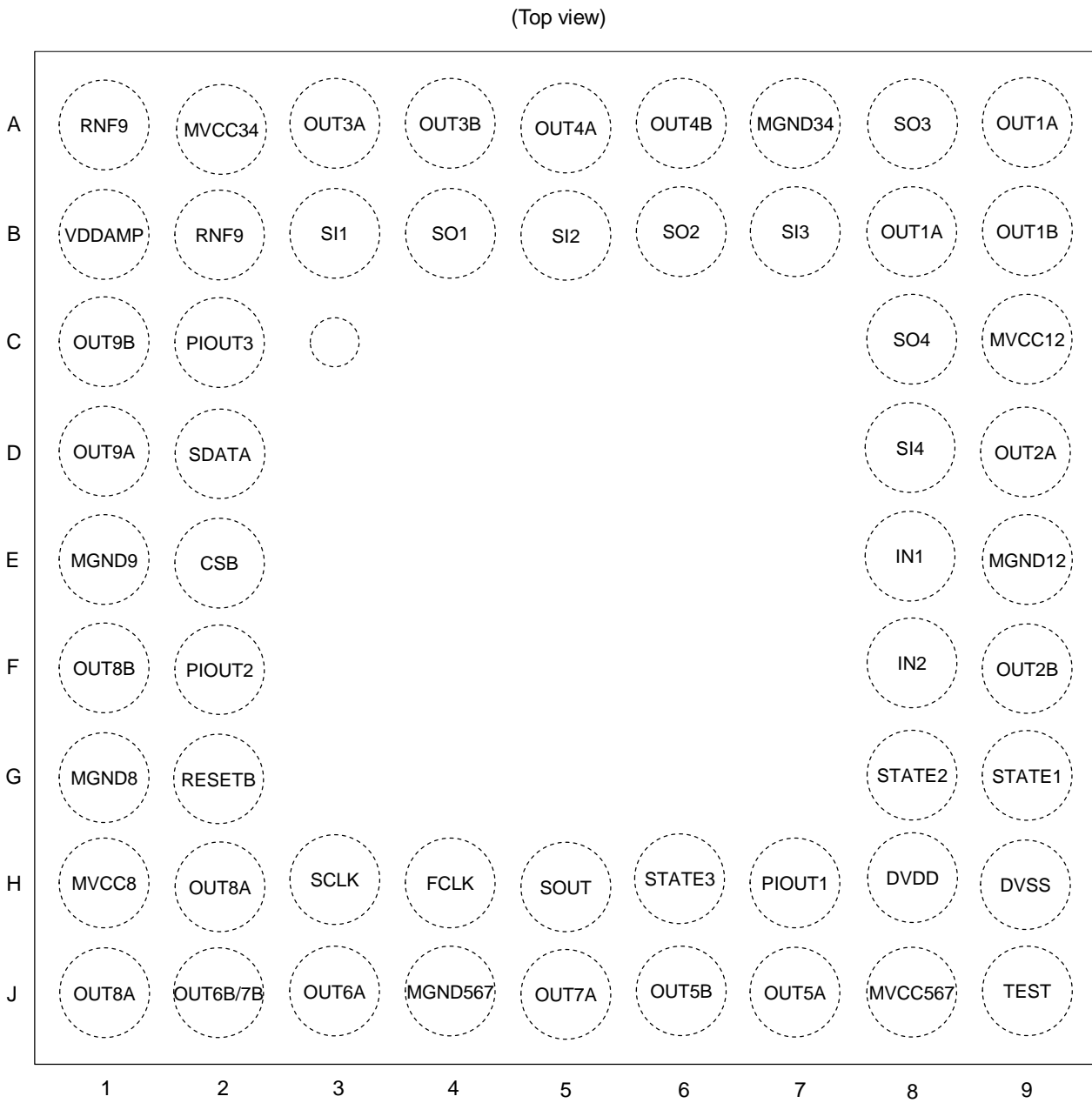
基本アプリケーション回路



目 次

概要.....	1
特長.....	1
用途.....	1
重要特性.....	1
パッケージ	1
基本アプリケーション回路	1
目 次.....	2
端子配置図	3
端子説明.....	4
ブロック図	5
各ブロック動作説明.....	6
絶対最大定格	9
推奨動作条件.....	9
電気的特性	10
特性データ	11
タイミングチャート.....	14
シリアルインタフェース.....	15
レジスタマップ.....	16
応用回路例	17
入出力等価回路図	18
使用上の注意.....	20
発注形名情報.....	22
標印図	22
外形寸法図と包装・フォーミング仕様	23
改訂履歴.....	24

端子配置図



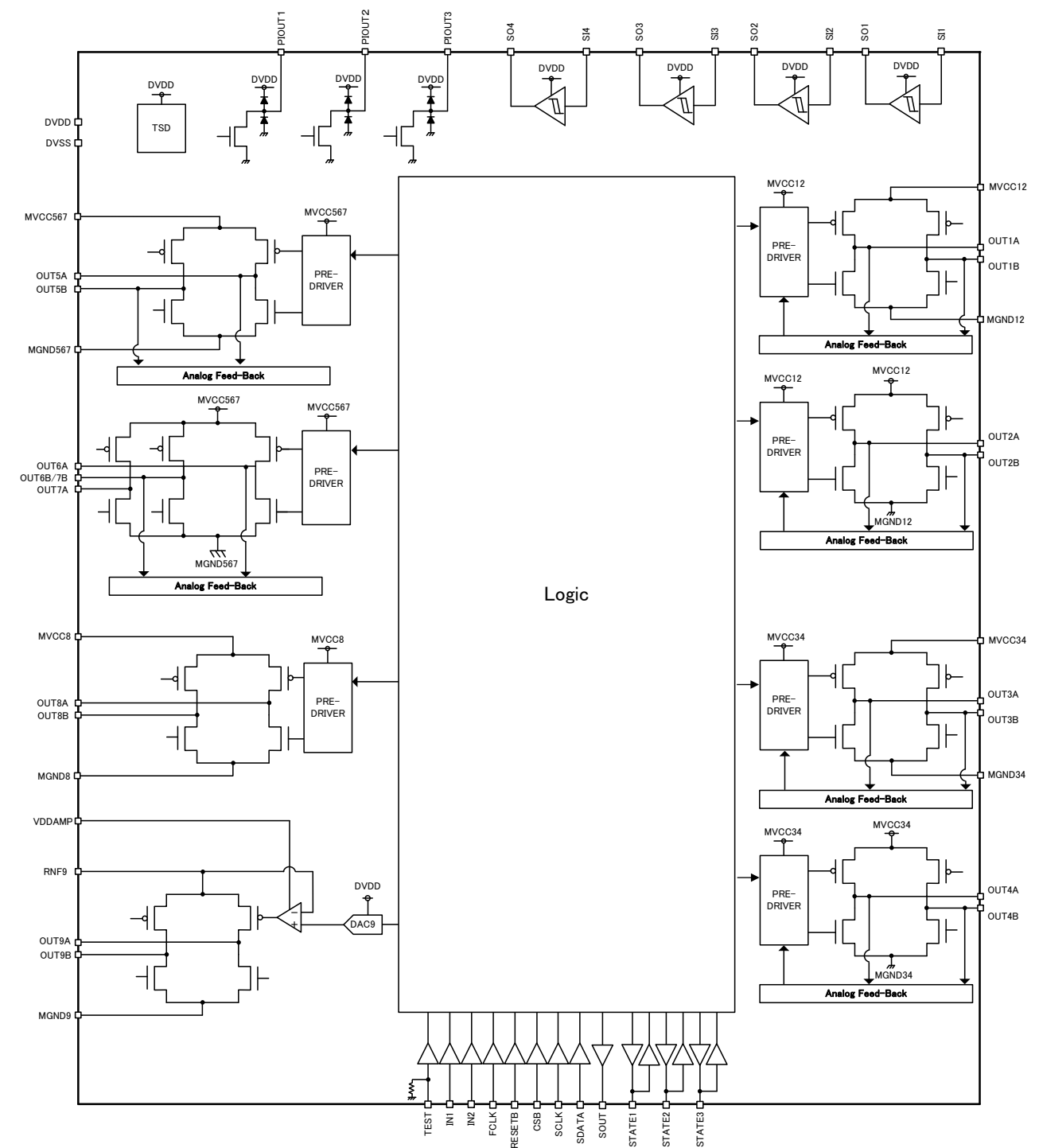
端子説明

端子番号	端子名	電源系	機能	端子番号	端子名	電源系	機能
A1 ^(Note 1)	RNF9	-	9ch ドライバ電源	E8	IN1	DVDD	IN1 ロジック入力
A2	MVCC34	-	3ch,4ch ドライバ電源	E9	MGND12	-	1ch,2ch ドライバグラウンド
A3	OUT3A	MVCC34	3ch ドライバ A 出力	F1	OUT8B	MVCC8	8ch ドライバ B 出力
A4	OUT3B	MVCC34	3ch ドライバ B 出力	F2	PIOUT2	DVDD	PI 駆動部出力 2
A5	OUT4A	MVCC34	4ch ドライバ A 出力	F8	IN2	DVDD	IN2 ロジック入力
A6	OUT4B	MVCC34	4ch ドライバ B 出力	F9	OUT2B	MVCC12	2ch ドライバ B 出力
A7	MGND34	-	3ch,4ch ドライバグラウンド	G1	MGND8	-	8ch ドライバグラウンド
A8	SO3	DVDD	波形整形部出力 3	G2	RESETB	DVDD	RESETB ロジック入力
A9 ^(Note 1)	OUT1A	MVCC12	1ch ドライバ A 出力	G8	STATE2	DVDD	STATE2 ロジック入出力
B1	VDDAMP	-	9ch 電流ドライバ 制御電源	G9	STATE1	DVDD	STATE1 ロジック入出力
B2 ^(Note 1)	RNF9	-	9ch ドライバ電源	H1	MVCC8	-	8ch ドライバ電源
B3	SI1	DVDD	波形整形部入力 1	H2 ^(Note 1)	OUT8A	MVCC8	8ch ドライバ A 出力
B4	SO1	DVDD	波形整形部出力 1	H3	SCLK	DVDD	SCLK ロジック入力
B5	SI2	DVDD	波形整形部入力 2	H4	FCLK	DVDD	FCLK ロジック入力
B6	SO2	DVDD	波形整形部出力 2	H5	SOUT	DVDD	SOUT ロジック出力
B7	SI3	DVDD	波形整形部入力 3	H6	STATE3	DVDD	STATE3 ロジック入出力
B8 ^(Note 1)	OUT1A	MVCC12	1ch ドライバ A 出力	H7	PIOUT1	DVDD	PI 駆動部出力 1
B9	OUT1B	MVCC12	1ch ドライバ B 出力	H8	DVDD	-	デジタル部電源端子
C1	OUT9B	RNF9	9ch ドライバ B 出力	H9	DVSS	-	グラウンド
C2	PIOUT3	DVDD	PI 駆動部出力 3	J1 ^(Note 1)	OUT8A	MVCC8	8ch ドライバ A 出力
C8	SO4	DVDD	波形整形部出力 4	J2	OUT6B/7B	MVCC567	6ch,7ch ドライバ B 出力
C9	MVCC12	-	1ch,2ch ドライバ電源	J3	OUT6A	MVCC567	6ch ドライバ A 出力
D1	OUT9A	RNF9	9ch ドライバ A 出力	J4	MGND567	-	5ch,6ch,7ch ドライバグラウンド
D2	SDATA	DVDD	SDATA ロジック入力	J5	OUT7A	MVCC567	7ch ドライバ A 出力
D8	SI4	DVDD	波形整形部入力 4	J6	OUT5B	MVCC567	5ch ドライバ B 出力
D9	OUT2A	MVCC12	2ch ドライバ A 出力	J7	OUT5A	MVCC567	5ch ドライバ A 出力
E1	MGND9	-	9ch ドライバグラウンド	J8	MVCC567	-	5ch,6ch,7ch ドライバ電源
E2	CSB	DVDD	CSB ロジック入力	J9	TEST	DVDD	TEST ロジック入力

(Note 1) コーナーピン A1、A9、J1 のみのご使用はできません。

A1-B2、A9-B8、J1-H2 間をそれぞれショートするか、B2、B8、H2 のみをご使用ください。

ブロック図



各ブロック動作説明

ステッピングモータドライバ部 (1ch~6ch ドライバ)

ステッピングモータ駆動用の PWM 駆動型電圧ドライバを内蔵しています。

最大 3 系統のステッピングモータを個別に駆動できます。

D 級アンプ形式の電圧フィードバック回路を搭載しています。

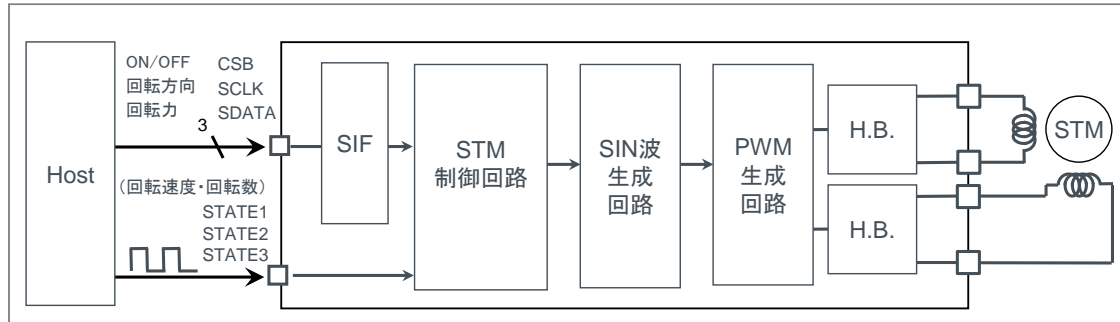
3ch, 4ch ドライバは DC モータやボイスコイルモータ用として個別に使用することも可能です。

(1)制御仕様に関して

クロック IN 制御・自走式制御の両方に対応しています。

(a)クロック IN 制御

ステッピングモータを駆動する設定をレジスタへ書き込み、STATE1、STATE2、STATE3 端子へのクロック入力に同期してモータが回転します。μ-step、1-2 相励磁、2 相励磁のモードを選択できます。電気角 1 周期に必要なエッジの数は 4, 8, 32, 64, 128, 256, 512, 1024 から選択できます。



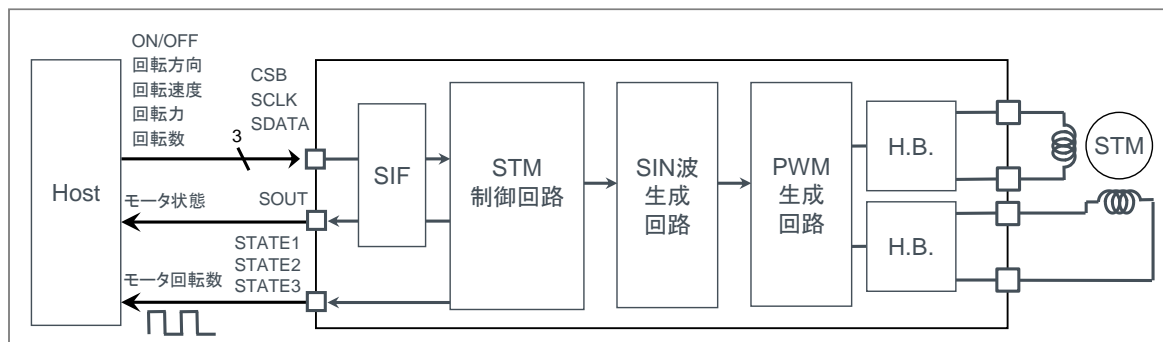
(b)自走式制御

ステッピングモータを駆動する設定をレジスタへ書き込むことで、モータが回転します。

回転指令状態(実行中 1・停止 0)、キャッシュレジスタ状態、モータ動作位置をシリアル出力(SOUT 端子)から出力し、モータ動作に同期して STATE1、STATE2、STATE3 端子から信号(MO 出力)を出力します。

μ-step(1024 ステップ)、1-2 相励磁、2 相励磁のモードを選択できます。

キャッシュレジスタを搭載していますので、モータ動作時に次工程の動作設定ができ、連続動作が可能です。



各ブロック動作説明 — 続き

電圧ドライバ部 (7ch,8ch ドライバ)

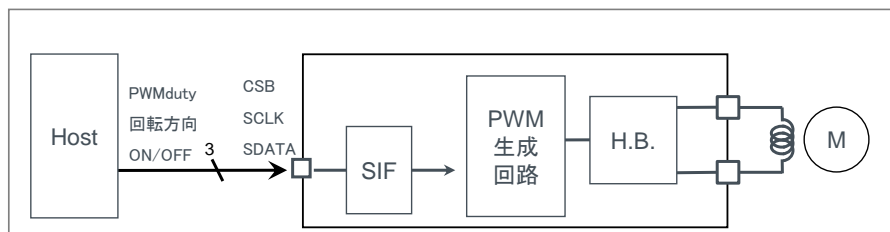
PWM 駆動型電圧ドライバを内蔵しています。

(1)制御に関して

(a)レジスタ制御

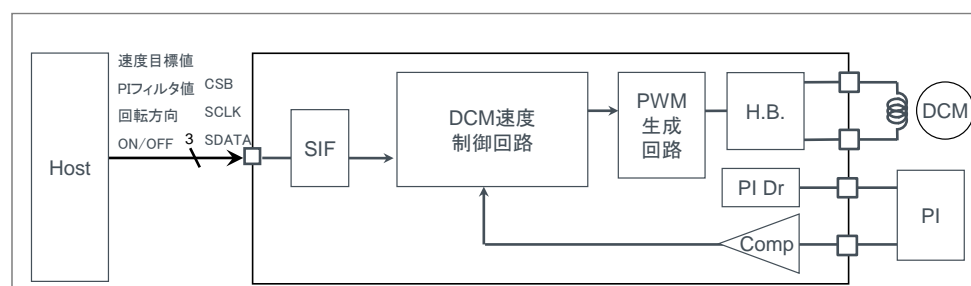
■7ch ドライバ、8ch ドライバ速度制御 OFF 時

PWM デューティ比・回転方向・駆動 ON/OFF の設定をレジスタへ書き込むことで、PWM 駆動します。



■8ch ドライバ速度制御 ON 時

目標速度値・PI フィルタ値・回転方向・駆動の ON/OFF の設定をレジスタへ書き込むことで、速度制御駆動します。フォトインタラプタの信号でモータ速度を検出し、目標速度と比較して速度調整を行います。



各ブロック動作説明 — 続き

電流ドライバ部 (9ch ドライバ)

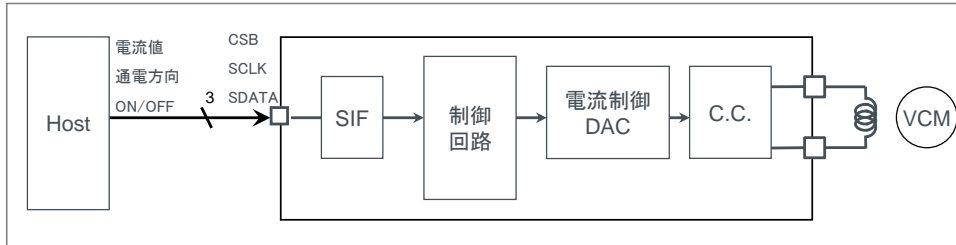
定電流型ドライバを内蔵しています。

RNF9 端子電圧と外付け抵抗値(R_{RNF})より出力する電流が決定し、内部高精度アンプ(CMOS ゲート入力)により定電流制御されます。RNF9 端子と外付け抵抗の配線に抵抗成分が存在すると、精度が悪化する可能性がありますので、配線には十分配慮してください。

(1)制御に関して

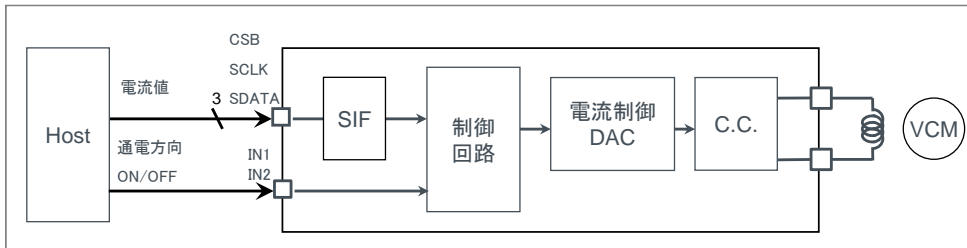
(a)レジスタ制御

出力電流値・通電方向・通電の ON/OFF の設定をレジスタへ書き込むことで、定電流駆動します。



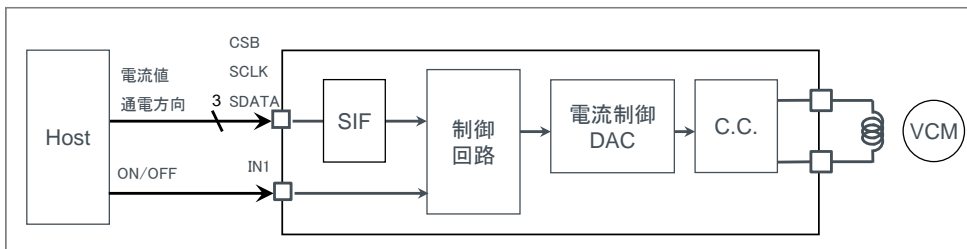
(b)外部端子制御 1

出力電流値はレジスタに書き込み、通電方向の設定・通電の ON/OFF は IN1、IN2 端子を制御することで、定電流駆動します。



(c)外部端子制御 2

出力電流値・通電方向の設定はレジスタに書き込み、通電の ON/OFF は IN1 端子を制御することで、定電流駆動します。



絶対最大定格 (Ta=25 °C)

項 目	記号	定 格	単位	備考
電源電圧	DVDD	-0.3~+4.5	V	
	MVCC	-0.3~+7.0	V	MVCC12, MVCC34, MVCC567 MVCC8, VDDAMP
入力電圧	V _{IN}	-0.3 ~ 電源電圧+0.3	V	
入出力電流 ^(Note 2)	I _{IN}	500	mA	MVCC12, MVCC34, MVCC567 MVCC8, RNF9
		50	mA	PIOUT1, PIOUT2, PIOUT3
最高接合部温度	T _{jmax}	125	°C	
保存温度範囲	T _{stg}	-55~+125	°C	
許容損失 ^(Note 3)	P _d	1.30	W	

注意 1：印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施していただけのご検討をお願いします。

注意 2：最高接合部温度を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。最高接合部温度を超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなど、最高接合部温度を超えないよう許容損失にご配慮ください。

(Note 2) P_d を超えないようにしてください。

(Note 3) Ta = 25 °C 以上で使用する場合、1°C につき、13 mW 減じる。(50 mm x 58 mm x 1.75 mm ガラスエポキシ基盤実装時)

推奨動作条件

項 目	記号	最小	標準	最大	単位	備考
デジタル電源電圧	DVDD	2.7	3.0	3.6	V	DVDD ≤ MVCC
ドライバ電源電圧	MVCC	2.7	5.0	5.5	V	MVCC12, MVCC34, MVCC567 MVCC8, VDDAMP
クロック動作周波数	f _{CLK}	1	-	28	MHz	基準クロック
動作温度	T _{opr}	-20	+25	+85	°C	

電氣的特性

(特に指定のない限り Ta=25 °C, DVDD=3.0 V, MVCC12=MVCC34=MVCC567=MVCC8=VDDAMP=5.0 V)

項 目	記号	最小	標準	最大	単位	条 件
<消費電流>						
静止時	I _{SSD}	-	0	10	μA	DVDD 電源 CMD_RS=0
	I _{SSM}	-	0	10	μA	MVCC 電源 CMD_RS=0
動作時	I _{DDD}	-	14	19	mA	DVDD 電源 RESETB=H CMD_RS=STB=CLK_EN=1 f _{CLK} = 24 MHz CLK_DIV 設定 : 0h 無負荷
<ロジック部>						
L 入力電圧	V _{IL}	DVSS	-	0.3 x DVDD	V	
H 入力電圧	V _{IH}	0.7 x DVDD	-	DVDD	V	
L 入力電流	I _{IL}	0	-	10	μA	V _{IL} = DVSS
H 入力電流	I _{IH}	0	-	10	μA	V _{IH} = DVDD
L 出力電圧	V _{OL}	DVSS	-	0.2 x DVDD	V	I _{OL} = 1.0 mA
H 出力電圧	V _{OH}	0.8 x DVDD	-	DVDD	V	I _{OH} = 1.0 mA
<PI 駆動用回路>						
出力電圧	V _{PIO}	-	0.15	0.5	V	I _{IH} = 30 mA
<波形整形用回路>						
H しきい値電圧	V _{THH}	-	-	1.9	V	DVDD = 3.25V
L しきい値電圧	V _{THL}	0.9	-	-	V	DVDD = 3.25V
ヒステリシス幅	V _{HYS}	0.2	-	0.6	V	DVDD = 3.25V
<電圧ドライバ部 1ch~6ch>						
ON 抵抗	R _{ON}	-	1.5	2.0	Ω	I _O = ±100 mA (上下段の和)
オフリーク電流	I _{OZ}	-10	0	+10	μA	出力 HiZ 設定
出力端子間平均電圧精度	V _{DIFF}	-5	-	+5	%	different_output_voltage 設定 : 2Bh
<電圧ドライバ部 7ch,8ch>						
ON 抵抗	R _{ON}	-	1.5	2.0	Ω	I _O = ±100 mA (上下段の和)
オフリーク電流	I _{OZ}	-10	0	+10	μA	出力 HiZ 設定
<電流ドライバ部 9ch>						
ON 抵抗	R _{ON}	-	1.0	1.5	Ω	I _O = ±100 mA (上下段の和)
オフリーク電流	I _{OZ}	-10	0	+10	μA	出力 HiZ 設定
出力電流	I _O	190	200	210	mA	9_IOUT 設定 : 80h R _{RNF} =1 Ω

特性データ（参考データ）
(特に指定のない限り Ta=25 °C, DVDD=3.0 V, MVCC12=MVCC34=MVCC567=MVCC8=VDDAMP=5.0 V)

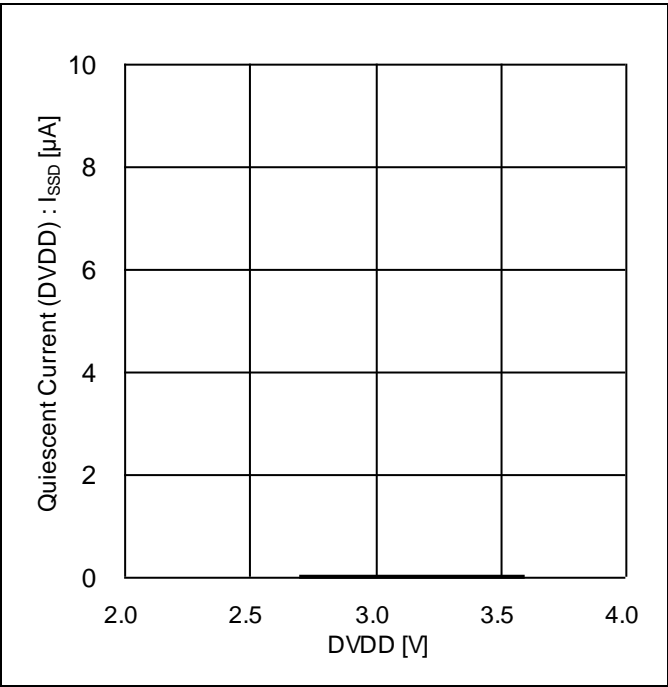


Figure 1. Quiescent Current (DVDD) vs DVDD

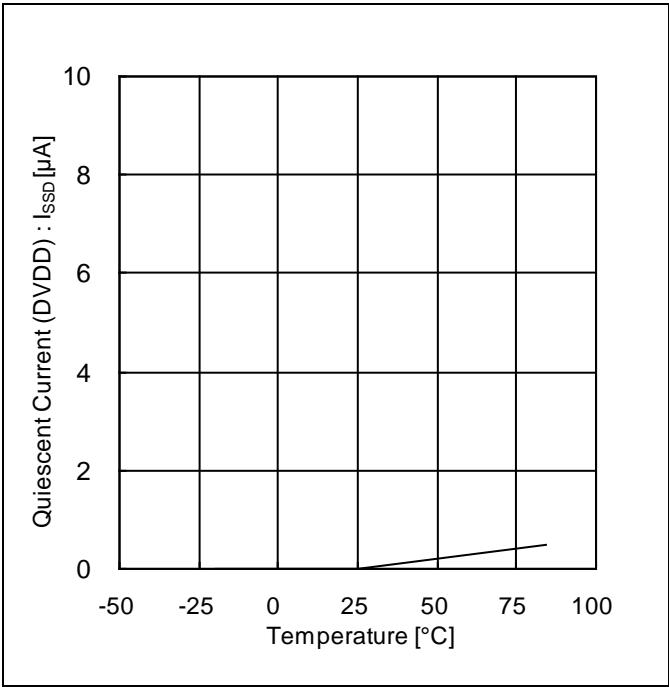


Figure 2. Quiescent Current (DVDD) vs Temperature

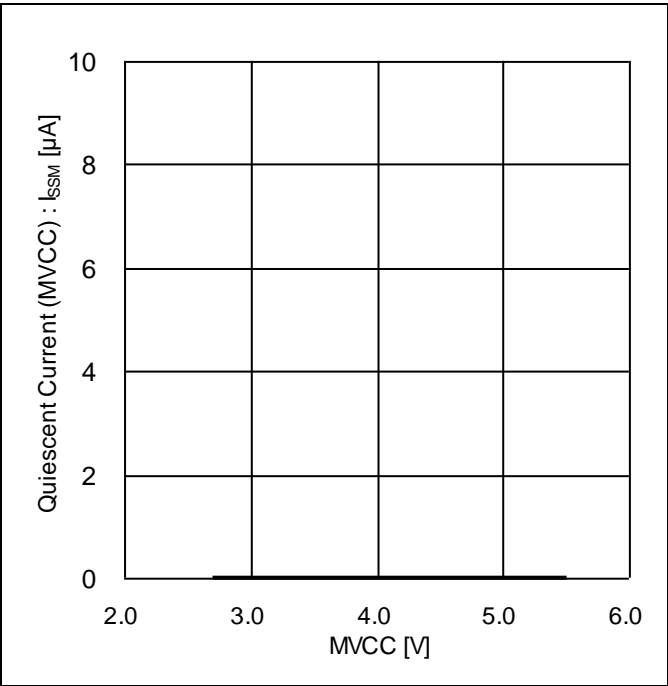


Figure 3. Quiescent Current (MVCC) vs MVCC

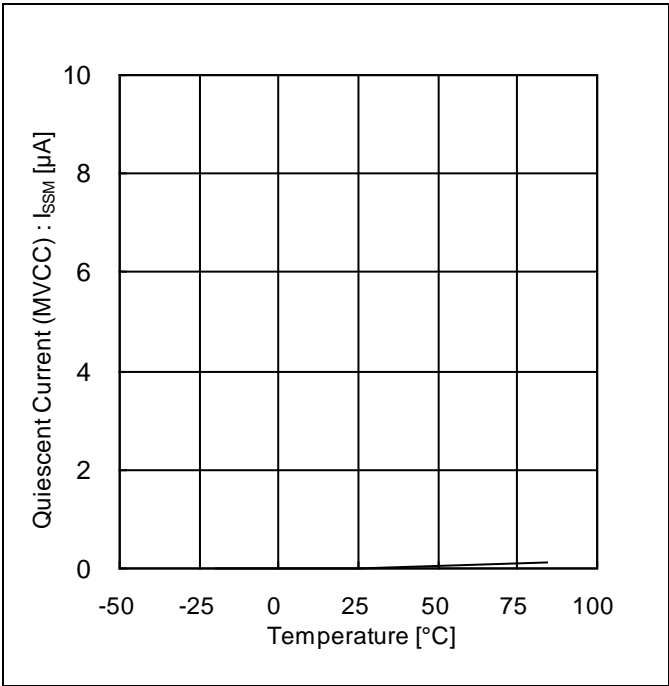


Figure 4. Quiescent Current (MVCC) vs Temperature

特性データ（参考データ） — 続き

(特に指定のない限り Ta=25 °C, DVDD=3.0 V, MVCC12=MVCC34=MVCC567=MVCC8=VDDAMP=5.0 V)

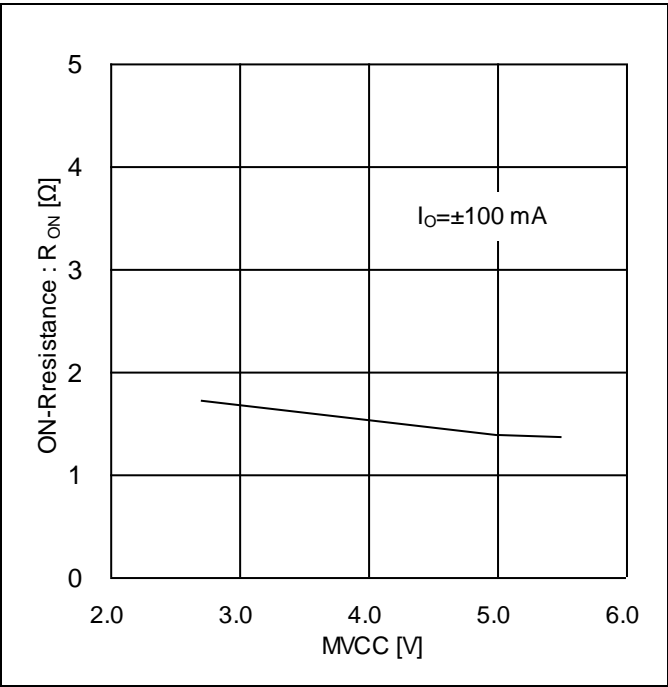


Figure 5. ON-Resistance vs MVCC
(1ch to 8ch Driver Block)

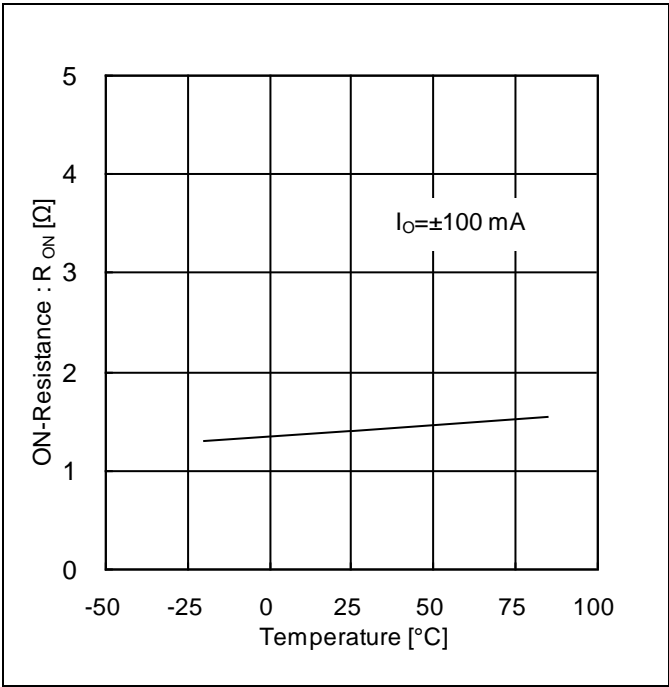


Figure 6. ON-Resistance vs Temperature
(1ch to 8ch Driver Block)

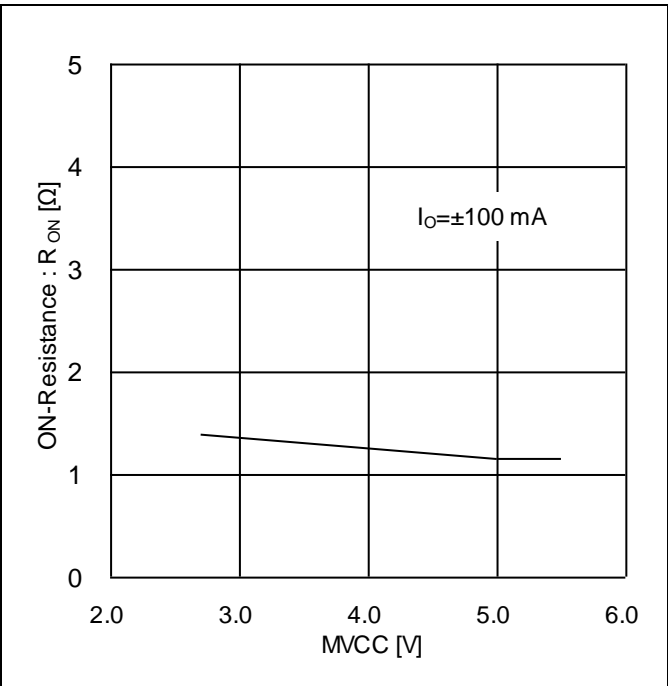


Figure 7. ON-Resistance vs MVCC
(9ch Driver Block)

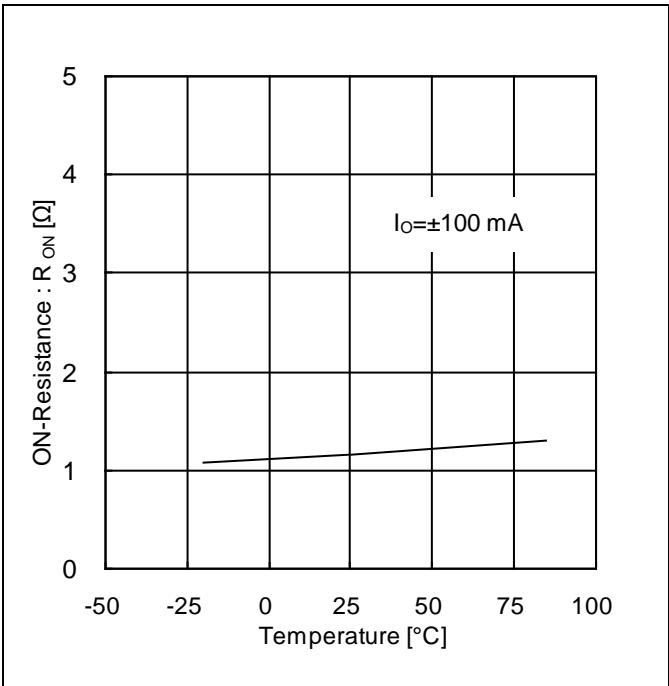


Figure 8. ON-Resistance vs Temperature
(9ch Driver Block)

特性データ（参考データ） — 続き
(特に指定のない限り Ta=25 °C, DVDD=3.0 V, MVCC12=MVCC34=MVCC567=MVCC8=VDDAMP=5.0 V)

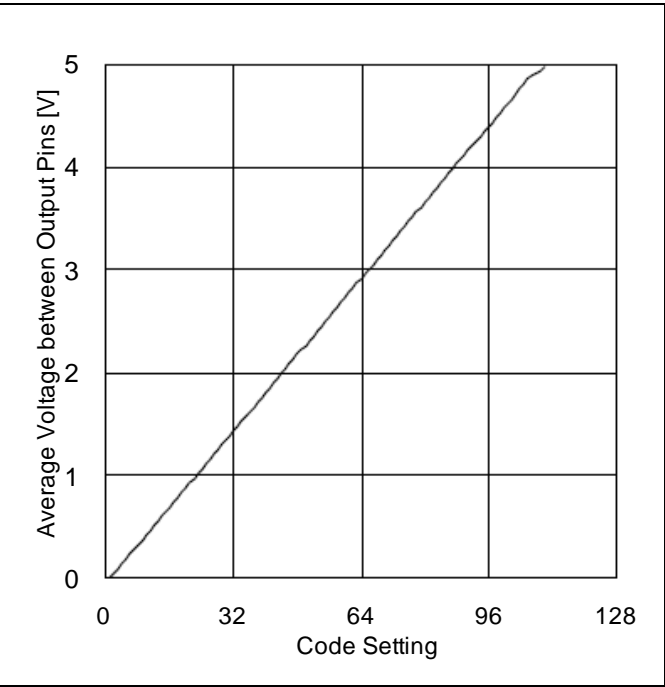


Figure 9. Average Voltage between Output Pins vs Code Setting
(Voltage Driver Block)

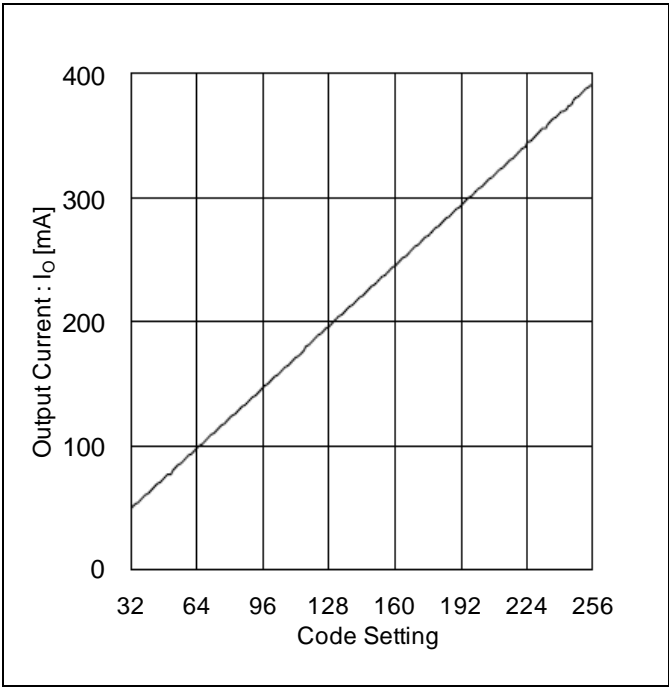


Figure 10. Output Current vs Code Setting
(Current Driver Block, R_{RNF}=1.0 Ω, R_L=5.0 Ω)

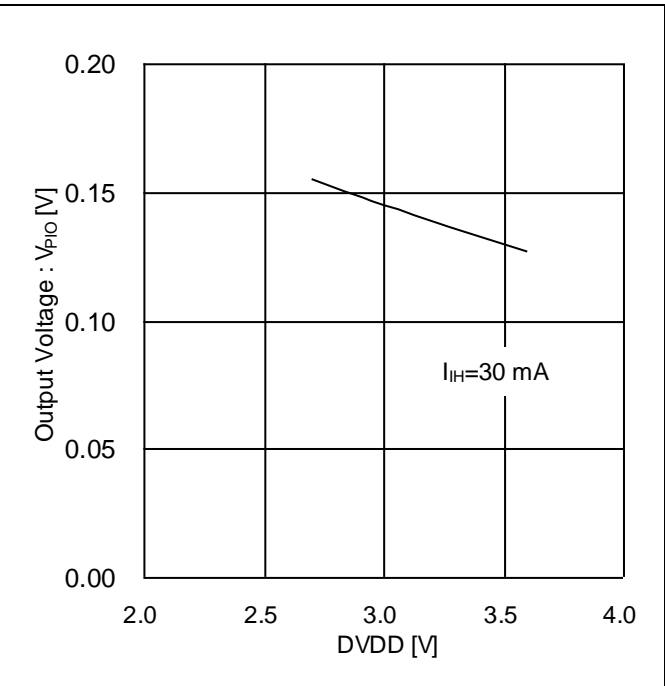
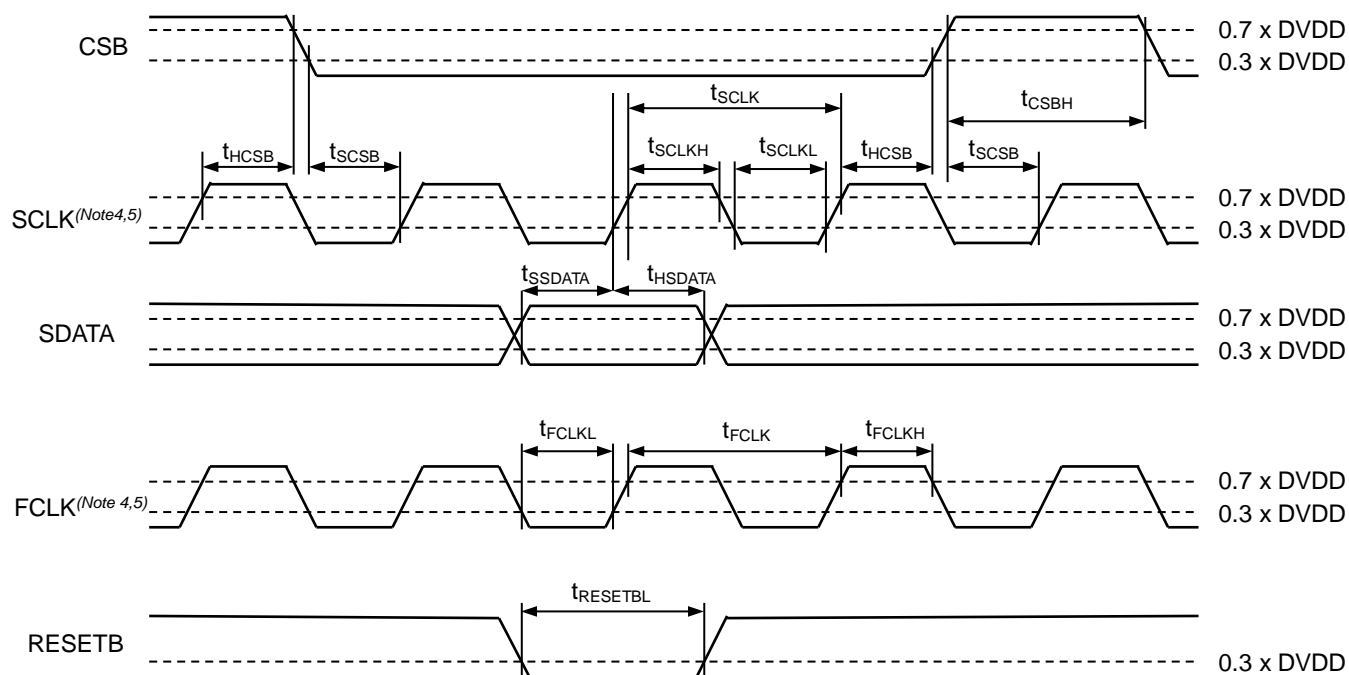


Figure 11. Output Voltage vs DVDD
(PI Driver Circuit)

タイミングチャート

(特に指定のない限り Ta=25 °C, DVDD=3.0 V)

項 目	記号	設計値
SCLK 入力周期	t_{SCLK}	100 ns 以上
SCLK 入力L時間	t_{SCLKL}	50 ns 以上
SCLK 入力H時間	t_{SCLKH}	50 ns 以上
SDATA セットアップ時間	t_{SSDATA}	50 ns 以上
SDATA ホールド時間	t_{HSDATA}	50 ns 以上
CSB 入力H 時間	t_{CSBH}	380 ns 以上
CSB セットアップ時間	t_{SCSB}	50 ns 以上
CSB ホールド時間	t_{HCSB}	50 ns 以上
RESETB 入力L 時間	$t_{RESETBL}$	350 ns 以上
FCLK 入力周期	t_{FCLK}	36 ns 以上
FCLK 入力L 時間	t_{FCLKL}	18 ns 以上
FCLK 入力H 時間	t_{FCLKH}	18 ns 以上

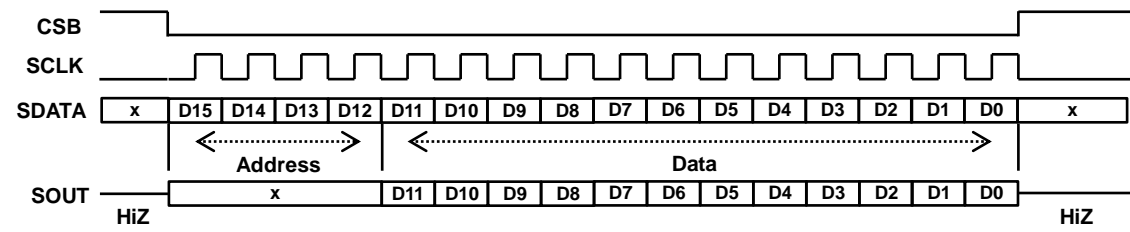


(Note 4) RESETB、FCLK と SCLK は非同期です

(Note 5) FCLK と SCLK の Duty は上表の規定を守ったうえで任意です。

シリアルインタフェース

制御コマンドは 16bit シリアル入力（MSB ファースト）で CSB、SCLK、SDATA ピンより入力します。
上位より 4 ビットがアドレス、残り 12 ビットがデータとなります。
各ビットのデータは SDATA より入力し、SCLK の立ち上がりで取り込まれます。
CSB の” L” 区間でデータの取り込みが有効となり、レジスタへの書き込みは CSB の立ち上がりで行われます。
また、SOUT 出力は、SCLK の立ち下がりに同期して 12 ビットのデータが出力されます。



レジスタマップ(Notes 6,7,8,9)

Address[3:0]				Data[11:0]												
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
0	0	0	0	A_Mode[1:0]		A_SEL[2:0]			A_different_output_voltage[6:0]							
0	0	0	1	0	0	0	0	A_Cycle[5:0]						0	0	
				0	0	1	0	A_Cycle[13:6]								
				0	1	1	0	A_BEXC	0	0	A_BSL	A_AEXC	0	0	A_AS_L	
				1	1	1	0	0	0	A_POS[1:0]		0	0	A_PS	A_Stop	
0	0	1	0	A_EN	A_RT	A_Pulse[9:0]										
0	0	1	1	A_ACT	A_BUSY	B_ACT	B_BUSY	C_ACT	C_BUSY	L	L	L	L	L	L	
0	1	0	0	B_Mode[1:0]		B_SEL[2:0]			B_different_output_voltage [6:0]							
0	1	0	1	0	0	0	0	B_Cycle[5:0]						0	0	
				0	0	1	0	B_Cycle[13:6]								
				0	1	1	0	B_BEXC	0	0	B_BSL	B_AEXC	0	0	B_AS_L	
				1	0	0	0	0	0	3_CHOP[1:0]		0	0	4_CHOP[1:0]		
				1	0	1	3_State_CTL[1:0]		3_PWM_Duty[6:0]							
				1	1	0	4_State_CTL[1:0]		4_PWM_Duty[6:0]							
				1	1	1	0	0	0	B_POS[1:0]		0	0	B_PS	B_Stop	
0	1	1	0	B_EN	B_RT	B_Pulse[9:0]										
0	1	1	1	A_Position[9:6]				B_Position[9:6]				C_Position[9:6]				
1	0	0	0	C_Mode[1:0]		C_SEL[2:0]			C_different_output_voltage[6:0]							
1	0	0	1	0	0	0	0	C_Cycle[5:0]						0	0	
				0	0	1	0	C_Cycle[13:6]								
				0	1	1	0	C_BEXC	0	0	C_BSL	C_AEXC	0	0	C_AS_L	
				1	1	1	0	0	0	C_POS[1:0]		0	0	C_PS	C_Stop	
1	0	1	0	C_EN	C_RT	C_Pulse[9:0]										
1	0	1	1	0	0	0	0	0	0	Edge	0	0	C_CTL	B_CTL	A_CTL	
				0	0	1	0	0	0	0	67_SEL	0	EXT_CTL[2:0]			
1	1	0	0	0	0	Chopping[1:0]		CacheM	0	0	CLK_EN	CLK_DIV[3:0]				
1	1	0	1	0	0	0	0	0	0	0	0	PI_CTL3	PI_CTL2	PI_CTL1		
				0	0	1	0	0	0	0	0	0	0	7_CHOP[1:0]		
				0	1	0	7_State_CTL[1:0]		7_PWM_Duty[6:0]							
				0	1	1	0	8_TARSP[7:0]								
				0	1	1	1	0	8_PSP[2:0]			0	8_ISP[2:0]			
				1	0	0	0	0	0	0	0	0	SPC_Limit[1:0]			
				1	0	1	0	0	0	0	8_SPEN	0	0	8_CHOP[1:0]		
				1	1	0	8_State_CTL[1:0]		8_PWM_Duty[6:0]							
1	1	1	0	0	0	0	0	9_IOUT[7:0]								
				0	1	0	0	0	0	0	0	0	9_State_CTL[1:0]			
				1	0	1	0	0	0	0	0	HYS4	HYS3	HYS2	HYS1	
				1	1	0	0	0	0	0	0	STB	0	0	STM_RS	CMD_RS
上記以外				設定禁止												

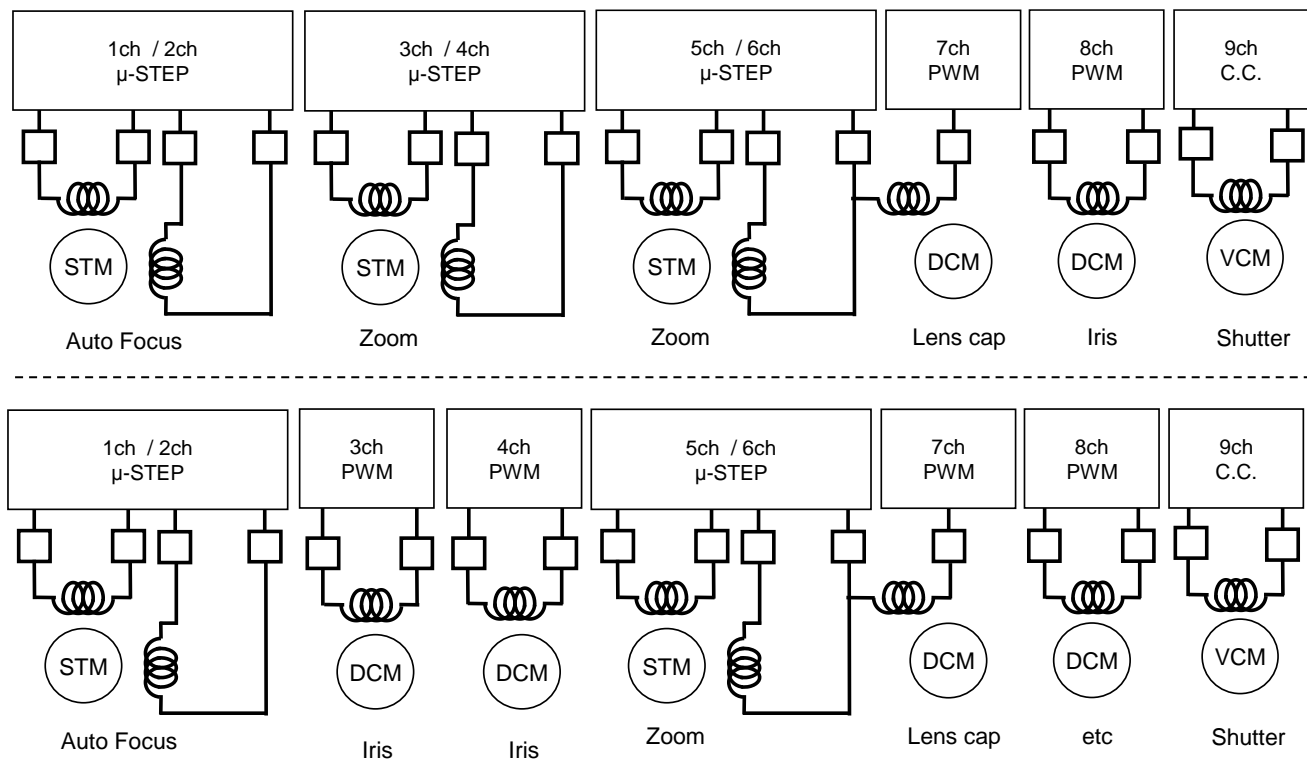
(Note 6) レジスタマップ表記の A,B,C はそれぞれ Ach,Bch,Cch に対応し、Ach : 1,2ch ドライバ出力、Bch : 3,4ch ドライバ出力、Cch : 5,6ch ドライバ出力で定義しています。

(Note 7) リセット後は、すべてのレジスタに初期状態が格納されます。

(Note 8) アドレス 4'b0011、4'b0111 のデータ (ACT, BUSY, POSITION[9:6]) は内部レジスタ値であり、SOUT 端子から出力されます。上記レジスタマップ内の 'L' 表記は L 出力を意味します。

(Note 9) レジスタ Mode、different_output_voltage、Cycle、EN、RT は、Pulse レジスタにアクセスする直前に書き込んだデータが有効になり、Pulse レジスタにアクセスした後、CSB の立ち上がりでデータ確定になります。それ以外のレジスタは、各レジスタにアクセスした後、CSB の立ち上がりでデータ確定になります。(Mode、different_output_voltage、Cycle、EN、RT、Pulse レジスタにはキャッシュレジスタを搭載していますが、それ以外のレジスタは、搭載していません。)

応用回路例



入出力等価回路図

端子	等価回路図	端子	等価回路図
RESETB FCLK CSB SCLK SDATA IN1 IN2		TEST ^(Note 10)	
SOUT		STATE1 STATE2 STATE3	
SI1 SI2 SI3 SI4		SO1 SO2 SO3 SO4	
PIOUT1 PIOUT2 PIOUT3		OUT1A OUT1B OUT2A OUT2B	
OUT3A OUT3B OUT4A OUT4B		OUT5A OUT5B OUT6A OUT6B/7B OUT7A	

(Note 10) TEST 端子は DVSS とショートしてください。

入出力等価回路図 — 続き

端子	等価回路図	端子	等価回路図
OUT8A OUT8B	<div>MVCC8</div>	OUT9A OUT9B	<div>RNF9</div>

使用上の注意

1. 電源の逆接続について

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。

2. 電源ラインについて

基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。その際、デジタル系電源とアナログ系電源は、それらが同電位であっても、デジタル系電源パターンとアナログ系電源パターンは分離し、配線パターンの共通インピーダンスによるアナログ電源へのデジタル・ノイズの回り込みを抑止してください。グラウンドラインについても、同様のパターン設計を考慮してください。

また、LSI のすべての電源端子について電源-グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量低下が起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

3. グラウンド電位について

グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。

4. グラウンド配線パターンについて

小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

5. 推奨動作条件について

推奨動作条件で規定される範囲で IC の機能・動作を保証します。また、特性値は電気的特性で規定される各項目の条件下においてのみ保証されます。

6. ラッシュカレントについて

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

7. セット基板での検査について

セット基板での検査時に、インピーダンスの低いピンにコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

8. 端子間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けた場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

9. 未使用の入力端子の処理について

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

使用上の注意 — 続き

10. 各入力端子について

LSI の構造上、寄生素子は電位関係によって必然的に形成されます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因となり得ます。したがって、入力端子にグラウンドより低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分注意してください。また、LSI に電源電圧を印加していない時、入力端子に電圧を印加しないでください。さらに、電源電圧を印加している場合にも、各入力端子は電源電圧以下の電圧もしくは電氣的特性の保証値内としてください。

11. セラミック・コンデンサの特性変動について

外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮のうえ定数を決定してください。

12. 温度保護回路について

IC を熱破壊から防ぐための温度保護回路を内蔵しております。最高接合部温度内でご使用いただきますが、万が一最高接合部温度を超えた状態が継続すると、温度保護回路が動作し出力パワー素子が OFF します。その後チップ温度 T_j が低下すると回路は自動で復帰します。なお、温度保護回路は絶対最大定格を超えた状態での動作となりますので、温度保護回路を使用したセット設計などは、絶対に避けてください。

13. 外乱光の影響について

WL-CSP やチップ品のようにシリコン面の一部が露出しているデバイスは、外乱光が当たると光電効果により特性に影響を与える恐れがあります。フィルタの設置や遮光など外乱光の影響を受けない設計をしてください。

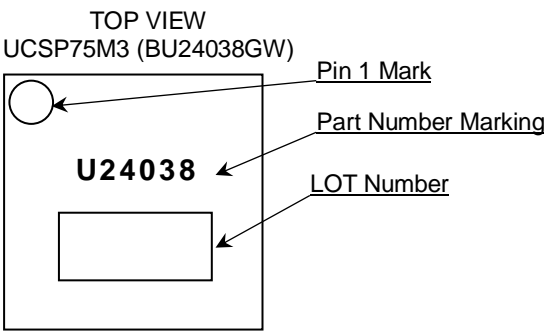
発注形名情報

B	U	2	4	0	3	8	G	W	-	E 2
---	---	---	---	---	---	---	---	---	---	-----

パッケージ
GW: UCSP75M3

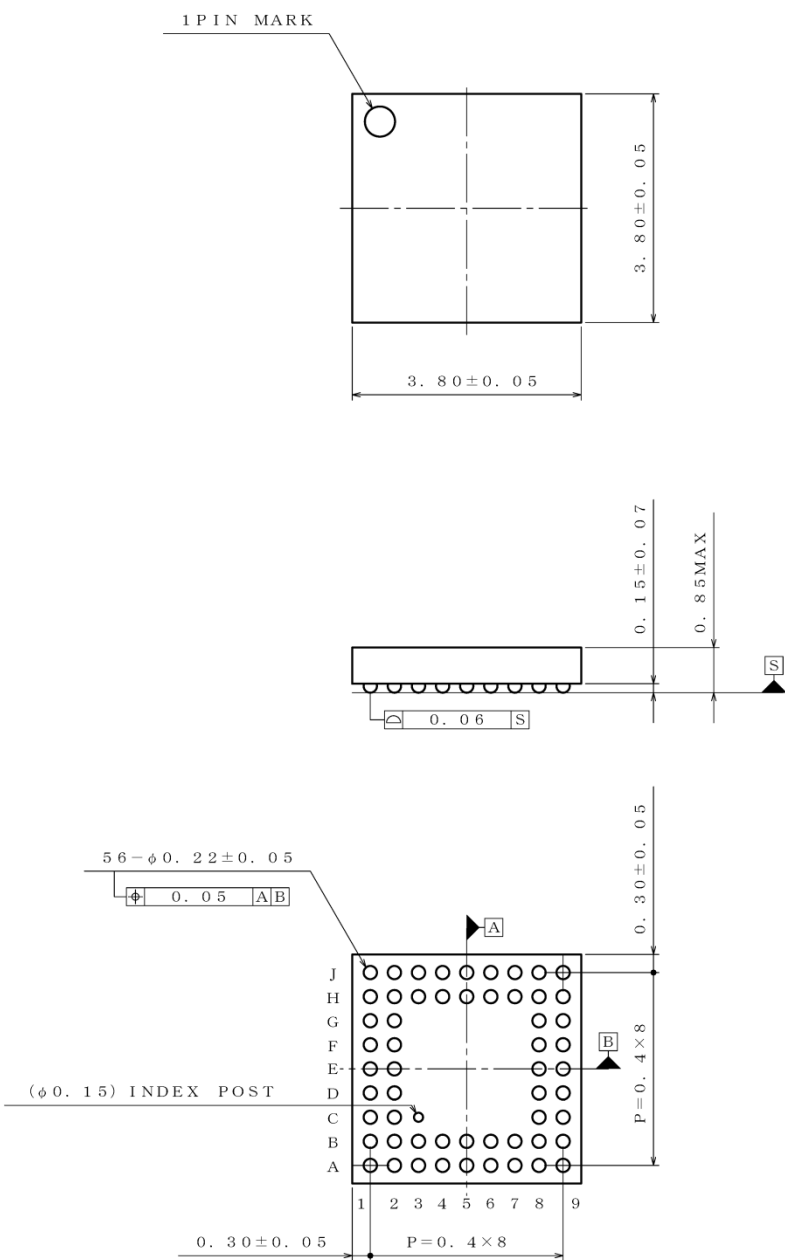
包装、フォーミング仕様
E2: リール状エンボステーピング

標印図



外形寸法図と包装・フォーミング仕様

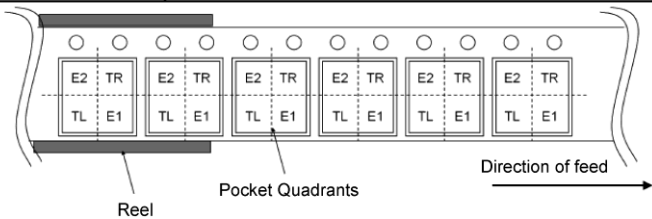
Package Name	UCSP75M3 (BU24038GW)
--------------	----------------------



Drawing No:EX908-5010

(UNIT: mm)

<包装形態、包装数量、包装方向>	
包装形態	エンボステーピング
包装数量	2500pcs
包装方向	E2 (リールを左手に持ち、右手でテープを引き出したときに、製品の1番ピンが左上にくる方向。)



改訂履歴

日付	Rev.	変更内容
2010.05.14	001	新規作成
2013.04.18	002	New Format 適用
2019.03.12	003	基本アプリケーション回路に電源接続先を明記 絶対最大定格に最高接合温度を明記 絶対最大定格に絶対最大定格を超えた場合などの定型注意文を追加 動作温度範囲を絶対最大定格から推奨動作条件に移動 特性データのパッケージ熱軽減特性図を削除 絶対最大定格（Note2）と記載が重複するため 使用上の注意を最新のものに更新 その他 Format を更新

ご注意

ローム製品取扱い上の注意事項

1. 本製品は一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器等）への使用を意図して設計・製造されております。したがって、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器^(Note 1)、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
 - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
 - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
3. 本製品は、一般的な電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
 - ①水・油・薬液・有機溶剤等の液体中でのご使用
 - ②直射日光・屋外暴露、塵埃中でのご使用
 - ③潮風、Cl₂、H₂S、NH₃、SO₂、NO₂ 等の腐食性ガスの多い場所でのご使用
 - ④静電気や電磁波の強い環境でのご使用
 - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
 - ⑥本製品を樹脂等で封止、コーティングしてのご使用。
 - ⑦はんだ付けの後に洗浄を行わない場合（無洗浄タイプのフラックスを使用される場合は除く。ただし、残渣については十分に確認をお願いします。）又は、はんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合
 - ⑧本製品が結露するような場所でのご使用。
4. 本製品は耐放射線設計はなされておられません。
5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
6. パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
7. 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

1. ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
2. はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。
その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。（人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等）

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
 - ①潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所での保管
 - ②推奨温度、湿度以外での保管
 - ③直射日光や結露する場所での保管
 - ④強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き（梱包箱に表示されている天面方向）で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等（ソフトウェア含む）との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。