

エアコン・空気清浄機向け

三相ブラシレスファンモータ ドライバ

BM6242FS

概要

PrestoMOS™を出力トランジスタとして採用し、ゲートドライバチップとともに小型面実装フルモールドパッケージに収めた3相ブラシレスファンモータドライバです。過電流、過熱、低電圧などの保護機能や、ブートストラップダイオードも内蔵しており、コントローラ BD6201xシリーズとの組み合わせにより様々なアプリケーションに対応でき、モータ基板の小型化を実現できます。

特長

- 600V 耐圧 PrestoMOS™ 採用
- 出力電流 1.5A
- フローティング電源方式によるブートストラップ動作（ブートダイオード内蔵）
- 3.3V ロジック入力対応
- 出力保護回路内蔵（電流制限／過電流／過熱／低電圧／拘束／外部入力）
- フォルト出力（オープン・ドレイン）

用途

- エアコン室内／室外ファンモータ、空気清浄機ファンモータ、給湯ポンプ、食洗機、洗濯機などの家電製品

重要特性

- | | |
|--------------------|-------------|
| ■ 出力 MOSFET 耐圧 | 600V |
| ■ ドライバ出力電流（連続） | ±1.5A (Max) |
| ■ ドライバ出力電流（パルス） | ±2.5A (Max) |
| ■ 出力 MOSFET 直流オン抵抗 | 2.7Ω (Typ) |
| ■ 最高接合部温度 | +150°C |

パッケージ

SSOP-A54_23 W(Typ) x D(Typ) x H(Max)
22.0mm x 14.1mm x 2.4mm



基本アプリケーション回路

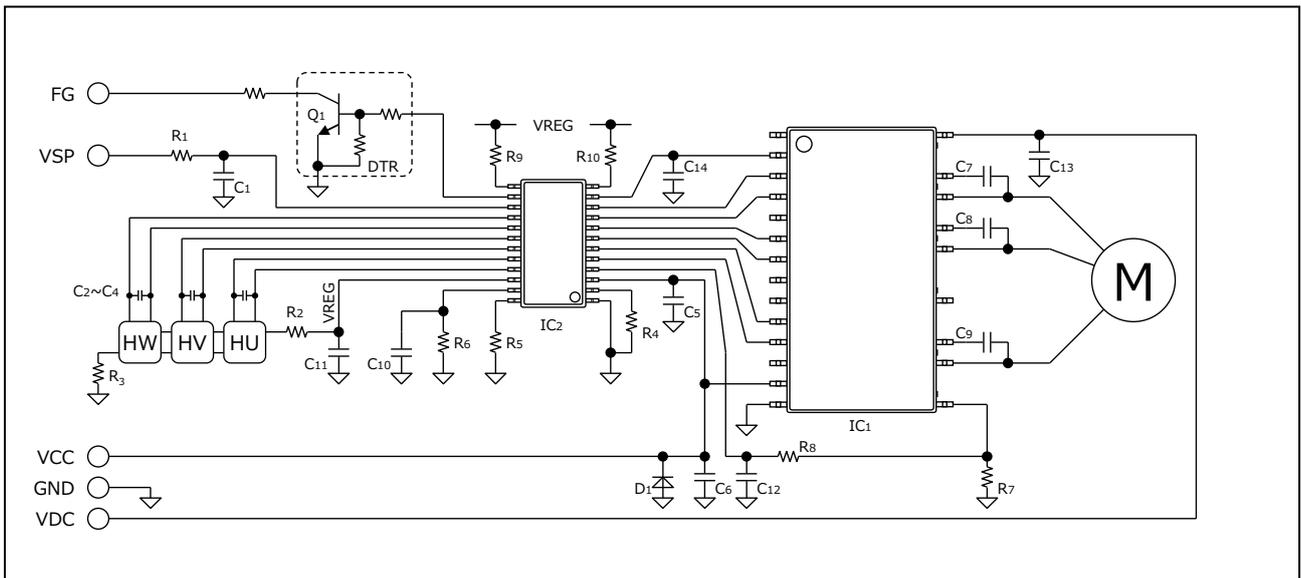


Figure 1. アプリケーション回路例 (BM6242FS & BD6201xFS)

○製品構造：半導体集積回路 ○耐放射線設計はしていません

目次

概要.....	1
特長.....	1
用途.....	1
重要特性.....	1
パッケージ	1
基本アプリケーション回路.....	1
目次.....	2
ブロック図・端子配置図.....	3
端子説明.....	3
各ブロック動作説明.....	4
絶対最大定格	8
熱抵抗	8
推奨動作条件.....	9
電気的特性（ドライバ部）.....	9
特性データ（参考）.....	10
応用回路例	16
パーツリスト.....	16
ダミー端子とパッケージ内部での端子処理について.....	17
入出力等価回路図.....	18
使用上の注意.....	19
発注形名情報.....	21
標印図.....	21
外形寸法図と包装・フォーミング仕様.....	22
改訂履歴.....	23

ブロック図・端子配置図

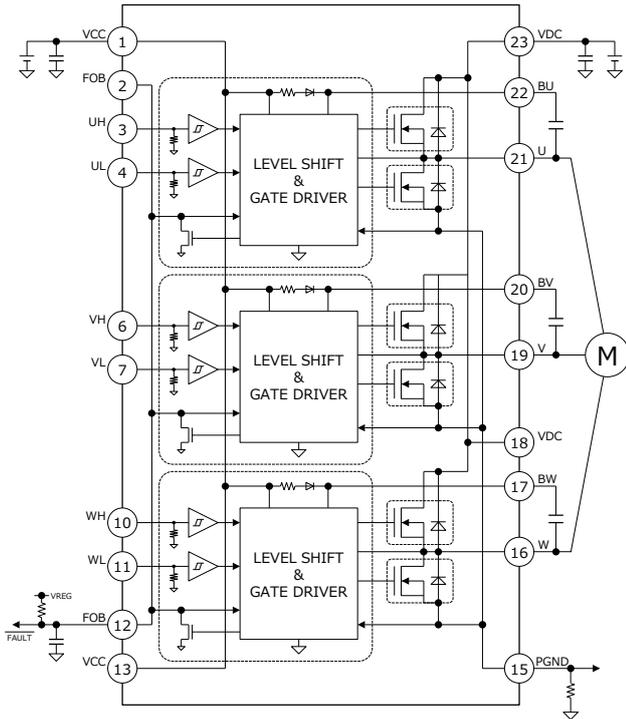


Figure 2. 機能ブロック図

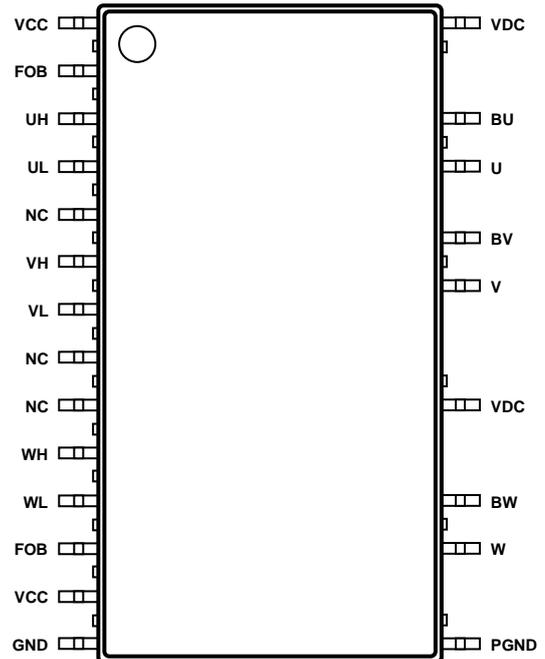


Figure 3. 端子配置図 (Top View)

端子説明

番号	端子名	機能	番号	端子名	機能
1	VCC	下側電源	23	VDC	電源
2	FOB	フォルト出力 (O.D.)	-	VDC	
3	UH	U相上側制御入力	22	BU	上側電源 (U相)
4	UL	U相下側制御入力	-	U	
5	NC	ノンコネクション	21	U	U相出力
6	VH	V相上側制御入力	20	BV	上側電源 (V相)
7	VL	V相下側制御入力	-	V	
8	NC	ノンコネクション	19	V	V相出力
9	NC	ノンコネクション	-	VDC	
10	WH	W相上側制御入力	18	VDC	電源
11	WL	W相下側制御入力	17	BW	上側電源 (W相)
12	FOB	フォルト出力 (O.D.)	-	W	
13	VCC	下側電源	16	W	W相出力
14	GND	GND	15	PGND	パワーGND(電流検出端子)

注) 15~23ピン側のパッケージ側面から見えるピンのカット面 (ピン番号 "・" で表記) は端子名に記載している記号と同電位です

各ブロック動作説明

1. 制御入力端子 (UH, UL, VH, VL, WH, WL)

制御信号入力のスレッシュホールド電圧は、“H”レベル：2.5V 以上、“L”レベル：0.8V 以下となっており、内部ヒステリシス電圧は約 0.4V です。なお、入力電圧は VCC 電圧まで入力可能です。

また、XH 端子、XL 端子とも H 論理を入力した場合、出力トランジスタが同時オンしないよう、ゲートドライバは上下とも“L”を出力しますが、制御信号にデッドタイムを設けるなど対策願います。

また、入力端子は 100kΩ (Typ) の抵抗で内部プル・ダウンされていますが、ノイズなどの影響で誤動作する場合は、外部にて 10kΩ 程度の抵抗でプル・ダウンしてください。

入出力真理値表

HIN	LIN	HO	LO
L	L	L	L
H	L	H	L
L	H	L	H
H	H	Inhibition	

※HIN: UH,VH,WH, LIN: UL,VL,WL

2. 低電圧保護回路 (UVLO 回路)

フローティング電源ライン VBX (上側電源ライン)、VCC ライン (下側電源ライン)、それぞれ独立に低電圧保護回路を内蔵しており、電源電圧のドロップによる誤動作を防止します。

OFF 電圧を下回ると出力を OFF し、リリース電圧を超えると通常動作に復帰します。

フローティング電源ラインの低電圧保護回路は各相独立で上側ゲートドライバ出力 HO (上側 MOSFET ゲート駆動) を、VCC ラインの低電圧保護回路は下側全相のゲートドライバ出力 LO (下側 MOSFET ゲート駆動)、かつ上側全相のゲートドライバ出力 HO を OFF します。

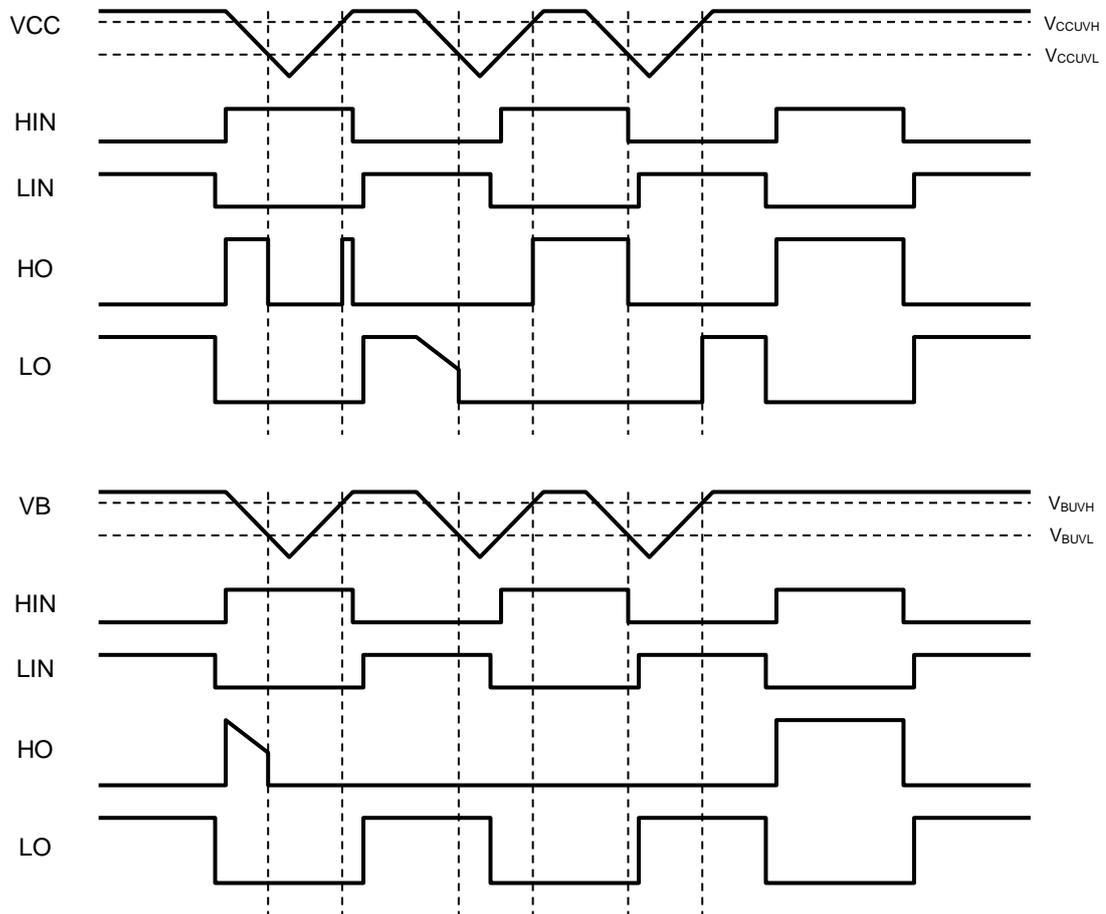


Figure 4. 低電圧モニタ・タイミングチャート

各ブロック動作説明 — 続き

3. デューティパルス幅制限回路

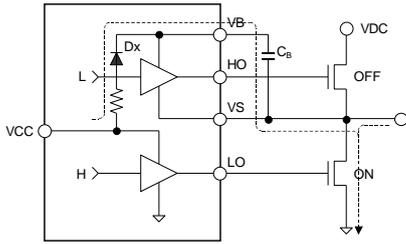


Figure 5. チャージ期間

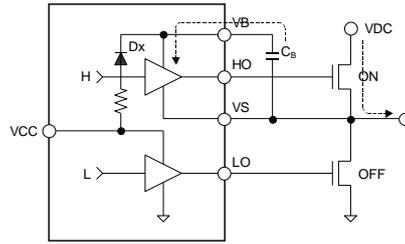


Figure 6. ディスチャージ期間

ブートストラップ動作は上図のように、ブート用コンデンサ (C_B) に対して、チャージ期間とディスチャージ期間が交互に繰り返されることにより行われます。つまり、外付けトランジスタの出力が同期整流スイッチングしている間はこの動作が繰り返されます。VCC 電源より、逆流防止 Di (D_x) を通して C_B にチャージされるので、上側ゲート電圧は約 (VCC-1V) になります。

なお、D_x と直列につながる抵抗は約 200Ω のインピーダンスを持っています。

ブート用コンデンサ容量値は、以下のように見積もります。

- フローティング電源回路電流 (静止時) I_{BBQ} : 150μA(Max)
- ブートダイオード逆バイアスリーク電流 I_{LBD} : 10μA(Max)
- キャリア周波数 F_{PWM} : 20kHz
- 内蔵 MOSFET トータルゲートチャージ Q_g : 25nC(Max)
- フローティング電源駆動損失 Q_{LOSS} : 1nC(Max)
- フローティング電源許容ドロップ電圧 ΔV_{DROP} : 3V

$$C_{BOOT} \gg \frac{(I_{BBQ} + I_{LBD})}{F_{PWM}} + 2 \times Q_g + Q_{LOSS} \approx 20nF \quad (\text{上記例の場合})$$

使用電源電圧範囲や出力 MOSFET のオン抵抗値、ブートダイオードの VF 電圧 (ブート用コンデンサへのチャージ電流によるドロップ電圧)、電源電圧モニタ回路による保護動作などにより、実際には許容できるドロップ電圧はさらに小さくなります。ブート用コンデンサの容量ばらつきや温特による容量変化などを考慮した場合、上記例においても十分なマージン (10 倍以上) をとっておくことを推奨します。

また、上記例は同期整流スイッチング (上下チョッピング) を想定していますので、広角通電駆動などで上下チョッピングをしないアプリケーションの場合、通電区間においてトータルゲートチャージがキャリア周波数分だけ必要となり、上記設定では大幅な容量不足となります。実アプリケーションでの動作をよく確認のうえ、設定願います。

4. 過熱保護設定 (TSD 回路)

ゲートドライバのチップ温度が上昇し、設定温度 (150°C Typ) を超えると、過熱保護回路が動作し、すべての出力 MOSFET が OFF します。また、TSD 回路には温度ヒステリシスを設けており、チップ温度が下がると (125°C Typ) 通常動作に戻ります。

なお、TSD 回路はあくまでも熱的暴走から IC を遮断することを目的とした回路であり、この回路が動作する時点で動作保証温度を超えています。したがってこの回路を動作させて以降の連続使用、及び動作を前提とした使用にならないよう十分マージンを持った熱設計をしてください。

また、温度をモニタしているのはゲートドライバチップであるため、出力 MOSFET チップの急激な温度上昇などには追従できず有効に機能しない場合があります。

5. 過電流保護回路 (OCP 回路)

PGND 端子と GND 端子間に電流検出用の低抵抗を挿入することにより、過電流保護回路を実現できます (地絡は検出不可)。PGND 端子電圧が検出電圧 V_{SNS} (0.9V Typ) 以上になると、すべての出力 MOSFET が OFF します。

各ブロック動作説明 - 続き

6. フォルト出力

低電圧モニタ (UVLO)、過熱 (TSD)、過電流 (OCP) のいずれかを検出した場合、FOB 端子は少なくとも 25μs (Typ) の間 “L” を出力します (オープン・ドレイン)。FOB 端子は各相ゲートドライバチップ同士が内部でワイヤード・OR 接続されているため、いずれかのチップでこれらを検出した場合は他相も同様に保護動作に入ります。なお、この機能を使用しない場合でも、FOB 端子は少なくとも 10kΩ 以上の抵抗値で 3V 以上の電圧にプルアップしてください。また、内部信号 (UVLO / TSD / OCP) はスイッチングノイズなどによる誤動作防止のため、アナログフィルタ (2.0μs Min) を通過しますが、チップ外部からの信号は内蔵アナログフィルタを通過せず制御ロジックに入力されます。

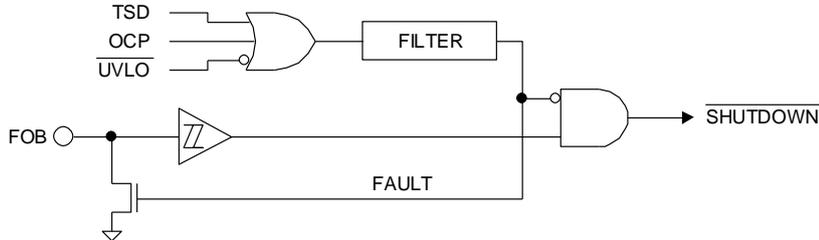


Figure 7. フォルト入出力端子周辺 内部機能等価回路 (1相分)

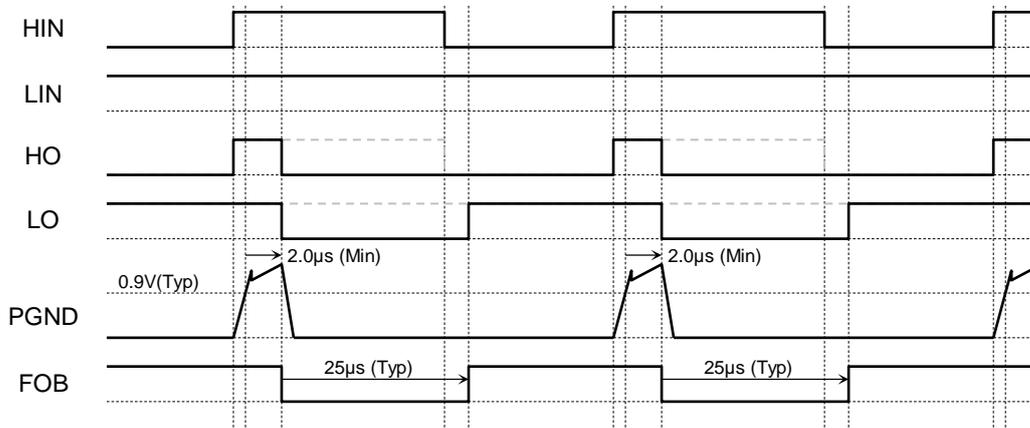


Figure 8. フォルト動作・タイミングチャート (過電流保護動作時)

また、FOB 端子にコンデンサを対 GND に挿入することで保護動作からの復帰時間を変更できます。復帰までの時間は以下の式にて算出できます (復帰時間は 2ms 以上に設定することを推奨します)。

$$t = -\ln\left(1 - \frac{2.0}{VPU}\right) \cdot R \cdot C \text{ [s]}$$

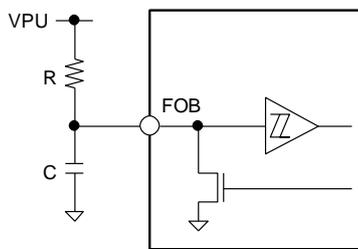


Figure 9. 復帰時間調整アプリケーション回路図

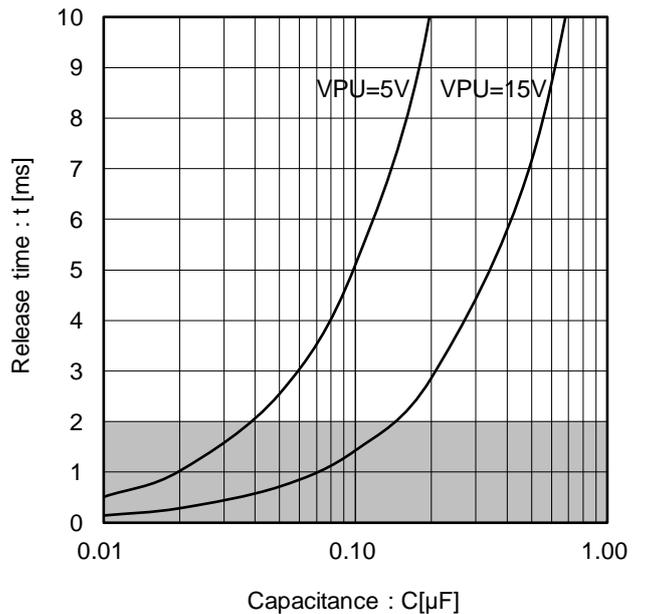


Figure 10. 復帰時間 (参考データ、R=100kΩ 時)

6. フォルト出力 - 続き

コントローラ BD6201x シリーズを制御 IC として使用する場合、コントローラ側の外部異常信号入力端子は IC 内部で抵抗プルアップされていますので、FOB 端子と直結できます (Figure 11 参照)。

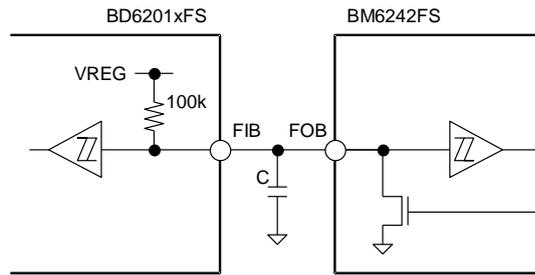


Figure 11. インターフェイス部等価回路図

7. スイッチング時間

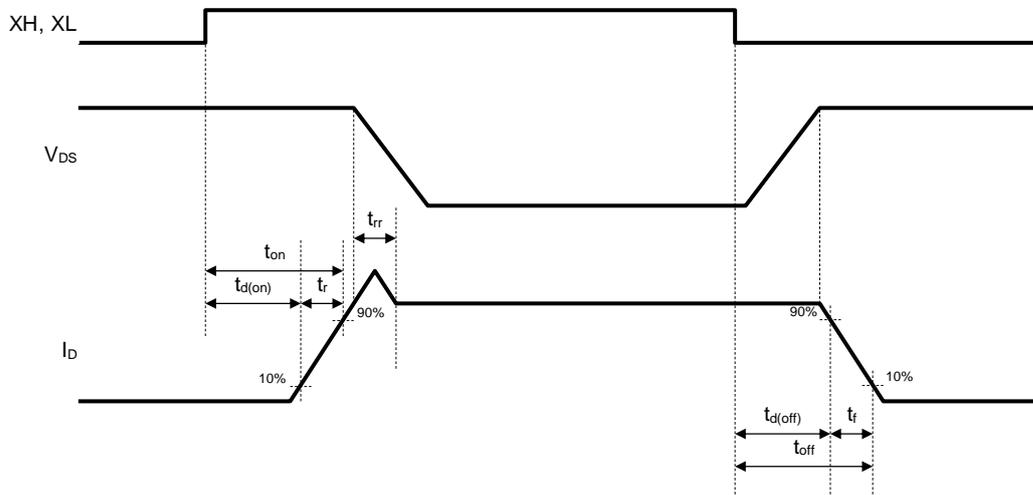


Figure 12. スイッチング時間定義

項目	記号	参考値	単位	条件
上側スイッチング時間	$t_{dH(on)}$	820	ns	VDC=300V, VCC=15V, ID=0.75A (誘導性負荷)
	t_{rH}	110	ns	
	t_{rrH}	230	ns	
	$t_{dH(off)}$	430	ns	
	t_{fH}	30	ns	
下側スイッチング時間	$t_{dL(on)}$	830	ns	伝達遅延時間は内蔵ゲートドライバ 入力~ドライバ出力とする
	t_{rL}	110	ns	
	t_{rrL}	160	ns	
	$t_{dL(off)}$	500	ns	
	t_{fL}	65	ns	

絶対最大定格 (Tj=25°C)

項目	記号	定格	単位
出力 MOSFET 耐圧	V _{DSS}	600	V
電源電圧	V _{DC}	-0.3 to +600	V
出力電圧	V _U , V _V , V _W	-0.3 to +600	V
上側電源端子電圧	V _{BU} , V _{BV} , V _{BW}	-0.3 to +600	V
上側電源電圧	V _{BU} -V _U , V _{BV} -V _V , V _{BW} -V _W	-0.3 to +20	V
下側電源電圧	V _{CC}	-0.3 to +20	V
その他入出力端子電圧	V _{IO}	-0.3 to +V _{CC}	V
ドライバ出力電流 (連続)	I _{OMAX(DC)}	±1.5	A
ドライバ出力電流 (パルス)	I _{OMAX(PLS)}	±2.5 (Note 1)	A
フォルト出力電流	I _{OMAX(FOB)}	15	mA
保存温度範囲	T _{stg}	-55 to +150	°C
最高接合部温度	T _{jmax}	150	°C

(Note) 指定なき電圧値はすべて GND 端子基準とする

(Note 1) パルス幅 10µs 以下、デューティ 1%以下

注意 1: 印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施して頂くようご検討をお願いします。

注意 2: 最高接合部温度を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。最高接合部温度を超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなど、最高接合部温度を超えないよう熱抵抗にご配慮ください。

熱抵抗 (Note 1)

項目	記号	熱抵抗(Typ)	単位
		1 層基板 (Note3)	
SSOP-A54_23			
ジャンクション—周囲温度間熱抵抗	θ _{JA}	41.7	°C/W
ジャンクション—パッケージ上面 (Note2) 間熱特性パラメータ	Ψ _{JT}	10	°C/W

(Note 1) JESD51-2A(Still-Air) に準拠

(Note 2) パッケージ上面の温度測定点は、Figure 13.を参照

(Note 3) JESD51-3 に準拠した基板を使用

測定基板	基板材	基板寸法
1 層	FR-4	114.3mm x 76.2mm x 1.57mmt
1 層目 (表面) 銅箔		
銅箔パターン	銅箔厚	
実装ランドパターン + 電極引出し用配線	70µm	

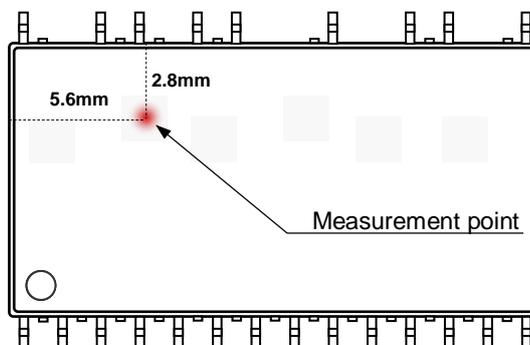


Figure 13. パッケージ温度測定点

推奨動作条件 (Tj=25°C)

項目	記号	最小	標準	最大	単位
電源電圧	V _{DC}	-	310	400	V
上側電源電圧	V _{BU} -V _U , V _{BV} -V _V , V _{BW} -V _W	13.5	15	16.5	V
下側電源電圧	V _{CC}	13.5	15	16.5	V
ブート用コンデンサ	C _B	1.0	-	-	μF
バイパスコンデンサ (VCC)	C _{VCC}	1.0	-	-	μF
最小入力パルス幅	t _{MIN}	0.8	-	-	μs
デッドタイム	t _{DT}	1.5	-	-	μs
シャント抵抗 (PGND)	R _S	0.6	-	-	Ω
接合部温度	T _J	-40	-	+125	°C

(Note) 指定なき電圧値はすべて GND 端子基準とする

電気的特性 (ドライバ部, 特に指定のない限り V_{CC}=15V and Tj=25°C)

項目	記号	最小	標準	最大	単位	条件
〈全体〉						
上側電源静止電流	I _{BBQ}	30	70	150	μA	XH=XL=L, 1相あたり
下側電源静止電流	I _{CCQ}	0.2	0.7	1.3	mA	XH=XL=L
〈出力 MOSFET〉						
ドレイン・ソース降伏電圧	V _{(BR)DSS}	600	-	-	V	I _D =1mA, XH=XL=L
ドレイン遮断電流	I _{DSS}	-	-	100	μA	V _{DS} =600V, XH=XL=L
直流オン抵抗	R _{DS(ON)}	-	2.7	3.5	Ω	I _D =0.75A
ダイオード順電圧	V _{SD}	-	1.1	1.5	V	I _D =0.75A
〈ブートダイオード〉						
リーク電流	I _{LBD}	-	-	10	μA	V _{BX} =600V
ダイオード順電圧	V _{FBD}	1.5	1.8	2.1	V	I _{BD} =-5mA, 直列抵抗含む
直列抵抗	R _{BD}	-	200	-	Ω	
〈制御入力〉						
入力バイアス電流	I _{XIN}	30	50	70	μA	V _{IN} =5V
入力H電圧	V _{XINH}	2.5	-	V _{CC}	V	
入力L電圧	V _{XINL}	0	-	0.8	V	
〈低電圧保護〉						
上側リリース電圧	V _{BUVH}	9.5	10.0	10.5	V	V _{BX} - V _X
上側ロックアウト電圧	V _{BUVL}	8.5	9.0	9.5	V	V _{BX} - V _X
下側リリース電圧	V _{CCUVH}	11.0	11.5	12.0	V	
下側ロックアウト電圧	V _{CCUVL}	10.0	10.5	11.0	V	
〈過電流保護〉						
スレッシュホールド電圧	V _{SNS}	0.8	0.9	1.0	V	
〈フォルト出力〉						
Output Low Voltage	V _{FOL}	-	-	0.8	V	I _O =+10mA
入力H電圧	V _{FINH}	2.5	-	V _{CC}	V	
入力L電圧	V _{FINL}	0	-	0.8	V	
ノイズマスク時間	t _{MASK}	2.0	-	-	μs	

(Note) 指定なき電圧値はすべて GND 端子基準とする

特性データ (参考)

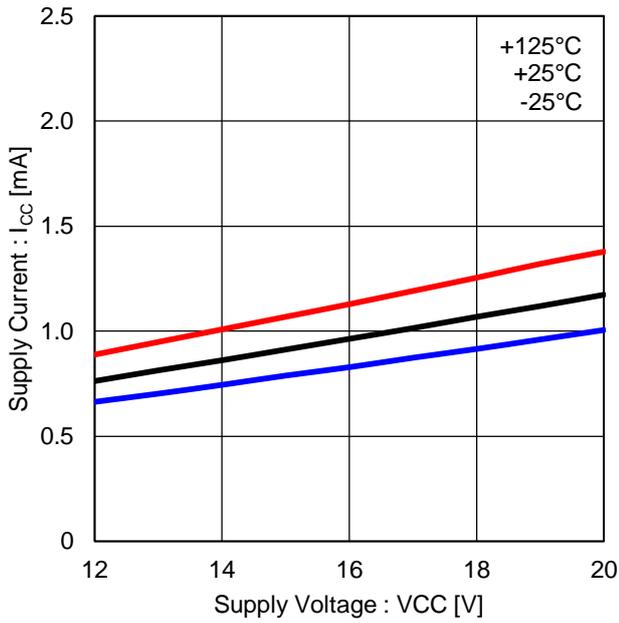


Figure 14. 静止回路電流
(下側ドライバ)

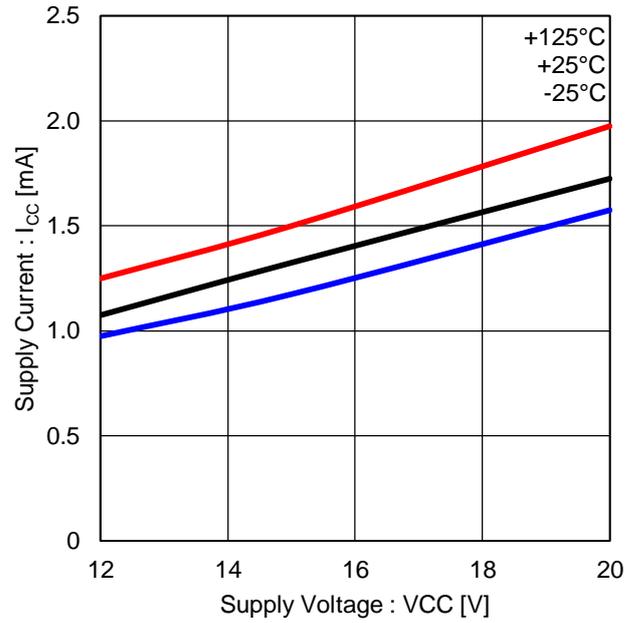


Figure 15. 下側動作時回路電流
($f_{PWM}=20kHz$, 1相スイッチング)

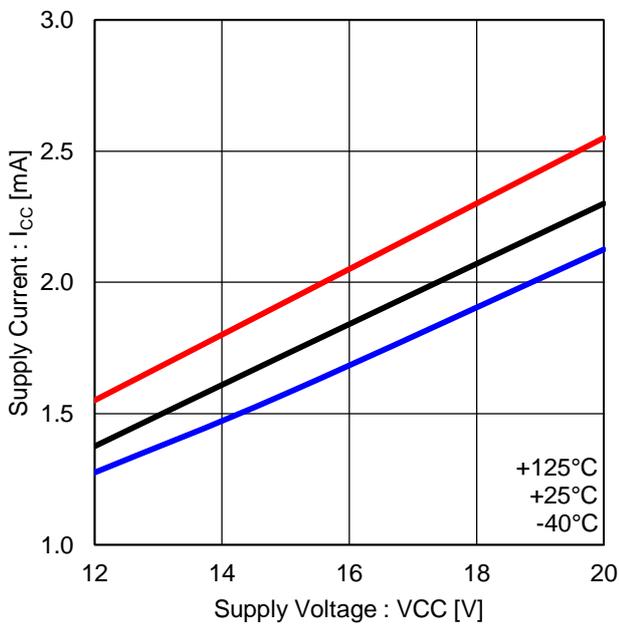


Figure 16. 下側動作時回路電流
($f_{PWM}=20kHz$, 2相スイッチング)

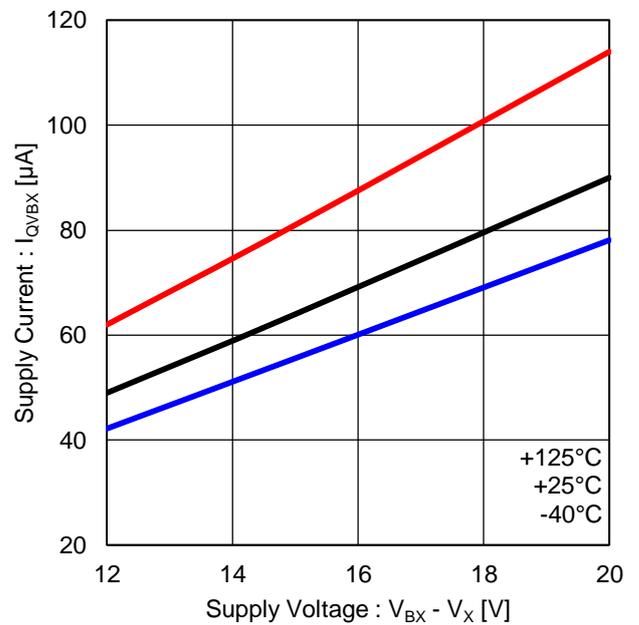


Figure 17. 静止回路電流
(上側ドライバ, 1相あたり)

特性データ (参考) - 続き

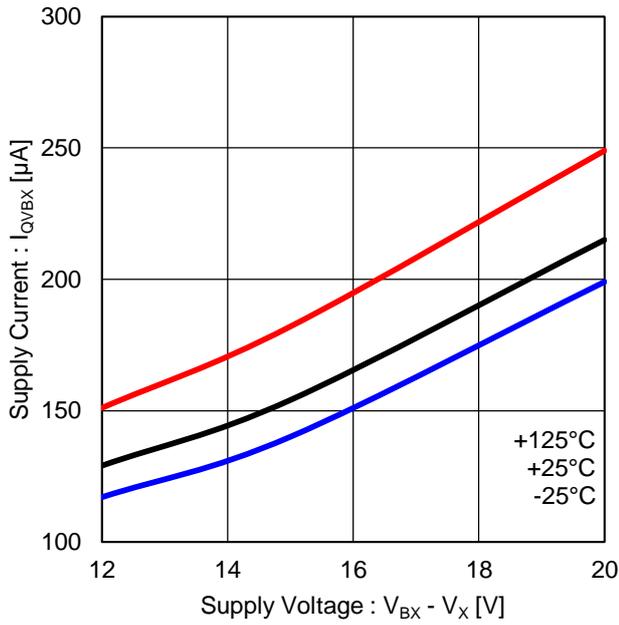


Figure 18. 上側動作時回路電流
(f_{PWM}:20kHz, 1 相あたり)

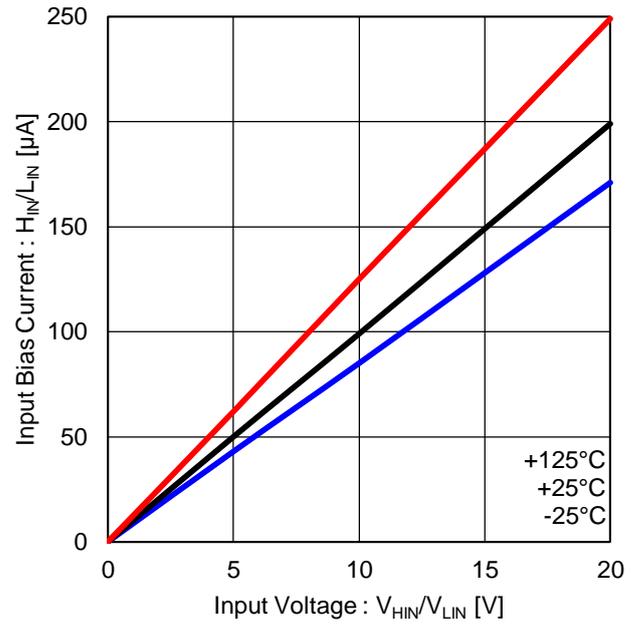


Figure 19. 入力バイアス電流特性
(UH, UL, VH, VL, WH, WL)

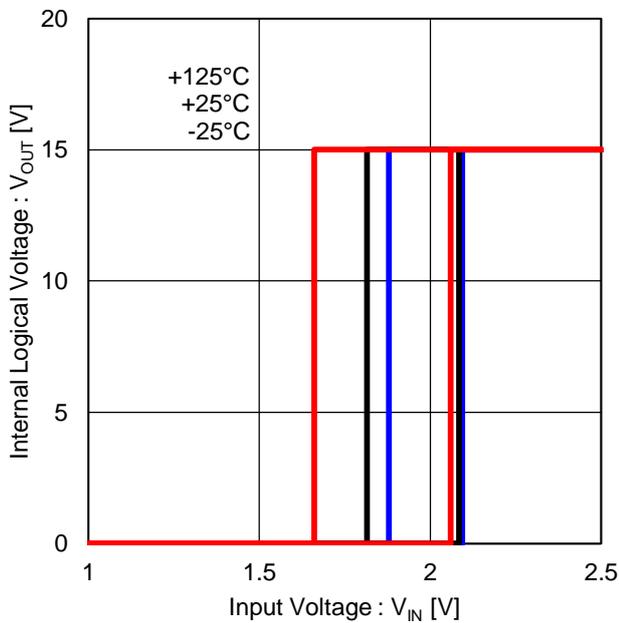


Figure 20. 入力レッシュヨルド電圧
(UH, UL, VH, VL, WH, WL, FOB)

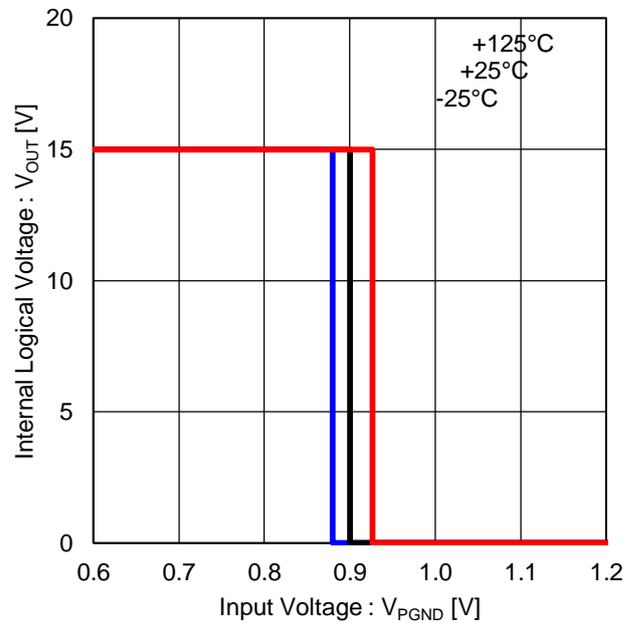


Figure 21. 過電流電圧検出特性

特性データ (参考) - 続き

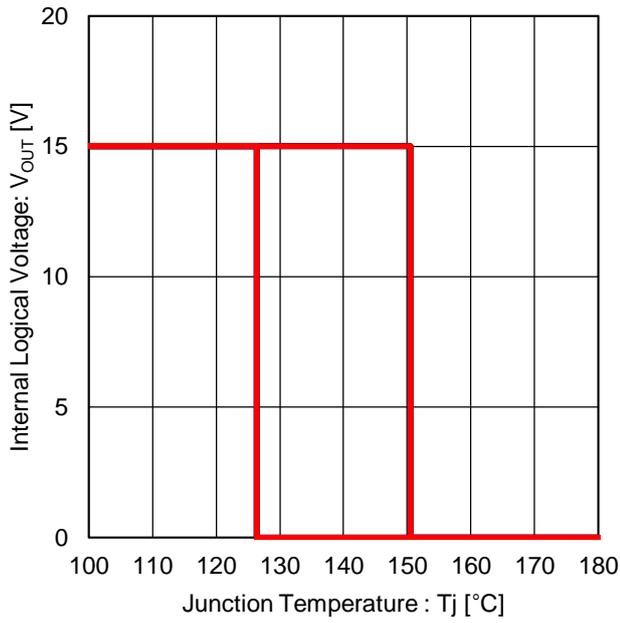


Figure 22. 過熱検出特性

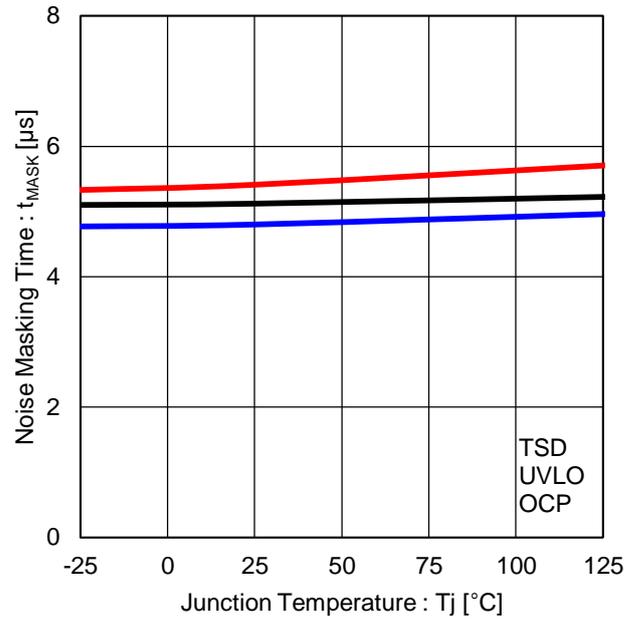


Figure 23. ノイズマスク時間

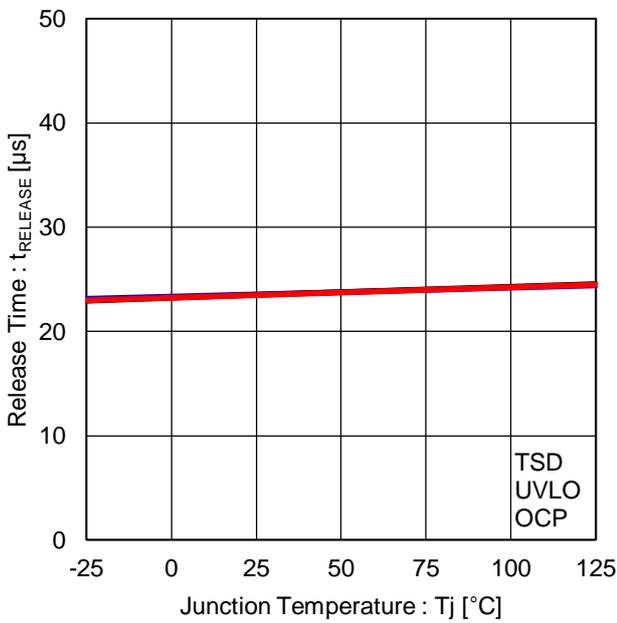


Figure 24. リリース時間
(外付けコンデンサ無し)

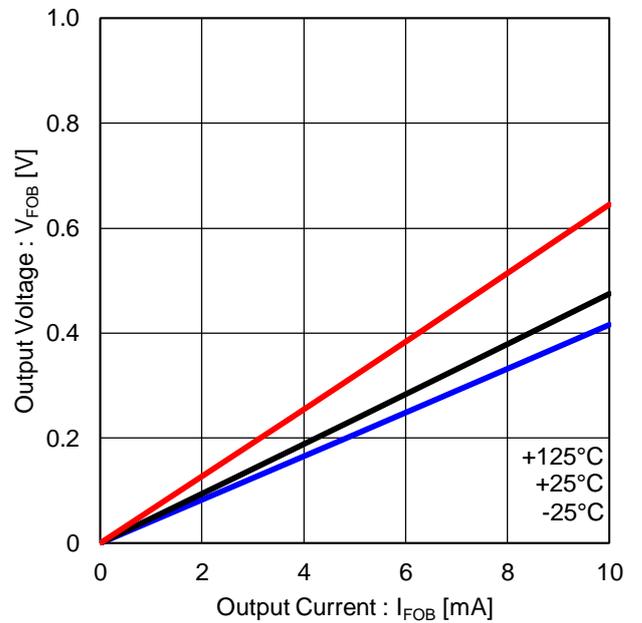


Figure 25. フォルト出力オン抵抗

特性データ (参考) - 続き

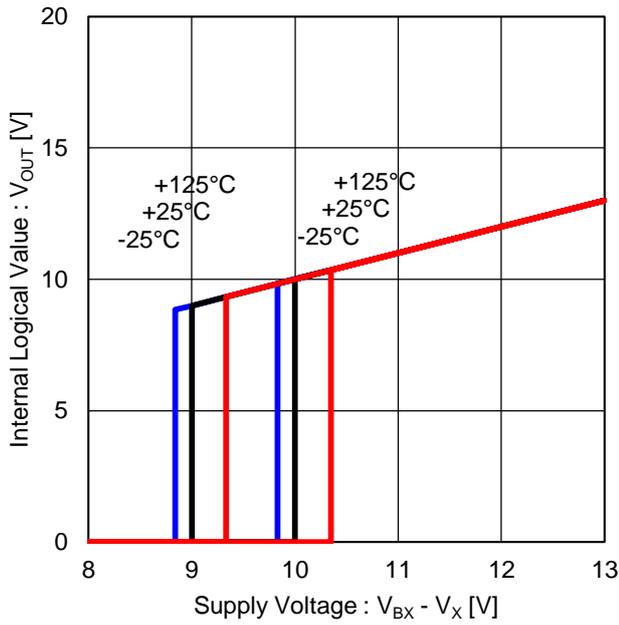


Figure 26. UVLO 特性
(上側ドライバ)

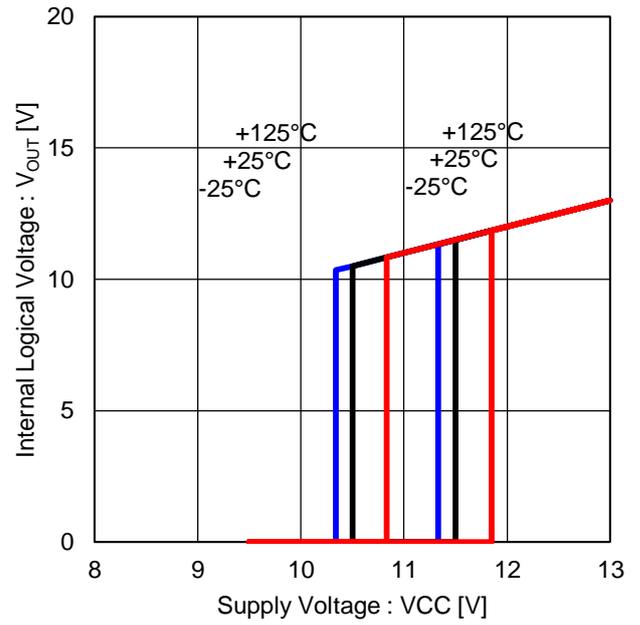


Figure 27. UVLO 特性
(下側ドライバ)

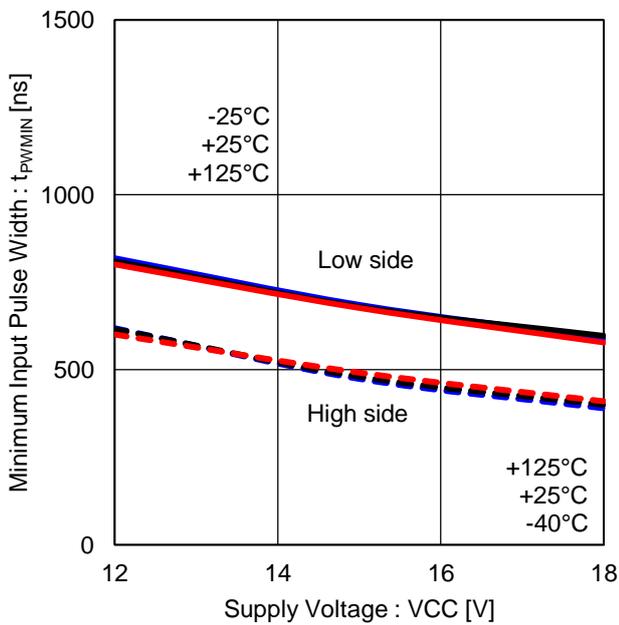


Figure 28. 最小入力パルス幅

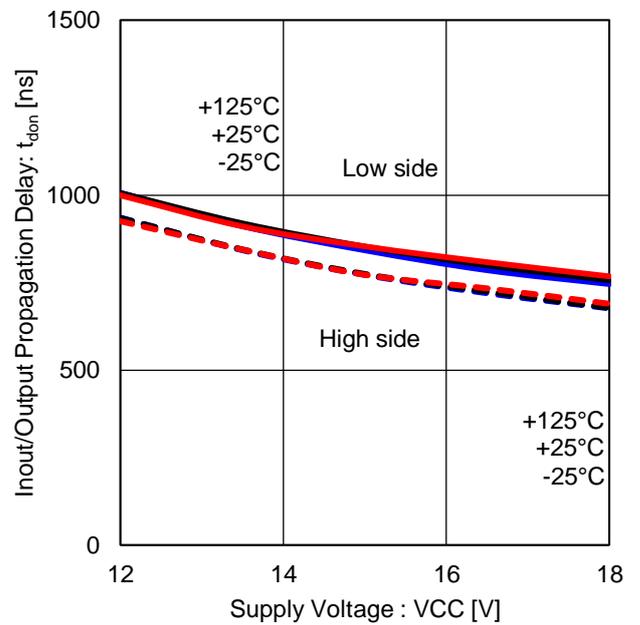


Figure 29. 入出力伝達遅延
(オン・ディレイ)

特性データ (参考) - 続き

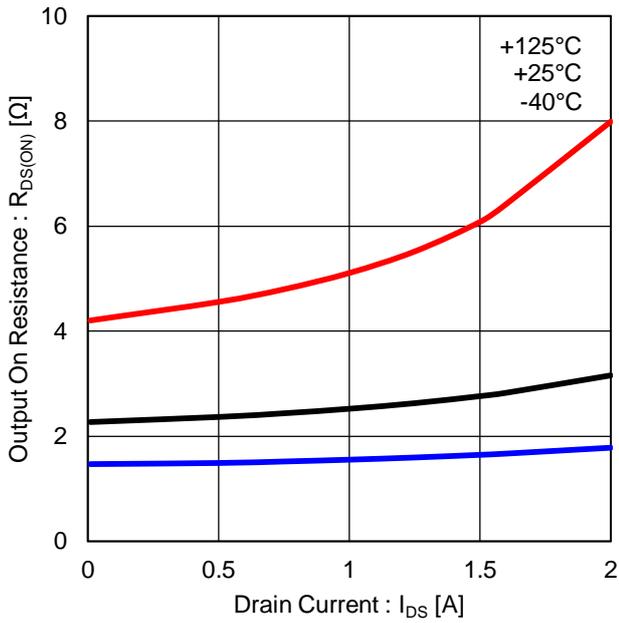


Figure 30. 出力オン抵抗

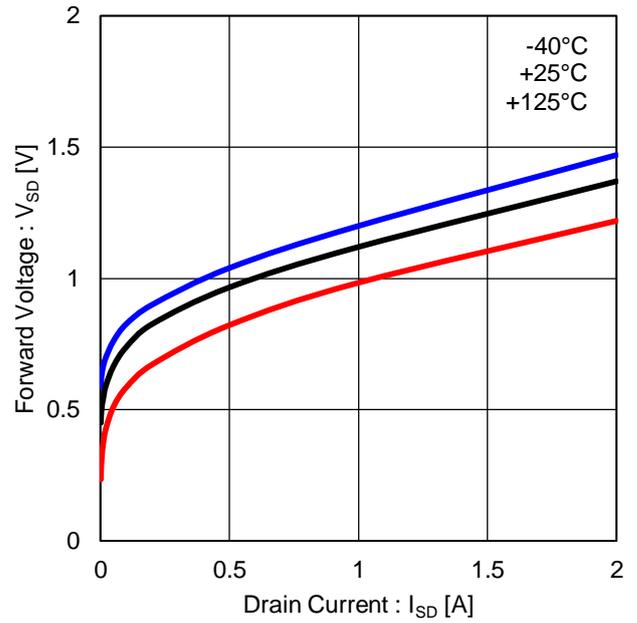


Figure 31. 出力ボディダイオード特性

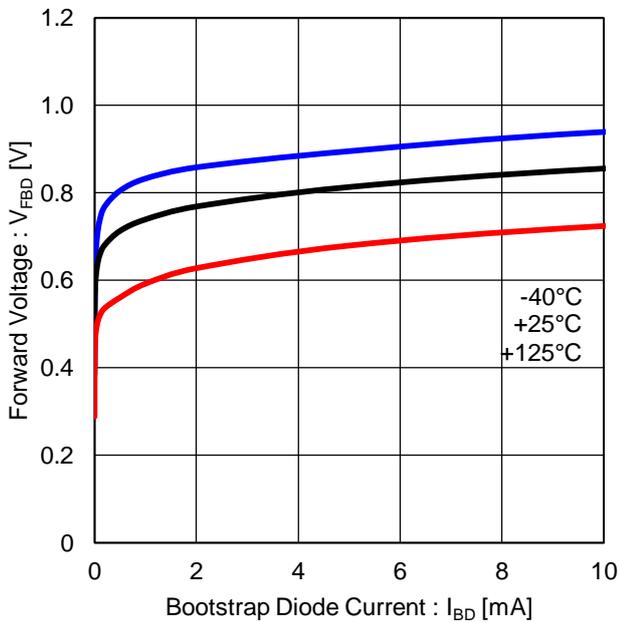


Figure 32. ブートダイオード特性

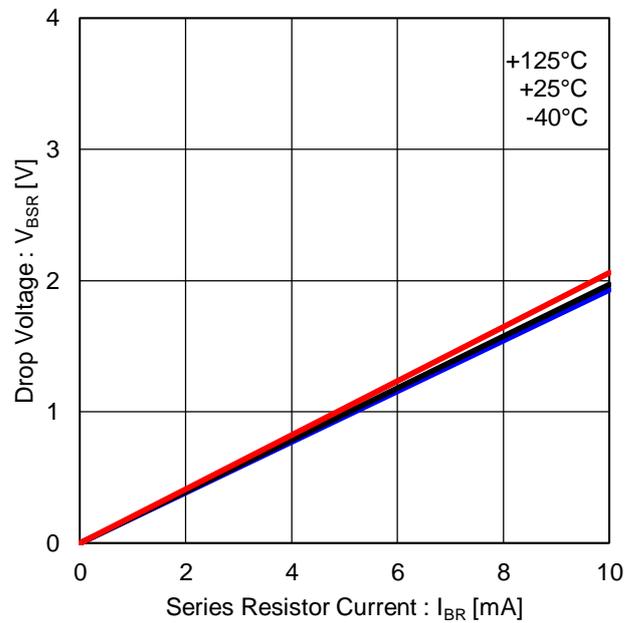


Figure 33. ブートダイオード直列抵抗特性

特性データ (参考) - 続き

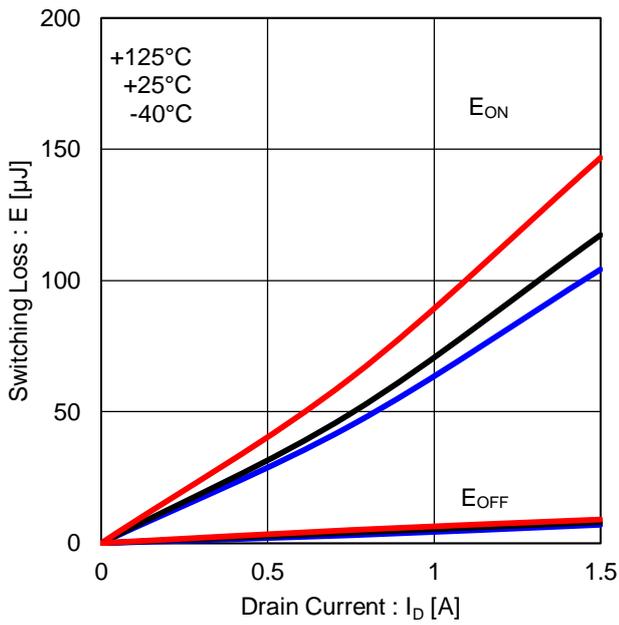


Figure 34. 上側スイッチング・ロス (VDC=300V)

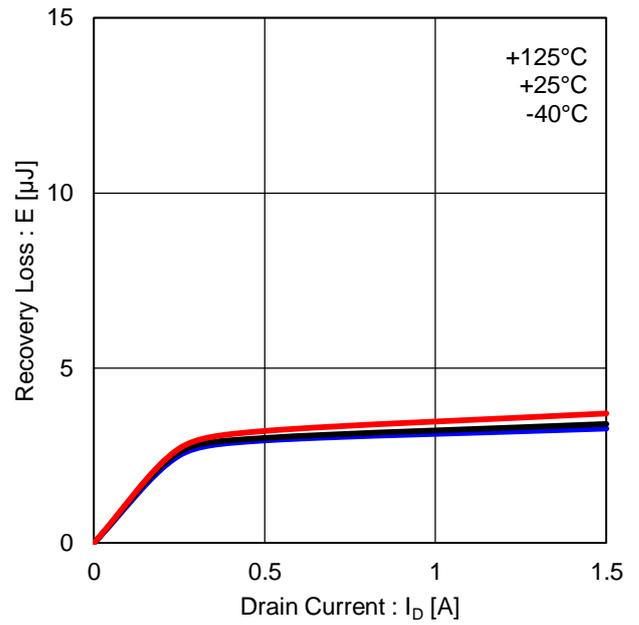


Figure 35. 上側リカバリー・ロス (VDC=300V)

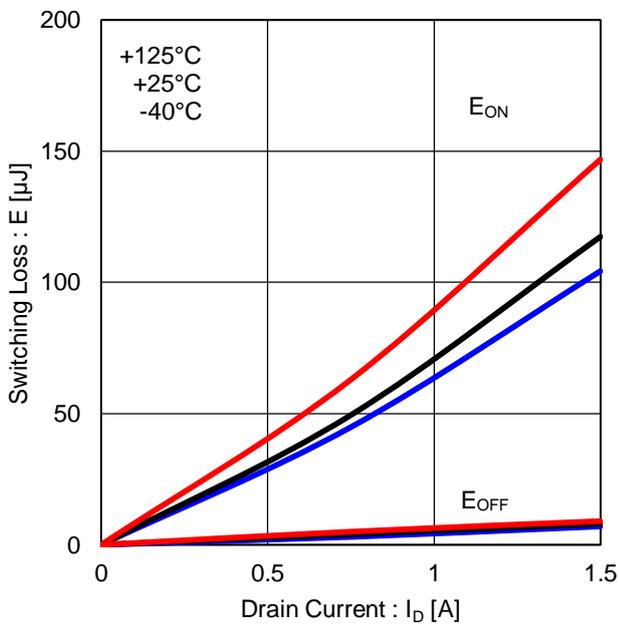


Figure 36. 下側スイッチング・ロス (VDC=300V)

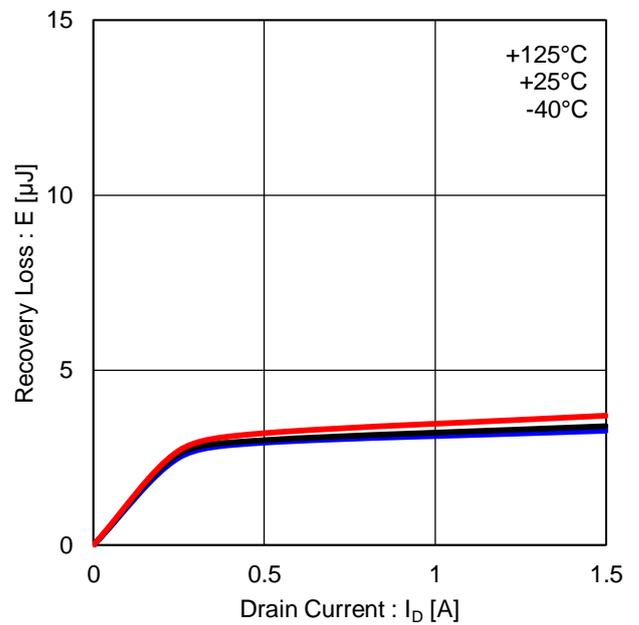


Figure 37. 下側リカバリー・ロス (VDC=300V)

応用回路例

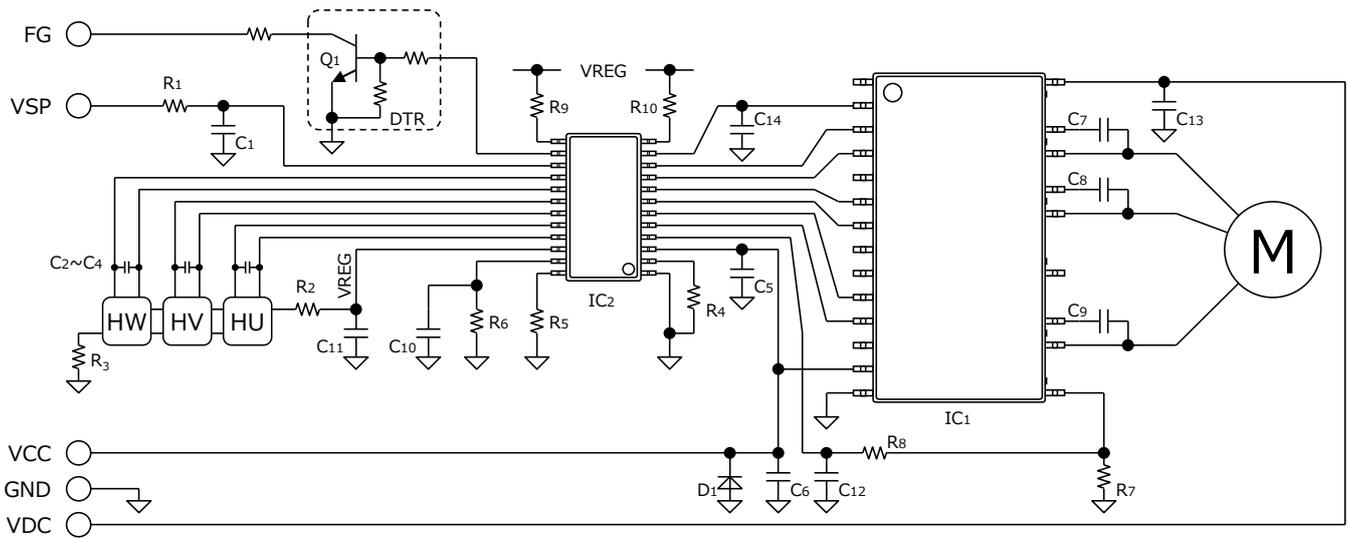
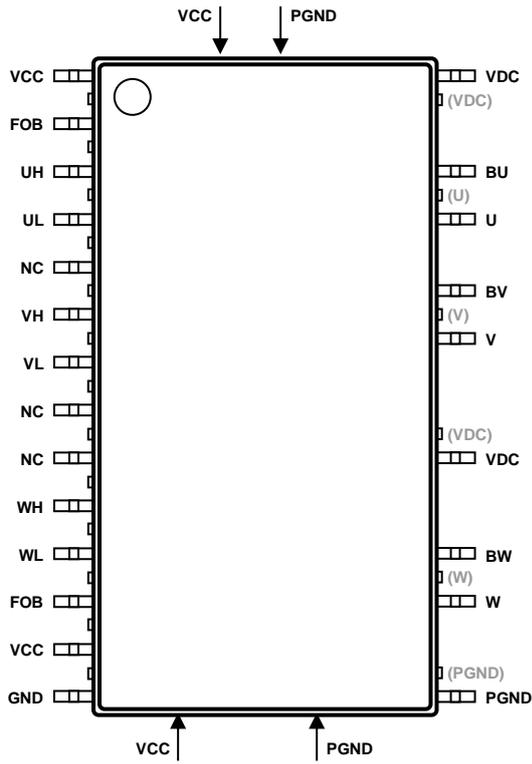


Figure 38. アプリケーション回路例（正弦波通電コントローラ+BM6242FS）

パーツリスト

Parts	Value	Manufacturer	Type	Parts	Value	Ratings	Type
IC ₁	-	ROHM	BM6242FS	C ₁	0.1μF	50V	Ceramic
IC ₂	-	ROHM	BD62018AFS	C ₂	2200pF	50V	Ceramic
R ₁	1kΩ	ROHM	MCR18EZPF1001	C ₃	2200pF	50V	Ceramic
R ₂	150Ω	ROHM	MCR18EZPJ151	C ₄	2200pF	50V	Ceramic
R ₃	150Ω	ROHM	MCR18EZPJ151	C ₅	10 μF	50V	Ceramic
R ₄	20kΩ	ROHM	MCR18EZPF2002	C ₆	10 μF	50V	Ceramic
R ₅	100kΩ	ROHM	MCR18EZPF1003	C ₇	2.2μF	50V	Ceramic
R ₆	100kΩ	ROHM	MCR18EZPF1003	C ₈	2.2μF	50V	Ceramic
R ₇	0.6Ω	ROHM	MCR50JZHFL1R80 // 3	C ₉	2.2μF	50V	Ceramic
R ₈	10kΩ	ROHM	MCR18EZPF1002	C ₁₀	0.1μF	50V	Ceramic
R ₉	0Ω	ROHM	MCR18EZPJ000	C ₁₁	2.2μF	50V	Ceramic
R ₁₀	0Ω	ROHM	MCR18EZPJ000	C ₁₂	100pF	50V	Ceramic
Q ₁	-	ROHM	DTC124EUA	C ₁₃	0.1μF	630V	Ceramic
D ₁	-	ROHM	KDZ20B	C ₁₄	0.1μF	50V	Ceramic
				HX	-	-	Hall elements

ダミー端子とパッケージ内部での端子処理について



【パッケージ内部での端子処理】

- ・ VCC 端子 (1pin, 12pin) は、内部リードフレームにて電氣的に接続されています
- ・ FOB 端子 (2pin, 13pin) は、内部リードフレームにて電氣的に接続されています
- ・ VDC 端子 (18pin, 23pin) は、内部リードフレームにて電氣的に接続されています

Figure 39. ダミー端子

入出力等価回路図

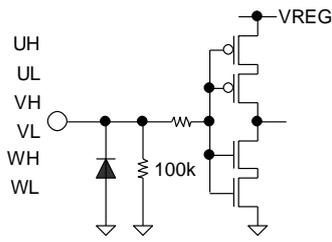


Figure 40. UH,UL,VH,VL,WH,WL

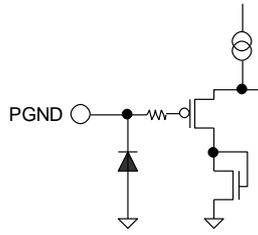


Figure 41. PGND

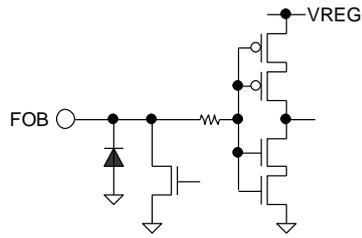


Figure 42. FOB

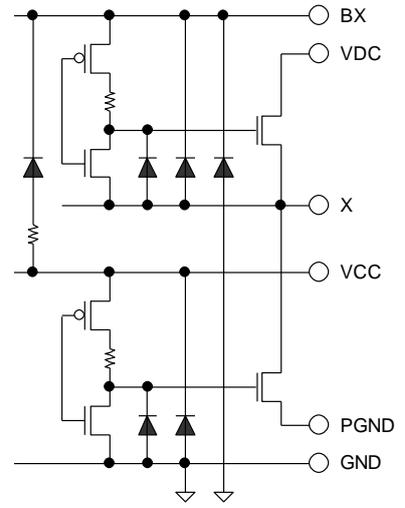


Figure 43. VCC, GND, VDC, BX(BU/BV/BW), X(U/V/W)

使用上の注意

1. 電源の逆接続について

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。

2. 電源ラインについて

基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。その際、デジタル系電源とアナログ系電源は、それらが同電位であっても、デジタル系電源パターンとアナログ系電源パターンは分離し、配線パターンの共通インピーダンスによるアナログ電源へのデジタル・ノイズの回り込みを抑制してください。グラウンドラインについても、同様のパターン設計を考慮してください。

また、LSI のすべての電源端子について電源-グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量低下が起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

3. グラウンド電位について

L 負荷駆動端子については、L 負荷の逆起電圧の影響でグラウンド以下に振れることが考えられます。L 負荷駆動端子が逆起電圧によって負電位になる場合を除き、グラウンド端子はいかなる動作状態においても最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子、L 負荷駆動端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。使用条件、環境及び L 負荷個々の特性によっては誤動作などの不具合が発生する可能性があります。IC の動作などに問題のないことを十分ご確認ください。

4. グラウンド配線パターンについて

小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

5. 推奨動作条件について

推奨動作条件で規定される範囲で IC の機能・動作を保証します。また、特性値は電気的特性で規定される各項目の条件下においてのみ保証されます。

6. ラッシュカレントについて

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

7. セット基板での検査について

セット基板での検査時に、インピーダンスの低いピンにコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

8. 端子間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けられた場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

9. 未使用の入力端子の処理について

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

10. 各入力端子について

IC に電源電圧を印加していない時、入力端子に電圧を印加しないでください。同様に電源電圧を印加している場合にも、各入力端子は電源電圧以下の電圧もしくは電気的特性の保証値内としてください。

また、本製品の VDC、BU/U、BV/V、BW/W 端子には高電圧がかかります。ピン間距離が十分ではないと判断される場合は、端子間をコーティングして使用してください。なお、出カークラウド間に大きなコンデンサを接続されている場合、何らかの要因により VDC や VCC が 0V またはグラウンドとショートしたとき、コンデンサに充電された電流が出力に流れ込み破壊する恐れがありますのでご注意ください。

本 IC に内蔵している制御チップは、各素子間に素子分離のための P+アイソレーションと、P 基板を有しています。この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。

例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、

○抵抗では、GND > (端子 A) の時、トランジスタ(NPN)では GND > (端子 B) の時、P-N 接合が寄生ダイオードとして動作します。

○また、トランジスタ(NPN)では、GND > (端子 B)の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。

構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND(P 基板)より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。アプリケーションにおいて電源端子と各端子電圧が逆になった場合、内部回路または素子を損傷する可能性があります。例えば、外付けコンデンサに電荷がチャージされた状態で、電源端子が GND にショートされた場合などです。また、電源端子直列に逆流防止のダイオードもしくは各端子と電源端子間にバイパスのダイオードを挿入することを推奨します。

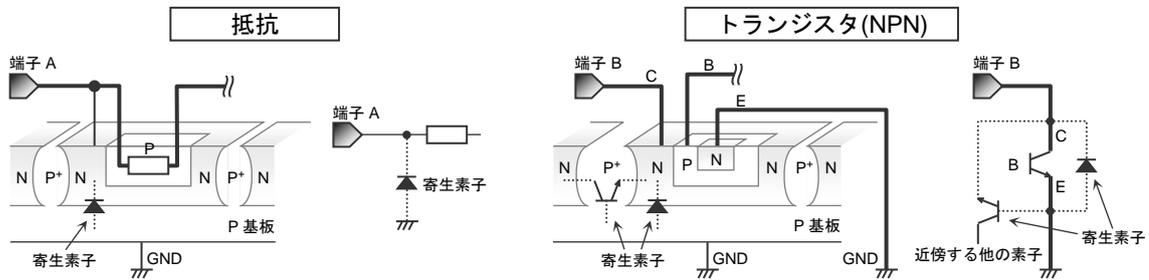


Figure 44. IC チップの構造例

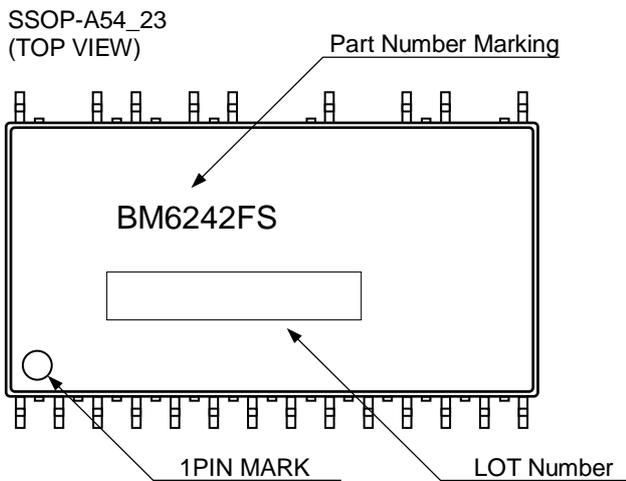
11. セラミック・コンデンサの特性変動について

外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮のうえ定数を決定してください。

発注形名情報

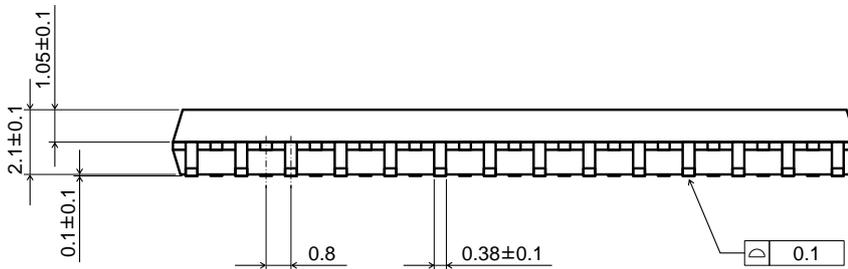
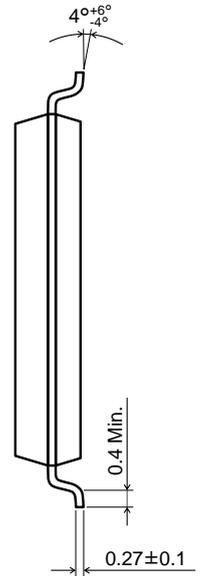
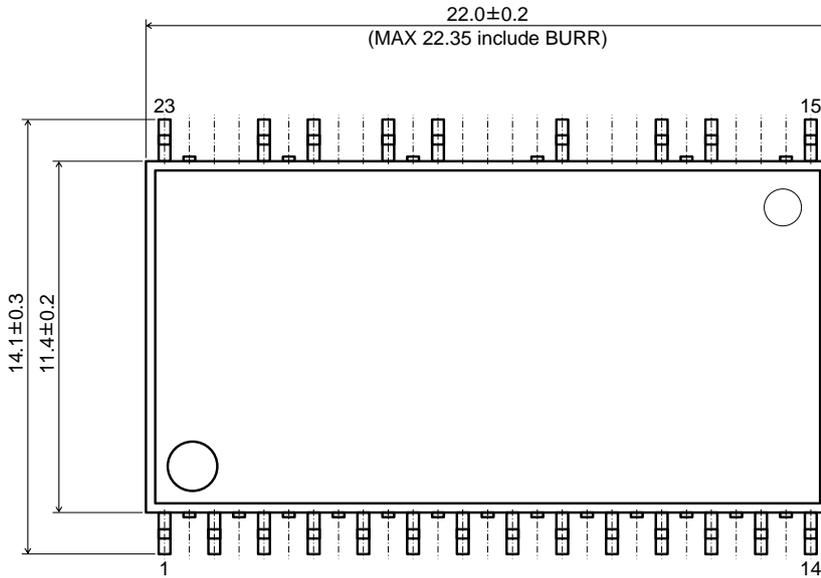


標印図



外形寸法図と包装・フォーミング仕様

Package Name	SSOP-A54_23
--------------	-------------



(UNIT : mm)
PKG : SSOP-A54_23

<包装仕様>

包装形態	エンボステーピング
包装数量	1000pcs
包装方向	E2 (リールを左手に持ち、右手でテープを引き出したときに) 製品の1番ピンが左上にくる方向)

※ご発注の際は、包装数量の倍数でお願い致します。

改訂履歴

Date	Revision	Changes
2018.07.06	001	新規作成

ご注意

ローム製品取扱い上の注意事項

1. 本製品は一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器等）への使用を意図して設計・製造されております。したがって、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器^(Note 1)、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
 - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
 - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
3. 本製品は、一般的な電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
 - ①水・油・薬液・有機溶剤等の液体中でのご使用
 - ②直射日光・屋外暴露、塵埃中でのご使用
 - ③潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所でのご使用
 - ④静電気や電磁波の強い環境でのご使用
 - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
 - ⑥本製品を樹脂等で封止、コーティングしてのご使用。
 - ⑦はんだ付けの後に洗浄を行わない場合（無洗浄タイプのフラックスを使用された場合も、残渣の洗浄は確実に行うことをお勧め致します）、又ははんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合。
 - ⑧本製品が結露するような場所でのご使用。
4. 本製品は耐放射線設計はなされておられません。
5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
6. パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
7. 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

1. ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
2. はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。(人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等)

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
 - ①潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所での保管
 - ②推奨温度、湿度以外での保管
 - ③直射日光や結露する場所での保管
 - ④強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を超過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を超過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き(梱包箱に表示されている天面方向)で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を超過した場合はベーク処置を行ったうえでご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等(ソフトウェア含む)との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。