

システムモータドライバ

BD64547MUV

概要

H-Bridge ドライバ 2ch, Power MOS 内蔵降圧スイッチングレギュレータ (SWREG) 2ch、リセット出力を 1chip に内蔵したシステムモータドライバです。

特長

- 低オン抵抗出力 H-Bridge ドライバ (2ch)
- 定電流チョッピング機能内蔵
- H-Bridge ドライバ部過電流保護機能 (OCP)
- 3 線式シリアルインタフェース
- P-ch Power DMOS FET 内蔵 SWREG (CH1)
- 高効率 SWREG 搭載
- SWREG 部ソフトスタート機能
- SWREG 部過電流保護機能 (OCP)
- SWREG 部出力低電圧保護機能 (UVLO)
- SWREG 部イネーブル機能
- 過熱保護機能 (TSD)
- パワーON リセット機能
- V_{BB} 低下検知機能
- 超小型・超薄型・高放熱 (裏面放熱) パッケージ

重要特性

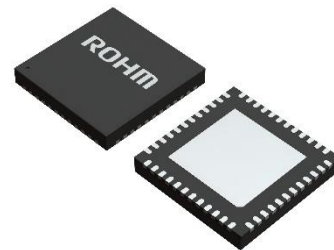
- 電源電圧範囲 : 9.0 V ~ 45.0 V
- モータ出力電流定格 : 2.0 A/相
- SWREG1 出力電流範囲 : 0 A ~ 2.0 A
- SWREG2 出力電流範囲 : 0 A ~ 1.4 A
- 動作温度範囲 : -25 °C ~ +85 °C
- 待機時電流 : 100 μ A (Max)

パッケージ

VQFN048V7070

W (Typ) x D (Typ) x H (Max)

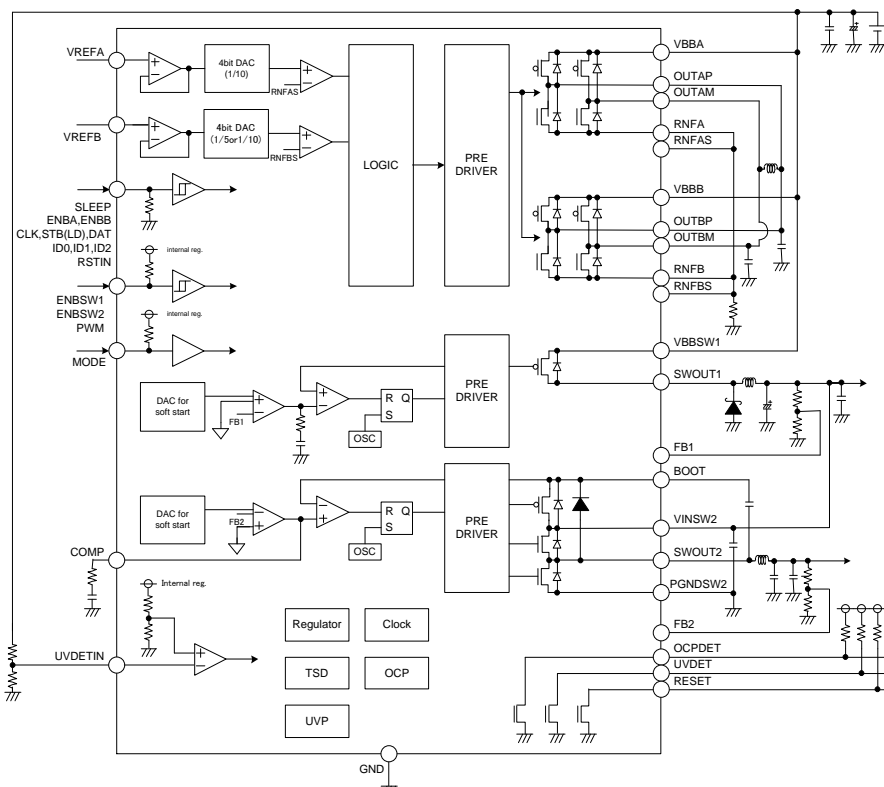
7.0 mm x 7.0 mm x 1.0 mm



用途

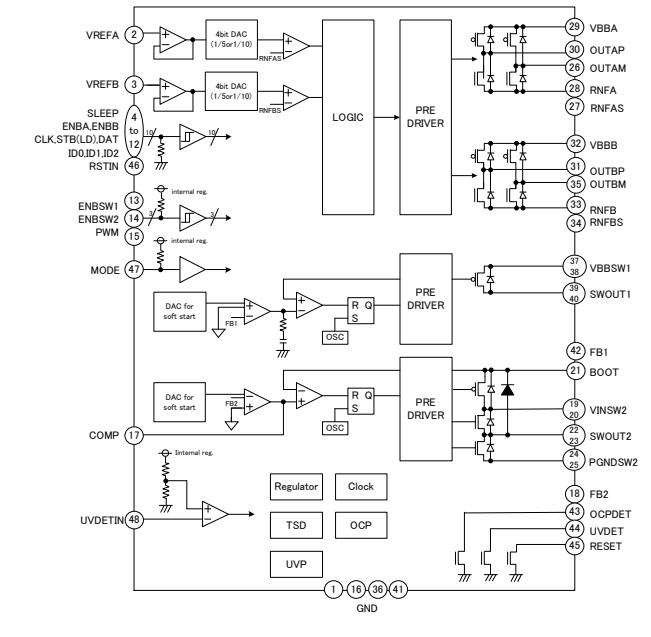
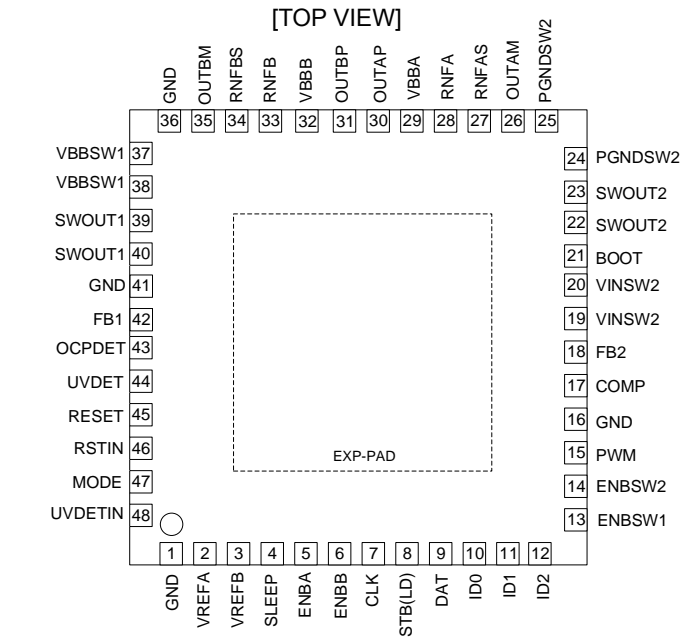
- インクジェットプリンタ
- フォトプリンタなど

基本アプリケーション回路



端子配置図

ブロック図



端子説明

端子番号	端子名	I/O	機能	端子番号	端子名	I/O	機能
1	GND	-	グラウンド	25	PGNDSW2	-	SWREG2 用パワーグラウンド
2	VREFA	I	H-Bridge A 出力電流値設定	26	OUTAM	O	H-Bridge A 出力(-)
3	VREFB	I	H-Bridge B 出力電流値設定	27	RNFAS	I	H-Bridge A 電流検出入力
4	SLEEP	I	スリープモード設定	28	RNFA	O	H-Bridge A 電流検出
5	ENBA	I	H-Bridge A イネーブル入力	29	VBBA	-	H-Bridge A 用電源 (42 V 系)
6	ENBB	I	H-Bridge B イネーブル入力	30	OUTAP	O	H-Bridge A 出力(+)
7	CLK	I	シリアル CLK 入力	31	OUTBP	O	H-Bridge B 出力(+)
8	STB(LD)	I	シリアル STB(LD)入力	32	VBBB	-	H-Bridge B 用電源 (42 V 系)
9	DAT	I	シリアル DAT 入力	33	RNFB	O	H-Bridge B 電流検出
10	ID0	I	ID 設定 0	34	RNFBS	I	H-Bridge B 電流検出入力
11	ID1	I	ID 設定 1	35	OUTBM	O	H-Bridge B 出力(-)
12	ID2	I	ID 設定 2	36	GND	-	グラウンド
13	ENBSW1	I	SWREG1 イネーブル	37	VBBSW1	-	SWREG1 用電源 (42 V 系)
14	ENBSW2	I	SWREG2 イネーブル	38	VBBSW1	-	SWREG1 用電源 (42 V 系)
15	PWM	I	SWREG2 強制 PWM	39	SWOUT1	O	SWREG1 出力
16	GND	-	グラウンド	40	SWOUT1	O	SWREG1 出力
17	COMP	I/O	SWREG2 位相補償	41	GND	-	グラウンド
18	FB2	I	SWREG2 電圧帰還	42	FB1	I	SWREG1 電圧帰還
19	VINSW2	-	SWREG2 電源 (5 V 系)	43	OCPEDET	O	過電流保護検出
20	VINSW2	-	SWREG2 電源 (5 V 系)	44	UVDET	O	V _{BB} 低下検出
21	BOOT	I	SWREG2 H-side Nch 用昇圧	45	RESET	O	リセット出力
22	SWOUT2	O	SWREG2 出力	46	RSTIN	I	リセット要求
23	SWOUT2	O	SWREG2 出力	47	MODE	I	H-Bridge モード設定
24	PGNDSW2	-	SWREG2 用パワーグラウンド	48	UVDETIN	I	UVDET 設定
-	EXP-PAD	-	EXP-PAD は、 GND に接続してください	-	-	-	-

絶対最大定格 (Ta = 25 °C)

項目	記号	定格	単位
電源電圧 (Note 1)(Note 2)	V _{BB}	-0.4 ~ +50.0	V
モータ部出力電圧 (Note 3)	V _{MOU} T	-0.4 ~ +50.0	V
SWOUT1 電圧	V _{SWOUT1}	-0.4 ~ +50.0	V
VINSW2 印加電圧 (Note 1)	V _{INSW2}	-0.4 ~ +7.0	V
SWOUT2 電圧	V _{SWOUT2}	-0.4 ~ +7.0	V
ロジック入力電圧 (Note 4)	V _{LI}	-0.4 ~ +5.5	V
ロジック出力電圧 (Note 5)	V _{LO}	5.5	V
RNF 電圧(DC)	V _{RNF(DC)}	0.55	V
RNF 電圧(peak) (Note 6)	V _{RNF(peak)}	2.5	V
許容損失 (Note 7)	P _d	4.83	W
モータ出力電流(DC) (Note 1)	I _{OMAXMT(DC)}	2.0	A/相
SWOUT1 出力電流(DC) (Note 1)	I _{OMAXSW1(DC)}	2.2	A
SWOUT1 出力電流(peak) (Note 1)(Note 6)	I _{OMAXSW1(peak)}	2.4	A
SWOUT2 出力電流(DC) (Note 1)	I _{OMAXSW2(DC)}	1.5	A
SWOUT2 出力電流(peak) (Note 1)(Note 6)	I _{OMAXSW2(peak)}	1.65	A
保存温度範囲	T _{stg}	-55 ~ +150	°C
最高接合部温度	T _{jmax}	150	°C

注意 1: 印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施していただくようお願いいたします。

注意 2: 最高接合部温度を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。最高接合部温度を超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなど、最高接合部温度を超えないよう許容損失にご配慮ください。

(Note 1) P_d及び T_j = 150 °C を越えないこと。

(Note 2) 電源 = VBBA, VBBA, VBBSW1

(Note 3) モータ部出力 = OUTAP, OUTAM, OUTBP, OUTBM

(Note 4) ロジック入力 = SLEEP, ENBA, ENBB, CLK, STB(LD), DAT, ID0, ID1, ID2, ENBSW1, ENBSW2, PWM, RSTIN, MODE

(Note 5) ロジック出力 = OCPDET, UVDET, RESET

(Note 6) peak = 1 µs

(Note 7) 74.2 mm × 74.2 mm × 1.6 mm 4 層専用基板実装時。Ta = 25 °C 以上で使用する場合は、1 °C につき 37.3 mW/°C を減じる。

推奨動作条件

項目	記号	最小	標準	最大	単位
動作温度	T _{opr}	-25	-	+85	°C
電源電圧 (Note 8)(Note 9)	V _{BB}	9.0	-	45.0	V
CLOCK MAX 動作周波数	f _{CLOCK}	-	40	-	MHz
SWREG1 出力電圧設定	V _{OUT1}	3.0	-	13.0	V
SWREG2 出力電圧設定	V _{OUT2}	0.8	-	3.6	V
SWREG1 出力電流 (Note 10)	I _{SW1}	0	-	2.0	A
SWREG2 出力電流 (Note 10)	I _{SW2}	0	-	1.4	A
VINSW2 入力電圧	V _{INSW2}	3.0	-	5.5	V

(Note 8) POR 以下の電圧では、H-Bridge 部, SWREG 部, 保護回路部の動作は保証致しません。

(Note 9) 電源 = VBBA, VBBA, VBBSW1

(Note 10) P_d 及び T_j = 150 °C を越えないこと。

電氣的特性 (特に指定のない限り $V_{BB} = 42\text{ V}$, $T_a = 25\text{ }^{\circ}\text{C}$)

項目	記号	規格値			単位	条件
		最小	標準	最大		
[全体]						
スタンバイ時回路電流 ^(Note 1)	I _{BBST}	-	20	100	μA	SLEEP = L, ENBSW1 = H
回路電流 ^(Note 1)	I _{BB}	-	8.5	13.0	mA	SLEEP = H, ENBSW1 = L
VINSW2 電流	I _{INSW2}	-	0	10	μA	
POR スレッシュホールド電圧 H	V _{PORH}	6	7	8	V	V _{BB} 電源投入時
POR ヒステリシス電圧	V _{PORHY}	0.5	1.0	1.5	V	
[H-Bridge 部]						
出力 ON 抵抗(上側)	R _{ONH}	-	0.75	1.05	Ω	I _{OUT} = 1 A
出力 ON 抵抗(下側)	R _{ONL}	-	0.45	0.75	Ω	I _{OUT} = 1 A
内蔵ダイオード順方向電圧(上側)	V _{FH}	-	1.0	1.3	V	I _{OUT} = 1 A
内蔵ダイオード順方向電圧(下側)	V _{FL}	-	1.0	1.3	V	I _{OUT} = 1 A
[電流制御部]						
VREF 入力電圧範囲	V _{VREF}	0	-	3.7	V	
VREF 流入電流	I _{VREF}	-1	0	+1	μA	V _{VREF} = 3.3 V
RNF 流出電流	I _{RNF}	5	15	30	μA	
VREF to RNFS オフセット電圧	V _{OFST} ^(Note 2)	-4	0	+4	%	V _{VREF} = 2 V, DAC = 15, MODE = H, M
[制御ロジック部 1 (DAT, CLK, STB(LD), ENBA, ENBB, SLEEP, RSTIN, ID0, ID1, ID2)]						
H レベル入力電圧 1	V _{IN1H}	2.0	-	-	V	
L レベル入力電圧 1	V _{IN1L}	-	-	0.8	V	
入力電流 1	I _{IN1}	15	33	50	μA	入力電圧 = 3.3 V
[制御ロジック部 2 (ENBSW1, ENBSW2, PWM)]						
H レベル入力電圧 2	V _{IN2H}	2.0	-	-	V	
L レベル入力電圧 2	V _{IN2L}	-	-	0.8	V	
入力電流 2	I _{IN2}	-18	-9	-3	μA	入力電圧 = 0 V
[制御ロジック部 3 (MODE)]						
入力電圧 H	V _{IN3H}	4.0	-	-	V	
入力電圧 M	V _{IN3M}	2.0	-	3.0	V	
入力電圧 L	V _{IN3L}	-	-	1.0	V	
入力電流	I _{IN3}	-85	-50	-30	μA	入力電圧 = 0 V
[SWREG1 部]						
FB1 スレッシュホールド電圧	V _{FBSW1}	0.99	1.00	1.01	V	
出力 ON 抵抗	R _{ONSW1}	-	0.65	0.85	Ω	I _{SWOUT1} = 1 A
FB1 端子電流	I _{FBSW1}	-0.1	0	+0.1	μA	V _{FB1} = 1 V
FB1 低電圧保護電圧	V _{FBUVP1}	0.71	0.75	0.79	V	RESET 検出と共通
[SWREG2 部]						
FB2 スレッシュホールド電圧	V _{FBSW2}	0.792	0.800	0.808	V	
出力 ON 抵抗(上側)	R _{ONHSW2}	-	0.20	0.26	Ω	I _{SWOUT2} = 1 A
出力 ON 抵抗(下側)	R _{ONLSW2}	-	0.20	0.26	Ω	I _{SWOUT2} = 1 A
FB2 端子電流	I _{FBSW2}	-0.1	0	+0.1	μA	V _{FB2} = 0.8 V
FB2 低電圧保護電圧	V _{FBUVP2}	0.28	0.40	0.52	V	
[RESET, UVDET, OCPDET]						
出力 L 電圧	V _{OD}	-	-	0.2	V	I _{OUT} = 1 mA
RESET 出力遅延時間	t _{RST}	40	50	60	ms	
RSTIN 最小入力パルス幅	t _{RSTIN}	-	-	13	μs	P.7 1.4 参照
UVDET 基準電圧	V _{UV}	0.552	0.600	0.648	V	
UVDET ヒステリシス電圧	V _{UVHYS}	-	0.05	-	V	

(Note 1) V_{BBA} , V_{BBB} , V_{BBSW1} の合計値(Note 2) $V_{OFST} = ((V_{VREF} \times \text{Current_Ratio} / \alpha) - V_{RNFS}) / (V_{VREF} \times \text{Current_Ratio} / \alpha)$, $\alpha = 5$ (MODE = M), 10 (MODE = H)

推奨外付け定数範囲表

外付け定数の温度依存性や実装状態により特性が異なることがありますので、実際のアプリケーション状態にて十分にご評価願います。

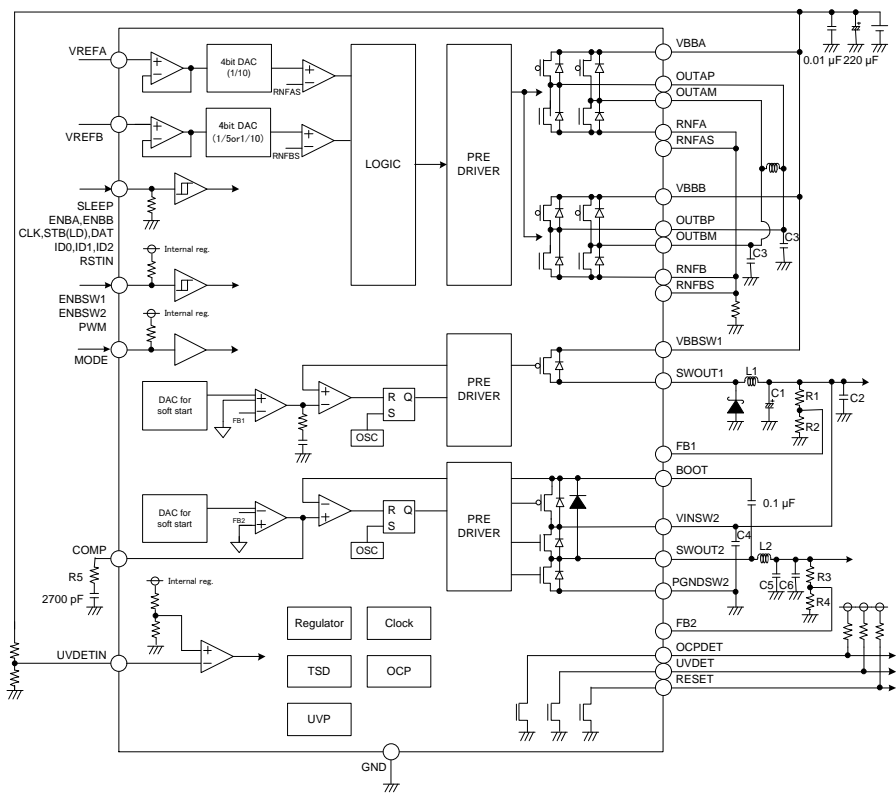


Figure 1. 推奨外付け定数回路図

項目	記号	推奨値			単位
		最小	標準	最大	
SWOUT1 (5 V 設定)	C ₁	220	330	470	μF
SWOUT1 (3.3 V 設定)	C ₁	220	330	470	μF
SWOUT1	C ₂	0	-	22	μF
OUTxx ^(Note 1) (耐圧 50 V)	C ₃	-	-	1000	pF
VINSW2-PGNDSW2	C ₄	10	22	40	μF
SWOUT2	C ₅ / C ₆	-	20 / 20	-	μF
SWOUT1	L ₁	33	47	68	μH
SWOUT2	L ₂	1.5	1.8	2.2	μH
FB1 (5 V 設定)	R ₁ / R ₂	3.3 / 0.82	33 / 8.2	-	kΩ
FB1 (3.3 V 設定)	R ₁ / R ₂	3.0 / 1.3	30 / 13	-	kΩ
FB2 (3.3 V 設定)	R ₃ / R ₄	-	75 / 24	-	kΩ
FB2 (1.8 V 設定)	R ₃ / R ₄	-	30 / 24	-	kΩ
FB2 (1.5 V 設定)	R ₃ / R ₄	1.3 / 1.5	13 / 15	-	kΩ
FB2 (1.125 V 設定)	R ₃ / R ₄	3.3 / 8.2	33 / 82	-	kΩ
COMP (3.3 V 設定)	R ₅	-	18	-	kΩ
COMP (1.5 V ~ 1.8 V 設定)	R ₅	-	9.1	-	kΩ
COMP (1.125 V 設定)	R ₅	-	8.2	-	kΩ

(Note 1) xx = AP, AM, BP, BM

端子処理・条件一覧

1 H-Bridge 未使用時の端子処理

下表に示す端子処理を推奨します。

	ENBx ^(Note 1)	VREFx ^(Note 1)	RNFx ^(Note 1) RNFxS ^(Note 1)	OUTxP ^(Note 1) OUTxM ^(Note 1)
Ach	OPEN or GND	GND	GND	OPEN
Bch	OPEN or GND	GND	GND	OPEN

(Note 1) x = A, B

VREFx 及び RNFx / RNFxS オープン時は過電流保護回路が誤検出する場合があります。

(ただし、ENBx が L かつ、シリアル入力がかされない状態で出力が OPEN の場合に限り VREFx に電圧が加わっていても問題ありません。)

2 SWREG 未使用時の端子処理

下表に示す端子処理を推奨します。

	ENBSWx ^(Note 2)	FBx ^(Note 2)	SWOUTx ^(Note 2)	COMP	BOOT	VINSW2
1ch	OPEN	GND	OPEN	-	-	-
2ch	OPEN	GND	OPEN	OPEN	OPEN	OPEN

(Note 2) x = 1, 2

3 MODE 端子処理

MODE	処理方法
H	OPEN
M	100 kΩ Pull Down
L	GND(使用禁止)

(100 kΩ の Pull Down には、精度±5 %以内の抵抗をご使用ください。)

4 ロジック入力アクティブ条件表

ロジック入力端子	アクティブ条件	ノンアクティブ条件 (OPEN 時)
DAT, CLK, STB(LD), ENBA, ENBB, SLEEP, RSTIN, ID0, ID1, ID2	H (2.0 V ~)	L (~ 0.8 V)
ENBSW1, ENBSW2, PWM	L (~ 0.8 V)	H (2.0 V ~)

5 SLEEP 条件表

ロジック入力端子	データ受付モード	低消費電力モード
SLEEP	H (2.0 V ~)	L (~ 0.8 V)

SLEEP=L, ENBSW1=H, ENBSW2=H のときは待機時状態となり IC 全体として低消費電力モードになります。

この場合、[P.7](#) RESET 出力、[P.24](#) 過熱保護、[P.24](#) 過電流保護、出力低電圧保護は OFF しており動作致しません。

各ブロック動作説明

BD64547MUV は Figure 2 に示すように、H-Bridge 部・SWREG1 部・SWREG2 部・保護機能部の 4 つのブロックから構成されています。

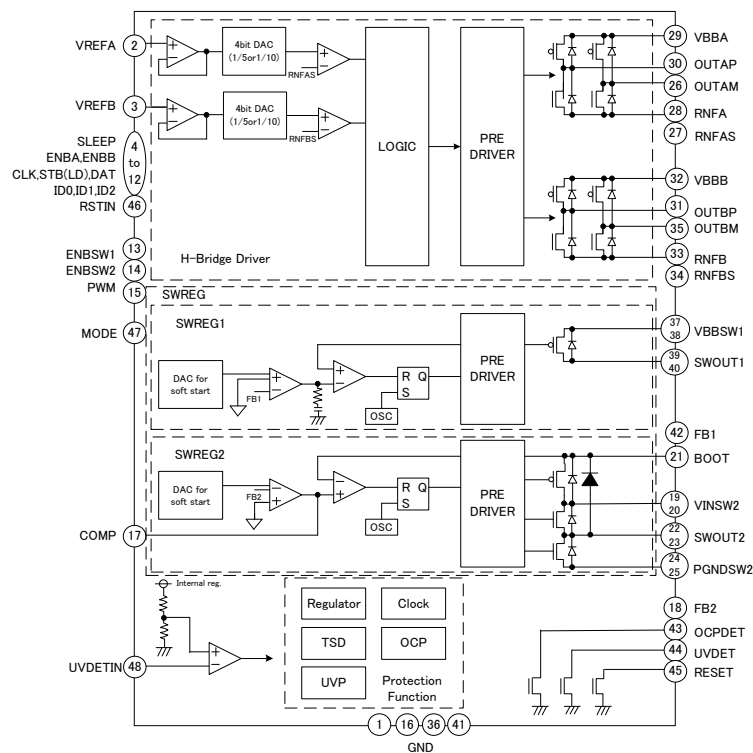


Figure 2. 動作説明ブロック図

1 全体

1.1 電源(V_{BB})入力

0 V～V_{PORH} (7 V (Typ))までは 300 μs 以上かけて立ち上げてください。

1.2 制御ロジック入力

制御ロジック入力 DAT, CLK, STB(LD), ENBA, ENBB, SLEEP, RSTIN, ID0, ID1, ID2, ENBSW1, ENBSW2, PWM はシュミット形式となっており、ヒステリシスを設けています。

設計値		
最小	標準	最大
200 mV	300 mV	400 mV

1.3 パワーON リセット機能

V_{BB} に対してパワーON リセット機能を内蔵しています。電源投入時、V_{BB} が V_{PORH} (7 V (Typ))以上になるとソフトスタートにより SWREG1 が立ち上がり、シリアルポートのリセット状態が解除されます。また、電源降下時はヒステリシスを設けており、V_{PORH}-V_{PORHY} (1.0 V (Typ))にて全出力 OFF、シリアルポートをリセットします。

1.4 リセット, V_{BB} 低下検出機能

RESET 出力はパワーON リセット解除、FB1 ≥ 0.75 V (Typ), RSTIN = L を検出後 50 ms (Typ)で H 論理となります。また、UVDET 出力は V_{BB} のみに依存し、外付け抵抗により任意の電圧で L 論理となります。RESET 出力は RSTIN への H パルス入力(10 μs (Typ), 13 μs (Max)以上)で L 論理となります。RESET 出力真理値表を以下に示します(表中の値はすべて標準値、V_{BB} はヒステリシス付)。

V _{BB}	FB1	RSTIN	RESET 出力
7 V 未満	Don't Care	Don't Care	不定(IC 内部回路が停止するため)
7 V 以上	0.75 V 未満	H	L
	0.75 V 以上	H	L
	0.75 V 未満	L	L
	0.75 V 以上	L	検出後 50 ms で H

2 H-Bridge 部

2.1 低消費電力モード

SLEEP = L にて H-Bridge 部は低消費電力モードとなり動作せず、SWREG1 部、SWREG2 部のみ ACTIVE となります。この時、シリアルポートの論理はリセットされます。

SLEEP	モード
L	低消費電力モード
H	通常モード

SLEEP 端子の論理切り換えは、ドライバ出力を OFF した状態で行ってください。

2.2 ID 設定

ID0, ID1, ID2 端子にてデバイスの識別コードを設定することができます。

ID 端子は常時モニタリングしています。

ID2	ID1	ID0	識別コード (D20, D19, D18)
L	L	L	シリアルインタフェース 2 で駆動
L	L	H	1 (001)
L	H	L	2 (010)
L	H	H	3 (011)
H	L	L	4 (100)
H	L	H	5 (101)
H	H	L	6 (110)
H	H	H	7 (111)
Don't care	Don't care	Don't care	全 IC 応答 (000)

識別コード 1, 3, 5, 7 では CLK の立ち下がりのみで、識別コード 2, 4, 6 及びシリアルインタフェース 2 では CLK の立ち上がりのみでシリアルデータの取り込みを行います。

2.3 MODE 設定

MODE 端子の処理により、H-Bridge の駆動モードを変更することができます。

MODE	端子状態	H-Bridge-A	H-Bridge-B
H	OPEN or 5 V	DC モータ×2 or ステッピングモータ (VREF 電圧分割比 $\alpha = 10$)	
M	100 k Ω Pull Down	DC モータ×2 or ステッピングモータ (VREF 電圧分割比 $\alpha = 5$)	
L	GND	使用禁止	

2 H-Bridge 部 — 続き

2.4 シリアルインタフェース 1

動作及び電流制限の値を設定するため、21bit の 3 線式シリアルインタフェース(CLK, DAT, STB(LD))を備えています。STB(LD)端子の L 区間で、識別コードに応じた CLK 端子のエッジで DAT の論理が内部シフトレジスタに送られます。

シフトレジスタのデータは D20, D19, D18 でデバイスコードを指定します。

(D20, D19, D18) = (000)の場合、識別コード 1, 3, 5, 7 は CLK の立ち下がリエッジで、識別コード 2, 4, 6 は CLK の立ち上がりエッジで反応します。Word 設定は D17, D16, D15, D14 のアドレスデータに従い、STB(LD) 端子の立ち上がりエッジで 3×14bit の内部メモリの適切なアドレスにデータを書き込みます。シリアルデータの入力順序は D20 → D0 です。

SLEEP = L → H 後、シリアル受付までの時間は 10 μs です。

シリアルポートの書き込みタイミングは下図のようになります。

また、各々の最小タイミングは以下のとおりです。

A	: DAT Setup Time	7.5 ns
B	: DAT Hold Time	5 ns
C	: CLK High Pulse Width	25 ns
D	: CLK Low Pulse Width	25 ns

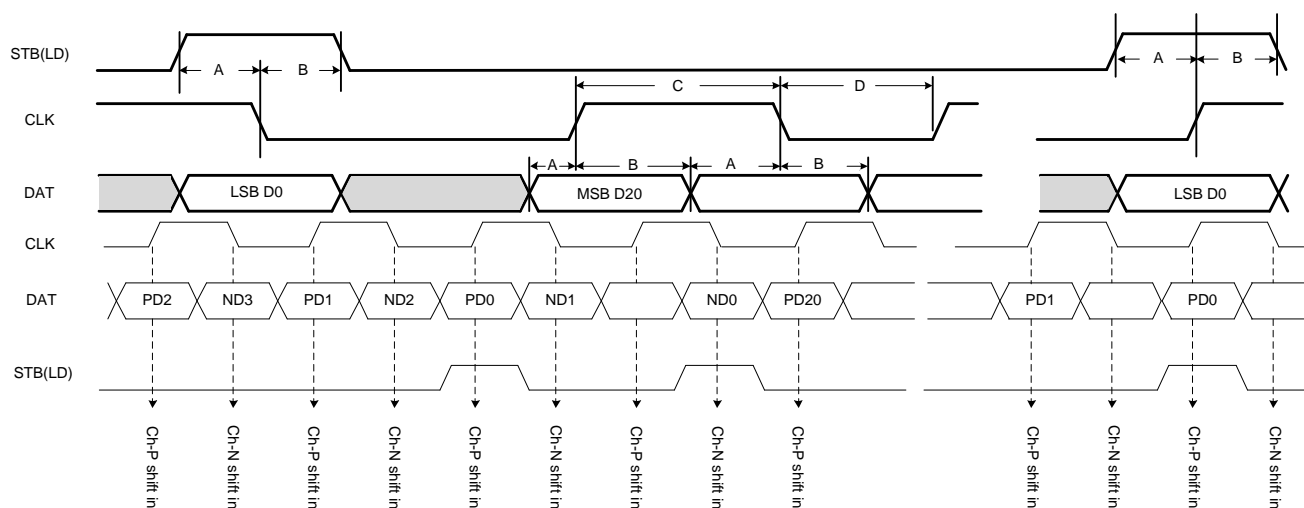


Figure 3. シリアルインタフェース 1 用 シリアルポート書き込みタイミング

2 H-Bridge 部 — 続き

2.5 シリアルデータ割り当て(シリアルインタフェース 1)

アドレスデータ

	WORD A	Initial DAT
D0	Watch Dog Timer LSB	0
D1	Watch Dog Timer MSB	0
D2	-	-
D3	-	-
D4	-	-
D5	-	-
D6	-	-
D7	-	-
D8	-	-
D9	-	-
D10	-	-
D11	-	-
D12	-	-
D13	-	-
D14	Word Select 0 = 1	1
D15	Word Select 1 = 1	1
D16	Word Select 2 = 1	1
D17	Word Select 3 = 1	1
D18	-	-
D19	-	-
D20	-	-

D17 Word Select 3	D16 Word Select 2	D15 Word Select 1	D14 Word Select 0	ワードセレクト
1	1	1	1	WORD A
0	0	0	0	WORD B
0	0	0	1	WORD C
0	0	1	0	WORD D
0	0	1	1	Rohm Reserved
0	1	0	0	WORD E
0	1	0	1	WORD F
0	1	1	0	WORD G
0	1	1	1	WORD H

Rohm Reserved は出荷時検査用などの特殊モード設定ポートとなっております。誤って Word select "3, 2, 1, 0"にそれぞれ"0, 0, 1, 1"と設定されますと誤動作の原因となりますので、設定しないようにご注意事項です。

2.5 シリアルデータ割り当て(シリアルインタフェース 1) — 続き

	WORD B (H-Bridge-A Specific)	Initial DAT	WORD C (H-Bridge-B Specific)	Initial DAT	WORD D H-Bridge-A-B General	Initial DAT
D0	Blank Time LSB	0	Blank Time LSB	0	Internal PWM Mode for H-Bridge-B	0
D1	Blank Time MSB	0	Blank Time MSB	0	External PWM Mode for H-Bridge-B	0
D2	Off Time LSB	0	Off Time LSB	0	Phase for H-Bridge-B	0
D3	Off Time Bit1	0	Off Time Bit1	0	DAC LSB for H-Bridge-B	0
D4	Off Time Bit2	0	Off Time Bit2	0	DAC Bit1 for H-Bridge-B	0
D5	Off Time Bit3	0	Off Time Bit3	0	DAC Bit2 for H-Bridge-B	0
D6	Off Time MSB	1	Off Time MSB	1	DAC MSB for H-Bridge-B	0
D7	Fast Decay Time LSB	0	Fast Decay Time LSB	0	Internal PWM Mode for H-Bridge-A	0
D8	Fast Decay Time Bit1	0	Fast Decay Time Bit1	0	External PWM Mode for H-Bridge-A	0
D9	Fast Decay Time Bit2	0	Fast Decay Time Bit2	0	Phase for H-Bridge-A	0
D10	Fast Decay Time MSB	0	Fast Decay Time MSB	0	DAC LSB for H-Bridge-A	0
D11	Sync. Rect. Control	0	Sync. Rect. Control	0	DAC Bit1 for H-Bridge-A	0
D12	Sync. Rect. Enable	0	Sync. Rect. Enable	0	DAC Bit2 for H-Bridge-A	0
D13	Don't care	-	Don't care	-	DAC MSB for H-Bridge-A	0
D14	Word Select 0 = 0	0	Word Select 0 = 1	1	Word Select 0 = 0	0
D15	Word Select 1 = 0	0	Word Select 1 = 0	0	Word Select 1 = 1	1
D16	Word Select 2 = 0	0	Word Select 2 = 0	0	Word Select 2 = 0	0
D17	Word Select 3 = 0	0	Word Select 3 = 0	0	Word Select 3 = 0	0
D18	ID Bit0	-	ID Bit0	-	ID Bit0	-
D19	ID Bit1	-	ID Bit1	-	ID Bit1	-
D20	ID Bit2	-	ID Bit2	-	ID Bit2	-

2.5 シリアルデータ割り当て(シリアルインタフェース 1) — 続き

	WORD E (H-Bridge-A Specific)	Initial DAT	WORD F (H-Bridge-B Specific)	Initial DAT
D0	EN A PWM Cycle Time LSB	0	EN B PWM Cycle Time LSB	0
D1	EN A PWM Cycle Time Bit1	0	EN B PWM Cycle Time Bit1	0
D2	EN A PWM Cycle Time Bit2	0	EN B PWM Cycle Time Bit2	0
D3	EN A PWM Cycle Time Bit3	0	EN B PWM Cycle Time Bit3	0
D4	EN A PWM Cycle Time Bit4	0	EN B PWM Cycle Time Bit4	0
D5	EN A PWM Cycle Time Bit5	0	EN B PWM Cycle Time Bit5	0
D6	EN A PWM Cycle Time Bit6	0	EN B PWM Cycle Time Bit6	0
D7	EN A PWM Cycle Time Bit7	0	EN B PWM Cycle Time Bit7	0
D8	EN A PWM Cycle Time Bit8	0	EN B PWM Cycle Time Bit8	0
D9	EN A PWM Cycle Time Bit9	0	EN B PWM Cycle Time Bit9	0
D10	EN A PWM Cycle Time Bit10	0	EN B PWM Cycle Time Bit10	0
D11	EN A PWM Cycle Time Bit11	0	EN B PWM Cycle Time Bit11	0
D12	EN A PWM Cycle Time MSB	0	EN B PWM Cycle Time MSB	0
D13	Don't care	-	Don't care	-
D14	Word Select 0 = 0	0	Word Select 0 = 1	1
D15	Word Select 1 = 0	0	Word Select 1 = 0	0
D16	Word Select 2 = 1	1	Word Select 2 = 1	1
D17	Word Select 3 = 0	0	Word Select 3 = 0	0
D18	ID Bit0	-	ID Bit0	-
D19	ID Bit1	-	ID Bit1	-
D20	ID Bit2	-	ID Bit2	-

	WORD G (H-Bridge-A Specific)	Initial DAT	WORD H (H-Bridge-B Specific)	Initial DAT
D0	EN A PWM On Time LSB	0	EN B PWM On Time LSB	0
D1	EN A PWM On Time Bit1	0	EN B PWM On Time Bit1	0
D2	EN A PWM On Time Bit2	0	EN B PWM On Time Bit2	0
D3	EN A PWM On Time Bit3	0	EN B PWM On Time Bit3	0
D4	EN A PWM On Time Bit4	0	EN B PWM On Time Bit4	0
D5	EN A PWM On Time Bit5	0	EN B PWM On Time Bit5	0
D6	EN A PWM On Time Bit6	0	EN B PWM On Time Bit6	0
D7	EN A PWM On Time Bit7	0	EN B PWM On Time Bit7	0
D8	EN A PWM On Time Bit8	0	EN B PWM On Time Bit8	0
D9	EN A PWM On Time Bit9	0	EN B PWM On Time Bit9	0
D10	EN A PWM On Time Bit10	0	EN B PWM On Time Bit10	0
D11	EN A PWM On Time Bit11	0	EN B PWM On Time Bit11	0
D12	EN A PWM On Time MSB	0	EN B PWM On Time MSB	0
D13	Phase for H-Bridge-A	0	Phase for H-Bridge-B	0
D14	Word Select 0 = 0	0	Word Select 0 = 1	1
D15	Word Select 1 = 1	1	Word Select 1 = 1	1
D16	Word Select 2 = 1	1	Word Select 2 = 1	1
D17	Word Select 3 = 0	0	Word Select 3 = 0	0
D18	ID Bit0	-	ID Bit0	-
D19	ID Bit1	-	ID Bit1	-
D20	ID Bit2	-	ID Bit2	-

2 H-Bridge 部 — 続き

2.6 シリアルインタフェース 2

動作及び電流制限の値を設定するため、16bit の 3 線式シリアルインタフェース(CLK, DAT, STB(LD))を備えています。STB(LD)端子の L 区間で、CLK 端子の立ち上がりエッジで DAT の論理が内部シフトレジスタに送られます。

シフトレジスタのデータは D15, D14 のアドレスデータに従い、STB(LD)端子の立ち上がりエッジで 3 × 14 bit の内部メモリの適切なアドレスにデータを書き込みます。シリアルデータの入力順序は D15 → D0 です。SLEEP = L → H 後、シリアル受付までの時間は 10 μs です。

シリアルポートの書き込みタイミングは下図のようになります。

また、各々の最小タイミングは以下のとおりです。

A	: DAT Setup Time	15 ns
B	: DAT Hold Time	10 ns
C	: Setup STB(LD) to CLK Rising Edge	50 ns
D	: CLK High Pulse Width	50 ns
E	: CLK Low Pulse Width	50 ns
F	: Setup CLK Rising Edge to STB(LD)	50 ns
G	: STB(LD) Pulse Width	50 ns

アドレスデータ

D15	D14	ワードセレクト
0	0	WORD0
0	1	WORD1
1	0	WORD2
1	1	Rohm Reserved

Rohm Reserved は出荷時検査用などの特殊モード設定ポートとなっております。

誤って設定されますと誤動作の原因となりますので、設定しないようにご注意ください。

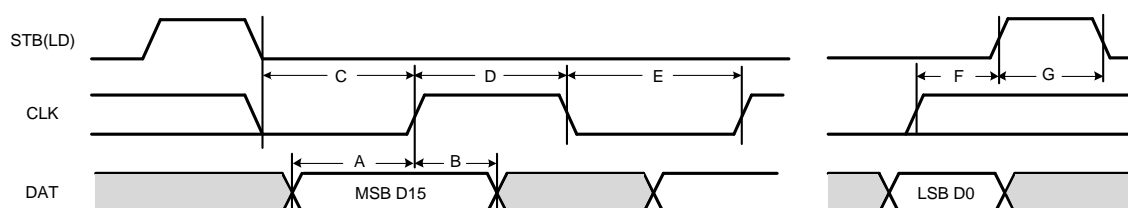


Figure 4. シリアルインタフェース 2 用 シリアルポート書き込みタイミング

2 H-Bridge 部 — 続き

2.7 シリアルデータ割り当て(シリアルインタフェース 2)

	WORD0 (H-Bridge-A Specific)	Initial DAT	WORD1 (H-Bridge-B Specific)	Initial DAT	WORD2 H-Bridge-A-B General	Initial DAT
D0	Blank Time LSB	0	Blank Time LSB	0	Internal PWM Mode for H-Bridge-B	0
D1	Blank Time MSB	0	Blank Time MSB	0	External PWM Mode for H-Bridge-B	0
D2	Off Time LSB	0	Off Time LSB	0	Phase for H-Bridge-B	0
D3	Off Time Bit1	0	Off Time Bit1	0	DAC LSB for H-Bridge-B	0
D4	Off Time Bit2	0	Off Time Bit2	0	DAC Bit1 for H-Bridge-B	0
D5	Off Time Bit3	0	Off Time Bit3	0	DAC Bit2 for H-Bridge-B	0
D6	Off Time MSB	1	Off Time MSB	1	DAC MSB for H-Bridge-B	0
D7	Fast Decay Time LSB	0	Fast Decay Time LSB	0	Internal PWM Mode for H-Bridge-A	0
D8	Fast Decay Time Bit1	0	Fast Decay Time Bit1	0	External PWM Mode for H-Bridge-A	0
D9	Fast Decay Time Bit2	0	Fast Decay Time Bit2	0	Phase for H-Bridge-A	0
D10	Fast Decay Time MSB	0	Fast Decay Time MSB	0	DAC LSB for H-Bridge-A	0
D11	Sync. Rect. Control	0	Sync. Rect. Control	0	DAC Bit1 for H-Bridge-A	0
D12	Sync. Rect. Enable	0	Sync. Rect. Enable	0	DAC Bit2 for H-Bridge-A	0
D13	Don't care	-	Don't care	-	DAC MSB for H-Bridge-A	0
D14	Word Select 0 = 0	-	Word Select 0 = 1	-	Word Select 0 = 0	-
D15	Word Select 1 = 0	-	Word Select 1 = 0	-	Word Select 1 = 1	-

2 H-Bridge 部 — 続き

2.8 シリアルポート・H-Bridge 動作

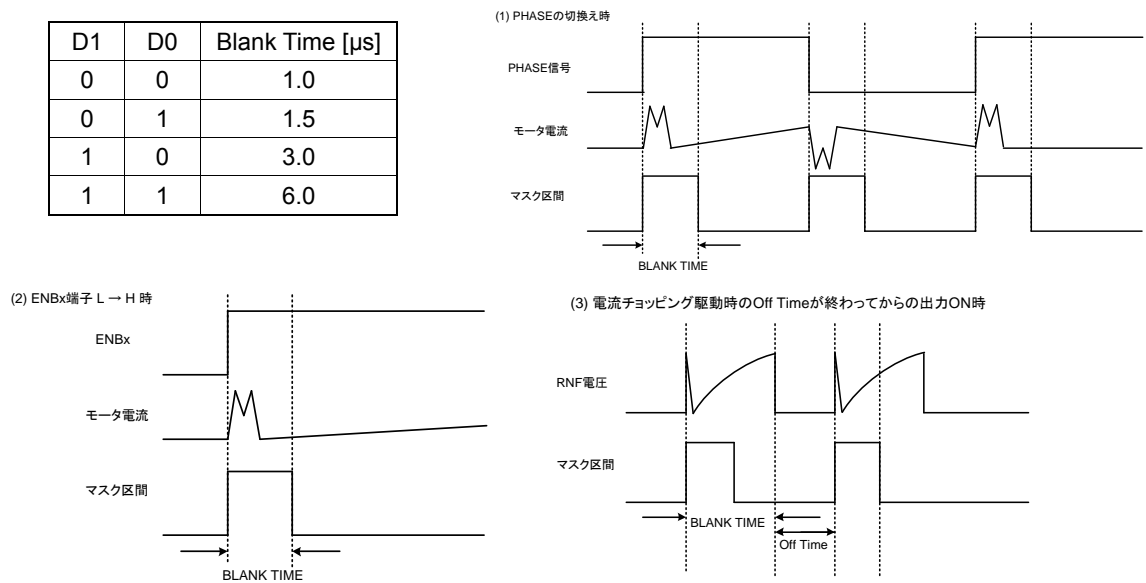
H-Bridge は SLEEP 端子の論理が H の時 ACTIVE モード、L の時 DECAY モードになります。シリアル入力によって設定される時間はすべて内部クロック(40 MHz (Typ) $\pm 15\%$ ($T_a = 25\text{ }^\circ\text{C}$))によってきまっており、このクロックと同じ割合のパラツキ・温度依存性を持ちます。

2.8.1 Blank Time D0 to D1: WORD0 / WORD1

電流制限コンパレータは $RNFxS^{(Note\ 1)}$ 端子電圧を監視して電流制限を行います。スイッチング ON 時に起こるスパイクノイズによる誤検出を避けるため、スイッチング ON から BLANK TIME の時間は検出を無効にします。

- (1) PHASE の切り換え時
- (2) $ENBx^{(Note\ 1)}$ 端子 L \rightarrow H 時
- (3) 電流チョッピング駆動時の Off Time が終わってからの出力 ON 時

D1	D0	Blank Time [μs]
0	0	1.0
0	1	1.5
1	0	3.0
1	1	6.0



(Note 1) $x = A, B$

Figure 5. Blank Time

2.8.2 Off Time D2 to D6: WORD0 / WORD1

Off Time を設定します。この Off Time は以下の式によってきまります。

$$t_{OFF} = (1 + N) \times 8 \times 0.25 - 0.25 \text{ } [\mu\text{s}]$$

t_{OFF} : Off Time

N : シリアル bit で設定された値: 0 ~ 31

例えば、 $N = 0$ のとき、

$$t_{OFF} = (1 + 0) \times 8 \times 0.25 - 0.25 = 1.75 \text{ } [\mu\text{s}]$$

2.8.3 Fast Decay Time D7 to D10: WORD0 / WORD1

Fast Decay Time を設定します。この Fast Decay Time は以下の式によってきまります。

$$t_{FD} = (1 + N) \times 8 \times 0.25 - 0.25 \text{ } [\mu\text{s}]$$

t_{FD} : Fast Decay Time

N : N はシリアル bit で設定された値: 0 ~ 15

例えば、 $N = 0$ のとき、

$$t_{FD} = (1 + 0) \times 8 \times 0.25 - 0.25 = 1.75 \text{ } [\mu\text{s}]$$

2.8 シリアルポート・H-Bridge 動作 — 続き

2.8.4 Sync. Rect. Control D11: WORD0 / WORD1

Fast Decay モード同期整流時、モータ電流の逆通電に関する設定を行います。

D11	Sync. Rect. Cont.	Function
0	ACTIVE	モータ電流が 0 A になったことを検出して同期整流を OFF し、逆通電させない
1	PASSIVE	逆通電を許可し、その電流が I_{TRIP} に達したとき同期整流を OFF する

$$I_{TRIP} = VREF \times DAC \text{ 値} (Current_Ratio) / (\alpha \times Rsense) \text{ [A]}$$

I_{TRIP} : 上記の式で算出されるモータ電流値

$VREF$: 出力電流値設定電圧

α : $VREF$ 電圧分割比(MODE = H のとき $\alpha = 10$, MODE = M のとき $\alpha = 5$)

$Rsense$: 電流検出抵抗値

$DAC \text{ 値} (Current_Ratio)$: 次項参照

2.8.5 DAC 値(Current_Ratio) D3 to D6 / D10 to D13: WORD2

MSB D6 / D13	Bit2 D5 / D12	Bit1 D4 / D11	LSB D3 / D10	Current_Ratio [%]
1	1	1	1	100.00
1	1	1	0	98.08
1	1	0	1	95.69
1	1	0	0	92.39
1	0	1	1	88.19
1	0	1	0	83.15
1	0	0	1	77.30
1	0	0	0	70.71
0	1	1	1	63.44
0	1	1	0	55.56
0	1	0	1	47.14
0	1	0	0	38.27
0	0	1	1	29.03
0	0	1	0	19.51
0	0	0	1	9.80
0	0	0	0	Disable

2.8.6 Sync. Rect. Enable D12: WORD0 / WORD1

電流減衰時、同期整流するかどうかの設定を行います。

D12	Sync. Rect. En.	Function
0	Disabled	同期整流しない
1	Enabled	同期整流する

2.8 シリアルポート・H-Bridge 動作 — 続き

2.8.7 Internal PWM Mode D0 / D7: WORD2

電流減衰時、モータ電流の回生方法を設定します。

Mixed Decay 設定時は、設定された Off Time の内、設定された Fast Decay Time だけ Fast 回生し、残りの時間は Slow 回生します。よって、Fast Decay Time が Off Time より長い場合は Fast 回生のみとなります。

Sync. Rect. Control = ACTIVE かつ Fast 回生中に 0 A 検出した場合は、出力を全 OFF 後、Fast Decay Time 終了後、Slow 回生します。

D0 / D7	Mode
0	Mixed
1	Slow

2.8.8 External PWM Mode D1 / D8: WORD2

ENBx^(Note 1) = L 時、モータ電流の回生方法を設定します。

モータ電流の回生は ENBx 端子論理の立ち下がりトリガとして行うため、クロックには同期しません。

D1 / D8	Mode
0	Fast
1	Slow

(Note 1) x = A, B

2.8.9 Phase D2 / D9: WORD2

モータの駆動方向を設定します。

D2 / D9	回転方向	OUTxP ^(Note 2)	OUTxM ^(Note 2)
0	逆方向	L	H
1	順方向	H	L

Phase bit は、WORD D と WORD G, WORD H にありますが、最後に更新された WORD が反映されます。例えば、Phase D2: WORD D に“0”、Phase D13: WORD G に“0”、Phase D13: WORD G に“1”が入力された場合、順方向設定となります。また、Phase D2: WORD D に“0”、Phase D13: WORD H に“0”、Phase D2: WORD D に“1”が入力された場合も、順方向設定となります。

(Note 2) x = A, B

2.8.10 PWM Cycle Time D0 to D12: WORD E / WORD F

PWM Cycle Time を設定します。この PWM Cycle Time は以下の式によってきまります。

$$t_{PWM} = N \times 25n \text{ [s]}$$

t_{PWM} : PWM Cycle Time

N : N はシリアル bit で設定された値: 0 ~ 8191

例えば、 $N = 4000$ のとき、

$$t_{PWM} = 4000 \times 25n = 100 \text{ [}\mu\text{s]}$$

N に 0 でない値が設定された場合に内部 PWM が有効となりますが、N に 0 が設定された場合は、外部イネーブルが有効となります。

2.8 シリアルポート・H-Bridge 動作 — 続き

2.8.11 PWM ON Time D0 to D12: WORD G / WORD H

PWM ON Time を設定します。この PWM ON Time は以下の式によってきまります。

$$t_{ON} = N \times 25n \text{ [s]}$$

t_{ON} : PWM ON Time

N : N はシリアル bit で設定された値: 0 ~ 8191

例えば、 $N = 1000$ のとき、

$$t_{ON} = 1000 \times 25n = 25 \text{ [}\mu\text{s]}$$

(内部クロックの周波数は、30 MHz (Min)以上となります。)

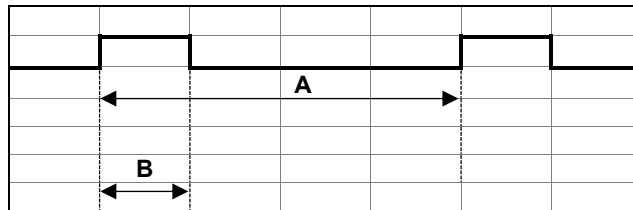


Figure 6. PWM Cycle Time と PWM ON Time の説明図

A: PWM Cycle Time

B: PWM ON Time

区間 B が ON 区間、区間 B の終わりにから区間 A の終わりにまでが OFF 区間(Slow Decay or Fast Decay)です。

例)

PWM ON Time: $N = 1000$ の場合、 $1000 \times 25 \text{ ns} = 25 \text{ }\mu\text{s}$

PWM Cycle Time: $N = 4000$ の場合、 $4000 \times 25 \text{ ns} = 100 \text{ }\mu\text{s}$

したがって、PWM 周期は $100 \text{ }\mu\text{s}$ (区間 A)、ON 時間は $25 \text{ }\mu\text{s}$ (区間 B)、OFF 時間は $75 \text{ }\mu\text{s}$ (区間 B ~ 区間 A)となります。

2.8.12 Watch Dog Timer D0 / D1: WORD A

スタートレジスタに値をセットするとカウンタがアップします。設定した時間になるとモータ出力を OFF します。

A 側と B 側にそれぞれ設定することができます。

(使用例)

1. A 側時間を 180 秒にセットする。
2. A 側スタートレジスタを"開始"にセットし、タイマのカウントをスタートする。
3. A 側モータを駆動する。
4. モータを停止した後にスタートレジスタをクリアする。タイマのカウントがリセットされる。

上記シーケンスで 4 が起きなかった場合や(ファーム暴走やバグで)、180 秒以上スタートレジスタがクリアされない場合は、モータドライバ出力を OFF します。また、180 秒にセットした後、180 秒以内に再び 180 秒とセットした場合は、そこからカウントが再スタートされます。

D1	D0	時間(秒)		
		最 小	標 準	最 大
0	0	無限(デフォルト)	無限(デフォルト)	無限(デフォルト)
0	1	50	60	70
1	0	150	180	210
1	1	250	300	350

2 H-Bridge 部 — 続き

2.9 電流減衰方式について

本ICのPWM定電流駆動では、電流減衰方式(FAST DECAY / SLOW DECAY)を自由に設定することができます。以下に各 Decay モードにおける電流減衰中の出力トランジスタの状態とモータ回生電流の経路を示します。

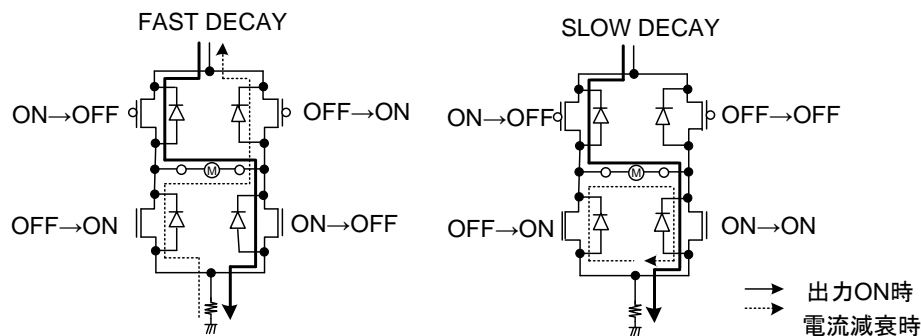


Figure 7. 電流減衰時の回生電流経路

また、各 Decay モードの特長は以下のとおりです。

2.9.1 SLOW DECAY

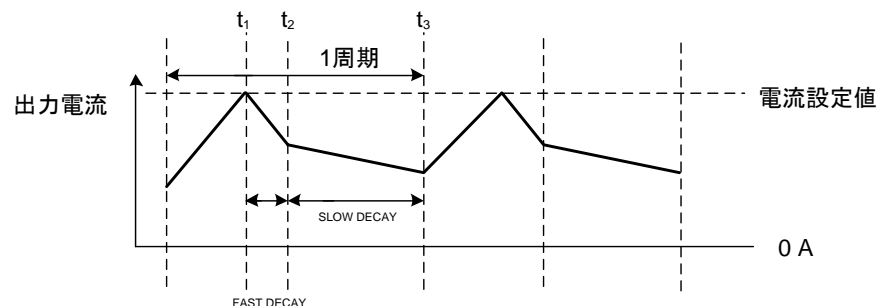
電流減衰時にモータコイル間にかかる電圧が小さく、回生電流が穏やかに減少するため、電流リップルが小さく、モータトルクには有利です。しかし、小電流領域において電流制御性の悪化による出力電流の増加や、高パルスレート駆動時にモータ逆起電圧の影響を受けやすく、電流制限値の変化に追従できずに電流波形が歪み、モータ振動が増加します。FULL STEP モード時や低パルスレート駆動時に最適です。

2.9.2 FAST DECAY

回生電流が急激に減少するため、高パルスレート駆動における電流波形の歪みを軽減できますが、出力電流のリップルが大きくなるために平均電流が低下し、
(1)モータトルクの低下(電流制限値を大きくすることで対策できますが、出力定格電流の考慮が必要です)
(2)モータの損失が大きくなり、発熱が増加します。特に(1), (2)に問題がなければ高パルスレート駆動時に最適です。

上記 Slow Decay, Fast Decay にて発生する問題を改善する方法として、Mixed Decay 方式があります。電流減衰中に Slow Decay と Fast Decay を切り換えることで電流リップルを大きくせずに電流制御性を改善できます。

また、シリアルデータによって Mixed Decay 時における Slow Decay と Fast Decay の時間比率を変えることができ、あらゆるモータに対して最適な制御状態を実現することが可能です。Mixed Decay 中は、チョッピング周期 t_{CHOP} における放電区間の前半 $\times \%$ ($t_1 \sim t_2$) は Fast Decay、残りの $t_2 \sim t_3$ の区間は Slow Decay となります。



モータ出力電流範囲(DC): ~ 2.0 A/相
モータ出力電流範囲(peak): ~ 6.0 A/相

Figure 8. Mixed Decay 時の説明図

各ブロック動作説明 — 続き

3 SWREG 部

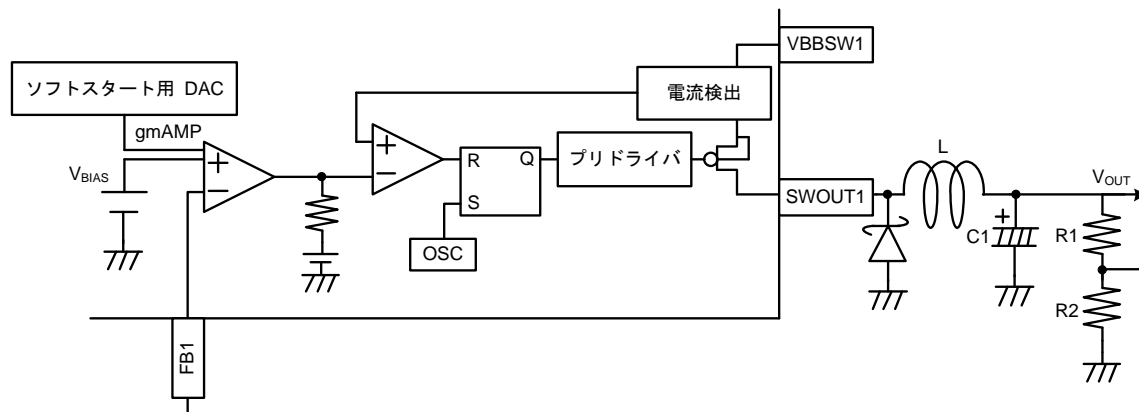


Figure 9. SWREG1 ブロック図 (SWREG2 は同期整流かつ VBBSW1 → VINSW2)

3.1 基本動作

本 IC は内部クロック(SWCLK)に同期して ON / OFF を繰り返す SWREG 回路を 2ch 内蔵しています。SWCLK は、1ch: 250 kHz (Typ) $\pm 15\%$, 2ch: 1 MHz (Typ) $\pm 20\%$ 固定です。

$V_{BB} > V_{PORH}$ かつ $ENBSW1 = L$ のとき、SWOUT1 出力がスイッチングを開始し、ソフトスタートにて V_{OUT1} が徐々に立ち上がります。また、 $V_{BB} > V_{PORH}$ かつ $ENBSW2 = L$ のとき、SWOUT2 出力がスイッチングを開始し、ソフトスタートにて V_{OUT2} が徐々に立ち上がります。ENBSW1 = H, ENBSW2 = H のときは動作しません。0 V ~ V_{PORH} (7 V (Typ)) までは 300 μ s 以上かけて立ち上げてください。

出力電圧は外付け抵抗によって以下の式でできます。

$$V_{OUT} = V_{BIAS} \times \{(R_1 + R_2)/R_2\} [V]$$

V_{OUT} : 出力電圧
 V_{BIAS} : FB1 電圧
 R_1, R_2 : 外付け抵抗

また、外付け LC フィルタの定数は、以下の式でできる出力リップル電圧(V_{RIP})が最適となるように設定してください。

$$V_{RIP} = I_{RIP} \times \{(ESR + 1)/f_{SW}/C_{OUT}/8\} [V]$$

V_{RIP} : 出力リップル電圧
 I_{RIP} : 出力リップル電流
 ESR : 等価直列抵抗
 f_{SW} : スイッチング周波数
 C_{OUT} : 出力コンデンサ

$$I_{RIP} = V_{OUT}/L \times V_{BBSW} - V_{OUT}/V_{BBSW} \times 1/f_{SW} [A]$$

L : コイル(インダクタ)値
 V_{BBSW} : 電源電圧

3.2 スキップ動作

出力負荷が小さい場合などに、SWCLK の立ち上がりのタイミングで、gmAMP 出力(COMP)の電圧が電流検出レベルよりも高いとき、出力の ON を行いません。

3.3 MAX DUTY

出力負荷が大きい場合など、COMP の電圧レベルが電流検出レベルに達しないとき、MAX DUTY (90 %)により出力を強制的に OFF します。

3 SWREG 部 — 続き

3.4 動作タイミング

軽負荷時、通常負荷時、重負荷時の動作タイミングはそれぞれ以下ようになります。

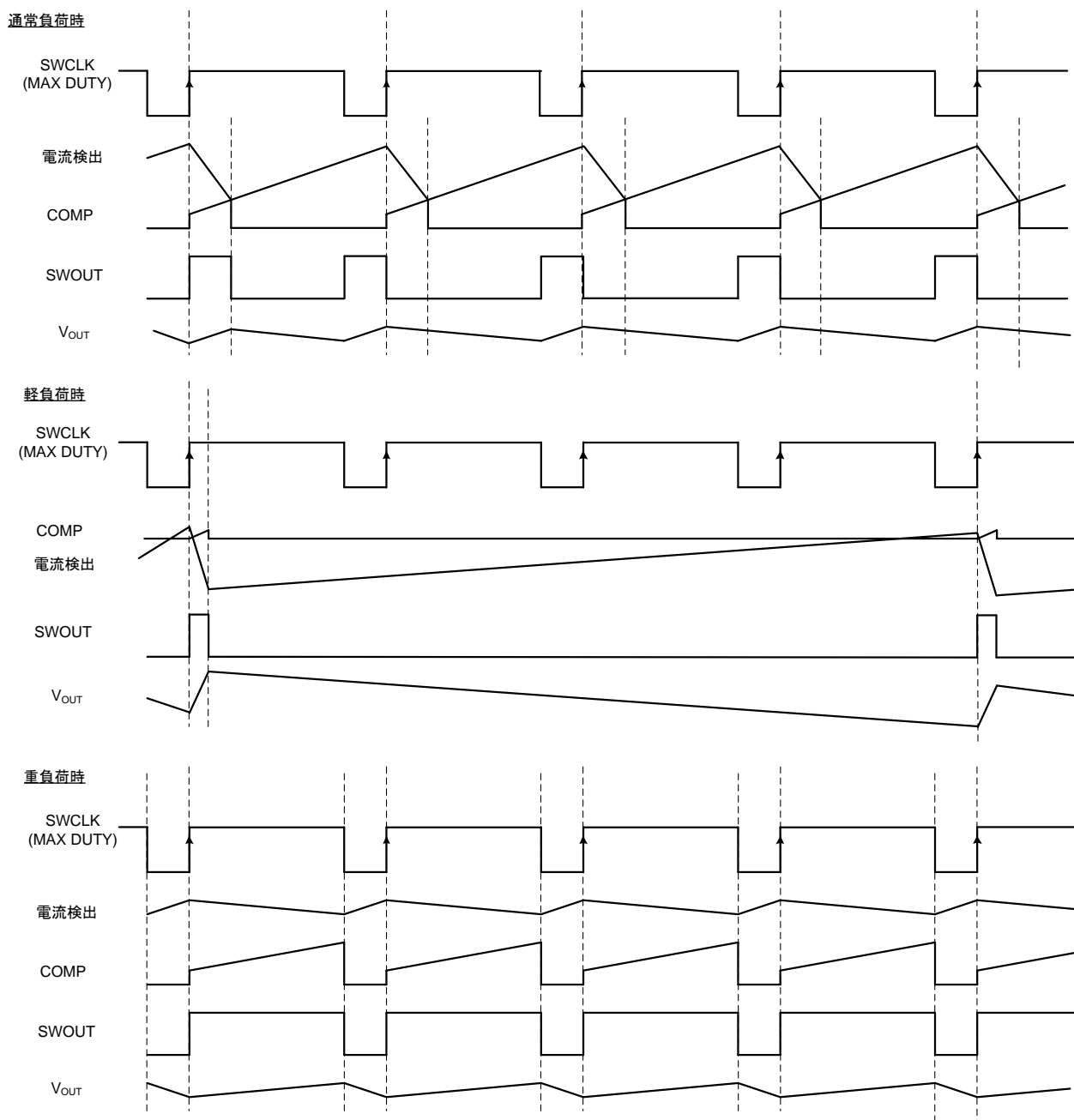


Figure 10. 軽負荷時、通常負荷時、重負荷時の動作タイミング図

3 SWREG 部 — 続き

3.5 SWREG1 ソフトスタート(電源立ち上げ時、ENBSW1 = L の場合)

電源投入時、ソフトスタートにより V_{OUT1} が徐々に立ち上がります。

SWREG1 の立ち上がりは ENBSW1 = L かつ POR 解除となったタイミングに同期します。

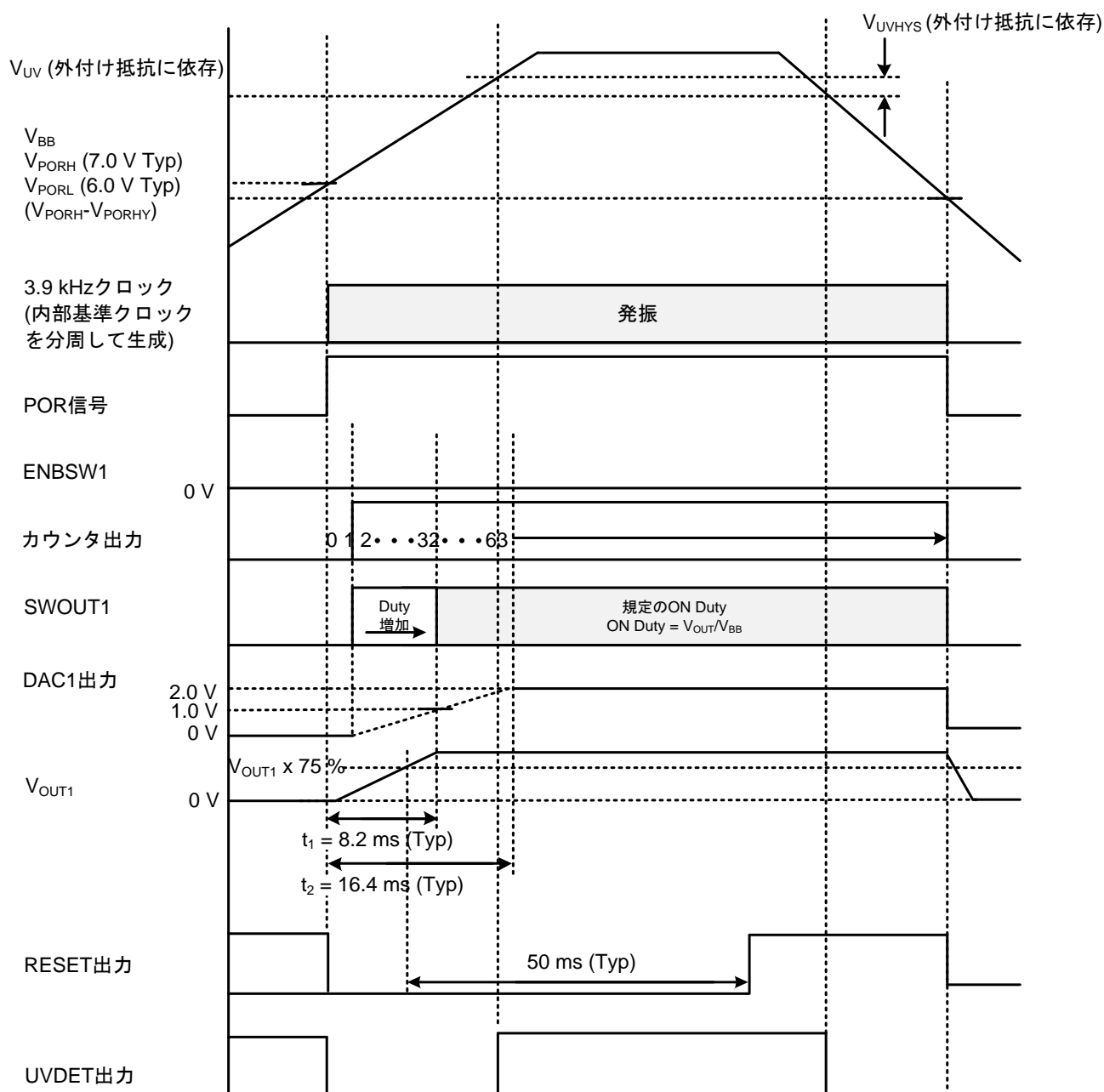


Figure 11. SWREG1 ソフトスタート動作タイミング図

このソフトスタート方式は、DAC を用いて gmAMP の側電圧をリニアに変化させることにより実現しています。ソフトスタート時間 t_1 は、 V_{BB} によらず一定の値となります。

項目	規格値			単位
	最小	標準	最大	
ソフトスタート時間(t_1)	6.97	8.20	9.43	ms
カウント終了時間(t_2)	13.94	16.40	18.86	ms

3 SWREG 部 — 続き

3.6 SWREG2 動作

SWREG2 はカレントモード PWM 制御方式により高速過渡応答を実現した、降圧型同期整流スイッチングレギュレータです。重負荷状態では Pulse Width Modulation (PWM) モードでスイッチング動作し、負荷が軽い時は効率を向上させるように SLLM™ (Simple Light Load Mode) 制御を行っています。

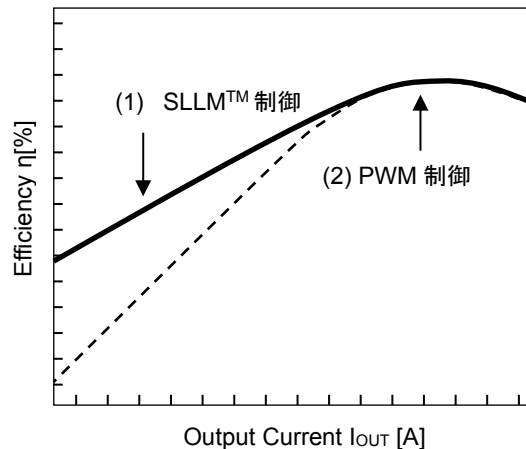


Figure 12. 効率特性 (SLLM™ 制御, PWM 制御)

3.6.1 基本動作

PWM 端子を H にすると、SWREG2 は強制的に固定周波数 PWM モードで動作します。この端子を L にすると、SLLM™ 制御が有効となり、SLLM™ 制御と固定周波数 PWM モードを自動的に遷移します。

PWM 端子の論理を SWREG2 の動作中に切り換えると出力電圧が低下する場合がありますので、SWREG2 起動前^(Note 1)に PWM 端子の論理を H (2.0 V 以上) もしくは L (0.8 V 以下) に固定し、動作中には切り換えないでください。

(Note 1) 起動前とは、ENBSW2 = H の状態、もしくは SWREG2 の UVLO 解除前の状態です。

3.6.2 イネーブル制御

ENBSW2 端子に印加される電圧によって、SWREG2 のシャットダウンをコントロールできます。ENBSW2 = L にて内部回路が動作し、SWREG2 が起動します。ENBSW2 端子にてシャットダウン制御を行う場合は、シャットダウン区間(ENBSW2 の H 区間)を 100 μs 以上に設定してください。

3.7 効率参考値 (全数測定はしていません)

チャンネル	効率 (Typ)	単位	条件	備考
SWREG1	87	%	$V_{BBSW1} = 12 \text{ V}$, $V_{OUT1} = 5.0 \text{ V}$, $I_{OUT1} = 50 \text{ mA}$	DS126C2 B953AS-680M(東光) RB050L-60TE25(ローム)
	85	%	$V_{BBSW1} = 12 \text{ V}$, $V_{OUT1} = 3.3 \text{ V}$, $I_{OUT1} = 50 \text{ mA}$	DS126C2 B953AS-680M(東光) RB050L-60TE25(ローム)
SWREG2	88	%	$V_{INSW2} = 3.3 \text{ V}$, $V_{OUT2} = 1.1 \text{ V}$, $I_{OUT2} = 50 \text{ mA}$	NRS6045T1R8NMGK(太陽誘電)
	86	%	$V_{INSW2} = 3.3 \text{ V}$, $V_{OUT2} = 1.5 \text{ V}$, $I_{OUT2} = 50 \text{ mA}$	NRS5040T1R5NMGJ(太陽誘電)

各ブロック動作説明 — 続き

4 保護機能部

4.1 保護回路機能

全体	過熱保護
H-Bridge 駆動回路	過電流保護
SWREG 回路	過電流保護、出力低電圧保護

4.1.1 過熱保護

ジャンクション温度上昇に伴い全出力 OFF。復帰は電源再投入。

過熱保護温度	ヒステリシス	再スタート
175 °C (Typ)	なし	-

4.1.2 過電流保護(H-Bridge)

H-Bridge 出力に流れる電流を検出し、マスク時間の後、全 H-Bridge 出力 OFF。
SLEEP = H → L → H にて復帰。

設定電流	マスク時間	再スタート
3.5 A (Typ)	3 μs (Typ)	SLEEP

4.1.3 過電流保護(H-Bridge)検出機能

OCDET 出力は H-Bridge の過電流保護が動作したことを検出し、全 H-Bridge の出力を OFF するタイミングで L 論理となります。

4.1.4 過電流保護(SWREG1)

SWREG1 の出力に流れる電流を検出。マスク時間の後、検出のタイミングで SWREG1 を 256 μs~512 μs (Typ)間 OFF し、その後通常動作を続ける。

チャンネル	設定電流	マスク時間	再スタート
SWREG1	5.0 A (Typ)	0.15 μs (Typ)	-

4.1.5 過電流保護(SWREG2)

SWREG2 の上側 MOSFET を流れる電流をスイッチング周波数の 1 サイクルごとに制限することで実現している。

チャンネル	設定電流
SWREG2	5.0 A (Typ)

4.1.6 出力低電圧保護(SWREG1)

SWREG1 回路の FB1 端子電圧をモニタし、FB1 端子電圧が 0.75 V (Typ)を下回ったとき、マスク時間の後 SWREG1 のみ OFF。ENBSW1 = L → H → L にて復帰。

設定電圧	マスク時間	再スタート
< 0.75 V (Typ)	10 μs (Typ)	ENBSW1

ただし、ソフトスタートカウンタ終了時(16.4 ms (Typ))まで、出力低電圧保護は動作しません。

4.1.7 出力低電圧保護(SWREG2)

SWREG2 回路の FB2 端子電圧をモニタし、FB2 端子電圧が 0.4 V (Typ)を下回ったとき、その状態が 1 ms (Typ)継続すると停止。

設定電圧	マスク時間	出力低電圧保護動作	再スタート
< 0.4 V (Typ)	1 ms (Typ)	ON	ENBSW2 再投入
> 0.4 V (Typ)	-	OFF	-

4 保護機能部 — 続き

4.2 過電流保護回路動作電流

機能ブロック		設計値		
		最小	標準	最大
H-Bridge	動作電流	2.5 A	3.5 A	4.5 A
	マスク時間	2.4 μ s	3 μ s	3.6 μ s
SWREG1	動作電流	2.3 A	5.0 A	6.9 A
SWREG2	動作電流	2.05 A	5.00 A	6.90 A

過電流保護回路は、あくまでもモータ出力ショートなどの異常状態において、過電流による IC の破壊を防ぐことを目的とした回路であり、セットの保護及び保障を目的とはしておりません。よって、この回路の機能を利用したセットの保護設計はしないでください。過電流保護動作後、異常状態のまま電源再投入あるいは SLEEP による復帰を行うと、ラッチ→復帰→ラッチというように過電流保護動作を繰り返す可能性があり、IC の発熱や劣化などが考えられますのでご注意ください。なお、天絡・地絡・ショート時の配線が長いなど、配線の L 値が大きい場合は過電流が流れた後、出力端子電圧が跳ね上がり、絶対最大定格を超えると破壊する恐れがあります。また、出力電流定格以上 OCP 検出電流以下の電流が流れた場合、IC が発熱し、 $T_{jmax} = 150^{\circ}\text{C}$ を超えて IC が劣化する恐れがありますので、出力定格以上の電流は流さないようにしてください。この値は設計値であり、全数検査によってその値が保証されたものではありません。

4.3 出力低電圧保護(SWREG1)タイミング

スイッチングレギュレータ出力から大電流が流出した際、出力電流が 5.0 A (Typ) に達したことを検出し、出力を 256 μ s ~ 512 μ s (Typ) 間 OFF します。その後、次のスイッチング ON のタイミングでは通常どおり出力は ON します。出力から大電流が流出し続けた場合、この動作が連続的に行われるため、徐々に出力電圧が低下します。この結果、FB 端子(出力電圧のフィードバック端子)の電圧が、0.75 V (Typ) を下回ったことを検出すると、10 μ s (Typ) のマスク時間の後、出力を OFF ラッチします。この時、スイッチングレギュレータ以外のすべての出力も同時に OFF します。

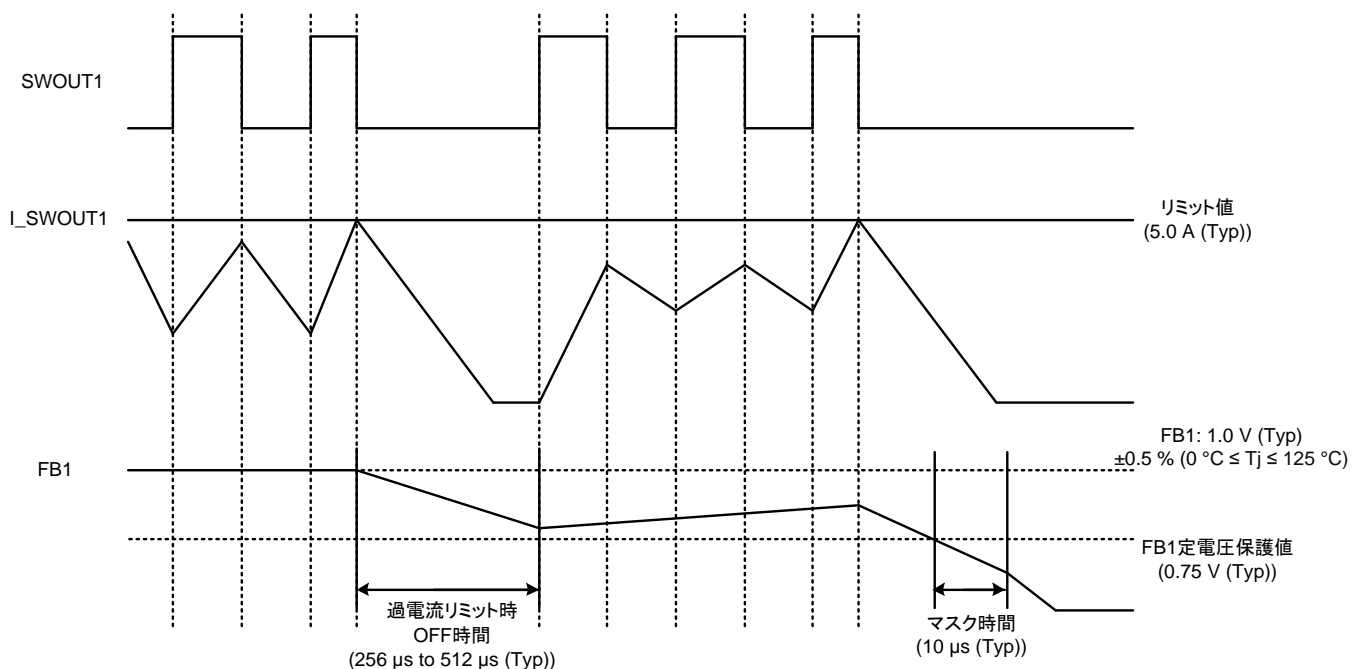


Figure 13. SWREG1 保護動作時タイミング図

ただし、ソフトスタート期間中(t_2)は、FB1 低電圧保護は動作しません。したがって、ソフトスタート期間中に FB1 電圧に異常が発生した場合、ソフトスタート終了後までは IC は OFF しません。

4 保護機能部 — 続き

4.4 ソフトスタート(電源立ち上げ時、ENBSW2 = L の場合)

電源投入時、ソフトスタートにより V_{OUT2} が徐々に立ち上がります。
SWREG2 の立ち上がりは ENBSW2 = L かつ V_{BB} の POR 解除となったタイミングに同期。

4.5 出力低電圧保護(SWREG2)時誤動作防止回路動作タイミング

電源低電圧時の出力などの誤動作を防止するために低電圧時誤動作防止回路(Under Voltage Lock Out: UVLO 回路)を内蔵しています。 V_{INSW2} 端子への印加電圧が 2.45 V (Typ)以下になった場合、出力を OFF 状態にします。この切り換え電圧にはノイズなどの誤動作を防止するため、0.2 V (Typ)のヒステリシスを設けています。この値は設計値であり、全数検査によってその値が保証されたものではありません。

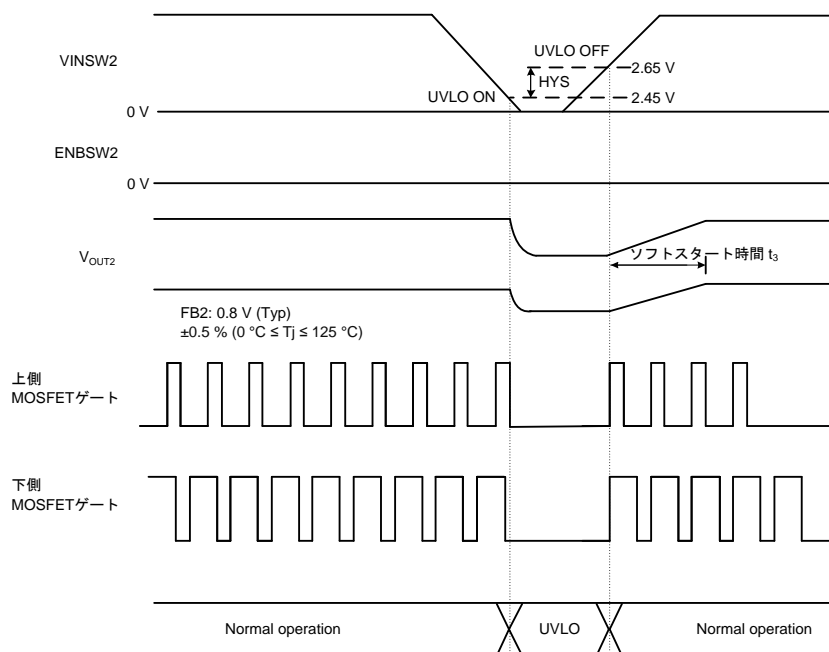


Figure 14. SWREG2 保護動作時タイミング及びソフトスタート動作タイミング図

項目	規格値			単位
	最小	標準	最大	
ソフトスタート時間(t_3)	0.8	1.0	1.2	ms

基板レイアウトの注意点

基板レイアウトは、以下の点に注意してパターン設計してください。

1 H-Bridge 部における注意点

1.1 VBBA, VBBB / H-Bridge 用電源端子

モータの駆動電流が流れるため、太い低インピーダンス配線にしてください。モータの逆起電力・PWM スwitchングノイズなどで V_{BBx} (Note 1) が大きく振れる可能性があるため、バイパスコンデンサ (220 μ F ~) を極力端子近くに必ず配置し、 V_{BBx} が安定するように調整してください。特に、大電流使用時や逆起電力の大きいモータを使用される際には必要に応じてコンデンサの容量を追加してください。また、広帯域で電源のインピーダンスを下げる目的から、並列に 0.01 μ F ~ 0.1 μ F 程度の積層セラミック・コンデンサなどを配置することを推奨致します。くれぐれも V_{BBx} が瞬時たりとも定格を超えることのないようにご注意ください。VBBA, VBBB は IC 内部でショートされていますが、VBBA, VBBB は必ず外部でもショートしてご使用ください。ショートせずに使用した場合、電流経路の集中などが起こり、誤動作や破壊の可能性があります。なお、電源端子には静電破壊防止用のクラump素子が内蔵されています。絶対最大定格以上のサージなどの急峻なパルス信号や電圧が印加された場合、このクラump素子が動作し、破壊に至る恐れがありますので、絶対最大定格は絶対に超えないでください。絶対最大定格程度のツェナーダイオードを付けることも有効です。また、VBBx 端子と GND 端子間には静電破壊防止用のダイオードが挿入されており、VBBx 端子と GND 端子に逆電圧が印加された場合、IC は破壊に至る恐れがありますのでご注意ください。

(Note 1) x = A, B

1.2 OUTAP, OUTAM, OUTBP, OUTBM / H-Bridge 出力端子

モータの駆動電流が流れるため、太い低インピーダンス配線にしてください。大電流使用時や逆起電圧が大きいなど、出力が大きく正や負に振れる場合には、ショットキーダイオードを追加することも有効です。なお、出力端子には静電破壊防止用のクラump素子が内蔵されています。絶対最大定格以上のサージなどの急峻なパルス信号や電圧が印加された場合、このクラump素子が動作し、破壊に至る恐れがありますので、絶対最大定格は絶対に超えないでください。

1.3 RNFA, RNFB / H-Bridge 出力電流検出用抵抗接続端子

電流検出用抵抗を対 GND 間に挿入してください。電流検出用抵抗の消費電力 $W = I_{out}^2 \times R$ [W] が抵抗の定格消費電力を超えないように抵抗値を決定してください。また、RNFX (Note 2) 端子 ~ 電流検出用抵抗 ~ GND へのパターンはモータの駆動電流が流れるため、低インピーダンス配線にし、他の GND パターンと共通インピーダンスを持たないようにしてください。RNFX 電圧が定格 (0.55 V) を超えてしまう場合、回路の誤動作などの可能性があるため、定格は超えないようにしてください。RNFX 端子が GND にショートされた場合、正常な PWM 定電流制御ができずに大電流が流れ、OCP もしくは TSD が動作する恐れがありますのでご注意ください。RNFX 端子がオープンの場合も出力電流が流れないなど、誤動作の可能性がありますので、そのような状態にはしないでください。

(Note 2) x = A, B

2 SWREG 部における注意点

2.1 VBBSW1, SWOUT1 / SWREG1 用電源端子, SWREG1 出力端子

SWOUT1 は、大電流ラインであり、スイッチングノイズ源となるため、できるだけ短く、太い低インピーダンス配線にしてください。また、スイッチング電流によるノイズを低減するため、バイパスコンデンサ ~ VBBSW1 ~ SWOUT1 ~ ショットキーダイオード ~ GND のループは極力短いパターンにしてください。

配線間容量によるスイッチングノイズの影響を軽減するため、FB1 帰還抵抗は SWOUT1 のパターン・部品から離して配置してください。

2.2 VINSW2, SWOUT2 / SWREG2 用電源端子, SWREG2 出力端子

SWOUT2 は、大電流ラインであり、スイッチングノイズ源となるため、できるだけ短く、太い低インピーダンス配線にしてください。また、スイッチング電流によるノイズを低減するため、バイパスコンデンサ ~ VINSW2 ~ SWOUT2 のループは極力短いパターンにしてください。

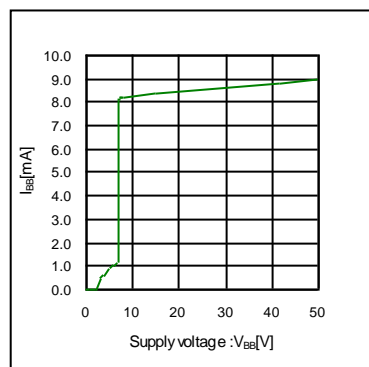
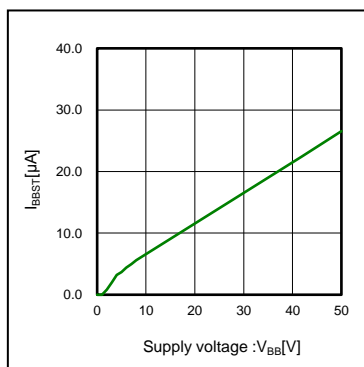
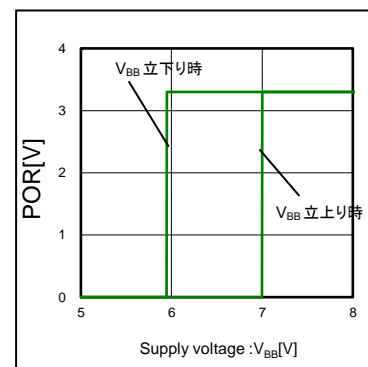
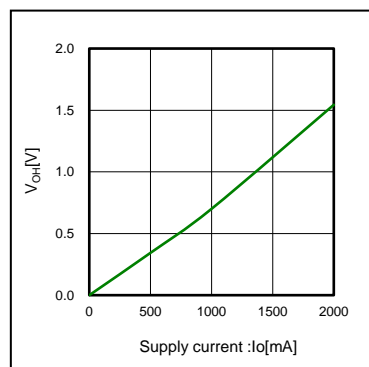
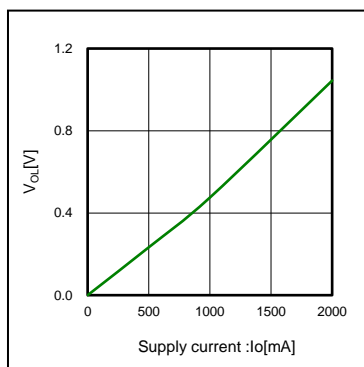
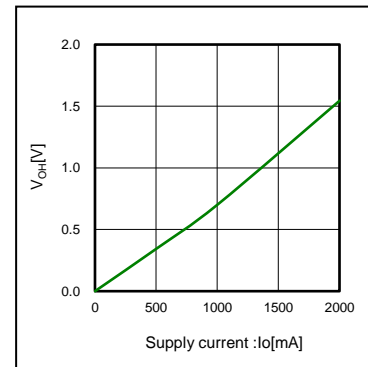
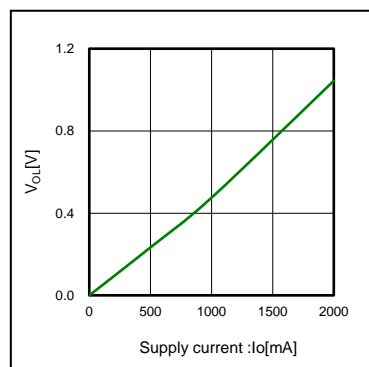
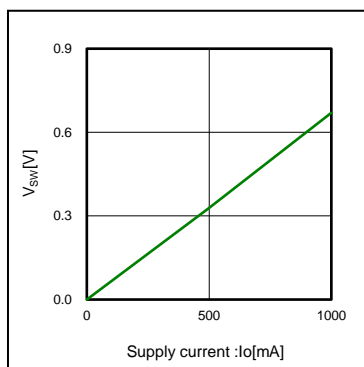
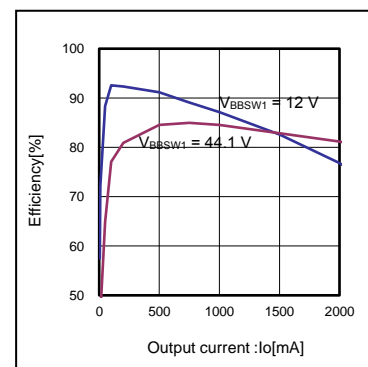
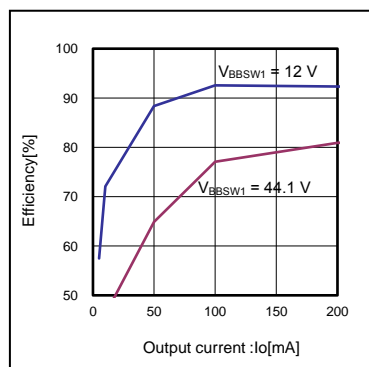
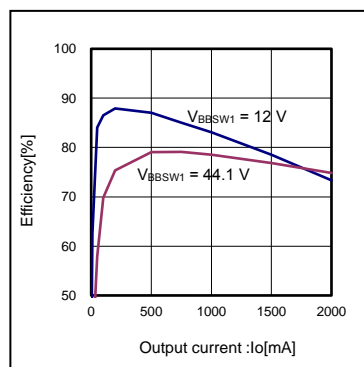
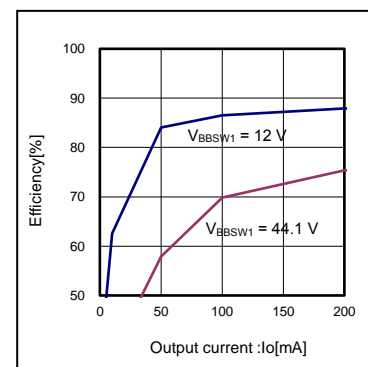
配線間容量によるスイッチングノイズの影響を軽減するため、FB2 帰還抵抗は SWOUT2 のパターン・部品から離して配置してください。

3 その他

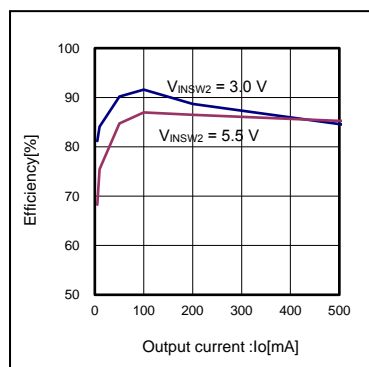
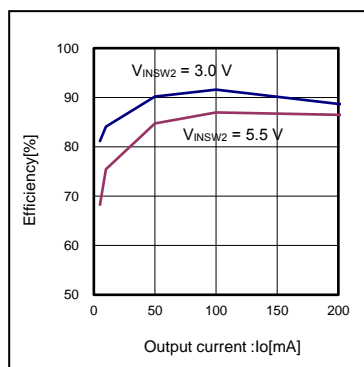
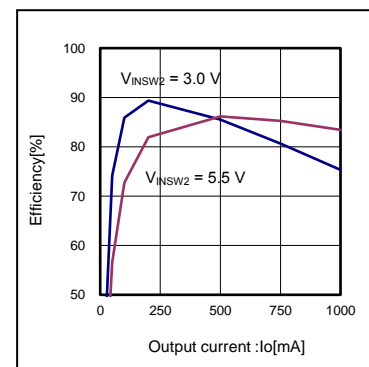
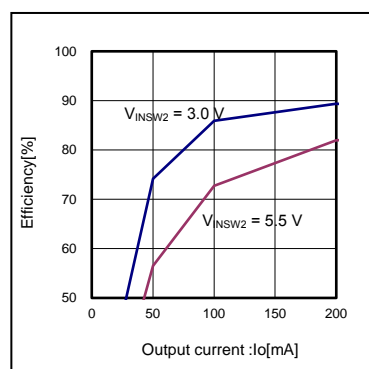
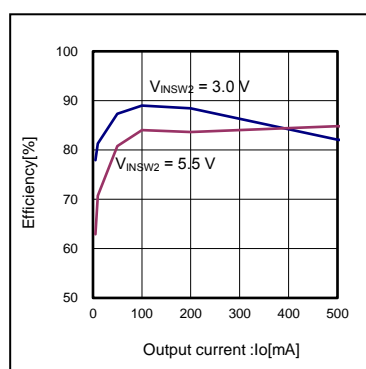
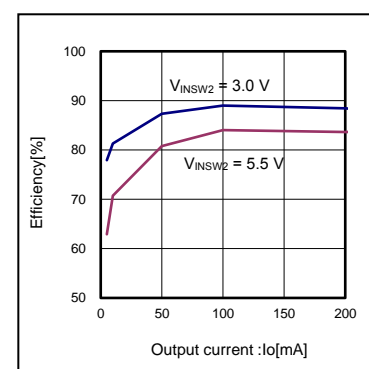
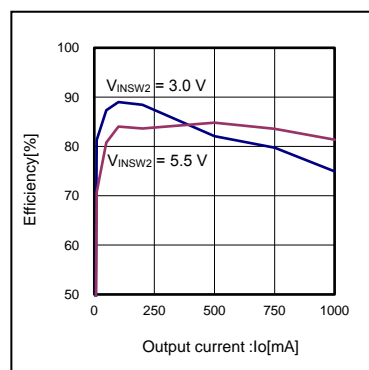
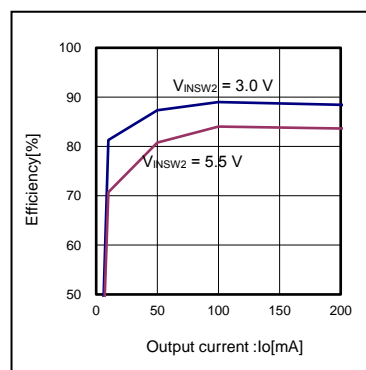
3.1 GND, PGNDSW / グラウンド端子

スイッチング電流によるノイズの低減や IC 内部の基準電圧安定化のために、この端子からの配線のインピーダンスはできるだけ低くし、いかなる動作状態においても最低電位になるようにしてください。また、他の GND パターンと共通インピーダンスを持たないようにパターン設計をしてください。

参考データ

Figure 15. VBB 電流 1 (Ta = 25 °C)
(SLEEP = H 時: Active Mode)Figure 16. VBB 電流 2 (Ta = 25 °C)
(SLEEP = L 時: Sleep Mode)Figure 17. POR スレッシュホールド
電圧 (Ta = 25 °C)Figure 18. OUTA 出力 H 電圧
(source 側, Ta = 25 °C)Figure 19. OUTA 出力 L 電圧
(sink 側, Ta = 25 °C)Figure 20. OUTB 出力 H 電圧
(source 側, Ta = 25 °C)Figure 21. OUTB 出力 L 電圧
(sink 側, Ta = 25 °C)Figure 22. SWREG1 出力 H 電圧
(Ta = 25 °C)Figure 23. SWREG1 効率-1
(5.0 V 設定, Ta = 25 °C)Figure 24. SWREG1 効率-2
(5.0 V 設定, Ta = 25 °C)Figure 25. SWREG1 効率-1
(3.3 V 設定, Ta = 25 °C)Figure 26. SWREG1 効率-2
(3.3 V 設定, Ta = 25 °C)

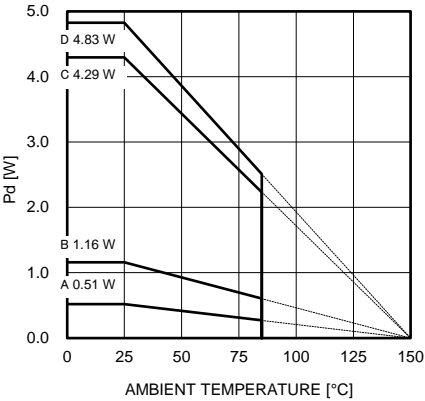
参考データ — 続き

Figure 27. SWREG2 効率 SLLM-1
(1.5 V 設定, Ta = 25 °C)Figure 28. SWREG2 効率 SLLM-2
(1.5 V 設定, Ta = 25 °C)Figure 29. SWREG2 効率 PWM-1
(1.5 V 設定, Ta = 25 °C)Figure 30. SWREG2 効率 PWM-2
(1.5 V 設定, Ta = 25 °C)Figure 31. SWREG2 効率 SLLM-1
(1.125 V 設定, Ta = 25 °C)Figure 32. SWREG2 効率 SLLM-2
(1.125 V 設定, Ta = 25 °C)Figure 33. SWREG2 効率 PWM-1
(1.125 V 設定, Ta = 25 °C)Figure 34. SWREG2 効率 PWM-2
(1.125 V 設定, Ta = 25 °C)

SWREG1: RCH110BENP-470(スミダ), EC30QSA065(日本インター)を使用
SWREG2: NRS5024T1R5NMGJ(太陽誘電)を使用

熱損失について

VQFN048V7070 パッケージは IC 裏面に放熱用メタルを設けており、このメタルに放熱処理を施して使用することが前提となっており、必ず基板上の GND プレーンとはんだにて接続し、できるだけ GND パターンを広くとり放熱面積を十分確保してご使用ください。はんだにて接続しない場合は下記に示す許容損失を確保できなくなるのでご注意ください。裏面メタルは IC チップの裏面とショートしており、GND 電位となっています。GND 以外の電位とショートされると誤動作や破壊の可能性がありますので、IC 裏面に GND 以外の配線パターンは絶対に通さないでください。なお、本製品は熱放散効率を高めるために、このバックメタルを熱放散処理した状態で使用することを想定しています。



パッケージ熱抵抗

Board	θ_{JA} [°C/W]
Board A	240.4
Board B	107.8
Board C	29.1
Board D	25.9

PCB size: 74.2 mm x 74.2 mm x 1.6 mm
(): Copper foil pattern area size
Board A: Package only
Board B: 1 layer PCB (1 layer: 34.09 mm²)
Board C: 4 layer PCB (1, 4 layer: 34.09 mm², 2, 3 layer: 5505 mm²)
Board D: 4 layer PCB (all layers: 5505 mm²)
※熱軽減曲線、及びパッケージ熱抵抗は測定データです

Figure 35. 熱軽減曲線 (VQFN048V7070)

入出力等価回路図

No.	Pin Name	Equivalent Circuit	No.	Pin Name	Equivalent Circuit
42	FB1		43	OCPDET	
18	FB2		44	UVDET	
			45	RESET	
13	ENBSW1		47	MODE	
14	ENBSW2				
15	PWM				
9	DAT		17	COMP	
7	CLK				
8	STB(LD)				
4	SLEEP				
5	ENBA				
6	ENBB				
46	RSTIN				
10	ID0		2	VREFA	
11	ID1		3	VREFB	
12	ID2		48	UVDETIN	
21	BOOT		37	VBBSW1	
19	VINSW2		38	VBBSW1	
20	VINSW2		39	SWOUT1	
22	SWOUT2		40	SWOUT1	
23	SWOUT2				
29	VBBA		27	RNFAS	
32	VBBB		34	RNFBS	
30	OUTAP				
26	OUTAM				
31	OUTBP				
35	OUTBM				
28	RNFA				
33	RNFB				

使用上の注意

1 電源の逆接続について

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。

2 電源ラインについて

基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。グラウンドラインについても、同様のパターン設計を考慮してください。また、LSI のすべての電源端子について電源-グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量低下が起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

3 グラウンド電位について

グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。

4 グラウンド配線パターンについて

小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

5 推奨動作条件について

推奨動作条件で規定される範囲で IC の機能・動作を保証します。また、特性値は電気的特性で規定される各項目の条件下においてのみ保証されます。

6 ラッシュカレントについて

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

7 セット基板での検査について

セット基板での検査時に、インピーダンスの低い端子にコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

8 端子間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けした場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

9 未使用の入力端子の処理について

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

使用上の注意 — 続き

10 各入力端子について

本 IC はモノリシック IC であり、各素子間に素子分離のための P+アイソレーションと、P 基板を有しています。この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。

例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、

○抵抗では、 $GND > (\text{端子 A})$ の時、トランジスタ(NPN)では $GND > (\text{端子 B})$ の時、P-N 接合が寄生ダイオードとして動作します。

○また、トランジスタ(NPN)では、 $GND > (\text{端子 B})$ の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。

IC の構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND(P 基板)より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。アプリケーションにおいて電源端子と各端子電圧が逆になった場合、内部回路または素子を損傷する可能性があります。例えば、外付けコンデンサに電荷がチャージされた状態で、電源端子が GND にショートされた場合などです。また、電源端子直列に逆流防止のダイオードもしくは各端子と電源端子間にバイパスのダイオードを挿入することを推奨します。

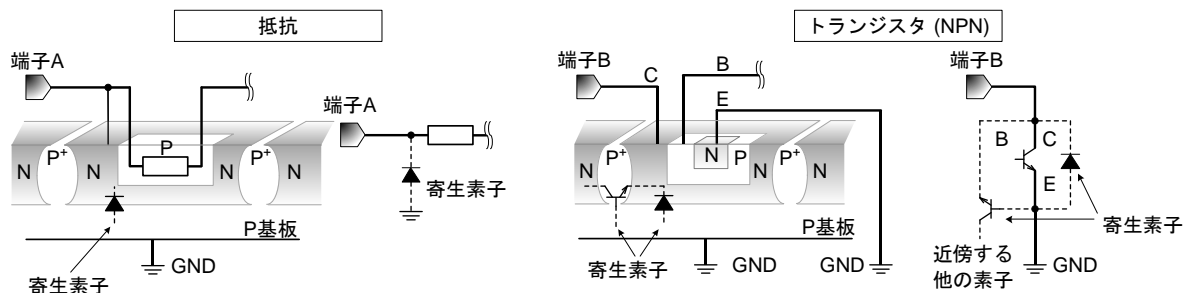


Figure 36. モノリシック IC 構造例

11 セラミック・コンデンサの特性変動について

外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮のうえ、定数を決定してください。

12 温度保護回路について

IC を熱破壊から防ぐための温度保護回路を内蔵しております。最高接合部温度内でご使用いただきますが、万が一最高接合部温度を超えた状態が継続すると、温度保護回路が動作し出力パワー素子が OFF します。その後チップ温度 T_j が低下しても停止状態が継続するため、動作を再開するためには電源を再投入する必要があります。なお、温度保護回路は絶対最大定格を超えた状態での動作となりますので、温度保護回路を使用したセット設計等は、絶対に避けてください。

13 過電流保護回路について

出力には電流能力に応じた過電流保護回路が内部に内蔵されているため、負荷ショート時には IC 破壊を防止しますが、この保護回路は突発的な事故による破壊防止に有効なもので、連続的な保護回路動作、過渡時でのご使用に対応するものではありません。

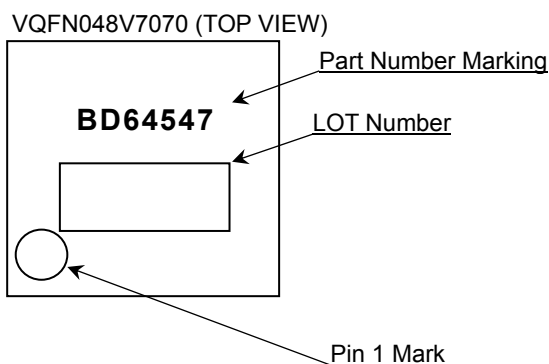
参考技術情報(保証対象外)

- 制御ロジック入力端子について**
CLK 信号の立ち上がりエッジからの応答時間は 20 μ s です。
- SWREG 未使用時にリセット機能を使用したい場合**
電源電圧(V_{BB})を抵抗分割し、SWREG1 の FB1 端子に入力することで、リセット機能を使用することが可能です。
この場合、ENBSW1 を L にし、SWREG1 を Active 状態にしてください。
ただし、設計時に想定した使用方法ではないため、十分な評価を実施してください。
- 内部電源 1 電圧について**
内部電源 1 電圧は 4.4 V (Typ)です。±10 %のばらつきをもっています。
- 内部電源 2 電圧について**
内部電源 2 電圧は 5 V (Typ)です。±10 %のばらつきをもっています。
- VREF to RNFS オフセット電圧(P.4 電気的特性参照)について**
DAC 設定 = 3 の場合、精度 ±10 %
DAC 設定 = 15 の場合、精度 ±4 %
- H-Bridge について**
ON 抵抗について $I_{OUT} = 1$ A のみの値を記載しておりますが、 $I_{OUT} = 0.5$ A につきましても値は同等です。
- 過熱保護について**
過熱保護は 175 °C (Typ)で動作しますが、ばらついて 150 °C を下回ることはありません。
- 隣接端子ショートについて**
 V_{BBx} (Note 1) と $RNFX$ (Note 1)がショートした場合、破壊する可能性があります。
(Note 1) x = A, B

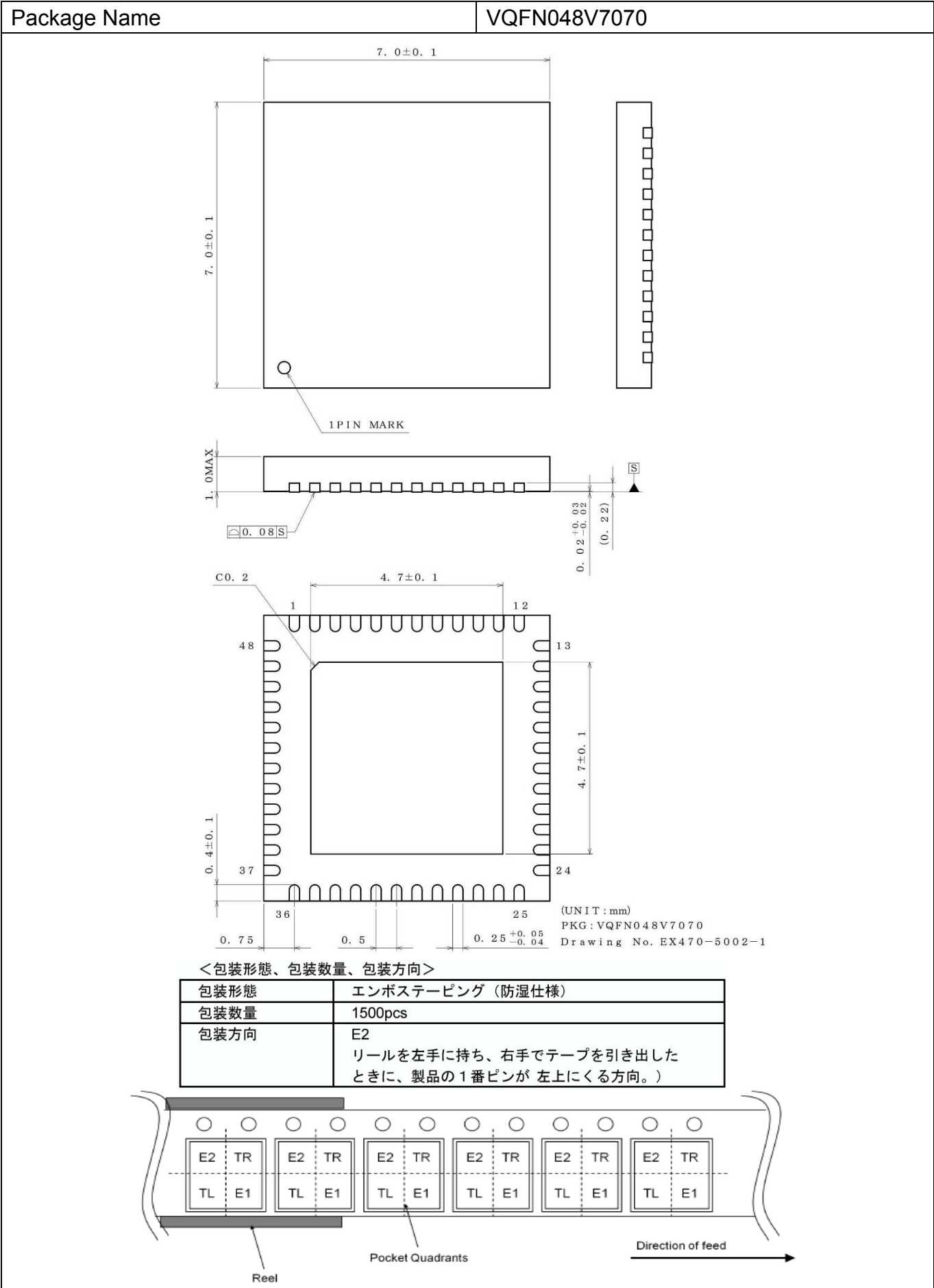
発注形名情報

B D 6 4 5 4 7 M U V	-	E 2
形名	パッケージ MUV: VQFN048V7070	包装、フォーミング仕様 E2: リール状エンボステーピング

標印図



外形寸法図と包装・フォーミング仕様



改訂履歴

日付	版	変更内容
2015.11.25	001	新規作成
2018.01.18	002	英語版 Datasheet 作成に伴い、日本語版もフォーマットに従い更新した。 P.34 参考技術情報追記
2018.08.28	003	P.6, P.7 MODE 端子の処理について記載した表において Mode=L の設定を 「使用禁止」へ記載変更 P.10, P.12, P.14 Large Mode の記載削除 これに伴い総ページ数 36 から 35 ページへ削減した。 P.22 RESET 出力真理値表変更 P.24 保護機能 -続き- へ記載変更
2019.12.27	004	P.7-P.26 見出しの付け方を変更。 P.7 (3), (4)の記載位置をP.23より変更。 P.23 (1)に説明文を追加。
2020.01.15	005	P.31 入出力等価回路図を変更。
2020.11.16	006	最新フォーマットに従い更新した。

ご注意

ローム製品取扱い上の注意事項

1. 本製品は一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器等）への使用を意図して設計・製造されております。したがって、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器^(Note 1)、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
 - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
 - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
3. 本製品は、一般的な電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
 - ①水・油・薬液・有機溶剤等の液体中でのご使用
 - ②直射日光・屋外暴露、塵埃中でのご使用
 - ③潮風、Cl₂、H₂S、NH₃、SO₂、NO₂ 等の腐食性ガスの多い場所でのご使用
 - ④静電気や電磁波の強い環境でのご使用
 - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
 - ⑥本製品を樹脂等で封止、コーティングしてのご使用。
 - ⑦はんだ付けの後に洗浄を行わない場合（無洗浄タイプのフラックスを使用される場合は除く。ただし、残渣については十分に確認をお願いします。）又は、はんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合
 - ⑧本製品が結露するような場所でのご使用。
4. 本製品は耐放射線設計はなされておられません。
5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
6. パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
7. 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

1. ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
2. はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。
その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。（人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等）

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
 - ①潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所での保管
 - ②推奨温度、湿度以外での保管
 - ③直射日光や結露する場所での保管
 - ④強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き（梱包箱に表示されている天面方向）で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等（ソフトウェア含む）との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。