

車載用ステッピングモータドライバ

BD68960EKV-C

概要

BD68960EKV-C は、電源電圧定格 35 V、出力電流定格 1.8 A の低消費バイポーラ PWM 定電流駆動ドライバです。入カインタフェースは PARA-IN 駆動方式を採用しており、電流減衰方式は SLOW DECAY になります。

重要特性

- 電源電圧定格 : 35 V
- 出力電流定格 : ± 1.8 A/相
- 動作温度範囲 : $-40^{\circ}\text{C} \sim +125^{\circ}\text{C}$
- 出力 ON 抵抗(上下合計) : $0.35\ \Omega$ (Typ)

特長

- AEC-Q100 対応 (Note 1)
- 出力電流定格 1.8 A
- 低 ON 抵抗 H ブリッジ出力
- PARA-IN 駆動方式対応
- ノイズキャンセル機能内蔵
(外付けノイズフィルタ不要)
- FULL STEP, HALF STEP(2 種類),
QUARTER STEP 対応
- オープン検知マスク時間切換機能
- カレントリミットマスク時間機能
- ロジック入力プルダウン抵抗内蔵
- パワーON リセット回路(POR)
- 温度保護回路(TSD)
- 過電流保護回路(OCP)
- オープン異常検知回路
- ダイアグ出力回路(オープンドレイン出力)
- 超薄型・高放熱(裏面放熱)パッケージ

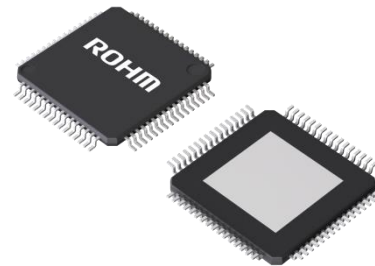
(Note 1) Grade 1

パッケージ

HTQFP64BV

W (Typ) x D (Typ) x H (Max)

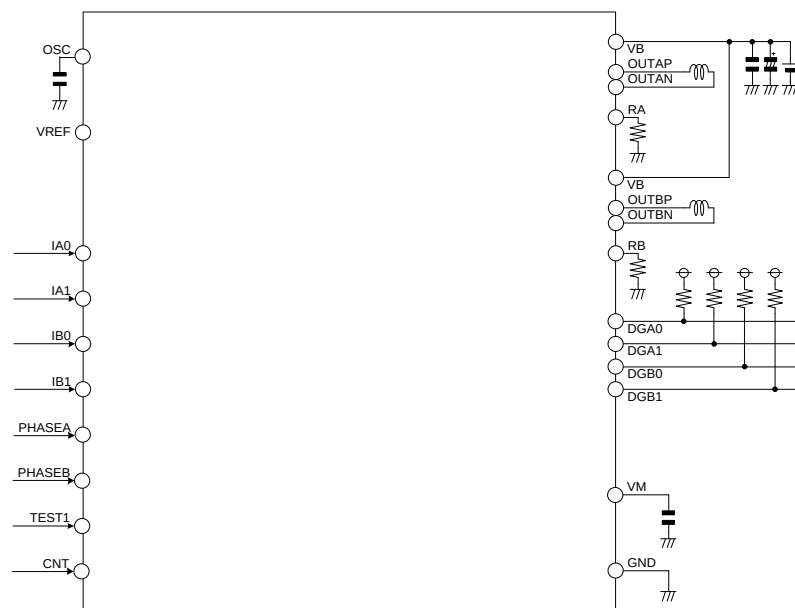
12.0 mm x 12.0 mm x 1.0 mm



用途

- EGR バルブ
- プリンタ、PPC、スキャナ、監視カメラ、
ミシン、ロボット

基本アプリケーション回路

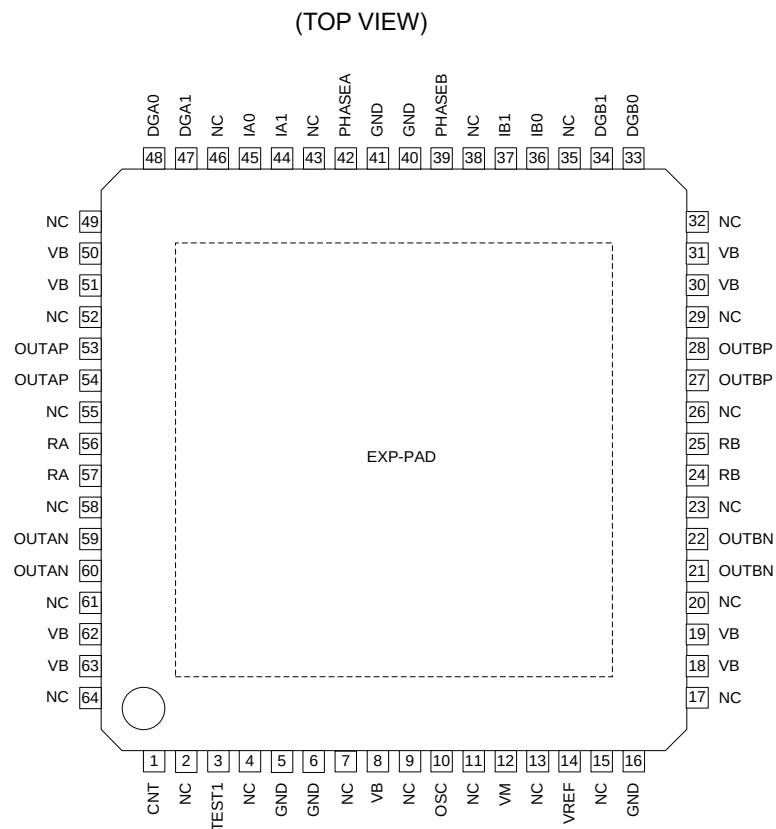


目 次

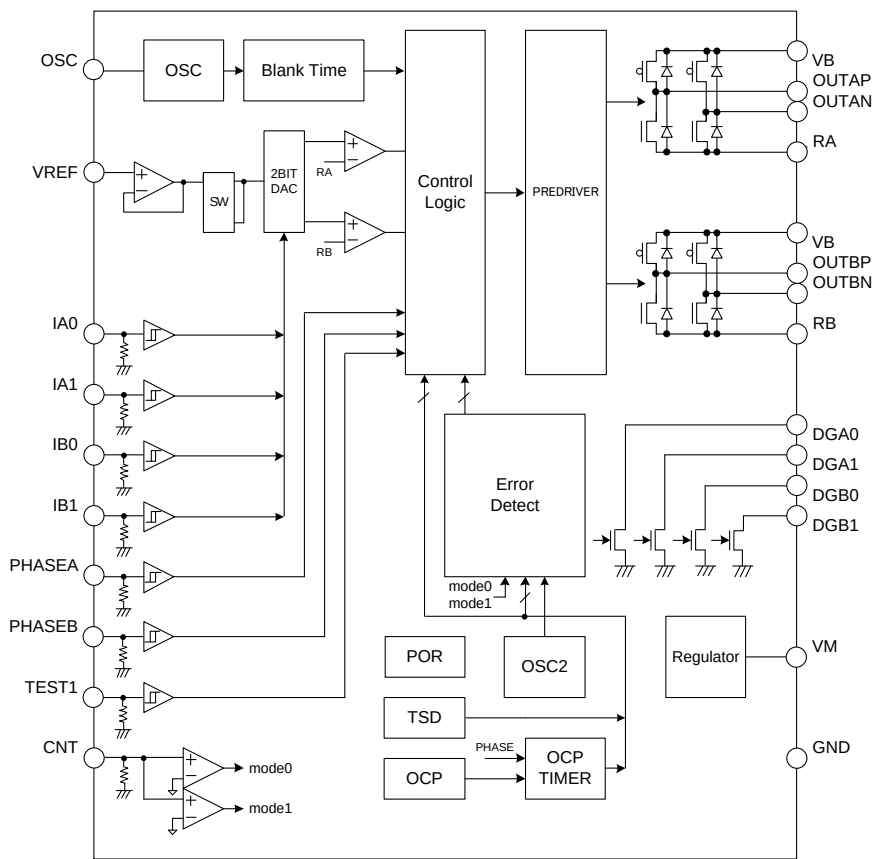
概要	1
特長	1
用途	1
重要特性	1
パッケージ	1
基本アプリケーション回路	1
目 次	2
端子配置図	4
ブロック図	4
端子説明	5
機能説明	6
1 PHASEA, PHASEB／相切り換え端子	6
2 IA0, IA1, IB0, IB1／DAC 分割比設定端子	6
3 VB／電源端子	6
4 GND／グラウンド端子	6
5 OUTAP, OUTAN, OUTBP, OUTBN／H ブリッジ出力端子	7
6 VREF／出力電流値設定端子	7
7 RA, RB／出力電流検出用抵抗接続端子	7
8 OSC／チョッピング周波数設定端子	7
9 DGA0, DGA1, DGB0, DGB1／異常検知出力端子	8
10 CNT／オープン検知マスク時間切換端子	8
11 VM／レギュレータ出力端子	8
12 TEST1 端子	8
13 NC 端子	8
14 IC 裏面メタル	8
各種保護回路について	9
1 パワーON リセット回路(POR)	9
2 温度保護回路(TSD)	9
3 過電流保護回路(OCP)	10
4 強電磁界中の動作について	10
電流減衰方式について	11
PWM 定電流制御について	12
1 電流制御動作	12
2 ノイズキャンセル機能	12
3 タイマについて	12
絶対最大定格	13
熱抵抗	13
推奨動作条件	14
電気的特性	14
特性データ(参考データ)	16
タイミングチャート	28
1 FULL STEP	28
2 HALF STEP A	28
3 HALF STEP B	29
4 QUATER STEP B	29
5 通常時制御のタイミングチャート	30
応用回路例	31

熱損失について	32
1 熱計算について	32
2 温度モニタ方法について	33
入出力等価回路図	34
使用上の注意	35
1. 電源の逆接続について	35
2. 電源ラインについて	35
3. グラウンド電位について	35
4. グラウンド配線パターンについて	35
5. 推奨動作条件について	35
6. ラッシュカレントについて	35
7. セット基板での検査について	35
8. 端子間ショートと誤装着について	35
9. 未使用の入力端子の処理について	35
10. 各入力端子について	36
11. セラミック・コンデンサの特性変動について	36
12. 温度保護回路について	36
13. 過電流保護回路について	36
発注形名情報	37
標印図	37
外形寸法図と包装・フォーミング仕様	38
改訂履歴	39

端子配置図



ブロック図



端子説明

端子番号	端子名	機能	端子番号	端子名	機能
1	CNT	オープン検知マスク時間切換端子	33	DGB0	B相異常検知出力端子
2	NC	ノンコネクション	34	DGB1	B相異常検知出力端子
3	TEST1	テスト用端子(GNDと接続して使用)	35	NC	ノンコネクション
4	NC	ノンコネクション	36	IB0	B相DAC分割比設定端子
5	GND	グラウンド端子	37	IB1	B相DAC分割比設定端子
6	GND	グラウンド端子	38	NC	ノンコネクション
7	NC	ノンコネクション	39	PHASEB	B相相切り換え端子
8	VB	電源端子	40	GND	グラウンド端子
9	NC	ノンコネクション	41	GND	グラウンド端子
10	OSC	チョッピング周波数設定端子	42	PHASEA	A相相切り換え端子
11	NC	ノンコネクション	43	NC	ノンコネクション
12	VM	レギュレータ出力端子	44	IA1	A相DAC分割比設定端子
13	NC	ノンコネクション	45	IA0	A相DAC分割比設定端子
14	VREF	出力電流値設定端子	46	NC	ノンコネクション
15	NC	ノンコネクション	47	DGA1	A相異常検知出力端子
16	GND	グラウンド端子	48	DGA0	A相異常検知出力端子
17	NC	ノンコネクション	49	NC	ノンコネクション
18	VB	電源端子	50	VB	電源端子
19	VB	電源端子	51	VB	電源端子
20	NC	ノンコネクション	52	NC	ノンコネクション
21	OUTBN	B相Hブリッジ出力端子	53	OUTAP	A相Hブリッジ出力端子
22	OUTBN	B相Hブリッジ出力端子	54	OUTAP	A相Hブリッジ出力端子
23	NC	ノンコネクション	55	NC	ノンコネクション
24	RB	B相出力電流検出用抵抗接続端子	56	RA	A相出力電流検出用抵抗接続端子
25	RB	B相出力電流検出用抵抗接続端子	57	RA	A相出力電流検出用抵抗接続端子
26	NC	ノンコネクション	58	NC	ノンコネクション
27	OUTBP	B相Hブリッジ出力端子	59	OUTAN	A相Hブリッジ出力端子
28	OUTBP	B相Hブリッジ出力端子	60	OUTAN	A相Hブリッジ出力端子
29	NC	ノンコネクション	61	NC	ノンコネクション
30	VB	電源端子	62	VB	電源端子
31	VB	電源端子	63	VB	電源端子
32	NC	ノンコネクション	64	NC	ノンコネクション
-	EXP-PAD	EXP-PADは、GNDに接続してください	-	-	-

機能説明

1 PHASEA, PHASEB／相切り換え端子

H ブリッジ出力の通電状態を設定する端子です。

PHASEA	PHASEB	A 相通電状態	B 相通電状態
L	L	OUTAN→OUTAP	OUTBN→OUTBP
H	L	OUTAP→OUTAN	OUTBN→OUTBP
L	H	OUTAN→OUTAP	OUTBP→OUTBN
H	H	OUTAP→OUTAN	OUTBP→OUTBN

2 IA0, IA1, IB0, IB1／DAC 分割比設定端子

IC 内部の 2 bit DAC の分割比を設定する端子です。

IA0 IB0	IA1 IB1	出力電流レベル(%)
L	L	0
L	H	41.12
H	L	74.03
H	H	100

(Ix0, Ix1) = (L, L) の場合はそれぞれの H ブリッジ出力を OFF します。

3 VB／電源端子

モータの駆動電流が流れるため、太く短い低インピーダンス配線にしてください。モータの逆起電力・PWM スイッチングノイズなどで VB 電圧が大きく振れる可能性があるため、バイパスコンデンサ(47 μ F ~ 470 μ F)を極力端子近くに必ず配置し、VB 電圧が安定するように調整してください。特に、大電流使用時や逆起電力の大きいモータを使用される際には必要に応じてコンデンサの容量を追加してください。また、広帯域で電源のインピーダンスを下げる目的から、並列に 0.01 μ F ~ 0.1 μ F 程度の積層セラミック・コンデンサなどを配置することを推奨します。くれぐれも VB 電圧が瞬時たりとも定格を超えることのないようにご注意ください。VB は IC 内部でショートされていますが、必ず外部でもショートしてご使用ください。ショートせずに使用した場合、電流経路の集中などが起こり、誤動作や破壊の可能性があります。

なお、電源端子には静電破壊防止用のクランプ素子が内蔵されています。絶対最大定格を超えるサージなどの急峻なパルスや電圧が印加された場合、このクランプ素子が動作し、破壊に至る恐れがありますので、絶対最大定格は絶対に超えないでください。絶対最大定格程度のツェナーダイオードを付けることも有効です。また、VB 端子と GND 端子に逆電圧が印加された場合、IC が破壊に至る恐れがありますのでご注意ください。

4 GND／グラウンド端子

スイッチング電流によるノイズの低減や IC 内部の基準電圧安定化のために、この端子からの配線のインピーダンスはできるだけ低くしてください。また、他の GND パターンと共通インピーダンスを持たないようにパターン設計をしてください。

機能説明 - 続き

5 OUTAP, OUTAN, OUTBP, OUTBN/H ブリッジ出力端子

モータの駆動電流が流れるため、太く短い低インピーダンス配線にしてください。大電流使用時など、出力が大きく正や負に振れる場合、例えば逆起電圧などが大きい場合、ショットキーダイオードを追加することもあります。絶対最大定格を超えるサージなどの急峻なパルスや電圧が印加された場合、破壊に至る恐れがありますので、絶対最大定格は絶対に超えないでください。また、出力-GND 間にコンデンサを挿入される場合、コンデンサへのチャージ電流が出力に流れるため、出力電流が定格を超えないよう容量値を決定してください(Max 6700 pF)。

6 VREF/出力電流値設定端子

出力電流値を設定する端子です。VREF 端子の電圧により、出力電流値の設定モードが切り換わります。

VREF 端子に入力範囲内(Max 3.0 V)の電圧を印加して使用する場合、出力電流値は以下の式(Typ)で表されます。

$$I_{OUT} = \frac{V_{VREF}}{3} \times \frac{1}{R_X} \quad [A]$$

I_{OUT} : 出力電流
 V_{VREF} : VREF 入力電圧
 R_X : 電流検出用抵抗

抵抗分割で入力される場合は、流出電流(Max 10 μ A)を考慮して抵抗値を選択してください。

VREF 端子をオープンで使用する場合、内部プルアップ抵抗により端子電圧が V_{REFLIN} : 3.4 V(Typ)以上となって設定モードが切り換わり、出力電流値は内部規定値(電気的特性参照)となります。

VREF 電圧で制御できる最小電流は PWM 駆動に最小 ON 時間があるため、モータコイルの L, R 値と最小 ON 時間により決まります。

7 RA, RB/出力電流検出用抵抗接続端子

出力電流検出用の抵抗を接続する端子です。VREF 端子オープン使用時、電流検出用抵抗を対 GND 間に挿入してください。

抵抗の選定について、ご使用条件で RA, RB 電圧が最大印加電圧 1.2 V を超えず、また、電流検出用抵抗の消費電力 $W = I_{OUT}^2 \times R[W]$ が抵抗の定格消費電力を超えないように抵抗値を決定してください。また、RA, RB 端子～電流検出用抵抗～GND のパターンはモータの駆動電流が流れるため、低インピーダンス配線にし、他の GND パターンと共通インピーダンスを持たないようにしてください。

RA, RB 端子が GND にショートされた場合、正常な PWM 定電流制御ができずに大電流が流れ、OCP もしくは TSD が動作する恐れがありますのでご注意ください。

RA 端子または RB 端子の電圧が 0.125 V(Typ)以下の状態を $t_{OPND}(2.5 \text{ ms(Typ)})$ 以上検知すると、出力負荷がオープンの状態と判断し、オープン異常のダイアグ信号を出力します。

H ブリッジの下側出力に電流が流れ、RA 端子または RB 端子の電圧が 2.5 V(Typ)以上の状態を $t_{OCPMSK}(2 \mu\text{s(Typ)})$ 以上検知すると、過電流状態と判断し、H ブリッジ出力を一定時間 OFF させ、ショート異常のダイアグ信号を出力します。

RA 端子または RB 端子がオープンの場合、内部プルアップ抵抗により端子電圧が上昇し、3.4 V(Typ)以上の状態を $t_{OPND}(2.5 \text{ ms(Typ)})$ 以上検知すると、RA 抵抗または RB 抵抗がオープンの状態と判断し、H ブリッジの上側出力を ON させ、オープン異常のダイアグ信号を出力します。

RA, RB 電圧が定格(6.5 V)を超えてしまう場合、回路の誤動作などの可能性があるため、定格は超えないようにしてください。

8 OSC/チョッピング周波数設定端子

出力チョッピング周波数を設定する端子です。外付けコンデンサ(330 pF ~ 6800 pF)を対 GND に接続してください。周波数設定方法は [P.12](#) をご参照ください。設定可能な周波数範囲は 20 kHz ~ 175 kHz です。

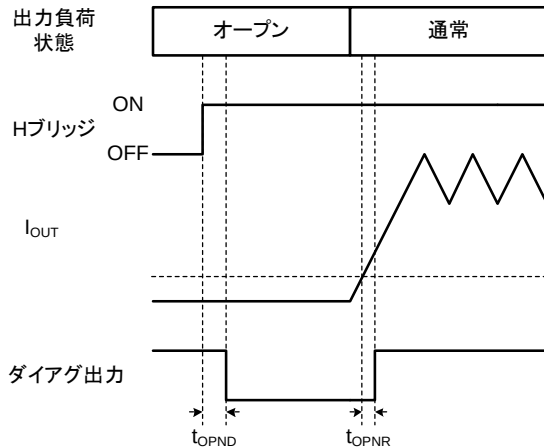
コンデンサから GND への配線は他の GND パターンと共通インピーダンスを持たないようにしてください。また、矩形波などの急峻なパルスの配線に近づけないようにし、ノイズの飛び込みなどの少ない配線になるようにパターン設計をしてください。OSC 端子がオープンまたは外部よりバイアスされた場合、正常な PWM 定電流制御ができなくなるため、PWM 定電流制御でご使用される場合は必ずコンデンサを付けてください。

機能説明 - 続き

9 DGA0, DGA1, DGB0, DGB1/異常検知出力端子

出力負荷及び RA, RB 抵抗のオープン、ショート(過電流)、過熱による異常状態を検出して出力する端子です。
オープンドレイン出力となっていますので、外付け抵抗(1 kΩ ~ 100 kΩ)を 7 V 以下の電源へ接続してご使用ください。

DGA0 DGB0	DGA1 DGB1	状態	Hブリッジ・ ダイアグ出力 制御優先順位
H	H	通常	-
H	L	オープン異常・ 非通電モード	3
L	H	ショート異常	2
L	L	過熱異常	1



10 CNT/オープン検知マスク時間切換端子

オープン検知マスク時間を設定する端子です。

CNT	オープン検知マスク時間
L	2.5 ms(Typ)
M	10.0 ms(Typ)
H	5.0 ms(Typ)

CNT 端子は 100 kΩ(Typ)の抵抗で内部プルダウンされていますので、L に設定される場合はオープンもしくは GND とショート、M に設定される場合は CNT-VM 間に外付け抵抗(95 kΩ ~ 105 kΩ)を挿入、H に設定される場合は VM とショートしてください。

11 VM/レギュレータ出力端子

5 V(Typ)の定電圧出力端子です。0.01 μF ~ 1 μF のコンデンサを対 GND に接続してご使用ください。

12 TEST1 端子

出荷検査時に使用する端子です。GND 接続にてご使用ください。

13 NC 端子

ノンコネクション端子で IC 内部回路とは電氣的に接続されていません。
隣接ピンショートを考慮して NC 端子を配置しているため、極力オープンでご使用ください。

14 IC 裏面メタル

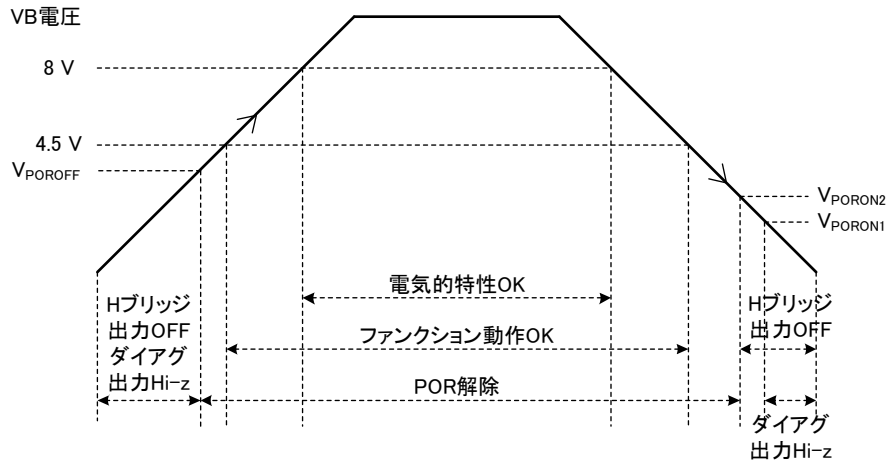
HTQFP64BV パッケージは IC 裏面に放熱用メタルを設けておりますが、このメタルに放熱処理を施して使用することが前提となっておりますので、必ず基板上の GND プレーンとはんだにて接続し、できるだけ GND パターンを広くとり放熱面積を十分確保しご使用ください。また、裏面メタルは IC チップの裏面とショートしており、GND 電位となっていますので、GND 以外の電位とショートされると誤動作や破壊の可能性がありますので、IC 裏面に GND 以外の配線パターンは絶対に通さないでください。

各種保護回路について

1 パワーON リセット回路(POR)

本 IC には電源低電圧時の H ブリッジ出力などの誤動作を防止するためにパワーON リセット回路を内蔵しています。VB 端子への印加電圧が降下時、VB 端子への印加電圧が V_{PORON2} (3.85 V(Typ)) 以下になると H ブリッジ出力を OFF するとともに、ダイアグ出力は V_{PORON2} 時の状態を保持し、 V_{PORON1} (2.8 V(Typ)) 以下になるとダイアグ出力を Hi-z にします。また、VB 電圧が V_{POROFF} (4.1 V(Typ)) 以上になると通常動作に自動的に復帰します。

VB 電圧が 4.0 V ~ 8.0 V の間は、モータ及びダイアグ出力、保護回路の各種機能は動作しますが、特性値を保証しません。



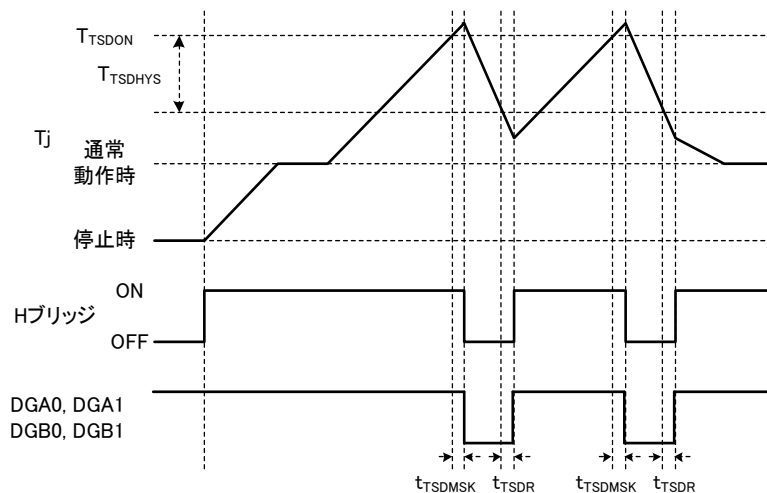
2 温度保護回路(TSD)

本 IC には過熱保護対策として温度保護回路を内蔵しています。

IC のチップ温度が t_{TSDMSK} (2 μ s(Typ)) 間 175 °C (Typ) 以上になった場合、過熱検出相の H ブリッジ出力を OFF するとともに、ダイアグ端子から過熱異常の信号を出力します。

また、 t_{TSDR} (2 μ s(Typ)) 以上の間 160 °C (Typ) 以下になると、H ブリッジ出力、ダイアグ出力ともに通常動作に自動的に復帰します。

ただし、TSD が動作している状態でも外部から更に熱が加え続けられると、熱暴走して破壊に至ります。



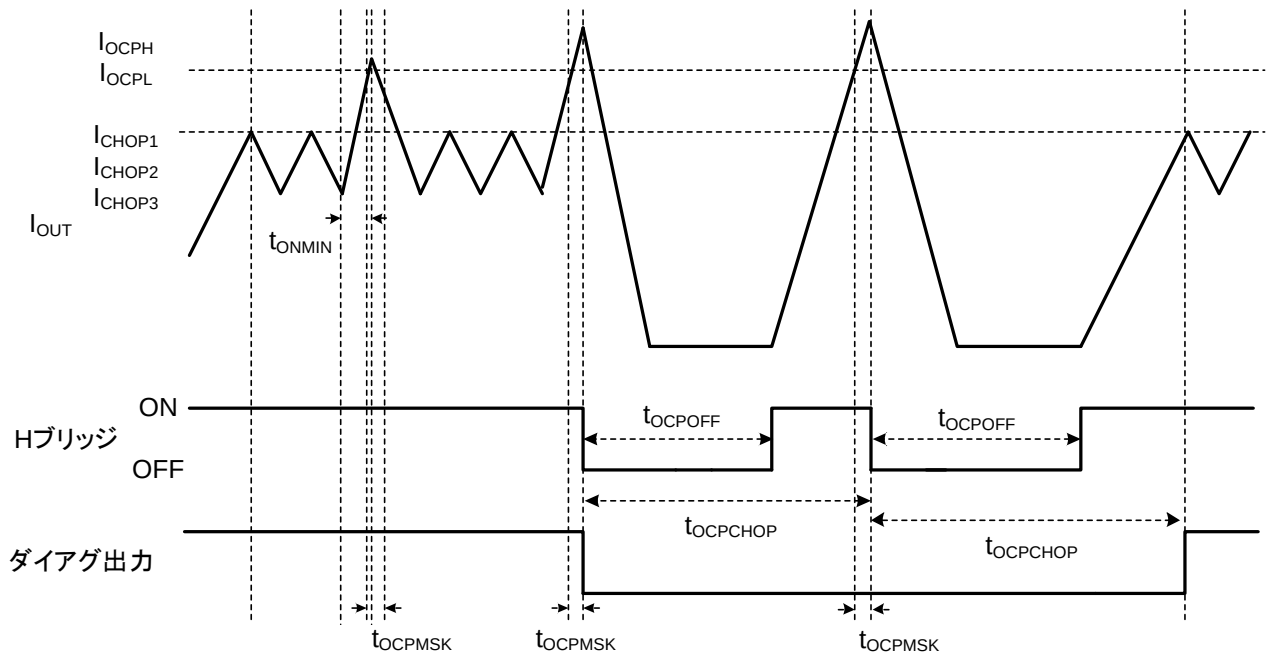
各種保護回路について - 続き

3 過電流保護回路(OCP)

本 IC には H ブリッジ出力間ショート、天絡、地絡時の破壊対策として過電流保護回路を内蔵しています。この回路は規定の電流が $t_{OCPMSK}(2 \mu s(Typ))$ 間流れると、過電流検出相の H ブリッジ出力を $t_{OCPOFF}(400 \mu s(Typ))$ 間 OFF するとともに、ダイアグ端子からショート(過電流)異常の信号を出力します。過電流検出後、 $t_{OCPCHOP}(800 \mu s(Typ))$ までに再度過電流を検出した場合、ダイアグ端子の状態は保持されます。また、過電流を検出した状態で PHASE 信号が切り換わった場合、ダイアグ出力をリセットするとともに、H ブリッジ出力は OFF 状態から復帰します。過電流保護回路は、あくまでもモータ出力ショートなどの異常状態において、過電流による IC の破壊を防ぐことを目的とした回路であり、セットの保護及び保障を目的とはしておりません。よって、この回路の機能を利用したセットの保護設計はしないでください。過電流保護動作後、異常状態のまま電源再投入あるいはリセットによる復帰を行うと、ラッチ→復帰→ラッチというように過電流保護動作を繰り返す可能性があり、IC の発熱や劣化などが考えられますのでご注意ください。

なお、天絡・地絡・ショート時の配線が長いなど、配線の L 値が大きい場合は過電流が流れた後、出力端子電圧が跳ね上がり、絶対最大定格を超えると破壊する恐れがあります。

また、出力電流定格以上 OCP 検出電流以下の電流が流れた場合、IC が発熱し、 $T_{jmax} = 150^\circ C$ を超えて IC が劣化する恐れがありますので、出力定格を超える電流は流さないようにしてください。

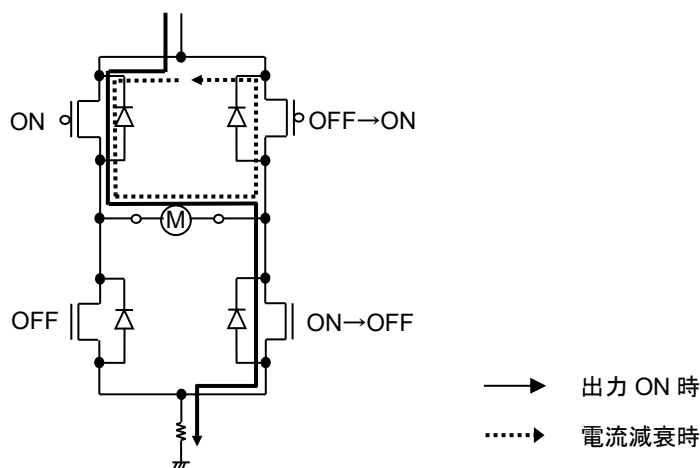


4 強電磁界中の動作について

本 IC は強電磁界中での動作を想定しておりません。したがって、強電界中でご使用される場合は誤動作などがないか十分にご確認ください。

電流減衰方式について

SLOW DECAY モードにおける電流減衰中の H ブリッジ出力の状態とモータ回生電流の経路を示します。



SLOW DECAY

電流減衰時にモータコイル間にかかる電圧が小さく、回生電流が穏やかに減少するため、電流リップルが小さく、モータトルクには有利です。しかし、小電流領域においては、電流制御性の悪化により出力電流が増加します。また HALF STEP、QUARTER STEP モードにおいて高パルスレートで駆動された場合には、モータ逆起電圧が大きくなるため電流制限値の変化に追従できなくなり、結果として電流波形が歪みモータ振動が増加します。

FULL STEP モード時や低パルスレート駆動の HALF STEP、QUARTER STEP モードに最適です。

PWM 定電流制御について

1 電流制御動作

H ブリッジ出力が ON することにより出力電流が増加し、RA, RB 電圧(検出用抵抗により出力電流が電圧変換された電圧)が内部規定値もしくは VREF 入力電圧と IC 内部の 2 bit DAC によって決定される電圧値に達し、tCLMASK(0.2 μs (Typ))間継続すると、電流検出コンパレータが働き、電流減衰モードに入ります。その後タイマによる減衰時間を経て H ブリッジ出力を再び ON し、これを繰り返します。

2 ノイズキャンセル機能

H ブリッジ出力 ON 時に起こる RA, RB スパイクノイズによる電流検出コンパレータの誤検出を避けるため、最小 ON 時間 tONMIN(ブランクタイム)を設けており、H ブリッジ出力が ON してから最小 ON 時間の間は電流検出を無効にします。これにより、外付けフィルタ無しで定電流駆動することができます。上記最小 ON 時間は、カレントリミット動作中の電流減衰モードから再び ON するときの dead time 後からの時間を表しております。また、出力-GND 間にコンデンサを挿入されている場合、コンデンサからの放電により RA, RB 端子電圧が設定電圧以上かつ最小 ON 時間以上となると電流減衰モードに入りますのでご注意ください。

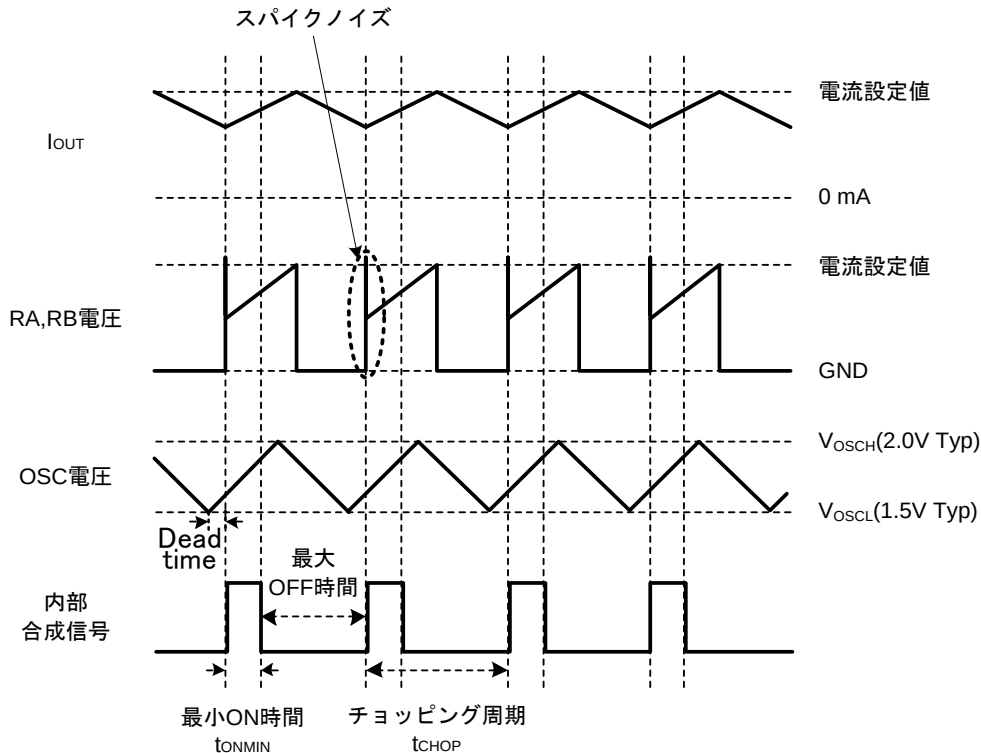
3 タイマについて

外付けのコンデンサによって OSC 端子は VOSCH 電圧と VOSCL 電圧の間で充放電を繰り返します。VOSCL からデッドタイムを経て一定時間(0.75 μs(Typ))の間は、電流検出コンパレータの検出を無効にします。この区間が最小 ON 時間 tONMIN となります。tONMIN 後から次の VOSCL 到達までの間で出力電流が設定電流値に達すると電流減衰モードに入ります。その後、放電されて VOSCL に達すると、電流減衰モードから出力 ON モードに復帰し、それと同時に充電開始となります。チョッピング周期 tCHOP は、外付けの容量値により以下の式で決定されます。

$$t_{CHOP} = 2 \times C \times \frac{V_{OSCH} - V_{OSCL}}{90 \times 10^{-6}} \quad [s]$$

tCHOP : チョッピング周期
C : 外付けキャパシタ
VOSCH : 2.0 V(Typ)
VOSCL : 1.5 V(Typ)

また、電流減衰モード中に相切り替わり実施された場合、H ブリッジ出力は ON モードに復帰します。相切り替わり時には、相切替え時最小 ON 時間 tONMINPH (5 μs (Typ))を設けております。



モータコイルの L, R 値によっては出力電流が設定値より多く流れる恐れがありますのでご注意ください(330 pF ~ 6800 pF 推奨)。また、チョッピング周期 tCHOP を長く設定しすぎた場合、出力電流のリプルが大きくなり、平均電流を低下させ、回転効率を低下させることがありますのでご注意ください。モータ駆動音、出力電流波形の歪みなどが最小限に抑えられるように最適値を選定してください。

絶対最大定格

項 目	記号	定 格	単位
電源電圧範囲	V _{VB}	-0.3 ~ +35.0	V
制御入力端子電圧範囲 (PHASEA, PHASEB, IA0, IA1, IB0, IB1, CNT, VREF, TEST1)	V _{IN}	-0.5 ~ +6.5	V
ダイアグ端子電圧範囲 (DGA0, DGA1, DGB0, DGB1)	V _{DG}	-0.5 ~ +6.5	V
ダイアグ端子電流 (DGA0, DGA1, DGB0, DGB1)	I _{DG}	+2	mA
RA, RB 最大印加電圧	V _R	+6.5	V
出力電流	I _{OUT}	±1.8 ^(Note 1)	A/相
保存温度範囲	T _{stg}	-55 ~ +150	°C
最高接合部温度	T _{jmax}	+150	°C

(Note 1) T_{jmax} = 150 °C を超えないこと。

注意 1 : 印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施していただくようご検討をお願いします。

注意 2 : 最高接合部温度を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。最高接合部温度を超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなど、最高接合部温度を超えないよう熱抵抗にご配慮ください。

熱抵抗^(Note 2)

項 目	記号	熱抵抗(Typ)		単位
		1 層基板 ^(Note 4)	4 層基板 ^(Note 5)	
HTQFP64BV				
ジャンクション—周囲温度間熱抵抗	θ _{JA}	63.4	14.9	°C/W
ジャンクション—パッケージ上面中心間熱特性パラメータ ^(Note 3)	Ψ _{JT}	2	1	°C/W

(Note 2) JESD51-2A(Still-Air)に準拠。

(Note 3) ジャンクションからパッケージ（モールド部分）上面中心までの熱特性パラメータ。

(Note 4) JESD51-3 に準拠した基板を使用。

(Note 5) JESD51-5,7 に準拠した基板を使用。

測定基板	基板材	基板寸法
1 層	FR-4	114.3 mm x 76.2 mm x 1.57 mmt

1 層目（表面）銅箔	
銅箔パターン	銅箔厚
実装ランドパターン + 電極引出し用配線	70 μm

測定基板	基板材	基板寸法	サーマルビア ^(Note 6)	
			ピッチ	直径
4 層	FR-4	114.3 mm x 76.2 mm x 1.6 mmt	1.20 mm	Φ0.30 mm

1 層目（表面）銅箔		2 層目、3 層目（内層）銅箔		4 層目（裏面）銅箔	
銅箔パターン	銅箔厚	銅箔パターン	銅箔厚	銅箔パターン	銅箔厚
実装ランドパターン + 電極引出し用配線	70 μm	74.2 mm□（正方形）	35 μm	74.2 mm□（正方形）	70 μm

(Note 6) 貫通ビア。全層の銅箔と接続する。配置はランドパターンに従う。

推奨動作条件

項 目	記号	最小	標準	最大	単位
電源電圧	V _{VB}	4.5	14.0	18.0	V
最大出力電流 ^(Note 1)	I _{OUT}	-	-	1.3	A/相
RA, RB 最大印加電圧	V _R	-	-	1.2	V
動作温度	Topr	-40	+25	+125	°C

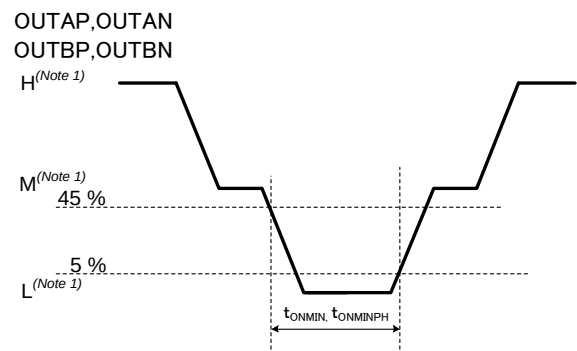
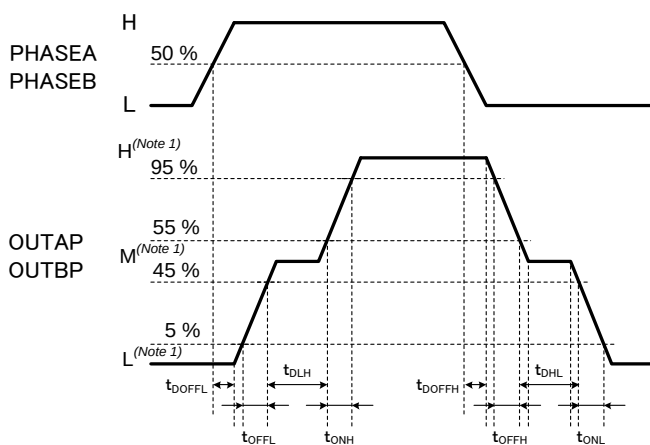
(Note 1) T_{jmax} = 150 °C を超えないこと。電気的特性 (特に指定のない限り V_{VB} = 8 V ~ 18 V, T_j = -40 °C ~ +125 °C)

項 目	記号	規 格 値			単位	条 件
		最小	標準	最大		
[全体]						
回路電流	I _B	-	4	10	mA	
パワーON リセット電圧 1	V _{PORON1}	2.5	2.8	3.1	V	
パワーON リセット電圧 2	V _{PORON2}	3.50	3.85	4.20	V	
パワーON リセット解除電圧	V _{POROFF}	3.7	4.1	4.5	V	
POR2 ヒステリシス電圧	V _{POR2HYS}	0.05	0.30	0.50	V	V _{POROFF} - V _{PORON2}
VM 電圧	V _{VM}	4.7	5.0	5.3	V	I _{VM} = 1 mA
[制御入力] (PHASEA, PHASEB, IA0, IA1, IB0, IB1)						
H レベル入力電圧	V _{INH}	3.1	-	-	V	
L レベル入力電圧	V _{INL}	-	-	1.5	V	
入力ヒステリシス電圧	V _{INHYS}	-	0.1	-	V	
H レベル入力電流	I _{INH}	10	50	100	μA	V _{IN} = 5 V
L レベル入力電流	I _{INL}	-10	0	+10	μA	V _{IN} = 0 V
[制御入力] (CNT)						
H レベル入力電圧	V _{CNTH}	V _{VM} x 0.8	-	-	V	
M レベル入力電圧	V _{CNTM}	V _{VM} x 0.4	-	V _{VM} x 0.6	V	
L レベル入力電圧	V _{CNTL}	-	-	V _{VM} x 0.2	V	
H レベル入力電流	I _{CNTH}	10	50	100	μA	V _{CNT} = 5 V
L レベル入力電流	I _{CNTL}	-10	0	+10	μA	V _{CNT} = 0 V
[H ブリッジ出力] (OUTAP, OUTAN, OUTBP, OUTBN)						
出力 ON 抵抗 (上下合計)	R _{ON}	-	0.35	1.00	Ω	I _{OUT} = ±1 A
出力リーク電流	I _{LEAK}	-	-	10	μA	
[電流制御部]						
RA, RB 流入電流	I _R	-100	-50	-10	μA	V _{RA} = V _{RB} = 0 V V _{IA0} = V _{IA1} = V _{IB0} = V _{IB1} = 0 V
VREF 流入電流	I _{VREF}	-10	-5	-1	μA	V _{VREF} = 0 V
VREF 入力電圧	V _{VREF}	0	-	3.0	V	
VREF モード切替え電圧 (Note 2)	V _{REFLIN}	3.1	3.4	3.9	V	
コンパレータスレッシュホールド	V _{CTH}	843	878	917	mV	V _{IA0} = V _{IA1} = V _{IB0} = V _{IB1} = 5 V
カレントリミットマスク時間	t _{CLMASK}	0.10	0.20	0.35	μs	
[ダイアグ出力] (DGA0, DGA1, DGB0, DGB1)						
出力 L 電圧	V _{DG}	-	0.15	0.50	V	I _{DG} = 1 mA
出力リーク電流	I _{DG}	-10	0	+10	μA	V _{DG} = 5 V

(Note 2) 出力電流値設定を IC 内部規定値モードに切り替える電圧のこと。

電気的特性(特に指定のない限り $V_{VB} = 8\text{ V} \sim 18\text{ V}$, $T_j = -40\text{ }^{\circ}\text{C} \sim +125\text{ }^{\circ}\text{C}$) — 続き

項 目	記号	規 格 値			単位	条 件
		最小	標準	最大		
チョッピング周波数精度	f_{CHOPACC}	-25	0	+25	%	IC 単体, $C = 2200\text{ pF}$
チョッピング電流 1	I_{CHOP1}	288	361	422	mA	IC 単体, $V_{\text{RA}} = V_{\text{RB}} = 1\text{ }\Omega$, ($I_{\text{A0}}, I_{\text{A1}}$) = ($I_{\text{B0}}, I_{\text{B1}}$) = (L, H)
チョッピング電流 2	I_{CHOP2}	583	650	717	mA	IC 単体, $R_{\text{A}} = R_{\text{B}} = 1\text{ }\Omega$, ($I_{\text{A0}}, I_{\text{A1}}$) = ($I_{\text{B0}}, I_{\text{B1}}$) = (H, L)
チョッピング電流 3	I_{CHOP3}	843	878	917	mA	IC 単体, $R_{\text{A}} = R_{\text{B}} = 1\text{ }\Omega$, ($I_{\text{A0}}, I_{\text{A1}}$) = ($I_{\text{B0}}, I_{\text{B1}}$) = (H, H)
TSD ON 温度	T_{TSDON}	150	175	200	$^{\circ}\text{C}$	全数測定はしていません。
TSD ヒステリシス温度	T_{TSDHYS}	5	15	25	$^{\circ}\text{C}$	全数測定はしていません。
OCP 検出電流 (Source)	I_{OCPH}	2.0	3.0	5.0	A	
OCP 検出電流 (Sink)	I_{OCPL}	2.0	2.5	3.0	A	$R_{\text{A}} = R_{\text{B}} = 1\text{ }\Omega$
最小 ON 時間 (ブランクタイム)	t_{ONMIN}	0.35	0.75	1.10	μs	$V_{\text{REF}} = \text{OPEN}$, $V_{\text{RA}} = V_{\text{RB}} = 1\text{ V}$, Pull-up = Pull-down = $100\text{ }\Omega$
出力上側立ち上がり時間	t_{ONH}	20	60	200	ns	$V_{\text{VB}} = 14\text{ V}$
出力上側立ち下がり時間	t_{OFFH}	-	60	200	ns	$V_{\text{VB}} = 14\text{ V}$
出力上側オフ遅延時間	t_{DOFFH}	-	150	300	ns	$V_{\text{VB}} = 14\text{ V}$
出力下側立ち上がり時間	t_{ONL}	20	60	200	ns	$V_{\text{VB}} = 14\text{ V}$
出力下側立ち下がり時間	t_{OFFL}	-	60	200	ns	$V_{\text{VB}} = 14\text{ V}$
出力下側オフ遅延時間	t_{DOFFL}	-	150	300	ns	$V_{\text{VB}} = 14\text{ V}$
デッドタイム(L→H)	t_{DLH}	100	350	800	ns	
デッドタイム(H→L)	t_{DHL}	100	350	800	ns	
ダイアグ出力遅延時間	t_{DDG}	-	2	20	μs	Pull-up = $10\text{ k}\Omega$, $C = 50\text{ pF}$
過熱検出マスク時間	t_{TSDMSK}	-	2	6	μs	
過熱検出解除時間	t_{TSDR}	-	2	6	μs	
過電流検出マスク時間	t_{OCPMSK}	-	2	6	μs	
OCP OFF 時間	t_{OCPOFF}	-	400	-	μs	
OCP チョッピング判定周期	t_{OCPCHOP}	-	800	-	μs	
オープン検知マスク時間	t_{OPND}	0.8	2.5	7.0	ms	$\text{CNT} = \text{L}$
オープン検知解除時間	t_{OPNR}	1.0	2.5	6.0	μs	$\text{CNT} = \text{L}$
出力負荷オープン検知電圧	V_{OPNOUT}	40	125	200	mV	
RX オープン検知電圧	V_{OPNRX}	-	3.4	-	V	
相切替時最小 ON 時間	t_{ONMINPH}	1	5	10	μs	$V_{\text{REF}} = \text{OPEN}$, $V_{\text{RA}} = V_{\text{RB}} = 1\text{ V}$, Pull-up = Pull-down = $100\text{ }\Omega$

(Note 1) H: $V_{\text{B}} \pm 1\text{ V}$, M: $V_{\text{B}}/2 \pm 1\text{ V}$, L: $\pm 1\text{ V}$

特性データ(参考データ)

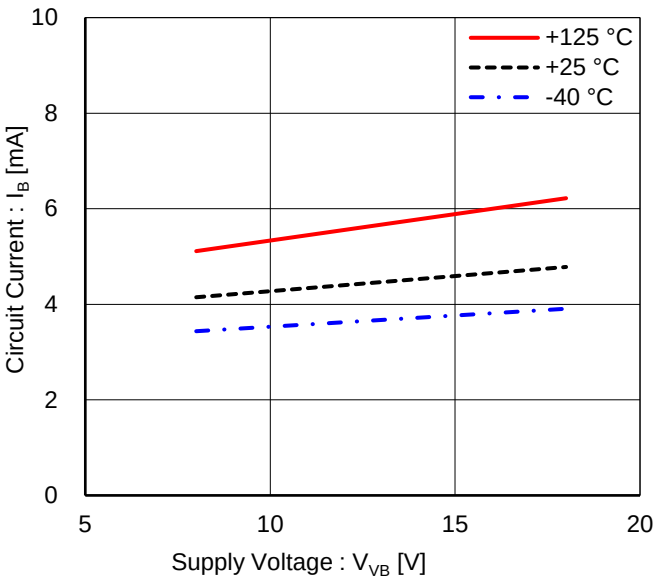


Figure 1. Circuit Current vs Power Supply Voltage

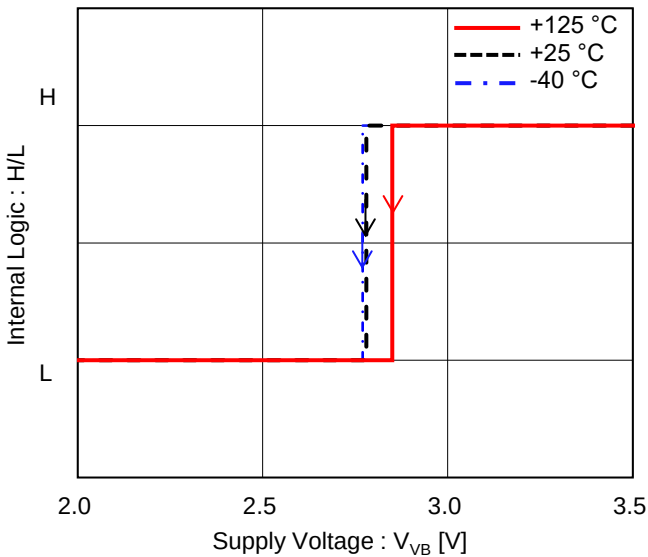


Figure 2. Internal Logic vs Supply Voltage
(パワーON リセット電圧 1)

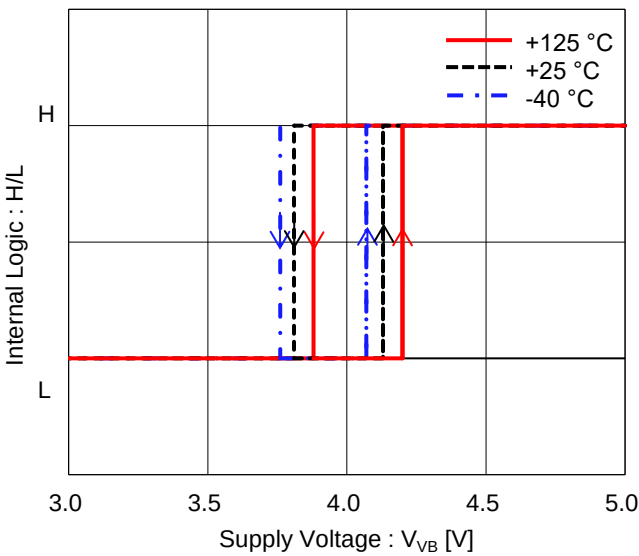


Figure 3. Internal Logic vs Power Supply Voltage
(パワーON リセット電圧 2、リセット解除電圧)

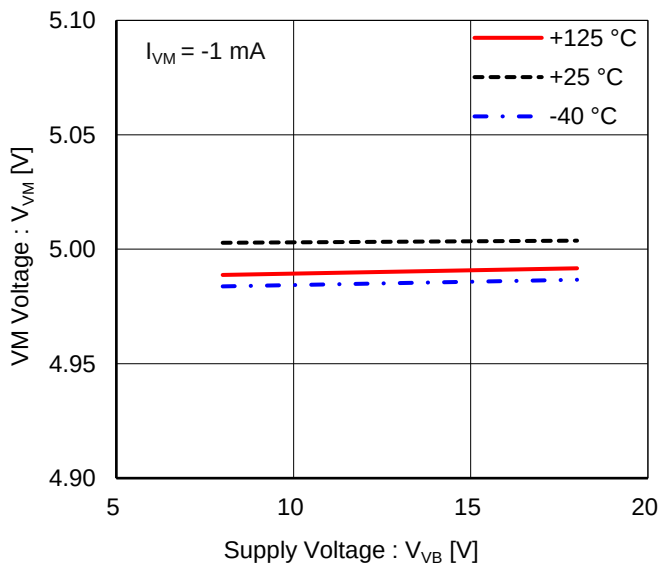


Figure 4. VM Voltage vs Supply Voltage

特性データ(参考データ) – 続き

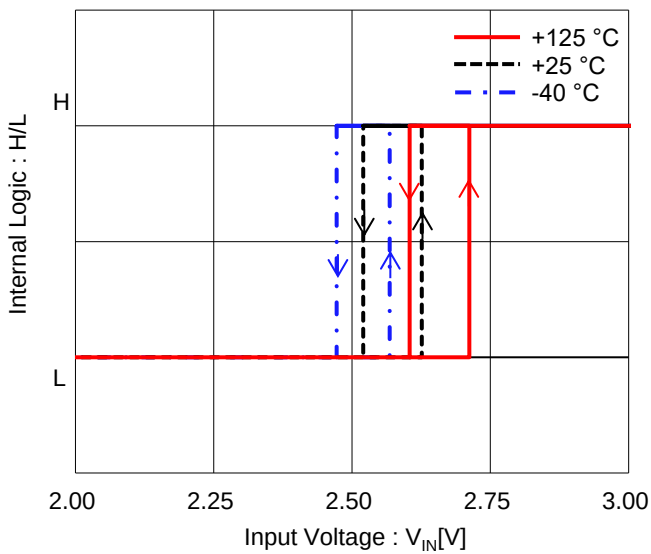


Figure 5. Internal Logic vs Input Voltage
(制御入力電圧)

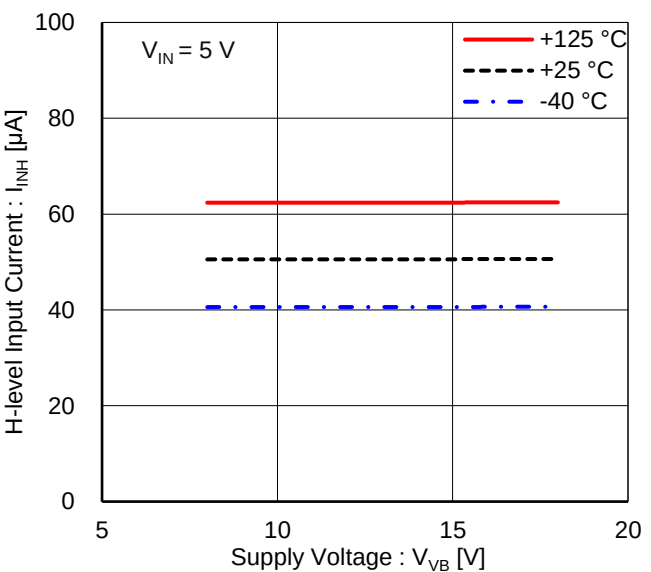


Figure 6. H-level Input Current vs Supply Voltage
(制御端子 H レベル入力電流)

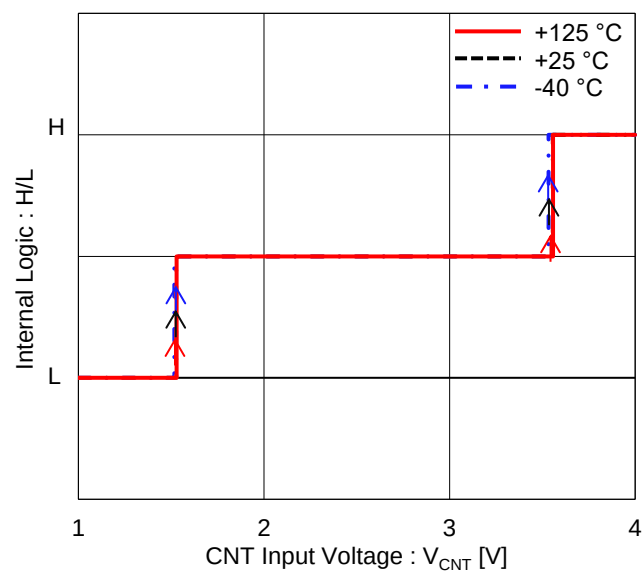


Figure 7. Internal Logic vs CNT Input Voltage
(CNT 端子入力電圧)

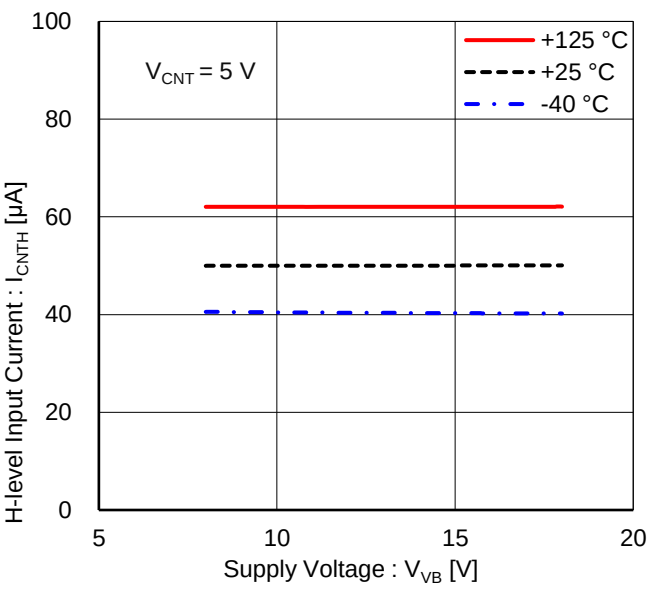


Figure 8. H-level Input Current vs Supply Voltage
(CNT 端子 H レベル入力電流)

特性データ(参考データ) — 続き

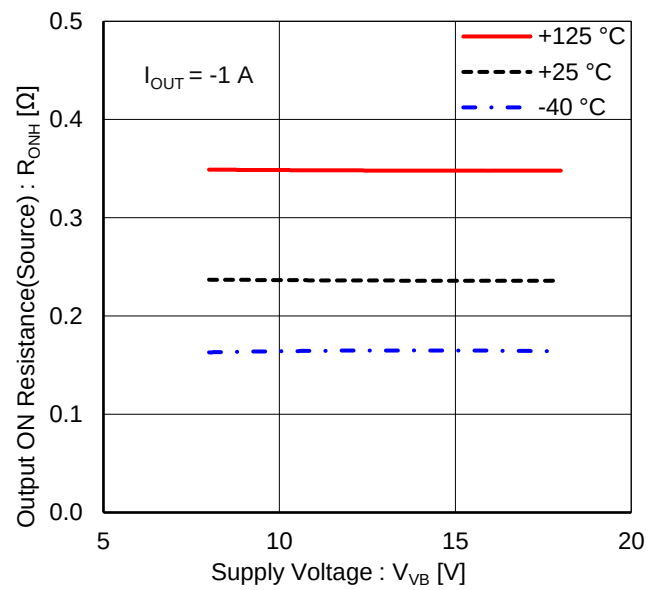


Figure 9. Output ON Resistance (Source) vs Supply Voltage

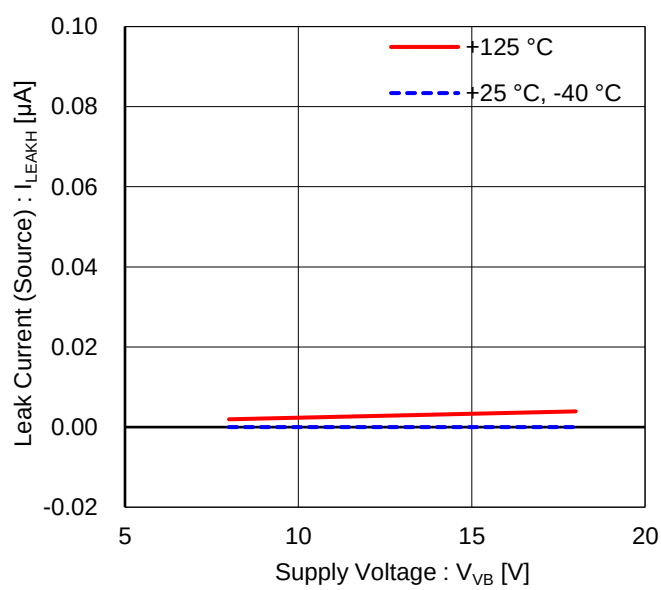


Figure 10. Leak Current (Source) vs Supply Voltage

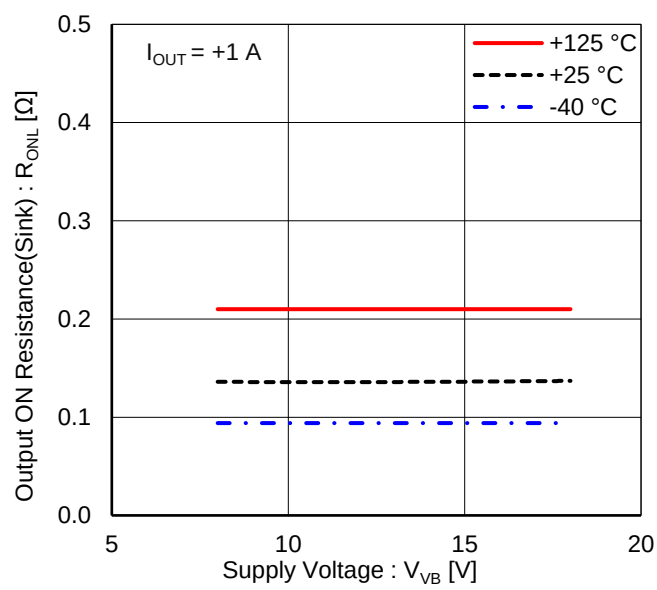


Figure 11. Output ON Resistance (Sink) vs Supply Voltage

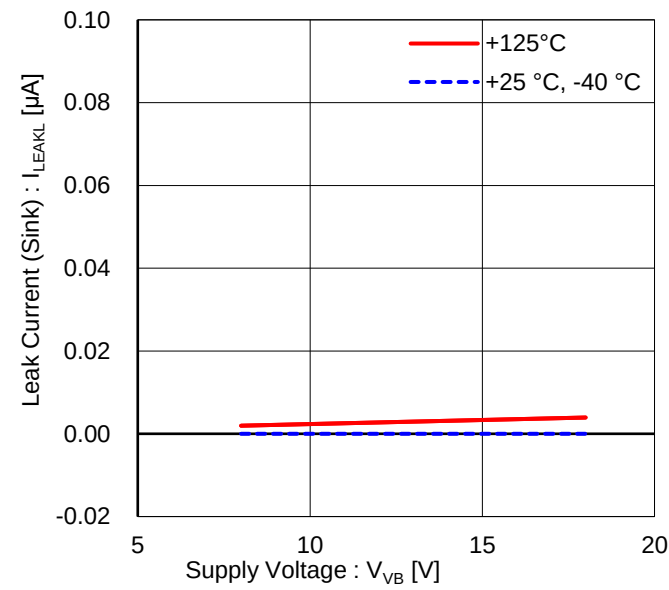


Figure 12. Leak Current (Sink) vs Supply Voltage

特性データ(参考データ) – 続き

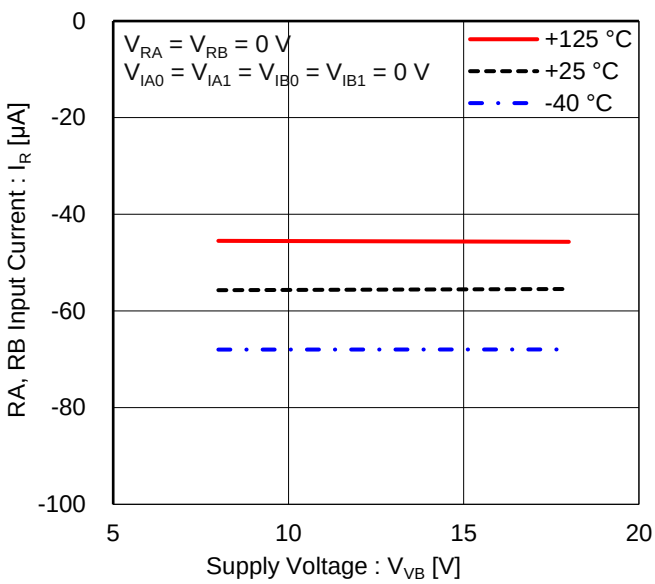


Figure 13. RA, RB Input Current vs Supply Voltage

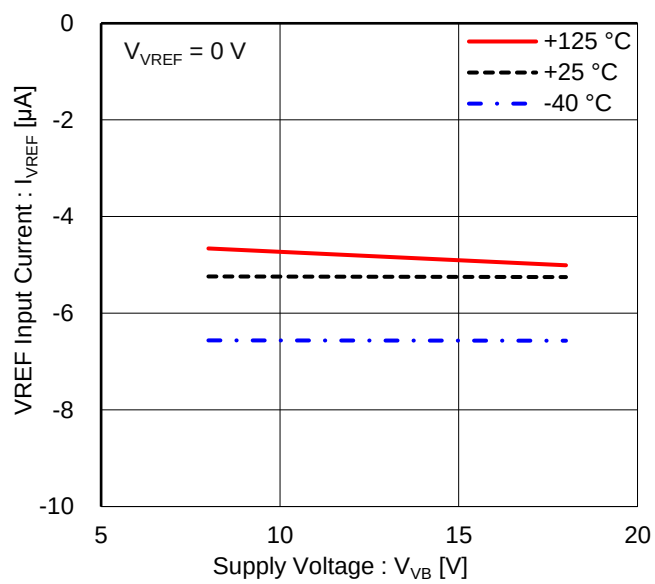


Figure 14. VREF Input Current vs Supply Voltage

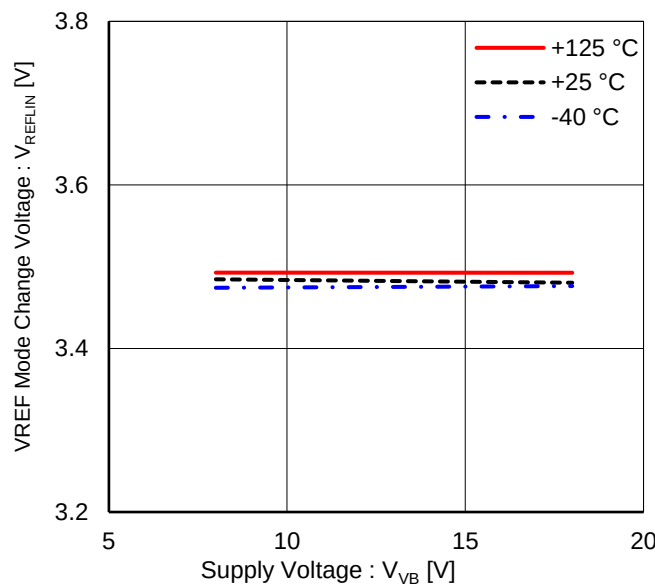


Figure 15. VREF Mode Change Voltage vs Supply Voltage

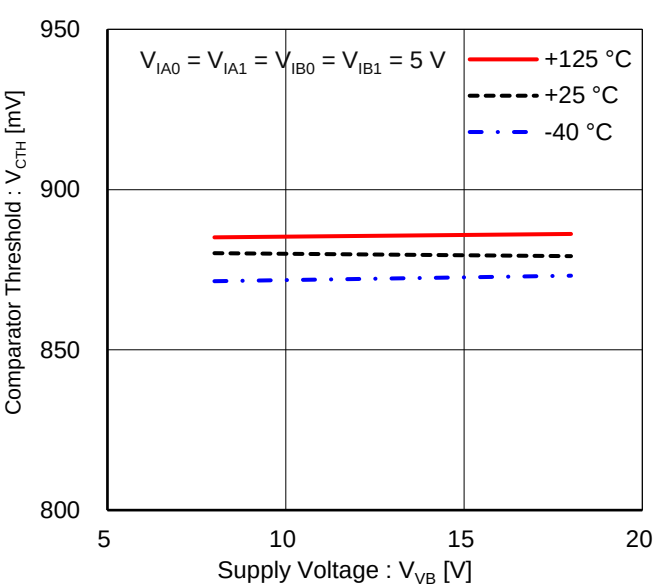


Figure 16. Comparator Threshold vs Supply Voltage

特性データ(参考データ) - 続き

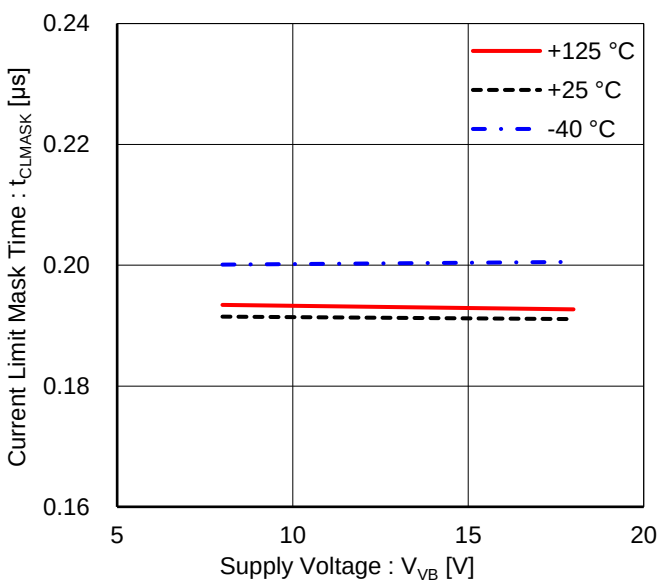


Figure 17. Current Limit Mask Time vs Supply Voltage

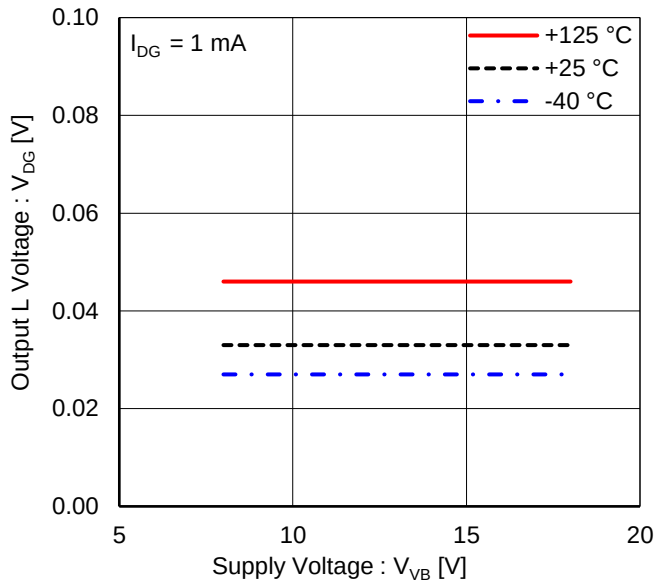


Figure 18. Output L Voltage vs Supply Voltage
(ダイアグ出力 L 電圧)

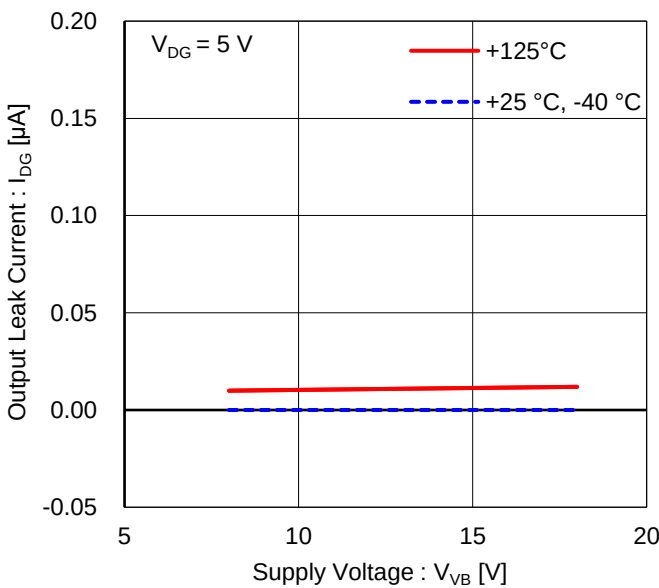


Figure 19. Output Leak Current vs Supply Voltage
(ダイアグ出力リーク電流)

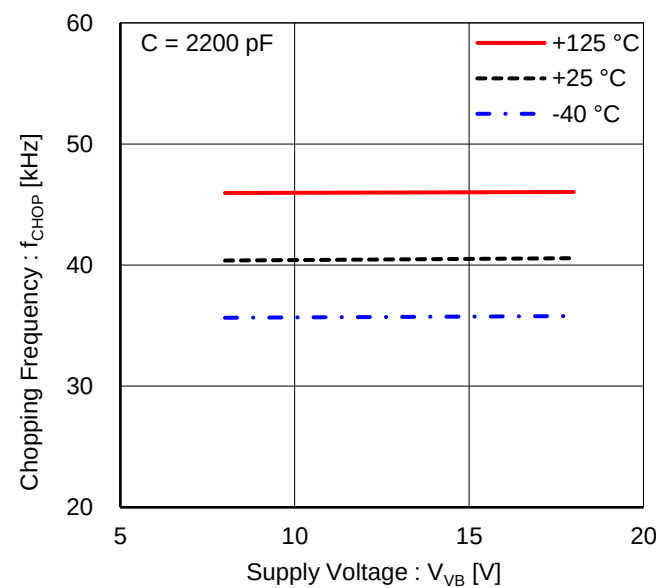


Figure 20. Chopping Frequency vs Supply Voltage

特性データ(参考データ) – 続き

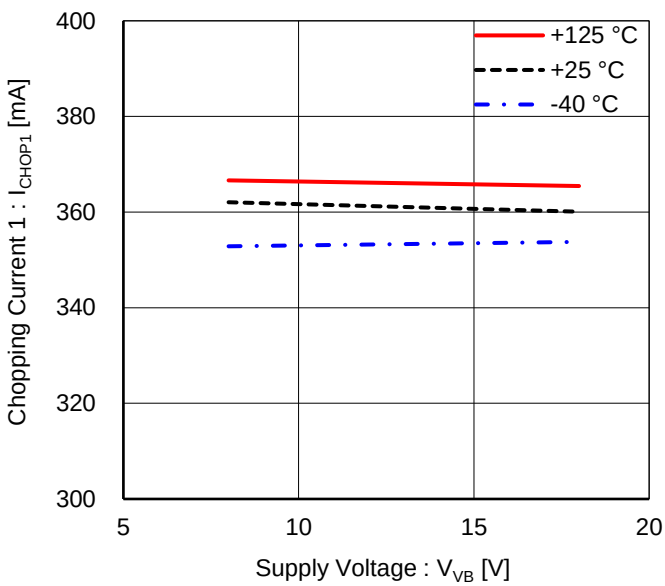


Figure 21. Chopping Current 1 vs Supply Voltage

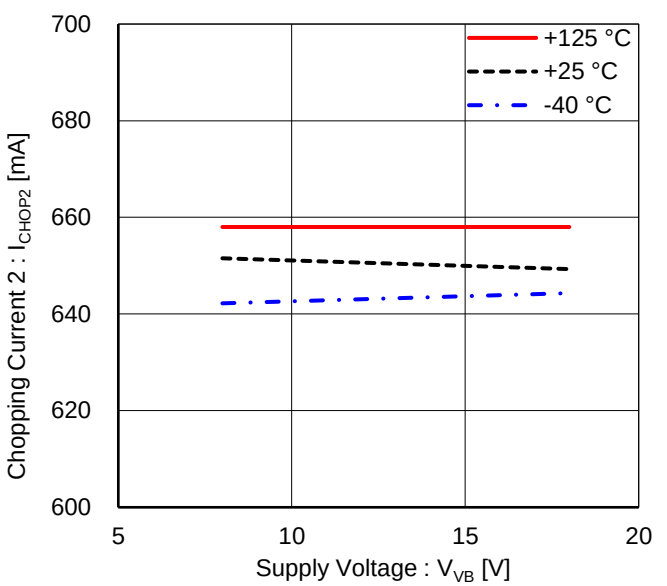


Figure 22. Chopping Current 2 vs Supply Voltage

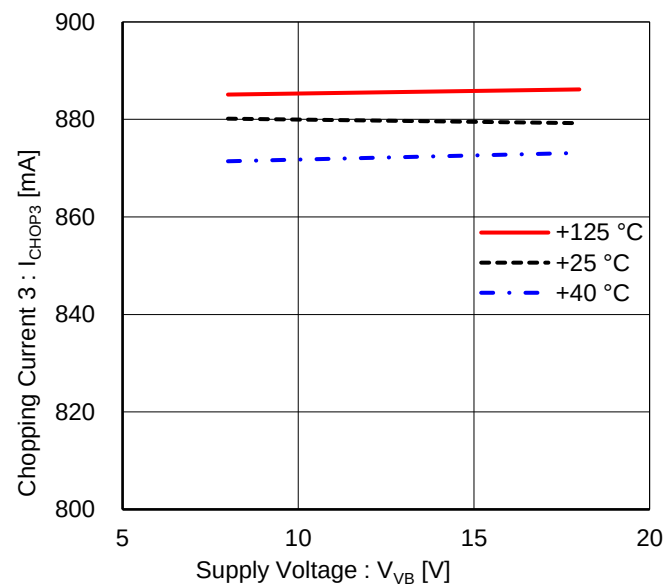


Figure 23. Chopping Current 3 vs Supply Voltage

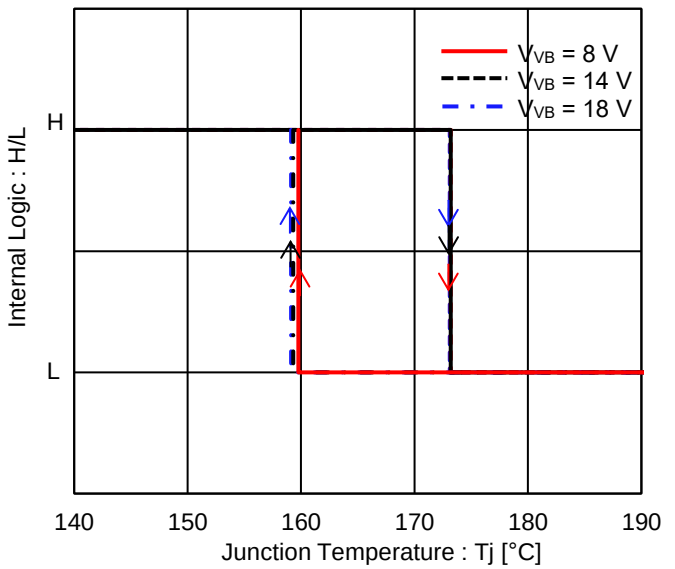


Figure 24. Internal Logic vs Junction Temperature
(サーマルシャットダウン)

特性データ(参考データ) - 続き

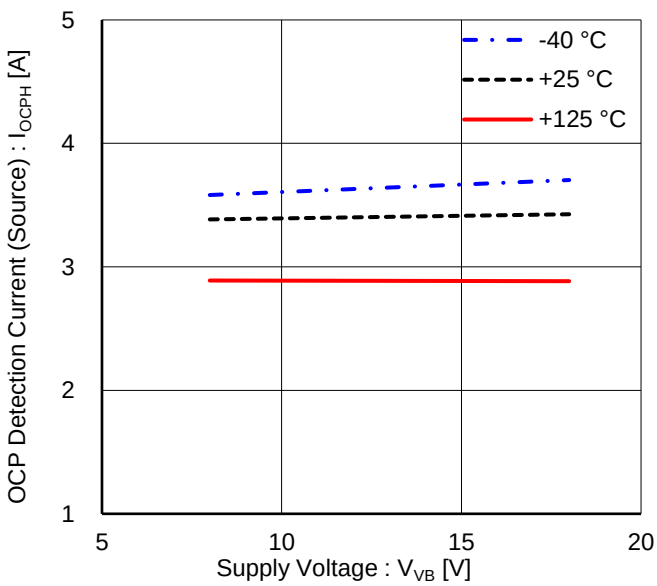


Figure 25. OCP Detection Current (Source) vs Supply Voltage

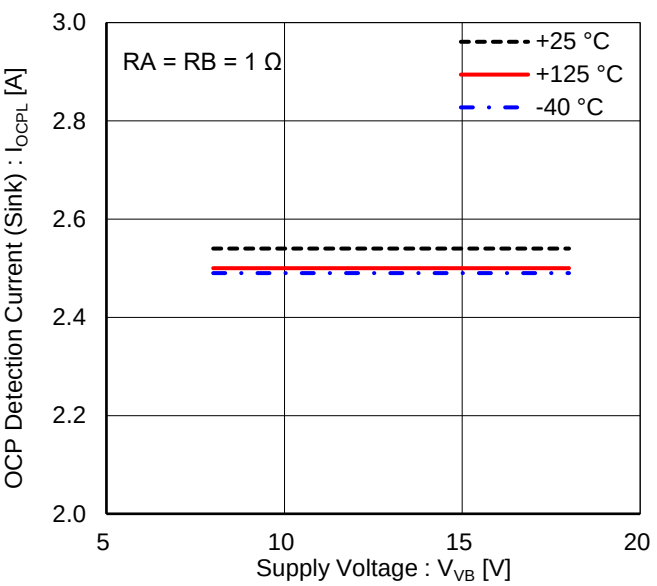


Figure 26. OCP Detection Current (Sink) vs Supply Voltage

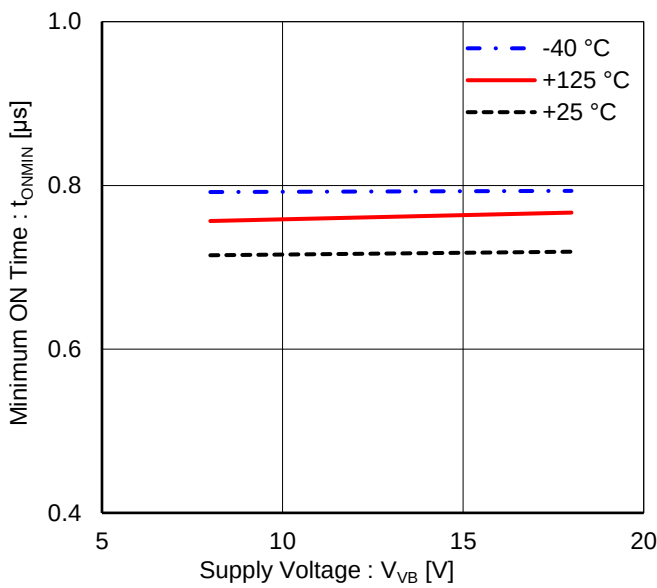


Figure 27. Minimum ON Time vs Supply Voltage

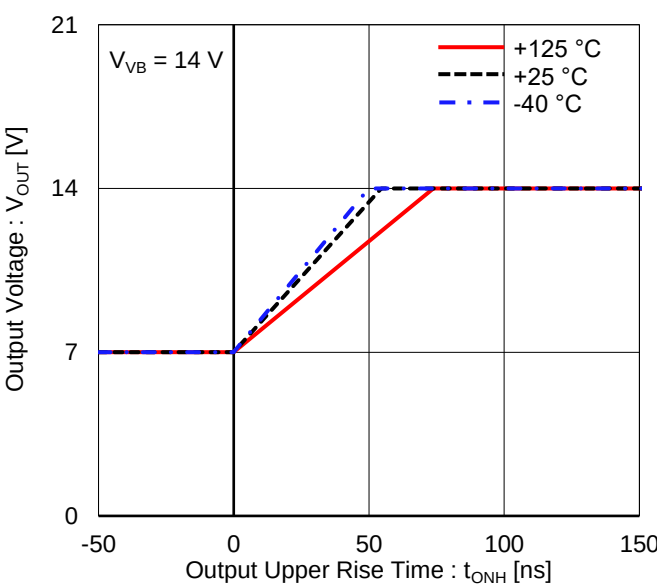


Figure 28. Output Voltage vs Output Upper Rise Time

特性データ(参考データ) – 続き

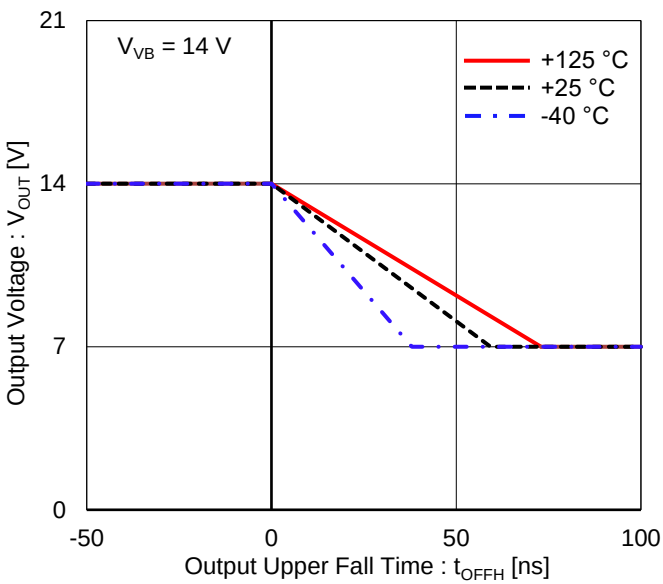


Figure 29. Output Voltage vs Output Upper Fall Time

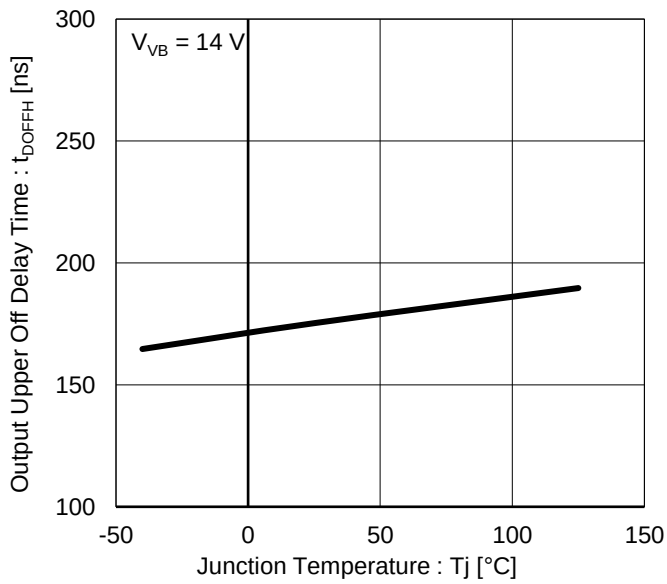


Figure 30. Output Upper Off Delay Time vs Junction Temperature

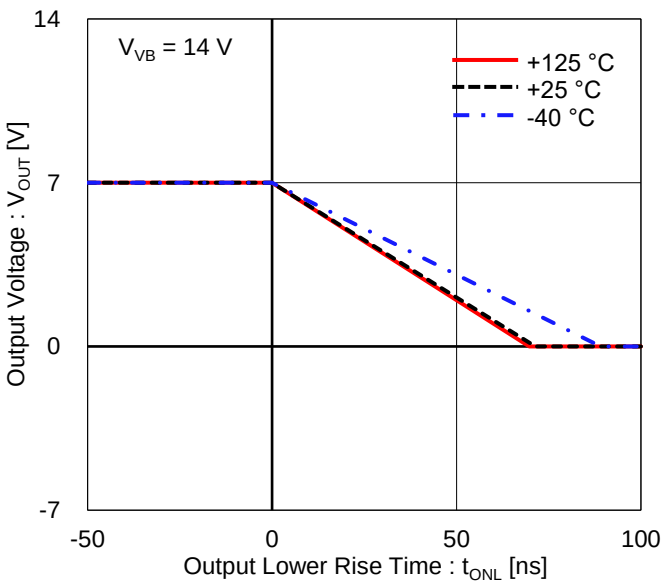


Figure 31. Output Voltage vs Output Lower Rise Time

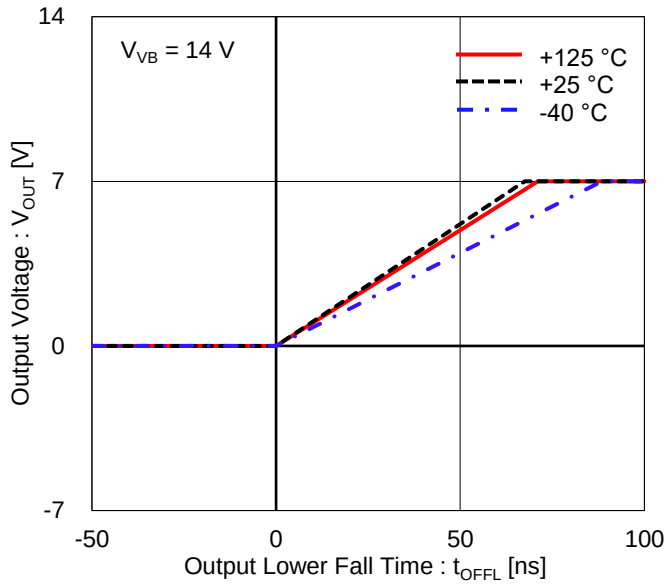


Figure 32. Output Voltage vs Output Lower Fall Time

特性データ(参考データ) – 続き

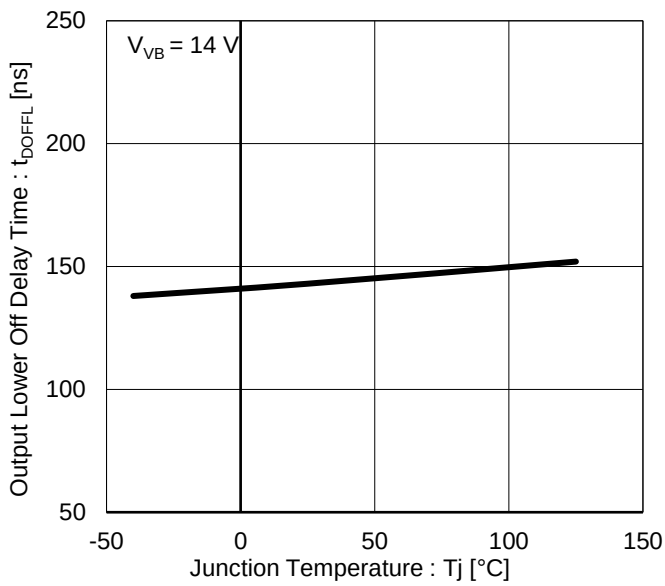


Figure 33. Output Lower Off Delay Time vs Junction Temperature

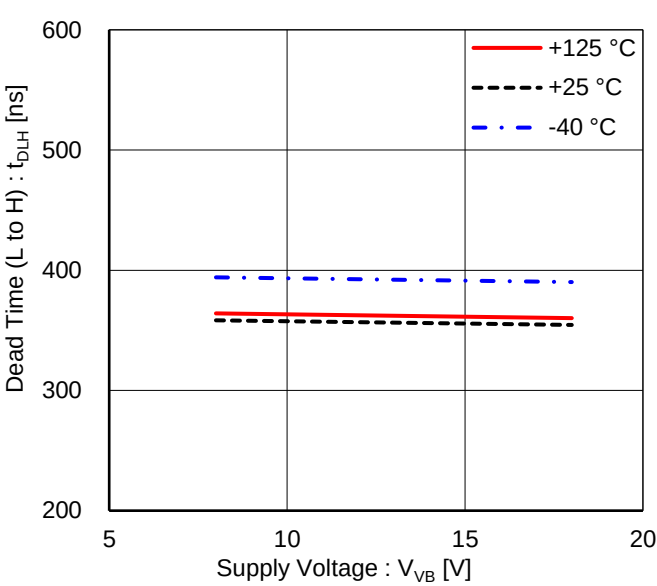


Figure 34. Dead Time (L to H) vs Supply Voltage

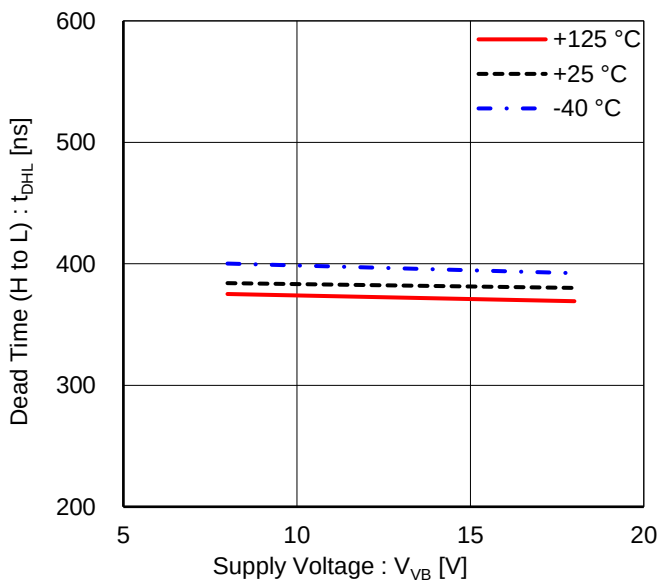


Figure 35. Dead Time (H to L) vs Supply Voltage

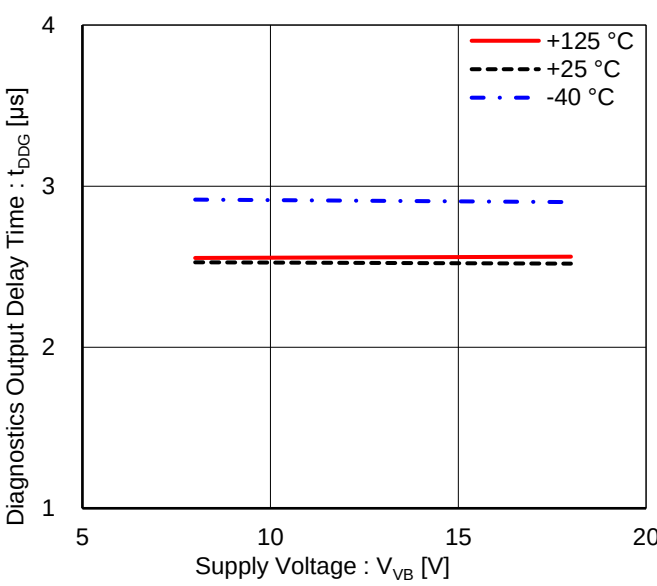


Figure 36. Diagnostics Output Delay Time vs Supply Voltage

特性データ(参考データ) - 続き

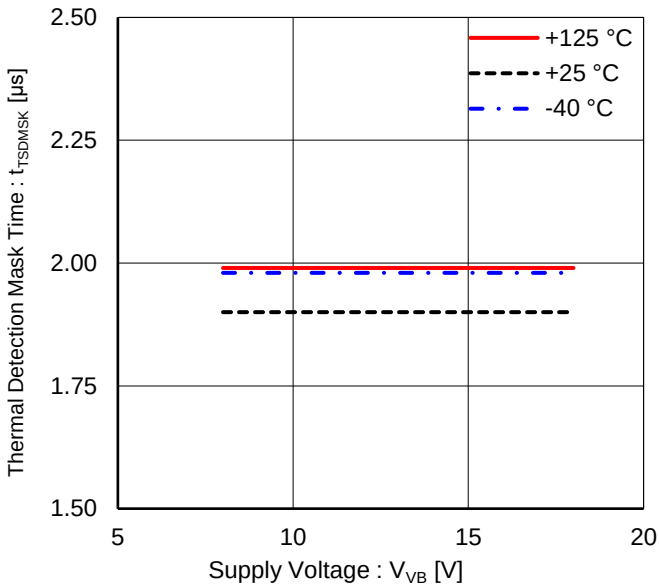


Figure 37. Thermal Detection Mask Time vs Supply Voltage

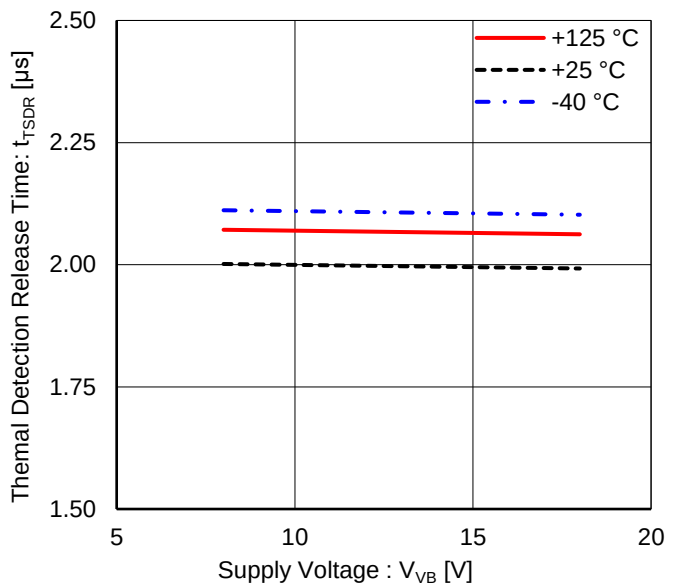


Figure 38. Thermal Detection Release Time vs Supply Voltage

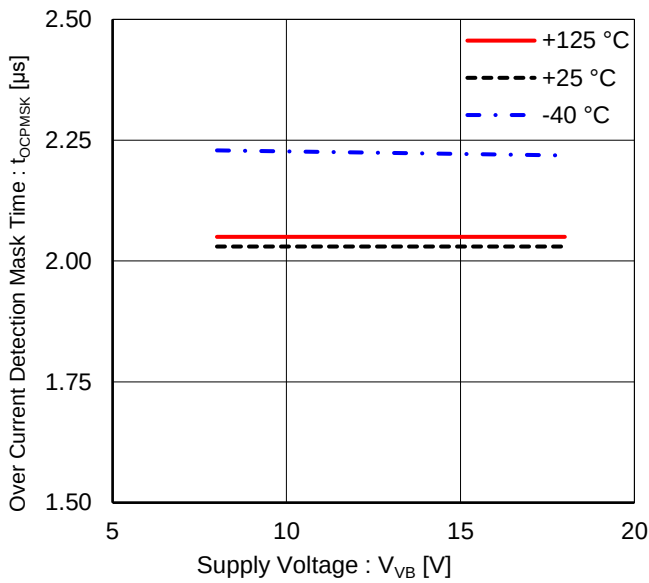


Figure 39. Over Current Detection Mask Time vs Supply Voltage

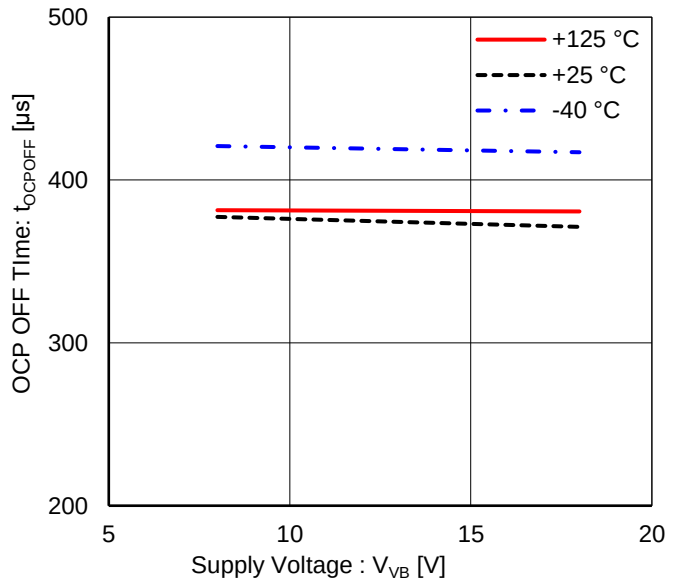


Figure 40. OCP Off Time vs Supply Voltage

特性データ(参考データ) – 続き

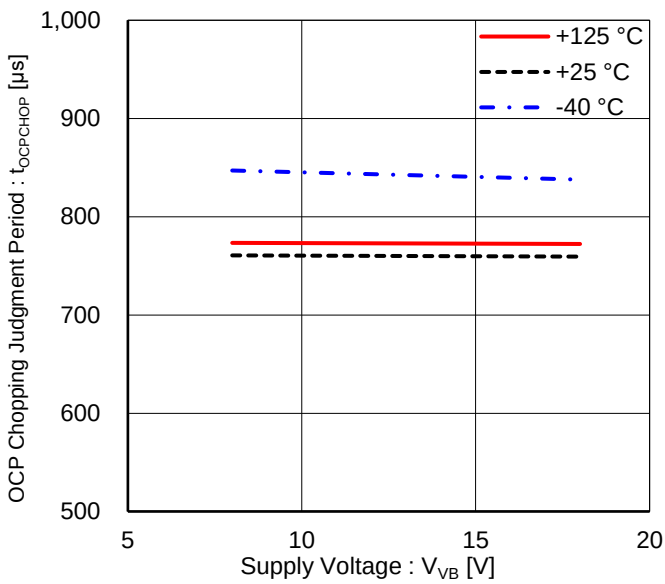


Figure 41. OCP Chopping Judgement Period vs Supply Voltage

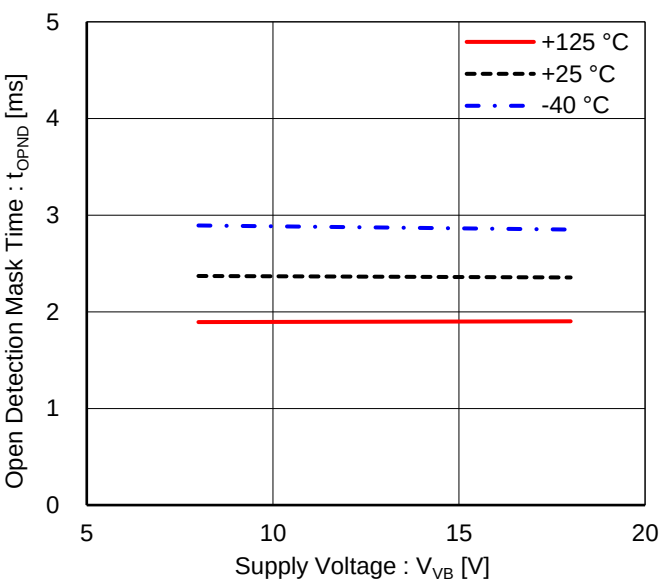


Figure 42. Open Detection Mask Time vs Supply Voltage

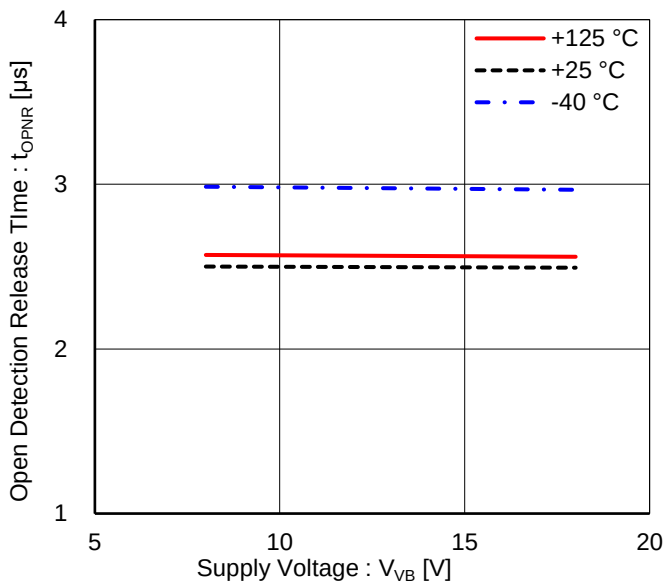


Figure 43. Open Detection Release Time vs Supply Voltage

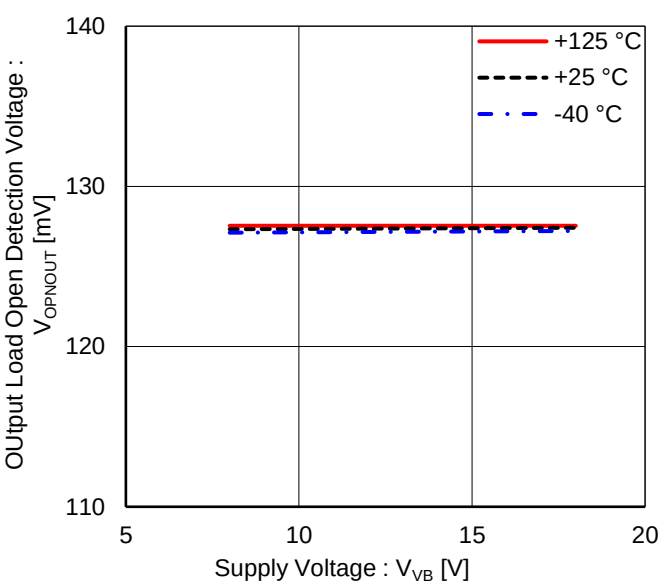


Figure 44. Output Load Open Detection Voltage vs Supply Voltage

特性データ(参考データ) – 続き

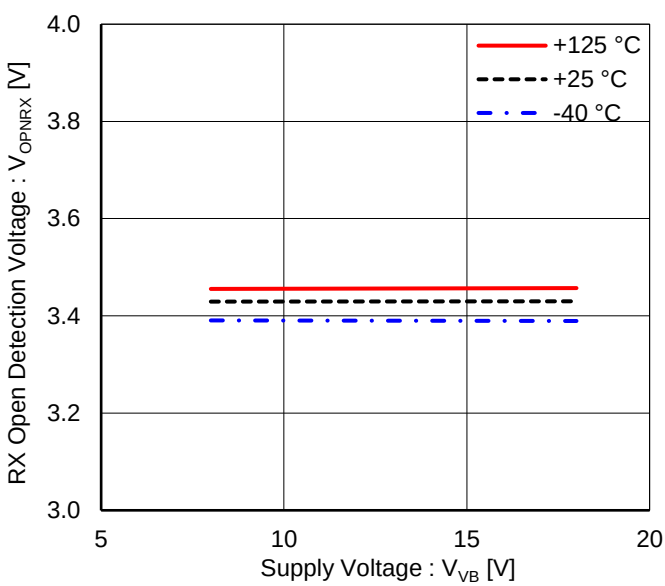


Figure 45. RX Open Detection Voltage vs Supply Voltage

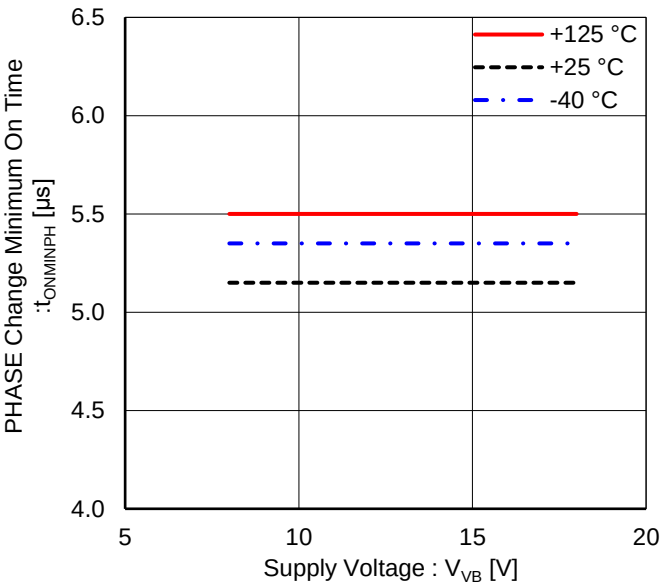


Figure 46. PHASE Change Minimum On Time vs Supply Voltage

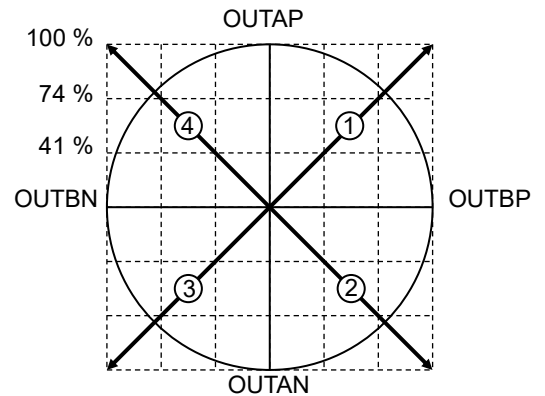
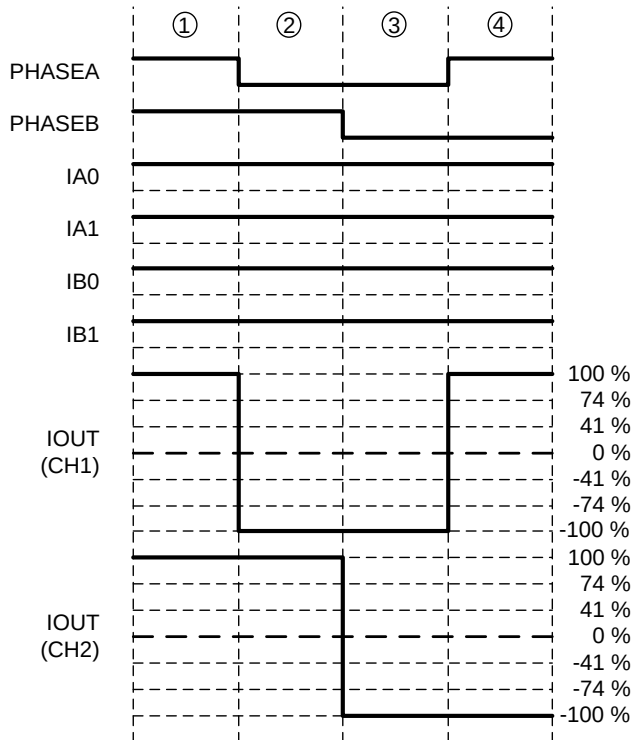
タイミングチャート

PARA-IN 駆動方式において、以下に示すようなモータコントロール信号を入力することにより、FULL STEP、HALF STEP、QUARTER STEP にてステッピングモータを駆動することができます。

コントロールシーケンスの例とトルクベクトル

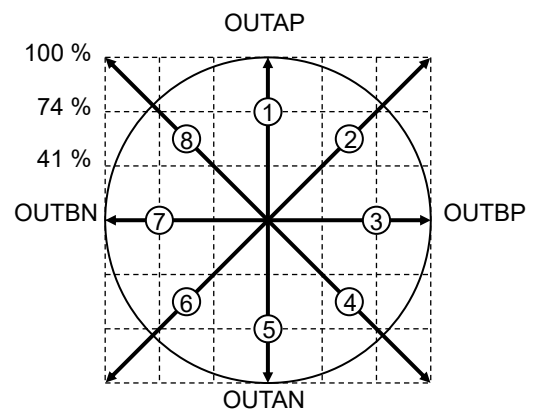
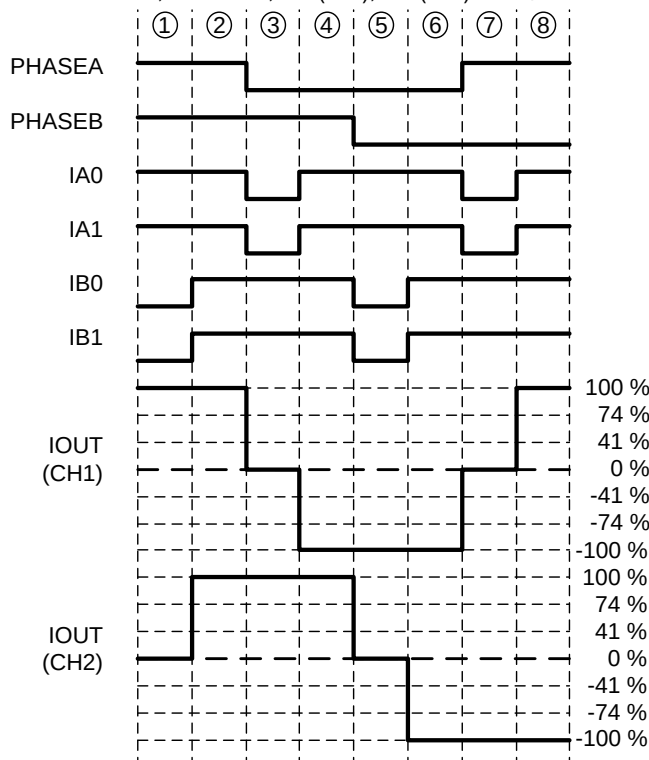
1 FULL STEP

PHASEA, PHASEB の 2 本のロジック信号で制御



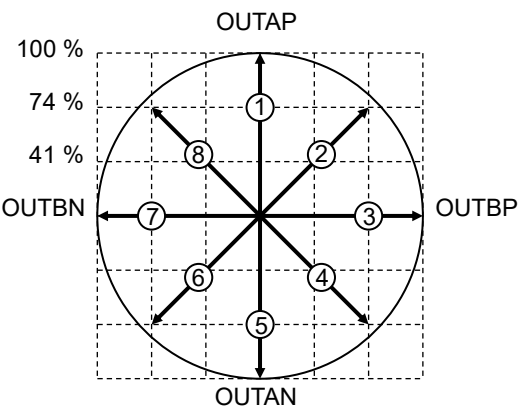
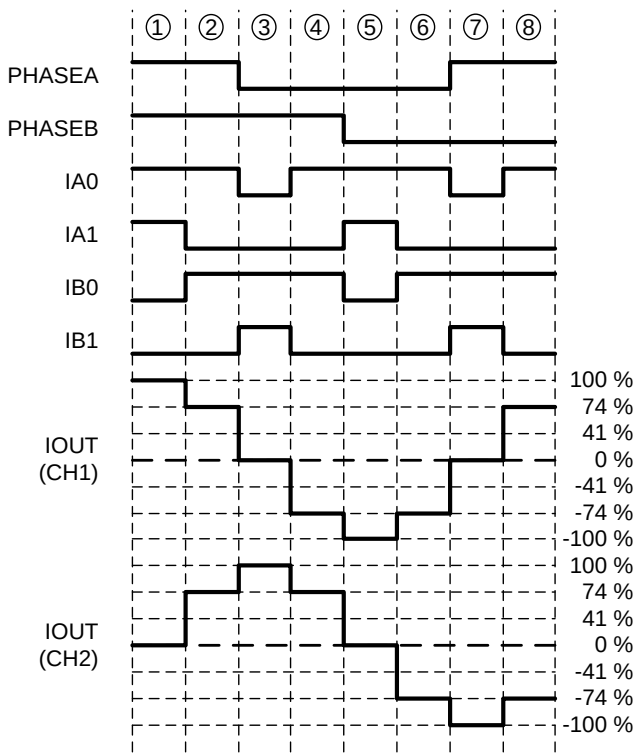
2 HALF STEP A

PHASEA, PHASEB, IA0(IA1), IB0(IB1)の 4 本のロジック信号で制御

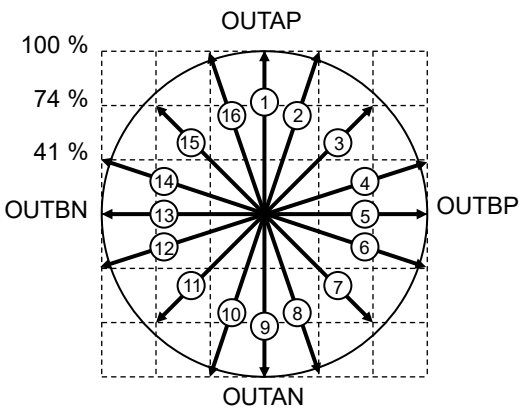
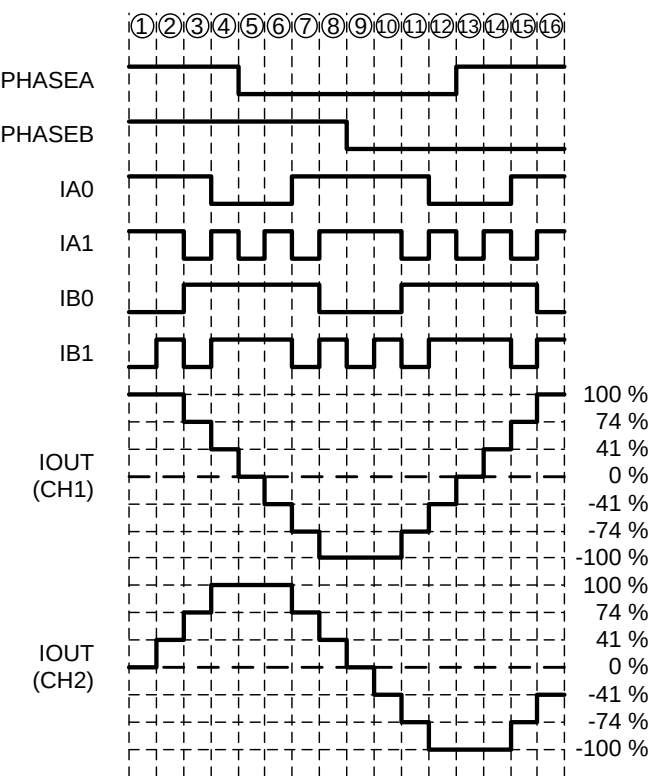


タイミングチャート - 続き

3 HALF STEP B
PHASEA, PHASEB, IA0, IA1, IB0, IB1 の 6 本のロジック信号で制御

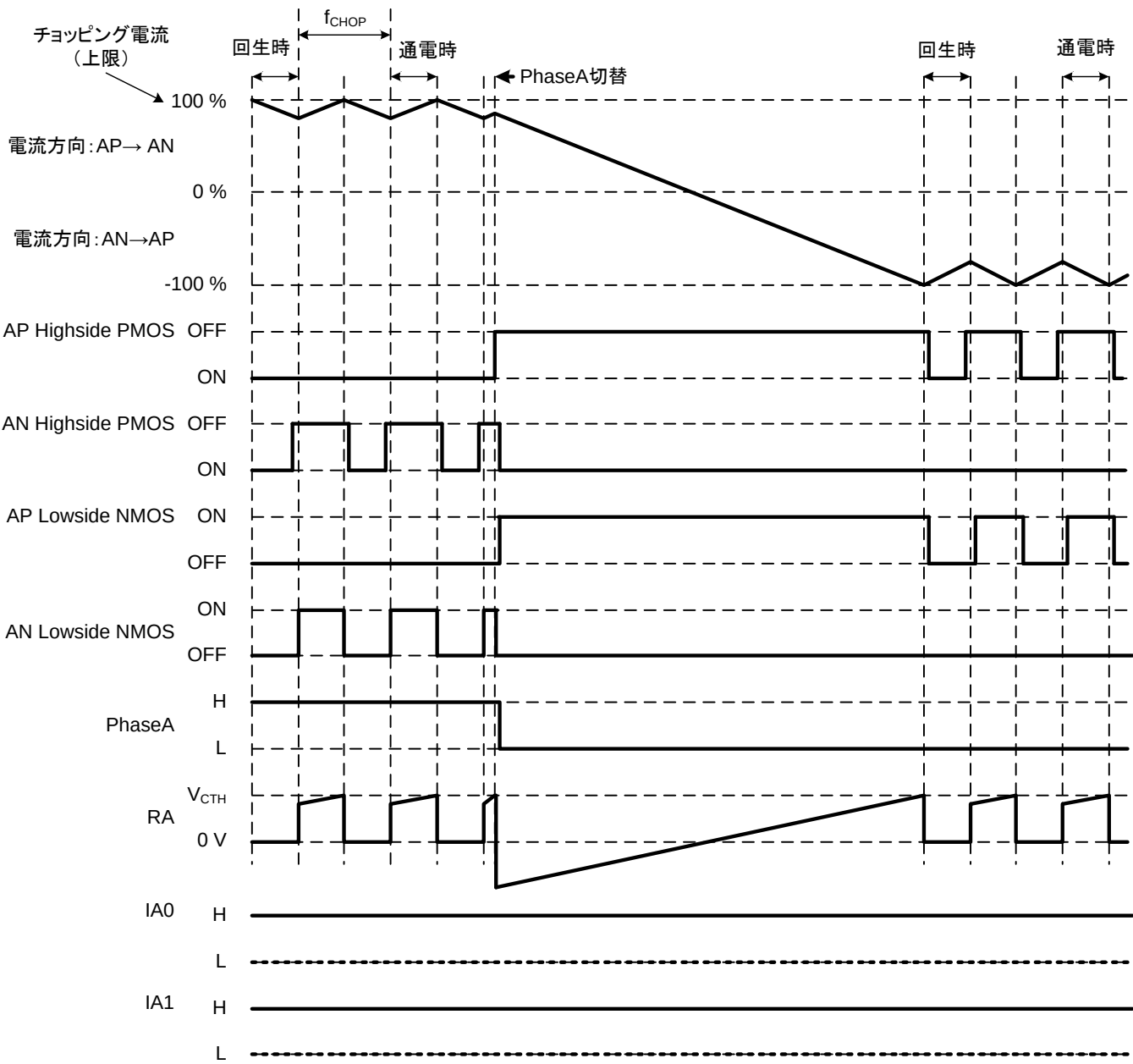


4 QUATER STEP B
PHASEA, PHASEB, IA0, IA1, IB0, IB1 の 6 本のロジック信号で制御

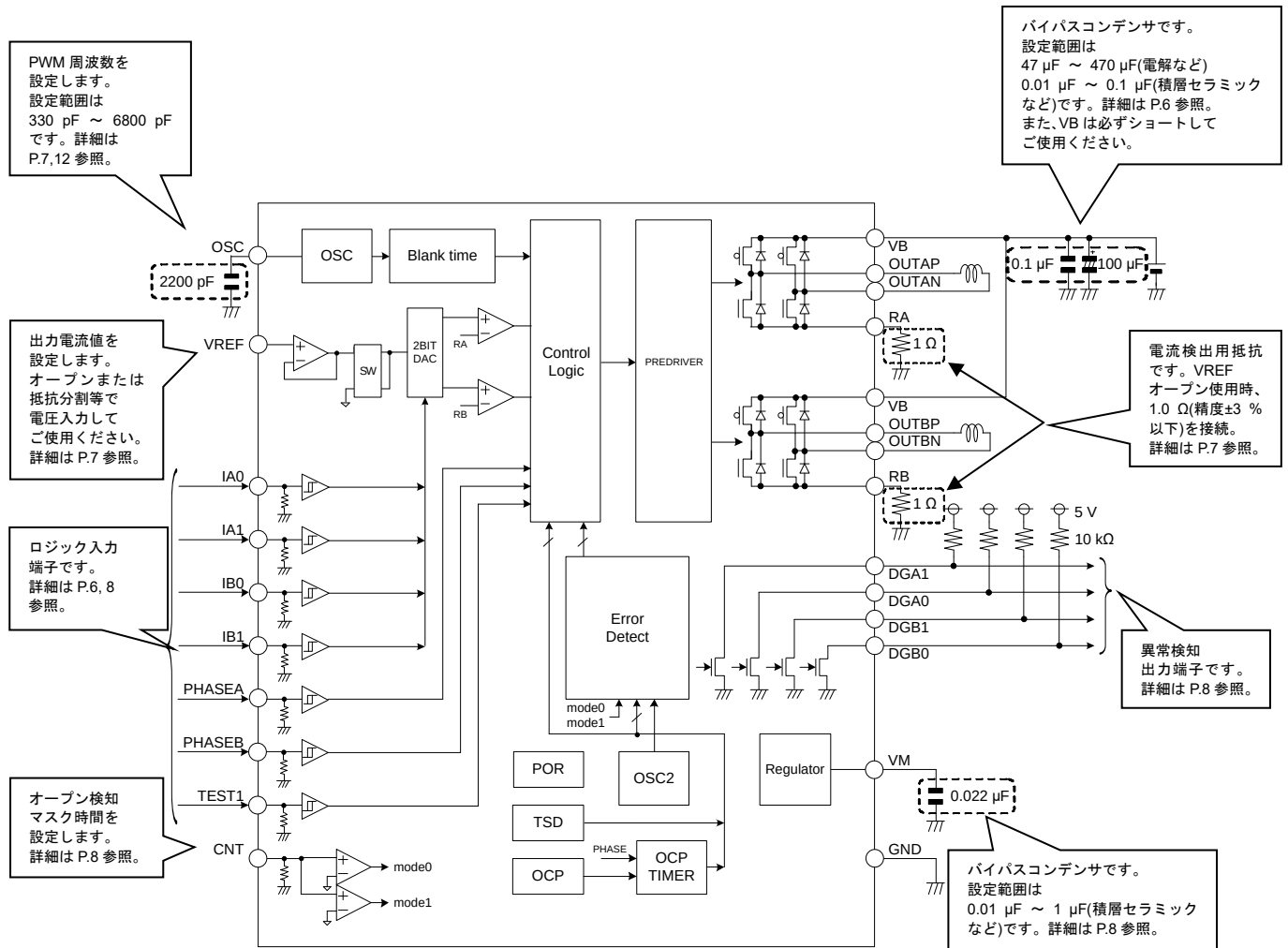


タイミングチャート - 続き

5 通常時制御のタイミングチャート



応用回路例



熱損失について

IC の消費電力(W)、熱抵抗(θ_{ja})、周囲温度(T_a)を考慮して、IC のチップ温度 T_j が 150 °C を超えていないことを確認してください。 $T_j = 150$ °C を超えると半導体としての機能が働かなくなり、寄生、リークなどの問題が発生します。常時このような状況下で使用されますと、IC の劣化、更には破壊に至ります。いかなる状況下においても、 $T_{jmax} = 150$ °C は厳守してください。

1 熱計算について

IC の概算消費電力は電源電圧(V_B)、回路電流(I_B)、出力上側 ON 抵抗(R_{ONH})、出力下側 ON 抵抗(R_{ONL})、モータ出力電流値(I_{OUT})によって計算することができます。ここでは FULL STEP 駆動、SLOW DECAY モードでの計算方法を示します。

$$W_{VB} = V_B \times I_B \quad [W]$$

W_{VB} : V_B による消費電力
 V_B : 電源電圧
 I_B : 回路電流

$$W_{DMOS} = W_{ON} + W_{DECAY} \quad [W]$$

$$W_{ON} = (R_{ONH} + R_{ONL}) \times I_{OUT}^2 \times 2 \times on_duty \quad [W]$$

$$W_{DECAY} = (2 \times R_{ONL}) \times I_{OUT}^2 \times 2 \times (1 - on_duty) \quad [W]$$

W_{DMOS} : 出力 DMOS 部の消費電力
 W_{ON} : 出力 ON 時の消費電力
 W_{DECAY} : 電流減衰時の消費電力
 R_{ONH} : 上側 Pch DMOS ON 抵抗
 R_{ONL} : 下側 Nch DMOS ON 抵抗
 I_{OUT} : モータ出力電流
 on_duty : PWM on duty = t_{ON}/t_{CHOP}

t_{ON} はモータコイルの L, R 値と電流設定値などで異なってきます。実測にてご確認いただくか、概算にて計算してください。 t_{CHOP} は、外付けコンデンサによって決まるチョッピング周期です。詳細は、[P.12](#) をご参照ください。

品番	出力上側 ON 抵抗 $R_{ONH}[\Omega]$ (Typ)	出力下側 ON 抵抗 $R_{ONL}[\Omega]$ (Typ)
BD68960EKV-C	0.20	0.15

$$W_{total} = W_{VB} + W_{DMOS} \quad [W]$$

$$T_j = T_a + \theta_{ja} \times W_{total} \quad [^{\circ}C]$$

W_{total} : IC 全体の消費電力
 T_j : 接合部温度
 T_a : 周囲温度
 θ_{ja} : 熱抵抗

ただし、熱抵抗値 θ_{ja} [$^{\circ}C/W$] は基板条件によって大きく異なります。

上記はあくまでも理論上の計算値です。実際の熱設計では理論だけでなく、使用されるアプリケーション基板での熱評価を十分行ったうえ、くれぐれも $T_{jmax} = 150$ °C を超えないように十分マージンを持った熱設計をしてください。

なお、通常的使用方法では基本的には不要ですが、特に熱的に厳しい条件で使用される場合には、モータ出力端子にショットキーダイオードを対 GND に接続することにより、IC の発熱を軽減することもできますのでご検討ください。

熱損失について — 続き

2 温度モニタ方法について

BD68960EKV-C では L 入力している TEST1 端子に内蔵された静電破壊防止用のダイオードを利用して IC の概算チップ温度を直接測定する方法があります。ただし、この温度モニタは、あくまでも評価・実験用に用いるもので実使用状態では絶対に使用しないでください。

- (1) IC に V_B を印加せずに、上記モニタ端子より対 GND へ $I_{DIODE} = 50 \mu A$ の電流を流出させた時の端子電圧を測定します。この測定は、内部のダイオードの V_f 電圧を測定していることになります。
- (2) この端子電圧の温度特性を測定します。(V_f は温度に対して一次の負の温度係数を持ちます。)
この温度特性の結果より、TEST1 端子電圧からチップ温度の較正をすることができます。
- (3) V_{VB} を印加し、モータを駆動しながら TEST1 端子電圧を確認し、(2)の結果よりチップ温度を推定します。

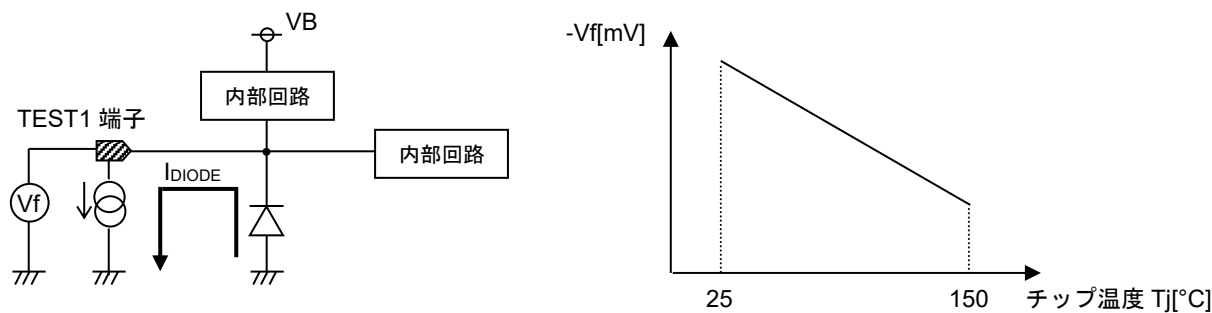
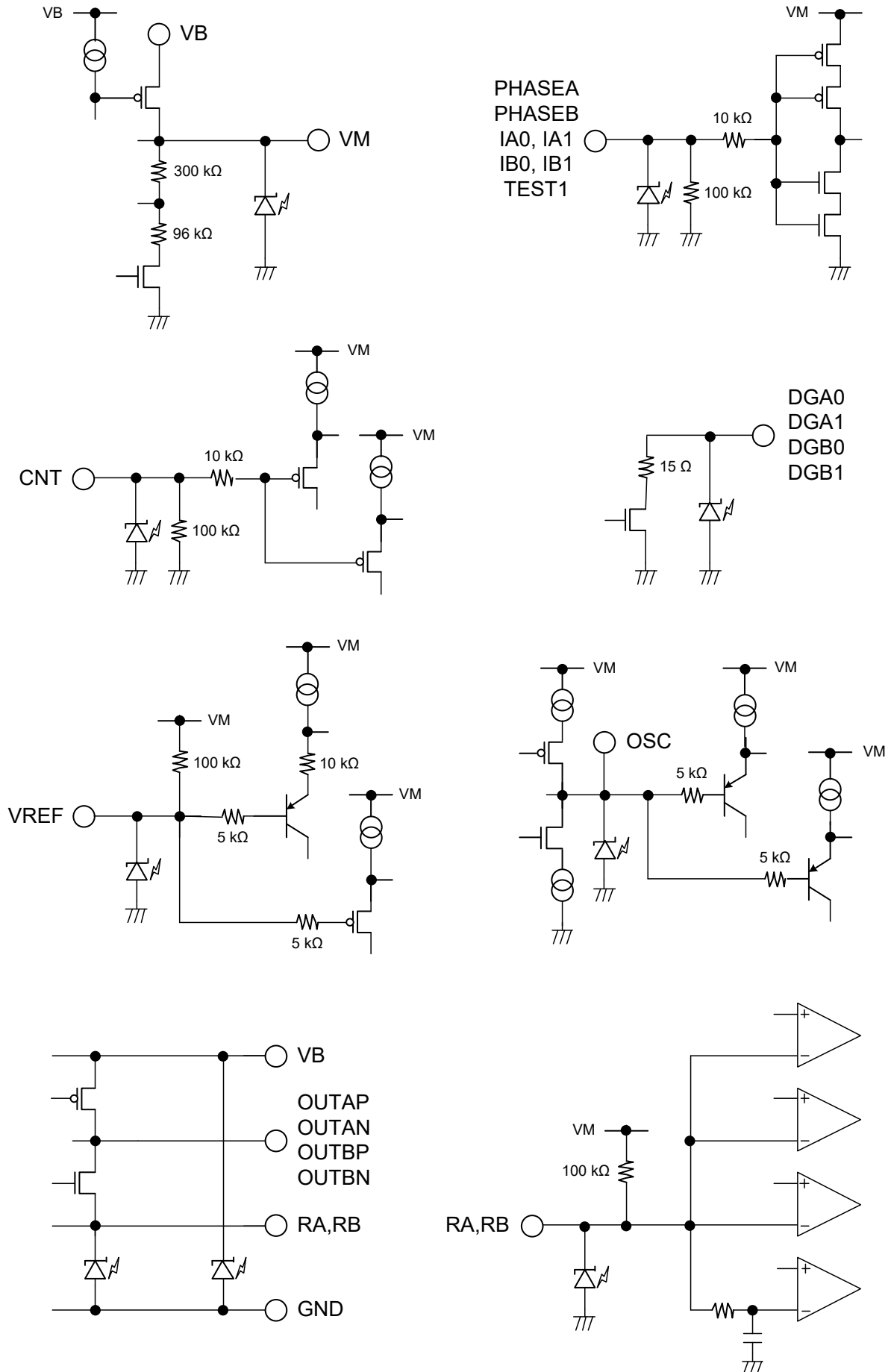


Figure 47. チップ温度測定の様式図

入出力等価回路図



使用上の注意

1. 電源の逆接続について

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。

2. 電源ラインについて

基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。グラウンドラインについても、同様のパターン設計を考慮してください。また、LSI のすべての電源端子について電源-グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量低下が起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

3. グラウンド電位について

L 負荷駆動端子（例：モータドライバの出力、DC-DC コンバータの出力など）については、L 負荷の逆起電圧の影響でグラウンド以下に振れることが考えられます。L 負荷駆動端子が逆起電圧によって負電位になる場合を除き、グラウンド端子はいかなる動作状態においても最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子、L 負荷駆動端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。使用条件、環境及び L 負荷個々の特性によっては誤動作などの不具合が発生する可能性があります。IC の動作などに問題のないことを十分ご確認ください。

4. グラウンド配線パターンについて

小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

5. 推奨動作条件について

推奨動作条件で規定される範囲で IC の機能・動作を保証します。また、特性値は電気的特性で規定される各項目の条件下においてのみ保証されます。

6. ラッシュカレントについて

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

7. セット基板での検査について

セット基板での検査時に、インピーダンスの低い端子にコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

8. 端子間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けした場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

9. 未使用の入力端子の処理について

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

使用上の注意 — 続き

10. 各入力端子について

本 IC はモノリシック IC であり、各素子間に素子分離のための P+アイソレーションと、P 基板を有しています。この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。

例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、

○抵抗では、 $GND > (\text{端子 A})$ の時、トランジスタ(NPN)では $GND > (\text{端子 B})$ の時、P-N 接合が寄生ダイオードとして動作します。

○また、トランジスタ(NPN)では、 $GND > (\text{端子 B})$ の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。

IC の構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND (P 基板)より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。アプリケーションにおいて電源端子と各端子電圧が逆になった場合、内部回路または素子を損傷する可能性があります。例えば、外付けコンデンサに電荷がチャージされた状態で、電源端子が GND にショートされた場合などです。また、電源端子直列に逆流防止のダイオードもしくは各端子と電源端子間にバイパスのダイオードを挿入することを推奨します。

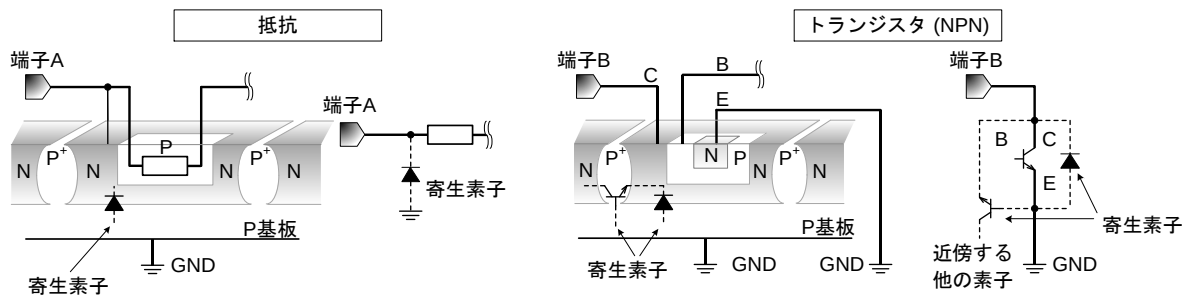


Figure 48. モノリシック IC 構造例

11. セラミック・コンデンサの特性変動について

外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮のうえ定数を決定してください。

12. 温度保護回路について

IC を熱破壊から防ぐための温度保護回路を内蔵しております。最高接合部温度内でご使用いただきますが、万が一最高接合部温度を超えた状態が継続すると、温度保護回路が動作し出力パワー素子が OFF します。その後チップ温度 T_j が低下すると回路は自動で復帰します。なお、温度保護回路は絶対最大定格を超えた状態での動作となりますので、温度保護回路を使用したセット設計などは、絶対に避けてください。

13. 過電流保護回路について

出力には電流能力に応じた過電流保護回路が内部に内蔵されているため、負荷ショート時には IC 破壊を防止しますが、この保護回路は突発的な事故による破壊防止に有効なもので、連続的な保護回路動作、過渡時でのご使用に対応するものではありません。

発注形名情報

BD68960EKV

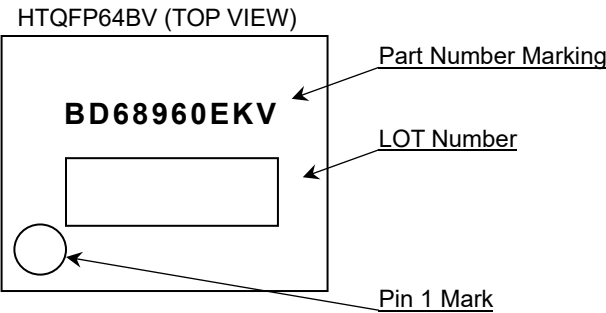
パッケージ
EKV: HTQFP64BV

-

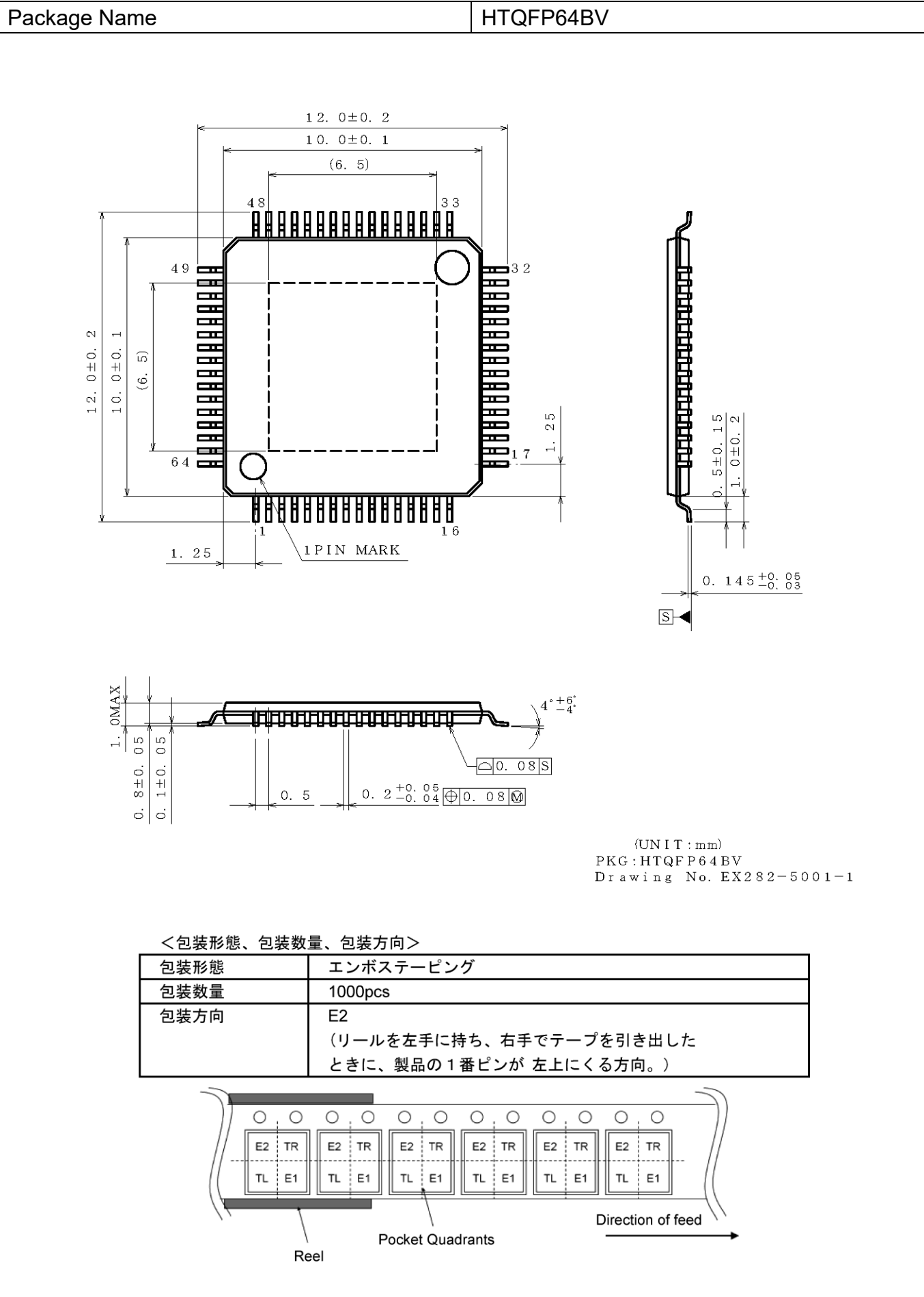
CE2

製品ランク
C: 車載ランク品
包装、フォーミング仕様
E2: リール状エンボステーパーピング

標印図



外形寸法図と包装・フォーミング仕様



改訂履歴

日付	版	変更内容
2019.12.10	001	新規作成
2022.02.28	002	P.14 推奨動作条件 電源電圧 標準値の変更 P.35 使用上の注意 3.グラウンド電位について変更

ご注意

ローム製品取扱い上の注意事項

- 極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器^(Note 1)、航空宇宙機器、原子力制御装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

- 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
 - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
 - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
- 本製品は、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
 - ①水・油・薬液・有機溶剤等の液体中でのご使用
 - ②直射日光・屋外暴露、塵埃中でのご使用
 - ③潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所でのご使用
 - ④静電気や電磁波の強い環境でのご使用
 - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合
 - ⑥本製品を樹脂等で封止、コーティングしてのご使用
 - ⑦はんだ付けの後に洗浄を行わない場合(無洗浄タイプのフラックスを使用される場合は除く。ただし、残渣については十分に確認をお願いします。)又は、はんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合
 - ⑧結露するような場所でのご使用
- 本製品は耐放射線設計はなされておられません。
- 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
- パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
- 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
- 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
- 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

- ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
- はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。
その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。（人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等）

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
 - ① 潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所での保管
 - ② 推奨温度、湿度以外での保管
 - ③ 直射日光や結露する場所での保管
 - ④ 強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き（梱包箱に表示されている天面方向）で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は、外国為替及び外国貿易法に定めるリスト規制貨物等に該当するおそれがありますので、輸出する場合には、ロームへお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等（ソフトウェア含む）との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。