

大電流用途向け 高精度クーロンカウンタ/ ローサイド電流モニタ

BD7220FV-C

概要

BD7220FV-C は大電流検出用途のクーロンカウンタ IC です。16 ビット $\Delta\Sigma$ ADC に加えて高精度オペアンプ、電流積算ロジック回路を内蔵しているため、電流積算値を高精度に演算することができます。電流のセンス入力、シャント抵抗と電流出カタイプの電流センサに対応しており、通信 I/F として SPI を搭載しています。高精度測定に必要なキャリブレーションも SPI コマンドのみで実施することができるため、電池の残量予測に必要な電流積算情報を本 IC のみで得ることができます。

特長

- AEC-Q100 対応 (Note 1)
- 16 ビット $\Delta\Sigma$ ADC 内蔵
- 設定可能な 4 段階ノイズフィルタ搭載
- SPI コマンドにより自動キャリブレーション可能
- ゲイン切替え可能な高精度オペアンプ内蔵 (5 倍/25 倍/51 倍)
- シャント抵抗方式電流センス対応
- 電流出カタイプ電流センサ対応
- SPI 通信 I/F 内蔵 (CRC 有/無選択可能な通信方式)
- クーロンカウント機能内蔵 (SPI/I/F により外部より補正書き込み可能)
- 充電/放電それぞれ独立した積算電流量カウント可能
- 電流検出割り込み閾値設定可能 (3 種類)
- 4 つの動作モード搭載 (NORMAL、SLEEP、SSHDN、OFF)
- ウェイクアップ電流検出機能内蔵
- 低電圧入力誤動作防止回路 (UVLO) 内蔵

(Note 1) Grade 1

重要特性

- 入力電圧範囲
 - VCC 端子 4.5 V~5.5 V
 - VDD 端子 2.5 V~5.5 V
- 動作温度範囲 -40 °C~+125 °C

用途

- EV 用バッテリー電流計測
- 蓄電システム
- 無人搬送車 (AGV)
- ロボット

パッケージ

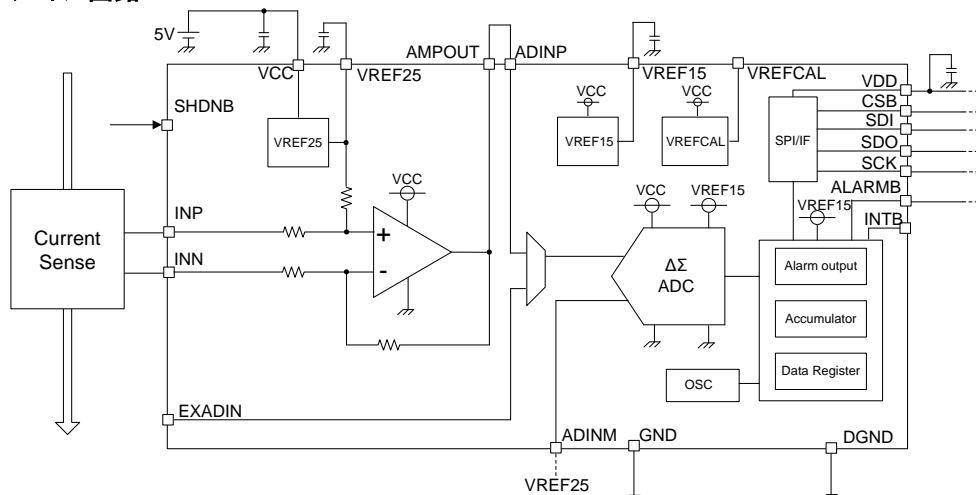
SSOP-B20

W (Typ) x D (Typ) x H (Max)
6.5 mm x 6.4 mm x 1.45 mm



SSOP-B20

基本アプリケーション回路

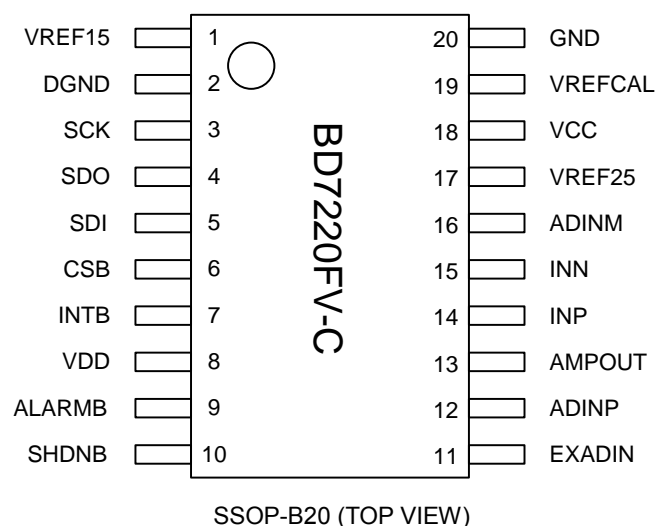


○製品構造：シリコンを主材料とした半導体集積回路 ○耐放射線設計はしていません

www.rohm.co.jp

© 2019 ROHM Co., Ltd. All rights reserved.
TSZ22111 • 14 • 001

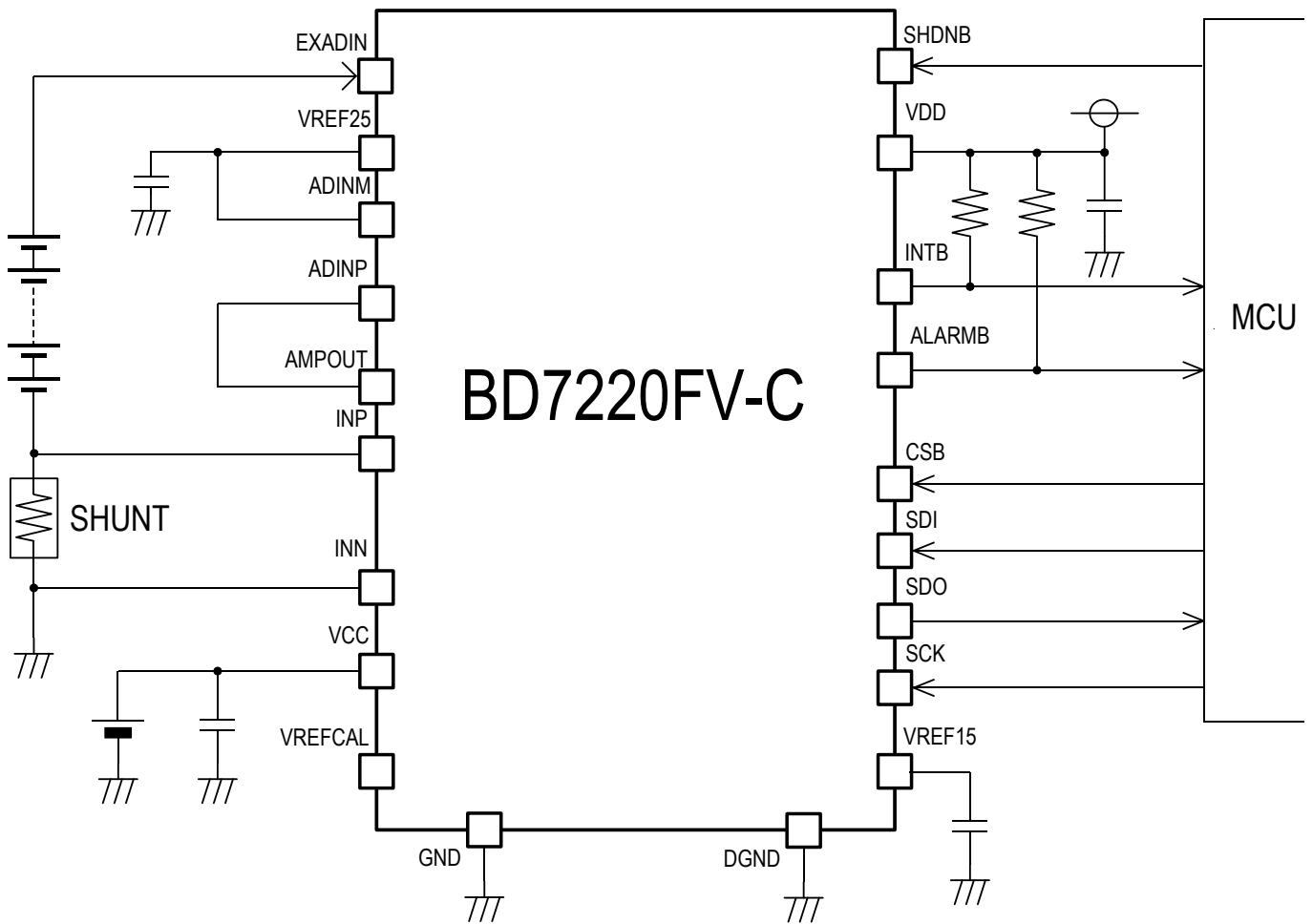
端子配置図



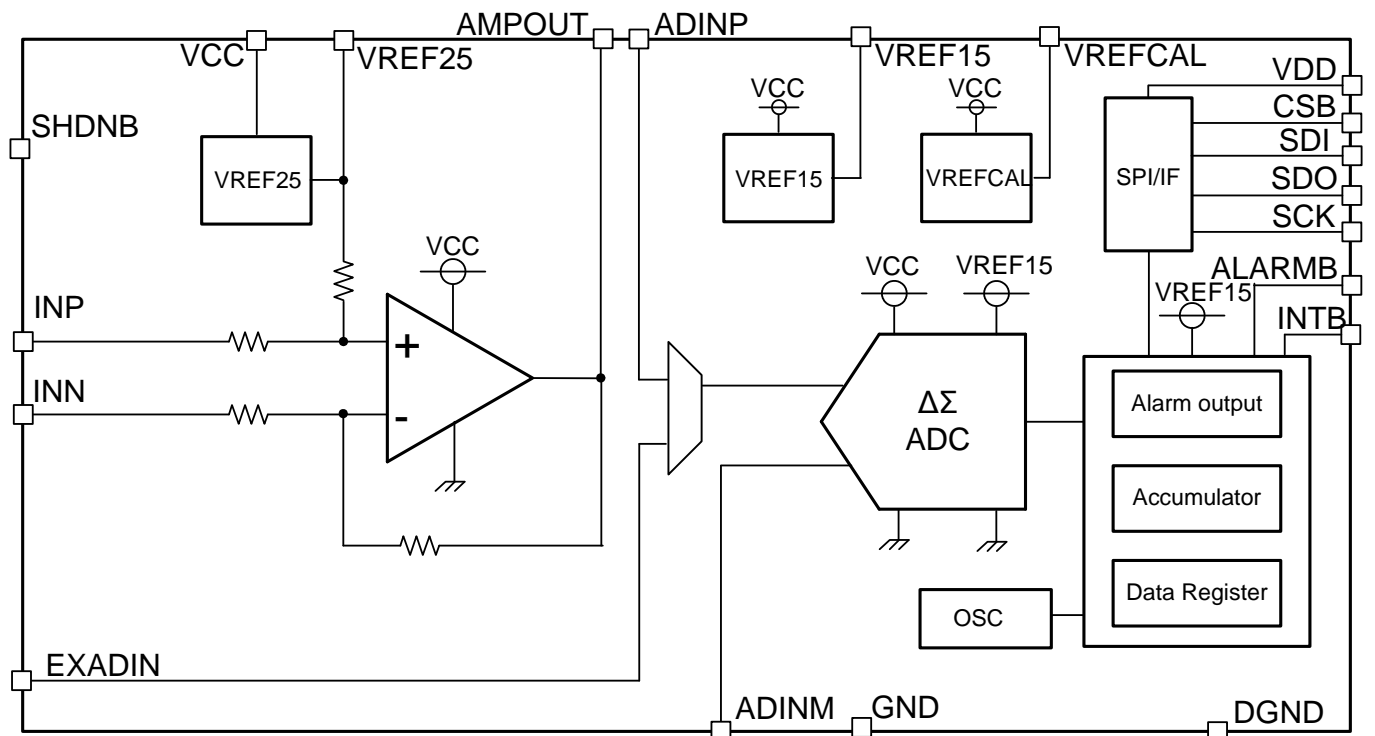
端子説明

Pin No.	Pin Name	I/O	Function
1	VREF15	O	LDO output for internal power
2	DGND	-	Digital ground
3	SCK	I	SPI clock input
4	SDO	O	SPI data output
5	SDI	I	SPI data input
6	CSB	I	SPI chip select input
7	INTB	O	Event interrupt output open drain
8	VDD	-	Power supply for SPI I/F
9	ALARMB	O	Alarm output open drain
10	SHDNB	I	Shutdown Input (H: operating, L: shutdown)
11	EXADIN	I	Delta sigma ADC select input
12	ADINP	I	Delta sigma ADC monitor input
13	AMPOUT	O	Internal amp output
14	INP	I	Internal amp non-inverting input
15	INN	I	Internal amp inverting input
16	ADINM	I	Delta sigma ADC reference input
17	VREF25	O	Internal reference output
18	VCC	-	Power supply
19	VREFCAL	O	Reference output for calibration in BD7220FV-C shipment process
20	GND	-	Analog ground

応用回路例



ブロック図



絶対最大定格(Ta = 25 °C)

Item	Symbol	Limit	Unit
Voltage Range1(VCC, VDD)	V _{AMR_1}	-0.3 ~ +7.0	V
Voltage Range2(VREF15)	V _{AMR_2}	-0.3 ~ +2.1	V
Voltage Range3 (VREF25, VREFCAL, INP, INN, EXADIN, SHDNB, INTB, ALARMB, AMPOUT, ADINP, ADINM, CSB, SDI, SDO, SCK)	V _{AMR_3}	-0.3 ~ +7.0	V
Maximum Junction Temperature	T _{jmax}	150	°C
Storage Temperature Range	T _{stg}	-55 ~ +150	°C

注意 1: 印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施していただくようご検討をお願いします。

注意 2: 最高接合部温度を超えるようなご使用をされますと、チップ温度上昇により、IC本来の性質を悪化させることにつながります。最高接合部温度を超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなど、最高接合部温度を超えないよう熱抵抗にご配慮ください。

熱抵抗 (Note 2)

項目	記号	熱抵抗(Typ)		単位
		1層基板 (Note 4)	4層基板 (Note 5)	
SSOP-B20				
ジャンクション—周囲温度間熱抵抗	θ_{JA}	115.4	57.3	°C/W
ジャンクション—パッケージ上面中心間熱特性パラメータ (Note 3)	Ψ_{JT}	10	8	°C/W

(Note 2) JESD51-2A(Still-Air)に準拠。

(Note 3) ジャンクションからパッケージ（モールド部分）上面中心までの熱特性パラメータ。

(Note 4) JESD51-3に準拠した基板を使用。

(Note 5) JESD51-7に準拠した基板を使用。

測定基板	基板材	基板寸法
1層	FR-4	114.3 mm x 76.2 mm x 1.57 mm

1層目（表面）銅箔	
銅箔パターン	銅箔厚
実装ランドパターン +電極引出し用配線	70 μ m

測定基板	基板材	基板寸法
4層	FR-4	114.3 mm x 76.2 mm x 1.6 mm

1層目（表面）銅箔		2層目、3層目（内層）銅箔		4層目（裏面）銅箔	
銅箔パターン	銅箔厚	銅箔パターン	銅箔厚	銅箔パターン	銅箔厚
実装ランドパターン +電極引出し用配線	70 μ m	74.2 mm \square （正方形）	35 μ m	74.2 mm \square （正方形）	70 μ m

推奨動作条件

Item	Symbol	Limit			Unit	Condition
		Min	Typ	Max		
Voltage Range1(VCC)	V _{OPR_1}	4.5	5.0	5.5	V	
Voltage Range2(VDD)	V _{OPR_2}	2.5	3.3	5.5	V	
Operating Temperature	T _{opr}	-40	+25	+125	°C	

電気的特性

(Unless otherwise specified, Ta = -40 °C to +125 °C, VCC = 5.0 V, VDD = 3.3 V)

Parameter	Symbol	Limit			Unit	Condition
		Min	Typ	Max		
VREF15						
Output Voltage1	V _{O15_1}	1.470	1.500	1.530	V	Io = 0 mA, Ta = +25 °C
Output Voltage2	V _{O15_2}	1.450	1.500	1.550	V	Io = 0 mA, Ta = -40 °C to +125 °C
Effective Output Capacitance	C _{VO15}	0.4	-	2.0	μF	Recommended Nominal Capacitor: 1 μF
VREF25						
Output Voltage1	V _{O25_1}	2.450	2.500	2.550	V	Io = 0 mA, Ta = +25 °C
Output Voltage2	V _{O25_2}	2.400	2.500	2.600	V	Io = 0 mA, Ta = -40 °C to +125 °C
Effective Output Capacitance	C _{VO25}	0.4	-	2.0	μF	Recommended Nominal Capacitor: 1 μF
OSC						
Frequency1	f _{OSC_1}	8110	8192	8274	kHz	Ta = +25 °C
Frequency2	f _{OSC_2}	8028	8192	8356	kHz	Ta = -40 °C to +125 °C
Start up Time	t _{WAKEOSC}	-	50	200	μs	

(Unless otherwise specified, Ta = -40 °C to +125 °C, VCC = 5.0 V, VDD = 3.3 V)

Parameter	Symbol	Limit			Unit	Condition
		Min	Typ	Max		
Current Consumption						
Shutdown Current 1_1 (OFF) = HSHDN	I _{QVB1_1}	-	0	5	μA	SHDNB = L, MODE_SEL [1:0] = 2'bXX VREF15 = OFF, VREF25 = OFF AMP = OFF, ΔΣADC = OFF OSC = OFF, Ta = +25 °C
Shutdown Current 1_2 (OFF) = HSHDN	I _{QVB1_2}	-	0	10	μA	SHDNB = L, MODE_SEL [1:0] = 2'bXX VREF15 = OFF, VREF25 = OFF AMP = OFF, ΔΣADC = OFF OSC = OFF, Ta = -40 °C to +125 °C
Shutdown Current 2_1 (Soft Shutdown Mode) = SSHDN	I _{QVB2_1}	-	20	40	μA	SHDNB = H, MODE_SEL [1:0] = 2'b11 VREF15 = ON, VREF25 = OFF AMP = OFF, ΔΣADC = OFF OSC = OFF, Ta = +25 °C
Shutdown Current 2_2 (Soft Shutdown Mode) = SSHDN	I _{QVB2_2}	-	20	200	μA	SHDNB = H, MODE_SEL [1:0] = 2'b11 VREF15 = ON, VREF25 = OFF AMP = OFF, ΔΣADC = OFF OSC = OFF, Ta = -40 °C to +125 °C
Operating Current 1_1 (NORMAL Mode)	I _{QVB3_1}	-	2.50	3.75	mA	SHDNB = H, MODE_SEL [1:0] = 2'b01 VREF15 = ON, VREF25 = ON AMP = ON, ΔΣADC = ON OSC = ON, Ta = +25 °C
Operating Current 1_2 (NORMAL Mode)	I _{QVB3_2}	-	2.50	7.50	mA	SHDNB = H, MODE_SEL [1:0] = 2'b01 VREF15 = ON, VREF25 = ON AMP = ON, ΔΣADC = ON OSC = ON, Ta = -40 °C to +125 °C

電気的特性 - 続き

(Unless otherwise specified, Ta = -40 °C to +125 °C, VCC = 5.0 V, VDD = 3.3 V)

Parameter	Symbol	Limit			Unit	Condition
		Min	Typ	Max		
Operating Current 2_1 (SLEEP Mode)	I _{QVB4_1_1}	-	700	1050	μA	SHDNB = H, MODE_SEL [1:0] = 2'b10, SLEEP_INTERVAL [1:0] = 2'b00, SLEEP_SAMPLING_TIME [1:0] = 2'b00, VREF15 = ON, VREF25 = Intermittent Operation AMP = Intermittent Operation, ΔΣADC = Intermittent Operation, OSC = ON, Ta = +25 °C
Operating Current 2_2 (SLEEP Mode)	I _{QVB4_1_2}	-	700	1250	μA	SHDNB = H, MODE_SEL [1:0] = 2'b10, SLEEP_INTERVAL [1:0] = 2'b00, SLEEP_SAMPLING_TIME [1:0] = 2'b00, VREF15 = ON, VREF25 = Intermittent Operation AMP = Intermittent Operation, ΔΣADC = Intermittent Operation, OSC = ON, Ta = -40 °C to +125 °C
Operating Current 3_1 (SLEEP Mode)	I _{QVB4_2_1}	-	600	900	μA	SHDNB = H, MODE_SEL [1:0] = 2'b10, SLEEP_INTERVAL [1:0] = 2'b01, SLEEP_SAMPLING_TIME [1:0] = 2'b00, VREF15 = ON, VREF25 = Intermittent Operation AMP = Intermittent Operation, ΔΣADC = Intermittent Operation, OSC = ON, Ta = +25 °C
Operating Current 3_2 (SLEEP Mode)	I _{QVB4_2_2}	-	600	1100	μA	SHDNB = H, MODE_SEL [1:0] = 2'b10, SLEEP_INTERVAL [1:0] = 2'b01, SLEEP_SAMPLING_TIME [1:0] = 2'b00, VREF15 = ON, VREF25 = Intermittent Operation AMP = Intermittent Operation, ΔΣADC = Intermittent Operation, OSC = ON, Ta = -40 °C to +125 °C
Operating Current 4_1 (SLEEP Mode)	I _{QVB4_3_1}	-	540	810	μA	SHDNB = H, MODE_SEL [1:0] = 2'b10, SLEEP_INTERVAL [1:0] = 2'b10, SLEEP_SAMPLING_TIME [1:0] = 2'b00, VREF15 = ON, VREF25 = Intermittent Operation AMP = Intermittent Operation, ΔΣADC = Intermittent Operation, OSC = ON, Ta = +25 °C
Operating Current 4_2 (SLEEP Mode)	I _{QVB4_3_2}	-	540	1010	μA	SHDNB = H, MODE_SEL [1:0] = 2'b10, SLEEP_INTERVAL [1:0] = 2'b10, SLEEP_SAMPLING_TIME [1:0] = 2'b00, VREF15 = ON, VREF25 = Intermittent Operation AMP = Intermittent Operation, ΔΣADC = Intermittent Operation, OSC = ON, Ta = -40 °C to +125 °C
Operating Current 5_1 (SLEEP Mode)	I _{QVB4_4_1}	-	500	750	μA	SHDNB=H, MODE_SEL[1:0]=2'b10, SLEEP_INTERVAL[1:0]=2'b11, SLEEP_SAMPLING_TIME[1:0]=2'b00, VREF15=ON, VREF25=Intermittent Operation AMP=Intermittent Operation, ΔΣADC=Intermittent Operation, OSC = ON, Ta = +25 °C
Operating Current 5_2 (SLEEP Mode)	I _{QVB4_4_2}	-	500	950	μA	SHDNB=H, MODE_SEL[1:0]=2'b10, SLEEP_INTERVAL[1:0]=2'b11, SLEEP_SAMPLING_TIME[1:0]=2'b00, VREF15=ON, VREF25=Intermittent Operation AMP=Intermittent Operation, ΔΣADC=Intermittent Operation, OSC = ON, Ta = -40 °C to +125 °C

電気的特性 - 続き

(Unless otherwise specified, Ta = -40 °C to +125 °C, VCC = 5.0 V, VDD = 3.3 V)

Parameter	Symbol	Limit			Unit	Condition
		Min	Typ	Max		
AMP Block						
Analog Input Voltage Range 1	V _{AIN1}	-200	-	+400	mV	AMP_GAIN [1:0] = 2'b00 (Gain = 5 V/V)
Analog Input Voltage Range 2	V _{AIN2}	-80	-	+80	mV	AMP_GAIN [1:0] = 2'b01 (Gain = 25 V/V) AMP_GAIN [1:0] = 2'b10 (Gain = 25 V/V)
Analog Input Voltage Range 3	V _{AIN3}	-40	-	+40	mV	AMP_GAIN [1:0] = 2'b11 (Gain = 51 V/V)
Gain Setting Time	t _{GAINSET}	-	-	1.5	ms	
ADC Block						
Resolution	-	-	-	16	bit	
ADC Conversion Time 1	t _{CONV1}	0.20	0.25	0.30	ms	MCIC_R [1:0] = 2'b00 (Down sampling value = 32)
ADC Conversion Time 2	t _{CONV2}	0.80	1.00	1.20	ms	MCIC_R [1:0] = 2'b01 (Down sampling value = 128)
ADC Conversion Time 3	t _{CONV3}	1.60	2.00	2.40	ms	MCIC_R [1:0] = 2'b10 (Down sampling value = 256)
ADC Conversion Time 4	t _{CONV4}	6.40	8.00	9.60	ms	MCIC_R [1:0] = 2'b11 (Down sampling value = 1024)
EXADIN Voltage Range	V _{EXADIN}	0.5	-	4.5	V	

(Unless otherwise specified, Ta = -40 °C to +125 °C, VCC = 5.0 V, VDD = 3.3 V)

Parameter	Symbol	Limit			Unit	Condition
		Min	Typ	Max		
UVLO (VCC)						
VCC UVLO Detect Voltage	V _{CC_UVL0D}	2.700	2.800	2.900	V	VCC = Sweep down
VCC UVLO Release	V _{CC_UVL0R}	2.717	3.000	3.283	V	VCC = Sweep up
UVLO (VREF15)						
VREF15 UVLO Detect Voltage	V _{REF15_UVL0D}	1.352	1.380	1.408	V	VREF15 = Sweep down
UVLO (VDD)						
VDD UVLO Detect Voltage	V _{DD_UVL0D}	1.550	1.700	1.850	V	VDD = Sweep down
VDD UVLO Release	V _{DD_UVL0R}	1.650	1.800	1.950	V	VDD = Sweep up

電気的特性 - 続き

(Unless otherwise specified, Ta = -40 °C to +125 °C, VCC = 5.0 V, VDD = 3.3 V)

Parameter	Symbol	Limit			Unit	Condition
		Min	Typ	Max		
IO Interface						
SHDNB Input "H" Level	V_{IH_SHDNB}	$VCC \times 0.7$	-	$VCC + 0.3$	V	
SHDNB Input "L" Level	V_{IL_SHDNB}	-0.3	-	$+VCC \times 0.3$	V	
SHDNB Input Leak Current	I_{OFF_SHDNB}	-1	-	+1	μA	
INTB Output "L" Level Voltage1	V_{OL_INTB1}	0	-	0.4	V	$I_O = 1 \text{ mA}$, $T_a = +25 \text{ }^\circ\text{C}$
INTB Output "L" Level Voltage2	V_{OL_INTB2}	0	-	0.5	V	$I_O = 1 \text{ mA}$, $T_a = -40 \text{ }^\circ\text{C}$ to $+125 \text{ }^\circ\text{C}$
INTB Output Off Leak Current	I_{OLK_INTB}	-1	-	+1	μA	INTB = 5.5 V
ALARMB Output "L" Level Voltage1	$V_{OL_ALARMB1}$	0	-	0.4	V	$I_O = 1 \text{ mA}$, $T_a = +25 \text{ }^\circ\text{C}$
ALARMB Output "L" Level Voltage2	$V_{OL_ALARMB2}$	0	-	0.5	V	$I_O = 1 \text{ mA}$, $T_a = -40 \text{ }^\circ\text{C}$ to $+125 \text{ }^\circ\text{C}$
ALARMB Output Off Leak Current	I_{OLK_ALARMB}	-1	-	+1	μA	ALARMB = 5.5 V
SPI Bus Interface						
CSB, SDI, SCK Input "H" Level Voltage	V_{IH_SPI}	$VDD \times 0.7$	-	$VDD + 0.3$	V	
CSB, SDI, SCK Input "L" Level Voltage	V_{IL_SPI}	-0.3	-	$+VDD \times 0.3$	V	
SDO Output "L" Level Voltage	V_{OL_SDO}	0	-	0.4	V	$I_{OL} = 1 \text{ mA}$
SDO Output "H" Level Voltage	V_{OH_SDO}	$VDD - 0.2$	-	VDD	V	$I_{OH} = -100 \text{ } \mu A$
CSB, SDI, SCK Input Leak Current	I_{OLK_SPI}	-1	0	+1	μA	
SDO Output Off Leak Current	I_{OLK_SDO}	-1	0	+1	μA	
CSB-SCK Setup Time	t_{CSS}	1000	-	-	ns	
SCK-CSB Hold Time	t_{CSH}	1000	-	-	ns	
SCK "H" Pulse Width Time	t_{WH}	1000	-	-	ns	
SCK "L" Pulse Width Time	t_{WL}	1000	-	-	ns	
SCK-SDI Setup Time	t_{DIS}	150	-	-	ns	
SCK-SDI Hold Time	t_{DIH}	150	-	-	ns	
SCK-SDO Delay Time	t_{DOD}	-	-	400	ns	
CSB "H" Pulse Width Time	t_{CS}	500	-	-	ns	

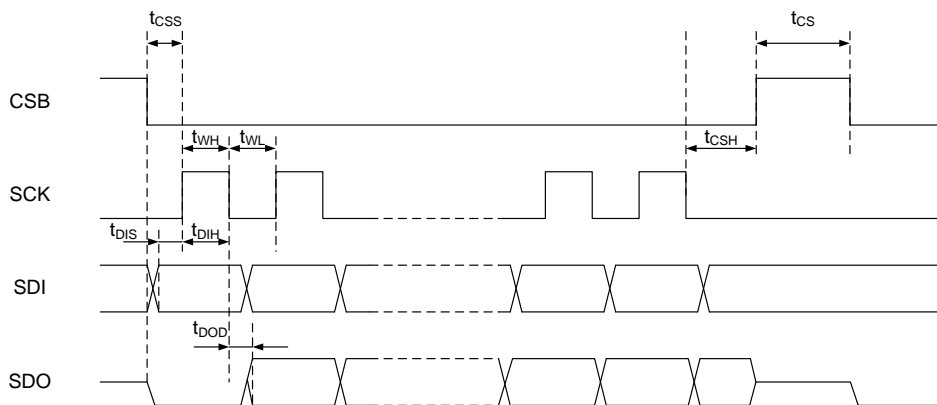


Figure 1. SPI タイミングチャート

特性データ (参考データ)

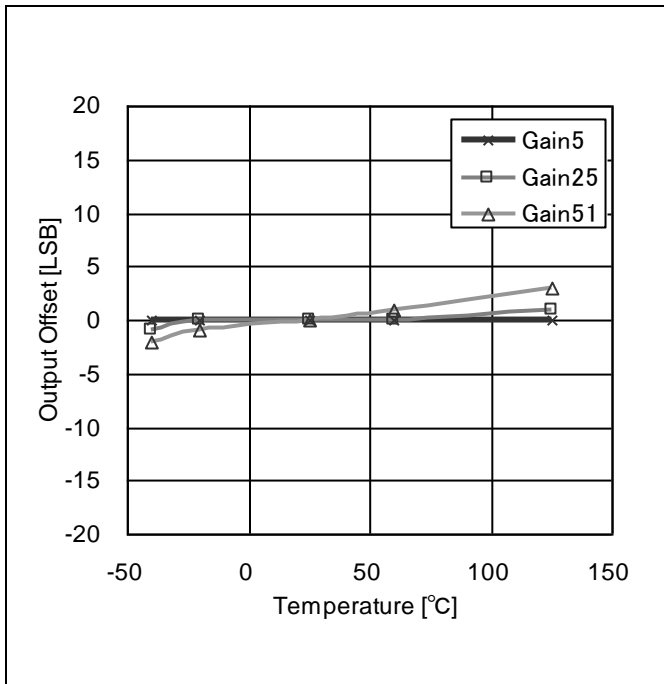


Figure 2. Output Offset vs Temperature
(VCC = 5 V)

各部動作説明

1 電流積算演算部

1.1 概要

電池からの流出入電流値をモニタすることで、電流量の積算演算(クーロンカウント)を行います。得られた電流積算値を利用して、電池の残量推測が可能になります。
また電流積算値だけでなく、電流値そのものを読み出すことも可能です。

1.1.1 特長

- ・ 外付け抵抗により電圧変換された値をもとに電流値をデジタル値として読み込み
- ・ 充放電の電流量を積算する電流積算機能
- ・ 充電/放電それぞれ独立した電流積算機能
- ・ SPI 通信により外部から電流値を読み出し可能
- ・ 固定期間の平均電流値を外部より読み出し可能 (期間については 4 段階のレジスタ設定が可能)
- ・ 電流積算値については外部より SPI I/F で上書き可能

1.1.2 構成

電流積算演算部は、差動オペアンプ(AMP)、 $\Delta\Sigma$ ADC、電流積算演算ロジック回路の 3 つのブロックから構成されます。(Figure 1-1 参照)

差動オペアンプ (AMP)

外付け抵抗 R_{SNS} により電圧変換された電圧値を INP-INN 端子にてモニタし、後段の $\Delta\Sigma$ ADC 入力部へ最適な電圧に増幅するブロックです。

電圧増幅ゲインは 3 段階(5 倍 / 25 倍 / 51 倍)で設定が可能です。(アドレス 00h AMP_GAIN [1:0])。設定したゲインによって INP-INN 端子間の入力電圧範囲が異なるので注意が必要です。

$\Delta\Sigma$ ADC

16 ビット $\Delta\Sigma$ ADC を搭載しており、標準設定では AD 変換データの出力レートは 4 kHz になります。

内蔵されているデジタルフィルタの設定により出力レートやフィルタの応答特性が変化します。デジタルフィルタの設定は、MCIC_R レジスタにより 4 段階の設定が可能です(アドレス 00h MCIC_R [1:0])。電流の周波数応答や、外乱ノイズの影響などを考慮して適切な値を設定してください。

電流積算演算ロジック回路

$\Delta\Sigma$ ADC によりデジタル値に変換された電流値を用いて、電流積算値の演算が可能です。演算機能に関しては 1.3 動作説明、各種割り込み設定に関しては 3. 割り込み動作を参照してください。

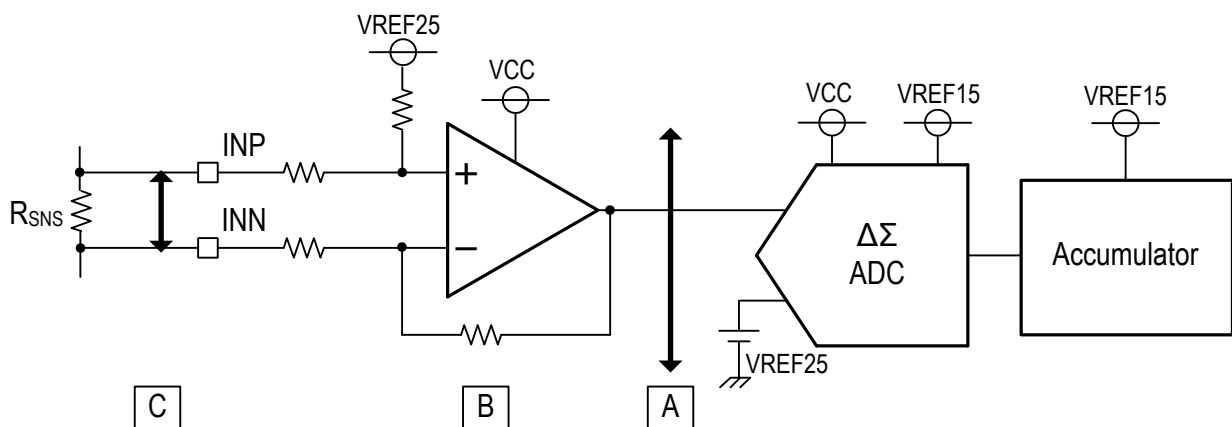


Figure 1-1. 電流積算演算部構成

1.2 電流計測関連レジスタ構成

電流計測関連のレジスタ構成は Figure 1-2 を参照してください。

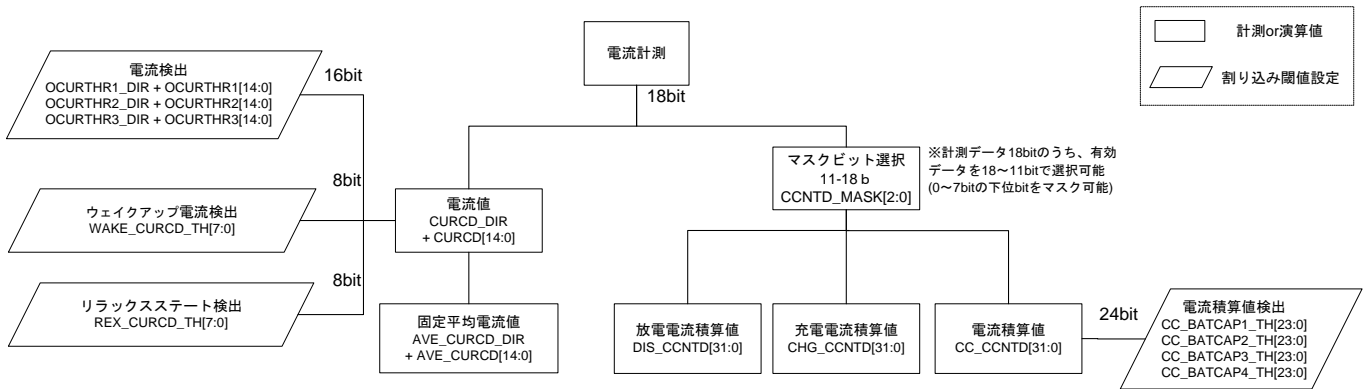


Figure 1-2. 電流計測関連レジスタ構成

1.3 動作説明

1.3.1 電流測定

BD7220FV-C は、外付け電流センス抵抗(R_{SNS})の両端の電圧をモニタすることで、電流値を測定します。電圧入力端子 INP-INN 端子間の差動電圧は、差動オペアンプ部によって $V_{REF25} = 2.5\text{ V}$ を基準にゲイン倍され、 $\Delta\Sigma\text{ADC}$ に入力されます。例えば、INP-INN 端子間の差動電圧が+100 mV で、ゲイン設定が 5 倍の場合、

$$2.5[\text{V}] + 100[\text{mV}] \times 5 = 3.0[\text{V}]$$

という計算式により、 $\Delta\Sigma\text{ADC}$ には 3.0 V の電圧が入力されます。(ADINP 端子 = 3.0 V、ADINM 端子 = 2.5 V、 $\Delta V = 0.5\text{ V}$)

また、出荷時の $\Delta\Sigma\text{ADC}$ 入力電圧範囲は、 $\Delta V = 4.5\text{ V}$ (ADINP 端子 = 0.25 V ~ 4.75 V) で設定されています。したがって、 $\Delta\Sigma\text{ADC}$ へ入力される LSB 電圧値(Figure 1-1 の A)は次のようになります。

$$A: \Delta\Sigma\text{ADC 入力 LSB 電圧値} = 4.5 \div 2^{16} \approx \pm 68.66455 \cdot [\mu\text{V}]$$

電流値を示す CURCD レジスタは、上記の LSB をもとに、符号ビット+15 ビットで表現されます。

Table 1-1 は、ゲイン設定毎の電流測定の単位情報を記載したものになります。

オペアンプに入力される LSB 電圧値(Figure 1-1 の C)は、上記の $\Delta\Sigma\text{ADC}$ 入力 LSB 電圧値をゲイン設定値(Figure 1-1 の B)で割った値になります。

このオペアンプ LSB 電圧値と外付け電流センス抵抗値(R_{SNS})から、実際に流れている電流値を算出することができます。Table 1-1 の数値例は抵抗値が 0.2 m Ω の場合です。例えば抵抗値が 0.1 m Ω の場合、電流値は Table 1-1 の 2 倍の値になります。(測定電流範囲についても同様です)

Table 1-1. 電流モニタ単位

AMP_GAIN [1:0] register	Gain [times]	$\Delta\Sigma\text{ADC}$ Input 1LSB Voltage [μV]	OPamp Input 1LSB Voltage (INP-INN) [μV]	1LSB Current (@ $R_{SNS} = 0.2\text{ m}\Omega$) [mA]	OPamp Input Voltage Range [mV]	Available Measurement Current Range (@ $R_{SNS} = 0.2\text{ m}\Omega$) [A]
2'b00	5	68.66	13.73	68.66	-200 to +400	-1000 to +2000
2'b01, 2'b10	25	68.66	2.75	13.73	± 80	± 400
2'b11	51	68.66	1.35	6.73	± 40	± 200

Op-amp input LSB voltage = $\Delta\Sigma\text{ADC}$ input LSB voltage \div gain setting value
 LSB current = Op-amp input LSB voltage \div external current sense resistance (R_{SNS})
 Current measurement range = Op-amp input voltage range \div external current sense resistance (R_{SNS})

CURCD レジスタの構成は Figure 1-3 を参照してください。

MSB の 1 ビットが電流の向きを示し、残りの 15 ビットで電流値を示します。

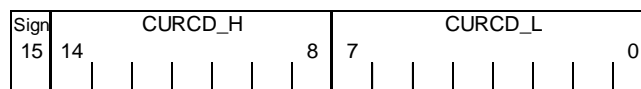


Figure 1-3. CURCD レジスタ

例えばゲイン設定 25 倍時に、100 A の電流が流れた場合、CURCD レジスタは次の 16 進数で表現されます。

$$100[\text{A}] \div 13.7329[\text{mA}] \approx 7281.78 \approx 7281[\text{DEC}] = 1C71[\text{HEX}] = 15'h1C71$$

このとき端数値となる下位ビットは切り捨てられることとなります。

1.3.2 電流積算演算単位

BD7220FV-C は測定された電流値(1.3.1 電流測定参照)をもとに、電流量を積算し電流積算値を出力することができます。電流積算機能を有効にするには、CCNTEN レジスタ(アドレス 00h)=1 に設定してください。電流積算値 CC_CCNTD は 32 ビットのレジスタで表されます。このとき LSB 値及び MSB 値は次のようになります。電流積算値は、CC_CCNTD レジスタの表示用電流積算値 LSB よりも高い精度で演算されています。

$$\text{内部演算用電流積算値LSB} = \text{LSB 電流値} \times (\text{AD 変換周期 [s]} \div 3600)$$

ex) GAIN = 5 倍の場合 : $68.66 \cdot [\text{mA}] \times (250 \times 10^{-6} \div 3600) \approx 4.77[\text{nAh}]$

$$\text{表示用電流積算値LSB} = \text{内部演算用電流積算値} \times \text{内部レジスタ調整分(6bit分)}$$

ex) GAIN = 5 倍の場合 : $4.77[\text{nAh}] \times 2^6 \approx 0.3052[\mu\text{Ah}]$

$$\text{表示用MSB 電流積算値} = \text{表示用LSB 電流積算値} \times 2^{31} = 655.36[\text{Ah}]$$

Figure 1-4 に電流積算値レジスタ CC_CCNTD レジスタの構成及びおおよその電流積算値を示します。

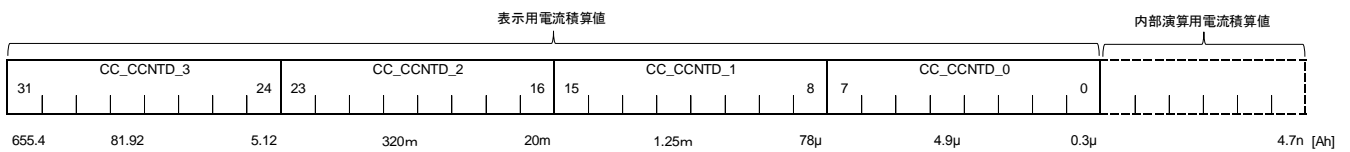


Figure 1-4. CC_CCNTD レジスタ構成 (CC_UNDIV=0)

CC_CCNTD レジスタは、ゲイン設定毎の LSB 電流値の変化を相殺するため、ロジック回路内部において電流値に対して重み付けしたうえで電流積算演算されており、電流積算値の LSB はゲイン設定に関係なく一定値となります。例えば、R_{SNS} に 70 mA の電流が流れていた場合、ゲイン 5 倍設定では CURCD レジスタ = 15'h0001 となりますが、ゲイン 25 倍設定に変えると CURCD レジスタ = 15'h0005 となります。ゲイン 25 倍設定時の CURCD レジスタ値をそのまま電流積算してしまうと、実際の電流積算値よりも 5 倍大きくなってしまうため、CURCD レジスタ値を 5 で割ってから(重み付け)電流積算しています。ゲイン 51 倍設定時には、10.2 で割った CURCD レジスタ値を電流積算しています。CC_UNDIV レジスタ(アドレス 01h)によって、重み付けを有効にするか無効にするかを選択することができます。CC_UNDIV = 0 で重み付けを有効にした場合、電流積算値に微小な誤差が発生しますが 3 段階のゲイン設定を切り替えて使用できます。CC_UNDIV = 1 で重み付けを無効にすると、ゲイン設定は固定となりますが重み付けによる誤差は無くなります。ただし、ゲイン設定毎に電流積算 LSB 値が変わるため、ゲイン 5 倍設定時の電流積算容量に比べて、ゲイン 25 倍設定時の電流積算容量は 1/5 のサイズ、ゲイン 51 倍設定時の電流積算容量は 1/10.2 のサイズになります。

CC_CCNTD レジスタは外部より電流積算値を書き込むことも可能です。書き込み動作は、CCNTEN レジスタに“0”を書き込み電流演算機能無効とした後に実施してください。CCNTEN = “0”状態では測定電流値の積算更新は破棄されます。

Table 1-2. CC_CCNTD レジスタ演算単位(R_{SNS} = 0.2 mΩ)

	AMP_GAIN [1:0]			
CC_UNDIV = 0 (Variable Gain)	2'b00(5 V/V) 2'b01(25 V/V) 2'b10(25 V/V) 2'b11(51 V/V)	—	—	UNIT
CC_UNDIV = 1 (Fixed Gain)	2'b00(5 V/V)	2'b01(25 V/V) 2'b10(25 V/V)	2'b11(51 V/V)	
Internal Accumulation 1LSB	4.77	0.95	0.47	[nAh]
CC_CCNTD_0 LSB	0.3052	0.0610	0.0299	[μAh]
CC_CCNTD_1 LSB	78.125	15.625	7.659	[μAh]
CC_CCNTD_2 LSB	20.00	4.00	1.96	[mAh]
CC_CCNTD_3 LSB	5.12	1.02	0.50	[Ah]
CC_CCNTD_3 MSB	655.36	131.07	64.25	[Ah]
Maximum Accumulation Current	1310.41	262.08	128.47	[Ah]

電流積算演算単位 – 続き

BD7220FV-Cは上記の電流積算値に加えて、充電電流のみの積算値 CHG_CCNTD や放電電流のみの積算値 DIS_CCNTD も演算することができます。CHG_CCNTD レジスタ、DIS_CCNTD レジスタと CC_CCNTD レジスタの構成の関係は Figure 1-5、Figure 1-6 を参照ください。

CHG_CCNTD レジスタは CC_CCNTD レジスタに対して、左に 2 ビットシフトされたレジスタ割り当てになります。CHG_CCNTD レジスタ及び DIS_CCNTD レジスタについても、CC_CCNTD レジスタと同様に電流の重み付けをされたうえで積算が内部ロジック回路で演算されるため、ビット単位の電流積算値の割り当てはゲイン設定に関係なく一定値となります。したがって、LSB 分解能は大きくなりますが、CC_CCNTD レジスタの容量の 4 倍まで積算カウントすることができます。CC_CCNTD レジスタの最大電池容量≈1310[Ah]であるので、CHG_CCNTD レジスタ及び DIS_CCNTD レジスタは、5240[Ah]の容量まで積算演算をすることができます。



Figure 1-5. CC_CCNTD レジスタと CHG_CCNTD レジスタの関係



Figure 1-6. CC_CCNTD レジスタと DIS_CCNTD レジスタの関係

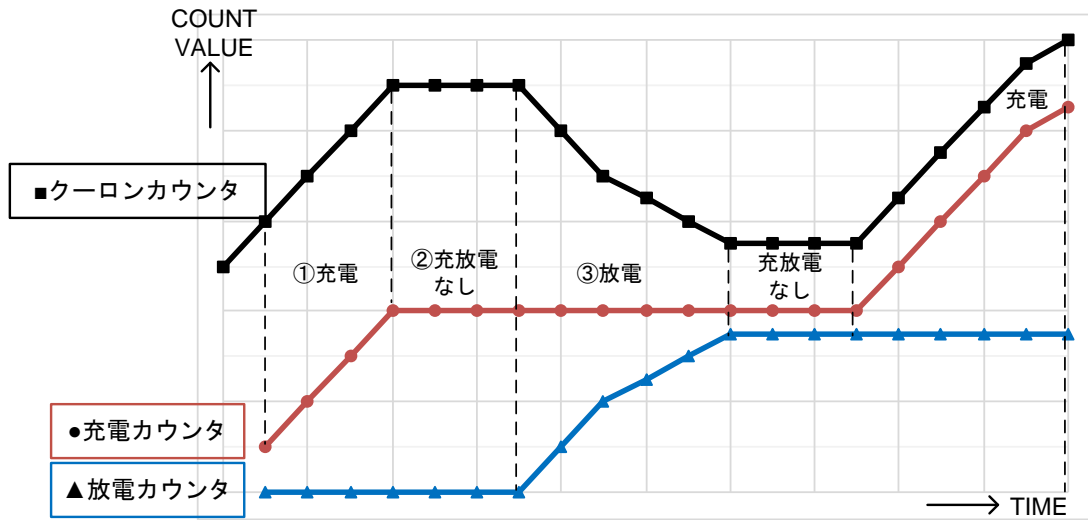


Figure 1-7. 充電電流積算と充電/放電電流積算の違い

CC_CCNTD、CHG_CCNTD、DIS_CCNTD レジスタは、リセットレジスタに“1”を書き込むことで、積算値を 0 にクリアすることができます。リセット動作は CCNTEN レジスタが“0”もしくは“1”のどちらの場合でも有効です。またリセットレジスタは“1”の書き込みの後、自動的に“0”にクリアされます。

Table 1-3. CCNTD レジスタとリセットレジスタ

Register Name	Address	Bit	Bit Name	Function
CC_CCNTD	17h to 1Ah	[7] to [0]	CC_CCNTD [31:0]	Charge and discharge accumulation current
CHG_CCNTD	1Bh to 1Eh	[7] to [0]	CHG_CCNTD [31:0]	Charge accumulation current only
DIS_CCNTD	1Fh to 22h	[7] to [0]	DIS_CCNTD [31:0]	Discharge accumulation current only
CC_TRG_RST_CMD	02h	[0]	CCNTRST	Reset CC_CCNTD
CC_TRG_RST_CMD	02h	[1]	CHG_CCNTD_RST	Reset CHG_CCNTD
CC_TRG_RST_CMD	02h	[2]	DIS_CCNTD_RST	Reset DIS_CCNTD

1.3.3 固定時間平均電流

BD7220FV-C はレジスタで設定された固定時間毎の平均電流値を算出することが可能です。(移動平均ではありません)
平均電流値は AVE_CURCD_DIR レジスタで電流の方向、AVE_CURCD [14:0] レジスタで電流値を表します。

固定時間は $\Delta\Sigma$ ADC のデジタルフィルタ設定(アドレス 00h : MCIC_R [1:0])、OSR 設定(アドレス 01h : OSR [1:0])、測定回数設定レジスタ(アドレス 01h : AVE_CURCD_COUNT [1:0])から決まります。固定平均時間設定のリストは Table 1-4 を参照してください。

例えば MCIC_R [1:0] = 2'b00、OSR [1:0] = 2'b00、AVE_CURCD_COUNT [1:0] = 2'b10 の場合、ADC サンプルング周期が 0.25 ms となり、固定時間単位は、0.25 ms×64 回分 = 16 ms となります。

Table 1-4. 固定時間設定リスト(OSR [1:0]設定毎)

OSR [1:0] = 2'b00(32) or 2'b11(32)

MCIC_R [1:0]		2'b00(32)	2'b01(128)	2'b10(256)	2'b11(1024)
ADC Conversion Time [ms]		0.25	1	2	8
	Measurement Count	Averaging Time[ms]			
AVE_CURCD_COUNT [1:0] = 2'b00	4	1	4	8	32
AVE_CURCD_COUNT [1:0] = 2'b01	16	4	16	32	128
AVE_CURCD_COUNT [1:0] = 2'b10	64	16	64	128	512
AVE_CURCD_COUNT [1:0] = 2'b11	128	32	128	256	1024

(Note) "Averaging Time" = "ADC Conversion Time" x "Measurement Count"

OSR [1:0] = 2'b01(128)

MCIC_R [1:0]		2'b00(32)	2'b01(128)	2'b10(256)	2'b11(1024)
ADC Conversion Time [ms]		0.25	0.25	0.5	2
	Measurement Count	Averaging Time[ms]			
AVE_CURCD_COUNT [1:0] = 2'b00	4	1	1	2	8
AVE_CURCD_COUNT [1:0] = 2'b01	16	4	4	8	32
AVE_CURCD_COUNT [1:0] = 2'b10	64	16	16	32	128
AVE_CURCD_COUNT [1:0] = 2'b11	128	32	32	64	256

(Note) "Averaging Time" = "ADC Conversion Time" x "Measurement Count"

OSR [1:0] = 2'b10(512)

MCIC_R [1:0]		2'b00(32)	2'b01(128)	2'b10(256)	2'b11(1024)
ADC Conversion Time [ms]		0.25	0.25	0.25	0.5
	Measurement Count	Averaging Time[ms]			
AVE_CURCD_COUNT [1:0] = 2'b00	4	1	1	1	2
AVE_CURCD_COUNT [1:0] = 2'b01	16	4	4	4	8
AVE_CURCD_COUNT [1:0] = 2'b10	64	16	16	16	32
AVE_CURCD_COUNT [1:0] = 2'b11	128	32	32	32	64

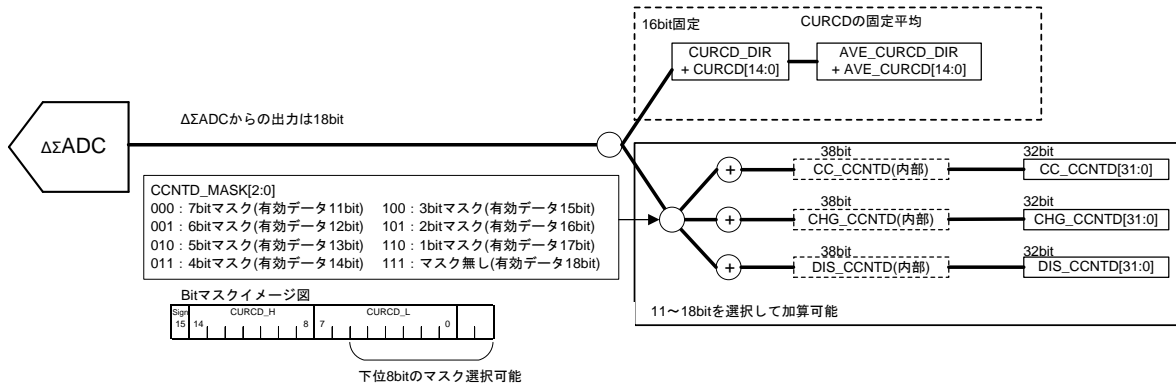
(Note) "Averaging Time" = "ADC Conversion Time" x "Measurement Count"

1.3.4 電流積算時ビットマスク機能

BD7220FV-Cにて測定された電流値は有効データ 18 ビットの内 CURCD レジスタにて 16 ビットで保持されます (1.3.1 電流測定参照)。初期状態では、電流積算値 CC_CCNTD レジスタ、充電電流積算値 CHG_CCNTD レジスタ、放電電流積算値 DIS_CCNTD レジスタへは CURCD レジスタと同じ 16 ビットの電流値が加算されますが、CCNTD_MASK レジスタによってマスクする (積算時に下位ビットを“0”固定する) 下位ビット幅を選択することができます。本機能により、微小電流測定などにノイズの影響を限定的にして、電流積算演算をすることが可能です。

ただし本機能では下位ビットを“0”固定するため、符号が正の電流に対しては切り捨てとなりますが、符号が負の電流に対しては2の補数で表されるため切り上げとなります。またマスクするビット数により電流積算値は一定の誤差を生じるため、MCUでの補正を行うことを推奨します。(次ページ参照)

なお、この電流積算時ビットマスク機能は、CURCD→CC_CCNTD、CURCD→CHG_CCNTD、CURCD→DIS_CCNTDの演算時のみ有効であり、電流測定値を示すCURCDレジスタには影響を与えません。CURCDレジスタについてはビットのマスク機能は無く、常に16ビットの値で電流測定値が格納されます。



内部 18bit 有効データ例

符号	bit[17]sign	bit[4]	bit[3]	bit[2]	bit[1]	bit[0]	Current Data[dec] No Bit Mask	Current Data[dec] 2Bits Mask
正符号	0	1	0	0	0	0	16	16
	0	0	1	1	1	1	15	12
	0	0	1	1	1	0	14	12
	0	0	1	1	0	1	13	12
	0	0	1	1	0	0	12	12
	0	0	1	0	1	1	11	8
	0	0	1	0	1	0	10	8
	0	0	1	0	0	1	9	8
	0	0	1	0	0	0	8	4
	0	0	0	1	1	1	7	4
	0	0	0	1	1	0	6	4
	0	0	0	1	0	1	5	4
	0	0	0	1	0	0	4	4
	0	0	0	0	1	1	3	0
	0	0	0	0	1	0	2	0
	0	0	0	0	0	1	1	0
0	0	0	0	0	0	0	0	
負符号 = 2の補数	1	1	1	1	1	1	-1	-4
	1	1	1	1	1	0	-2	-4
	1	1	1	1	0	1	-3	-4
	1	1	1	1	0	0	-4	-4
	1	1	1	0	1	1	-5	-8
	1	1	1	0	1	0	-6	-8
	1	1	1	0	0	1	-7	-8
	1	1	1	0	0	0	-8	-8
	1	1	0	1	1	1	-9	-12
	1	1	0	1	1	0	-10	-12
	1	1	0	1	0	1	-11	-12
	1	1	0	1	0	0	-12	-12
	1	1	0	0	1	1	-13	-16
	1	1	0	0	1	0	-14	-16
	1	1	0	0	0	1	-15	-16
	1	1	0	0	0	0	-16	-16

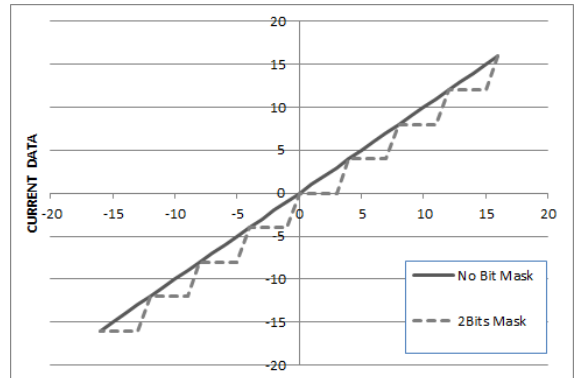


Figure 1-8. 電流積算時ビットマスク機能

1.3.4 電流積算時ビットマスク機能 — 続き

以下にビットマスク機能による CCNTD 誤差の補正例を示します。

(1) CURCD のマニュアルオフセット付加

微小電流入力時で電流測定値がビットマスクの±1LSB 以内の時、ビットマスクにより符号が正の電流に対してはゼロ出力となり、符号が負の電流に対しては-LSB 出力となります。CURCD にマニュアルオフセット (OFST10: address0Bh) を付加して符号が正の電流のみとすることでゼロ出力となり、微小電流入力時の不要な電流積算を抑えることができます。

ただし、微小電流入力時以外も常にオフセットが加えられるため、CCNTD の誤差補正が必要となります。

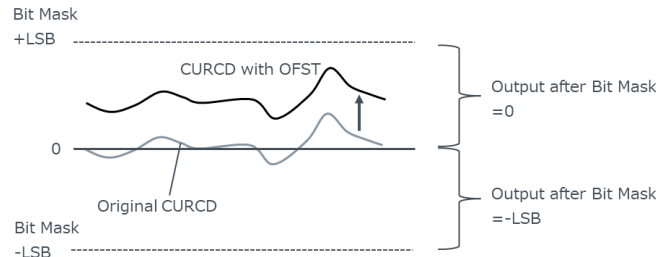


Figure 1-9. CURCD のマニュアルオフセット付加イメージ

(2) CCNTD の誤差補正

(1)CURCD のマニュアルオフセット付加による CCNTD 誤差と、ビットマスク機能の下位ビット幅を増やしたことによる CCNTD 誤差を補正する式が以下になります。

Table 1-5. CCNTD 誤差の補正式

項目	レジスタ	補正式
CURCD マニュアルオフセット付加の補正	CC_CCNTD	$\{ -OFST \times (TC / AD変換周期) / 内部レジスタ桁調整 \} = \{ -OFST \times 4000 / 2^0 \}$
	CHG_CCNTD	$\{ -OFST \times (TC / AD変換周期) / 内部レジスタ桁調整 \} = \{ -OFST \times 4000 / (2^6 / 2^2) \}$
	DIS_CCNTD	$\{ -OFST \times (TC / AD変換周期) / 内部レジスタ桁調整 \} = \{ -OFST \times 4000 / (2^6 / 2^2) \}$
ビットマスク機能の補正	CC_CCNTD	$\{ 2^{N-3} \times (TC / AD変換周期) / 内部レジスタ桁調整 \} = \{ 2^{N-3} \times 4000 / 2^6 \}$
	CHG_CCNTD	$\{ 2^{N-3} \times (TC / AD変換周期) / 内部レジスタ桁調整 \} = \{ 2^{N-3} \times 4000 / (2^6 / 2^2) \}$
	DIS_CCNTD	$\{ 2^{N-3} \times (TC / AD変換周期) / 内部レジスタ桁調整 \} = \{ 2^{N-3} \times 4000 / (2^6 / 2^2) \}$

(Note) OFST: 付加オフセット値、TC: CCNTD 読み出し周期、N: ビットマスク幅

(Note) 条件: N > 2、CC_UNDIV = 1、CCNTD 読み出し周期 = 1 [s]

1.3.5 ΔΣADC デジタルフィルタ設定

BD7220FV-C の ΔΣADC に搭載されているデジタルフィルタは、使用用途に応じたフィルタ特性を 4 段階で選択可能です。有効帯域が広いフィルタを選択した場合、急峻な電流変化に対しても測定が可能です。有効帯域が狭いフィルタを選択した場合、急峻な電流変化に対しての測定はできませんが、環境ノイズを抑えることができます。デジタルフィルタは MCIC_R レジスタ(アドレス 00h MCIC_R [1:0])によって変更が可能です。設定により変換タイミングなどが異なるので注意が必要です。(Table 1-6、Table 1-7 を参照してください)

ADC サンプリング周期(AD_SAMP) :

1 サンプルの変換に要する時間です。この期間中の電流の平均値が CURCD レジスタに出力され、CC_CCNTD レジスタに加算されます。

ADC 変換レイテンシ(AD_LATE) :

間欠動作の OFF から ON への移行時や、EXADIN 端子入力電圧測定動作への切替え時、キャリブレーションの後に、ΔΣADC を起動させて初回データを変換するまでに要する待ち時間です。

この期間中は測定電流を出力することができません。

Table 1-6. ADC サンプリング周期[ms] (MCIC_R [1:0] / OSR [1:0]設定毎)

Address 00h MCIC_R [1:0]	Address 01h OSR [1:0]		
	2'b00(32) 2'b11(32)	2'b01(128)	2'b10(512)
2'b11(1024)	8	2	0.5
2'b10(256)	2	0.5	0.25
2'b01(128)	1	0.25	0.25
2'b00(32)	0.25	0.25	0.25

Table 1-7. ADC 変換レイテンシ[ms] (MCIC_R [1:0] / OSR [1:0]設定毎)

Address 00h MCIC_R [1:0]	Address 01h OSR [1:0]		
	2'b00(32) 2'b11(32)	2'b01(128)	2'b10(512)
2'b11(1024)	96.5	24.5	6.5
2'b10(256)	24.5	6.5	2.5
2'b01(128)	12.5	3.5	1.5
2'b00(32)	3.5	1.5	1.5

2 動作モード

2.1 特長

- ・電源(VCC)の投入による自動パワーオン動作
- ・パワーオン動作による OTP メモリの自動読み込み
- ・電流を高精度に積算演算する NORMAL モード
- ・オペアンプ、 $\Delta\Sigma$ ADC などを間欠動作させることで消費電流を抑えた SLEEP モード (SLEEP モードは間欠動作タイミング、ON 時間幅などをレジスタ設定可能)
- ・内部レジスタの保持が可能な SSHDN(ソフトシャットダウン)モード
- ・SHDNB 端子により、すべてのブロックを OFF させることが可能。OFF 状態 (内部レジスタ設定もリセット)

2.2 構成

BD7220FV-C は電源の投入により、自動的に動作を開始します。リファレンス電圧の起動(WAKE)後、キャリブレーション設定などを含む OTP メモリの設定値がリコールされ、SPI コマンドの受付開始状態(IDLE)となります。OTP メモリからのリコールが完了すると OTP_DL_FIN レジスタには“1”がセットされます。IDLE からは下記に示す3つの動作モードに移行できます。それぞれのモード間はSPIコマンドにより自由に遷移が可能です。

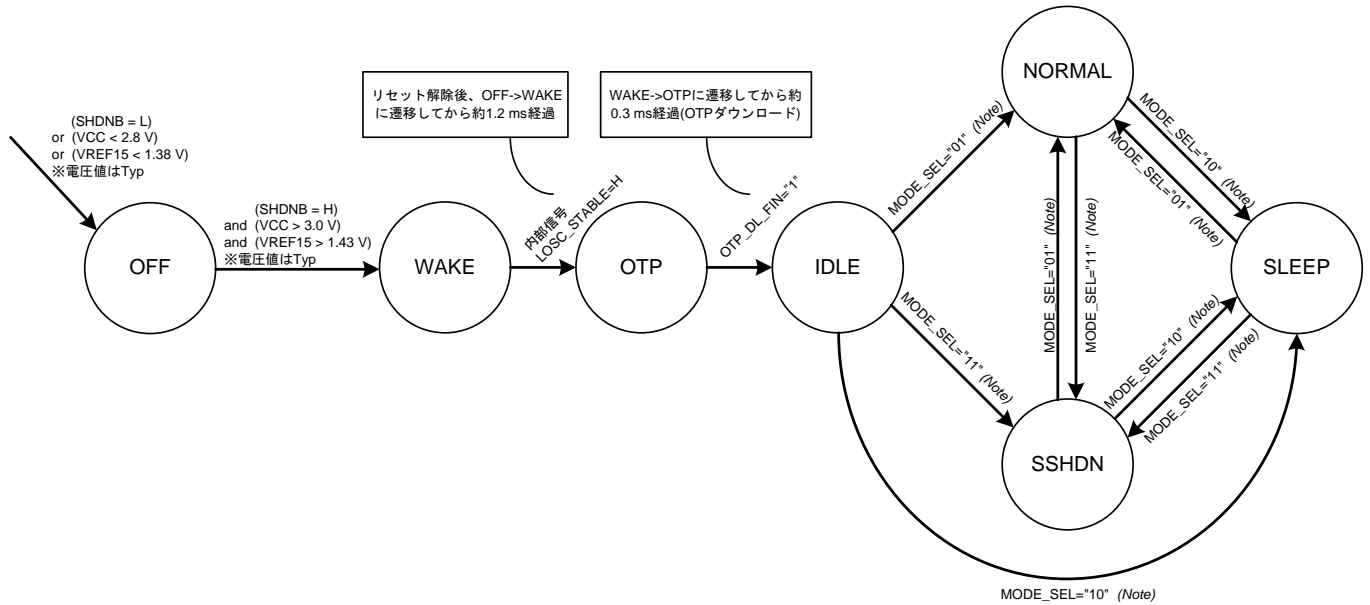


Figure 2-1. 動作モード状態遷移図

構成 – 続き

NORMAL モード (MODE_SEL[1:0] = "01")

標準的な動作モードで AMP、 $\Delta\Sigma$ ADC が ON し、検出電流を高精度に常時測定し電流積算演算することができます。

SLEEP モード (MODE_SEL[1:0] = "10")

AMP、 $\Delta\Sigma$ ADC、VREF25 が間欠動作することで、消費電流を削減することができます。間欠動作の OFF 動作中は電流の測定はできませんが、ある一定値の電流を OFF 期間中に積算し続けることで、実際の電流値との誤差を小さくすることができます。積算する電流値(一定値)については、SLEEP_CC_SEL レジスタ(アドレス 03h CC_SET3[6])によって、ON 期間中に測定された電流値の平均値もしくは ON 期間の最後 OFF 期間に入る直前に測定された電流値のどちらかを選択可能です。システムの電流変化が少ない場合に有効な動作モードとなります。

詳細な動作タイミングについては、Figure 2-3 SLEEP モード動作時の間欠動作を参照してください。

間欠動作は、次の 2 つのレジスタにより、ON 期間と OFF 期間の比及び ON 期間の測定回数が設定可能です。間欠動作の ON/OFF 比は SLEEP_INTERVAL[1:0] (アドレス 03h CC_SET3[3:2]) レジスタ、間欠動作 ON 期間中の電流測定回数は SLEEP_SAMPLING_TIME[1:0] (アドレス 03h CC_SET3[5:4]) レジスタで設定します。いずれも 4 段階の設定が可能です。SLEEP_SAMPLING_TIME レジスタにより電流測定回数を増やした場合、回数に比例して ON 期間が長くなります。

SSHDN モード (MODE_SEL[1:0] = "11")

ロジック回路用電源 VREF15 のみ ON します。これにより、設定された IC 内部のレジスタ値を保持することができます。他のブロック回路は OFF しているため、IC の消費電流を最小限にすることができます。

各モードにおける内部回路の動作状態は Table 2-1 を参照ください。

Table 2-1. 各モード内部回路動作状態

MODE	MODE_SEL[1:0]	SHDNB (Pin)	VREF15	VREF25	AMP	$\Delta\Sigma$ ADC	OSC (8.192MHz)	SPI access
OFF (VCC < 2.8V)	-	-	OFF	OFF	OFF	OFF	OFF	Invalid
OFF (SHDNB = L)	-	L	OFF	OFF	OFF	OFF	OFF	Invalid
WAKE (Reference Wake-up)	-	H	ON	OFF	OFF	OFF	ON	Invalid
OTP (OTP Auto Loading)	-	H	ON	OFF	OFF	OFF	ON	Invalid
IDLE	-	H	ON	OFF	OFF	OFF	ON	Valid
NORMAL	2'b01	H	ON	ON	ON	ON	ON	Valid
SLEEP	2'b10	H	ON	Intermittent	Intermittent	Intermittent	ON	Valid
SSHDN (Soft Shutdown)	2'b11	H	ON	OFF	OFF	OFF	OFF	Valid

2.3 動作説明

2.3.1 NORMAL モード

BD7220FV-C は、MODE_SEL [1:0] (アドレス 00h CC_SET1 [1:0])レジスタに“01”を書き込むことで、NORMAL モードになります。NORMAL モードになると、VREF25、AMP、 $\Delta\Sigma$ ADC、OSC が起動し、電流の測定が開始します。

MODE_SEL レジスタの書き込みから、実際の電流計測にかかる時間は、INI_WAIT [1:0]レジスタ及び、MCIC_R [1:0]レジスタ、OSR [1:0]レジスタの設定によって変わります。

INI_WAIT レジスタは VREF25 と AMP の起動に要する時間を設定します。 $\Delta\Sigma$ ADC が起動した後に、最初のデータ変換に要する時間は、MCIC_R レジスタと OSR レジスタによって定められた初回データ変換時間によって異なります。(Table 1-6 ADC 変換レイテンシを参照ください)

例えば、INI_WAIT [1:0] = 2'b00 (1.5 ms)、MCIC_R [1:0] = 2'b00 (ダウンサンプリング値 = 32)、OSR [1:0] = 2'b00 の場合、実際の電流計測に要する時間は 5.0 ms となります。

電流積算機能を有効にするためには、CCNTEN レジスタに“1”を書き込むことが必要です。CCNTEN レジスタが初期値の“0”の状態でも電流は測定され CURCD レジスタは更新されますが、CC_CCNTD、CHG_CCNTD、DIS_CCNTD の各レジスタの値は更新されません。

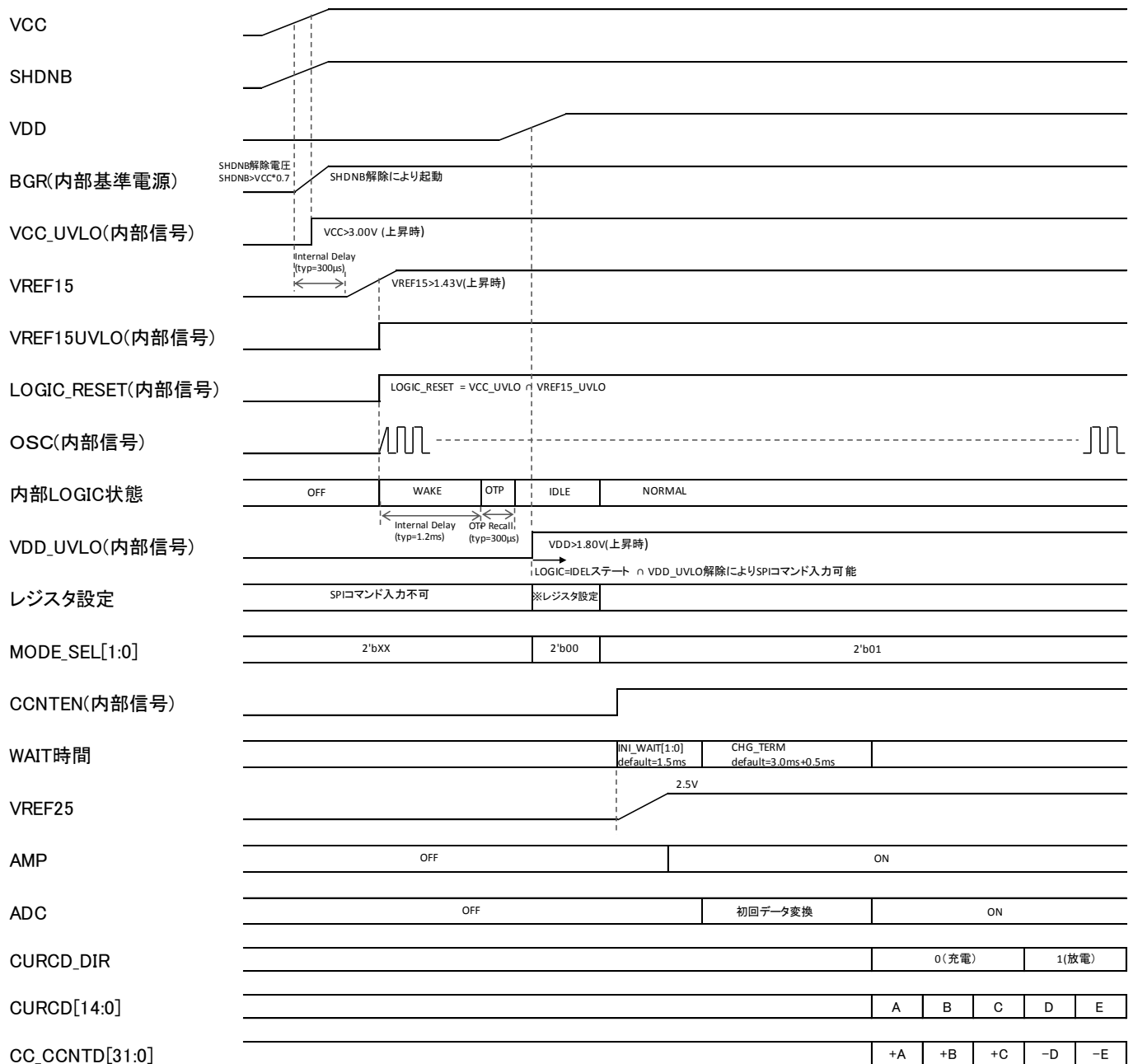


Figure 2-2. NORMAL モード起動シーケンス

2.3.2 SLEEP モード

BD7220FV-C はレジスタ MODE_SEL [1:0](アドレス 00h CC_SET1 [1:0])レジスタに“10”を書き込むことで、SLEEP モードになります。

SLEEP モードでは、VREF25、AMP、 $\Delta\Sigma$ ADC が間欠動作することで、消費電流の削減が可能になります。間欠動作のタイミングは、SLEEP_INTERVAL レジスタによって設定可能です。間欠動作の ON 期間と OFF 期間の時間比率 Table 2-2 を参照してください。

Table 2-2. SLEEP モード間欠動作時間比率

	ON Time	OFF Time
SLEEP_INTERVAL [1:0]=2'b00	1	7
SLEEP_INTERVAL [1:0]=2'b01	1	15
SLEEP_INTERVAL [1:0]=2'b10	1	31
SLEEP_INTERVAL [1:0]=2'b11	1	127

※ON時間を 1 とした場合の時間比率

間欠動作時の ON 時間は 4 つのパラメータにより次の式で定められます。

$$ON時間 = INI_WAIT + AD_LATE + (ADC_SAMP \times SLEEP_SAMPLING_TIME)$$

INI_WAIT [1:0](アドレス 38h) :

VREF25 と AMP の起動に要する WAIT 時間設定です。1.5 ms-12 ms の間で WAIT 時間を設定できます。(初期値は 1.5 ms)

AD_LATE (ADC 変換レイテンシ) :

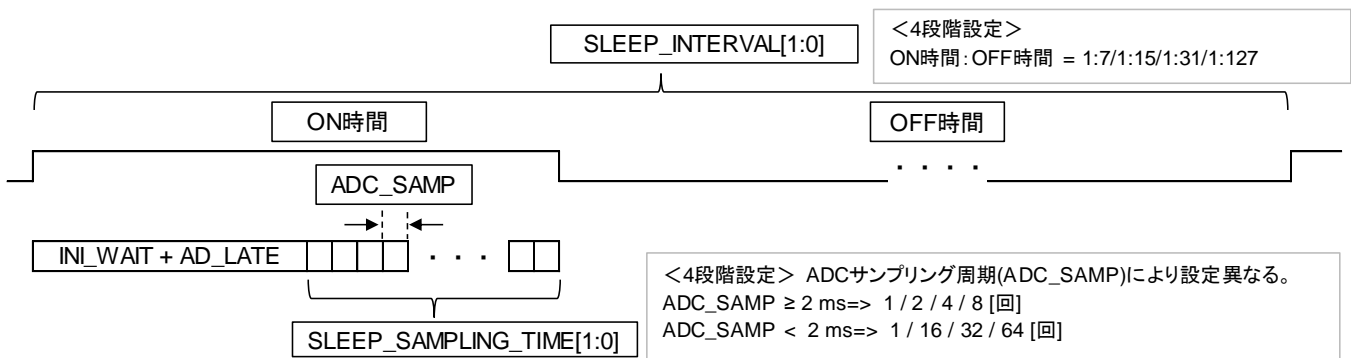
ADC に信号が入力されてからデジタル変換値を出力するまでの待ち時間です。デジタルフィルタ設定(MCIC_R)及び OSR 設定(OSR)により定められます。(詳細は Table 1-6 参照)

AD_SAMP (ADC サンプルング周期) :

1 回の AD 変換に要する時間です。デジタルフィルタ設定(MCIC_R)及び OSR 設定(OSR)により定められます。(詳細は Table 1-5 参照)

SLEEP_SAMPLING_TIME [1:0](アドレス 03h) :

間欠動作の ON 時間中に、何回分の測定をするかを選択します。デジタルフィルタ設定(MCIC_R)及び OSR 設定(OSR)により定められます。(詳細は Table 2-3 参照)



例えば初期状態では、ON 時間及び OFF 時間は次のように計算されます。

$$ON時間 = 1.5 [ms] + 3.5 [ms] + (250 [\mu s] \times 1) = 5.25 [ms]$$

$$OFF時間 = 5.25 [ms] \times 7 = 36.75 [ms]$$

SLEEP モード – 続き

Table 2-3. SLEEP モード時の間欠動作(ON 期間)中の測定回数設定

OSR[1:0] = 2'b00(32) or 2'b11(32)				
MCIC_R[1:0]	2'b00(32)	2'b01(128)	2'b10(256)	2'b11(1024)
ADC Conversion Time[ms]	0.25	1	2	8
Measurement Count [times]				
SLEEP_SAMPLING_TIME[1:0] = 2'b00	1	1	1	1
SLEEP_SAMPLING_TIME[1:0] = 2'b01	16	16	2	2
SLEEP_SAMPLING_TIME[1:0] = 2'b10	32	32	4	4
SLEEP_SAMPLING_TIME[1:0] = 2'b11	64	64	8	8

OSR[1:0] = 2'b01(128)				
MCIC_R[1:0]	2'b00(32)	2'b01(128)	2'b10(256)	2'b11(1024)
ADC Conversion Time[ms]	0.25	0.25	0.5	2
Measurement Count [times]				
SLEEP_SAMPLING_TIME[1:0] = 2'b00	1	1	1	1
SLEEP_SAMPLING_TIME[1:0] = 2'b01	16	16	16	2
SLEEP_SAMPLING_TIME[1:0] = 2'b10	32	32	32	4
SLEEP_SAMPLING_TIME[1:0] = 2'b11	64	64	64	8

OSR[1:0] = 2'b10(512)				
MCIC_R[1:0]	2'b00(32)	2'b01(128)	2'b10(256)	2'b11(1024)
ADC Conversion Time[ms]	0.25	0.25	0.25	0.5
Measurement Count [times]				
SLEEP_SAMPLING_TIME[1:0] = 2'b00	1	1	1	1
SLEEP_SAMPLING_TIME[1:0] = 2'b01	16	16	16	16
SLEEP_SAMPLING_TIME[1:0] = 2'b10	32	32	32	32
SLEEP_SAMPLING_TIME[1:0] = 2'b11	64	64	64	64

SLEEP モード時に電流計測が可能となるのは、ON 動作のときのみです。間欠動作の OFF 期間中(VREF25、AMP、ΔΣADC が OFF)には電流測定は行われませんが、OFF 期間中にも SLEEP_CC_SEL レジスタで指定された方法で電流を積算します。電流計測関連のレジスタ値は次のように更新されます

CURCD :

OFF する直前の最後に測定した電流値が保持されます。(値は更新されません)

CC_CCNTD、CHG_CCNTD、DIS_CCNTD :

ON 動作中の測定電流値が OFF 期間の時間分積算されます。

積算する電流値は、SLEEP_CC_SEL(アドレス 03h CC_SET3[6])レジスタによって、ON 期間中に測定された電流値の平均値もしくは ON 期間の最後 OFF 期間に入る直前の測定電流値のどちらかが選択可能です。

アドレス 03h : SLEEP_CC_SEL

0 : OFF 直前に計測された電流値を、OFF 期間中に積算し続けます。

1 : ON 期間中に計測された電流の平均値を、OFF 期間中に積算し続けます。

ON 時間、OFF 時間の設定に関連するレジスタ (INI_WAIT、MCIC_R、OSR、SLEEP_SAMPLING_TIME、SLEEP_INTERVAL) 及び SLEEP_CC_SEL の設定は SLEEP モード動作中には変更しないでください。

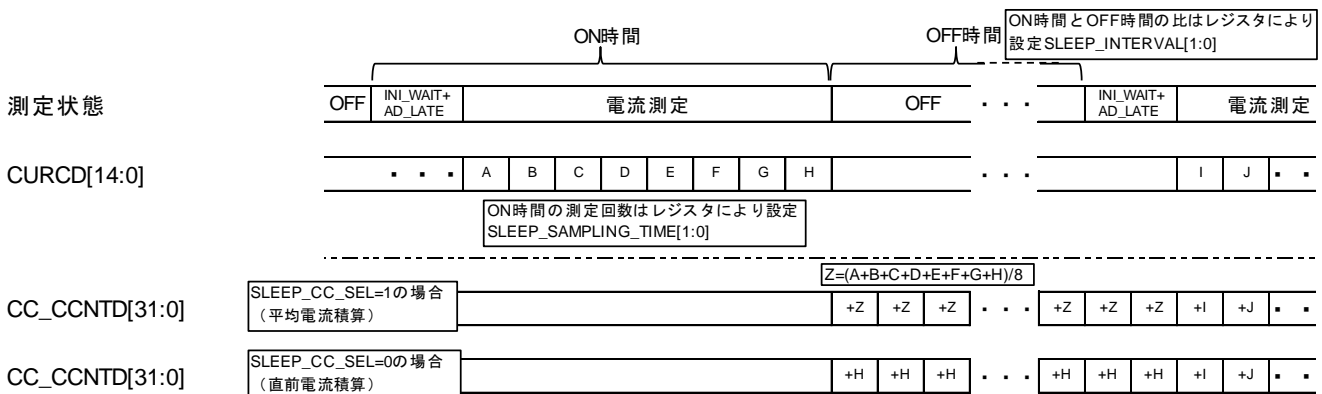


Figure 2-4. OFF 期間中の電流積算

2.3.3 SSHDN モード

BD7220FV-C は MODE_SEL [1:0](アドレス 00h CC_SET1 [1:0])レジスタに“11”を書き込むことで、SSHDN モードになります。SSHDN モードでは、設定済みの各レジスタ値を保持するために、必要な最小限の機能ブロックのみを ON します。(詳細は Table 2-1 参照) 電流値を示す CURCD レジスタは、“0”にリセットされますが、電流積算値を示す CCNTD レジスタは最後に測定した値を保持します。

2.3.4 OFF 状態

BD7220FV-C は SHDNB 端子を“L”にすることで、OFF 状態にすることができます。OFF 状態ではすべてのブロックが OFF するため、消費電流を最小限に抑えることができます。ただし、レジスタの設定値は破棄され、復帰時には OTP のリコールから開始されるので注意が必要です。キャリブレーションのレジスタ値も再書き込みする必要があります。(4.2.1 工程モードキャリブレーション参照)

OFF 状態からの復帰時に OTP のリコールが完了すると OTP_DL_FIN レジスタに“1”がセットされます。OTP_DL_FIN レジスタへセットされた“1”はラッチされた状態になり、レジスタに“1”書き込むことによりクリアされます。このため、起動完了後に OTP_DL_FIN レジスタをクリアし、定期的にレジスタ値をモニタすることによって BD7220FV-C が予期せずリセットしたことを検知することが可能です。

3 割り込み動作

3.1 概要

オープンドレインの出力端子 INTB 端子を通じて、6 種の割り込みを発生させることができます。すべての割り込みについては、レジスタ設定により INTB 端子出力への ON/OFF が切替え可能です。

3.1.1 特長

- ・ 電流積算値[CC_CCNTD]に対する割り込み（4 種類の閾値設定可能）
- ・ 電流測定値[CURCD]に関する割り込み（3 種類の閾値設定可能）
- ・ 設定値以上の電流値が流れたことを検出するウェイクアップ電流割り込み
- ・ 電池の緩和状態を検出するリラククスステート割り込み
- ・ SPI 通信 CRC エラー検出割り込み
- ・ キャリブレーション完了割り込み

3.1.2 構成

BD7220FV-C では INTB 端子が L 出力することにより各種の割り込みを発生させることができます。

割り込み関連のレジスタには、ステータスレジスタとイネーブルレジスタがあります。ステータスレジスタは割り込み要因の状態を示すレジスタであり、イネーブルレジスタは外部オープンドレイン端子 INTB への割り込み発生出力を許可するレジスタです。

割り込み要因が発生した場合、ステータスレジスタの割り込み要因に対応するビットに“1”がセットされた状態になります。ステータスレジスタへの割り込み要因発生による“1”のセットは、イネーブルレジスタの設定に関係ありません。また“1”のセットはラッチされた状態になるため、割り込み要因が解除されてもレジスタをクリアする(“1”を書き込む)までは、ステータスレジスタは“1”のままです。イネーブルレジスタで許可された割り込みが発生した場合のみ INTB 端子に“L”が出力され、割り込みの発生を知らせることができます。

複数のイネーブル許可された割り込み状態が発生している場合、ステータスレジスタのイネーブル許可されたすべてのビットをクリアするまで INTB 端子は L のままです。ステータスレジスタのイネーブル許可されたすべてのビットをクリアすると、INTB 端子は“Hi-z”レベルになります。なお、ステータスレジスタへの“0”の書き込みは無視されますので、1 つの割り込み要因のみをクリアする場合には、そのほかのビットには“0”を書き込んでください。

IC の電源投入後もしくは OFF モードからの復帰時には、ステータスレジスタのビットはすべて“0”(割り込み要因非検出状態)、イネーブルレジスタのビットはすべて“0”(INTB 端子への割り込み発生出力許可無し)となります。割り込み機能を有効にする場合には、SPI コマンドで割り込み機能を設定してください。

割り込みに関する各種レジスタについては、Table 3-1. 割り込みレジスタ一覧を参照ください。

3.2 レジスタ説明

割り込み要因のレジスタ一覧は下記のとおりです。

Table 3-1. 割り込みレジスタ一覧

Register Name	Bit Name	Function	Register Map			
			Enable		Status/Clear	
			Address	bit	Address	bit
INT_REQ1	CC_MON1_DET	Detection of Charging Current Accumulation Value1 (Threshold Setting)	39h	0	3Ch	0
INT_REQ1	CC_MON1_RES	Detection of Discharging Current Accumulation Value1 (Threshold Setting)	39h	1	3Ch	1
INT_REQ1	CC_MON2_DET	Detection of Charging Current Accumulation Value2 (Threshold Setting)	39h	2	3Ch	2
INT_REQ1	CC_MON2_RES	Detection of Discharging Current Accumulation Value2 (Threshold Setting)	39h	3	3Ch	3
INT_REQ1	CC_MON3_DET	Detection of Charging Current Accumulation Value3 (Threshold Setting)	39h	4	3Ch	4
INT_REQ1	CC_MON3_RES	Detection of Discharging Current Accumulation Value3 (Threshold Setting)	39h	5	3Ch	5
INT_REQ1	CC_MON4_DET	Detection of Charging Current Accumulation Value4 (Threshold Setting)	39h	6	3Ch	6
INT_REQ1	CC_MON4_RES	Detection of Discharging Current Accumulation Value4 (Threshold Setting)	39h	7	3Ch	7
INT_REQ2	ALARM_OCUR1_DET	Alarm Output for Detection of Charging Current (ALARMB Terminal Output for OCUR1_DET)	3Ah	0	3Dh	2
INT_REQ2	ALARM_OCUR1_RES	Alarm Output for Detection of Discharging Current (ALARMB Terminal Output for OCUR1_RES)	3Ah	1	3Dh	3
INT_REQ2	OCUR1_DET	Detection of Charging Current1 (Threshold/Number of Detection Setting)	3Ah	2	3Dh	2
INT_REQ2	OCUR1_RES	Detection of Discharging Current1 (Threshold/Number of Detection Setting)	3Ah	3	3Dh	3
INT_REQ2	OCUR2_DET	Detection of Charging Current2 (Threshold/Number of Detection Setting)	3Ah	4	3Dh	4
INT_REQ2	OCUR2_RES	Detection of Discharging Current2 (Threshold/Number of Detection Setting)	3Ah	5	3Dh	5
INT_REQ2	OCUR3_DET	Detection of Charging Current3 (Threshold/Number of Detection Setting)	3Ah	6	3Dh	6
INT_REQ2	OCUR3_RES	Detection of Discharging Current3 (Threshold/Number of Detection Setting)	3Ah	7	3Dh	7
INT_REQ3	WAKE_DET	Detection of Over Wake-Up Current (Threshold/Number of Detection Setting)	3Bh	0	3Eh	0
INT_REQ3	WAKE_RES	Detection of Under Wake-Up Current (Threshold/Number of Detection Setting)	3Bh	1	3Eh	1
INT_REQ3	REX_DET	Detection of Relax State (Threshold/Time of Detection Setting)	3Bh	2	3Eh	2
INT_REQ3	CRCERR_DET	Detection of CRC Error	3Bh	4	3Eh	4
INT_REQ3	CALIB_FIN	Detection of Calibration Finish	3Bh	6	3Eh	6

(Note) 説明中の()内は、設定可能なパラメータを示します。

3.3 動作説明

3.3.1 電流積算値検出割り込み

電流積算値レジスタ CC_CCNTD に対して、設定された閾値をまたいだ時に割り込みを発生することができます。割り込み検出閾値はレジスタ CC_BATCAP#_TH(# = 1~4)にて 4 種類の設定をすることができます。CC_BATCAP#_TH は 24bit 幅で構成されており、CC_CCNTD レジスタの 32bit 幅に対して上位 24bit での設定が可能です。

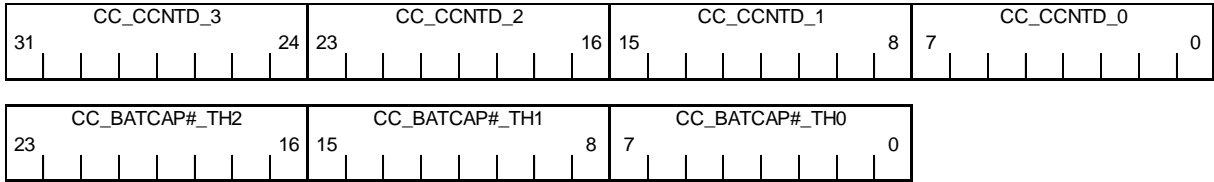


Figure 3-1. CC_CCNTD レジスタと CC_BAT_CAP_TH レジスタの関係

CC_BATCAP1_TH の LSB 値及び MSB 値は次の通りです。

(CC_UNDIV = 0 ゲイン毎重み付けが有効な場合)

LSB 値 = 78.125 μ Ah

MSB 値 = 655.36 Ah

(CC_CCNTD のレジスタ構成の詳細は、1.3.2 電流積算演算単位を参照ください。

CC_UNDIV = 1 ゲイン毎の重み付けが無効な場合には、LSB / MSB 値が異なります。)

例えば、電流積算閾値 1 Ah の閾値を設定する場合、レジスタ値は次のようになります。

$$1[\text{Ah}] / 78.125[\mu\text{Ah}] = 12800 \Rightarrow \text{CC_BATCAP1_TH}[23:0] = 24'h003200(24'd12800)$$

Table 3-2. 電流積算値検出割り込み設定レジスタ一覧

Address	Register Name	Description
17h to 1Ah	CC_CCNTD [31:0]	Accumulated Current Value
23h to 25h	CC_BATCAP1_TH [23:0]	Interrupt Threshold for Current Accumulation 1 It is compared with the upper 24 bits [31:8] in CC_CCNTD [31:0] register.
26h to 28h	CC_BATCAP2_TH [23:0]	Interrupt Threshold for Current Accumulation 2 It is compared with the upper 24 bits [31:8] in CC_CCNTD [31:0] register.
29h to 2Bh	CC_BATCAP3_TH [23:0]	Interrupt Threshold for Current Accumulation 3 It is compared with the upper 24 bits [31:8] in CC_CCNTD [31:0] register.
2Ch to 2Eh	CC_BATCAP4_TH [23:0]	Interrupt Threshold for Current Accumulation 4 It is compared with the upper 24 bits [31:8] in CC_CCNTD [31:0] register.

3.3.2 電流検出割り込み

電流測定値レジスタ CURCD レジスタに対して、割り込みを発生できます。

割り込み検出閾値は、符号ビットをレジスタ OCURTHR#_DIR(# = 1~3)、電流値をレジスタ OCURTHR#(# = 1~3)にて3種類の設定をすることができます。OCURTHR#は 15 bit 幅で構成されており、CURCD レジスタの 15 bit 幅と同一のビット幅になります。

電流検出割り込みは、割り込み発生するために必要な連続検出回数の設定が OCURDUR#(# = 1~3)レジスタによって設定可能です。例えば検出回数を 4 回とした場合には 4 回連続検出をした場合にのみ割り込みを発生します。連続検出回数が 4 回を満たせなかった場合には、検出回数は 0 回から再スタートとなります。

また OCURTHR1 検出閾値に対する電流検出割り込みは、INTB 端子を介せずに ALARMB 端子から直接割り込み信号を発生することも可能です。ALARMB 端子は OCURTHR1 検出閾値に対する割り込みのみを発生するので、レジスタから割り込み要因を確認する必要がありません。

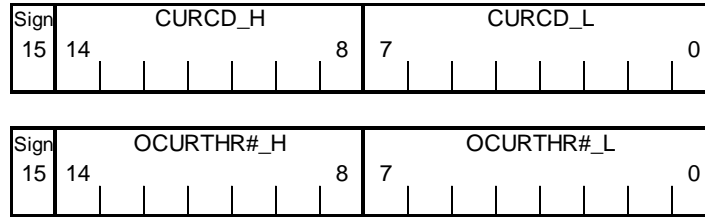


Figure 3-2. CURCD レジスタと OCURTHR レジスタの関係

Table 3-3. 電流検出割り込み設定レジスタ一覧

Address	Register Name	Description
13h	CURCD_DIR	Current Direction (0:charging 1:discharging)
13h to 14h	CURCD [14:0]	Measured Current Value
2Fh	OCURTHR1_DIR	OCURTHR1 [14:0] Current Direction(0:charging 1:discharging)
2Fh to 30h	OCURTHR1 [14:0]	Interrupt Threshold for Current Measurement 1
31h	OCURTHR2_DIR	OCURTHR2 [14:0] Current Direction(0:charging 1:discharging)
31h to 32h	OCURTHR2 [14:0]	Interrupt Threshold for Current Measurement 2
33h	OCURTHR3_DIR	OCURTHR3 [14:0] Current Direction(0:charging 1:discharging)
33h to 34h	OCURTHR3 [14:0]	Interrupt Threshold for Current Measurement 3
35h	OCURDUR1 [1:0]	Crossing Detection Threshold for OCURTHR1 (00: 1 time, 01: 4 times, 10: 8 times, 11: 16 times)
35h	OCURDUR2 [1:0]	Crossing Detection Threshold for OCURTHR2 (00: 1 time, 01: 4 times, 10: 8 times, 11: 16 times)
35h	OCURDUR3 [1:0]	Crossing Detection Threshold for OCURTHR3 (00: 1 time, 01: 4 times, 10: 8 times, 11: 16 times)

3.3.3 リラックス状態割り込み / ウェイクアップ電流検出割り込み

リラックス状態割り込みは、電池のリラックス状態(緩和状態)検出時に発生します。リラックス状態検出の電流閾値は、REX_CURCD_TH レジスタにて 8 bit 幅で構成されており、電流測定値レジスタ CURCD の 15 bit 幅に対して、下位 8 bit での設定が可能です。電流測定値の符号を示す CURCD_DIR レジスタに関する設定はできず、REX_CURCD_TH = 100 mA で設定した場合には、-100 mA~+100 mA の間に電流測定値があるときに BD7220FV-C 内部のリラクスタイマをカウントアップします。電流測定値が-100 mA~+100 mA を超えた場合にはリラクスタイマはリセットされ 0 から再スタートします。リラクスタイマを有効とするためには、レジスタ REX_EN に“1”を書き込む必要があります。REX_EN レジスタに“0”を書き込んだ場合、リラクスタイマは停止しタイマカウント値は 0 にリセットされます。リラクスタイマ検出後再度モニタを開始する際にはリセット(REX_EN = 1→0→1)が必要です。リラクスタイマの検出時間はレジスタ REX_DUR によって 4 段階(30 分~120 分)に設定可能です。リラクスタイマが設定された検出時間を超えた場合にリラックス状態検出割り込みが発生します。

ウェイクアップ割り込みは、電池に充電電流もしくは放電電流が発生したことを検出する割り込みです。ウェイクアップ電流検出の電流閾値は、WAKE_CURCD_TH レジスタにて 8bit 幅で構成されており、電流測定値レジスタ CURCD の 15 bit 幅に対して、下位 8 bit での設定が可能です。電流測定値の符号を示す CURCD_DIR レジスタに関する設定はできず、WAKE_CURCD_TH = 100 mA で設定した場合には、-100 mA を下回ったとき、もしくは、+100 mA を上回ったときに割り込みが発生します。また、検出回数の設定が WAKE_COUNT レジスタによって設定可能です。例えば検出回数を 4 回とした場合には 4 回連続検出をした場合のみ割り込みが発生します。連続検出回数が 4 回を満たせなかった場合には、検出回数は 0 回から再スタートとなります。

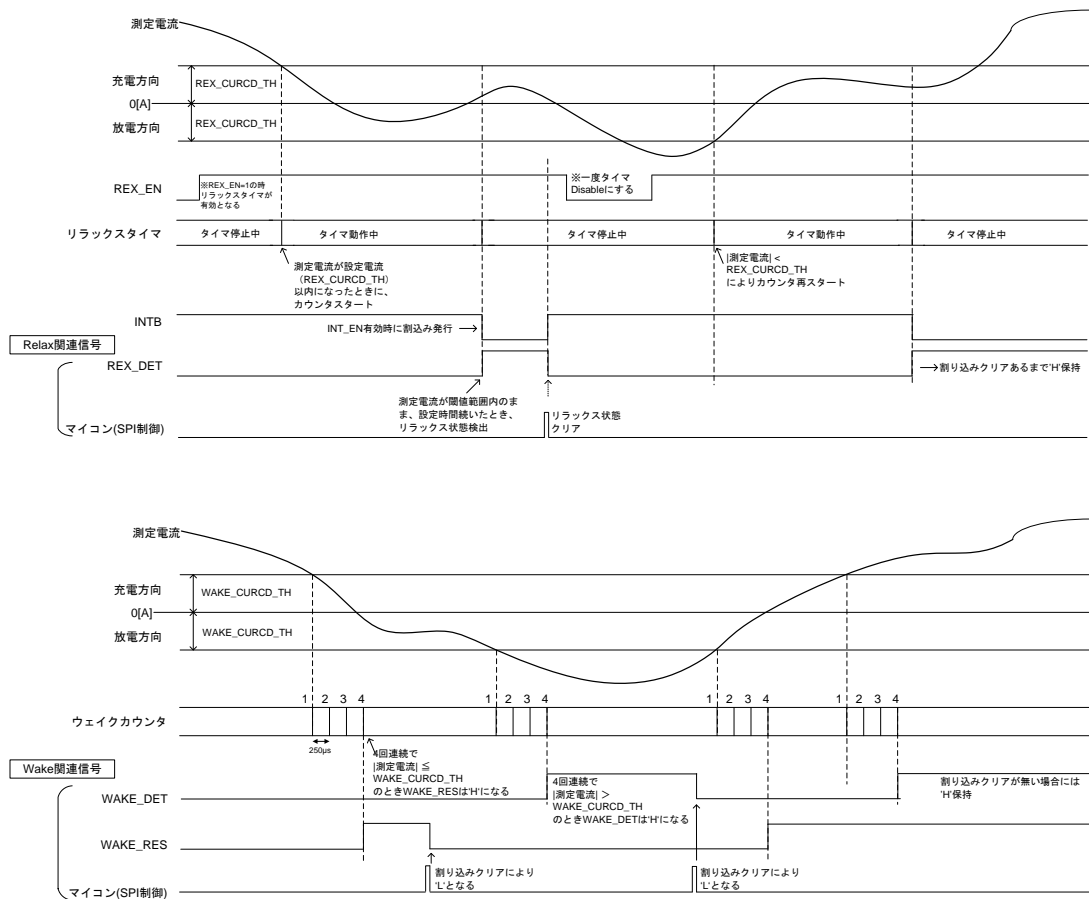


Figure 3-3. リラックス状態及びウェイクアップ電流検出割り込みタイミングチャート

Table 3-4. リラックス状態/ウェイクアップ割り込み設定レジスタ一覧

Address	Register Name	Description
13h to 14h	CURCD [14:0]	Measured Current Value
03h	REX_EN	Relax State Detection Timer Enable (0 : Timer OFF (0 Clear) 1 : Timer ON)
35h	REX_DUR [1:0]	Relax State Detection Time (00 : 30 minutes 01 : 60 minutes 10 : 90 minutes 11 : 120 minutes)
36h	REX_CURCD_TH [7:0]	Relaxation State Detection Threshold It is compared with the lower 8bits[7:0] of the CURCD [14:0] register.
37h	WAKE_CURCD_TH [7:0]	Wake up Detection Threshold It is compared with the lower 8bits[7:0] of the CURCD [14:0] register.
38h	WAKE_COUNT [1:0]	Number of Detection times for Wake up (00 : 1 time 01 : 4 times 10 : 8 times 11 : 16 times)

3.3.4 CRC エラー検出割り込み

BD7220FV-C は SPI インタフェースを内蔵しています。

SPI によるコマンドの送受信には CRC コードを付与することも可能です。CRC コードの有無は通信データ先頭の EC ビットにより選択可能です。(詳細は 5. SPI 通信を参照ください)

CRC の通信エラー時には割り込みを発生させることが可能です。

データライト時：

MCU からのコマンド送信時に CRC ビットを付与してください。

BD7220FV-C はコマンド受信時に CRC エラーを検出すると、CRC エラー割り込みを発生させることができます。

割り込み信号を INTB 端子に発生させるためには、CRCERR_DET_EN レジスタに“1”を書きこんでください。

データリード時：

MCU からのリードコマンドには CRC は付与できません。

BD7220FV-C からのリードデータ送信時に、リードコマンド、リードデータの送受信データすべてに対しての CRC ビットを付加するので、MCU 側にて CRC エラーの判定をしてください。

3.3.5 キャリブレーション完了割り込み

BD7220FV-C は 3 段階のキャリブレーションモードがあります。(詳細は 4.1.2 構成参照)

工程モードのキャリブレーションではキャリブレーションが完了したときに、割り込みを発生させることができます。

割り込み信号を INTB 端子に発生させるためには、CALIB_FIN_EN レジスタに“1”を書きこんでください。

工程モード：

実基板に BD7220FV-C や外付け部品が実装された状態での工程でのキャリブレーションを想定しています。

外付け電流検出素子（シャント抵抗や電流センサ）を接続した状態でキャリブレーションすることにより、外付け素子のばらつきを考慮した補正が可能です。

4 キャリブレーション

4.1 概要

SPI コマンドにより、ゲインやオフセットばらつきのカリブレーションを実施することができます。カリブレーションには SPI コマンドにより自動で補正を行うオートカリブレーションと、レジスタにカリブレーション値を設定することで行うマニュアルカリブレーションがあります。オートカリブレーションに必要なタイミングシーケンス回路や演算回路は BD7220FV-C に内蔵されているため、外部からの入力設定とトリガ信号の入力のみで自動的にカリブレーション値を出力することができます。(BD7220FV-C は書き込み可能な不揮発性メモリは内蔵していないため、オートカリブレーションで出力されたカリブレーション値及びマニュアルカリブレーションで設定するカリブレーション値は外部メモリへの保持が必要になります)

Figure 4-1 にカリブレーションフローチャートを示します。

4.1.1 特長

- ・ BD7220FV-C 出荷時のカリブレーション設定(カリブレーション値は IC 内蔵 OTP に保持され自動ダウンロード)
- ・ 工程モード：出荷工程における外付け電流検出素子込みでのオートカリブレーション設定(ゲイン及びオフセットカリブレーション)
- ・ 外部からカリブレーション値を設定可能なマニュアルカリブレーション設定

4.1.2 構成

BD7220FV-C はゲイン誤差とオフセット誤差についてカリブレーションすることができます。

カリブレーションのモードには次の 3 つがあります。

4.1.2.1 IC 出荷工程でのカリブレーション

BD7220FV-C の出荷時に実施されるカリブレーションです。内蔵されているカリブレーション用レギュレータ VREFCAL を基準としてカリブレーションを行います。セット上では VREFCAL 外付けコンデンサは不要のため端子をオープンとしてください。外部に接続される電流検出素子(シャント抵抗もしくは電流センサ)については、カリブレーションがされていません。IC 内部の AMP、 $\Delta\Sigma$ ADC のゲイン及びオフセットのみカリブレーションされています。カリブレーション値は BD7220FV-C に内蔵されている OTP に保持され、起動時に自動的に読み込まれます。IC 出荷時には内蔵 AMP ゲイン 25 倍設定でのオフセットカリブレーション値が設定されています。AMP ゲイン 5 倍、51 倍設定で使用する場合は工程モードもしくはマニュアルカリブレーションでのオフセットカリブレーションを必ず実施してください。

4.1.2.2 工程モードでのカリブレーション

オンボード上の出荷工程でのカリブレーションです。(電流検出素子を含む)

外付け電流検出素子(シャント抵抗や電流センサ)を接続した状態でのカリブレーションを実施することで、さらに高精度な電流測定をすることができます。工程にて外付け電流検出素子を接続した状態で、実際に大電流を印加した状態での測定が必要になります。AMP ゲイン 5 倍、51 倍設定で使用する場合は本モードもしくはマニュアルでのオフセットカリブレーションを必ず実施してください。また、セット上で AMP ゲインを切り替えて電流測定を行う場合には AMP ゲイン毎に本モードのカリブレーションを実施してください。

カリブレーション値は BD7220FV-C にて、自動演算のうえ出力されますが、BD7220FV-C は不揮発性メモリを搭載していないため、カリブレーション値を外部メモリに保持する必要があります。(IC のリセット時には、再書き込みをしてください)

4.1.2.3 マニュアルカリブレーション

MCU などで補正値を演算し、マニュアル操作でのカリブレーションが可能です。

レジスタにカリブレーション値を設定することでゲイン及びオフセットのカリブレーションを行うことができます。温度等セット状態での周囲環境によるゲインやオフセットの変化を補正することが可能です。ゲインカリブレーションのレジスタ設定値は後述の計算式を元に算出してください。オフセットカリブレーションのレジスタへの設定値は Table 1-1 を参照のうえ、補正したい電流値に応じた値を算出してください。セット上で AMP ゲインを切り替えて電流測定を行う場合は AMP ゲイン毎に本モードもしくは工程モードでのオフセットカリブレーションを実施してください。BD7220FV-C は不揮発性メモリを搭載していないため、カリブレーション値を外部メモリに保持する必要があります。(IC のリセット時には、再書き込みをしてください)

4.1.2.3 マニュアルキャリブレーション - 続き

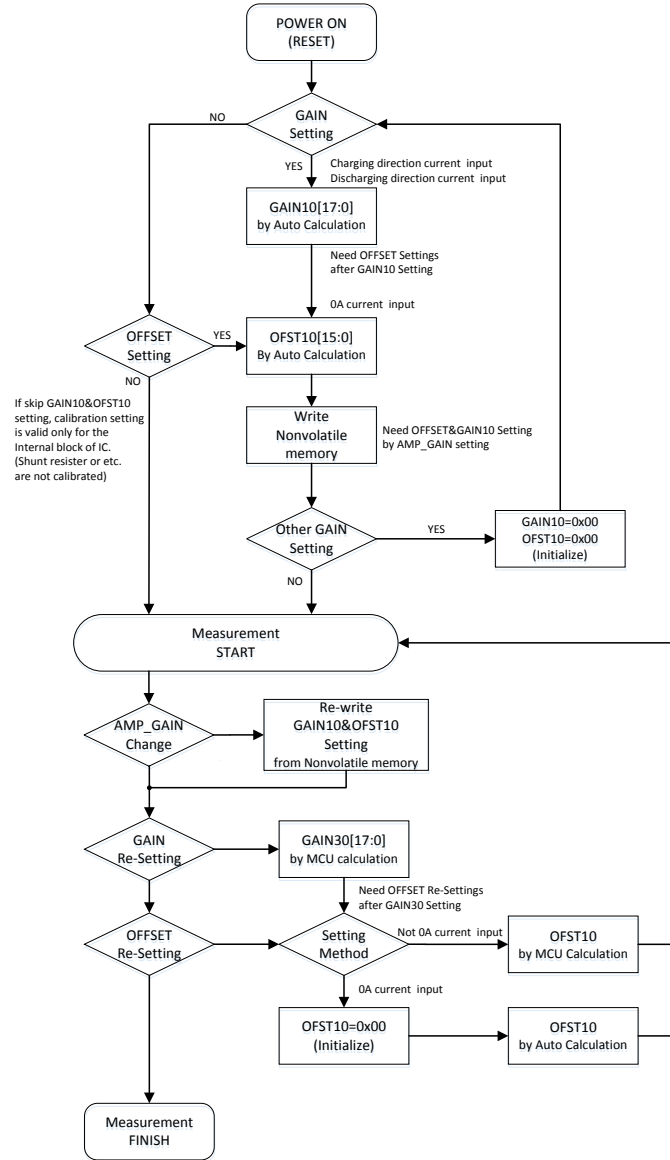


Figure 4-1. キャリブレーションフローチャート

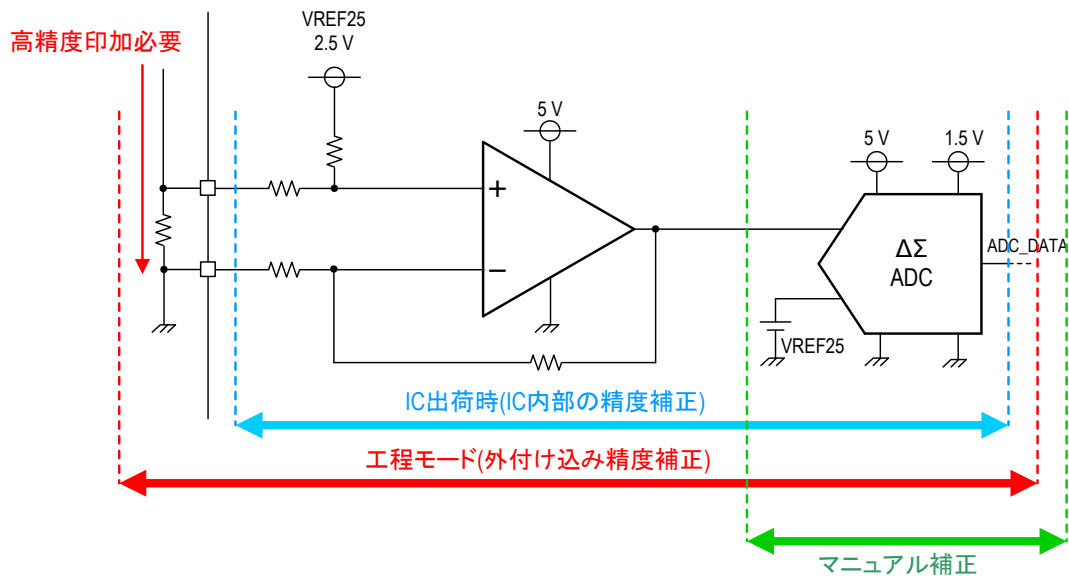


Figure 4-2. 各工程でのキャリブレーション

4.2 動作説明

4.2.1 工程モードキャリブレーション

工程モードのキャリブレーションはゲインキャリブレーションとオフセットキャリブレーションが可能です。INP-INN 端子間に所定の電圧差を入力した状態で、キャリブレーションを実行することで、レジスタにキャリブレーション値を出力します。シャント抵抗などの外付け電流検出素子を接続した状態でキャリブレーションを実行することで、より高精度な電流測定をすることができます。工程モードのゲインキャリブレーションを実施した場合はオフセットキャリブレーションも併せて実施する必要があります。この時、ゲインキャリブレーション→オフセットキャリブレーションの順で実施してください。レジスタに出力されたキャリブレーション値は BD7220FV-C のリセットにより破棄されるので、外部メモリなどに保持をし、BD7220FV-C の起動時には再書き込みをしてください。

4.2.1.1 工程モード：ゲインキャリブレーション

ゲインキャリブレーションは充電側電流 PFS(INP 端子が+方向)と放電側電流 MFS(INP 端子が-方向)の2点の電流値に相当する電圧を印加することで実施します。BD7220FV-C には設定情報として、CALVIN_DIFF レジスタに PFS-MFS 間の差電圧情報を入力します。CALVIN_DIFF と PFS、MFS の関係は Figure 4-3 を参照してください。(記載の電流値は AMP の GAIN = 25 倍、 $R_{SNS}=0.2\text{ m}\Omega$ の場合の例です)

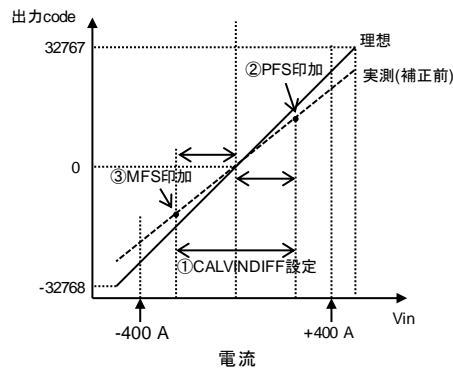


Figure 4-3. ゲインキャリブレーション印加設定

キャリブレーションフローは以下ようになります。

- ① CALVIN_DIFF レジスタ (PFS-MFS 間の差電圧情報)設定
- ② 充電側電流 PFS の印加後、キャリブレーションの実行 (レジスタ CALIB_TRG = "1" の書き込み)
- ③ 放電側電流 MFS の印加後、キャリブレーションの実行 (レジスタ CALIB_TRG = "1" の書き込み)

※注意 1

AMP のゲイン設定を切り替えて電流測定を実施する場合には、ゲイン設定毎に上記のキャリブレーションを実行してください。ゲイン設定毎に GAIN10 レジスタに設定する補正値が必要になります。

※注意 2

充電側キャリブレーション、放電側キャリブレーションの順序を逆にした場合、正常にキャリブレーションが実行されません。必ず、充電側→放電側の順序でキャリブレーションを実行してください。誤って、放電側→充電側の順序でキャリブレーションをしてしまった場合には BD7220FV-C を一度リセットしてください。

入力する差電圧の情報は CALVIN_DIFF レジスタ[11:0]にて設定します。

次に示す式のように、外付けシャント抵抗値 R_{SNS} と AMP_GAIN 設定により、設定値は異なります。CALVIN_DIFF 設定値の算出結果が負の数になった場合は PFS-MFS 差電流が設定可能範囲外であることを示しています。

$$CALVIN_DIFF\ 設定値 = \left\{ 2^{13} \times \frac{(\Delta I \times R_{SNS} \times AMP_GAIN)}{4.5} \right\} - 2^{12}$$

R_{SNS} : シャント抵抗値 [Ω]

オペアンプゲイン設定毎の CALVIN_DIFF 設定可能範囲は、Table 4-1 を参照してください。

ゲイン設定が 25 倍、 $R_{SNS} = 0.2\text{ m}\Omega$ の場合、CALVIN_DIFF の設定は 450 A~800 A の間で 109.86 mA Step 毎の設定が可能です。CALVIN_DIFF = 450 A 設定時には、PFS = 225 A と MFS = -225 A の印加が必要になります。

4.2.1.1 工程モード：ゲインキャリブレーション – 続き

R_{SNS} の値とゲイン設定に応じて設定可能な PFS-MFS 間電流差の最小値 ΔI_{MIN} は変わり、次式にて算出されます。

$$\Delta I_{MIN} = 2.25 / (AMP_GAIN \times R_{SNS})$$

R_{SNS}: ショント抵抗値 [Ω]

Table 4-1. CALVIN_DIFF レジスタ電流設定単位

	AMP_GAIN = 5 times				AMP_GAIN = 25 times				AMP_GAIN = 51 times			
	AMP Input Differential Voltage	UNIT	AMP Input Differential Current (R _{SNS} = 0.2 mΩ)	UNIT	AMP Input Differential Voltage	UNIT	AMP Input Differential Current (R _{SNS} = 0.2 mΩ)	UNIT	AMP Input Differential Voltage	UNIT	AMP Input Differential Current (R _{SNS} = 0.2 mΩ)	UNIT
Minimum Setting	450.00	mV	2250.00	A	90.00	mV	450.00	A	44.12	mV	220.59	A
Maximum Setting	599.96	mV	2999.82	A	160.00	mV	800.02	A	80.01	mV	400.03	A
Step Width	109.86	μV	549.32	mA	21.97	μV	109.86	mA	10.77	μV	53.85	mA

例えばゲイン設定 25 倍にて、PFS=+300 A、MFS=-300 A の電流を印加する場合を考えます。この場合、PFS-MFS 間の電流差は 600 A となるため、Table 4-1 の設定範囲の 450 A~800 A を満たすので、キャリブレーションが可能です。(設定範囲外の電流差の場合には、印加電流の調整が必要です) CALVIN_DIFF レジスタの設定値は次のように計算が可能です。

$$CALVIN_DIFF \text{ 設定値} = \left\{ 2^{13} \times \frac{(\Delta I \times R_{SNS} \times AMP_GAIN)}{4.5} \right\} - 2^{12}$$

R_{SNS}: ショント抵抗値 [Ω]

$$CALVIN_DIFF = \{ 2^{13} \times (600[A] \times 0.2 \times 10^{-3} \times 25) / 4.5 \} - 2^{12} = 1365[DEC] = 555[HEX]$$

ゲインキャリブレーション実行時の SPI 通信実行フローを Table 4-2 に示します。レジスタ設定及び、INP-INN 端子間の入力電圧の設定をした後、CALIB_TRG レジスタ="1"でキャリブレーション演算をスタートします。(CALIB_TRG レジスタに"1"を書き込んだ後、レジスタの値は自動的に"0"に戻ります。) ゲインのキャリブレーション値の出力のためには、上記のキャリブレーション演算が充電側と放電側であわせて 2 回が必要です。

Table 4-2. 工程モード：ゲインキャリブレーション実行時 SPI 通信実行フロー

Item	Register	Description	SPI				INP-INN Input
			R/W	REG ADDR	CONT ADDR	DATA	
Initial Configuration	CALVIN_DIFF_H = XXXX	Configuration of Differential Input Between INP and INN	W	0Fh	1Eh	0xh	
	CALVIN_DIFF_L = XXXX		W	10h	20h	XXh	
	AMP_GAIN = XX MCIC_R = 11	Configure AMP_GAIN as Actual Use (For Higher Accurate Calibration, Configure MCIC_R Resister 2'b11 Regardless of Actual Use)	W	00h	00h	X0h	
Charge Configuration	GAIN_CAL_FS = 1, CALIB_MODE = 001	Forcing Charge Current Configure CALIB_MODE	W	04h	08h	09h	Input Differential Voltage of Charge
Charge Calibration	CALIB_TRG = 1	Trigger Input to Start Calibration	W	02h	04h	20h	
Discharge Configuration	GAIN_CAL_FS = 0, CALIB_MODE = 001	Forcing Discharge Current Configure CALIB_MODE	W	04h	08h	01h	Input Differential Voltage of Discharge
Discharge Calibration	CALIB_TRG = 1	Trigger Input to Start Calibration	W	02h	04h	20h	
Read Calibration Output in GAIN10 Resister	read GAIN10_2	Read Calibration Output	R	05h	0Bh	-	
	read GAIN10_1		R	06h	0Dh	-	
	read GAIN10_0_GAIN30_2		R	07h	0Fh	-	
			R	07h	0Fh	-	

REG ADDR: BD7220FV-C レジスタマップのアドレスを示します。
CONT ADDR: SPI 通信時に送付する最初の 1 バイトデータになります。

- Ex1) Write REG ADDR=0Fh → 8b'0000 1111 → 0(EC) + 6b'001111 + 0(Write) = 1Eh (EC Bit = 0, CRC 無効時)
- Ex2) Read REG ADDR=02h → 8b'0000 0010 → 0(EC) + 6b'000010 + 1(Read) = 05h (EC Bit = 0, CRC 無効時)

キャリブレーション完了確認 (CALIB_FIN 割り込みの検出)
割り込みレジスタ CALIB_FIN によって、キャリブレーション完了を確認することができます。CALIB_FIN レジスタは、キャリブレーションの完了により"1"となるので、あらかじめキャリブレーションの実行の前に CALIB_FIN レジスタを"0"にクリアしてください。キャリブレーション完了による割り込み信号を INTB 端子に発生させるためには、CALIB_FIN_EN レジスタに"1"を書き込んでください。
工程モードのゲインキャリブレーションを再実施する場合、GAIN10、OFST10、GAIN30 レジスタの値を 0 にリセットしてからキャリブレーションを行ってください。

4.2.1.2 工程モード：オフセットキャリブレーション

オフセットキャリブレーションは INP-INN 端子間に電流ゼロ状態の電圧差を入力することで実行します。電圧差入力の状態では CALIB_TRG レジスタに“1”を書き込めばキャリブレーションは自動的に実行されます。キャリブレーションフローは以下の1ステップになります。

- ① 電流ゼロ状態の電圧印加後、キャリブレーションの実行（レジスタ CALIB_TRG = “1”の書き込み）

※注意 1

AMP ゲイン設定を切り替えて電流測定を行う場合にはゲイン設定毎にキャリブレーションを実施してください。

オフセットキャリブレーション実行時のコマンド入力フローを Table 4-3 に示します。

Table 4-3. 工程モード：オフセットキャリブレーション実行時 SPI 通信実行フロー

Item	Register	Description	SPI				INP-INN Input
			R/W	REG ADDR	CONT ADDR	DATA	
Initial Configuration	AMP_GAIN = XX MCICR = 11,	Configure AMP_GAIN as Actual Use (For Higher Accurate Calibration, Configure MCICR_R Resistor 2'b11 Regardless of Actual Use)	W	00h	00h	X0h	Input Differential Voltage at No Current Flow (INP and INN Shorted)
	CALIB_MODE = 010	Configure CALIB_MODE	W	04h	08h	02h	
Offset Calibration	CALIB_TRG = 1	Trigger Input to Start Calibration	W	02h	04h	20h	
Read Calibration Output in OFST10	read OFST10_H	Read Calibration Output	R	0Ah	15h	-	-
	read OFST10_L		R	0Bh	17h	-	

キャリブレーション完了確認は、ゲインキャリブレーションと同様です。

工程モードのオフセットキャリブレーションを再実施する場合、OFST10 レジスタの値を 0 にリセットしてください。

4.2.2 マニュアルキャリブレーション

マニュアルモードのキャリブレーションではセット上でのゲインとオフセットのキャリブレーションが可能です。

4.2.2.1 マニュアルゲインキャリブレーション

マニュアルでのゲインキャリブレーションは GAIN30 レジスタ及び GAIN31 レジスタを使用して行います。GAIN30 レジスタはキャリブレーション値設定用のレジスタです。後述の計算式により算出された設定値を書き込むことによりゲインキャリブレーションが実施されます。GAIN31 レジスタは IC 内部で保持しているゲイン補正情報を読み出し専用レジスタです。工程モードキャリブレーションでは IC が自動でゲイン補正比率を算出しキャリブレーション値を設定しますが、本モードでは 0.8 倍から 1.2 倍の間のゲイン補正比率を 0.006 %ステップで外部から設定しキャリブレーションを行うことができます。ゲイン補正比率は 2 点での電流印加時の印加電流値 IP 及び IM とその時の CURCD 出力値 PD 及び MD、外付けシャント抵抗値 R_{SNS} と AMP_GAIN 設定から以下の式で算出されます。電流を印加する 2 点の電流方向は任意の組み合わせが可能で、充電と放電の組み合わせに限りません。

$$\text{ゲイン補正比率} = \frac{(IP - IM) \times R_{SNS} \times AMP_GAIN \times (2^{15} - 1)}{(PD - MD) \times 2.25}$$

R_{SNS} : シャント抵抗値[Ω]

例えば、ゲイン設定が 25 倍、外付けシャント抵抗値が 0.2 mΩ、印加電流値が IP = +100 A と -250 A でその時の CURCD 出力値がそれぞれ PD = 7654、MD = -19113 の場合ゲイン補正比率は次のように計算されます。

$$\text{ゲイン補正比率} = \frac{\{100 - (-250)\} \times 0.2 \times 10^{-3} \times 25 \times (2^{15} - 1)}{\{7654 - (-19113)\} \times 2.25} = 0.95244$$

GAIN30 レジスタへの設定値は GAIN31 レジスタの値とゲイン補正比率から以下の式で算出されます。補正比率が 1 倍未満の場合は、2 の補数表現にて負の値を GAIN30 に書き込んでください。

$$GAIN30 \text{ 設定値} = \{GAIN31[DEC] \times (\text{ゲイン補正比率})\} - GAIN31[DEC]$$

例えば、GAIN31 レジスタ値が 0xBD2C(48428[DEC])、電流測定値を 1.05 倍に補正する場合は次のように計算されます。

$$GAIN30 = \{48428 \times 1.05\} - 48428 = 2421[DEC] = 975[HEX]$$

また、上記ゲイン補正比率の計算例のように補正比率が 1 倍未満の場合は以下ようになります。

$$GAIN30 = \{48428 \times 0.95244\} - 48428 = -2303[DEC] = 3F701[HEX]$$

※注意 1

マニュアルゲインキャリブレーションは IDLE または SSHDN モード状態でを行い、電流測定中に行わないでください。

※注意 2

マニュアルゲインキャリブレーションを再実施する場合には、一度 GAIN30 レジスタを 0 にリセットしてから GAIN31 レジスタの値を読み出して GAIN30 レジスタ設定値を再計算してください。

※注意 3

GAIN31 レジスタの出力値は AMP ゲイン設定に応じて異なります。このため AMP ゲイン設定を変更して使用する場合はゲイン設定毎に GAIN30 レジスタ設定値を算出する必要があります。ゲイン設定を変更して GAIN30 レジスタ値を再計算する場合も一度 GAIN30 レジスタを 0 にリセットしてから GAIN31 レジスタの値を読み出して GAIN30 レジスタ設定値を再計算してください。

※注意 4

GAIN31 レジスタの出力値は工程モードゲインキャリブレーションのキャリブレーション値(GAIN10 レジスタのレジスタ値)に応じて変わります。工程モードキャリブレーションを再実施した場合には GAIN30 レジスタを 0 にリセットしてから再度 GAIN31 レジスタの値を読み出して GAIN30 レジスタ設定値を再計算してください。

4.2.2.2 マニュアルオフセットキャリブレーション

マニュアルでのオフセットキャリブレーションは OFST10 レジスタを使用して行います。補正したい電流(補正電流)に応じたレジスタ値を補正前の OFST10 レジスタの値に加減算して書き込むことによりオフセットキャリブレーションが実施されます。補正電流からレジスタ値への計算は Table 1-1 の LSB 電流値を参照して行ってください。OFST10 レジスタへの設定値は補正前の OFST10 レジスタ値と補正電流から以下の式で算出されます。

$$\text{OFST10 設定値} = (\text{補正前のOFST10 レジスタ値 [DEC]}) + (\text{補正電流 [DEC]})$$

例えば、補正前の OFST10 レジスタ値が 16'h012C(=16'd300)、外付け電流センス抵抗値が 0.2 mΩ、AMP ゲイン設定が 25 倍、補正電流が+5A の場合、1LSB の電流は 13.73 mA です。補正電流のレジスタ換算値及び OFST10 レジスタ設定値は次のように計算されます。

$$\text{補正電流 [DEC]} = 5[\text{A}] \div 13.73[\text{mA}] \approx 364.17 \approx 364[\text{DEC}]$$

$$\text{OFST10 設定値 [DEC]} = 300[\text{DEC}] + 364[\text{DEC}] = 664[\text{DEC}] = 298[\text{HEX}]$$

※注意 1

マニュアルオフセットキャリブレーションは IDLE または SSHDN モード状態で行い、電流測定中に行わないでください。

※注意 2

マニュアルオフセットキャリブレーションを再実施する場合には、上記手順と同様に OFST10 レジスタの値に補正電流に応じたレジスタ値を加減算して書き込んでください。

※注意 3

AMP ゲイン設定を変更した場合には LSB 電流値も変わるため OFST10 レジスタ設定値も再計算してください。

5 SPI 通信

5.1 概要

BD7220FV-C は最大動作周波数 500 kHz の SPI インタフェースを搭載しています。(モード 0 対応) 通信の信頼性向上のための CRC コードの有無の選択が可能です。

5.1.1 特長

- ・SPI 通信インタフェース
- ・データライトは 1 バイト単位で実施
- ・データリードは連続バイト単位で実施可能(バイト数指定)
- ・CRC コードの有無の選択が可能 (制御アドレスの MSB である EC ビットによって選択)
- ・CRC の多項式は X^8+X^2+X+1

5.1.2 構成

BD7220FV-Cは、SPI インタフェースを搭載しています。SPI インタフェースの電源はVDD端子となります。

CSB 端子を“L”レベルにすることで、SPI インタフェースが有効となり、SCK 端子クロック立ち上がりに同期して、MSB ファーストのSDI 端子データをLSI 内部に取り込みます。リードデータは、SCK 端子クロック立ち下がりに同期してMSB ファーストでSDO 端子に出力します。CSB 端子を“H”レベルにすると、SPI インタフェースは無効となり、初期状態に戻ります。1 回のデータライト・リード動作完了毎に必ずCSB 端子を“H”レベルにしてください。(データリードに関してはバイト単位の連続リードが可能です。)

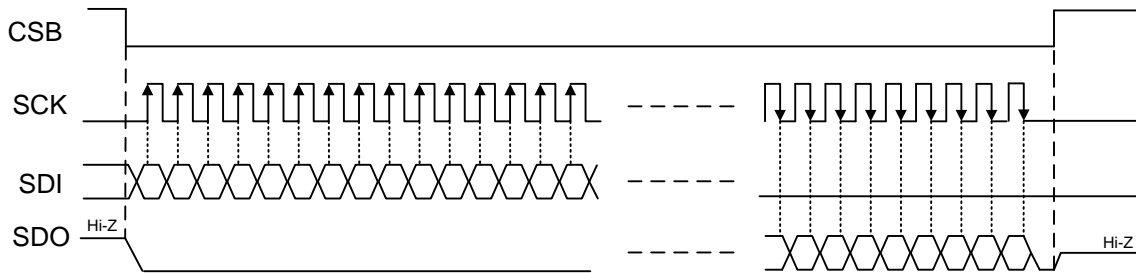


Figure 5-1. SPI タイミングチャート

制御レジスタの各アドレスへのデータのリード・ライトを行うことで、各種設定や制御を行います。データライトは1 バイト単位で行い、データリードは読み出すバイト数を指定して行います。データライトの場合には、RW ビットを“0”に設定し、データリードの場合には、RW ビットを“1”に設定します。また、通信エラーを検出するためのCRC コードを付加する場合には、先頭のEC ビットを“1”に設定し、CRC コードを付加しない場合には、EC ビットを“0”に設定します。

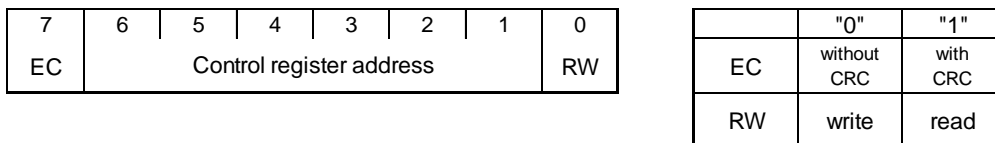


Figure 5-2. 制御アドレス構成

5.2 動作説明

CRC コード付加のなし/ありのそれぞれの場合について、データライト/リード時の通信フォーマットを示します。

5.2.1 CRC コード付加なし：データライト時通信フォーマット

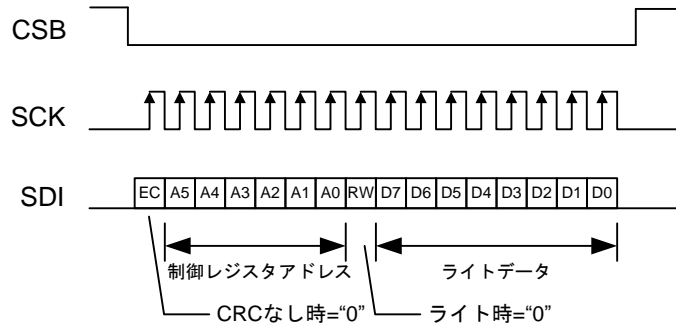


Figure 5-3. CRC なし、データライト時通信フォーマット

5.2.2 CRC コード付加なし：データリード時通信フォーマット

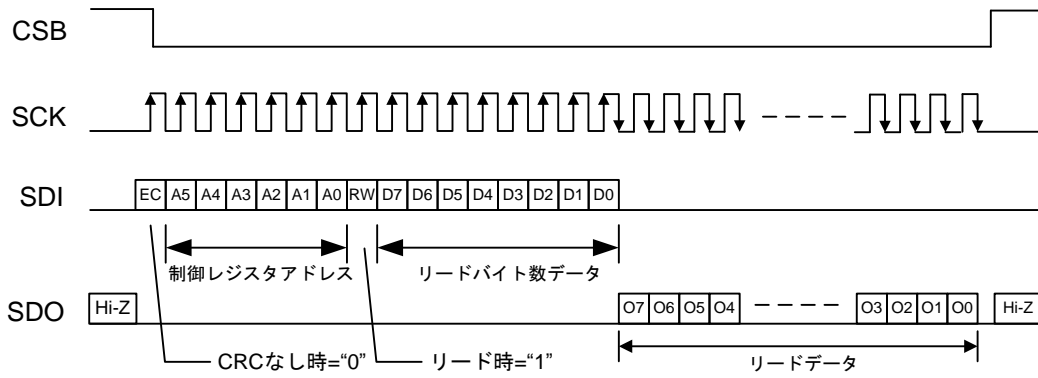


Figure 5-4. CRC なし、データリード時通信フォーマット

5.2.3 CRC コード付加あり：データライト時通信フォーマット

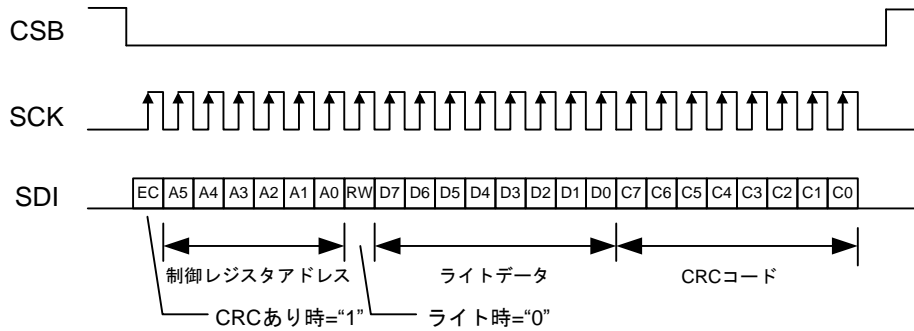


Figure 5-5. CRCあり、データライト時通信フォーマット

CRCコード付加あり(EC = “1”)の場合には、1回の通信データに対して多項式 X^8+X^2+X+1 により生成されたCRCコード(Cycle Redundancy Code)を通信データの末尾に付加します。CSB端子を“H”レベルにすると、CRC演算は初期化され、初期値はFFhとなります。

CRC演算結果と受信したCRCコードが一致した場合のみ、指定された制御レジスタのデータライト動作が行われます。一致しなかった場合には、データライト動作は行われません。CRCエラーを検出すると、CRCエラーフラグがセットされ、外部MCUへの割り込み信号をINTB端子に出力することができます。詳細は3. 割り込み動作の項目を参照してください。

5.2.4 CRCコード付加あり：データリード時通信フォーマット

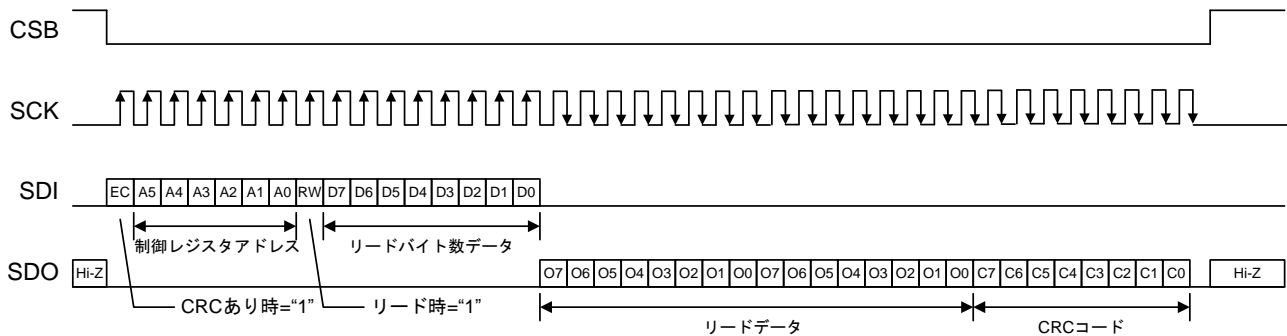


Figure 5-6. CRCあり、データリード時通信フォーマット

データリード動作時にも送受信データすべてに対してCRC演算を行い、リードデータの最後にCRC演算結果を出力しますので、外部MCU側でもCRC演算結果と受信したCRCコードを比較することで、通信エラーを検出することができます。なおCRCコードはリードバイト数には含まれません。

上記はリードバイトデータ数を2バイト(リードバイト数データ 02h)とした場合の例になります。

5.3 複数バイトにまたがる測定データのリード

CURCD、AVE_CURCD、CC_CCNTD、CHG_CCNTD、DIS_CCNTD、EXADIN_VALUEの各レジスタは電流計測、電流積算及びEXADIN_TRG入力時には値が更新されます。

これらのレジスタ値はMSBアドレスから順にリードしてください。複数アドレスにまたがるレジスタ値はMSBアドレスへのリードをトリガに、IC内部のバッファに一度保持されます。そのため複数アドレスのリード途中でデータが更新され、データが変化することはありません。LSBアドレスからリードした場合、リード途中でデータが更新されてしまう可能性があります。

MSBアドレスからLSBアドレスへのリード中に他のアドレスへ通信を行った場合にも、再度MSBから順にリードしてください。このときのリードデータは再度MSBへのリードを開始した時点の値になります。

Ex.) CURCD(電流測定値)の場合

正しいリード順序：アドレス 13h CURCD_H → アドレス 14h CURCD_L

誤ったリード順序：アドレス 14h CURCD_L → アドレス 13h CURCD_H

6 EXADIN

6.1 概要

BD7220FV-C に内蔵されている $\Delta\Sigma$ ADC は、入力チャンネル切替え機能をもっています。通常時は AMP を介して電流値をモニタしますが、SPI からのトリガ信号により外部 EXADIN 端子の電圧を測定できます。本機能により電池の電圧やサーミスタ電圧といった値を時分割で測定することが可能です。(EXADIN 端子測定中は、電流値を測定することはできません)

6.1.1 特長

- ・電流以外のアナログ値を AD 変換可能な EXADIN 端子 (EXADIN 端子の入力電圧範囲は 0.5 V~4.5 V)

6.1.2 構成

EXADIN 端子の接続構成を Figure 6-1 に示します。

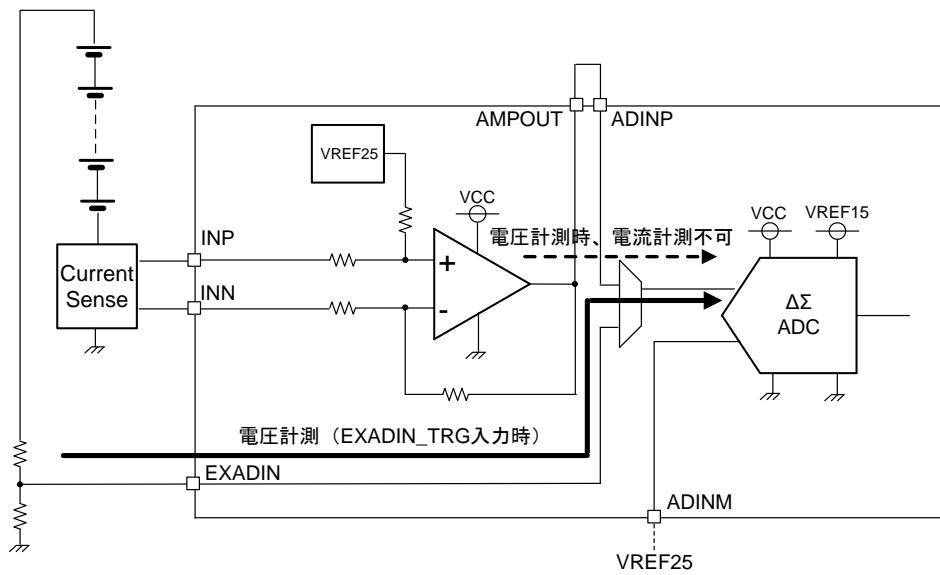


Figure 6-1. EXADIN 端子接続構成

6.2 動作説明

EXADIN 端子の入力電圧測定は、EXADIN_TRG (アドレス 02h CC_TRG_RST_CMD [3])レジスタに“1”を書き込むことによって実施されます。EXADIN_TRG は、“1”が書き込まれた後、自動的に“0”になります。

MODE_SEL[1:0]	2'b01 (NORMAL)					
AMP	ON	OFF	ON	OFF	ON	
ADC	ON	OFF	初回データ変換	OFF	初回データ変換	ON
CURCD_DIR	0 (充電)	1 (放電)	0 (充電方向)			1 (放電)
CURCD[14:0]	A	B	C (EXADIN切替中は最後に測定した電流値を保持)			D
CC_CCNTD[31:0]	+A	-B	+C	EXADIN切替中(電圧測定中)はCCNTD積算されない		-D
測定対象	電流	測定対象無し	電圧	測定対象無し	電流	電流
WAIT時間	-	INL_WAIT	CHG_TERM	INL_WAIT	CHG_TERM	-
EXADIN_TRG	[Pulse]			[Transition]		
EXADIN_VALUE[15:0]	Y			Z		

Figure 6-2. EXADIN 端子測定タイミングチャート

7 レジスタマップ

Register address (dec)	Register address (Hex)	Register Name	D7	D6	D5	D4	D3	D2	D1	D0	Initial Value	Access (R, R/W)		
0	00h	CC_SET1	AMP_GAIN[1:0]		MDC_R[1:0]		-	CCNTEN	MODE_SEL[1:0]			80h	R/W	
1	01h	CC_SET2	OSR[1:0]			CC_UNDIV	AVE_CURCD_COUNT[1:0]		CCNTD_MASK[2:0]			05h	R/W	
2	02h	CC_TRG_RST_CMD	-	-	CALIB_TRG	-	EXADIN_TRG	DIS_CNTD_RST	CHG_CNTD_RST	CCNTRST	00h	R/W		
3	03h	CC_SET3	-	SLEEP_CC_SEL	SLEEP_SAMPLING_TIME[1:0]		SLEEP_INTERVAL[1:0]		-	REX_EN	01h	R/W		
4	04h	ADC_CALIB	-	-	-	-	GAIN_CAL_FS	CALIB_MODE[2:0]				00h	R/W	
5	05h	GAIN10_2	-	-	-	-	GAIN10[17:14]					00h	R/W	
6	06h	GAIN10_1	GAIN10[13:6]					GAIN50[17:16]					00h	R/W
7	07h	GAIN10_0_GAIN30_2	GAIN10[5:0]					GAIN50[17:16]					00h	R/W
8	08h	GAIN30_1	GAIN30[15:8]					GAIN30[17:16]					00h	R/W
9	09h	GAIN30_0	GAIN30[7:0]					GAIN30[17:16]					00h	R/W
10	0Ah	OFST10_H	OFST10[15:8]					OFST10[17:16]					00h	R/W
11	0Bh	OFST10_L	OFST10[7:0]					OFST10[17:16]					00h	R/W
12	0Ch	GAIN31_2	-	-	-	-	-	-	GAIN31[17:16]			00h	R	
13	0Dh	GAIN31_1	GAIN31[15:8]					GAIN31[17:16]					40h	R
14	0Eh	GAIN31_0	GAIN31[7:0]					GAIN31[17:16]					00h	R
15	0Fh	CALVIN_DIFF_H	-	-	-	-	-	CALVIN_DIFF[11:8]				00h	R/W	
16	10h	CALVIN_DIFF_L	CALVIN_DIFF[7:0]					CALVIN_DIFF[17:16]					00h	R/W
17	11h	EXADIN_VALUE_H	EXADIN_VALUE[15:8]					EXADIN_VALUE[17:16]					00h	R
18	12h	EXADIN_VALUE_L	EXADIN_VALUE[7:0]					EXADIN_VALUE[17:16]					00h	R
19	13h	CURCD_H	CURCD_DIR	CURCD[14:8]					CURCD[17:16]				00h	R
20	14h	CURCD_L	CURCD[7:0]					CURCD[17:16]					00h	R
21	15h	AVE_CURCD_H	AVE_CURCD_DIR	AVE_CURCD[14:8]					AVE_CURCD[17:16]				00h	R
22	16h	AVE_CURCD_L	AVE_CURCD[7:0]					AVE_CURCD[17:16]					00h	R
23	17h	CC_CNTD_3	CC_CNTD[31:24]					CC_CNTD[17:16]				00h	R/W	
24	18h	CC_CNTD_2	CC_CNTD[23:16]					CC_CNTD[17:16]				00h	R/W	
25	19h	CC_CNTD_1	CC_CNTD[15:8]					CC_CNTD[17:16]				00h	R/W	
26	1Ah	CC_CNTD_0	CC_CNTD[7:0]					CC_CNTD[17:16]				00h	R/W	
27	1Bh	CHG_CNTD_3	CHG_CNTD[31:24]					CHG_CNTD[17:16]				00h	R/W	
28	1Ch	CHG_CNTD_2	CHG_CNTD[23:16]					CHG_CNTD[17:16]				00h	R/W	
29	1Dh	CHG_CNTD_1	CHG_CNTD[15:8]					CHG_CNTD[17:16]				00h	R/W	
30	1Eh	CHG_CNTD_0	CHG_CNTD[7:0]					CHG_CNTD[17:16]				00h	R/W	
31	1Fh	DIS_CNTD_3	DIS_CNTD[31:24]					DIS_CNTD[17:16]				00h	R/W	
32	20h	DIS_CNTD_2	DIS_CNTD[23:16]					DIS_CNTD[17:16]				00h	R/W	
33	21h	DIS_CNTD_1	DIS_CNTD[15:8]					DIS_CNTD[17:16]				00h	R/W	
34	22h	DIS_CNTD_0	DIS_CNTD[7:0]					DIS_CNTD[17:16]				00h	R/W	
35	23h	CC_BATCAP1_TH_2	CC_BATCAP1_TH[23:16]					CC_BATCAP1_TH[17:16]				00h	R/W	
36	24h	CC_BATCAP1_TH_1	CC_BATCAP1_TH[15:8]					CC_BATCAP1_TH[17:16]				00h	R/W	
37	25h	CC_BATCAP1_TH_0	CC_BATCAP1_TH[7:0]					CC_BATCAP1_TH[17:16]				00h	R/W	
38	26h	CC_BATCAP2_TH_2	CC_BATCAP2_TH[23:16]					CC_BATCAP2_TH[17:16]				00h	R/W	
39	27h	CC_BATCAP2_TH_1	CC_BATCAP2_TH[15:8]					CC_BATCAP2_TH[17:16]				00h	R/W	
40	28h	CC_BATCAP2_TH_0	CC_BATCAP2_TH[7:0]					CC_BATCAP2_TH[17:16]				00h	R/W	
41	29h	CC_BATCAP3_TH_2	CC_BATCAP3_TH[23:16]					CC_BATCAP3_TH[17:16]				00h	R/W	
42	2Ah	CC_BATCAP3_TH_1	CC_BATCAP3_TH[15:8]					CC_BATCAP3_TH[17:16]				00h	R/W	
43	2Bh	CC_BATCAP3_TH_0	CC_BATCAP3_TH[7:0]					CC_BATCAP3_TH[17:16]				00h	R/W	
44	2Ch	CC_BATCAP4_TH_2	CC_BATCAP4_TH[23:16]					CC_BATCAP4_TH[17:16]				00h	R/W	
45	2Dh	CC_BATCAP4_TH_1	CC_BATCAP4_TH[15:8]					CC_BATCAP4_TH[17:16]				00h	R/W	
46	2Eh	CC_BATCAP4_TH_0	CC_BATCAP4_TH[7:0]					CC_BATCAP4_TH[17:16]				00h	R/W	
47	2Fh	OCURTHR1_H	OCURTHR1_DIR	OCURTHR1[14:8]					OCURTHR1[17:16]				00h	R/W
48	30h	OCURTHR1_L	OCURTHR1[7:0]					OCURTHR1[17:16]				00h	R/W	
49	31h	OCURTHR2_H	OCURTHR2_DIR	OCURTHR2[14:8]					OCURTHR2[17:16]				00h	R/W
50	32h	OCURTHR2_L	OCURTHR2[7:0]					OCURTHR2[17:16]				00h	R/W	
51	33h	OCURTHR3_H	OCURTHR3_DIR	OCURTHR3[14:8]					OCURTHR3[17:16]				00h	R/W
52	34h	OCURTHR3_L	OCURTHR3[7:0]					OCURTHR3[17:16]				00h	R/W	
53	35h	CC_SET4	REX_DUR[1:0]		OCURDUR3[1:0]		OCURDUR2[1:0]		OCURDUR1[1:0]			00h	R/W	
54	36h	REX_CURCD_TH	REX_CURCD_TH[7:0]					REX_CURCD_TH[17:16]					00h	R/W
55	37h	WAKE_CURCD_TH	WAKE_CURCD_TH[7:0]					WAKE_CURCD_TH[17:16]					00h	R/W
56	38h	CC_SET5	-	-	INL_WAIT[1:0]		-	-	WAKE_COUNT[1:0]			00h	R/W	
57	39h	INT_EN1	CC_MON4_RES_EN	CC_MON4_DET_EN	CC_MON3_RES_EN	CC_MON3_DET_EN	CC_MON2_RES_EN	CC_MON2_DET_EN	CC_MON1_RES_EN	CC_MON1_DET_EN	00h	R/W		
58	3Ah	INT_EN2	OCUR3_RES_EN	OCUR3_DET_EN	OCUR2_RES_EN	OCUR2_DET_EN	OCUR1_RES_EN	OCUR1_DET_EN	ALARM_OCUR1_RES_EN	ALARM_OCUR1_DET_EN	00h	R/W		
59	3Bh	INT_EN3	-	CALIB_FIN_EN	-	CRCERR_DET_EN	-	REX_DET_EN	WAKE_RES_EN	WAKE_DET_EN	00h	R/W		
60	3Ch	INT_REQ1	CC_MON4_RES	CC_MON4_DET	CC_MON3_RES	CC_MON3_DET	CC_MON2_RES	CC_MON2_DET	CC_MON1_RES	CC_MON1_DET	00h	R/W		
61	3Dh	INT_REQ2	OCUR3_RES	OCUR3_DET	OCUR2_RES	OCUR2_DET	OCUR1_RES	OCUR1_DET	-	-	00h	R/W		
62	3Eh	INT_REQ3	-	CALIB_FIN	OTP_DL_FIN	CRCERR_DET	-	REX_DET	WAKE_RES	WAKE_DET	00h	R/W		
63	3Fh	PAGE_SEL	HOSC_ON					PAGE_SEL[1:0]					00h	R/W

Address 00h: CC_SET1 Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
00h	CC_SET1	R/W	AMP_GAIN[1:0]		MCIC_R[1:0]		-	CCNTEN	MODE_SEL[1:0]	
	Initial Value	80h	1	0	0	0	0	0	0	0

- Bit 7-6: AMP_GAIN[1:0]
00: 5倍
01: 25倍
10: 25倍 (default)
11: 51倍
- 差動アンプゲイン切替レジスタ
- 測定電流範囲に応じて、適切なゲインを選択する必要があります。
電流シャント外付け抵抗0.2 mΩの場合の参考値は下記になります。(詳細はTable 1-1参照)
-1000 A ~ +2000 A -> 5倍
±400 A -> 25倍
±200 A -> 51倍
- Bit 5-4: MCIC_R[1:0]
00: 32 (default)
01: 128
10: 256
11: 1024
- ΔΣADC内蔵デジタルフィルタ設定値 (ダウンサンプリング値)
- 内蔵されているデジタルフィルタは、設定によりサンプリング周期やフィルタの応答特性が変化します。MCIC_Rの影響を受けて変化するパラメータは次の通りです。
- CURCD[14:0]
Table 1-5のADCサンプリング周期毎にデータが更新されます。
- AVE_CURCD[14:0]
Table 1-4の固定時間設定毎にデータが更新されます。
- CC_CCNTD[31:0]、CHG_CCNTD[31:0]、DIS_CCNTD[31:0]
Table 2-3の設定にしたがって、MCIC_Rの設定に応じてSLEEPモード時の電流測定回数が決まります。データ更新は250 μs毎で一定です。
- Bit 2: CCNTEN
0: クーロンカウンタOFF (default)
1: クーロンカウンタON
- クーロンカウンタ機能イネーブル
- 電流積算機能を有効にするには、CCNTEN=1に設定してください。
電流測定(1.3.1 参照)をもとに電流量を積算し、電流積算演算単位(1.3.2 参照)を出力することができます。出力されたデータはSPIコマンドで読み出すことができます。電流の特性に応じて、充放電電流積算値CC_CCNTD[31:0]、充電電流積算値CHG_CCNTD[31:0]、放電電流積算値DIS_CCNTD[31:0]の3種類が用意されています。
- 電流積算機能を無効にするには、CCNTENレジスタを"0"に設定してください。
この時、CC_CCNTD[31:0]、CHG_CCNTD[31:0]、DIS_CCNTD[31:0]には最後に更新されたデータが保持されます。また、CC_CCNTD[31:0]、CHG_CCNTD[31:0]、DIS_CCNTD[31:0]に直接SPIコマンドでデータを上書きすることができます。(CCNTEN=1のときは不可)
- CCNTENが"0" または "1"どちらの場合でも、CCNTRST=1によってCC_CCNTD[31:0]を"0"にリセットすることができます。同様に、CHG_CCNTD_RST=1によってCHG_CCNTD[31:0]を"0"に、DIS_CCNTD_RST=1によってDIS_CCNTD[31:0]を"0"にリセットすることができます。
- Bit 1-0: MODE_SEL[1:0]
00: 移行しない (default)
01: NORMAL
10: SLEEP
11: SSHDN
- 動作モード選択
- IDLEから左に示す3つの動作モードのいずれかに移行できます。
NORMAL、SLEEP、SSHDNモード間はSPIコマンドにより自由に遷移が可能です。
"00"を書き込みしてもモード移行しません(現在のモードに留まります)。

Address 01h: CC_SET2 Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
01h	CC_SET2	R/W	OSR[1:0]		CC_UNDIV	AVE_CURCD_COUNT[1:0]		CCNTD_MASK[2:0]		
	Initial Value	05h	0	0	0	0	0	1	0	1

- Bit 7-6: OSR[1:0]
00: 32(OSF=128 kHz) (default)
01: 128(OSF=512 kHz)
10: 512(OSF=2.048 MHz)
11: 32(OSF=128 kHz)
- オーバサンプリングレート設定
※OSF=Over Sampling Frequency
- ΔΣADCのオーバサンプリングレートを設定します。
OSRの影響を受けて変化するパラメータは次の通りです。
- CURCD[14:0]
Table 1-5のADCサンプリング周期毎にデータが更新されます。
- AVE_CURCD[14:0]
Table 1-4の固定平均時間設定毎にデータが更新されます。
- CC_CCNTD[31:0]、CHG_CCNTD[31:0]、DIS_CCNTD[31:0]
Table 2-3の設定にしたがって、SLEEPモード時に積算するデータが決まります。
データ更新は250 μs毎で一定です。
- Bit 5: CC_UNDIV
0: 重み付け有効 (default)
1: 重み付け無効
- クーロンカウント積算時重み付け機能
- CC_CCNTDレジスタは、ゲイン設定毎のLSB電流値の変化を相殺するためロジック回路内部において電流値に対して重み付けした上で電流積算演算されます。このため電流積算値のLSBはゲイン設定に関係なく一定値となります。
- CC_UNDIVによって、重み付けを有効にするか無効にするかを選択することができます。
CC_UNDIV=0で重み付けを有効にした場合、電流積算値に微小な誤差が発生しますが3段階のゲイン設定を切り替えて使用できます。CC_UNDIV=1で重み付けを無効にすると、ゲイン設定は固定となりますが重み付けによる誤差は無くなります。ただし、ゲイン5倍設定時の電流積算容量に比べて、ゲイン25倍設定時の電流積算容量は1/5のサイズ、ゲイン51倍設定時の電流積算容量は1/10.2のサイズになります。(電流積算LSB値が変わります)
- Bit 4-3: AVE_CURCD_COUNT[1:0]
00: 4回 (default)
01: 16回
10: 64回
11: 128回
- 固定時間平均電流の測定回数設定
- 設定された固定時間毎の電流値を平均値として算出することが可能です。
(移動平均ではありません) AVE_CURCD_COUNTレジスタは平均化する測定回数を設定することができます。AD変換されたデータを設定した回数分加算して、平均値を算出しています。なお、固定時間はΔΣADCのデジタルフィルタ設定(アドレス00h: MCIC_R[1:0])、OSR設定(アドレス00h: OSR[1:0])、測定回数設定レジスタ(アドレス01h: AVE_CURCD_COUNT[1:0])から決まります。
- Bit 2-0: CCNTD_MASK[2:0]
000: 7 bitマスク(有効データは11 bit)
001: 6 bitマスク(有効データは12 bit)
010: 5 bitマスク(有効データは13 bit)
011: 4 bitマスク(有効データは14 bit)
100: 3 bitマスク(有効データは15 bit)
101: 2 bitマスク(有効データは16 bit)
110: 1 bitマスク(有効データは17 bit)
111: 0 bitマスク(有効データは18 bit)
- 電流積算演算時のビットマスク機能
- CCNTD_MASKによって、電流積算演算時の電流値の下位ビットをマスク(下位ビットを"0"固定)することができます。

Address 02h: CC_TRG_RST_CMD Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
02h	CC_TRG_RST_CMD	R/W	-	-	CALIB_TRG	-	EXADIN_TRG	DIS_CCNTD_RST	CHG_CCNTD_RST	CCNTRST
	Initial Value	00h	0	0	0	0	0	0	0	0

- Bit 5: CALIB_TRG キャリブレーション設定トリガ ※"1"が書き込まれた後、自動的に"0"に戻ります
0: トリガ発生しない
1: キャリブレーションスタートトリガ
- Bit 3: EXADIN_TRG ΔZADC入力信号切替トリガ ※"1"が書き込まれた後、自動的に"0"に戻ります
0: 電流測定モードのまま
1: ΔZADC入力をEXADINに切り替える (EXADIN端子電圧読み込み)
- Bit 2: DIS_CCNTD_RST 放電電流積算値(DIS_CCNTD)リセット ※"1"が書き込まれた後、自動的に"0"に戻ります
0: リセットしない
1: リセットDIS_CCNTD
- Bit 1: CHG_CCNTD_RST 充電電流積算値(CHG_CCNTD)リセット ※"1"が書き込まれた後、自動的に"0"に戻ります
0: リセットしない
1: リセットCHG_CCNTD
- Bit 0: CCNTRST 電流積算値(CC_CCNTD)リセット ※"1"が書き込まれた後、自動的に"0"に戻ります
0: リセットしない
1: リセットCC_CCNTD

Address 03h: CC_SET3 Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
03h	CC_SET3	R/W	-	SLEEP_CC_SEL	SLEEP_SAMPLING_TIME[1:0]		SLEEP_INTERVAL[1:0]		-	REX_EN
	Initial Value	01h	0	0	0	0	0	0	0	1

- Bit 6: SLEEP_CC_SEL 間欠動作OFF期間中の取得データタイプ
0: 間欠動作のON期間の最後、OFF期間に入る直前の電流値を電流積算する (default)
1: 間欠動作のON期間中に測定された電流値の平均値を電流積算する
- Bit 5-4: SLEEP_SAMPLING_TIME[1:0] 間欠動作ON期間中の電流測定回数 SLEEP_SAMPLING_TIMEの影響を受けて変化するパラメータは次の通りです。
ADCサンプリング周期<2[ms]の場合 CC_CCNTD[31:0], CHG_CCNTD[31:0], DIS_CCNTD[31:0]
00: 1回 (default) Table 2-3の設定にしたがって、SLEEPモード時に積算するデータが決まります。
01: 16回 データ更新は250 μs毎で一定です。
10: 32回
11: 64回
ADCサンプリング周期≥2[ms]の場合
00: 1回 (default)
01: 2回
10: 4回
11: 8回
- Bit 3-2: SLEEP_INTERVAL[1:0] SLEEPモード間欠動作ON/OFF時間比
00: 1:7間欠動作 (default)
01: 1:15間欠動作
10: 1:31間欠動作
11: 1:127間欠動作
- Bit 0: REX_EN RELAXステート(緩和状態)検出
0: RELAXタイマーOFF タイマースタートイネーブル
1: RELAXタイマーON (default) REX_EN=1でCURCD[14:0](13h+14h) ≤ { 7'd0, REX_CURCD_TH[7:0](36h) }であれば、タイマーのカウント動作が開始します。タイマーのカウント動作中にREX_EN=1->0にするとタイマークリアされ、タイマーカウント値が0となります(ポーズではありません)。再びREX_EN=0->1にすると、タイマーカウント値0からカウント動作を開始します。

Address 04h: ADC_CALIB Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
04h	ADC_CALIB	R/W	-	-	-	-	GAIN_CAL_FS	CALIB_MODE[2:0]		
	Initial Value	00h	0	0	0	0	0	0	0	0

- Bit 3: GAIN_CAL_FS ゲインキャリブレーション時入力方向
0: マイナスフルスケール(MFS)方向
1: プラスフルスケール(PFS)方向
- Bit 2-0: CALIB_MODE[2:0] キャリブレーションモード設定 Reservedの5モードには、移行しないようにしてください。(011, 100, 101, 110, 111)
000: 通常動作 (default) キャリブレーション補正値がシフトしてしまう可能性があります。
001: 工程モード(ゲイン)
010: 工程モード(オフセット)
011: Reserved
100: Reserved
101: Reserved
110: Reserved
111: Reserved

Address 05h: GAIN10_2 Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
05h	GAIN10_2	R/W	-	-	-	-	GAIN10[17:14]			
	Initial Value	00h	0	0	0	0	0	0	0	0

Address 06h: GAIN10_1 Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
06h	GAIN10_1	R/W	GAIN10[13:6]							
	Initial Value	00h	0	0	0	0	0	0	0	0

Address 07h: GAIN10_0_GAIN30_2 Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	
07h	GAIN10_0_GAIN30_2	R/W	GAIN10[5:0]						GAIN30[17:16]		
	Initial Value	00h	0	0	0	0	0	0	0	0	

GAIN10[17:0]

工程モード: ゲインキャリブレーション出力結果

※出力結果はICのリセット(SHDNB=LやVCCのUVLO)で破棄されるので、外部メモリなどに保持しBD7220FV-Cの起動時には再書き込みをしてください。

Address 08h: GAIN30_1 Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
08h	GAIN30_1	R/W	GAIN30[15:8]							
	Initial Value	00h	0	0	0	0	0	0	0	0

Address 09h: GAIN30_0 Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
09h	GAIN30_0	R/W	GAIN30[7:0]							
	Initial Value	00h	0	0	0	0	0	0	0	0

GAIN30[17:0]

ゲイン設定マニュアル補正用レジスタ

※出力結果はICのリセット(SHDNB=LやVCCのUVLO)で破棄されるので、外部メモリなどに保持しBD7220FV-Cの起動時には再書き込みをしてください。

Address 0Ah: OFST10_H Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
0Ah	OFST10_H	R/W	OFST10[15:8]							
	Initial Value	00h	0	0	0	0	0	0	0	0

Address 0Bh: OFST10_L Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
0Bh	OFST10_L	R/W	OFST10[7:0]							
	Initial Value	00h	0	0	0	0	0	0	0	0

OFST10[15:0]

工程モード: オフセットキャリブレーション出力結果

※出力結果はICのリセット(SHDNB=LやVCCのUVLO)で破棄されるので、外部メモリなどに保持し、BD7220FV-Cの起動時には再書き込みをしてください。

Address 0Ch: GAIN31_2 Register (R)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	
0Ch	GAIN31_2	R	-							GAIN31[17:16]	
	Initial Value	00h	0	0	0	0	0	0	0	0	

Address 0Dh: GAIN31_1 Register (R)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
0Dh	GAIN31_1	R	GAIN31[15:8]							
	Initial Value	40h	0	1	0	0	0	0	0	0

Address 0Eh: GAIN31_0 Register (R)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
0Eh	GAIN31_0	R	GAIN31[7:0]							
	Initial Value	00h	0	0	0	0	0	0	0	0

GAIN31[17:0]

GAIN30(マニュアル設定用レジスタ)演算用レジスタ

Address 0Fh: CALVIN_DIFF_H Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
0Fh	CALVIN_DIFF_H	R/W	-	-	-	-	CALVIN_DIFF[11:8]			
	Initial Value	00h	0	0	0	0	0	0	0	0

Address 10h: CALVIN_DIFF_L Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
10h	CALVIN_DIFF_L	R/W	CALVIN_DIFF[7:0]							
	Initial Value	00h	0	0	0	0	0	0	0	0

CALVIN_DIFF[11:0]

工程モード: ゲインキャリブレーション設定レジスタ

INP - INN間の差電圧情報を入力してください

Address 11h: EXADIN_VALUE_H Register (R)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
11h	EXADIN_VALUE_H	R	EXADIN_VALUE[15:8]							
	Initial Value	00h	0	0	0	0	0	0	0	0

Address 12h: EXADIN_VALUE_L Register (R)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
12h	EXADIN_VALUE_L	R	EXADIN_VALUE[7:0]							
	Initial Value	00h	0	0	0	0	0	0	0	0

EXADIN_VALUE[15:0]

EXADIN入力切替時、読み込み値保持レジスタ

Address 13h: CURCD_H Register (R)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
13h	CURCD_H	R	CURCD[14:8]							
	Initial Value	00h	0	0	0	0	0	0	0	0

Bit 7 : CURCD_DIR 電流方向ビット
 0: 充電方向 (INP端子電圧 > INN端子電圧)
 1: 放電方向 (INP端子電圧 < INN端子電圧)

Address 14h: CURCD_L Register (R)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
14h	CURCD_L	R	CURCD[7:0]							
	Initial Value	00h	0	0	0	0	0	0	0	0

CURCD[14:0]

電流値

1.3.1 電流測定の際で、ゲイン設定毎のLSB電流値を示しています。
 電流センス外付け抵抗0.2 mΩの場合の参考値は下記になります。(詳細はTable 1-1参照)

ゲイン5倍 : LSB電流値=68.66 mA
 ゲイン25倍 : LSB電流値=13.73 mA
 ゲイン51倍 : LSB電流値=6.73 mA

例) 1000 mAの電流値が流れている場合、レジスタ値は次のようになります。

ゲイン5倍 : $1000/\text{LSB電流値} = 1000/68.66 = 14 \Rightarrow \text{CURCD} = 15'h000E$
 ゲイン25倍 : $1000/\text{LSB電流値} = 1000/13.73 = 72 \Rightarrow \text{CURCD} = 15'h0048$
 ゲイン51倍 : $1000/\text{LSB電流値} = 1000/6.73 = 148 \Rightarrow \text{CURCD} = 15'h0094$

Address 15h: AVE_CURCD_H Register (R)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
15h	AVE_CURCD_H	R	AVE_CURCD_DIR	AVE_CURCD[14:8]						
	Initial Value	00h	0	0	0	0	0	0	0	0

Bit 7 : AVE_CURCD_DIR 平均電流方向ビット
 0: 充電方向 (INP端子電圧 > INN端子電圧)
 1: 放電方向 (INP端子電圧 < INN端子電圧)

Address 16h: AVE_CURCD_L Register (R)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
16h	AVE_CURCD_L	R	AVE_CURCD[7:0]							
	Initial Value	00h	0	0	0	0	0	0	0	0

AVE_CURCD[14:0]

平均電流値

平均回数はアドレス01h AVE_CURCD_COUNTで設定してください
 1.3.1 電流測定の際で、ゲイン設定毎のLSB電流値を示しています。
 電流センス外付け抵抗0.2 mΩの場合の参考値は下記になります。(詳細はTable 1-1参照)

ゲイン5倍 : LSB電流値=68.66 mA
 ゲイン25倍 : LSB電流値=13.73 mA
 ゲイン51倍 : LSB電流値=6.73 mA

例) 1000 mAの電流値が流れている場合、レジスタ値は次のようになります。

ゲイン5倍 : $1000/\text{LSB電流値} = 1000/68.66 = 14 \Rightarrow \text{CURCD} = 15'h000E$
 ゲイン25倍 : $1000/\text{LSB電流値} = 1000/13.73 = 72 \Rightarrow \text{CURCD} = 15'h0048$
 ゲイン51倍 : $1000/\text{LSB電流値} = 1000/6.73 = 148 \Rightarrow \text{CURCD} = 15'h0094$

Address 17h: CC_CCNTD_3 Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
17h	CC_CCNTD_3	R/W	CC_CCNTD[31:24]							
	Initial Value	00h	0	0	0	0	0	0	0	0

Address 18h: CC_CCNTD_2 Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
18h	CC_CCNTD_2	R/W	CC_CCNTD[23:16]							
	Initial Value	00h	0	0	0	0	0	0	0	0

Address 19h: CC_CCNTD_1 Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
19h	CC_CCNTD_1	R/W	CC_CCNTD[15:8]							
	Initial Value	00h	0	0	0	0	0	0	0	0

Address 1Ah: CC_CCNTD_0 Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
1Ah	CC_CCNTD_0	R/W	CC_CCNTD[7:0]							
	Initial Value	00h	0	0	0	0	0	0	0	0

CC_CCNTD[31:0]

電流積算レジスタ

1.3.2 電流積算演算単位の章で、ゲイン設定毎のLSB電流積算値を示しています。電流センス外付け抵抗0.2 mΩの場合の参考値は下記になります。(詳細はTable 1-2参照)
 LSB値=0.3052 μAh
 MSB値=655.36 Ah
 CC_UNDIV=1とした場合、AMP_GAINの設定によって電流積算演算単位は異なります。(Table 1-2参照)

Address 1Bh: CHG_CCNTD_3 Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
1Bh	CHG_CCNTD_3	R/W	CHG_CCNTD[31:24]							
	Initial Value	00h	0	0	0	0	0	0	0	0

Address 1Ch: CHG_CCNTD_2 Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
1Ch	CHG_CCNTD_2	R/W	CHG_CCNTD[23:16]							
	Initial Value	00h	0	0	0	0	0	0	0	0

Address 1Dh: CHG_CCNTD_1 Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
1Dh	CHG_CCNTD_1	R/W	CHG_CCNTD[15:8]							
	Initial Value	00h	0	0	0	0	0	0	0	0

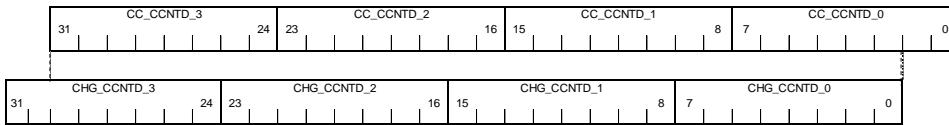
Address 1Eh: CHG_CCNTD_0 Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
1Eh	CHG_CCNTD_0	R/W	CHG_CCNTD[7:0]							
	Initial Value	00h	0	0	0	0	0	0	0	0

CHG_CCNTD[31:0]

充電電流積算レジスタ

※1.3.2 電流積算演算単位の章を参照してください



Address 1Fh: DIS_CCNTD_3 Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
1Fh	DIS_CCNTD_3	R/W	DIS_CCNTD[31:24]							
	Initial Value	00h	0	0	0	0	0	0	0	0

Address 20h: DIS_CCNTD_2 Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
20h	DIS_CCNTD_2	R/W	DIS_CCNTD[23:16]							
	Initial Value	00h	0	0	0	0	0	0	0	0

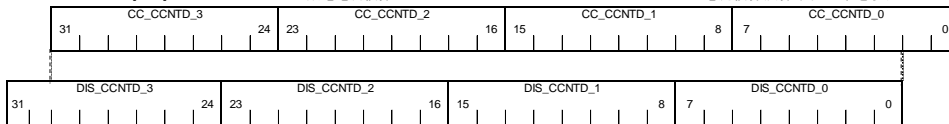
Address 21h: DIS_CCNTD_1 Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
21h	DIS_CCNTD_1	R/W	DIS_CCNTD[15:8]							
	Initial Value	00h	0	0	0	0	0	0	0	0

Address 22h: DIS_CCNTD_0 Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
22h	DIS_CCNTD_0	R/W	DIS_CCNTD[7:0]							
	Initial Value	00h	0	0	0	0	0	0	0	0

DIS_CCNTD[31:0] 放電電流積算レジスタ ※1.3.2 電流積算演算単位の章を参照してください



DIS_CCNTDのLSBはCC_CCNTDのbit[2]に相当します。

Address 23h: CC_BATCAP1_TH_2 Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
23h	CC_BATCAP1_TH_2	R/W	CC_BATCAP1_TH[23:16]							
	Initial Value	00h	0	0	0	0	0	0	0	0

Address 24h: CC_BATCAP1_TH_1 Register (R/W)

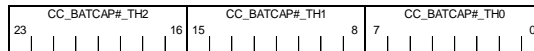
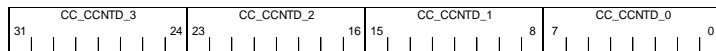
Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
24h	CC_BATCAP1_TH_1	R/W	CC_BATCAP1_TH[15:8]							
	Initial Value	00h	0	0	0	0	0	0	0	0

Address 25h: CC_BATCAP1_TH_0 Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
25h	CC_BATCAP1_TH_0	R/W	CC_BATCAP1_TH[7:0]							
	Initial Value	00h	0	0	0	0	0	0	0	0

CC_BATCAP1_TH[23:0]

電流積算値検出閾値1



CC_CCNTDの上位24 bitに対して、電流積算値検出閾値を設定できます。
(設定方法はCC_BATCAP1-4_THすべて同一です)

CC_BATCAP1_THのLSB値およびMSB値は次の通りです。(CC_UNDIV=0)

LSB値=78.125 μAh
MSB値=655.36 Ah

また、1.3.2 電流積算演算単位の章で、CC_CCNTDのLSB値およびMSB値を示しています。

LSB値=0.3052 μAh
MSB値=655.36 Ah

例) 電流積算閾値 1 Ah の閾値を設定する場合、レジスタ値は次のようになります。

$$1[\text{Ah}] / 78.125[\mu\text{Ah}] = 12800 \Rightarrow \text{CC_BATCAP1_TH}[23:0] = 24'h003200(24'd12800)$$

閾値設定範囲は次の通りです。

閾値設定範囲=78.125 μAh ~ 1310.72 Ah

CC_UNDIV=1とした場合、AMP_GAINの設定によって電流積算演算単位は異なります。
(Table 1-2参照)

Address 26h: CC_BATCAP2_TH_2 Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
26h	CC_BATCAP2_TH_2	R/W	CC_BATCAP2_TH[23:16]							
	Initial Value	00h	0	0	0	0	0	0	0	0

Address 27h: CC_BATCAP2_TH_1 Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
27h	CC_BATCAP2_TH_1	R/W	CC_BATCAP2_TH[15:8]							
	Initial Value	00h	0	0	0	0	0	0	0	0

Address 28h: CC_BATCAP2_TH_0 Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
28h	CC_BATCAP2_TH_0	R/W	CC_BATCAP2_TH[7:0]							
	Initial Value	00h	0	0	0	0	0	0	0	0

CC_BATCAP2_TH[23:0]

電流積算値検出閾値2

※設定方法はCC_BATCAP1_THを参照してください

Address 29h: CC_BATCAP3_TH_2 Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
29h	CC_BATCAP3_TH_2	R/W	CC_BATCAP3_TH[23:16]							
	Initial Value	00h	0	0	0	0	0	0	0	0

Address 2Ah: CC_BATCAP3_TH_1 Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
2Ah	CC_BATCAP3_TH_1	R/W	CC_BATCAP3_TH[15:8]							
	Initial Value	00h	0	0	0	0	0	0	0	0

Address 2Bh: CC_BATCAP3_TH_0 Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
2Bh	CC_BATCAP3_TH_0	R/W	CC_BATCAP3_TH[7:0]							
	Initial Value	00h	0	0	0	0	0	0	0	0

CC_BATCAP3_TH[23:0]

電流積算値検出閾値3

※設定方法はCC_BATCAP1_THを参照してください

Address 2Ch: CC_BATCAP4_TH_2 Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
2Ch	CC_BATCAP4_TH_2	R/W	CC_BATCAP4_TH[23:16]							
	Initial Value	00h	0	0	0	0	0	0	0	0

Address 2Dh: CC_BATCAP4_TH_1 Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
2Dh	CC_BATCAP4_TH_1	R/W	CC_BATCAP4_TH[15:8]							
	Initial Value	00h	0	0	0	0	0	0	0	0

Address 2Eh: CC_BATCAP4_TH_0 Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
2Eh	CC_BATCAP4_TH_0	R/W	CC_BATCAP4_TH[7:0]							
	Initial Value	00h	0	0	0	0	0	0	0	0

CC_BATCAP4_TH[23:0]

電流積算値検出閾値4

※設定方法はCC_BATCAP1_THを参照してください

Address 2Fh: OCURTHR1_H Register (R/W)

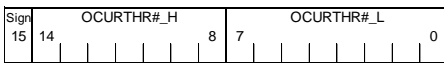
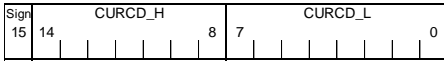
Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
2Fh	OCURTHR1_H	R/W	OCURTHR1[14:8]							
	Initial Value	00h	0	0	0	0	0	0	0	0

Bit 7: OCURTHR1_DIR : 電流検出時の電流方向設定
 0: 充電方向 (INP端子電圧 > INN端子電圧)
 1: 放電方向 (INP端子電圧 < INN端子電圧)

Address 30h: OCURTHR1_L Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
30h	OCURTHR1_L	R/W	OCURTHR1[7:0]							
	Initial Value	00h	0	0	0	0	0	0	0	0

OCURTHR1[14:0] 電流検出閾値1



1.3.1 電流測定の際で、ゲイン設定毎のLSB電流値を示しています。
 電流センス外付け抵抗0.2 mΩの場合の参考値は下記になります。(詳細はTable 1-1参照)

ゲイン5倍 : LSB電流値=68.66 mA
 ゲイン25倍 : LSB電流値=13.73 mA
 ゲイン51倍 : LSB電流値=6.73 mA

例) +1000 mAの閾値を設定する場合、レジスタ値は次のようになります。

OCURTHR1_DIR=0 かつ
 ゲイン5倍 : 1000/LSB電流値=1000/68.66=14 => OCURTHR1=15'h000E
 ゲイン25倍 : 1000/LSB電流値=1000/13.73=72 => OCURTHR1=15'h0048
 ゲイン51倍 : 1000/LSB電流値=1000/6.73=148 => OCURTHR1=15'h0094

閾値設定範囲は次の通りです。

ゲイン5倍 : 閾値設定範囲=-1000 A~+2000 A
 ゲイン25倍 : 閾値設定範囲=0~±400 A
 ゲイン51倍 : 閾値設定範囲=0~±200 A
 ※測定電流範囲と異なるので注意してください

充電電流検出割込みを設定する場合、OCURTHR1_DIR=0にしてください。
 OCUR1_DET_EN(3Ah)=1かつCURCD(13h+14h) > OCURTHR1(2Fh+30h) かつ
 OCURDUR1[1:0](35h)で設定した回数経過後に割り込みが発生します。
 OCUR1_RES_EN(3Ah)=1かつCURCD(13h+14h) ≤ OCURTHR1(2Fh+30h) かつ
 OCURDUR1[1:0](35h)で設定した回数経過後に割り込みが発生します。

放電電流検出割込みを設定する場合、OCURTHR1_DIR=1にしてください。
 OCUR1_DET_EN(3Ah)=1かつCURCD(13h+14h) > OCURTHR1(2Fh+30h) かつ
 OCURDUR1[1:0](35h)で設定した回数経過後に割り込みが発生します。
 OCUR1_RES_EN(3Ah)=1かつCURCD(13h+14h) ≤ OCURTHR1(2Fh+30h) かつ
 OCURDUR1[1:0](35h)で設定した回数経過後に割り込みが発生します。

Address 31h: OCURTHR2_H Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
31h	OCURTHR2_H	R/W	OCURTHR2[14:8]							
	Initial Value	00h	0	0	0	0	0	0	0	0

Bit 7: OCURTHR2_DIR : 電流検出時の電流方向設定
 0: 充電方向 (INP端子電圧 > INN端子電圧)
 1: 放電方向 (INP端子電圧 < INN端子電圧)

Address 32h: OCURTHR2_L Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
32h	OCURTHR2_L	R/W	OCURTHR2[7:0]							
	Initial Value	00h	0	0	0	0	0	0	0	0

OCURTHR2[14:0] 電流検出閾値2 ※設定方法はOCURTHR1を参照してください

Address 33h: OCURTHR3_H Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
33h	OCURTHR3_H	R/W	OCURTHR3[14:8]							
	Initial Value	00h	0	0	0	0	0	0	0	0

Bit 7: OCURTHR3_DIR 電流検出時の電流方向設定
 0: 充電方向 (INP端子電圧 > INN端子電圧)
 1: 放電方向 (INP端子電圧 < INN端子電圧)

Address 34h: OCURTHR3_L Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
34h	OCURTHR3_L	R/W	OCURTHR3[7:0]							
	Initial Value	00h	0	0	0	0	0	0	0	0

OCURTHR3[14:0]

電流検出閾値3

※設定方法はOCURTHR1を参照してください

Address 35h: CC_SET4 Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
35h	CC_SET4	R/W	REX_DUR[1:0]		OCURDUR3[1:0]		OCURDUR2[1:0]		OCURDUR1[1:0]	
	Initial Value	00h	0	0	0	0	0	0	0	0

Bit 7-6: REX_DUR[1:0] リラックスステート検出時間設定値 ※リラックスステート検出設定については、REX_CURCD_THも参照してください
 00: 30分 (default)
 01: 60分
 10: 90分
 11: 120分

Bit 5-4: OCURDUR3[1:0] 電流検出3検出回数 (ex. 4回設定("01")の場合、電流値のオーバー or アンダーを4回検出したときに割り込み発生)
 ※電流検出割り込み設定については、電流検出閾値OCURTHR1、
 割り込みイネーブルOCUR1_DET_EN、OCUR1_RES_ENも参照してください
 00: 1回 (default)
 01: 4回
 10: 8回
 11: 16回

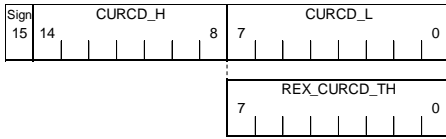
Bit 3-2: OCURDUR2[1:0] 電流検出2検出回数 (ex. 4回設定("01")の場合、電流値のオーバー or アンダーを4回検出したときに割り込み発生)
 ※電流検出割り込み設定については、電流検出閾値OCURTHR1、
 割り込みイネーブルOCUR1_DET_EN、OCUR1_RES_ENも参照してください
 00: 1回 (default)
 01: 4回
 10: 8回
 11: 16回

Bit 1-0: OCURDUR1[1:0] 電流検出1検出回数 (ex. 4回設定("01")の場合、電流値のオーバー or アンダーを4回検出したときに割り込み発生)
 ※電流検出割り込み設定については、電流検出閾値OCURTHR1、
 割り込みイネーブルOCUR1_DET_EN、OCUR1_RES_ENも参照してください
 00: 1回 (default)
 01: 4回
 10: 8回
 11: 16回

Address 36h: REX_CURCD_TH Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
36h	REX_CURCD_TH	R/W	REX_CURCD_TH[7:0]							
	Initial Value	00h	0	0	0	0	0	0	0	0

REX_CURCD_TH[7:0] リラックススタート検出電流閾値



※リラクスタイマー設定については、REX_ENも参照してください
(REX_EN=1でタイマー有効)
REX_CURCD_THはCURCDの下位8bitで設定可能です。(符号無し8 bit表現)

1.3.1 電流測定の際で、ゲイン設定毎のLSB電流値を示しています。
電流センス外付け抵抗0.2 mΩの場合の参考値は下記になります。(詳細はTable 1-1参照)

ゲイン5倍: LSB電流値=68.66 mA
ゲイン25倍: LSB電流値=13.73 mA
ゲイン51倍: LSB電流値=6.73 mA

例) +1000 mAの閾値を設定する場合、レジスタ値は次のようになります。

ゲイン5倍: $1000/\text{LSB電流値} = 1000/68.66 = 14 \Rightarrow \text{REX_CURCD_TH} = 15'h000E$
ゲイン25倍: $1000/\text{LSB電流値} = 1000/13.73 = 72 \Rightarrow \text{REX_CURCD_TH} = 15'h0048$
ゲイン51倍: $1000/\text{LSB電流値} = 1000/6.73 = 148 \Rightarrow \text{REX_CURCD_TH} = 15'h0094$

閾値設定範囲は次の通りです。

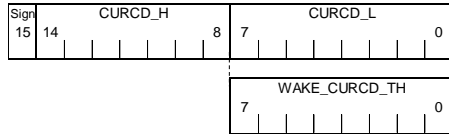
ゲイン5倍: 閾値設定範囲=0~17.51 A
ゲイン25倍: 閾値設定範囲=0~3.50 A
ゲイン51倍: 閾値設定範囲=0~1.72 A

REX_DET_EN(3Bh)=1 かつ
CURCD[14:0](13h+14h) ≤ { 7d0, REX_CURCD_TH[7:0](36h) } かつ
REX_DURATION[1:0](35h)で設定した時間経過後に割込みが発生します。

Address 37h: WAKE_CURCD_TH Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
37h	WAKE_CURCD_TH	R/W	WAKE_CURCD_TH[7:0]							
	Initial Value	00h	0	0	0	0	0	0	0	0

WAKE_CURCD_TH[7:0] ウェイクアップ電流検出閾値



WAKE_CURCD_THはCURCDの下位8 bitで設定可能です。(符号無し8 bit表現)

1.3.1 電流測定の際で、ゲイン設定毎のLSB電流値を示しています。
電流センス外付け抵抗0.2 mΩの場合の参考値は下記になります。(詳細はTable 1-1参照)

ゲイン5倍: LSB電流値=68.66 mA
ゲイン25倍: LSB電流値=13.73 mA
ゲイン51倍: LSB電流値=6.73 mA

例) +1000 mAの閾値を設定する場合、レジスタ値は次のようになります。

ゲイン5倍: $1000/\text{LSB電流値} = 1000/68.66 = 14 \Rightarrow \text{WAKE_CURCD_TH} = 15'h000E$
ゲイン25倍: $1000/\text{LSB電流値} = 1000/13.73 = 72 \Rightarrow \text{WAKE_CURCD_TH} = 15'h0048$
ゲイン51倍: $1000/\text{LSB電流値} = 1000/6.73 = 148 \Rightarrow \text{WAKE_CURCD_TH} = 15'h0094$

閾値設定範囲は次の通りです。

ゲイン5倍: 閾値設定範囲=0~17.51 A
ゲイン25倍: 閾値設定範囲=0~3.50 A
ゲイン51倍: 閾値設定範囲=0~1.72 A

WAKE_RES_EN(3Bh)=1 かつ
CURCD[14:0](13h+14h) ≤ { 7d0, WAKE_CURCD_TH[7:0](37h) } かつ
WAKE_COUNT[1:0](38h)で設定した回数経過後に割込みが発生します。

WAKE_DET_EN(3Bh)=1 かつ
CURCD[14:0](13h+14h) > { 7d0, WAKE_CURCD_TH[7:0](37h) } かつ
WAKE_COUNT[1:0](38h)で設定した回数経過後に割込みが発生します。

Address 38h: CC_SET5 Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
38h	CC_SET5	R/W	-	-	INL_WAIT[1:0]		-	WAKE_COUNT[1:0]		
	Initial Value	00h	0	0	0	0	0	0	0	0

Bit 5-4: INL_WAIT[1:0]
00: 1.5 ms(default)
01: 3.0 ms
10: 6.0 ms
11: 12.0 ms

イニシャルWAITタイム設定

INL_WAITレジスタはVREF25とAMPの起動のための待ち時間を設定します

Bit 1-0: WAKE_COUNT[1:0]
00: 1回(default)
01: 4回
10: 8回
11: 16回

ウェイクアップ電流検出回数

※ウェイクアップ電流検出設定については、WAKE_CURCD_THも参照してください

Address 39h: INT_EN1 Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
39h	INT_EN1	R/W	CC_MON4_RES_EN	CC_MON4_DET_EN	CC_MON3_RES_EN	CC_MON3_DET_EN	CC_MON2_RES_EN	CC_MON2_DET_EN	CC_MON1_RES_EN	CC_MON1_DET_EN
	Initial Value	00h	0	0	0	0	0	0	0	0

Bit 7:	CC_MON4_RES_EN	電流積算値検出4割り込みイネーブル: (電流放電方向)	0: 無効 / 1: 有効 CC_MON4_RES_EN=1の時、CC_MON4_RES=1ならばINTB端子=Li、 CC_MON4_RES=0ならばINTB端子=Hi-zにする。 CC_MON4_RES_EN=0の時、CC_MON4_RESによらずINTB端子=Hi-zにする。
Bit 6:	CC_MON4_DET_EN	電流積算値検出4割り込みイネーブル: (電流充電方向)	0: 無効 / 1: 有効 CC_MON4_DET_EN=1の時、CC_MON4_DET=1ならばINTB端子=Li、 CC_MON4_DET=0ならばINTB端子=Hi-zにする。 CC_MON4_DET_EN=0の時、CC_MON4_DETによらずINTB端子=Hi-zにする。
Bit 5:	CC_MON3_RES_EN	電流積算値検出3割り込みイネーブル: (電流放電方向)	0: 無効 / 1: 有効 CC_MON3_RES_EN=1の時、CC_MON3_RES=1ならばINTB端子=Li、 CC_MON3_RES=0ならばINTB端子=Hi-zにする。 CC_MON3_RES_EN=0の時、CC_MON3_RESによらずINTB端子=Hi-zにする。
Bit 4:	CC_MON3_DET_EN	電流積算値検出3割り込みイネーブル: (電流充電方向)	0: 無効 / 1: 有効 CC_MON3_DET_EN=1の時、CC_MON3_DET=1ならばINTB端子=Li、 CC_MON3_DET=0ならばINTB端子=Hi-zにする。 CC_MON3_DET_EN=0の時、CC_MON3_DETによらずINTB端子=Hi-zにする。
Bit 3:	CC_MON2_RES_EN	電流積算値検出2割り込みイネーブル: (電流放電方向)	0: 無効 / 1: 有効 CC_MON2_RES_EN=1の時、CC_MON2_RES=1ならばINTB端子=Li、 CC_MON2_RES=0ならばINTB端子=Hi-zにする。 CC_MON2_RES_EN=0の時、CC_MON2_RESによらずINTB端子=Hi-zにする。
Bit 2:	CC_MON2_DET_EN	電流積算値検出2割り込みイネーブル: (電流充電方向)	0: 無効 / 1: 有効 CC_MON2_DET_EN=1の時、CC_MON2_DET=1ならばINTB端子=Li、 CC_MON2_DET=0ならばINTB端子=Hi-zにする。 CC_MON2_DET_EN=0の時、CC_MON2_DETによらずINTB端子=Hi-zにする。
Bit 1:	CC_MON1_RES_EN	電流積算値検出1割り込みイネーブル: (電流放電方向)	0: 無効 / 1: 有効 CC_MON1_RES_EN=1の時、CC_MON1_RES=1ならばINTB端子=Li、 CC_MON1_RES=0ならばINTB端子=Hi-zにする。 CC_MON1_RES_EN=0の時、CC_MON1_RESによらずINTB端子=Hi-zにする。
Bit 0:	CC_MON1_DET_EN	電流積算値検出1割り込みイネーブル: (電流充電方向)	0: 無効 / 1: 有効 CC_MON1_DET_EN=1の時、CC_MON1_DET=1ならばINTB端子=Li、 CC_MON1_DET=0ならばINTB端子=Hi-zにする。 CC_MON1_DET_EN=0の時、CC_MON1_DETによらずINTB端子=Hi-zにする。

Address 3Ah: INT_EN2 Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
3Ah	INT_EN2	R/W	OCUR3_RES_EN	OCUR3_DET_EN	OCUR2_RES_EN	OCUR2_DET_EN	OCUR1_RES_EN	OCUR1_DET_EN	ALARM_OCUR1_RES_EN	ALARM_OCUR1_DET_EN
	Initial Value	00h	0	0	0	0	0	0	0	0

Bit 7:	OCUR3_RES_EN	電流測定3割り込みイネーブル: (電流放電方向)	0: 無効 / 1: 有効 OCUR3_RES_EN=1の時、OCUR3_RES=1ならばINTB端子=Li、 OCUR3_RES=0ならばINTB端子=Hi-zにする。 OCUR3_RES_EN=0の時、OCUR3_RESによらずINTB端子=Hi-zにする。
Bit 6:	OCUR3_DET_EN	電流測定3割り込みイネーブル: (電流充電方向)	0: 無効 / 1: 有効 OCUR3_DET_EN=1の時、OCUR3_DET=1ならばINTB端子=Li、 OCUR3_DET=0ならばINTB端子=Hi-zにする。 OCUR3_DET_EN=0の時、OCUR3_DETによらずINTB端子=Hi-zにする。
Bit 5:	OCUR2_RES_EN	電流測定2割り込みイネーブル: (電流放電方向)	0: 無効 / 1: 有効 OCUR2_RES_EN=1の時、OCUR2_RES=1ならばINTB端子=Li、 OCUR2_RES=0ならばINTB端子=Hi-zにする。 OCUR2_RES_EN=0の時、OCUR2_RESによらずINTB端子=Hi-zにする。
Bit 4:	OCUR2_DET_EN	電流測定2割り込みイネーブル: (電流充電方向)	0: 無効 / 1: 有効 OCUR2_DET_EN=1の時、OCUR2_DET=1ならばINTB端子=Li、 OCUR2_DET=0ならばINTB端子=Hi-zにする。 OCUR2_DET_EN=0の時、OCUR2_DETによらずINTB端子=Hi-zにする。
Bit 3:	OCUR1_RES_EN	電流測定1割り込みイネーブル: (電流放電方向)	0: 無効 / 1: 有効 OCUR1_RES_EN=1の時、OCUR1_RES=1ならばINTB端子=Li、 OCUR1_RES=0ならばINTB端子=Hi-zにする。 OCUR1_RES_EN=0の時、OCUR1_RESによらずINTB端子=Hi-zにする。
Bit 2:	OCUR1_DET_EN	電流測定1割り込みイネーブル: (電流充電方向)	0: 無効 / 1: 有効 OCUR1_DET_EN=1の時、OCUR1_DET=1ならばINTB端子=Li、 OCUR1_DET=0ならばINTB端子=Hi-zにする。 OCUR1_DET_EN=0の時、OCUR1_DETによらずINTB端子=Hi-zにする。
Bit 1:	ALARM_OCUR1_RES_EN	電流測定1アラーム出カイネーブル: (電流放電方向)	0: 無効 / 1: 有効 ALARM_OCUR1_RES_EN=1の時、OCUR1_RES=1ならばALARMB端子=Li、 OCUR1_RES=0ならばALARMB端子=Hi-zにする。 ALARM_OCUR1_RES_EN=0の時、OCUR1_RESによらずALARMB端子=Hi-zにする。
Bit 0:	ALARM_OCUR1_DET_EN	電流測定1アラーム出カイネーブル: (電流充電方向)	0: 無効 / 1: 有効 ALARM_OCUR1_DET_EN=1の時、OCUR1_DET=1ならばALARMB端子=Li、 OCUR1_DET=0ならばALARMB端子=Hi-zにする。 ALARM_OCUR1_DET_EN=0の時、OCUR1_DETによらずALARMB端子=Hi-zにする。

Address 3Bh: INT_EN3 Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
3Bh	INT_EN3	R/W	-	CALIB_FIN_EN	-	CRCERR_DET_EN	-	REX_DET_EN	WAKE_RES_EN	WAKE_DET_EN
	Initial Value	00h	0	0	0	0	0	0	0	0

Bit 6:	CALIB_FIN_EN	キャリブレーション完了割り込みイネーブル	0: 無効 / 1: 有効 CALIB_FIN_EN=1の時、CALIB_FIN=1ならばINTB端子=Lに、 CALIB_FIN=0ならばINTB端子=Hi-zにする。 CALIB_FIN_EN=0の時、CALIB_FINIによらずINTB端子=Hi-zにする。
Bit 5:	Reserved	Write時には必ず"0"を書き込んでください	
Bit 4:	CRCERR_DET_EN	CRCエラー出力割り込みイネーブル	0: 無効 / 1: 有効 CRCERR_DET_EN=1の時、CRCERR_DET=1ならばINTB端子=Lに、 CRCERR_DET=0ならばINTB端子=Hi-zにする。 CRCERR_DET_EN=0の時、CRCERR_DETIによらずINTB端子=Hi-zにする。
Bit 2:	REX_DET_EN	リラククスステート検出割り込みイネーブル	0: 無効 / 1: 有効 REX_DET_EN=1の時、REX_DET=1ならばINTB端子=Lに、 REX_DET=0ならばINTB端子=Hi-zにする。 REX_DET_EN=0の時、REX_DETIによらずINTB端子=Hi-zにする。
Bit 1:	WAKE_RES_EN	ウェイクアップ電流検出解除割り込みイネーブル	0: 無効 / 1: 有効 WAKE_RES_EN=1の時、WAKE_RES=1ならばINTB端子=Lに、 WAKE_RES=0ならばINTB端子=Hi-zにする。 WAKE_RES_EN=0の時、WAKE_RESIによらずINTB端子=Hi-zにする。
Bit 0:	WAKE_DET_EN	ウェイクアップ電流検出割り込みイネーブル	0: 無効 / 1: 有効 WAKE_DET_EN=1の時、WAKE_DET=1ならばINTB端子=Lに、 WAKE_DET=0ならばINTB端子=Hi-zにする。 WAKE_DET_EN=0の時、WAKE_DET_IによらずINTB端子=Hi-zにする。

Address 3Ch: INT_REQ1 Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
3Ch	INT_REQ1	R/W	CC_MON4_RES	CC_MON4_DET	CC_MON3_RES	CC_MON3_DET	CC_MON2_RES	CC_MON2_DET	CC_MON1_RES	CC_MON1_DET
	Initial Value	00h	0	0	0	0	0	0	0	0

Bit 7:	CC_MON4_RES	Read時 電流積算値検出4割り込みステータス(電流放電方向)	0: イベント未発生 / 1: イベント発生 CC_CCNTD[31:8](17h+18h+19h+1A) ≤ CC_BATCAP4_TH[24:0](2Ch+2Dh+2Eh) 上記の条件で割り込みが発生し"1"にセットされます
		Write時 割り込みステータスクリア	0: 値保持 / 1: クリア
Bit 6:	CC_MON4_DET	Read時 電流積算値検出4割り込みステータス(電流充電方向)	0: イベント未発生 / 1: イベント発生 CC_CCNTD[31:8](17h+18h+19h+1A) ≤ CC_BATCAP4_TH[24:0](2Ch+2Dh+2Eh) 上記の条件で割り込みが発生し"1"にセットされます
		Write時 割り込みステータスクリア	0: 値保持 / 1: クリア
Bit 5:	CC_MON3_RES	Read時 電流積算値検出3割り込みステータス(電流放電方向)	0: イベント未発生 / 1: イベント発生 CC_CCNTD[31:8](17h+18h+19h+1A) ≤ CC_BATCAP3_TH[24:0](29h+2Ah+2Bh) 上記の条件で割り込みが発生し"1"にセットされます
		Write時 割り込みステータスクリア	0: 値保持 / 1: クリア
Bit 4:	CC_MON3_DET	Read時 電流積算値検出3割り込みステータス(電流充電方向)	0: イベント未発生 / 1: イベント発生 CC_CCNTD[31:8](17h+18h+19h+1A) ≤ CC_BATCAP3_TH[24:0](29h+2Ah+2Bh) 上記の条件で割り込みが発生し"1"にセットされます
		Write時 割り込みステータスクリア	0: 値保持 / 1: クリア
Bit 3:	CC_MON2_RES	Read時 電流積算値検出2割り込みステータス(電流放電方向)	0: イベント未発生 / 1: イベント発生 CC_CCNTD[31:8](17h+18h+19h+1A) ≤ CC_BATCAP2_TH[24:0](26h+27h+28h) 上記の条件で割り込みが発生し"1"にセットされます
		Write時 割り込みステータスクリア	0: 値保持 / 1: クリア
Bit 2:	CC_MON2_DET	Read時 電流積算値検出2割り込みステータス(電流充電方向)	0: イベント未発生 / 1: イベント発生 CC_CCNTD[31:8](17h+18h+19h+1A) ≤ CC_BATCAP2_TH[24:0](26h+27h+28h) 上記の条件で割り込みが発生し"1"にセットされます
		Write時 割り込みステータスクリア	0: 値保持 / 1: クリア
Bit 1:	CC_MON1_RES	Read時 電流積算値検出1割り込みステータス(電流放電方向)	0: イベント未発生 / 1: イベント発生 CC_CCNTD[31:8](17h+18h+19h+1A) ≤ CC_BATCAP1_TH[24:0](23h+24h+25h) 上記の条件で割り込みが発生し"1"にセットされます
		Write時 割り込みステータスクリア	0: 値保持 / 1: クリア
Bit 0:	CC_MON1_DET	Read時 電流積算値検出1割り込みステータス(電流充電方向)	0: イベント未発生 / 1: イベント発生 CC_CCNTD[31:8](17h+18h+19h+1A) ≤ CC_BATCAP1_TH[24:0](23h+24h+25h) 上記の条件で割り込みが発生し"1"にセットされます
		Write時 割り込みステータスクリア	0: 値保持 / 1: クリア

Address 3Dh: INT_REQ2 Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
3Dh	INT_REQ2	R/W	OCUR3_RES	OCUR3_DET	OCUR2_RES	OCUR2_DET	OCUR1_RES	OCUR1_DET	-	-
	Initial Value	00h	0	0	0	0	0	0	0	0

Bit 7 :	OCUR3_RES	Read時 電流測定3割り込みステータス(電流放電方向)	0: イベント未発生 / 1: イベント発生 CURCD_DIR+CURCD(13h+14h) ≤ OCURTHR3_DIR+OCURTHR3(33h+34h) かつ OCURDUR3[1:0](35h)設定回数経過後に割り込みが発生し"1"にセットされます
		Write時 割り込みステータスクリア	0: 値保持 / 1: クリア
Bit 6 :	OCUR3_DET	Read時 電流測定3割り込みステータス(電流充電方向)	0: イベント未発生 / 1: イベント発生 CURCD_DIR+CURCD(13h+14h) > OCURTHR3_DIR+OCURTHR3(33h+34h) かつ OCURDUR3[1:0](35h)設定回数経過後に割り込みが発生し"1"にセットされます
		Write時 割り込みステータスクリア	0: 値保持 / 1: クリア
Bit 5 :	OCUR2_RES	Read時 電流測定2割り込みステータス(電流放電方向)	0: イベント未発生 / 1: イベント発生 CURCD_DIR+CURCD(13h+14h) ≤ OCURTHR2_DIR+OCURTHR2(31h+32h) かつ OCURDUR2[1:0](35h)設定回数経過後に割り込みが発生し"1"にセットされます
		Write時 割り込みステータスクリア	0: 値保持 / 1: クリア
Bit 4 :	OCUR2_DET	Read時 電流測定2割り込みステータス(電流充電方向)	0: イベント未発生 / 1: イベント発生 CURCD_DIR+CURCD(13h+14h) > OCURTHR2_DIR+OCURTHR2(31h+32h) かつ OCURDUR2[1:0](35h)設定回数経過後に割り込みが発生し"1"にセットされます
		Write時 割り込みステータスクリア	0: 値保持 / 1: クリア
Bit 3 :	OCUR1_RES	Read時 電流測定1割り込みステータス(電流放電方向)	0: イベント未発生 / 1: イベント発生 CURCD_DIR+CURCD(13h+14h) ≤ OCURTHR1_DIR+OCURTHR1(2Fh+30h) かつ OCURDUR1[1:0](35h)設定回数経過後に割り込みが発生し"1"にセットされます
		Write時 割り込みステータスクリア	0: 値保持 / 1: クリア
Bit 2 :	OCUR1_DET	Read時 電流測定1割り込みステータス(電流充電方向)	0: イベント未発生 / 1: イベント発生 CURCD_DIR+CURCD(13h+14h) > OCURTHR1_DIR+OCURTHR1(2Fh+30h) かつ OCURDUR1[1:0](35h)設定回数経過後に割り込みが発生し"1"にセットされます
		Write時 割り込みステータスクリア	0: 値保持 / 1: クリア

Address 3Eh: INT_REQ3 Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
3Eh	INT_REQ3	R/W	-	CALIB_FIN	OTP_DL_FIN	CRCERR_DET	-	REX_DET	WAKE_RES	WAKE_DET
	Initial Value	00h	0	0	0	0	0	0	0	0

Bit 7: Reserved

Bit 6:	CALIB_FIN	Read時 キャリブレーション完了割り込みステータス	0: イベント未発生 / 1: イベント発生
		Write時 割り込みステータスクリア	0: 値保持 / 1: クリア
Bit 5:	OTP_DL_FIN	Read時 OTPダウンロード完了ステータス	0: イベント未発生 / 1: イベント発生
		Write時 割り込みステータスクリア	0: 値保持 / 1: クリア
Bit 4:	CRCERR_DET	Read時 CRCエラー出力割り込みステータス	0: イベント未発生 / 1: イベント発生
		Write時 割り込みステータスクリア	0: 値保持 / 1: クリア
Bit 2:	REX_DET	Read時 リラククス状態検出割り込みステータス	0: イベント未発生 / 1: イベント発生 CURCD[14:0](13h+14h) ≤ { 7d0, REX_CURCD_TH[7:0](36h) } かつ REX_DUR[1:0](35h)設定時間経過に割り込みが発生し"1"にセットされます
		Write時 割り込みステータスクリア	0: 値保持 / 1: クリア
Bit 1:	WAKE_RES	Read時 ウェイクアップ電流検出解除割り込みステータス	0: イベント未発生 / 1: イベント発生 CURCD[14:0](13h+14h) ≤ { 7d0, WAKE_CURCD_TH[7:0](37h) } かつ WAKE_COUNT[1:0](38h)設定回数連続経過に割り込みが発生し"1"にセットされます
		Write時 割り込みステータスクリア	0: 値保持 / 1: クリア
Bit 0:	WAKE_DET	Read時 ウェイクアップ電流検出割り込みステータス	0: イベント未発生 / 1: イベント発生 CURCD[14:0](13h+14h) > { 7d0, WAKE_CURCD_TH[7:0](37h) } かつ WAKE_COUNT[1:0](38h)設定回数連続経過に割り込みが発生し"1"にセットされます
		Write時 割り込みステータスクリア	0: 値保持 / 1: クリア

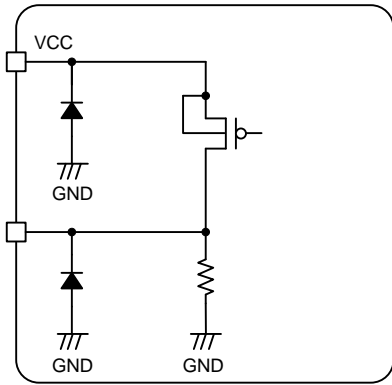
Address 3Fh: PAGE_SEL Register (R/W)

Address (Index)	Register Name	R/W	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
3Fh	PAGE_SEL	R/W	HOSC_ON	-	-	-	-	-	Reserved	
	Initial Value	00h	0	0	0	0	0	0	0	0

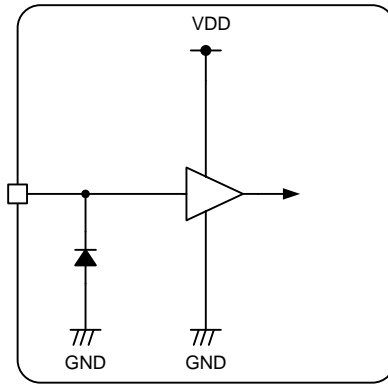
Bit 7: HOSC_ON 内蔵OSC強制ON
 0: 内蔵OSC通常動作 (default)
 1: 内蔵OSC強制ON
 HOSC_ON=1によって、内蔵OSCを強制的にONさせることができます。
 特に、SSHDNモードから他のモードに移行する場合には必要になります。
 HOSC_ON=0のときは、内蔵OSCは通常動作するため、WAKE、OTP、IDLE、NORMAL、SLEEPのいずれかのモードの時のみONします。(Figure 2-1参照)

Bit 1-0: Reserved[1:0]
 Write時には必ず"00"を書き込んでください

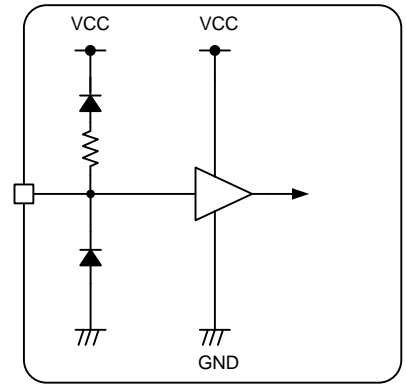
入出力等価回路図



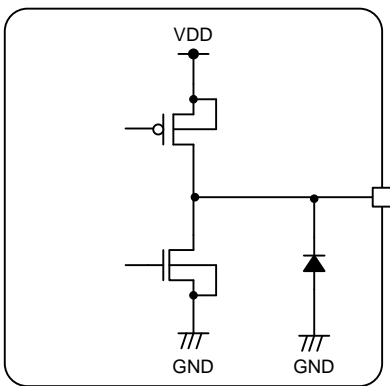
VREF15
VREF25
VREFCAL



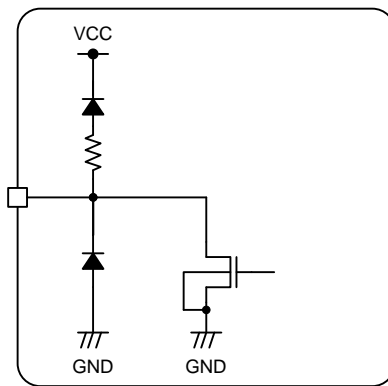
CSB
SDI
SCK



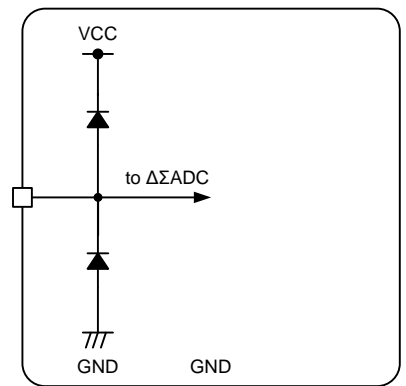
SHDNB
EXADIN



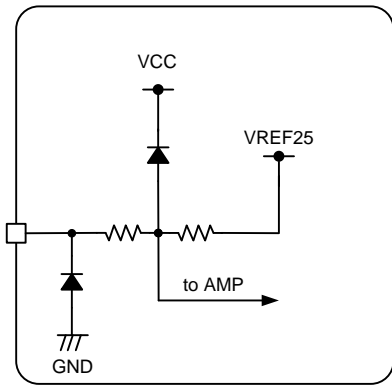
SDO



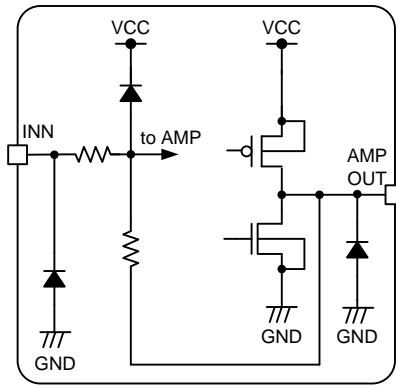
INTB
ALARMB



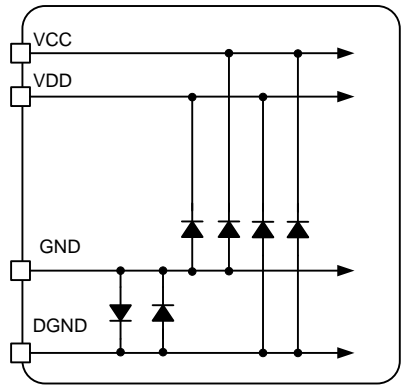
ADINP
ADINM



INP



INN
AMPOUT



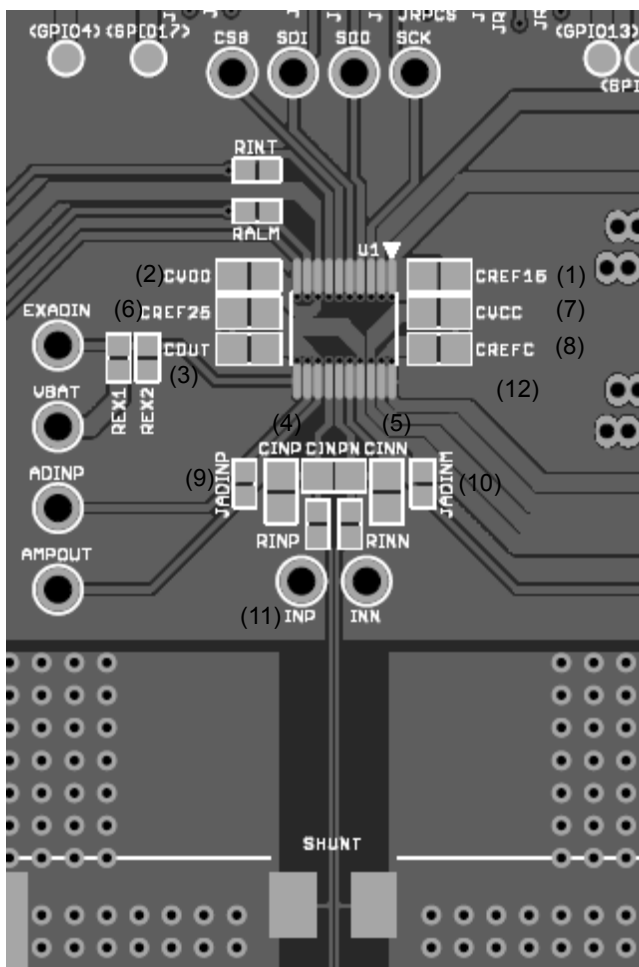
VCC
VDD
GND
DGND

Figure 7. 入出力等価回路図

レイアウト

この製品の最適な特性のためには基板パターン設計を考慮する必要があります。
以下の点が重要となりますので、ご注意ください。

- (1) CREF15 はできるだけ VREF15 ピンと GND に近接させて置いてください。
- (2) CVDD はできるだけ VDD ピンと GND に近接させて置いてください。
- (3) COUT はできるだけ AMPOUT ピンと GND に近接させて置いてください。
- (4) CINP はできるだけ INP ピンと GND に近接させて置いてください。
- (5) CINN はできるだけ INN ピンと GND に近接させて置いてください。
- (6) CREF25 はできるだけ VREF25 ピンと GND に近接させて置いてください。
- (7) CVCC はできるだけ VCC ピンと GND に近接させて置いてください。
- (8) CREFC はできるだけ VREFCAL ピンと GND に近接させて置いてください。
- (9) ADINP ピンと AMPOUT ピンはできるだけ最短で配線してください。
- (10) ADINM ピンと VREF25 ピンはできるだけ最短で配線してください。
- (11) INP ピンと INN ピンの配線はできるだけ等しく配線してください。
- (12) GND の配線はできるだけ太く低インピーダンスとなるようにしてください。



使用上の注意**1. 電源の逆接続について**

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。

2. 電源ラインについて

基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。その際、デジタル系電源とアナログ系電源は、それらが同電位であっても、デジタル系電源パターンとアナログ系電源パターンは分離し、配線パターンの共通インピーダンスによるアナログ電源へのデジタル・ノイズの回り込みを抑制してください。グラウンドラインについても、同様のパターン設計を考慮してください。

また、LSI のすべての電源端子について電源-グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量低下が起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

3. グラウンド電位について

機能的に負電位を入出力する端子を除き、グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子、負電位入出力端子以外の端子がグラウンド以下の電圧にならないようにしてください

4. グラウンド配線パターンについて

小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

5. 推奨動作条件について

推奨動作条件で規定される範囲で IC の機能・動作を保証します。また、特性値は電気的特性で規定される各項目の条件下においてのみ保証されます。

6. ラッシュカレントについて

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

7. セット基板での検査について

セット基板での検査時に、インピーダンスの低いピンにコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

8. 端子間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けた場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

9. 未使用の入力端子の処理について

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

使用上の注意 ー 続き

10. 各入力端子について

本 IC はモノリシック IC であり、各素子間に素子分離のための P+アイソレーションと、P 基板を有しています。この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。

例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、

○抵抗では、 $GND > (\text{端子 A})$ の時、トランジスタ(NPN)では $GND > (\text{端子 B})$ の時、P-N 接合が寄生ダイオードとして動作します。

○また、トランジスタ(NPN)では、 $GND > (\text{端子 B})$ の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。

IC の構造上、寄生素子は電位関係によって必然的にできません。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND (P 基板)より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。アプリケーションにおいて電源端子と各端子電圧が逆になった場合、内部回路または素子を損傷する可能性があります。例えば、外付けコンデンサに電荷がチャージされた状態で、電源端子が GND にショートされた場合などです。また、電源端子直列に逆流防止のダイオードもしくは各端子と電源端子間にバイパスのダイオードを挿入することを推奨します。

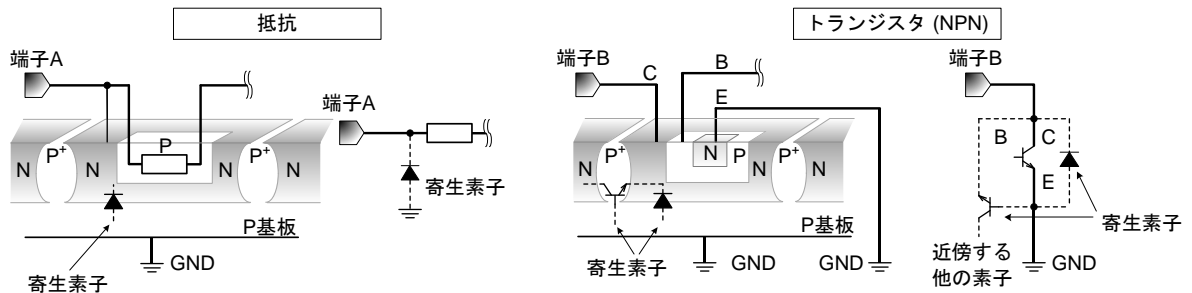


Figure 8. モノリシック IC 構造例

11. セラミック・コンデンサの特性変動について

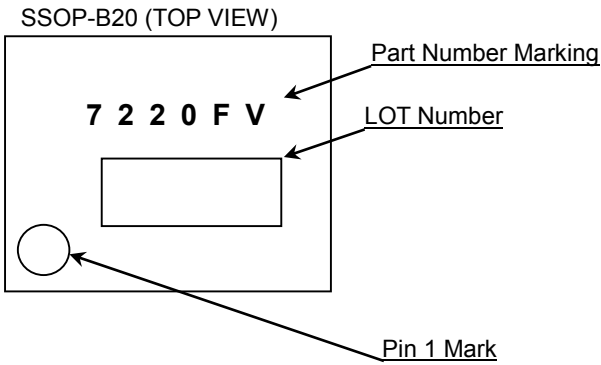
外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮のうえ、定数を決定してください。

発注形名情報

B	D	7	2	2	0	F	V	-	CE 2
---	---	---	---	---	---	---	---	---	------

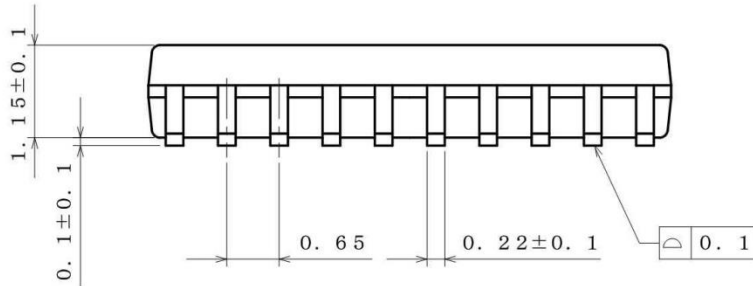
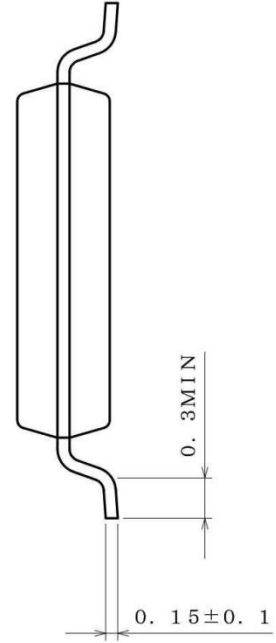
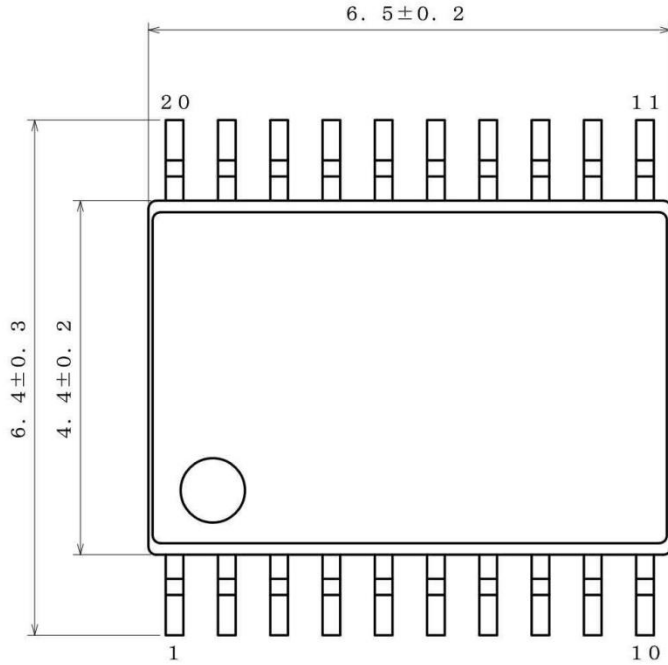
品名	パッケージ FV: SSOP-B20	製品ランク C:車載ランク製品 包装、フォーミング仕様 E2:リール状エンボステーピング
----	-----------------------	---

標印図



外形寸法図と包装・フォーミング仕様

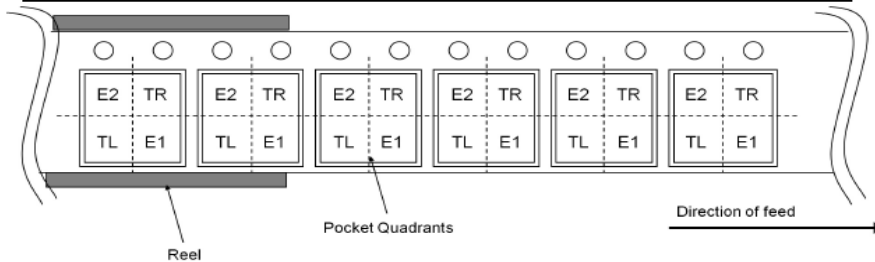
Package Name SSOP-B20



(UNIT : mm)
 PKG : SSOP-B20
 Drawing No. ; EX154-5001

<包装形態、包装数量、包装方向>

包装形態	エンボステーピング
包装数量	2500pcs
包装方向	E2 (リールを左手に持ち、右手でテープを引き出したときに、製品の1番ピンが左上にくる方向。)



改訂履歴

日付	版	変更内容
2019.12.17	001	新規作成
2020.09.24	002	Page.16,17 電流積算時ビットマスク機能 ・ Figure 1-8 Bit マスクイメージ図の誤記を修正、図の内容を更新。 ・ 説明文を追記。 ・ CCNTD 誤差の補正例説明を追記。

ご注意

ローム製品取扱い上の注意事項

- 極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器^(Note 1)、航空宇宙機器、原子力制御装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

- 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
 - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
 - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
- 本製品は、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
 - ①水・油・薬液・有機溶剤等の液体中でのご使用
 - ②直射日光・屋外暴露、塵埃中でのご使用
 - ③潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所でのご使用
 - ④静電気や電磁波の強い環境でのご使用
 - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合
 - ⑥本製品を樹脂等で封止、コーティングしてのご使用
 - ⑦はんだ付けの後に洗浄を行わない場合(無洗浄タイプのフラックスを使用される場合は除く。ただし、残渣については十分に確認をお願いします。)又は、はんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合
 - ⑧結露するような場所でのご使用
- 本製品は耐放射線設計はなされておられません。
- 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
- パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
- 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
- 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
- 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

- ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
- はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。(人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等)

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
 - ① 潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所での保管
 - ② 推奨温度、湿度以外での保管
 - ③ 直射日光や結露する場所での保管
 - ④ 強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き(梱包箱に表示されている天面方向)で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は、外国為替及び外国貿易法に定めるリスト規制貨物等に該当するおそれがありますので、輸出する場合には、ロームへお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等(ソフトウェア含む)との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。