Datasheet

1ch 4 A 高速 ローサイドゲートドライバ

BD2310G

概要

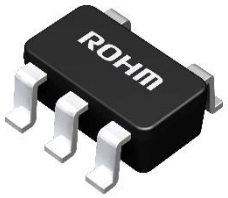
BD2310G は外付け Nch-FET と IGBT を高速駆動可能な 1ch ローサイドゲートドライバです。
SSOP5 の小型パッケージで出力電流 4 A を供給することが可能です。
入力ロジックの電源電圧を外部印加する VREF 端子を設けており、2.0 V ~ 5.5 V が使用可能です。保護機能として VCC-GND 間に低入力誤動作防止回路(UVLO)を搭載しています。

重要特性

- 出力電圧範囲： 4.5 V ～ 18 V
- 入力ロジック電圧範囲： 2.0 V ～ 5.5 V
- 出力電流 I_{O+} / I_{O-}： 4 A / 4 A(Typ)
- Turn-on / Turn-off 遅延時間： 15 ns / 15 ns(Typ)
- 動作温度範囲： -40 °C ～ +125 °C

パッケージ

	W(Typ) x D(Typ) x H(Max)
SSOP5	2.9 mm x 2.8 mm x 1.25 mm



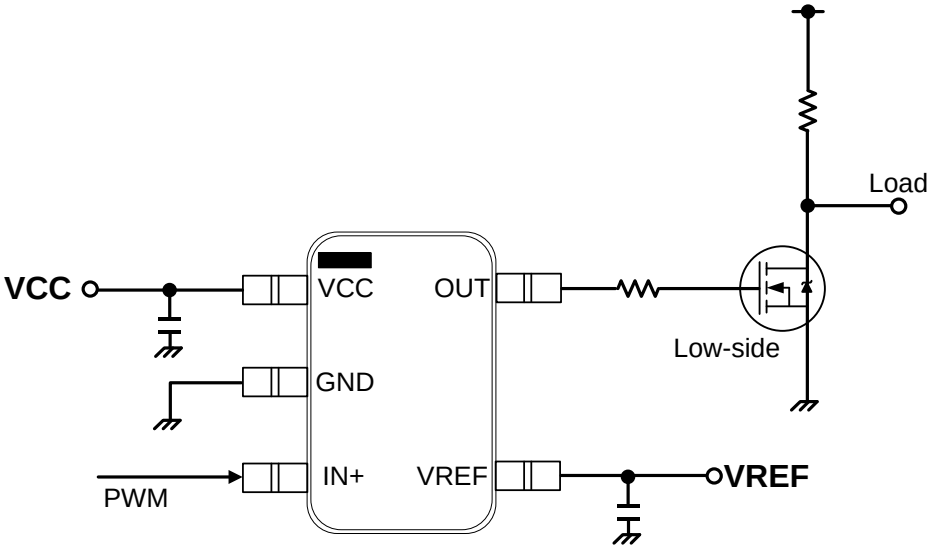
特長

- ゲートドライバ電圧範囲 4.5 V ～ 18 V
- VCC-GND 間に低入力誤動作防止回路(UVLO)搭載
- 入力ロジック電圧範囲 2.0 V ～ 5.5 V
- 入力信号に対して同相出力
- 小型パッケージ SSOP5

用途

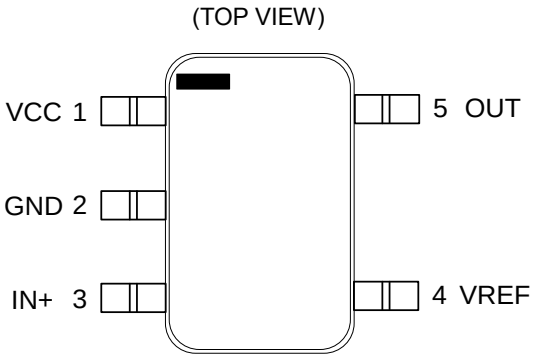
- MOSFET/IGBT 駆動用アプリケーション
- DC / DC コンバータ
- モータコントロール

基本アプリケーション回路



© 2020 ROHM Co., Ltd. All rights reserved.

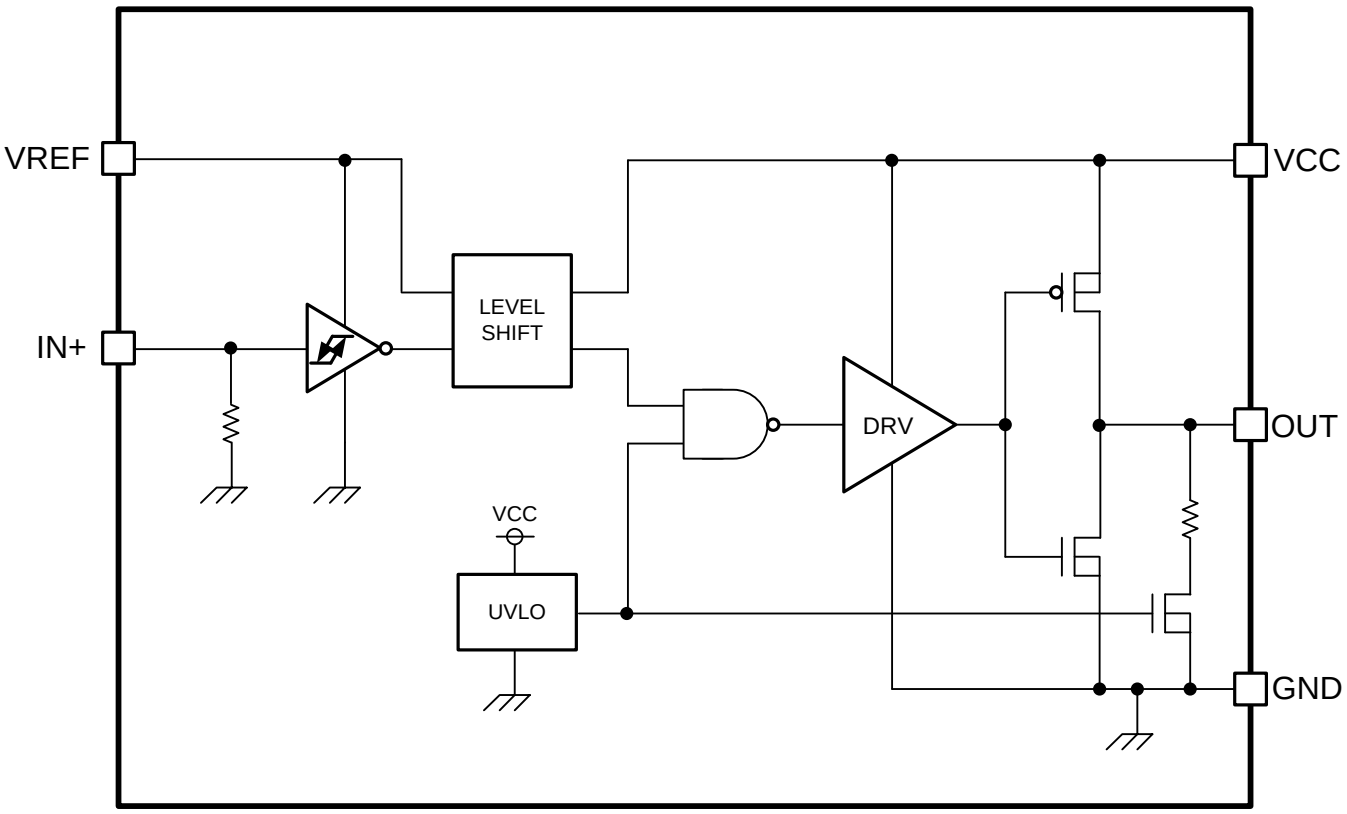
端子配置図



端子説明

端子番号	端子名	機　能
1	VCC	電源入力端子
2	GND	接地端子
3	IN+	ロジック入力端子
4	VREF	ロジック電源入力端子
5	OUT	ゲートドライバ出力端子

ブロック図



© 2020 ROHM Co., Ltd. All rights reserved.

絶対最大定格 (Ta = 25 °C)

項　目	記号	定　格	単位
電源電圧	VCC	-0.3 ～ +20	V
ロジック入力電圧	V_{IN}	-0.3 ～ V_{REF} + 0.3	V
ロジック電源電圧	V_{REF}	-0.3 ～ +6.0	V
出力電圧	V_{OUT}	-0.3 ～ VCC + 0.3	V
最高接合部温度	Tjmax	150	°C
保存温度範囲	Tstg	-55 ～ +150	°C

注意 1：印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施していただけるようご検討お願いします。

注意 2：最高接合部温度を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。最高接合部温度を超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなど、最高接合部温度を超えないよう熱抵抗にご配慮ください。

熱抵抗*(Note 1)*

項目	記号	熱抵抗(Typ)		単位
		1 層基板*(Note 3)*	4 層基板*(Note 4)*	
SSOP5				
ジャンクション—周囲温度間熱抵抗	θ_{JA}	376.5	185.4	°C/W
ジャンクション—パッケージ上面中心間熱特性パラメータ*(Note 2)*	Ψ_{JT}	40	30	°C/W

(Note 1) JESD51-2A(Still-Air)に準拠。
(Note 2) ジャンクションからパッケージ（モールド部分）上面中心までの熱特性パラメータ。
(Note 3) JESD51-3 に準拠した基板を使用。
(Note 4) JESD51-7 に準拠した基板を使用。

測定基板	基板材	基板寸法
1 層	FR-4	114.3 mm x 76.2 mm x 1.57 mmt

1 層目（表面）銅箔	
銅箔パターン	銅箔厚
実装ランドパターン ＋電極引出し用配線	70 µm

測定基板	基板材	基板寸法
4 層	FR-4	114.3 mm x 76.2 mm x 1.6 mmt

1 層目（表面）銅箔		2 層目、3 層目（内層）銅箔		4 層目（裏面）銅箔	
銅箔パターン	銅箔厚	銅箔パターン	銅箔厚	銅箔パターン	銅箔厚
実装ランドパターン ＋電極引出し用配線	70 µm	74.2 mm□（正方形）	35 µm	74.2 mm□（正方形）	70 µm

© 2020 ROHM Co., Ltd. All rights reserved.

推奨動作条件

項　目	記号	最小	標準	最大	単位
電源電圧	VCC	4.5	12	18	V
ロジック入力電圧	V_{IN}	0	-	V_{REF}	V
ロジック電源電圧	V_{REF}	2.0	3.3	5.5	V
出力電圧	V_{OUT}	0	-	VCC	V
動作温度	Topr	-40	+25	+125	°C

電気的特性 (特に指定のない限り VCC = 12 V, V_{REF} = 3.3 V, Ta = 25 °C)

項　目		記号	最小	標準	最大	単位	条　件
回路電流							
VCC 定常時回路電流		I_{CC}	-	35	70	μA	V_{IN} = 0 V
VREF 定常時電流		I_{REF}	-	4.5	9.0	μA	V_{IN} = 0 V
低入力誤動作防止回路							
検出スレッショルド電圧		V_{UV-}	2.9	3.6	4.3	V	
解除スレッショルド電圧		V_{UV+}	3.1	3.8	4.5	V	
ヒステリシス幅		V_{UV_HYS}	-	0.2	-	V	
入力部							
ロジック ”0” スレッショルド電圧		V_{IN_L}	0.2V_{REF}	0.3V_{REF}	-	V	
ロジック ”1” スレッショルド電圧		V_{IN_H}	-	0.5V_{REF}	0.6V_{REF}	V	
”0” 入力回路電流		I_{IN_L}	-	-	1	μA	V_{IN} = 0 V
”1” 入力回路電流		I_{IN_H}	-	33	50	μA	V_{IN} = V_{REF}
出力部							
出力短絡パルス電流	OUT-VCC	I_{O+}	-	4	-	A	V_{OUT} = 0 V Pulse Width ≤ 1 μs
	OUT-GND	I_{O-}	-	4	-	A	V_{OUT} = VCC Pulse Width ≤ 1 μs
立上り遅延時間		t_{ON}	-	15	30	ns	
立下り遅延時間		t_{OFF}	-	15	30	ns	
立上り時間		t_R	-	10	20	ns	CL = 1000 pF
立下り時間		t_F	-	10	20	ns	CL = 1000 pF
最小入力パルス幅		t_{INMIN}	-	-	50	ns	

© 2020 ROHM Co., Ltd. All rights reserved.

特性データ

(特に指定のない限り VCC = 12 V, V_{REF} = 3.3 V, Ta = 25 °C)

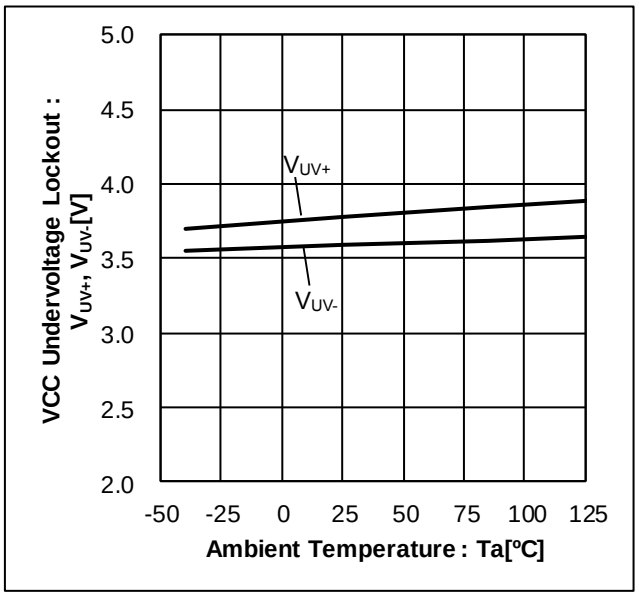


Figure 1. VCC Undervoltage Lockout vs Ambient Temperature

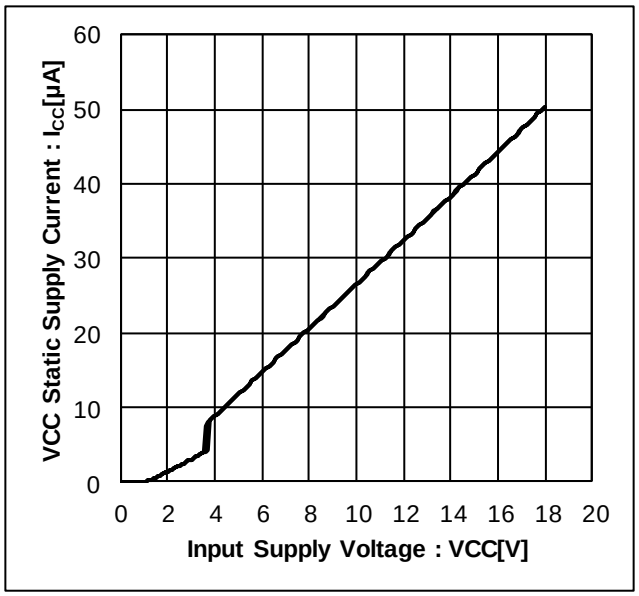


Figure 2. VCC Static Supply Current vs Input Supply Voltage

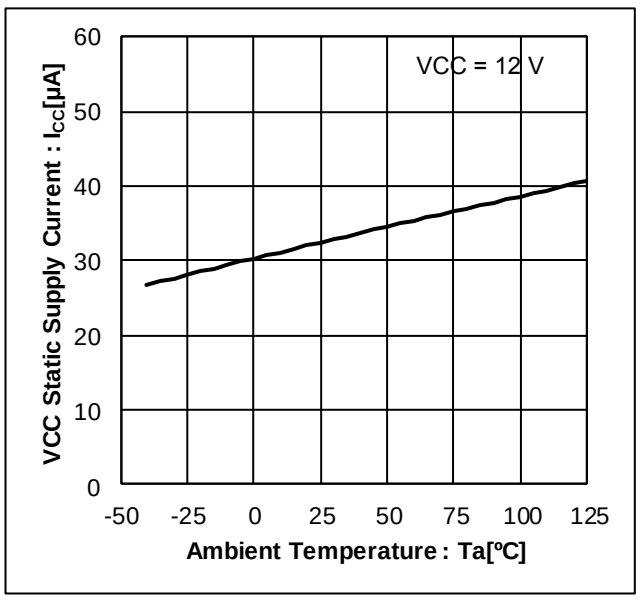


Figure 3. VCC Static Supply Current vs Ambient Temperature (VCC = 12 V)

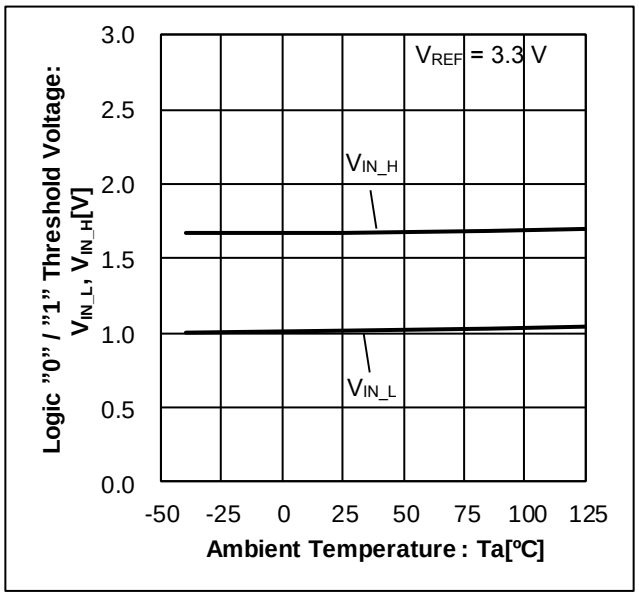


Figure 4. Logic ”0” / ”1” Threshold Voltage vs Ambient Temperature

© 2020 ROHM Co., Ltd. All rights reserved.

特性データ — 続き

(特に指定のない限り VCC = 12 V, V_{REF} = 3.3 V, Ta = 25 °C)

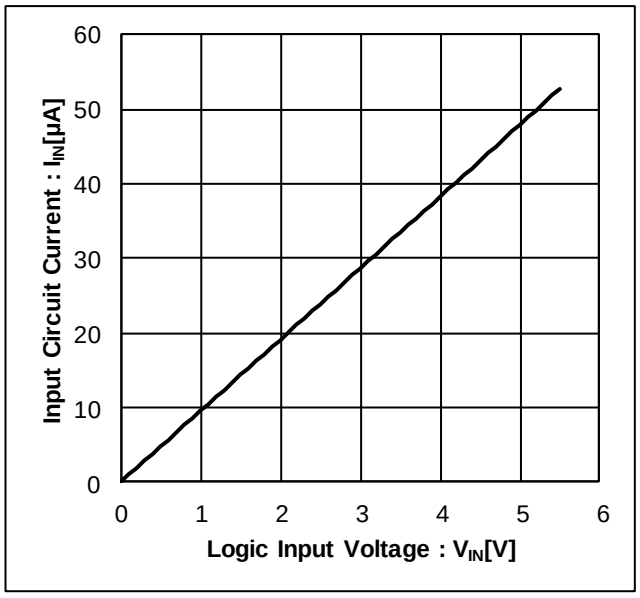


Figure 5. Input Circuit Current vs Logic Input Voltage

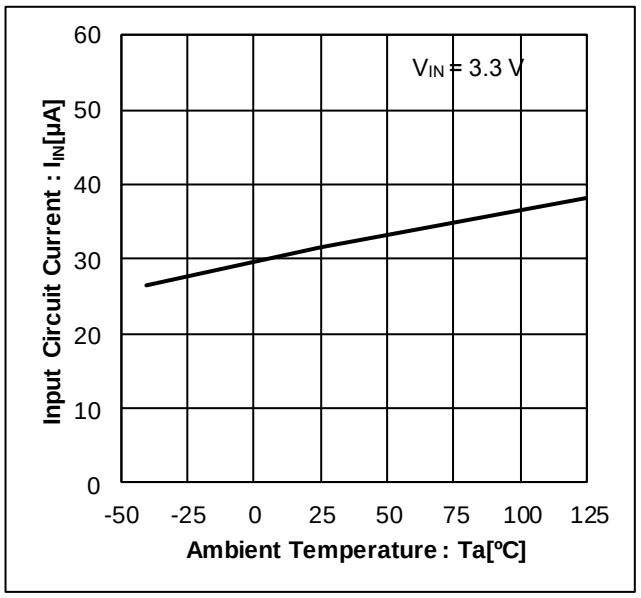


Figure 6. Input Circuit Current vs Ambient Temperature (V_{IN} = 3.3 V)

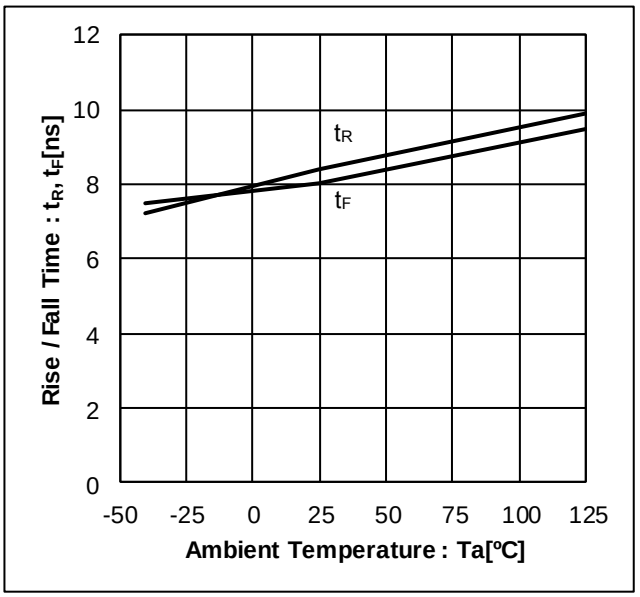


Figure 7. Rise / Fall Time vs Ambient Temperature

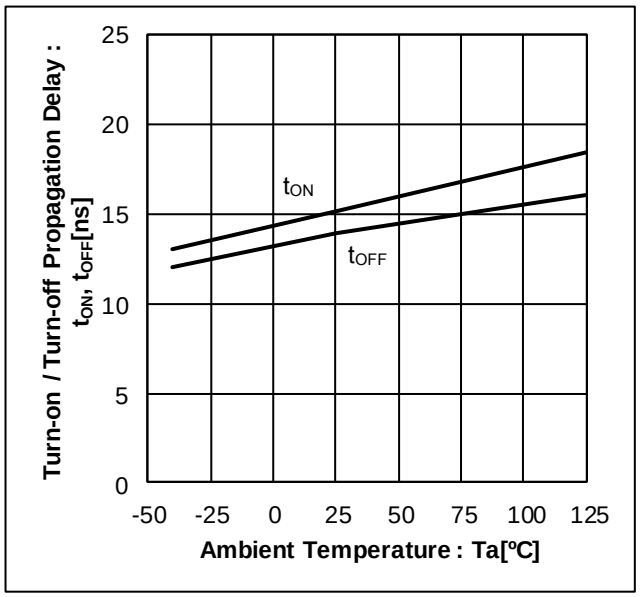


Figure 8. Turn-on / Turn-off Propagation Delay vs Ambient Temperature

© 2020 ROHM Co., Ltd. All rights reserved.

タイミングチャート

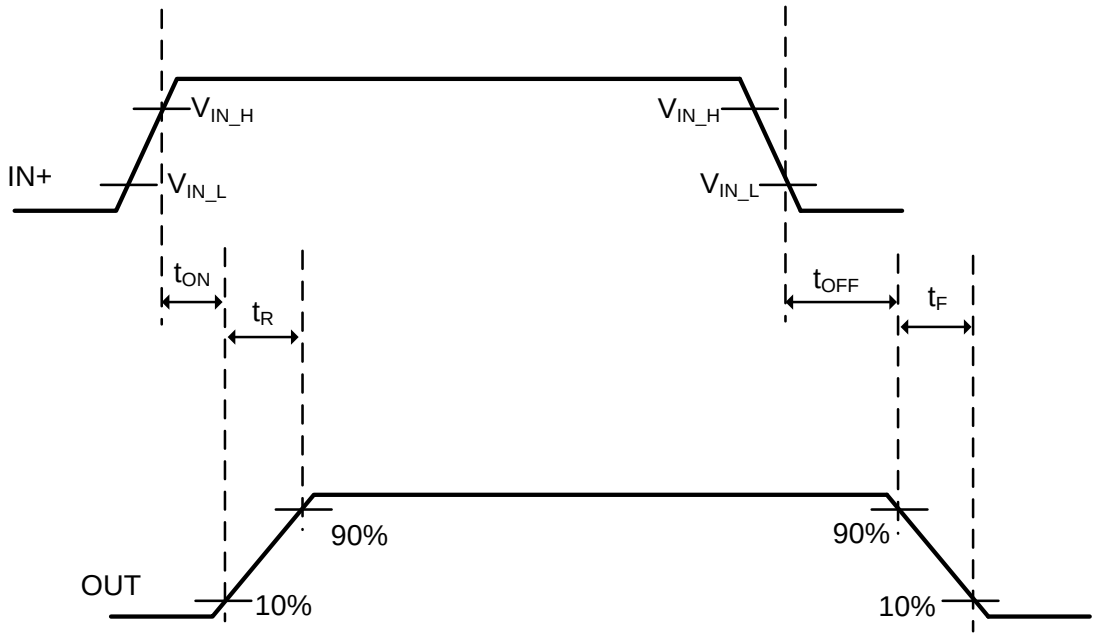


Figure 9. Timing Chart

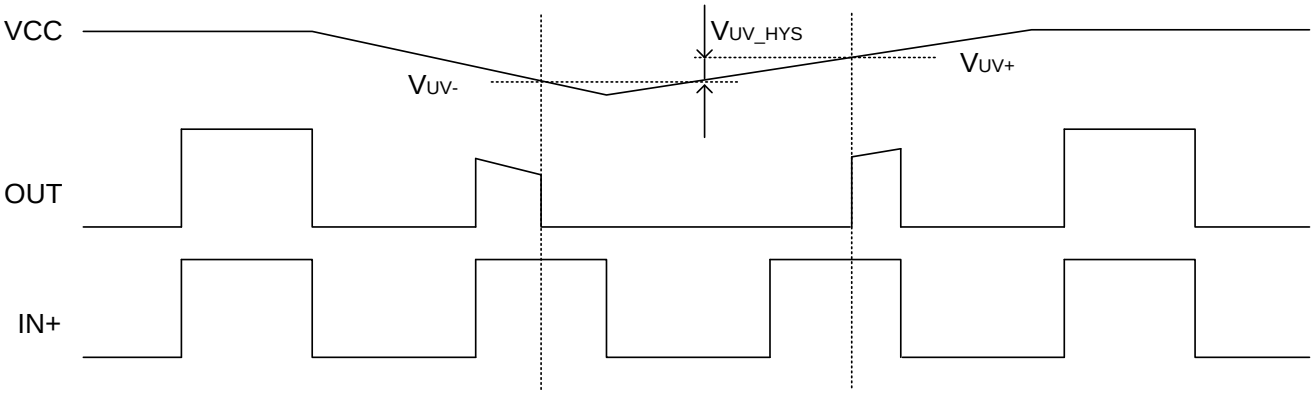


Figure 10. UVLO Timing Chart

機能表

VCC	VREF	IN+	OUT
≤ V_{UV+}	X *(Note 5)*	X *(Note 5)*	L
≥ 4.5 V	< 2 V *(Note 6)*	X *(Note 5)*	L *(Note 6)*
≥ 4.5 V	≥ 2 V	L	L
≥ 4.5 V	≥ 2 V	H	H

(Note 5) X は値によらないという意味
(Note 6) VREF は 0 V ~ 2 V の間にスレッショルドがあります。2 V 未満で必ず OUT = L にあるわけではありません。

© 2020 ROHM Co., Ltd. All rights reserved.

アプリケーション部品選定方法

(1) 出力ゲート抵抗

ゲート抵抗 $R_{G(ON/OFF)}$はパワーデバイスのスイッチング速度に合わせて選択してください。スイッチング時間(t_{SW})は水平になっている電圧が終わるまでの時間とされるので、ターンオンのゲート抵抗($R_{G(ON)}$)は次式で計算されます。

$$I_G = \frac{Q_{gs}+Q_{gd}}{t_{SW}} \quad [1]$$

$$R_{TOTAL(ON)} = R_{PON} + R_{G(ON)} = \frac{V_{CC}-V_{GS(TH)}}{I_G} \quad [2]$$

$$t_{SW} = \frac{Q_{gs}+Q_{gd}}{I_G} = \frac{(Q_{gs}+Q_{gd})(R_{PON}+R_{G(ON)})}{(V_{CC}-V_{GS(TH)})} \quad [3]$$

I_G：パワーデバイスのゲートに流れる電流
Q_{gs}：パワーデバイスのゲート-ソース間電荷
Q_{gd}：パワーデバイスのゲート-ドレイン間電荷
$V_{GS(TH)}$：パワーデバイスのスレッショルド電圧

ターンオンのゲート抵抗値により出力のスルーレート dV_D/dt を決定できます。パワーデバイスのスルーレートは次式になります。

$$\frac{dV_D}{dt} = \frac{I_G}{C_{rss}} \quad [4]$$

C_{rss} ：パワーデバイスの帰還容量

[4]式を[2]式に代入することでゲート抵抗値は次式になります。

$$R_{TOTAL(ON)} = R_{PON} + R_{G(ON)} = \frac{V_{CC}-V_{GS(TH)}}{C_{rss}\times\frac{dV_D}{dt}} \quad [5]$$

$$R_{G(ON)} = \frac{V_{CC}-V_{GS(TH)}}{C_{rss}\times\frac{dV_D}{dt}} - R_{PON} \quad [6]$$

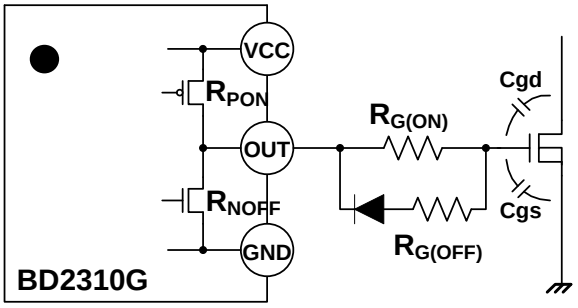


Figure 11. Gate Driver Equivalent Circuit

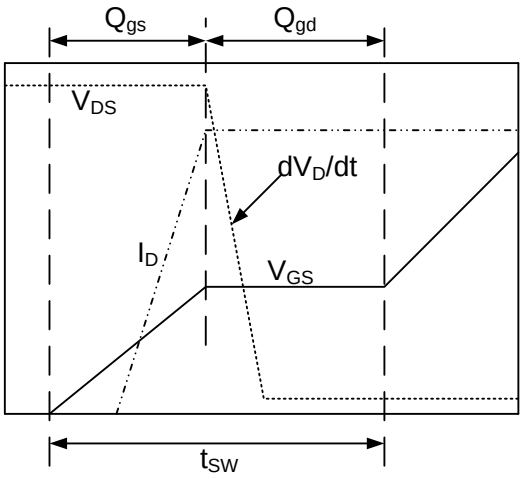


Figure 12. Gate Charge Transfer Characteristics

また、パワーデバイスがオフ時は他のパワーデバイスがオンしたときに C_{gd} を介して電流が流れます。このとき、ゲート電圧が閾値を超えてセルフターンオンしないようにゲート抵抗値($R_{G(OFF)}$)を設定してください。

$$V_{GS(TH)} \geq \left(R_{NOFF} + R_{G(OFF)}\right) \times I_G = \left(R_{NOFF} + R_{G(OFF)}\right) \times C_{gd} \times \frac{dV_D}{dt} \quad [7]$$

$$R_{G(OFF)} \leq \frac{V_{GS(TH)}}{C_{gd}\times\frac{dV_D}{dt}} - R_{NOFF} \quad [8]$$

© 2020 ROHM Co., Ltd. All rights reserved.

アプリケーション部品選定方法 — 続き

(2) 入力コンデンサ

入力リップル電圧を低減するため、VCC 端子と VREF 端子の直近に ESR の低いセラミック・コンデンサを使用してください。DC バイアス特性を考慮して VCC-GND 間には 0.5 μF 以上、VREF-GND 間には 8 nF 以上を推奨致します。

PCB レイアウト設計について

IC 内部のボンディングワイヤ及び PCB 上の寄生インダクタンスの影響を受けて、VCC 端子の電圧が跳ね上がる可能性があります。

VCC 端子の電圧が跳ね上がるメカニズムは Figure 16 になります。

(1) 入力信号にパルス幅が短い信号が入力されると、最終段の Pch-FET が ON して電流が流れている状態で OFF する。

(2) Pch-FET が電流を流している状態で OFF すると寄生インダクタの影響で VCC 端子の電圧が跳ね上がる。

VCC 端子の電圧が跳ね上がり、絶対最大定格を超えてしまうと破壊する可能性があります。

VCC 端子電圧の跳ね上がりを抑えるため、VCC 端子と GND 端子の直近に ESR の低いセラミック・コンデンサを配置し、PCB 上の寄生インダクタンス L_{VCC} と L_{GND} が小さくなるように配線してください。L_{VCC} と L_{GND} はそれぞれ 3 nH 以下を推奨致します。

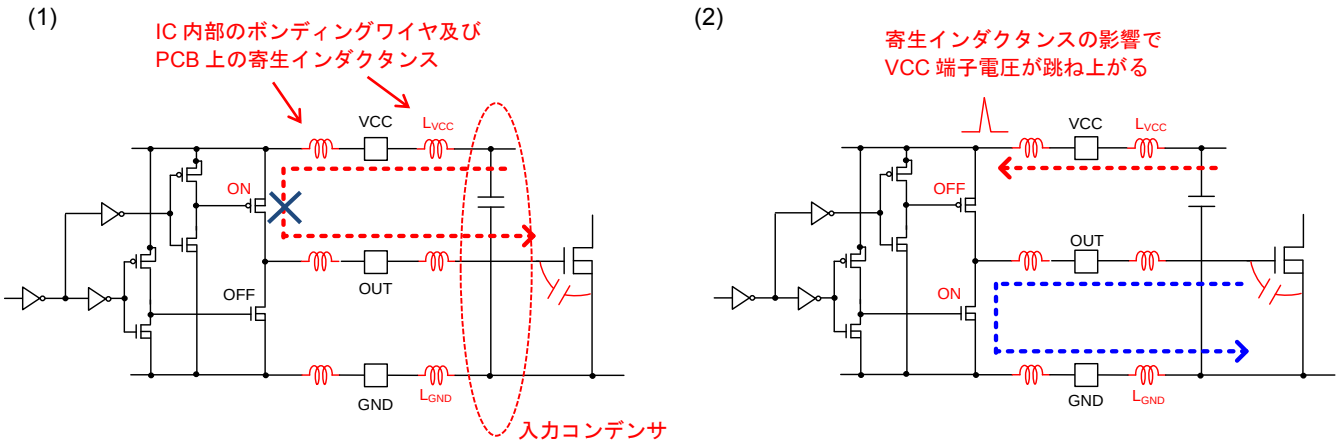
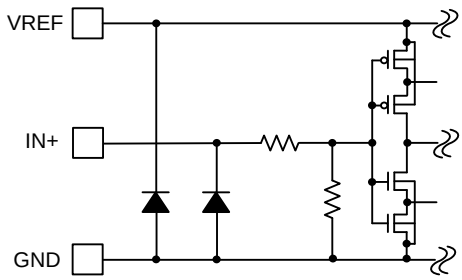
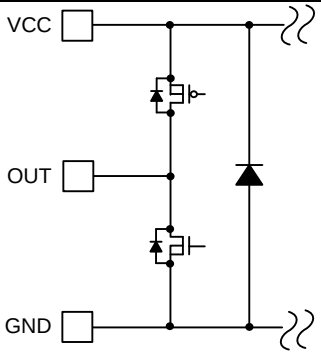


Figure 13. Mechanism of Overshoot

© 2020 ROHM Co., Ltd. All rights reserved.

入出力等価回路図

Pin No.	Pin Name	Pin Equivalence Circuit
3 4	IN+ VREF	

Pin No.	Pin Name	Pin Equivalence Circuit
1 5	VCC OUT	

© 2020 ROHM Co., Ltd. All rights reserved.

使用上の注意

1. **電源の逆接続について**
   電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。

2. **電源ラインについて**
   基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。グラウンドラインについても、同様のパターン設計を考慮してください。また、LSI のすべての電源端子について電源－グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量低下が起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

3. **グラウンド電位について**
   グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。

4. **グラウンド配線パターンについて**
   小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

5. **推奨動作条件について**
   推奨動作条件で規定される範囲で IC の機能・動作を保証します。また、特性値は電気的特性で規定される各項目の条件下においてのみ保証されます。

6. **ラッシュカレントについて**
   IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

7. **セット基板での検査について**
   セット基板での検査時に、インピーダンスの低い端子にコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

8. **端子間ショートと誤装着について**
   プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けた場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

9. **未使用の入力端子の処理について**
   CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

© 2020 ROHM Co., Ltd. All rights reserved.

使用上の注意 — 続き

10. 各入力端子について

本 IC はモノリシック IC であり、各素子間に素子分離のための P+アイソレーションと、P 基板を有しています。
この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。
例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、

〇抵抗では、GND > (端子 A)の時、トランジスタ(NPN)では GND > (端子 B)の時、P-N 接合が寄生ダイオードとして動作します。

〇また、トランジスタ(NPN)では、GND > (端子 B)の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。

IC の構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND(P 基板)より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。アプリケーションにおいて電源端子と各端子電圧が逆になった場合、内部回路または素子を損傷する可能性があります。例えば、外付けコンデンサに電荷がチャージされた状態で、電源端子が GND にショートされた場合などです。また、電源端子直列に逆流防止のダイオードもしくは各端子と電源端子間にバイパスのダイオードを挿入することを推奨します。

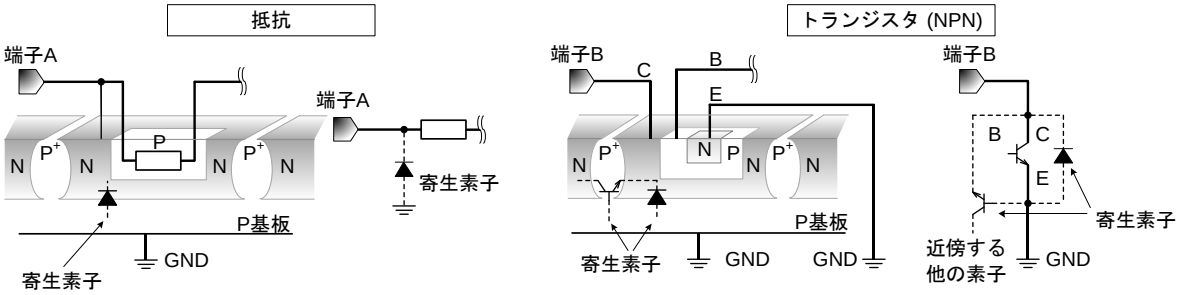


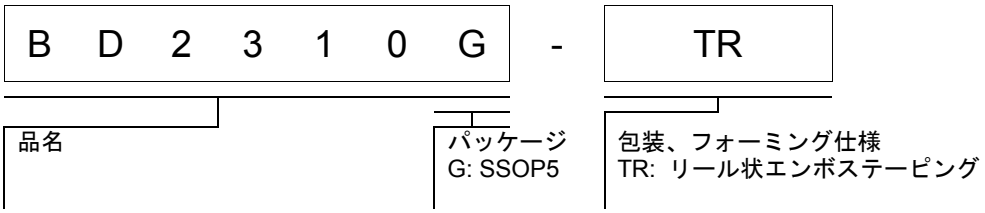
Figure 14. モノリシック IC 構造例

11. セラミック・コンデンサの特性変動について

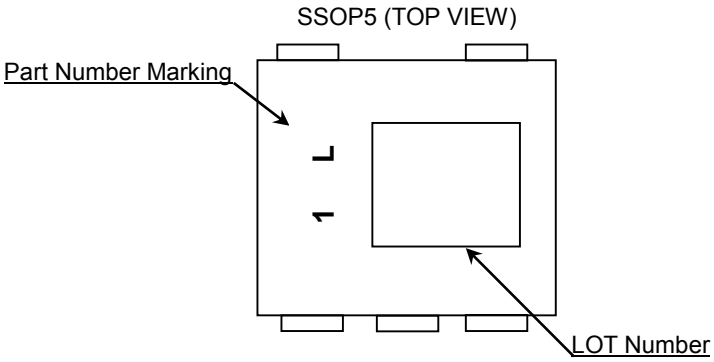
外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮のうえ、定数を決定してください。

© 2020 ROHM Co., Ltd. All rights reserved.

発注形名情報



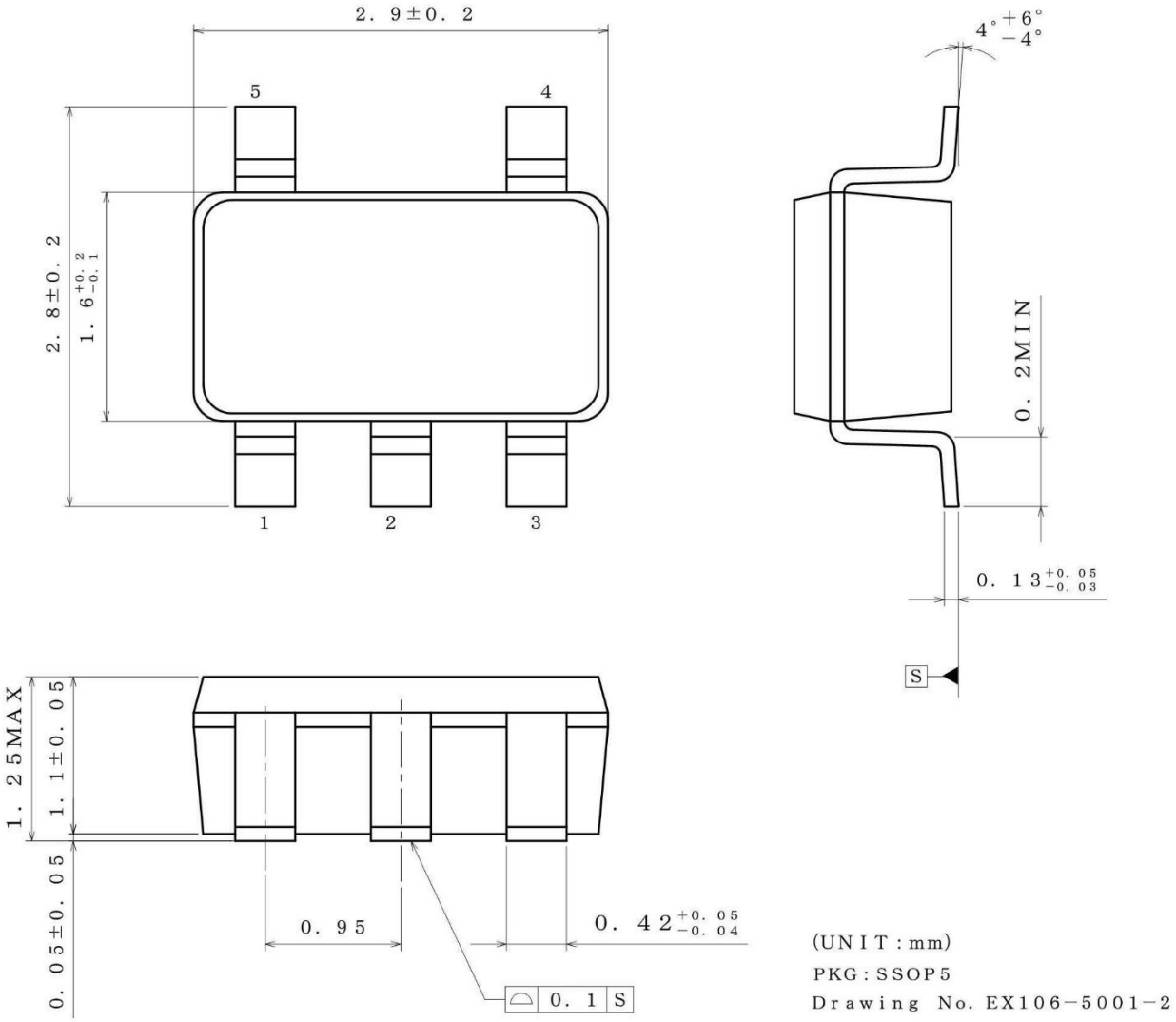
標印図



© 2020 ROHM Co., Ltd. All rights reserved.

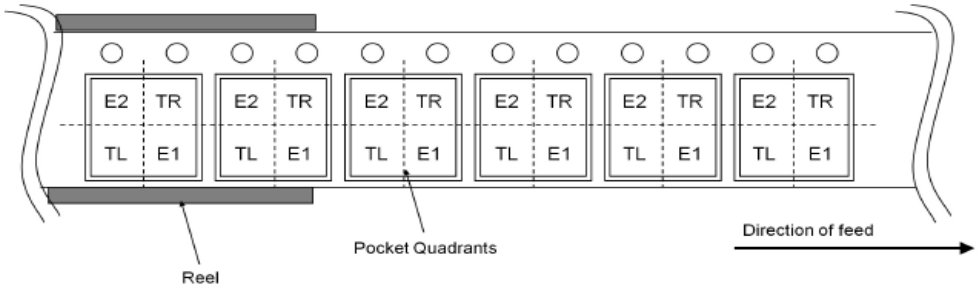
外形寸法図と包装・フォーミング仕様

Package Name	SSOP5



＜包装形態、包装数量、包装方向＞

包装形態	エンボステーピング
包装数量	3000pcs
包装方向	TR （リールを左手に持ち、右手でテープを引き出したときに、製品の1番ピンが右上にくる方向。）



© 2020 ROHM Co., Ltd. All rights reserved.

改訂履歴

日付	版	変更内容
2020.03.26	001	新規作成

© 2020 ROHM Co., Ltd. All rights reserved.

ご注意

ローム製品取扱い上の注意事項

1. 本製品は一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器等）への使用を意図して設計・製造されております。したがいまして、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器(Note 1)、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASSⅢ	CLASSⅢ	CLASSⅡb	Ⅲ類
CLASSⅣ		CLASSⅢ	

2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
   ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
   ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。

3. 本製品は、一般的な電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記に例示するような特殊環境での使用を配慮した設計はなされておりません。したがいまして、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
   ①水・油・薬液・有機溶剤等の液体中でのご使用
   ②直射日光・屋外暴露、塵埃中でのご使用
   ③潮風、Cl_2、H_2S、NH_3、SO_2、NO_2 等の腐食性ガスの多い場所でのご使用
   ④静電気や電磁波の強い環境でのご使用
   ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
   ⑥本製品を樹脂等で封止、コーティングしてのご使用。
   ⑦はんだ付けの後に洗浄を行わない場合(無洗浄タイプのフラックスを使用される場合は除く。ただし、残渣については十分に確認をお願いします。)又は、はんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合
   ⑧本製品が結露するような場所でのご使用。

4. 本製品は耐放射線設計はなされておりません。

5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。

6. パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。

7. 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。

8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。

9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

1. ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。

2. はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせて頂きます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。
   その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

© 2015 ROHM Co., Ltd. All rights reserved.

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。

2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがいまして、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。（人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等）

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
   ①潮風、Cl_2、H_2S、NH_3、SO_2、NO_2等の腐食性ガスの多い場所での保管
   ②推奨温度、湿度以外での保管
   ③直射日光や結露する場所での保管
   ④強い静電気が発生している場所での保管

2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。

3. 本製品の運搬、保管の際は梱包箱を正しい向き（梱包箱に表示されている天面方向）で取り扱いください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。

4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに２次元バーコードが印字されていますが、２次元バーコードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。

2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等（ソフトウェア含む）との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。

3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権 その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。 ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。

2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。

3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。

4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

© 2015 ROHM Co., Ltd. All rights reserved.

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。

2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。

3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。

© 2015 ROHM Co., Ltd. All rights reserved.