

絶縁素子内蔵ゲートドライバシリーズ

絶縁電圧 2500 Vrms

絶縁素子内蔵 1ch ゲートドライバ

BM6109FV-C

概要

絶縁電圧 2500 Vrms、入出力遅延時間 700 ns、最小入力パルス幅 600 ns の絶縁素子内蔵ゲートドライバです。フォールト信号出力機能、低電圧時誤動作防止機(UVLO)、短絡保護機能(SCP)、過電流保護機能(OCP)、過熱保護機能(OT)、ミラーランプ機能、温度モニタ機能を内蔵しています。

重要特性

- 絶縁電圧 : 2500 Vrms
- 最大ゲート駆動電圧 : 18 V
- 入出力遅延時間 : 700 ns (Max)
- 最小入力パルス幅 : 600 ns

パッケージ

SSOP-B28W

W(Typ) x D(Typ) x H(Max)

9.2 mm x 10.4 mm x 2.4 mm

特長

- AEC-Q100 対応 (Note 1)
- フォールト信号出力機能内蔵
- 低電圧時誤動作防止機能内蔵
- 短絡保護機能内蔵
- 過電流保護機能内蔵
- 過熱保護機能内蔵
- ソフトターンオフ機能内蔵
(ターンオフ時間設定可能)
- ミラーランプ機能内蔵
- 温度モニタ機能内蔵
(Note 1) Grade1



用途

- 車載用インバータ
- 車載用 DCDC コンバータ
- 産業用インバータ
- UPS

基本アプリケーション回路

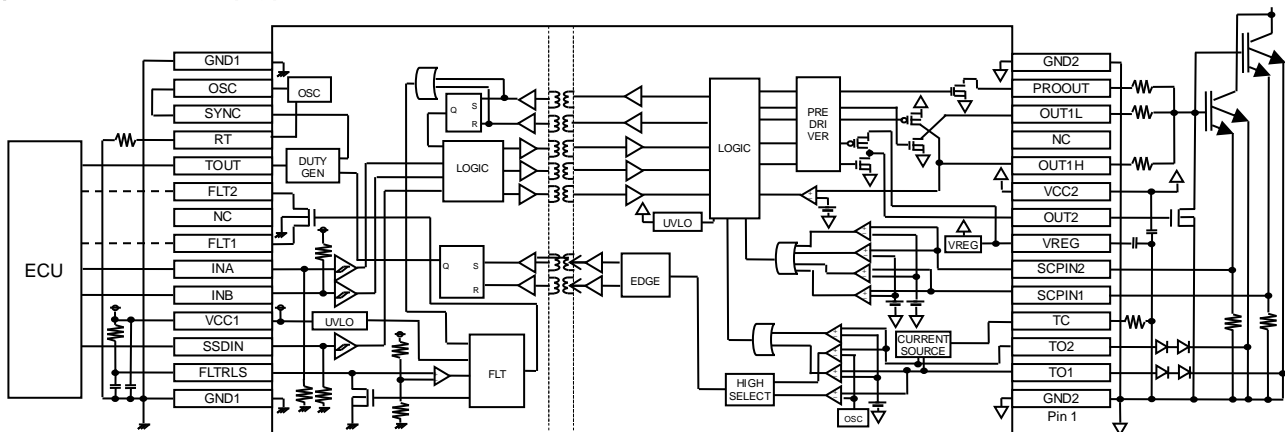


Figure 1. 基本アプリケーション回路

目次

概要.....	1
特長.....	1
用途.....	1
重要特性.....	1
パッケージ.....	1
基本アプリケーション回路.....	1
目次.....	2
端子配置図.....	3
端子説明.....	3
推奨外付け定数範囲.....	4
絶対最大定格.....	4
熱抵抗.....	5
推奨動作条件.....	5
絶縁特性.....	5
電気的特性.....	6
特性データ.....	9
端子説明・基板レイアウトの注意点.....	25
機能動作説明・定数設定例.....	27
1. 異常状態出力.....	27
2. 低電圧時誤動作防止機能 (UVLO).....	27
3. 短絡保護機能 (SCP).....	28
4. 過電流保護機能 (OCP).....	29
5. ミラークランプ機能.....	30
6. 温度モニタ機能.....	31
7. 過熱保護機能 (OT).....	31
8. 動作真理値表.....	32
入出力等価回路図.....	33
使用上の注意.....	36
発注形名情報.....	38
標印図.....	38
外形寸法図と包装・フォーミング仕様.....	39
改訂履歴.....	40

端子配置図

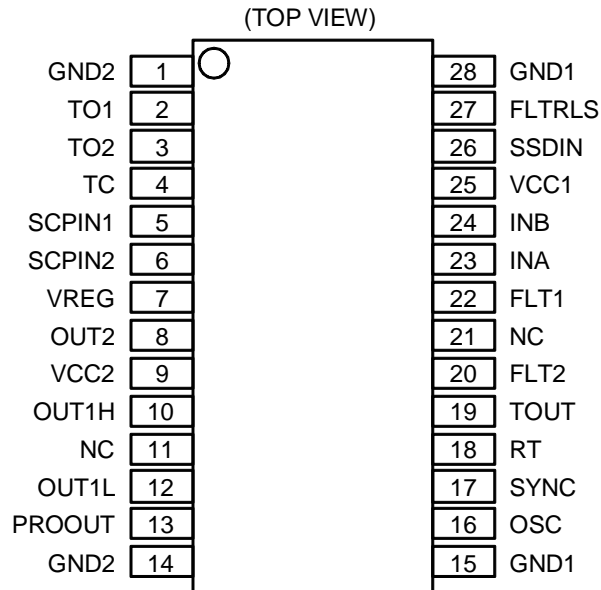


Figure 2. 端子配置図

端子説明

端子番号	端子名	機能
1	GND2	二次側グラウンド端子
2	TO1	定電流出力/センサ電圧入力端子 1
3	TO2	定電流出力/センサ電圧入力端子 2
4	TC	定電流設定用抵抗接続端子
5	SCPIN1	短絡・過電流検出端子 1
6	SCPIN2	短絡・過電流検出端子 2
7	VREG	二次側内部電源端子
8	OUT2	ミラークランプ制御端子
9	VCC2	二次側電源端子
10	OUT1H	ソース側出力/ゲート電圧入力端子
11	NC	ノンコネクション
12	OUT1L	シンク側出力端子
13	PROOUT	ソフトシャットダウン出力端子
14	GND2	二次側グラウンド端子
15	GND1	一次側グラウンド端子
16	OSC	発振周波数出力端子
17	SYNC	外部クロック入力端子
18	RT	発振周波数設定抵抗接続端子
19	TOUT	温度情報出力端子
20	FLT2	フォールト信号出力端子
21	NC	ノンコネクション
22	FLT1	フォールト信号出力端子
23	INA	制御入力端子
24	INB	制御入力端子
25	VCC1	一次側電源端子
26	SSDIN	ソフトシャットダウン制御入力端子
27	FLTRLS	フォールト出力保持時間設定端子
28	GND1	一次側グラウンド端子

推奨外付け定数範囲

端子名	記号	推奨値			単位
		最小	標準	最大	
TC (温度モニタ 使用時)	R _{TC}	0.5	-	25	kΩ
TC (温度モニタ 未使用時)	R _{TC}	0.1	1	10	MΩ
RT	R _{RT}	40.2	100	402	kΩ
FLTRLS	C _{FLTRLS}	-	0.01	1.50	μF
FLTRLS	R _{FLTRLS}	50	200	1000	kΩ
VCC1	C _{VCC1}	0.2	-	-	μF
VCC2	C _{VCC2}	0.4	-	-	μF
VREG	C _{VREG}	0.1	1	10	μF

C_{VCC1}: 内部トランスの駆動電流供給用C_{VCC2}: MOS FET/IGBT のゲート駆動電流供給用

絶対最大定格

項目	記号	定格	単位
一次側電源電圧	V _{CC1}	-0.3~+7.0 ^(Note 2)	V
二次側電源電圧	V _{CC2}	-0.3~+20.0 ^(Note 3)	V
INA, INB, SSDIN, SYNC 端子入力電圧	V _{IN}	-0.3~V _{CC1} +0.3 or 7.0 ^(Note 2)	V
SCPIN1, SCPIN2 端子入力電圧	V _{SCPIN}	-0.3~+6.0 ^(Note 3)	V
TO1, TO2 端子入力電圧	V _{TO}	-0.3~V _{CC2} +0.3 ^(Note 3)	V
FLT 端子入力電圧	V _{FLT}	-0.3~+7.0 ^(Note 2)	V
FLT 端子出力電流	I _{FLT}	10	mA
TOUT 端子出力電流	I _{TOUT}	10	mA
OSC 端子出力電流	I _{OSC}	10	mA
OUT1H 端子出力電流 (Peak10 μs)	I _{OUT1HPEAK}	5 ^(Note 4)	A
OUT1L 端子出力電流 (Peak10 μs)	I _{OUT1LPEAK}	5 ^(Note 4)	A
PROOUT 端子出力電流 (Peak10 μs)	I _{PROOUTPEAK}	5 ^(Note 4)	A
OUT2 端子出力電流 (Peak10 μs)	I _{SOUTPEAK}	5 ^(Note 4)	A
VREG 端子出力電流	I _{VREG}	10	mA
保存温度範囲	T _{stg}	-55~+150	°C
最大接合部温度	T _{jmax}	+150	°C

(Note 2) GND1 基準

(Note 3) GND2 基準

(Note 4) T_{jmax}=150°C を超えないこと

注意 1: 印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施して頂くようご検討をお願いします。

注意 2: 最高接合部温度を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。最高接合部温度を超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなど、最高接合部温度を超えないよう熱抵抗にご配慮ください。

熱抵抗 (Note 5)

項目	記号	熱抵抗(Typ)		単位
		1層基板 (Note 7)	4層基板 (Note 8)	
SSOP-B28W				
ジャンクション—周囲温度間熱抵抗	θ_{JA}	112.9	64.4	°C/W
ジャンクション—パッケージ上面中心間熱特性パラメータ (Note 6)	Ψ_{JT}	34	23	°C/W

(Note 5) JESD51-2A(Still-Air)に準拠。

(Note 6) ジャンクションからパッケージ (モールド部分) 上面中心までの熱特性パラメータ。

(Note 7) JESD51-3に準拠した基板を使用。

(Note 8) JESD51-7に準拠した基板を使用。

測定基板	基板材	基板寸法
1層	FR-4	114.3 mm x 76.2 mm x 1.57 mmt

1層目 (表面) 銅箔	
銅箔パターン	銅箔厚
実装ランドパターン + 電極引出し用配線	70 μ m

測定基板	基板材	基板寸法
4層	FR-4	114.3 mm x 76.2 mm x 1.6 mmt

1層目 (表面) 銅箔		2層目、3層目 (内層) 銅箔		4層目 (裏面) 銅箔	
銅箔パターン	銅箔厚	銅箔パターン	銅箔厚	銅箔パターン	銅箔厚
実装ランドパターン + 電極引出し用配線	70 μ m	74.2 mm□ (正方形)	35 μ m	74.2 mm□ (正方形)	70 μ m

推奨動作条件

項目	記号	最小	標準	最大	単位
一次側電源電圧 (Note 9)	V_{CC1}	4.5	5.0	5.5	V
二次側電源電圧 (Note 10)	V_{CC2}	14	16	18	V
TO1, TO2 端子入力電圧 (Note 10)	V_{TO}	1.4	-	3.5	V
SYNC 端子入力周波数	f_{SYNC}	5	20	50	kHz
動作温度	T_{opr}	-40	-	+125	°C

(Note 9) GND1 基準

(Note 10) GND2 基準

絶縁特性

項目	記号	特性	単位
絶縁抵抗 ($V_{IO}=500$ V)	R_S	$>10^9$	Ω
絶縁耐電圧 (1 min)	V_{ISO}	2500	Vrms
絶縁試験電圧 (1 s)	V_{ISO}	3000	Vrms

電氣的特性

(特に指定のない限り Ta=-40 °C~Ta=+125 °C, V_{CC1}=4.5 V~5.5 V, V_{CC2}=14 V~18 V)

Parameter	Symbol	Min	Typ	Max	Unit	Conditions
全体						
一次側回路電流 1	I _{CC11}	2.1	4.8	10.1	mA	OUT=L
一次側回路電流 2	I _{CC12}	2.1	4.8	10.1	mA	OUT=H
一次側回路電流 3	I _{CC13}	2.2	4.9	10.3	mA	INA=10 kHz, Duty=50 %
一次側回路電流 4	I _{CC14}	2.3	5.0	10.4	mA	INA=20 kHz, Duty=50 %
二次側回路電流	I _{CC2}	1.6	3.2	4.8	mA	R _{TC} =4.7 kΩ
VREG 出力電圧	V _{REG}	4.8	5.0	5.2	V	
ロジック入力						
ロジック H レベル入力電圧	V _{INH}	0.7 × V _{CC1}	-	V _{CC1}	V	INA, INB, SSDIN, SYNC
ロジック L レベル入力電圧	V _{INL}	0	-	0.3 × V _{CC1}	V	INA, INB, SSDIN, SYNC
ロジックプルダウン抵抗	R _{IND}	250	500	1000	kΩ	INA, SSDIN, SYNC
ロジックプルアップ抵抗	R _{INU}	250	500	1000	kΩ	INB
ロジック入力フィルタ時間	t _{INFIL}	5	35	65	ns	INA, INB, SSDIN
最小入力パルス幅 (H パルス)	t _{INMINH}	70	130	190	ns	INA, INB
最小入力パルス幅 (L パルス)	t _{INMINL}	70	130	190	ns	INA, INB
最小入力パルス幅 (SSDIN)	t _{SSDINMIN}	50	80	110	ns	SSDIN
出力						
Turn ON Time	t _{PON}	110	220	440	ns	
Turn OFF Time	t _{POFF}	110	220	440	ns	
Propagation Distortion	t _{PDIST}	-110	0	+110	ns	
OUT1H-OUT1L Deadtime H	t _{HLOFFH}	50	120	190	ns	出力 L⇒H 時
OUT1H-OUT1L Deadtime L	t _{HLOFFL}	50	120	190	ns	出力 H⇒L 時
OUT1H 出力オン抵抗	R _{ON1H}	-	0.45	1.00	Ω	I _{OUT1H} =-100 mA
OUT1L 出力オン抵抗	R _{ON1L}	-	0.45	1.00	Ω	I _{OUT1L} =100 mA
OUT1H 出力最大電流	I _{OUTHMAX1}	4.5	-	-	A	設計保証, V _{CC2} =16 V
OUT1L 出力最大電流	I _{OUTLMAX1}	4.5	-	-	A	設計保証, V _{CC2} =16 V
ソフトシャットダウン出力遅延時間	t _{SSD}	100	150	200	ns	
PROOUT 出力オン抵抗	R _{ONPRO}	-	0.9	2.0	Ω	I _{PROOUT} =100 mA
OUT2 オンスレッシュホールド	V _{OUT2ON}	2.7	3.0	3.3	V	
OUT2 出力遅延時間	t _{OUT2}	-	-	100	ns	
OUT2 出力オン抵抗 (ソース側)	R _{ON2H}	-	2.0	4.5	Ω	I _{OUT2} =-100 mA
OUT2 出力オン抵抗 (シンク側)	R _{ON2L}	-	2.6	5.5	Ω	I _{OUT2} =100 mA
OUT2 H 電圧	V _{OUT2H}	V _{REG} -0.45	V _{REG} -0.2	V _{REG}	V	I _{OUT2} =-100 mA
同相過渡耐圧	CM	100	-	-	kV/μs	設計保証

電気的特性 - 続き

Parameter	Symbol	Min	Typ	Max	Unit	Conditions
温度モニタ部						
TC 出力電圧	V_{TC}	0.916	0.940	0.964	V	
TOx 出力定電流	I_{TO}	194	200	206	μA	TOx=TO1, TO2, $R_{TC}=4.7 k\Omega$
TOUT 出力 Duty 精度 1	D_{TOUT1}	-2.35	0.00	+2.35	%	TO1=TO2=1.40 V (Duty=10.00 %), SYNC=20 kHz
TOUT 出力 Duty 精度 2	D_{TOUT2}	-2.85	0.00	+2.85	%	TO1=TO2=1.95 V (Duty=30.95 %), SYNC=20 kHz
TOUT 出力 Duty 精度 3	D_{TOUT3}	-3.58	0.00	+3.58	%	TO1=TO2=2.75 V (Duty=61.43 %), SYNC=20 kHz
TOUT 出力 Duty 精度 4	D_{TOUT4}	-4.27	0.00	+4.27	%	TO1=TO2=3.50 V (Duty=90.00 %), SYNC=20 kHz
ハイセクタ精度	V_{HS}	-7	0	+7	mV	設計保証
内部三角波周波数	f_{TRI}	8	10	14	kHz	設計保証
TOUT 出力遅延時間	t_{TOUT}	-	-	15	ms	設計保証, $f_{SYNC}=20 kHz$
TOUT 出力オン抵抗 (ソース側)	R_{ONTH}	-	60	160	Ω	$I_{TOUT}=-1 mA$
TOUT 出力オン抵抗 (シンク側)	R_{ONTL}	-	60	160	Ω	$I_{TOUT}=1 mA$
TOx 端子未接続検出電圧	V_{TOH}	7	8	9	V	TOx=TO1, TO2
OSC 発振周波数	f_{OSC}	17.5	20.0	22.5	kHz	$R_{RT}=100 k\Omega$
OSC 出力オン抵抗 (ソース側)	R_{ONOSCH}	-	60	160	Ω	$I_{OSC}=-1 mA$
OSC 出力オン抵抗 (シンク側)	R_{ONOSCL}	-	60	160	Ω	$I_{OSC}=1 mA$
外部同期周波数	f_{SYNC}	-	20	-	kHz	SYNC=20 kHz
外部同期遅延時間	t_{SYNC}	60	-	350	ns	

電気的特性 - 続き

Parameter	Symbol	Min	Typ	Max	Unit	Conditions
保護機能部						
一次側 UVLO OFF 電圧	V_{UV1H}	4.05	4.25	4.45	V	
一次側 UVLO ON 電圧	V_{UV1L}	3.95	4.15	4.35	V	
一次側 UVLO ヒステリシス	V_{HYSUV1}	0.05	0.1	0.15	V	
一次側 UVLO 遅延時間 (OUT1H, OUT1L)	t_{UV1OUT}	2	10	30	μ s	
一次側 UVLO 遅延時間 (FLT1, FLT2)	t_{UV1FLT}	2	10	30	μ s	
二次側 UVLO OFF 電圧	V_{UV2H}	11.9	12.5	13.1	V	
二次側 UVLO ON 電圧	V_{UV2L}	11.4	12.0	12.6	V	
二次側 UVLO ヒステリシス	V_{HYSUV2}	0.25	0.50	0.75	V	
二次側 UVLO 遅延時間 (OUT1H, OUT1L)	t_{UV2OUT}	2	10	30	μ s	
二次側 UVLO 遅延時間 (FLT1, FLT2)	t_{UV2FLT}	3	-	65	μ s	
短絡検出電圧	V_{SCDET}	0.540	0.600	0.660	V	
短絡検出遅延時間 (OUT1H, OUT1L)	t_{SCOUT}	160	330	500	ns	
短絡検出遅延時間 (FLT1, FLT2)	t_{SCFLT}	1	-	35	μ s	
過電流検出電圧	V_{OCDET}	0.282	0.300	0.318	V	
過電流検出遅延時間 (OUT1H, OUT1L)	t_{OCOUT}	7	10	13	μ s	
過電流検出遅延時間 (FLT1, FLT2)	t_{OCFLT}	8	-	48	μ s	
過熱検出電圧	V_{TO}	1.25	1.32	1.39	V	
過熱検出遅延時間 (OUT1H, OUT1L)	t_{TOOUT}	160	330	500	ns	
過熱検出遅延時間 (FLT1, FLT2)	t_{TOFLT}	1	-	35	μ s	
FLT 出力オン抵抗	R_{ONFLT}	-	3.7	10	Ω	$I_{FLT}=10$ mA
フォールト解除遅延時間	t_{RLS}	100	-	330	μ s	
FLTRLS スレッシュホールド	V_{FLTRLS}	$0.64 \times V_{CC1}$ -0.1	$0.64 \times V_{CC1}$	$0.64 \times V_{CC1}$ +0.1	V	
FLTRLS 放電スイッチオン抵抗	$R_{ONFLTRLS}$	-	3.7	10	Ω	$I_{FLTRLS}=10$ mA
FLTRLS リーク電流	$I_{LFLTRLS}$	-1	0	+1	μ A	

特性データ

(参考データ)

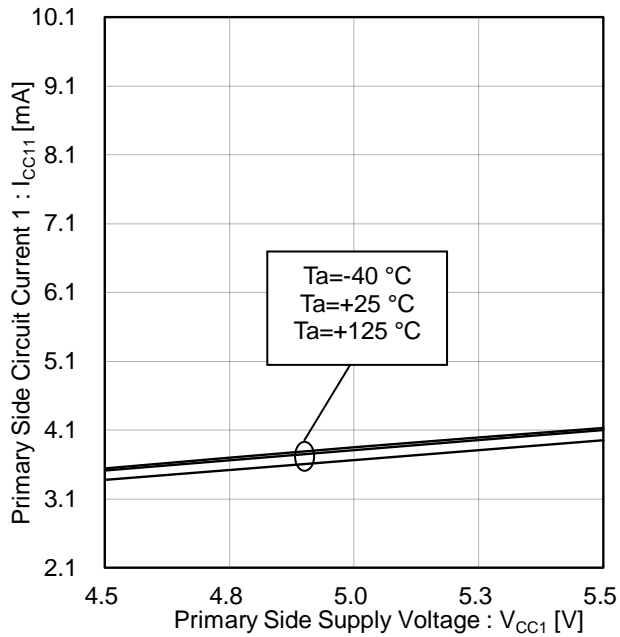


Figure 3. Primary Side Circuit Current 1 vs Primary Side Supply Voltage (OUT=L)

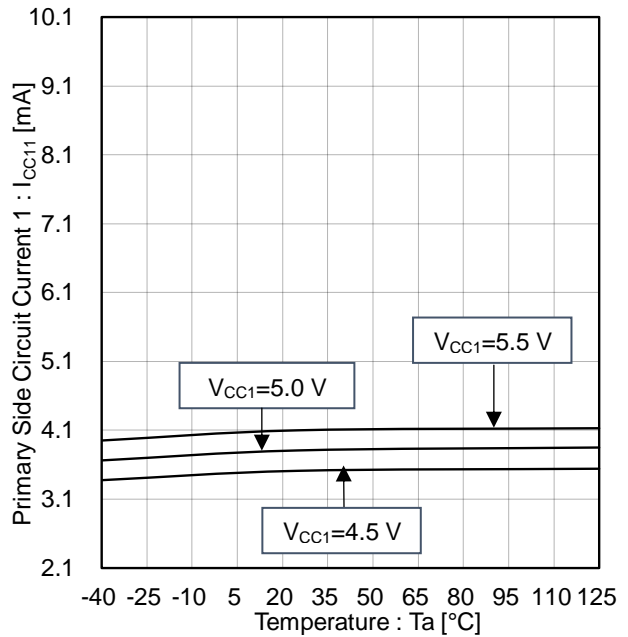


Figure 4. Primary Side Circuit Current 1 vs Temperature (OUT=L)

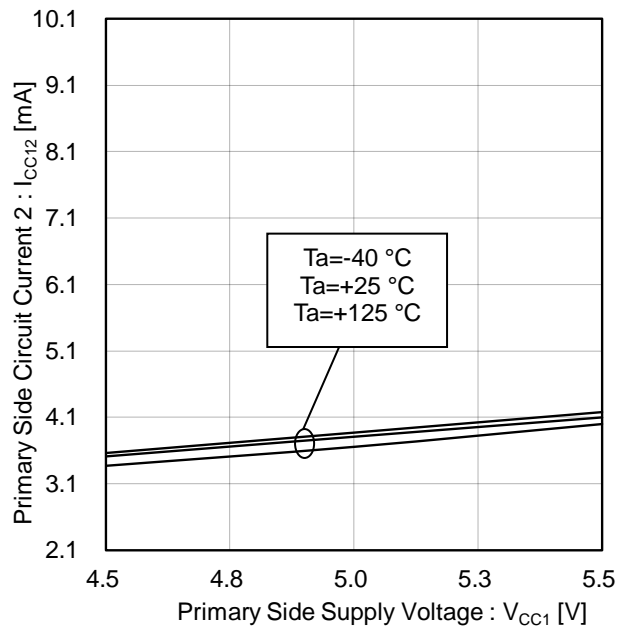


Figure 5. Primary Side Circuit Current 2 vs Primary Side Supply Voltage (OUT=H)

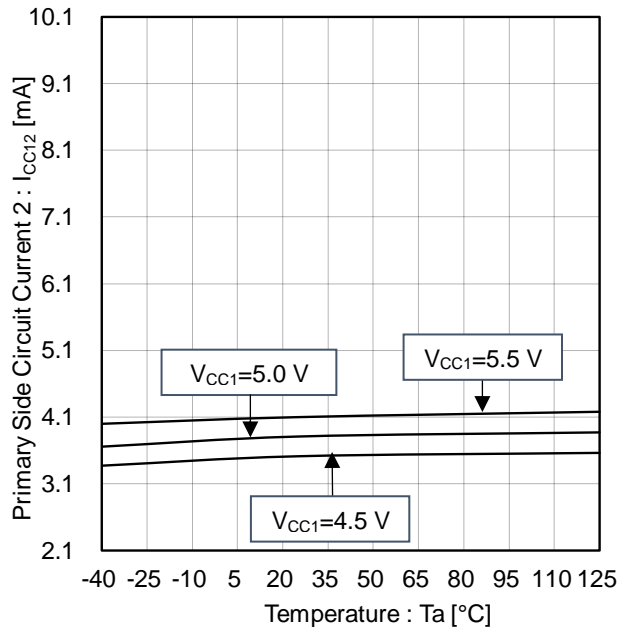


Figure 6. Primary Side Circuit Current 2 vs Temperature (OUT=H)

特性データ - 続き
(参考データ)

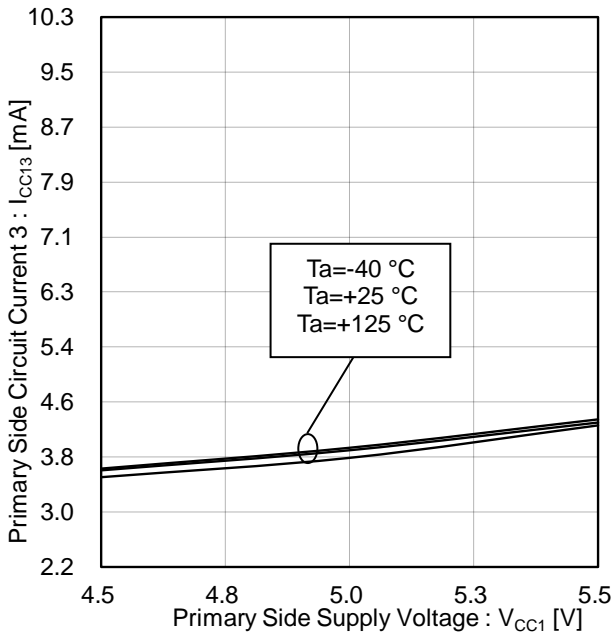


Figure 7. Primary Side Circuit Current 3 vs Primary Side Supply Voltage
(INA=10 kHz, Duty=50 %)

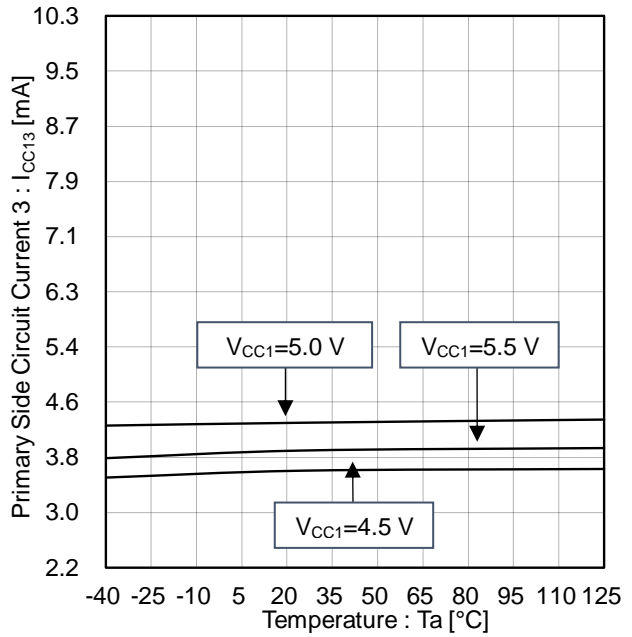


Figure 8. Primary Side Circuit Current 3 vs Temperature
(INA=10 kHz, Duty=50 %)

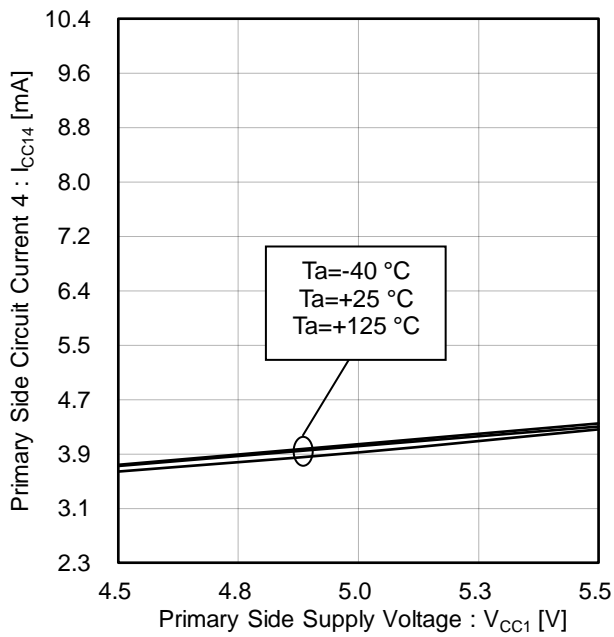


Figure 9. Primary Side Circuit Current 4 vs Primary Side Supply Voltage
(INA=20 kHz, Duty=50 %)

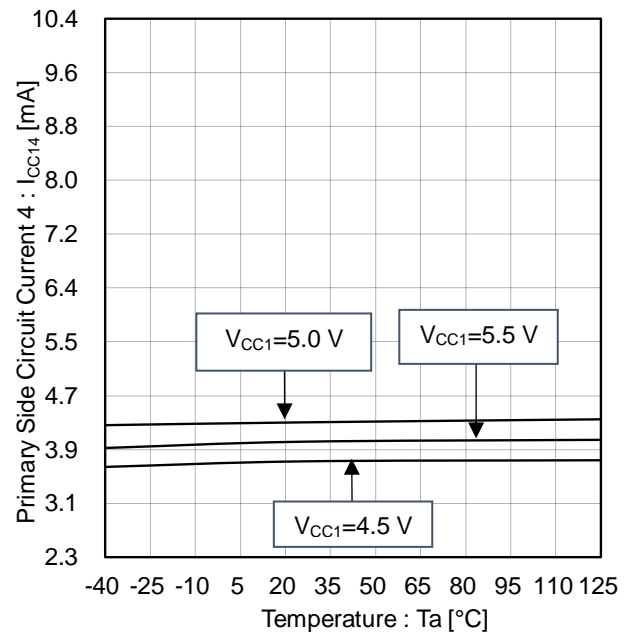


Figure 10. Primary Side Circuit Current 4 vs Temperature
(INA=20 kHz, Duty=50 %)

特性データ - 続き
(参考データ)

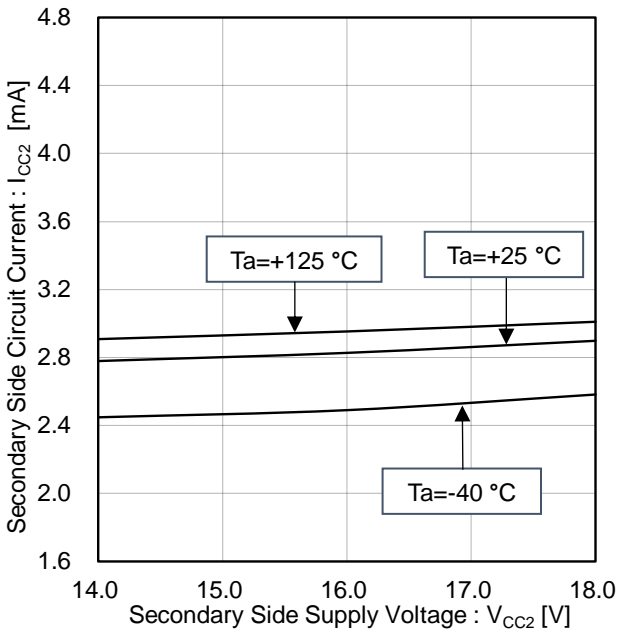


Figure 11. Secondary Side Circuit Current vs Secondary Side Supply Voltage

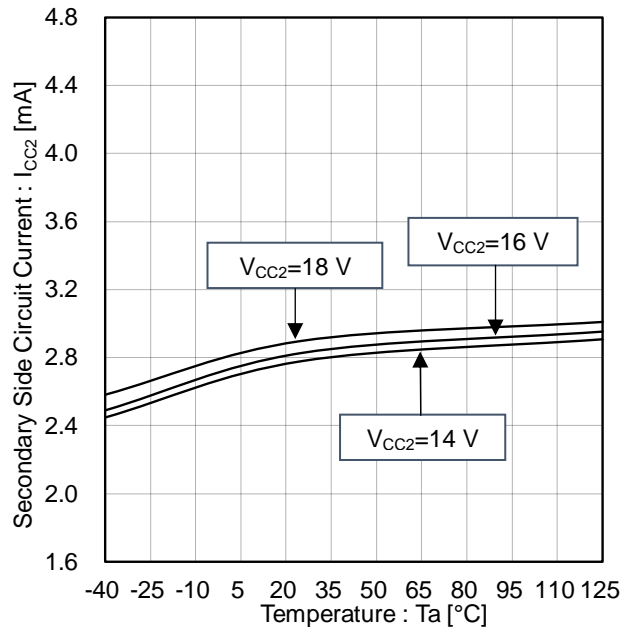


Figure 12. Secondary Side Circuit Current vs Temperature

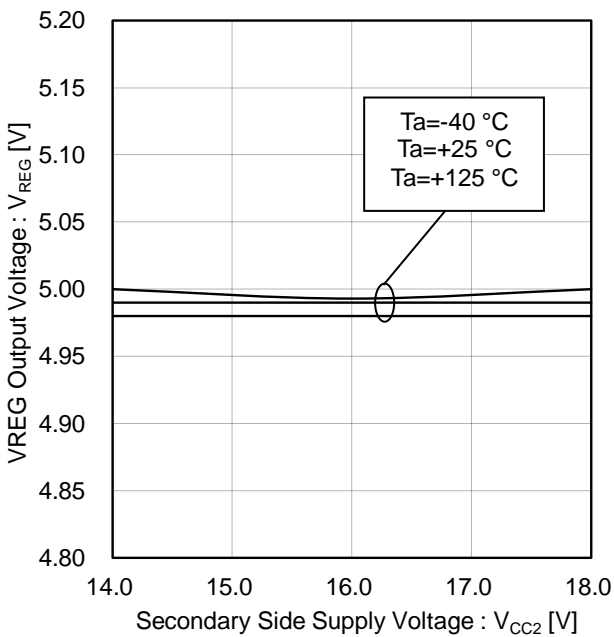


Figure 13. VREG Output Voltage vs Secondary Side Supply Voltage

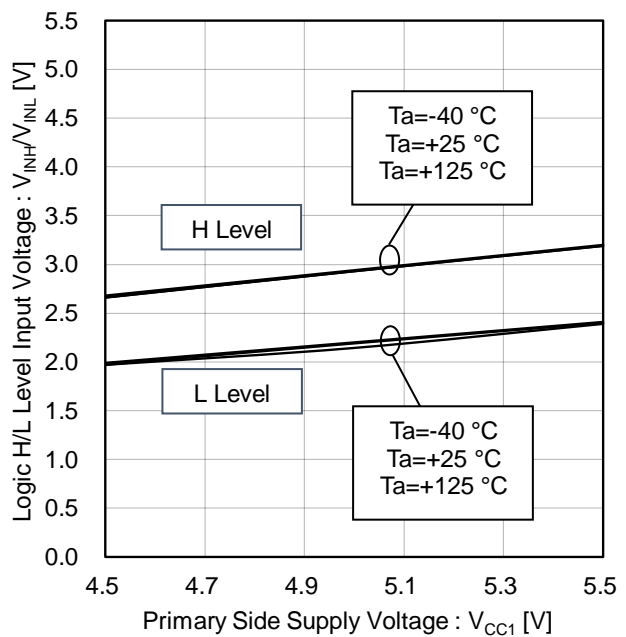


Figure 14. Logic H/L Level Input Voltage vs Primary Side Supply Voltage (INA, INB, SSDIN, SYNC)

特性データ - 続き
(参考データ)

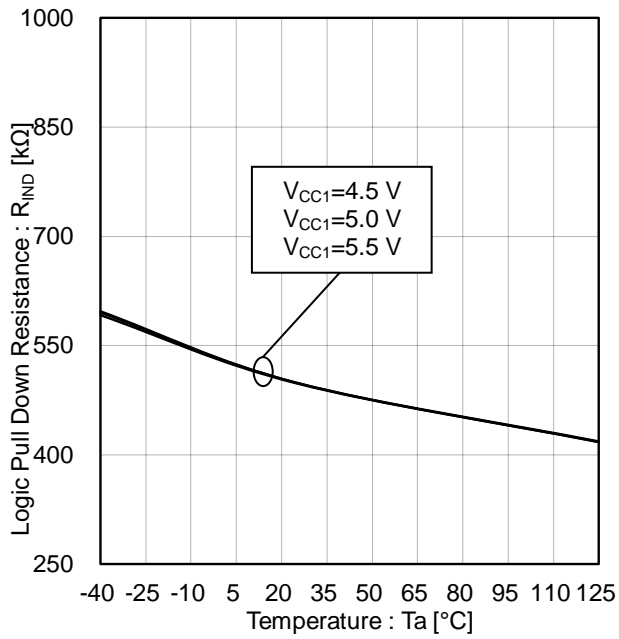


Figure 15. Logic Pull Down Resistance vs Temperature (INA, SSDIN, SYNC)

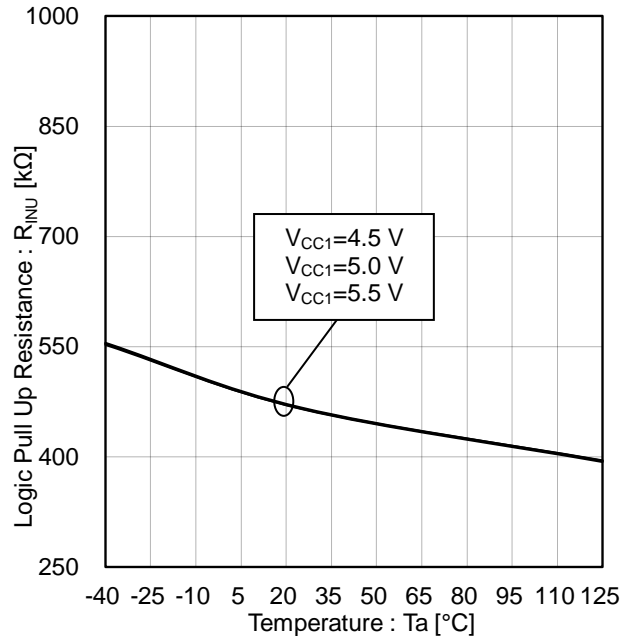


Figure 16. Logic Pull Up Resistance vs Temperature (INB)

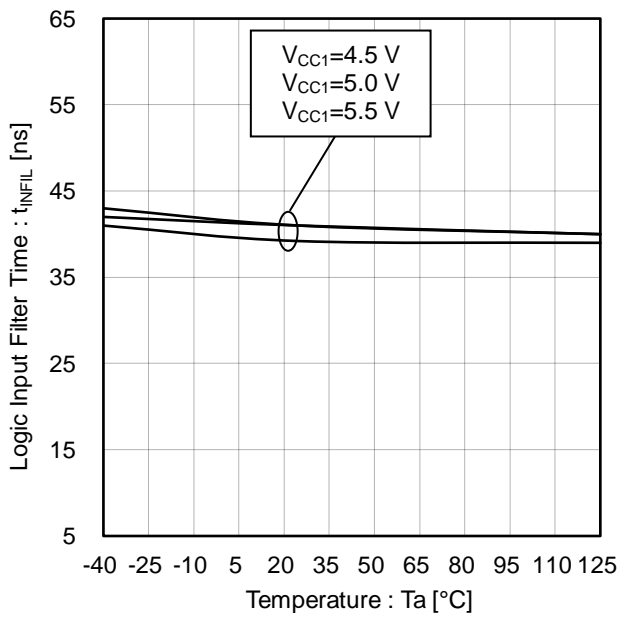


Figure 17. Logic Input Filter Time vs Temperature (INA, INB, SSDIN)

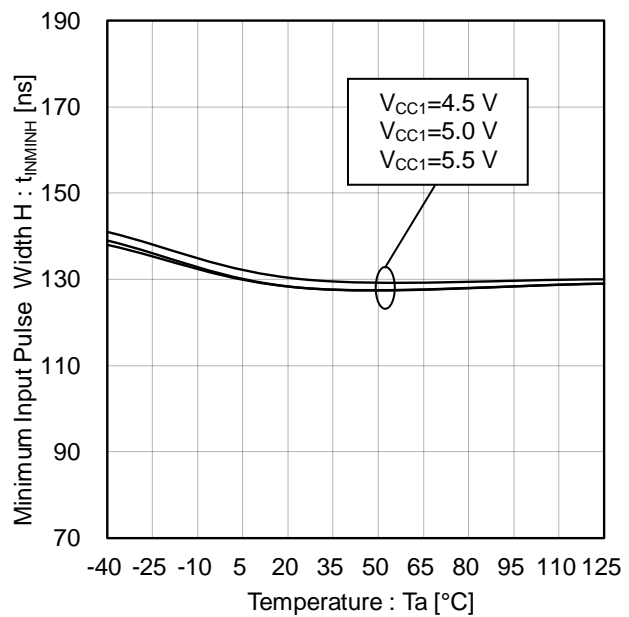


Figure 18. Minimum Input Pulse Width H vs Temperature (INA, INB)

特性データ - 続き
(参考データ)

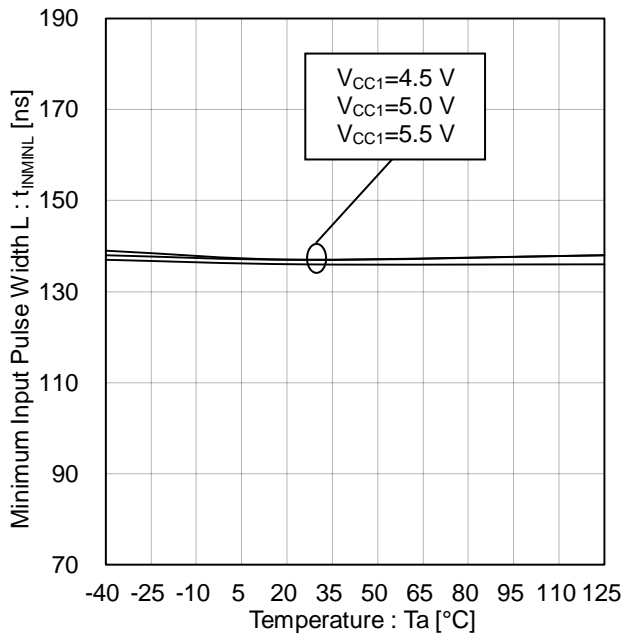


Figure 19. Minimum Input Pulse Width L vs Temperature (INA, INB)

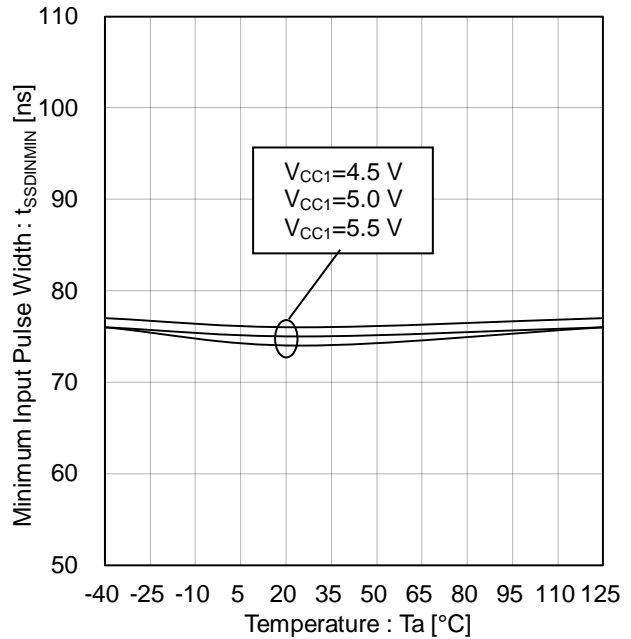


Figure 20. Minimum Input Pulse Width vs Temperature (SSDIN)

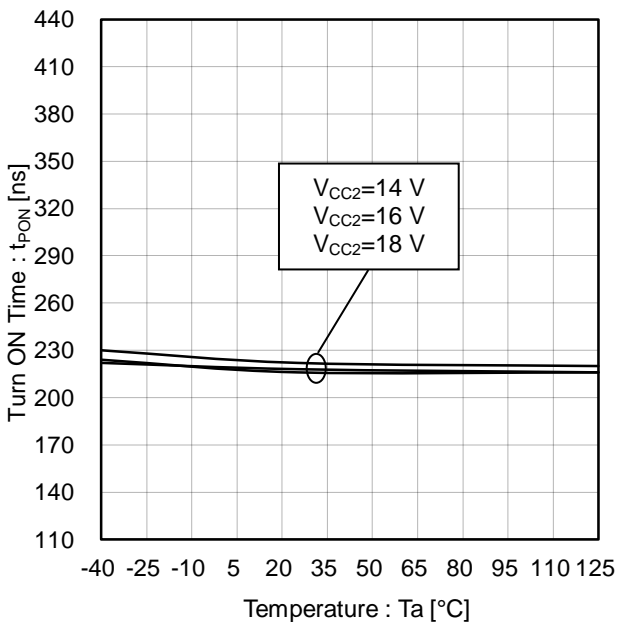


Figure 21. Turn ON Time vs Temperature

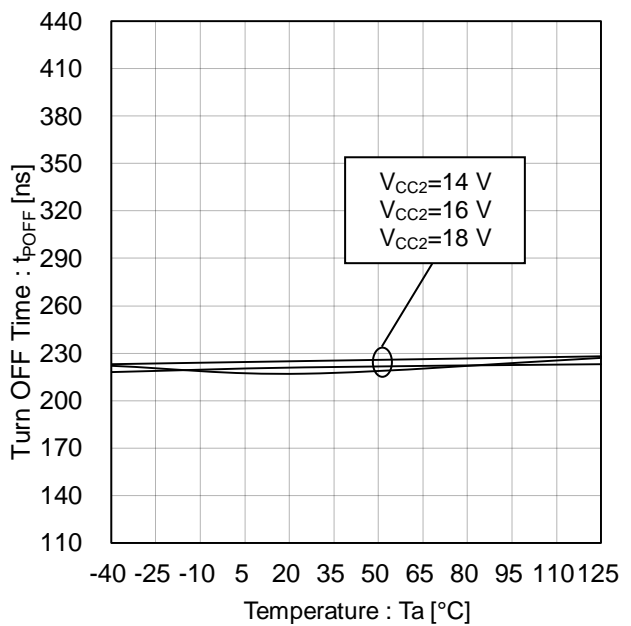


Figure 22. Turn OFF Time vs Temperature

特性データ - 続き
(参考データ)

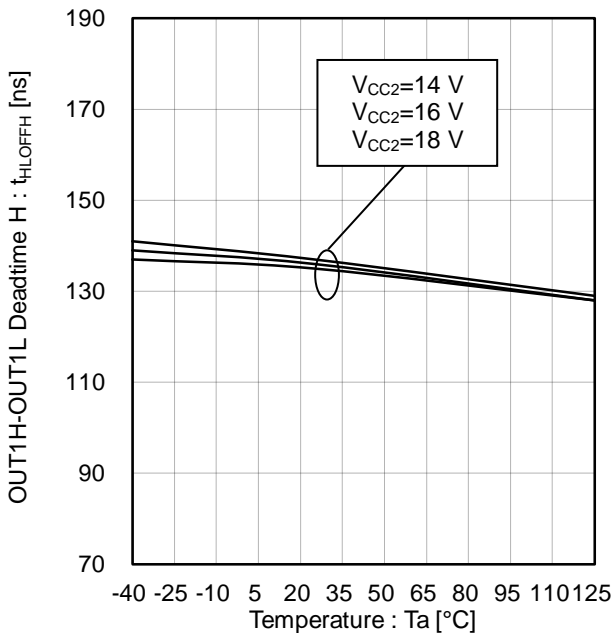


Figure 23. OUT1H-OUT1L Deadtime H vs Temperature (Output L to H)

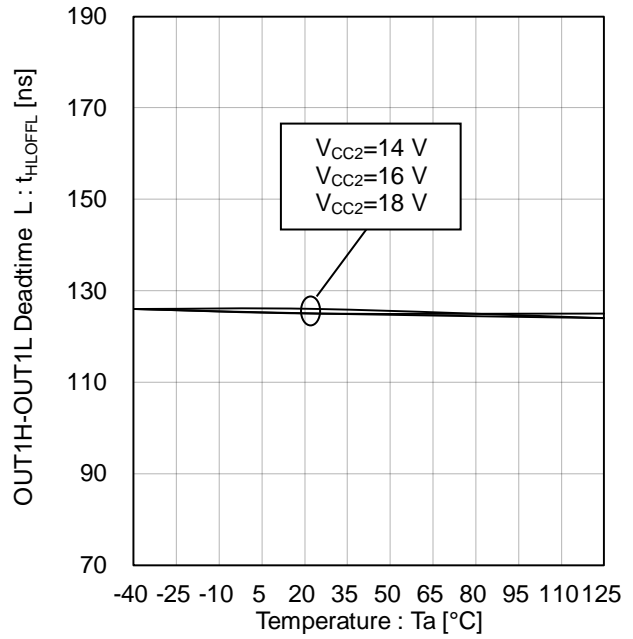


Figure 24. OUT1H-OUT1L Deadtime L vs Temperature (Output H to L)

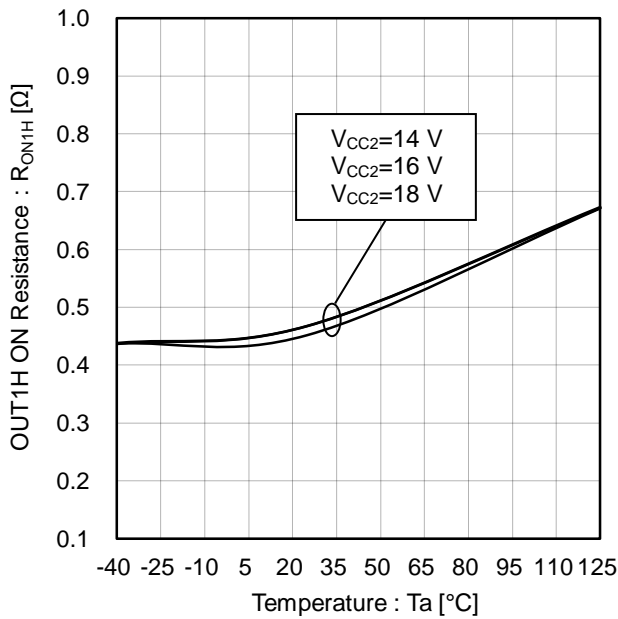


Figure 25. OUT1H ON Resistance vs Temperature

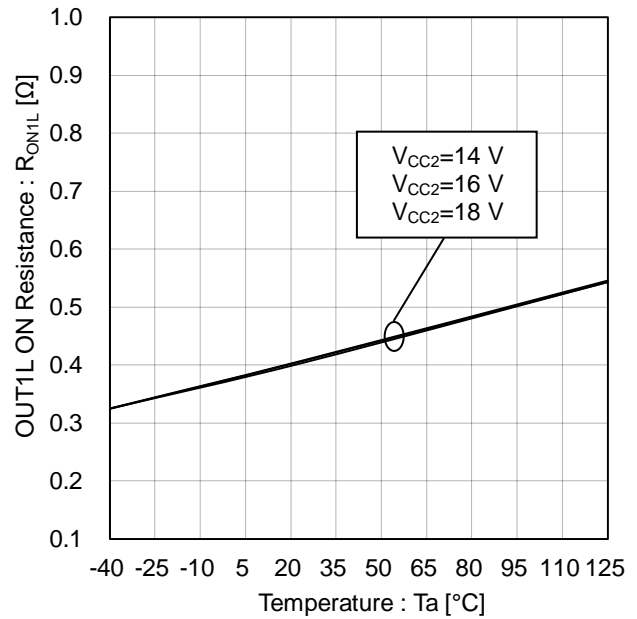


Figure 26. OUT1L ON Resistance vs Temperature

特性データ - 続き
(参考データ)

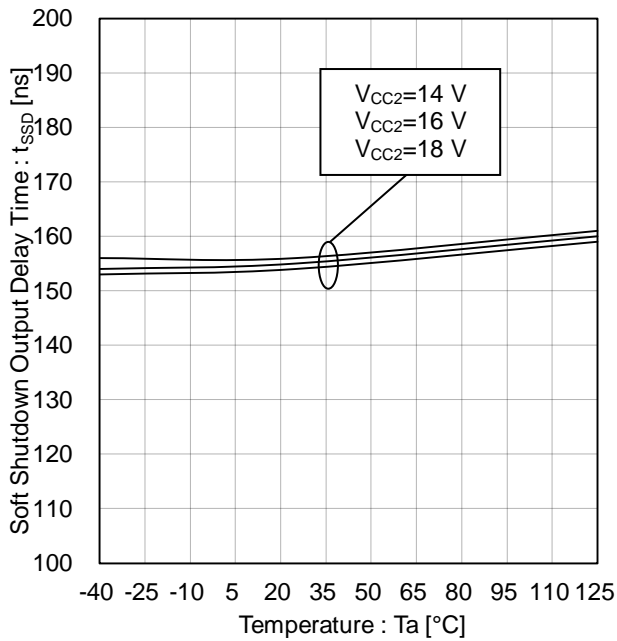


Figure 27. Soft Shutdown Output Delay Time vs Temperature

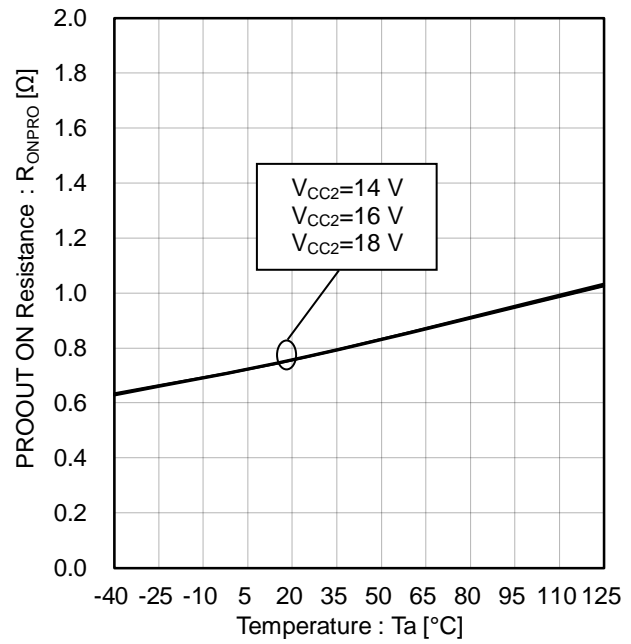


Figure 28. PROOUT ON Resistance vs Temperature

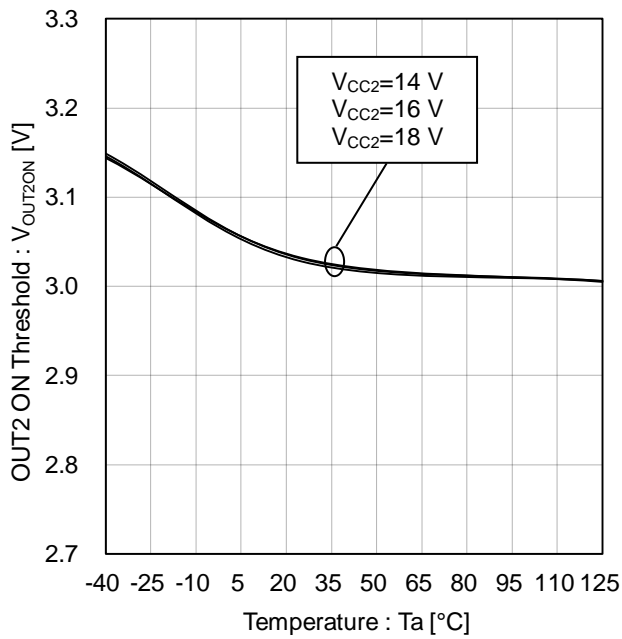


Figure 29. OUT2 ON Threshold vs Temperature

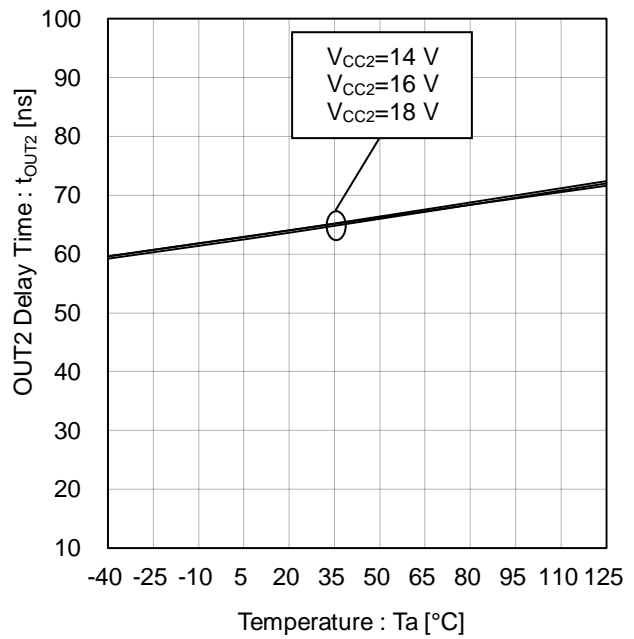


Figure 30. OUT2 Delay Time vs Temperature

特性データ - 続き
(参考データ)

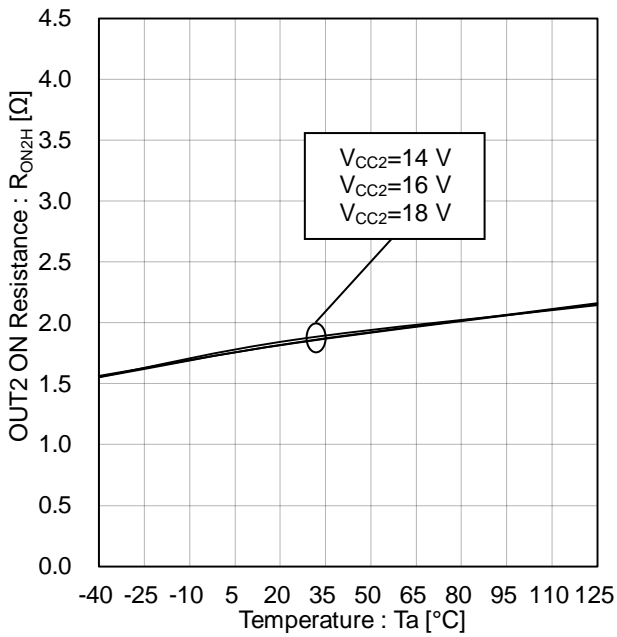


Figure 31. OUT2 ON Resistance vs Temperature (Source)

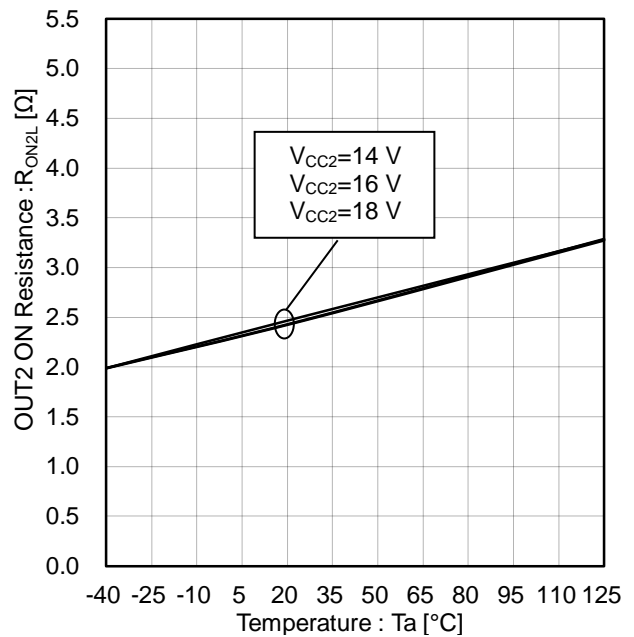


Figure 32. OUT2 ON Resistance vs Temperature (Sink)

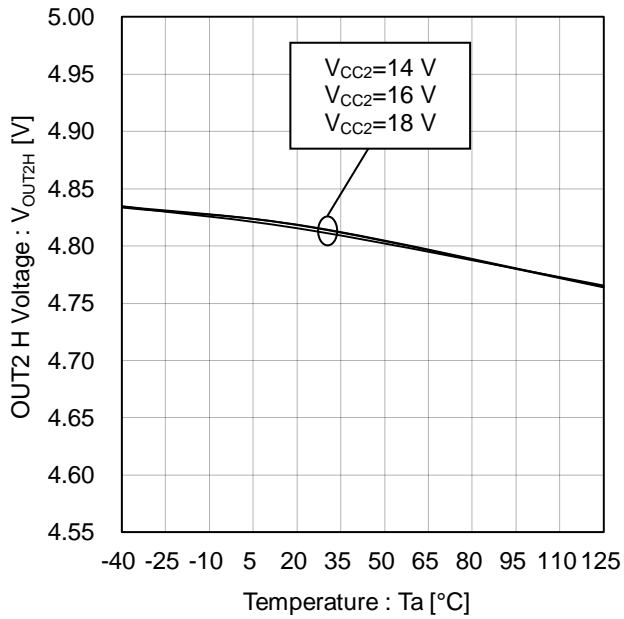


Figure 33. OUT2 H Voltage vs Temperature

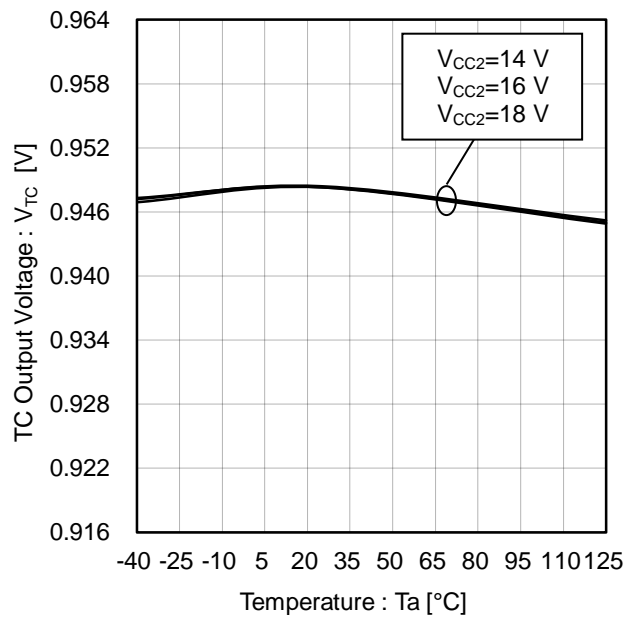


Figure 34. TC Output Voltage vs Temperature

特性データ - 続き
(参考データ)

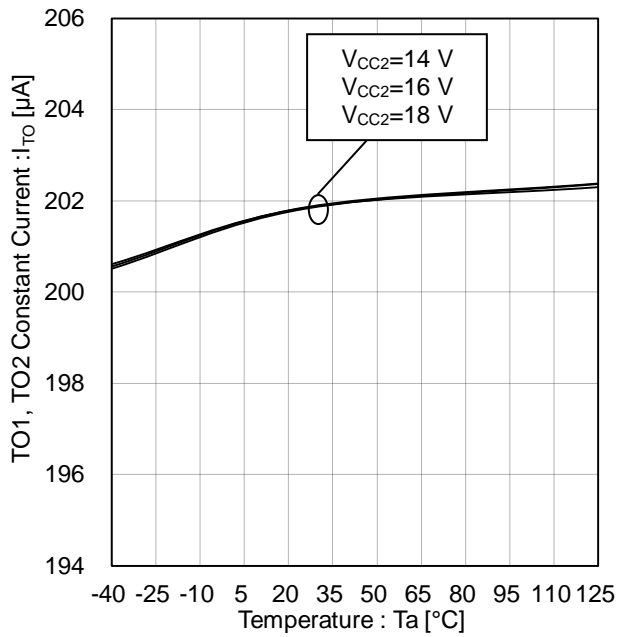


Figure 35. TO1, TO2 Constant Current vs Temperature

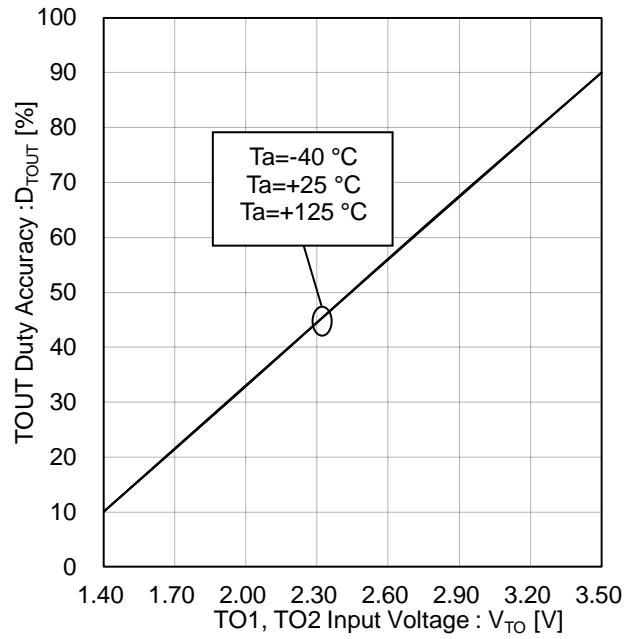


Figure 36. TOUT Duty Accuracy vs TO1, TO2 Input Voltage

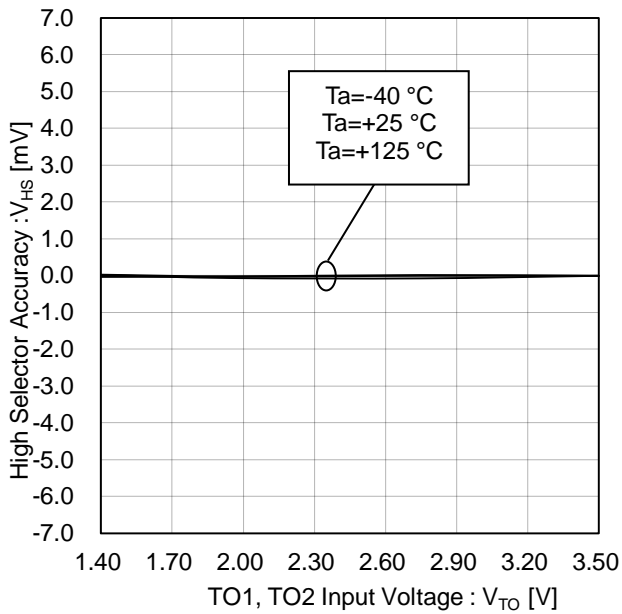


Figure 37. High Selector Accuracy vs TO1, TO2 Input Voltage

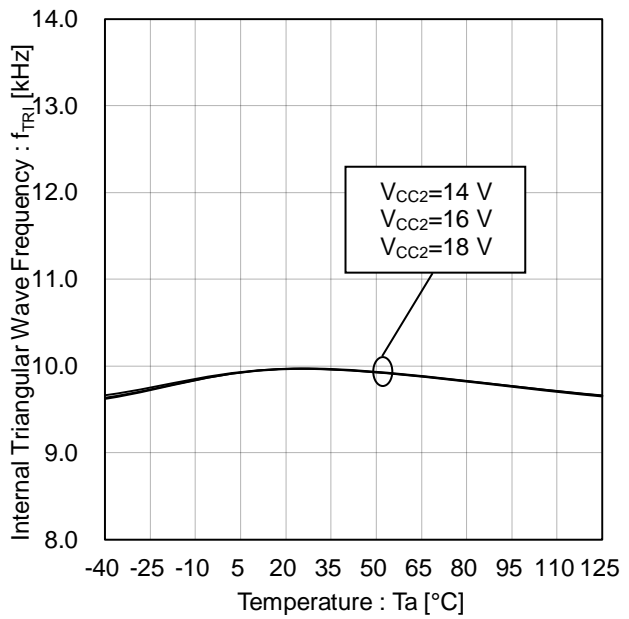


Figure 38. Internal Triangular Wave Frequency vs Temperature

特性データ - 続き
(参考データ)

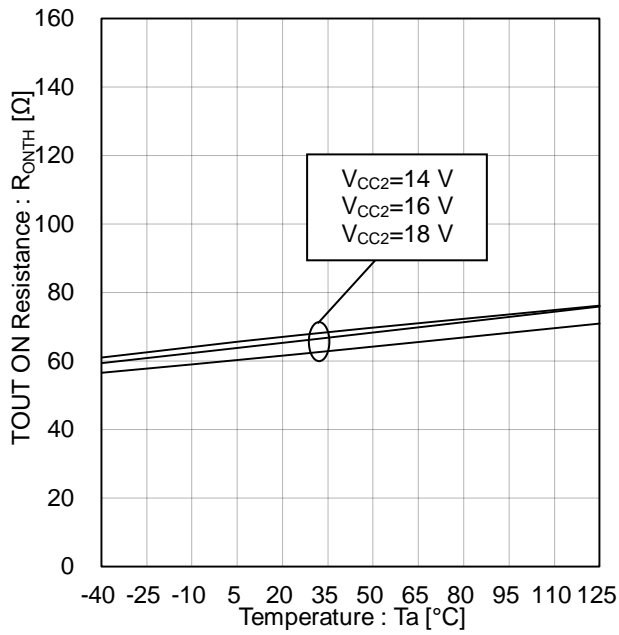


Figure 39. TOUT ON Resistance vs Temperature (Source)

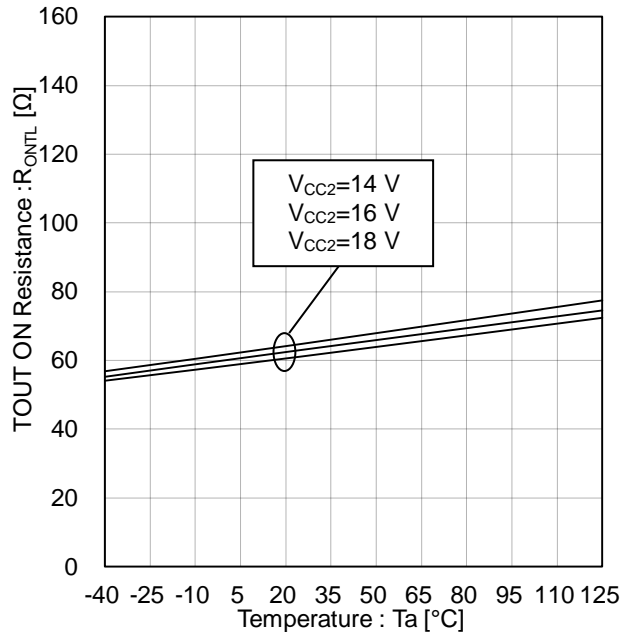


Figure 40. TOUT ON Resistance vs Temperature (Sink)

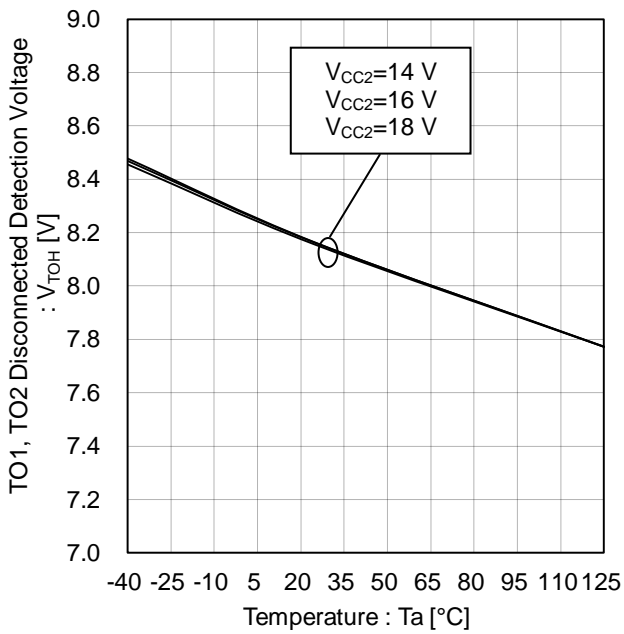


Figure 41. TO1, TO2 Disconnected Detection Voltage vs Temperature

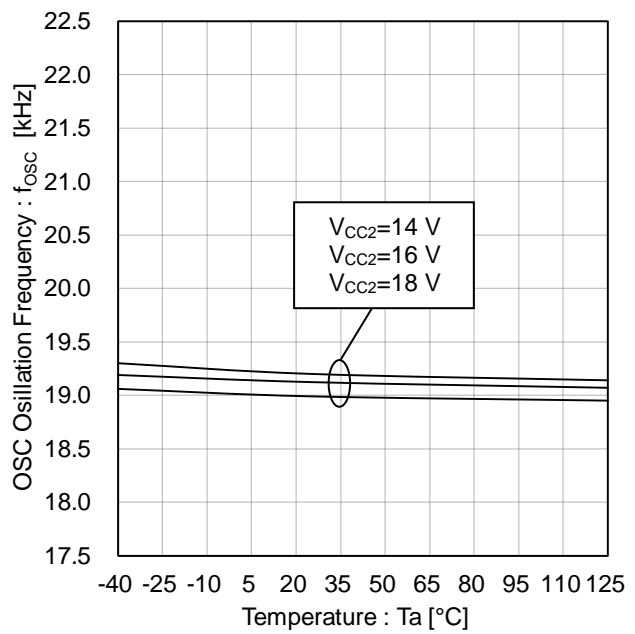


Figure 42. OSC Oscillation Frequency vs Temperature

特性データ - 続き
(参考データ)

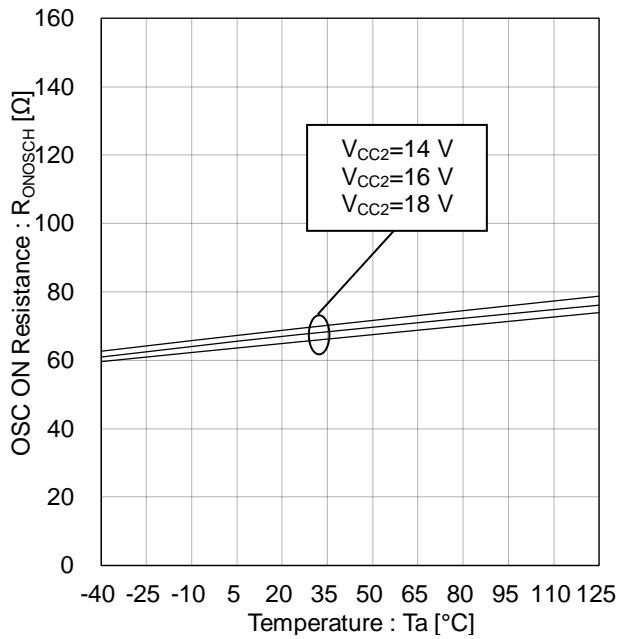


Figure 43. OSC ON Resistance vs Temperature (Source)

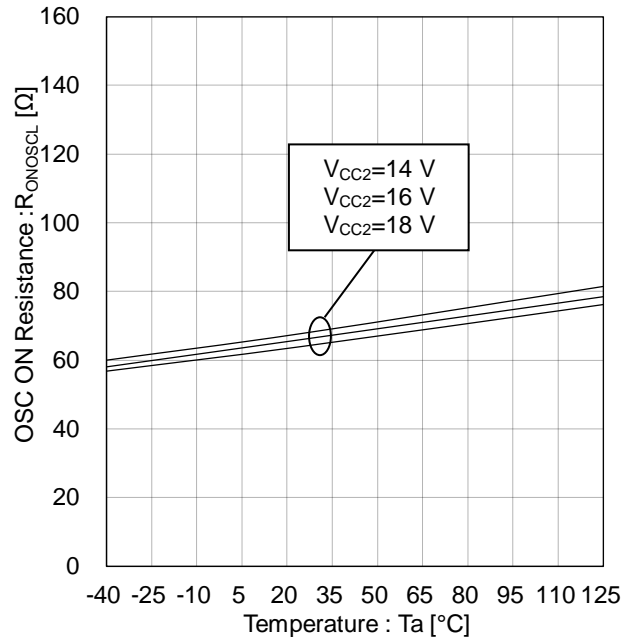


Figure 44. OSC ON Resistance vs Temperature (Sink)

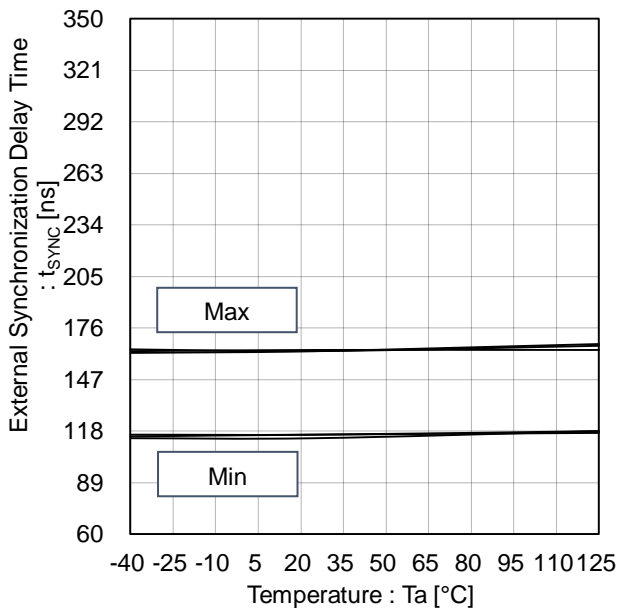


Figure 45. External Synchronization Delay Time vs Temperature

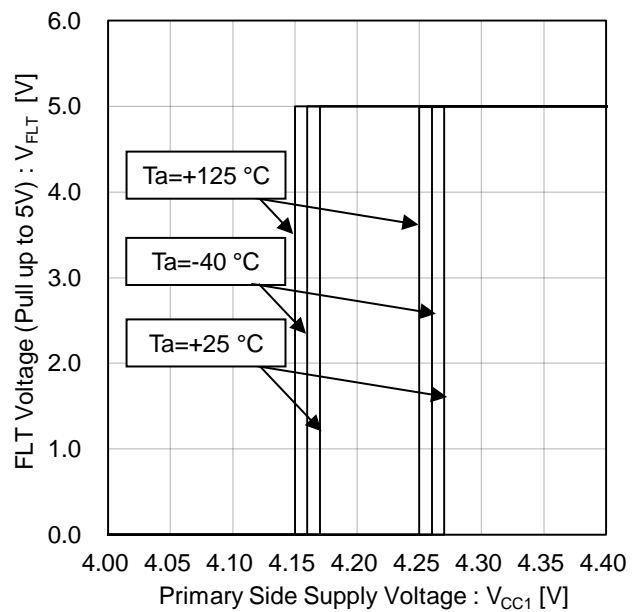


Figure 46. FLT Voltage vs Primary Side Supply Voltage (Primary Side UVLO ON/OFF Voltage)

特性データ - 続き
(参考データ)

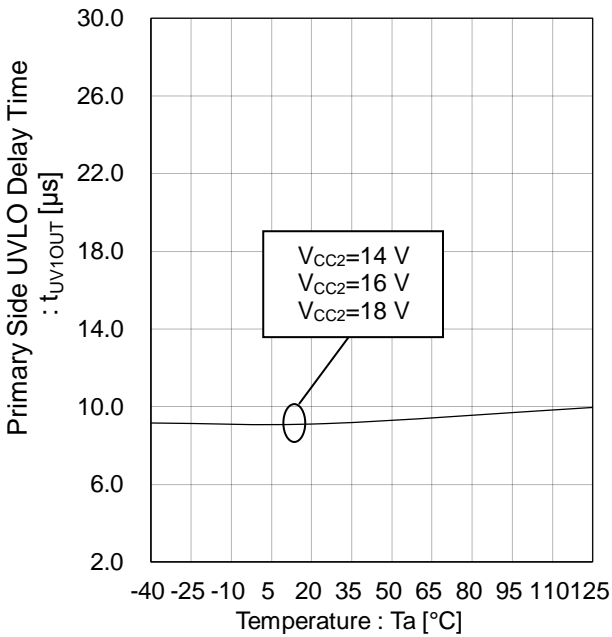


Figure 47. Primary Side UVLO Delay Time vs Temperature (OUT1H, OUT1L)

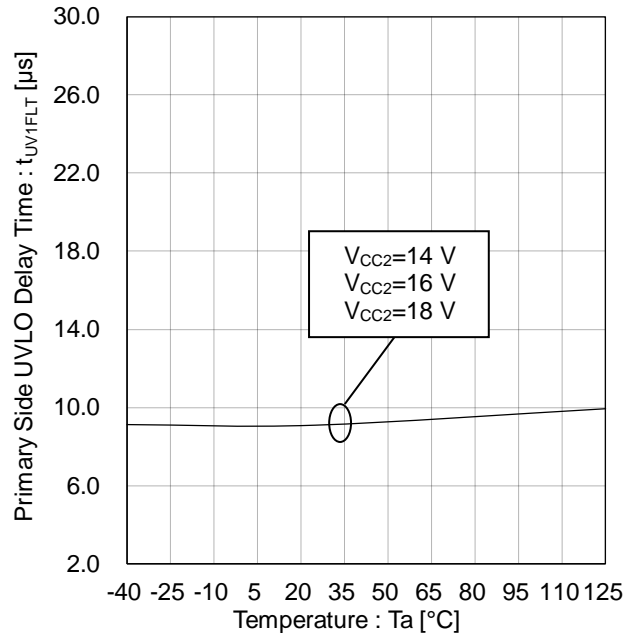


Figure 48. Primary Side UVLO Delay Time vs Temperature (FLT1, FLT2)

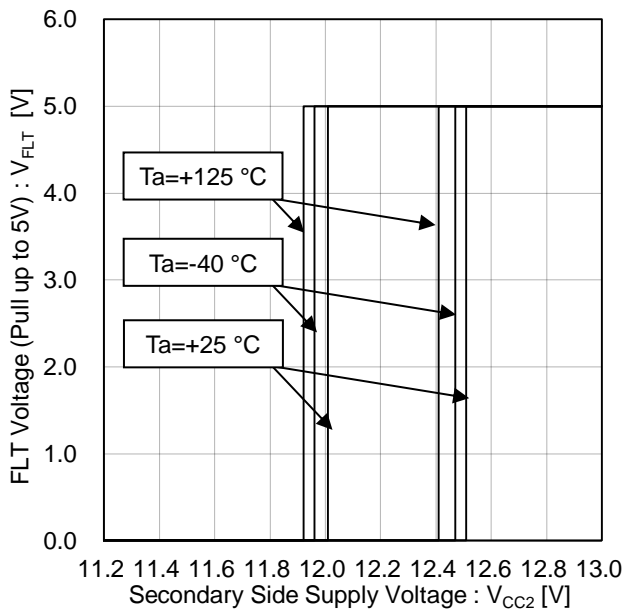


Figure 49. FLT Voltage vs Secondary Side Supply Voltage (Secondary Side UVLO ON/OFF Voltage)

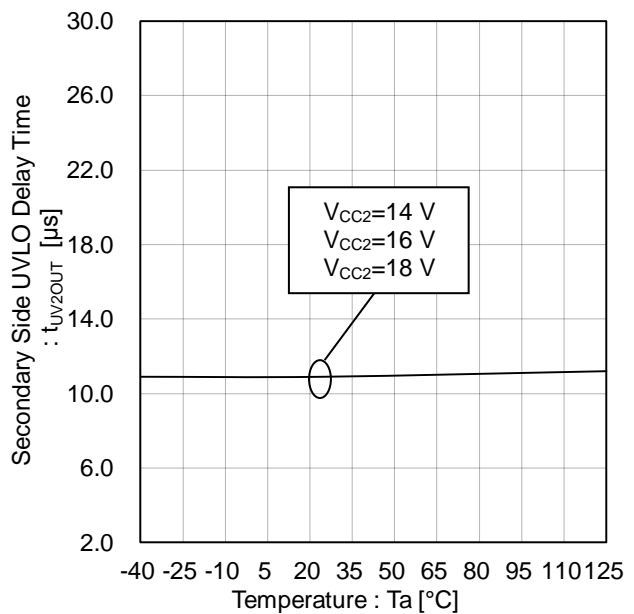


Figure 50. Secondary Side UVLO Delay Time vs Temperature (OUT1H, OUT1L)

特性データ - 続き
(参考データ)

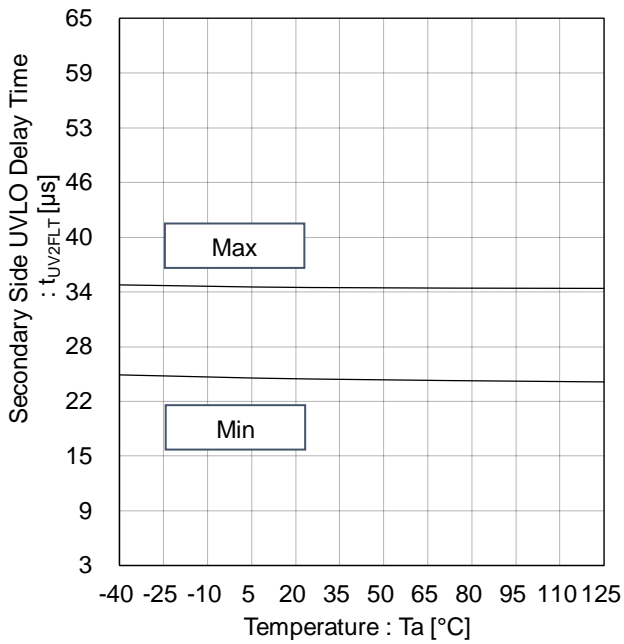


Figure 51. Secondary Side UVLO Delay Time vs Temperature (FLT1, FLT2)

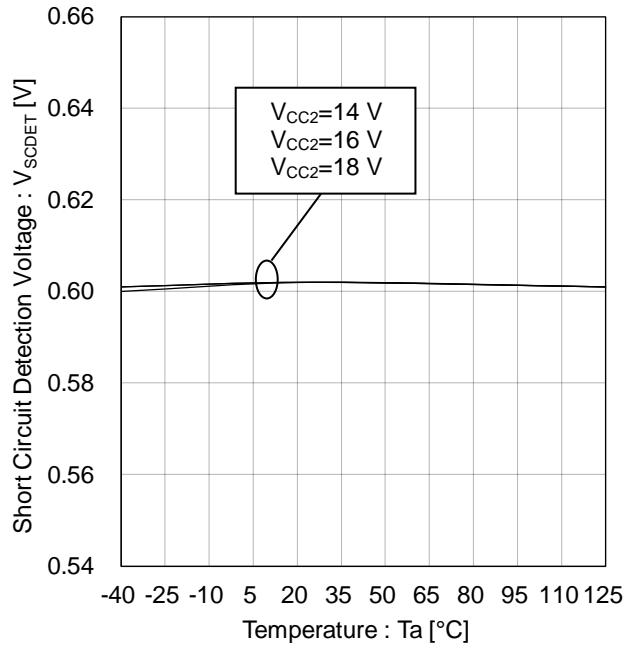


Figure 52. Short Circuit Detection Voltage vs Temperature

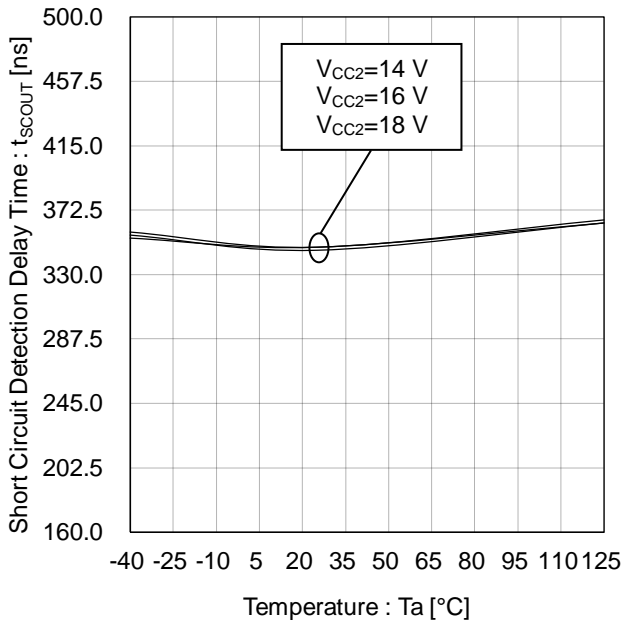


Figure 53. Short Circuit Detection Delay Time vs Temperature (OUT1H, OUT1L)

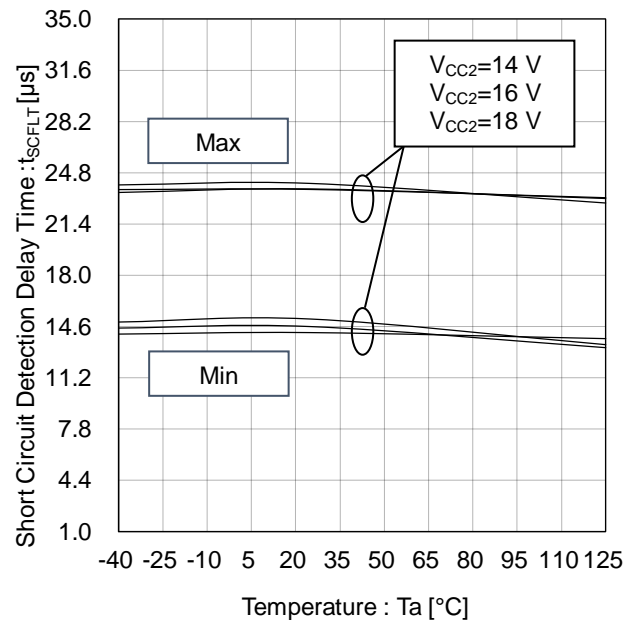


Figure 54. Short Circuit Detection Delay Time vs Temperature (FLT1, FLT2)

特性データ - 続き
(参考データ)

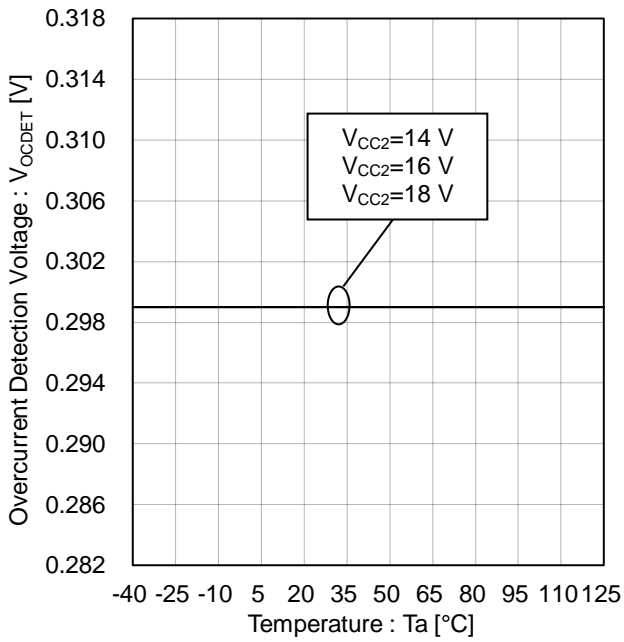


Figure 55. Overcurrent Detection Voltage vs Temperature

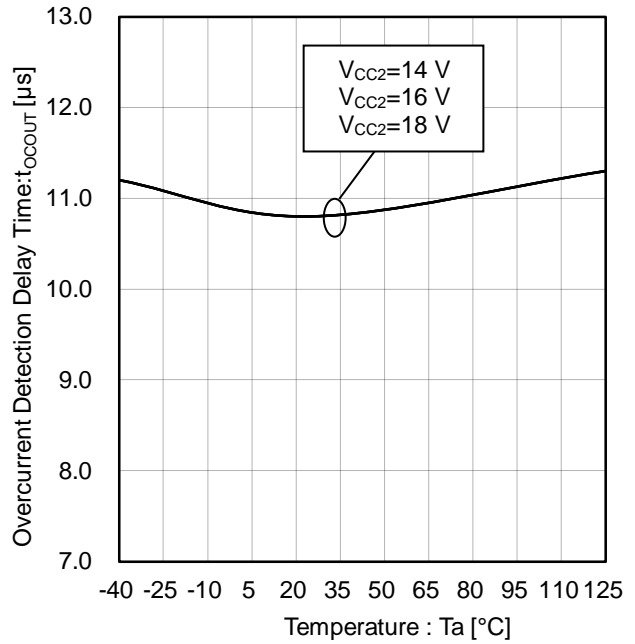


Figure 56. Overcurrent Detection Delay Time vs Temperature (OUT1H, OUT1L)

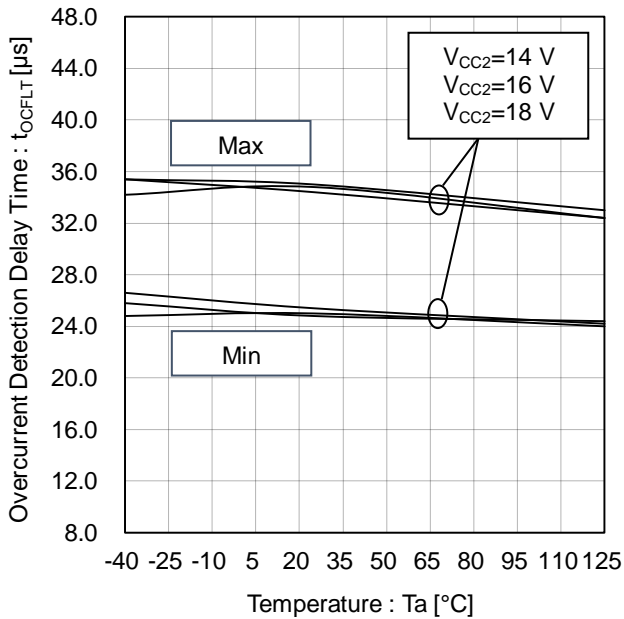


Figure 57. Overcurrent Detection Delay Time vs Temperature (FLT1, FLT2)

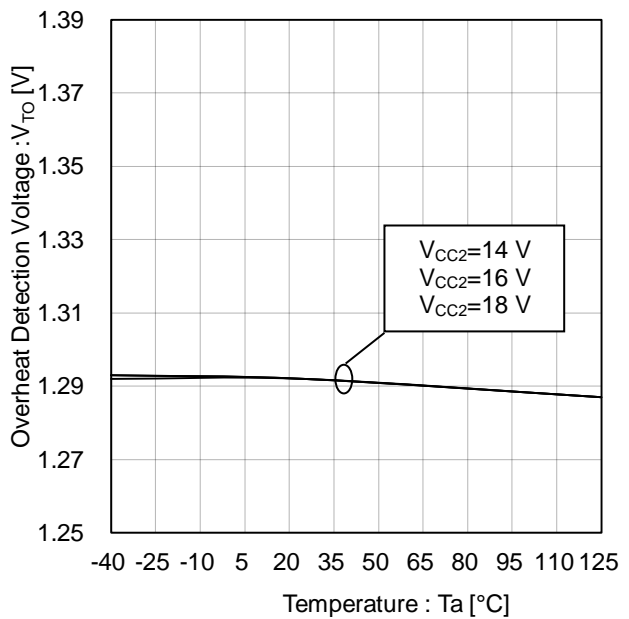


Figure 58. Overheat Detection Voltage vs Temperature

特性データ - 続き
(参考データ)

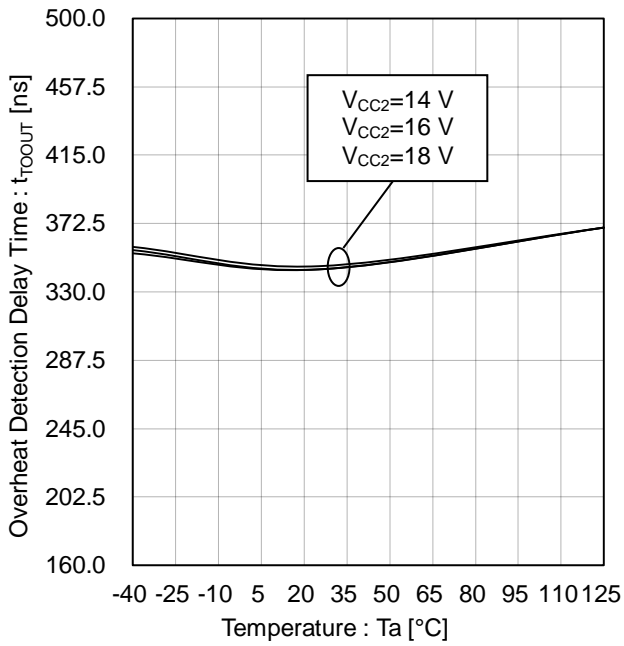


Figure 59. Overheat Detection Delay Time vs Temperature (OUT1H, OUT1L)

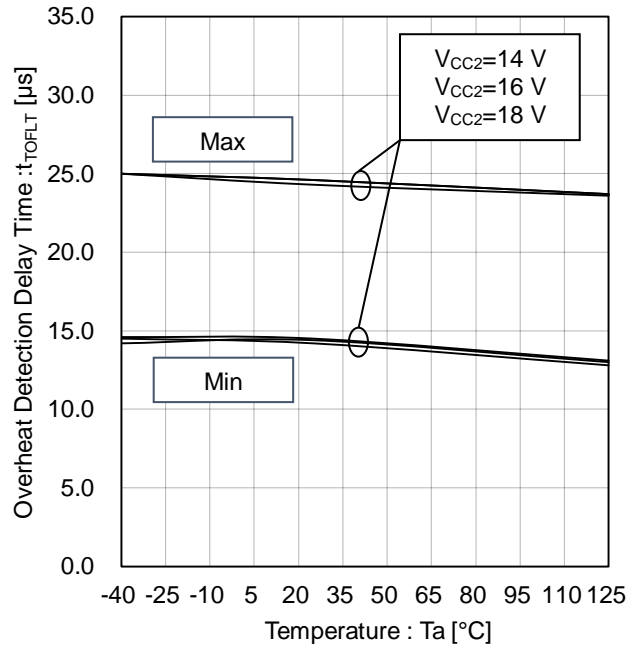


Figure 60. Overheat Detection Delay Time vs Temperature (FLT1, FLT2)

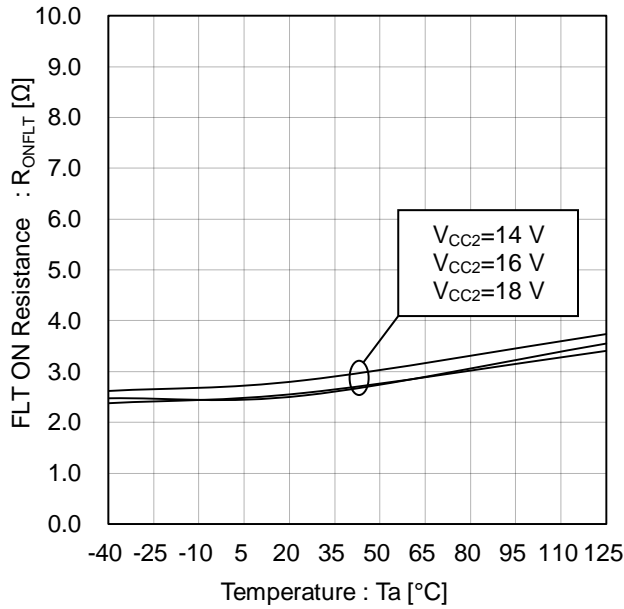


Figure 61. FLT ON Resistance vs Temperature

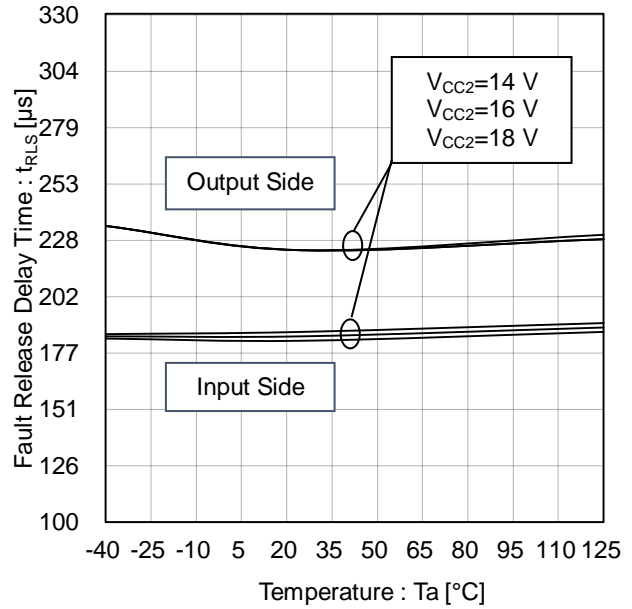


Figure 62. Fault Release Delay Time vs Temperature

特性データ - 続き
(参考データ)

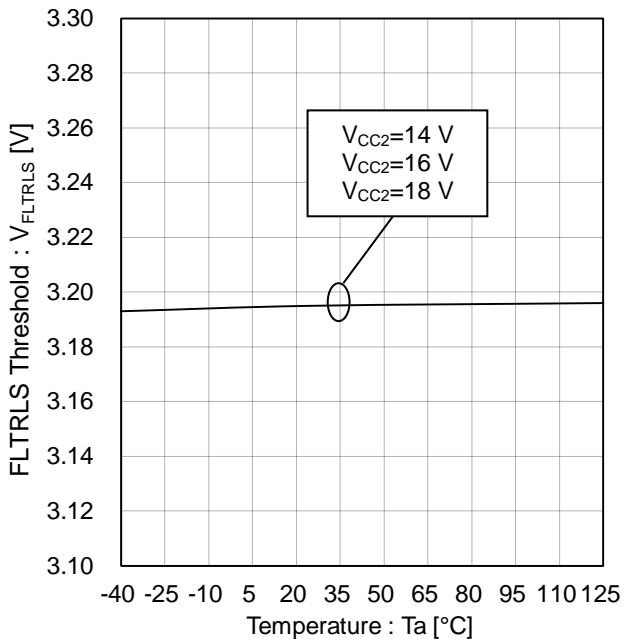


Figure 63. FLTRLS Threshold vs Temperature

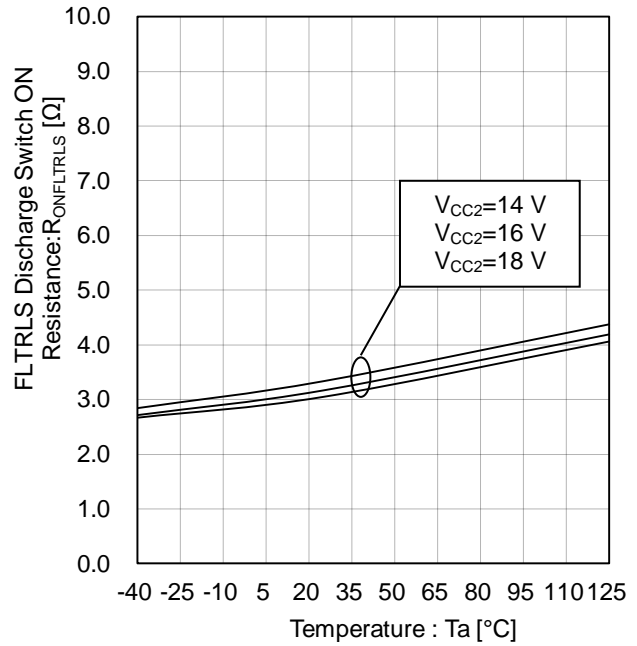


Figure 64. FLTRLS Discharge Switch ON Resistance vs Temperature

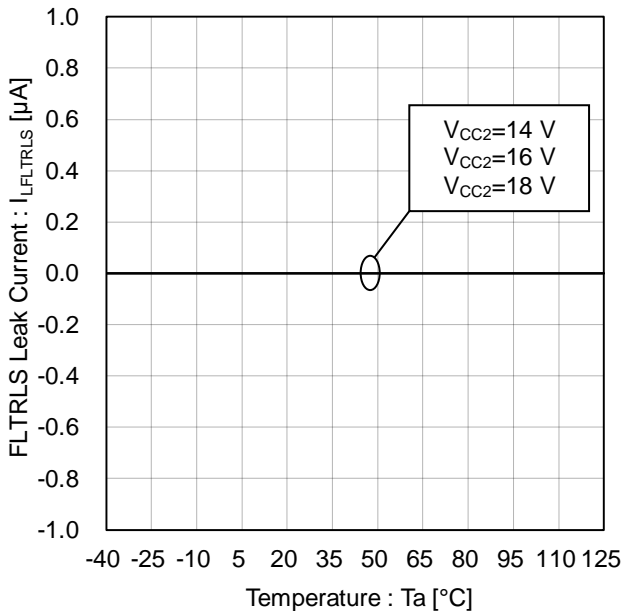


Figure 65. FLTRLS Leak Current vs Temperature

端子説明・基板レイアウトの注意点

- VCC1 (一次側電源端子)
一次側の端子です。IC 内部トランスフォーマ駆動電流による電圧変動を抑えるため、GND1 端子間にバイパスコンデンサを接続してください。
- GND1 (一次側グラウンド端子)
一次側のグラウンド端子です。
- VCC2 (二次側電源端子)
二次側の電源端子です。IC 内部トランスフォーマ駆動電流及び出力電流による電圧変動を抑えるため、GND2 端子間にバイパスコンデンサを接続してください。
- GND2 (二次側グラウンド端子)
二次側のグラウンド端子です。出力素子のエミッタ/ソースに接続してください。
- VREG (二次側内部電源端子)
二次側の内部電源出力端子です。発振防止のため、必ず GND2 端子間にバイパスコンデンサを接続してください。
- INA、INB、SSDIN (制御入力端子、ソフトシャットダウン制御入力端子)
出力論理を決定する端子です。SSDIN=H 入力中も、ミラーランプ機能動作後は OUT1L がオンします。

SSDIN	INB	INA	OUT1H	OUT1L	PROOUT
L	L	L	OFF	ON	OFF
L	L	H	ON	OFF	OFF
L	H	L	OFF	ON	OFF
L	H	H	OFF	ON	OFF
H	X	X	OFF	OFF	ON

X: Don't care

- OUT1H、OUT1L (ソース側出力/ゲート電圧入力端子、シンク側出力端子)
ゲート駆動用端子です。出力論理は、6)IN、SSDIN の項の真理値表をご参照ください。また、OUT1H 端子はミラーランプ機能用のゲート電圧入力端子を兼ねています。
- OUT2 (ミラーランプ制御端子)
OUT1H、OUT1L 端子に接続された出力素子の miller 電流によるゲート電圧上昇を防止するための Nch MOSFET を制御するミラーランプ端子です。ミラーランプ機能を使用しない場合、OUT2 端子は未接続としてください。
- PROOUT (ソフトシャットダウン出力端子)
短絡保護、過電流保護、過熱保護動作時、出力素子をソフトシャットダウンする端子です。
- SCPIN1、SCPIN2 (短絡・過電流検出端子)
短絡保護及び過電流保護のための電流検出端子です。SCPIN1 端子または SCPIN2 端子の電圧が V_{SCDET} 以上の状態を t_{SCOUT} 以上の時間継続すると、短絡保護機能が動作します。また、SCPIN1 端子または SCPIN2 端子の電圧が V_{OCDET} 以上の状態を t_{OCOUT} 以上の時間継続すると、過電流保護機能が動作します。オープン状態では IC が誤動作する可能性がありますので、SCPIN1 端子または SCPIN2 端子を使用しない場合は GND2 端子に接続してください。
- FLT1、FLT2 (フォールト信号出力端子)
フォールト信号を出力する端子です。フォールト発生時 (一次側/二次側低電圧時誤動作防止機能(UVLO)動作時、短絡保護機能 (SCP)動作時、過電流保護 (OCP)動作時、または過熱保護 (OT)動作時)、FLT1 端子-FLT2 端子間の Nch MOS FET が OFF となります。

状態	FLT
通常時	ON
フォールト発生時 (一次側 UVLO・二次側 UVLO・SCP・OCP・OT)	OFF

- FLTRLS (フォールト出力保持時間設定端子)
フォールト信号の保持時間を設定する端子です。GND1 端子間にコンデンサ、VCC1 端子間に抵抗を接続してください。FLTRLS 端子電圧が V_{FLTRLS} 以上になるまでフォールト信号を保持します。保持時間を 0ms にする場合は、コンデンサは未接続としてください。VCC1 端子とショートすると FLTRLS 端子に大電流が流入し、オープン状態では誤動作する可能性がありますので、必ず VCC1 端子間に抵抗を接続してください。

端子説明・基板レイアウトの注意点 - 続き

13. TC (定電流設定用抵抗接続端子)
定電流出力設定用抵抗接続端子です。TC 端子と GND2 端子間に任意の抵抗値を接続することにより、TO1 端子及び TO2 端子から出力される定電流値を設定することができます。
14. TO1、TO2 (定電流出力/センサ電圧入力端子)
定電流出力・電圧入力端子です。TO1 端子と GND2 端子間及び TO2 端子と GND2 端子間に任意のインピーダンスを持った素子を接続し、センサ入力として使用できます。また、TO1、TO2 端子未接続検出機能を内蔵しています。
15. TOUT (温度情報出力端子)
TO1、TO2 端子電圧の低い方の電圧を Duty に変換した信号を、SYNC 端子に入力されたクロック信号に同期させて出力する端子です。
16. SYNC (外部クロック入力端子)
外部クロック信号入力端子です。OSC 端子に接続することも可能です。ノイズによる誤動作を防ぐため、フィルタを内蔵しています。
17. OSC (発振周波数出力端子)
クロック信号出力端子です。発振周波数は RT 端子に接続する抵抗にて以下の式によって設定します。
$$f_{OSC} [\text{kHz}] = 2000 / R_{RT} [\text{k}\Omega]$$
18. RT (発振周波数設定抵抗接続端子)
OSC 端子から出力するクロック信号の発振周波数を設定するための抵抗を接続する端子です。クロック信号を使用しない場合も必ず GND1 端子間に抵抗を接続してください。

機能動作説明・定数設定例

1. 異常状態出力

フォールト発生時（一次側/二次側低電圧時誤動作防止機能 (UVLO)動作時、短絡保護機能 (SCP)動作時、過電流保護(OCP)動作時、または過熱保護 (OT)動作時)FLT 端子 1 端子-FLT2 端子間の Nch MOS FET が OFF することで、フォールト信号出力を行います。フォールト状態解除後、フォールト出力保持時間 t_{FLTRLS} 経過するまでフォールト信号を保持します。フォールト出力保持時間は FLTRSL 端子に接続したコンデンサ C_{FLTRLS} と抵抗 R_{FLTRLS} 及びフォールト解除遅延時間 t_{RLS} によって、以下の式で決まります。

$$t_{FLTRLS} = C_{FLTRLS} \times R_{FLTRLS} + t_{RLS}$$

状態	FLT1 端子-FLT2 端子間 Nch MOS FET
通常時	ON
フォールト発生時	OFF

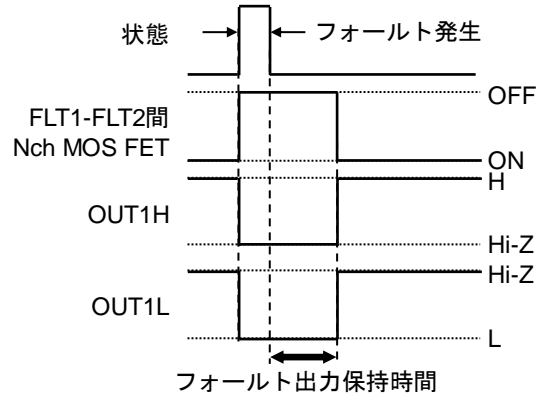
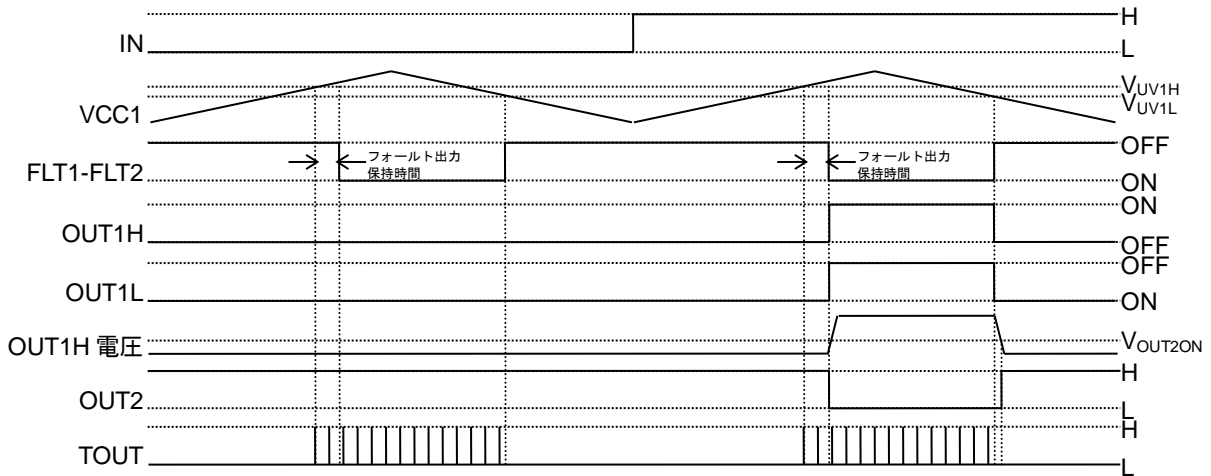


Figure 66. 異常状態出力タイミングチャート

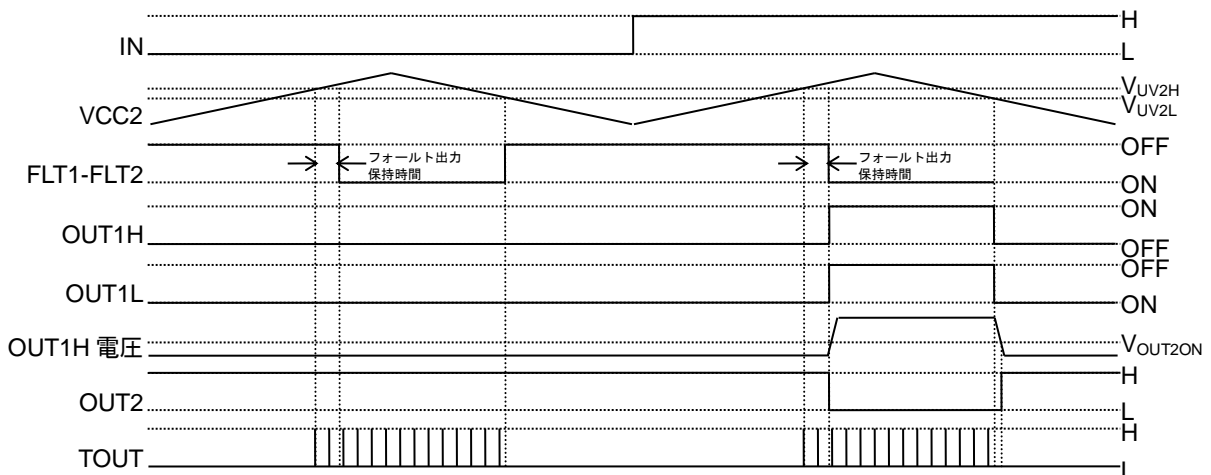
2. 低電圧時誤動作防止機能 (UVLO)

一次側電源 (VCC1)、二次側電源 (VCC2)とも、低電圧時誤動作防止機能を内蔵しています。電源電圧が UVLO ON 電圧まで低下すると、OUT1H/L 端子は OFF/ON、FLT1 端子-FLT2 端子間は OFF となります。電源電圧が UVLO OFF 電圧まで上昇すると復帰します。ただし、1)異常状態出力の項で設定したフォールト出力保持時間は、OUT1H/L 端子が OFF/ON、FLT1 端子-FLT2 端子間が OFF の状態を保持します。低電圧時誤動作防止機能動作中も 5 項のミラークランプ機能は有効となります。また、ノイズによる誤動作を防止するため、一次側、二次側とも、フィルタを設けています。



(Note 11) 遅延時間は表現していません

Figure 67. 一次側 UVLO 動作タイミングチャート



(Note 12) 遅延時間は表現していません

Figure 68. 二次側 UVLO 動作タイミングチャート

機能動作説明・定数設定例 - 続き

3. 短絡保護機能 (SCP)

SCPIN1 端子電圧または SCPIN2 端子電圧が V_{SCDET} 以上の状態を t_{SCOUT} 以上の時間継続すると、短絡保護機能が動作します。短絡保護が動作すると、OUT1H/L 端子が OFF/OFF、PROOUT 端子が ON、FLT1 端子-FLT2 端子間が OFF となります。SCPIN1 端子電圧、SCPIN2 端子電圧とも V_{OCDET} 以下となつてからフォールト出力保持時間が経過すると、短絡保護は解除されます。ただし短絡保護解除のタイミングで INA=L の場合、次に INA=H となるまで PROOUT 端子が ON の状態を継続します。また、短絡保護動作中も 5 項のミラークランプ機能は有効となります。

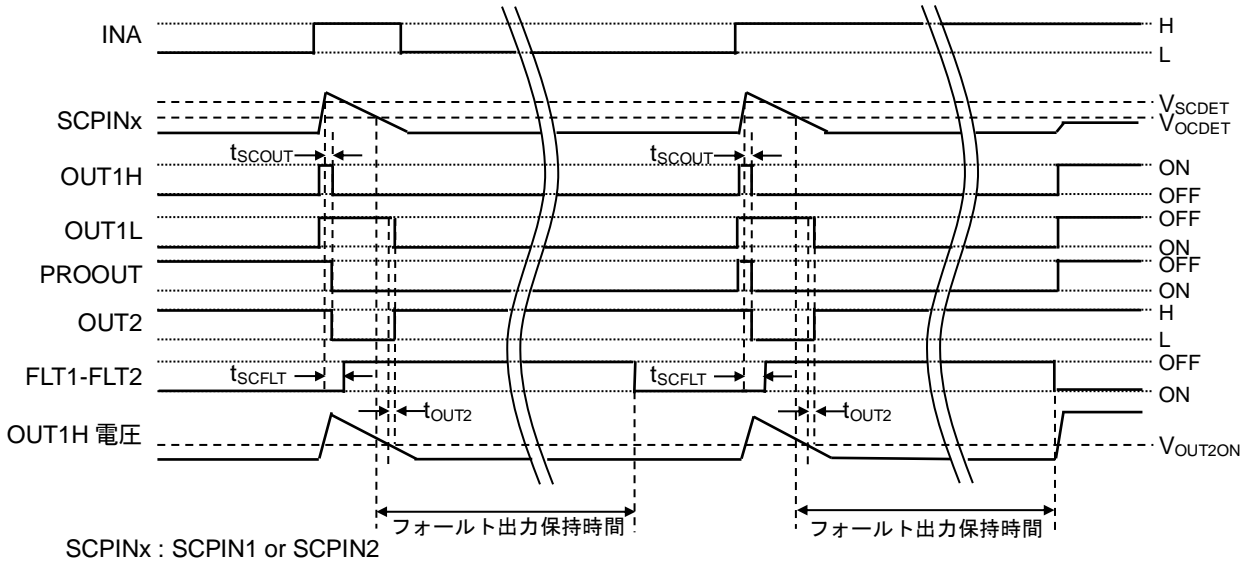
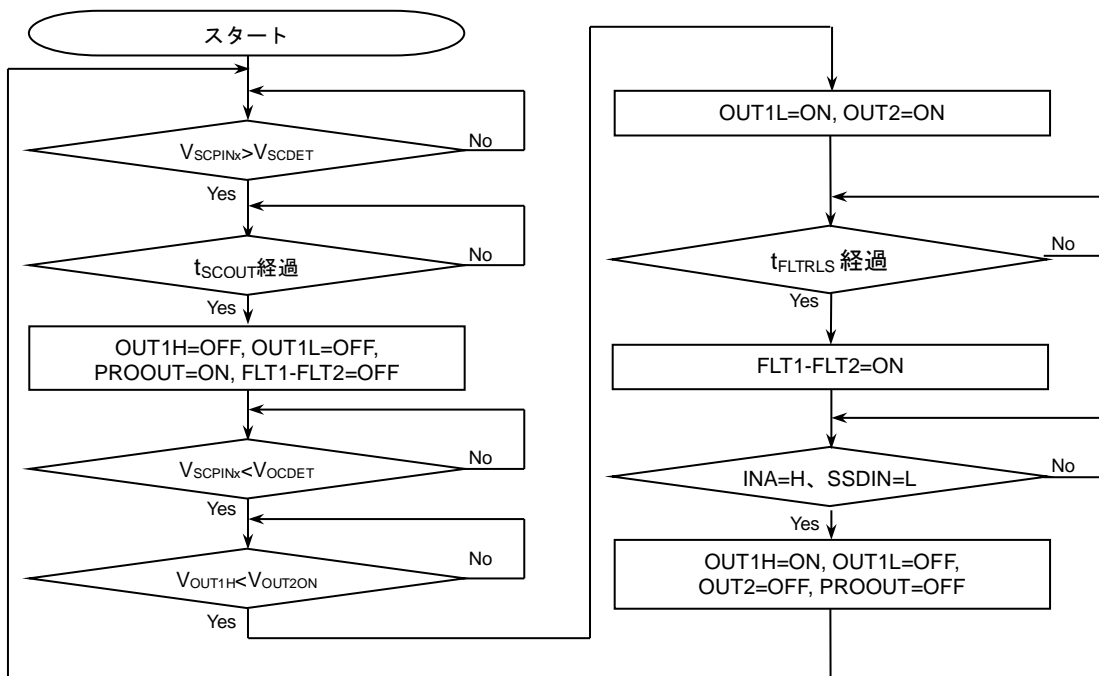


Figure 69. SCP 動作タイミングチャート



SCPINx : SCPIN1 or SCPIN2

Figure 70. SCP 動作状態遷移図

機能動作説明・定数設定例 - 続き

4. 過電流保護機能 (OCP)

SCPIN1 端子電圧または SCPIN2 端子電圧が V_{OCDET} 以上の状態を t_{OCOUT} 以上の時間継続すると、過電流保護機能が動作します。過電流保護が動作すると、OUT1H/L 端子が OFF/OFF、PROOUT 端子が ON、FLT1 端子-FLT2 端子間が OFF となります。SCPIN1 端子電圧、SCPIN2 端子電圧とも V_{OCDET} 以下となつてからフォールト出力保持時間が経過すると、過電流保護は解除されます。ただし過電流保護解除のタイミングで $INA=L$ の場合、次に $INA=H$ となるまで PROOUT 端子が ON の状態を継続します。また、過電流保護動作中も 5 項のミラークランプ機能は有効となります。

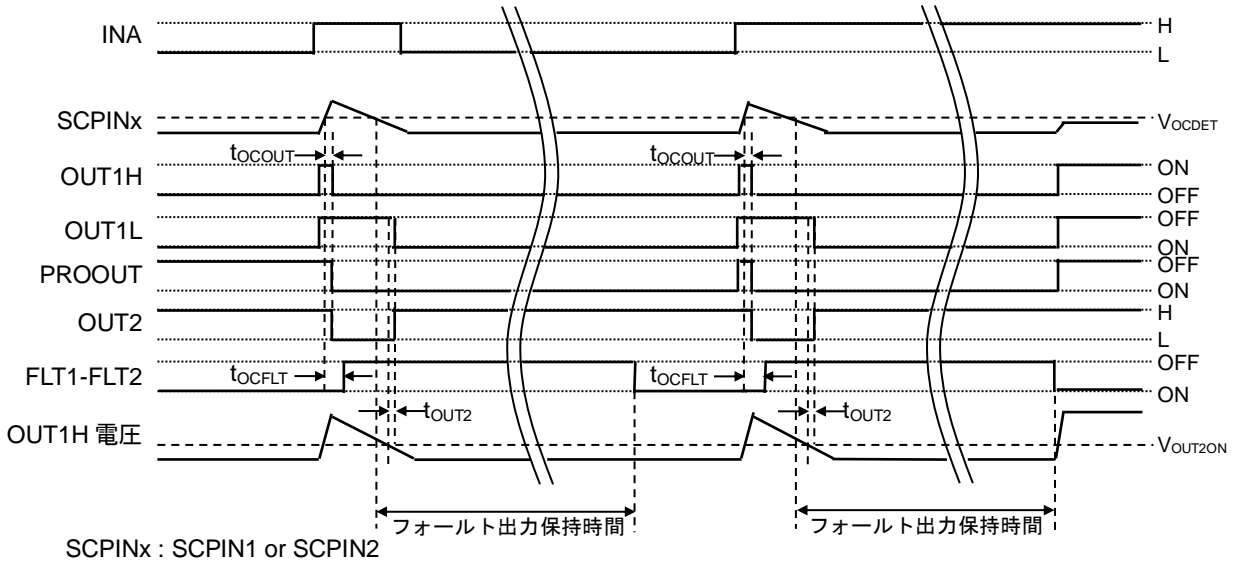
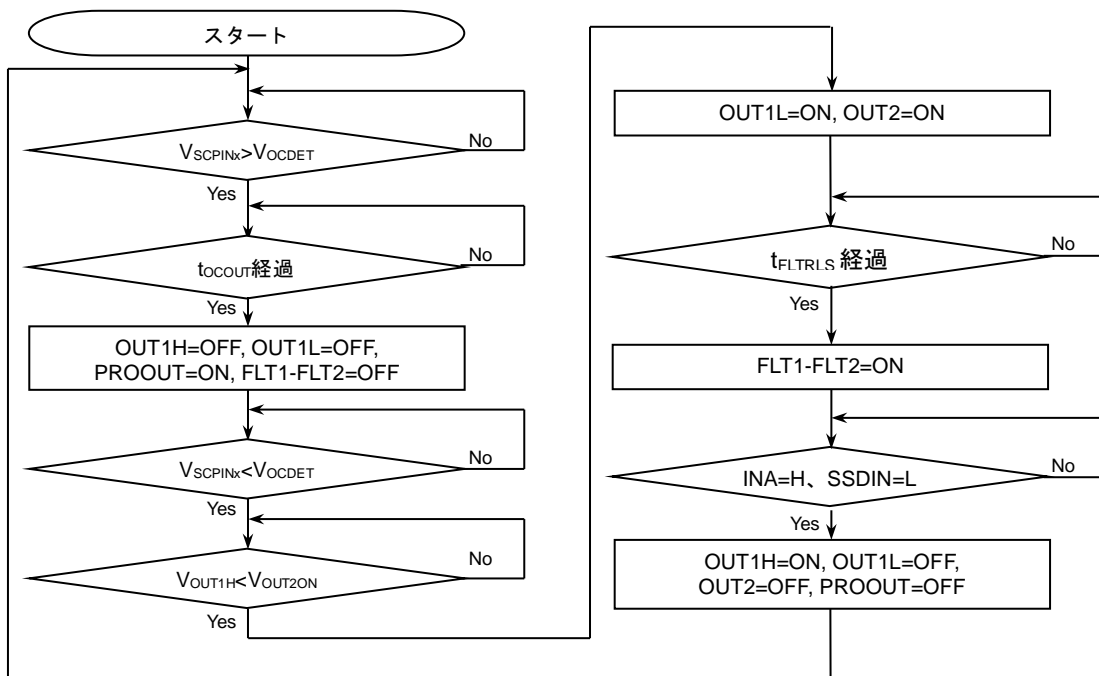


Figure 71. OCP 動作タイミングチャート



SCPINx : SCPIN1 or SCPIN2

Figure 72. OCP 動作状態遷移図

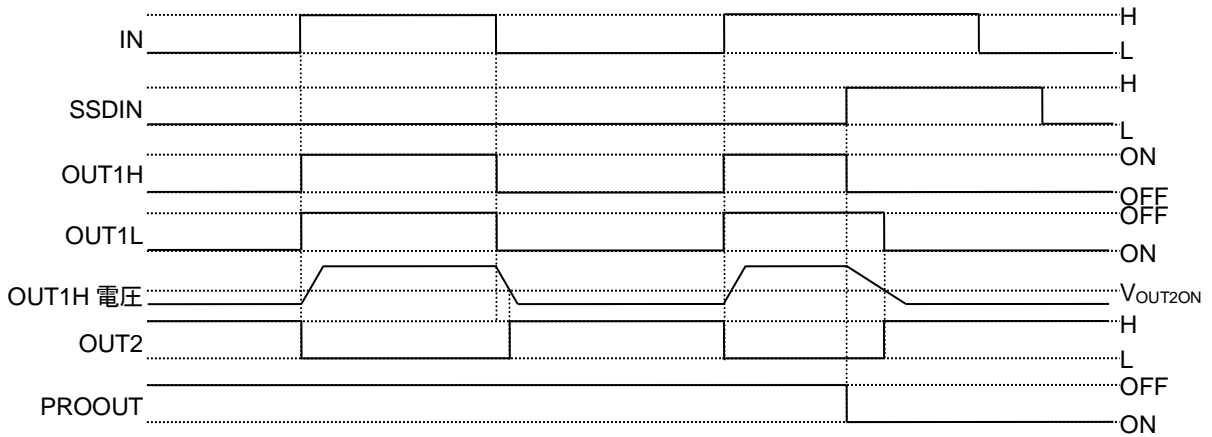
機能動作説明・定数設定例 - 続き

5. ミラーランプ機能

OUT1H=OFF かつ OUT1H 端子電圧 < V_{OUT2ON} 時、OUT2 端子が H を出力し、ミラーランプ機能が動作します。ミラーランプ動作後は、OUT1H=ON となるまで OUT2=H を保持します。SSDIN=H 入力時及びフォールト発生時（一次側/二次側低電圧時誤動作防止機能 (UVLO)動作時、短絡保護機能 (SCP)動作時、過電流保護 (OCP)動作時、または過熱保護 (OT)動作時)もミラーランプ機能が動作します。

状態	IN	OUT1H 電圧	OUT2
通常動作	H	X	L
	L	V_{OUT2ON} 以上	L
	L	V_{OUT2ON} 未満	H
SSDIN=H 入力時	X	V_{OUT2ON} 以上	L
	X	V_{OUT2ON} 未満	H
フォールト発生時	X	V_{OUT2ON} 以上	L
	X	V_{OUT2ON} 未満	H

X : Don't care



(Note 13) 遅延時間は表現しておりません

Figure 73. ミラーランプ機能動作タイミングチャート

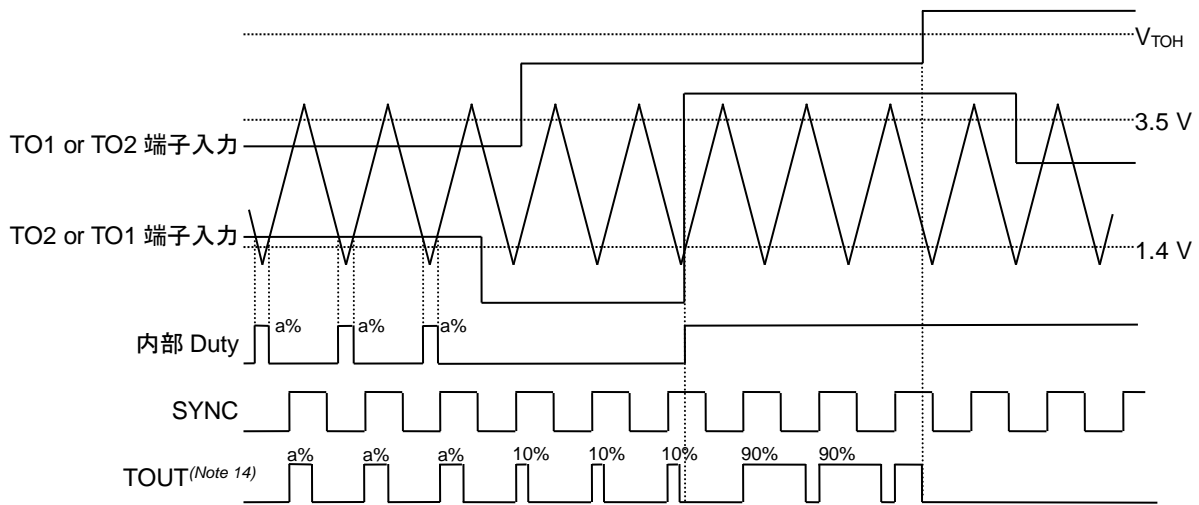
機能動作説明・定数設定例 - 続き

6. 温度モニタ機能

定電流回路を内蔵し、TO1 端子及び TO2 端子から定電流を供給します。この電流値は TC 端子-GND2 間に接続する抵抗値により調整可能です。また、TO1 端子及び TO2 端子は電圧入力機能を持っており、TO1 端子電圧及び TO2 端子電圧の低い方の電圧を Duty に変換した信号を TOUT 端子から出力します。出力する Duty 範囲は 10%~90% であり、SYNC 端子に入力されたクロック信号に同期した信号を出力します。また、IC 内部にクロック信号発振器を内蔵しており OSC 端子から出力します。発振周波数は RT 端子-GND1 間に接続した抵抗値により調整可能です。IC 内蔵のクロック信号発振器を使用する場合は、OSC 端子を SYNC 端子に接続してください。IC 内蔵のクロック信号発振器を使用しない場合も、誤動作防止のため RT 端子-GND1 間に抵抗を接続してください。

なお、一次側または二次側低電圧時誤動作防止機能 (UVLO)動作時、及び TO1 端子電圧または TO2 端子電圧がどちらか一方でも未接続検出電圧 V_{TOH} より高くなると、TOUT 端子は L を出力します。したがって、TO1 端子または TO2 端子の一方のみ使用される場合は他方の端子-GND2 間に抵抗を接続し、端子電圧が V_{TOH} 以下になるようにしてください。

$$\text{定電流値} = \frac{V_{TC}}{R_{TC}}$$

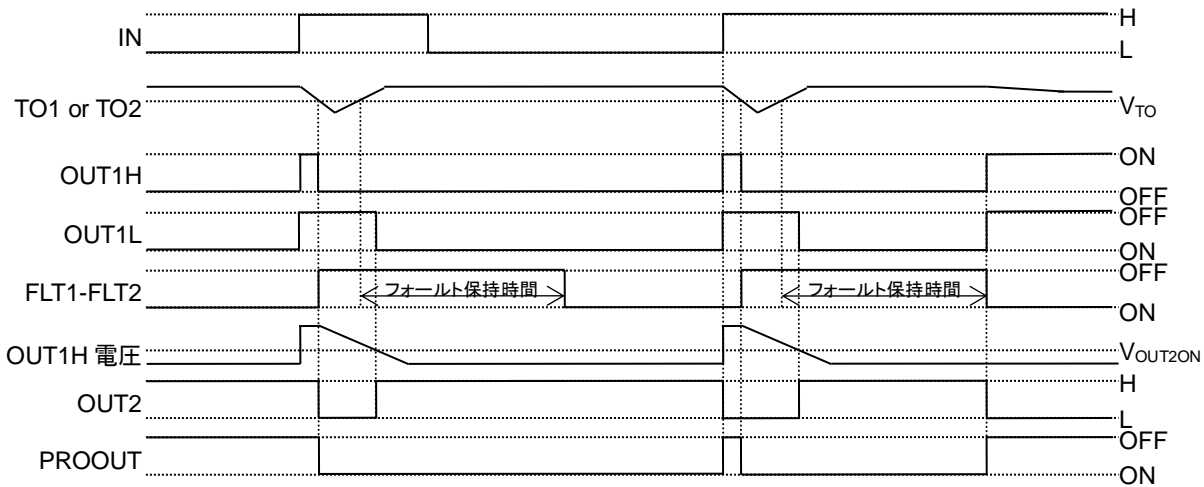


(Note 14) 遅延時間は表現していません。

Figure 74. 温度モニタ部タイミングチャート

7. 過熱保護機能 (OT)

TO1 端子電圧または TO2 端子電圧が V_{TO} より低い状態を t_{TOOUT} 以上の時間継続すると、過熱保護機能が動作します。過熱保護が動作すると、OUT1H/L 端子が OFF/OFF、PROOUT 端子が ON、FLT1 端子-FLT2 端子間が OFF となります。TO1 端子電圧、TO2 端子電圧とも V_{TO} 以上となってからフォールト出力保持時間が経過すると、過熱保護は解除されます。ただし過熱流保護解除のタイミングで IN=L の場合、次に IN=H となるまで PROOUT 端子が ON の状態を継続します。また、過熱保護動作中も 5 項のミラークランプ機能は有効となります。



(Note 15) 遅延時間は表現していません

Figure 75. 過熱保護タイミングチャート

機能動作説明・定数設定例 - 続き

8. 動作真理値表

条件	状態	入力								出力				
		VCC1	VCC2	SCPIN1 or SCPIN2	TO1 or TO2	I N B	I N A	S S D I N	O U T 1 H 電 圧	O U T 1 H	O U T 1 L	P R O O U T	O U T 2	F L T 1 , F L T 2
1	VCC1 UVLO	UVLO	X	X	X	X	X	X	H	OFF	ON	OFF	L	OFF
2		UVLO	X	X	X	X	X	X	L	OFF	ON	OFF	H	OFF
3	VCC2 UVLO	X	UVLO	X	X	X	X	X	H	OFF	ON	OFF	L	OFF
4		X	UVLO	X	X	X	X	X	L	OFF	ON	OFF	H	OFF
5	過電流保護	○	○	OCP	X	L	H	L	H	OFF	OFF	ON	L	OFF
6		○	○	OCP	X	L	H	L	L	OFF	ON	ON	H	OFF
7	短絡保護	○	○	SCP	X	L	H	L	H	OFF	OFF	ON	L	OFF
8		○	○	SCP	X	L	H	L	L	OFF	ON	ON	H	OFF
9	過熱保護	○	○	L	L	X	X	X	H	OFF	OFF	ON	L	OFF
10		○	○	L	L	X	X	X	L	OFF	ON	ON	H	OFF
11	外部 SSD	○	○	L	H	X	X	H	H	OFF	OFF	ON	L	ON
12		○	○	L	H	X	X	H	L	OFF	ON	ON	H	ON
13	通常動作	○	○	L	H	H	X	L	H	OFF	ON	OFF	L	ON
14		○	○	L	H	H	X	L	L	OFF	ON	OFF	H	ON
15		○	○	L	H	L	L	L	H	OFF	ON	OFF	L	ON
16		○	○	L	H	L	L	L	L	OFF	ON	OFF	H	ON
17		○	○	L	H	L	H	L	X	ON	OFF	OFF	L	ON

○ : VCC1, VCC2 > UVLO, X : Don't care

入出力等価回路図

Pin No.	Pin Name Pin Function	Input Output Equivalent Circuit Diagram
2	TO1	
	定電流出力/センサ電圧入力端子 1	
3	TO2	
	定電流出力/センサ電圧入力端子 2	
4	TC	
	定電流設定用抵抗接続端子	
5	SCPIN1	
	短絡・過電流検出端子 1	
6	SCPIN2	
	短絡・過電流検出端子 2	
7	VREG	
	二次側内部電源端子	
8	OUT2	
	ミラーランプ制御端子	

入出力等価回路図 - 続き

Pin No.	Pin Name Pin Function	Input Output Equivalent Circuit Diagram
10	OUT1H	
	ソース側出力/ゲート電圧入力端子	
12	OUT1L	
	シンク側出力端子	
13	PROOUT	
	ソフトシャットダウン出力端子	
16	OSC	
	発振周波数出力端子	
17	SYNC	
	外部クロック入力端子	
18	RT	
	発振周波数設定抵抗接続端子	

入出力等価回路図 - 続き

Pin No.	Pin Name Pin Function	Input Output Equivalent Circuit Diagram
19	TOUT	
	温度情報出力端子	
20	FLT2	
	フォールト信号出力端子	
22	FLT1	
	フォールト信号出力端子	
23	INA	
	制御入力端子	
24	INB	
	制御入力端子	
26	SSDIN	
	ソフトシャットダウン制御入力端子	
27	FLTRLS	
	フォールト出力保持時間設定端子	

使用上の注意**1. 電源の逆接続について**

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。

2. 電源ラインについて

基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。グラウンドラインについても、同様のパターン設計を考慮してください。また、LSI のすべての電源端子について電源-グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量低下が起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

3. グラウンド電位について

グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。

4. グラウンド配線パターンについて

小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

5. 推奨動作条件について

推奨動作条件で規定される範囲で IC の機能・動作を保証します。また、特性値は電気的特性で規定される各項目の条件下においてのみ保証されます。

6. ラッシュカレントについて

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

7. セット基板での検査について

セット基板での検査時に、インピーダンスの低いピンにコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

使用上の注意 — 続き

8. 端子間ショートと誤装着について

プリント基板に取り付ける際、ICの向きや位置ずれに十分注意してください。誤って取り付けた場合、ICが破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

9. 未使用の入力端子の処理について

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャンネル、n チャンネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

10. 各入力端子について

本 IC は、各素子間に素子分離のための P+アイソレーションと、P 基板を有しています。

この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。

例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、

○抵抗では、GND > (端子 A)の時、トランジスタ(NPN)では GND > (端子 B)の時、P-N 接合が寄生ダイオードとして動作します。

○また、トランジスタ(NPN)では、GND > (端子 B)の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。

ICの構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND(P 基板)より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。アプリケーションにおいて電源端子と各端子電圧が逆になった場合、内部回路または素子を損傷する可能性があります。例えば、外付けコンデンサに電荷がチャージされた状態で、電源端子が GND にショートされた場合などです。また、電源端子直列に逆流防止のダイオードもしくは各端子と電源端子間にバイパスのダイオードを挿入することを推奨します。

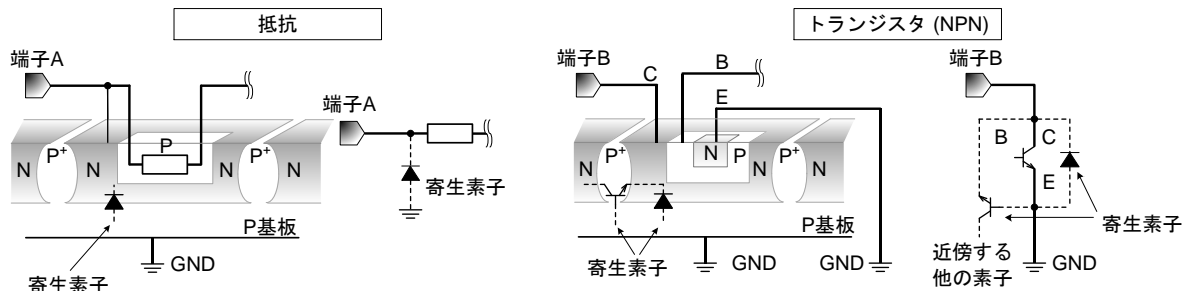
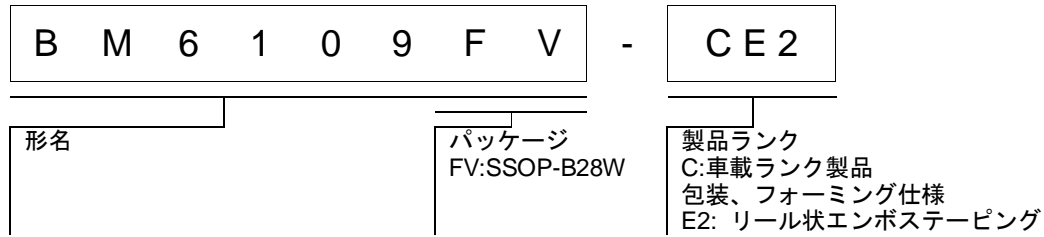


Figure 76. IC 構造例

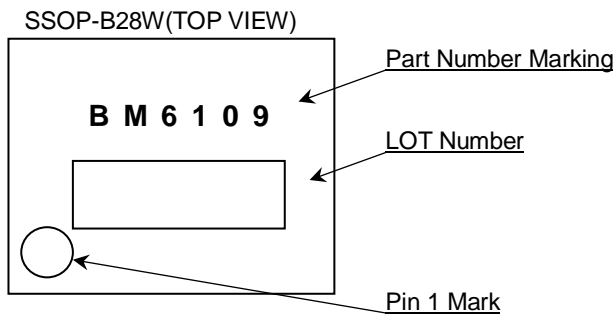
11. セラミック・コンデンサの特性変動について

外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮のうえ定数を決定してください。

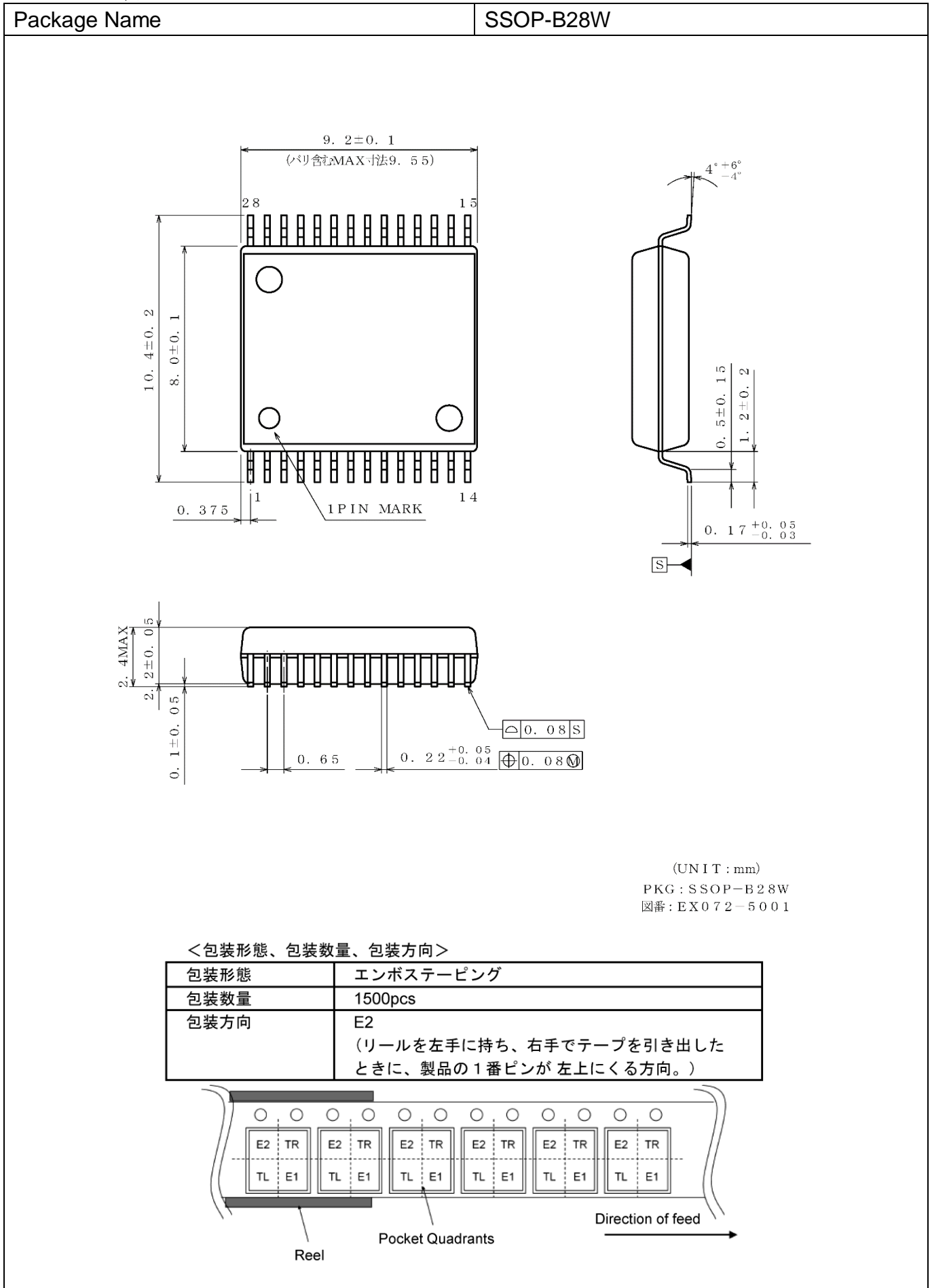
発注形名情報



標印図



外形寸法図と包装・フォーミング仕様



改訂履歴

日付	版	変更内容
2018.10.25	001	New Release

ご注意

ローム製品取扱い上の注意事項

- 極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器^(Note 1)、航空宇宙機器、原子力制御装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

- 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
 - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
 - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
- 本製品は、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
 - ①水・油・薬液・有機溶剤等の液体中でのご使用
 - ②直射日光・屋外暴露、塵埃中でのご使用
 - ③潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所でのご使用
 - ④静電気や電磁波の強い環境でのご使用
 - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合
 - ⑥本製品を樹脂等で封止、コーティングしてのご使用
 - ⑦はんだ付けの後に洗浄を行わない場合(無洗浄タイプのフラックスを使用される場合は除く。ただし、残渣については十分に確認をお願いします。)又は、はんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合
 - ⑧結露するような場所でのご使用
- 本製品は耐放射線設計はなされておられません。
- 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
- パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
- 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
- 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
- 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

- ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
- はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。(人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等)

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
 - ① 潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所での保管
 - ② 推奨温度、湿度以外での保管
 - ③ 直射日光や結露する場所での保管
 - ④ 強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き(梱包箱に表示されている天面方向)で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は、外国為替及び外国貿易法に定めるリスト規制貨物等に該当するおそれがありますので、輸出する場合には、ロームへお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等(ソフトウェア含む)との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。