

600V 耐圧 ハイサイド / ローサイド ゲートドライバ

BS2101F

概要

BS2101F は ブートストラップ方式を用いた外付け Nch-FET 及び IGBT 駆動可能な 600V 高耐圧ハイサイド/ローサイド ゲートドライバです。
入力ロジック電源電圧に 3.3V 及び 5.0V が使用可能です。
保護機能として VCC-GND 間及び VB-VS に低入力誤動作防止回路 (UVLO) を搭載しています。

重要特性

■ ハイサイドフローティング電圧:	600V
■ 出力電圧範囲:	10 ~ 18V
■ 最小出力電流 I_{o+}/I_{o-} :	60mA/130mA
■ Turn On/Turn Off:	220ns(Typ)
■ オフセット電圧端子リーク電流:	50 μ A (Max)
■ 動作温度範囲:	-40 $^{\circ}$ C~+125 $^{\circ}$ C

特徴

- フローティング端子耐圧 +600V
- ゲートドライバ電圧範囲 10 ~ 18V
- 両チャンネルに低入力誤動作防止回路(UVLO)搭載
- 3.3V 及び 5.0V のロジック電圧入力可能
- 入力信号に対して同相出力

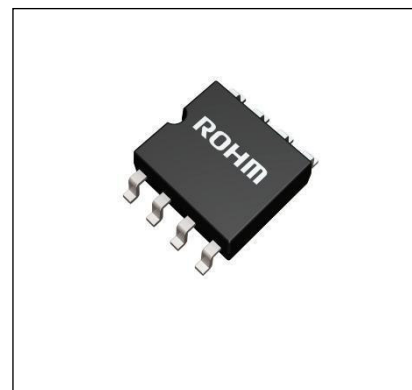
用途

- MOSFET /IGBT 駆動用アプリケーション

パッケージ

SOP-8

W(Typ) x D(Typ) x H(Max)
5.00mm x 6.20mm x 1.71mm



基本アプリケーション回路

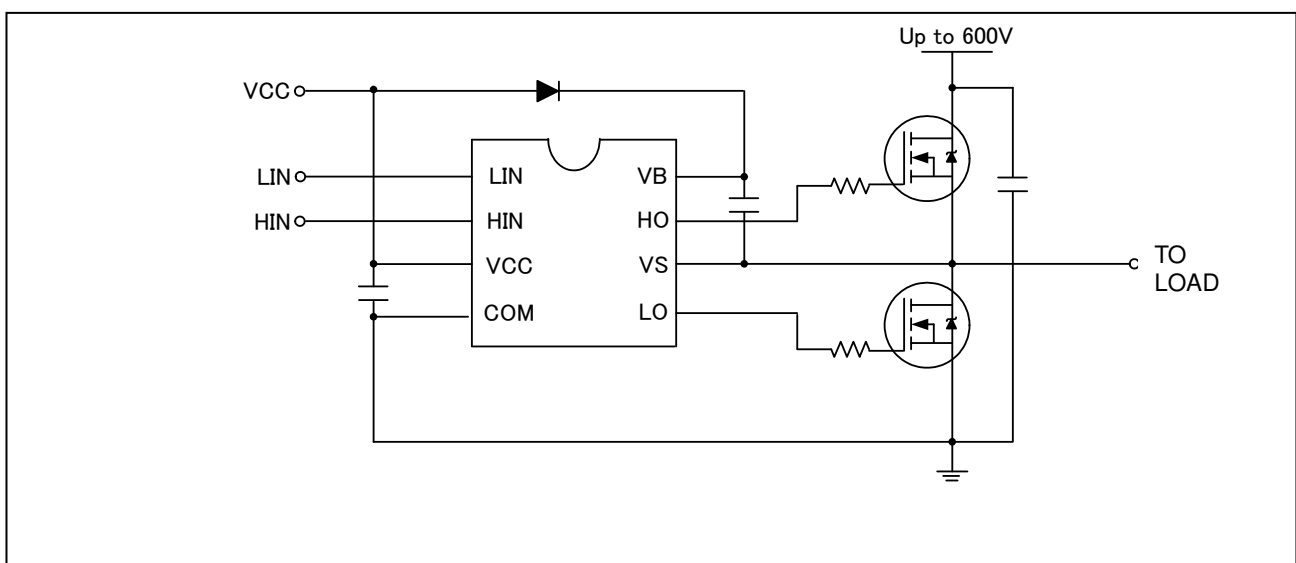


Figure 1. Typical Application Circuit

端子配置図

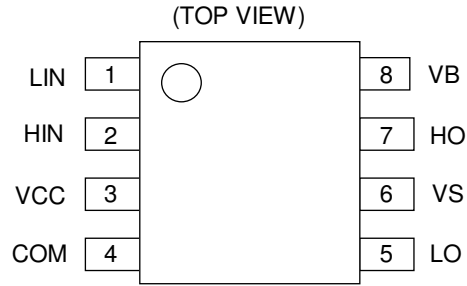


Figure 2. Pin Configuration

端子説明

Pin No.	Symbol	Function
1	LIN	Logic input for low side gate driver output
2	HIN	Logic input for high side gate driver output
3	VCC	Low side supply voltage
4	COM	Low side return
5	LO	Low side gate drive output
6	VS	High side floating supply return
7	HO	High side gate drive output
8	VB	High side floating supply

ブロック図

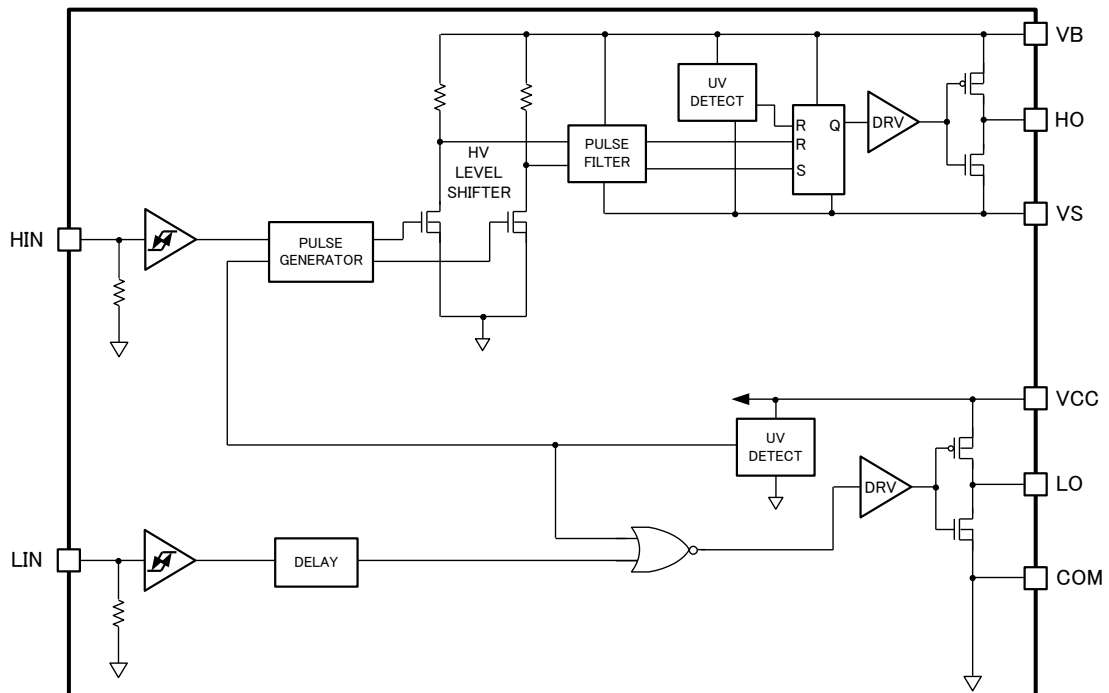


Figure 3. Functional Block Diagram

絶対最大定格

Parameter	Symbol	Min	Max	Unit
High side offset voltage	V_S	V_B-20	$V_B+0.3$	V
High side floating supply voltage	V_B	-0.3	+620	V
High side floating output voltage HO	V_{HO}	$V_S-0.3$	$V_B+0.3$	V
Low side and logic fixed supply voltage	V_{CC}	-0.3	+20	V
Low side output voltage LO	V_{LO}	-0.3	$V_{CC}+0.3$	V
Logic input voltage (HIN, LIN)	V_{IN}	-0.3	$V_{CC}+0.3$	V
Logic ground	Com	$V_{CC}-20$	$V_{CC}+0.3$	V
Allowable offset voltage SLEW RATE	dV_S/dt	-	50	V/ns
Junction temperature	T_{jmax}	-	150	°C
Storage temperature	T_{stg}	-55	+150	°C

注意：印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施して頂けるようご検討をお願いします。

熱抵抗^(Note 1)

項目	記号	熱抵抗(Typ)		単位
		1層基板 ^(Note 3)	4層基板 ^(Note 4)	
SOP-8				
ジャンクションー周囲温度間熱抵抗	θ_{JA}	197.4	109.8	°C/W
ジャンクションーパッケージ上面中心間熱特性パラメータ ^(NOTE 2)	Ψ_{JT}	21	19	°C/W

(Note 1) JESD51-2A(Still-Air) に準拠。

(Note 2) ジャンクションからパッケージ（モールド部分）上面中心までの熱特性パラメータ。

(Note 3) JESD51-3 に準拠した基板を使用。

測定基板	基板材	基板寸法
1層	FR-4	114.3mm x 76.2mm x 1.57mm
1層目（表面）銅箔		
銅箔パターン	銅箔厚	
実装ランドパターン +電極引出し用配線	70µm	

(Note 4) JESD51-7 に準拠した基板を使用。

測定基板	基板材	基板寸法			
4層	FR-4	114.3mm x 76.2mm x 1.6mm			
1層目（表面）銅箔		2層目、3層目（内層）銅箔		4層目（裏面）銅箔	
銅箔パターン	銅箔厚	銅箔パターン	銅箔厚	銅箔パターン	銅箔厚
実装ランドパターン +電極引出し用配線	70µm	74.2mm□（正方形）	35µm	74.2mm□（正方形）	70µm

推奨動作範囲

Parameter	Symbol	Min	Max	Unit
High side floating supply voltage	V_B	V_S+10	V_S+18	V
High side floating supply offset voltage	V_S	-	600	V
High side (HO) output voltage	V_{HO}	V_S	V_B	V
Low side (LO) output voltage	V_{LO}	Com	V_{CC}	V
Logic input voltage (HIN, LIN)	V_{IN}	Com	V_{CC}	V
Low side supply voltage	V_{CC}	10	18	V
Ambient temperature	T_A	-40	+125	°C

DC 電気的特性

(特に指定のない限り: Ta=25°C, V_{CC}=15V, V_{BS}=15V, V_S=COM, C_L=1000pF)

Parameter	Symbol	Limits			Unit	Conditions
		Min	Typ	Max		
V _{CC} and V _{BS} supply undervoltage positive going threshold	V _{CCUV+} V _{BSUV+}	8	8.9	9.8	V	
V _{CC} and V _{BS} supply undervoltage negative going threshold	V _{CCUV-} V _{BSUV-}	7.4	8.2	9		
V _{CC} supply undervoltage lockout hysteresis	V _{CCUVH} V _{BSUVH}	0.3	0.7	-		
Offset supply leakage current	I _{LK}	-	-	50	μA	V _B = V _S = 600V
Quiescent V _{BS} supply current	I _{QBS}	20	60	150		V _{IN} = 0V or 5V
Quiescent V _{CC} supply current	I _{QCC}	50	120	240		V _{IN} = 0V or 5V
Logic "1" input voltage	V _{IH}	2.6	-	-	V	
Logic "0" input voltage	V _{IL}	-	-	1.0		
High level output voltage, V _{CC} (V _{BS}) - V _O	V _{OH}	-	-	2.8		I _O = 20mA
Low level output voltage, V _O	V _{OL}			1.2		
Logic "1" input bias current	I _{IN+}	-	5	40	μA	V _{IN} = 5V
Logic "0" input bias current	I _{IN-}	-	1.0	2.0		V _{IN} = 0V
Output high short circuit pulse current	I _{O+}	60	-	-	mA	V _O = 0V Pulse Width ≤ 10μs
Output low short circuit pulsed current	I _{O-}	130	-	-		V _O = 15V Pulse Width ≤ 10μs

AC 電気的特性

(特に指定のない限り: Ta=25°C, V_{CC}=15V, V_{BS}=15V, V_S=COM, C_L=1000pF)

Parameter	Symbol	Limits			Unit	Conditions
		Min	Typ	Max		
Turn-on propagation delay	t _{on}	120	220	320	ns	V _S = 0V
Turn-off propagation delay	t _{off}	130	220	330		V _S = 0V or 600V
Turn-on rise time	t _r	60	200	300		
Turn-off fall time	t _f	20	100	170		

特性データ

(特に指定のない限り: $T_a=25^\circ\text{C}$, $V_{CC}=15\text{V}$, $V_{BS}=15\text{V}$, $V_S=\text{COM}$, $C_L=1000\text{pF}$)

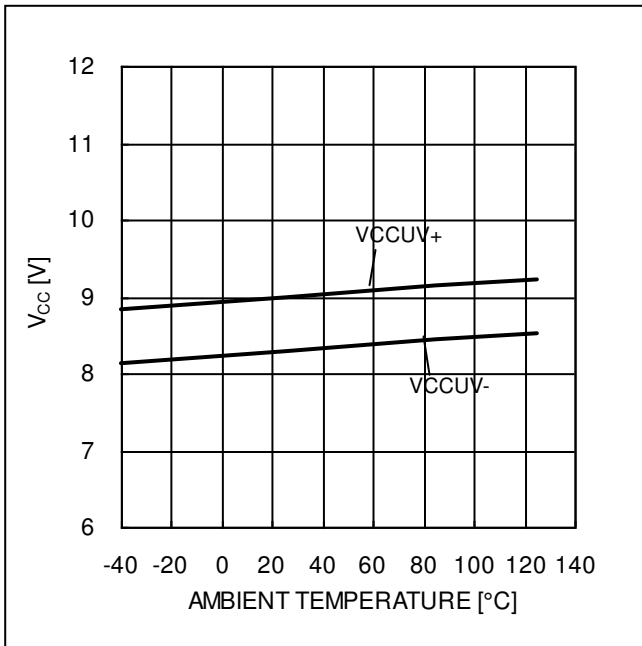


Figure 4. V_{CC} UVLO - T_a

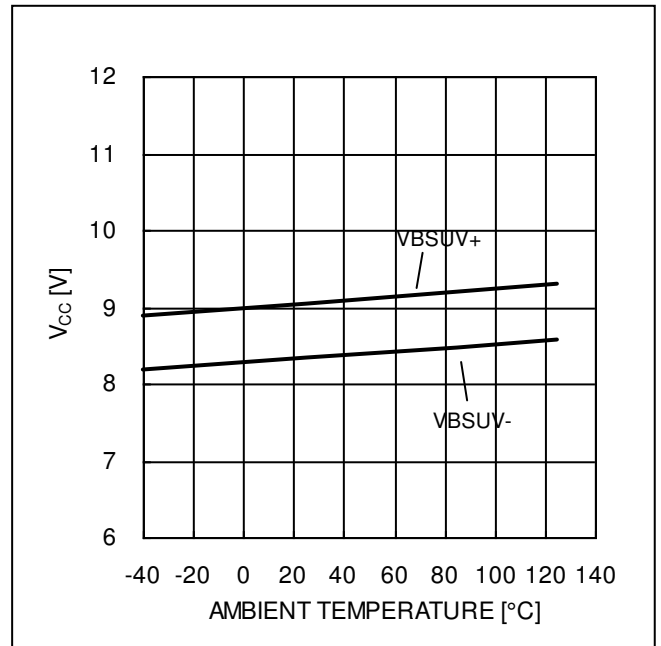


Figure 5. V_{BS} UVLO - T_a

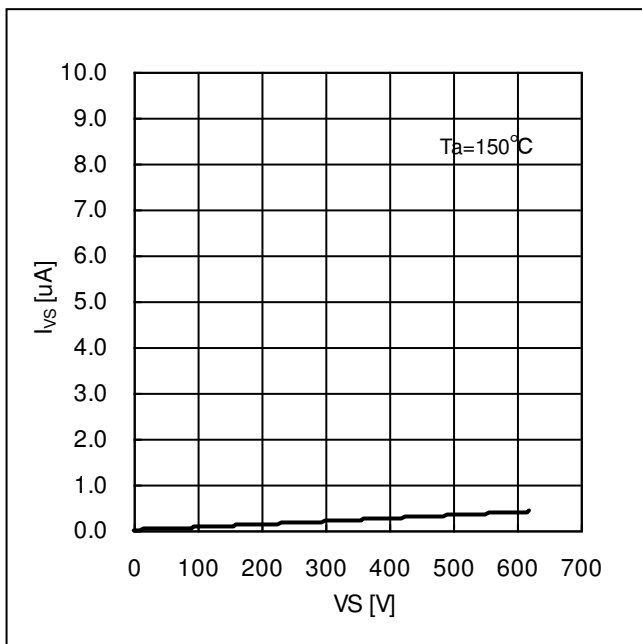


Figure 6. Offset supply leakage current - V_S
($V_B=V_S$)

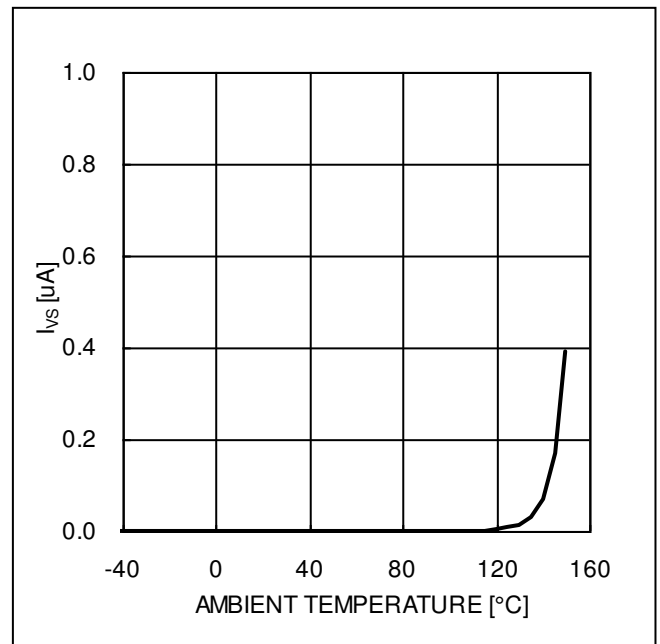


Figure 7. Offset supply leakage current - T_a
($V_B=V_S=600\text{V}$)

特性データ

(特に指定のない限り: Ta=25°C, V_{CC}=15V, V_{BS}=15V, V_S=COM, C_L=1000pF)

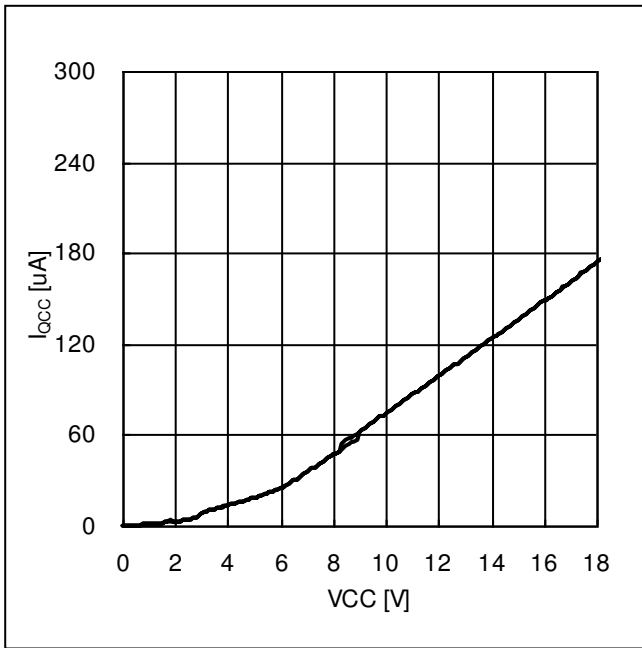


Figure 8. Quiescent V_{CC} supply current - V_{CC}

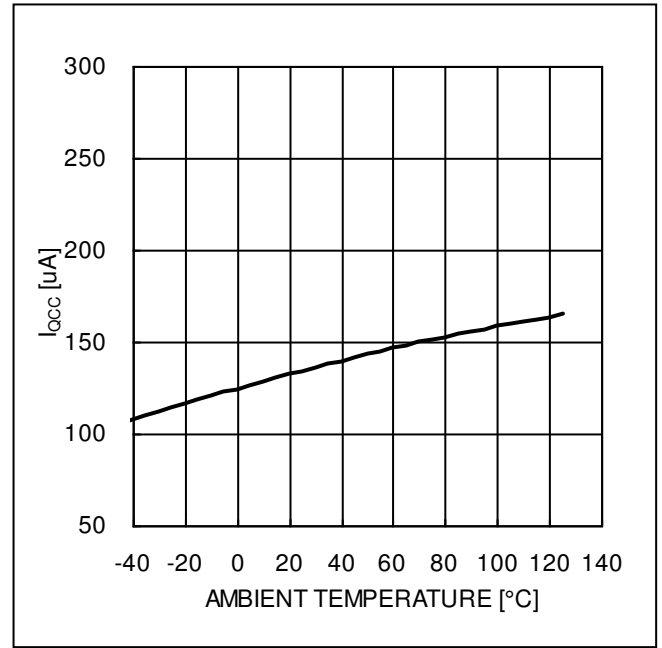


Figure 9. Quiescent V_{CC} supply current – Ta (V_{CC}=15V)

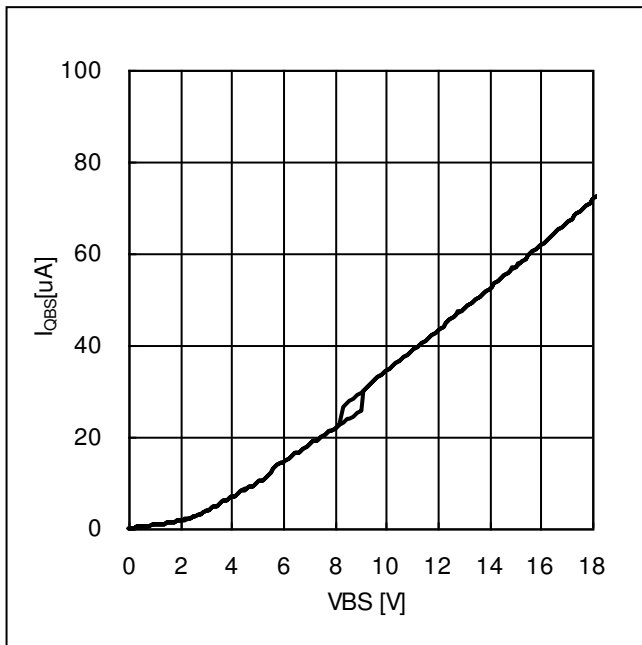


Figure 10. Quiescent V_{BS} supply current - V_{BS}

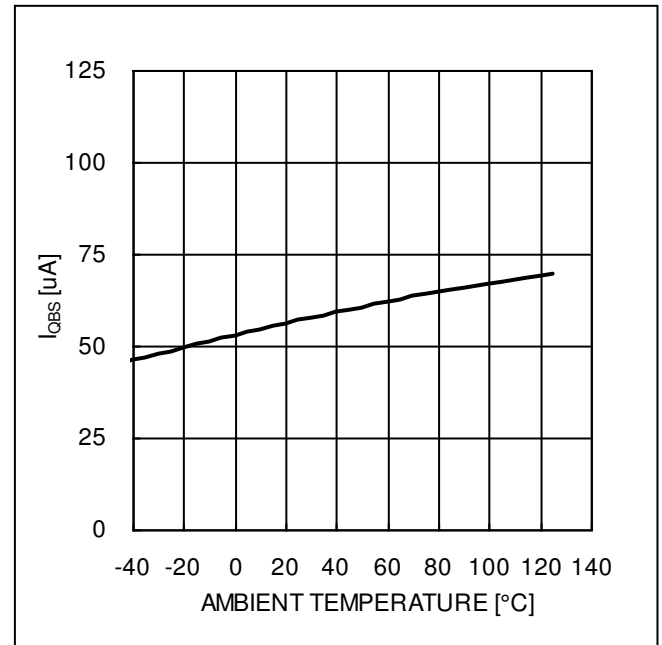


Figure 11. Quiescent V_{BS} supply current – Ta (V_{BS}=15V)

特性データ

(特に指定のない限り: $T_a=25^{\circ}\text{C}$, $V_{CC}=15\text{V}$, $V_{BS}=15\text{V}$, $V_S=\text{COM}$, $C_L=1000\text{pF}$)

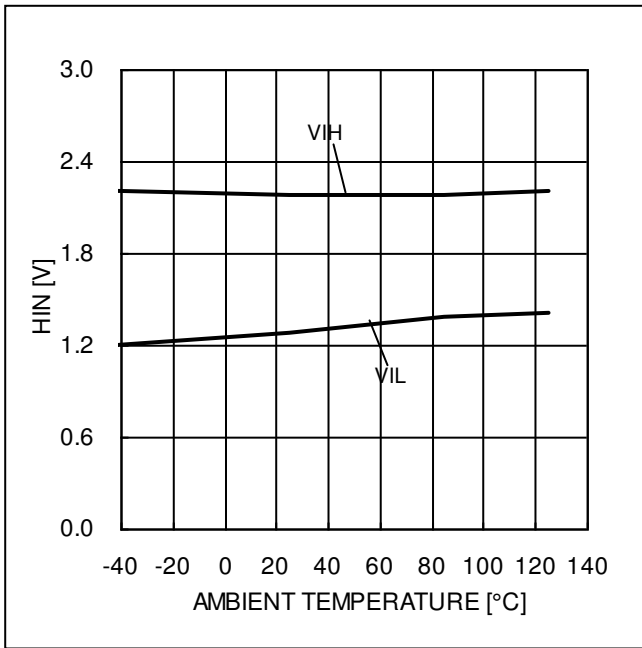


Figure 12. HIN input threshold voltage - Ta

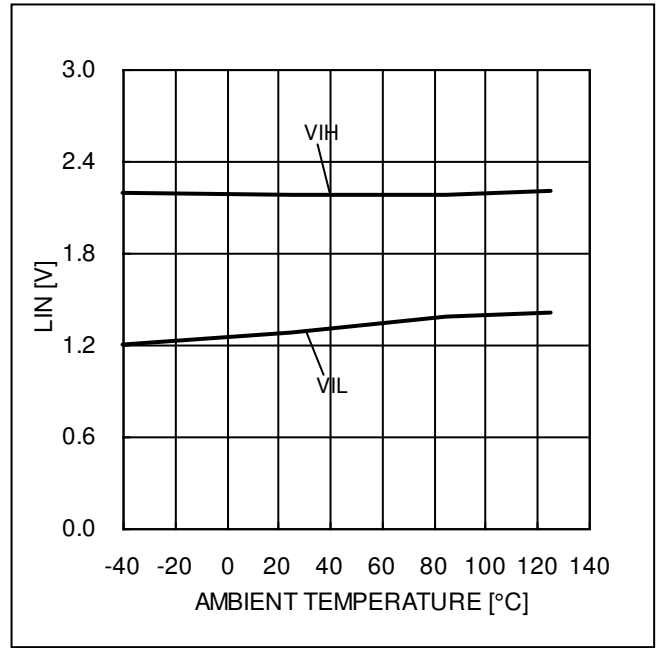


Figure 13. LIN input threshold voltage - Ta

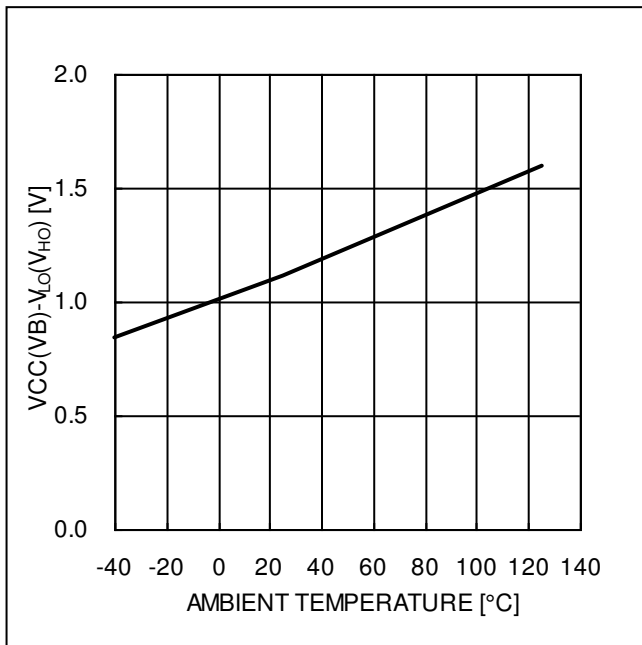


Figure 14. High level output voltage - Ta
($I_o=20\text{mA}$)

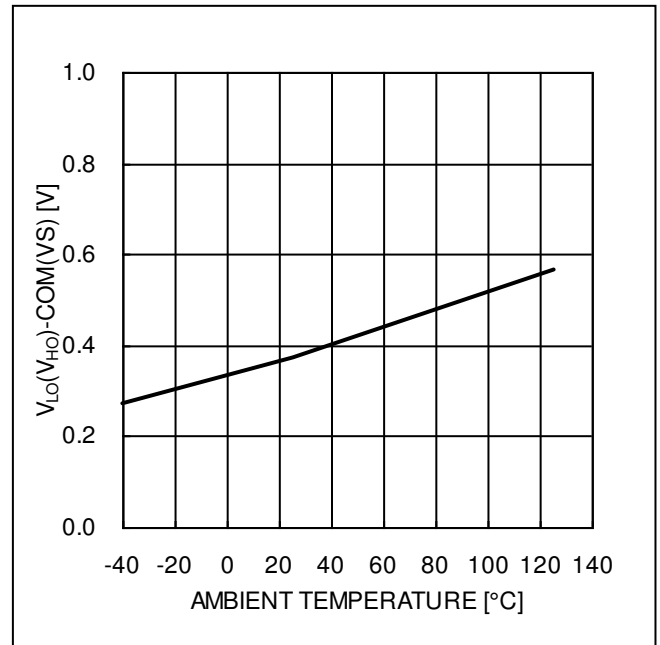


Figure 15. Low level output voltage - Ta
($I_o=20\text{mA}$)

特性データ

(特に指定のない限り: $T_a=25^{\circ}\text{C}$, $V_{CC}=15\text{V}$, $V_{BS}=15\text{V}$, $V_S=\text{COM}$, $C_L=1000\text{pF}$)

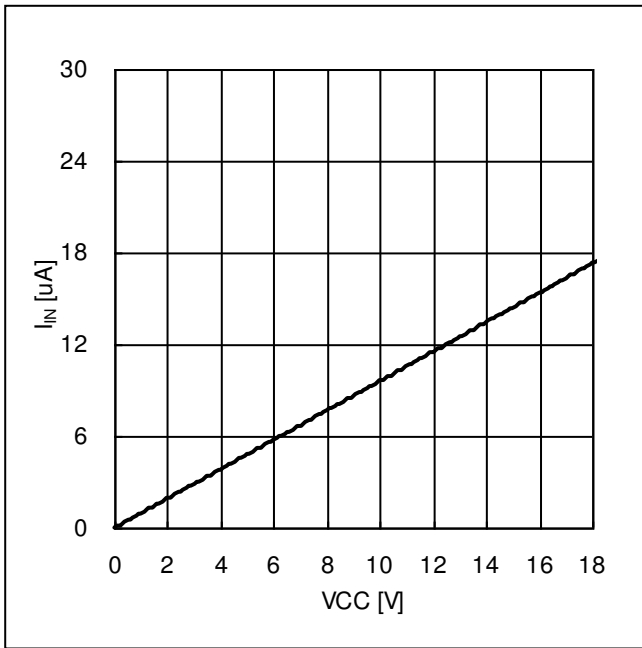


Figure 16. Input bias current - VIN

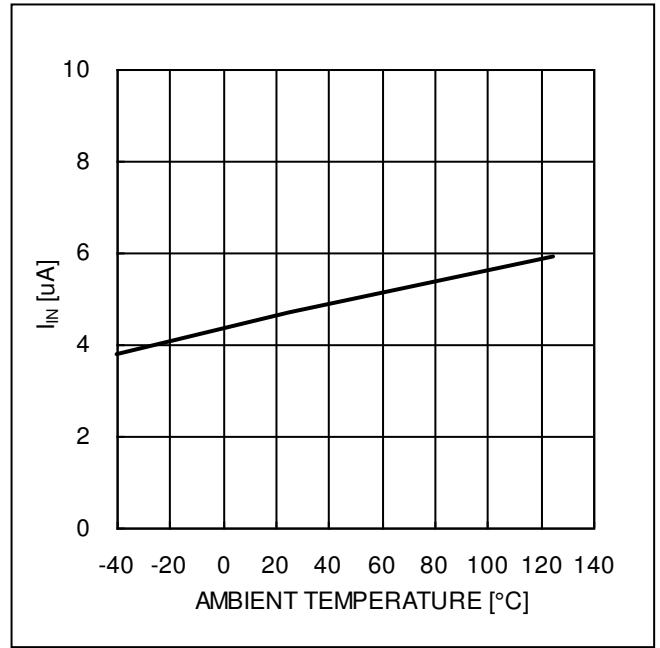


Figure 17. Input bias current - T_a (VIN=5V)

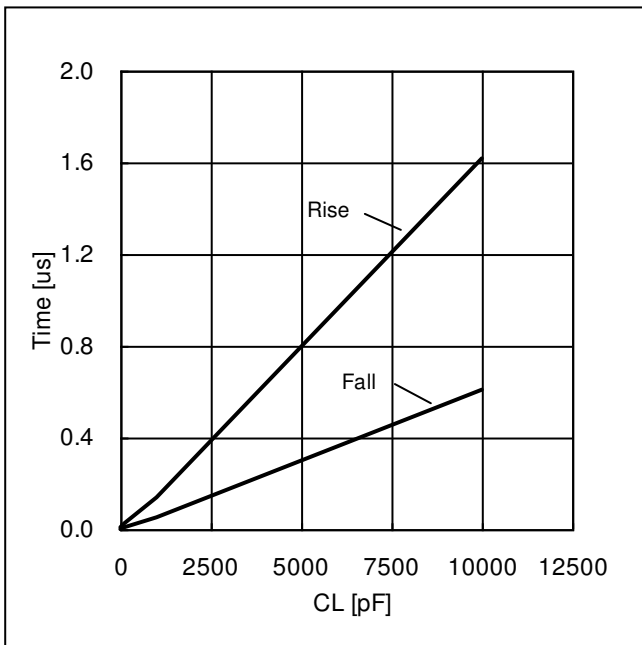


Figure 18. LO Rise/Fall time - Load Capacitance

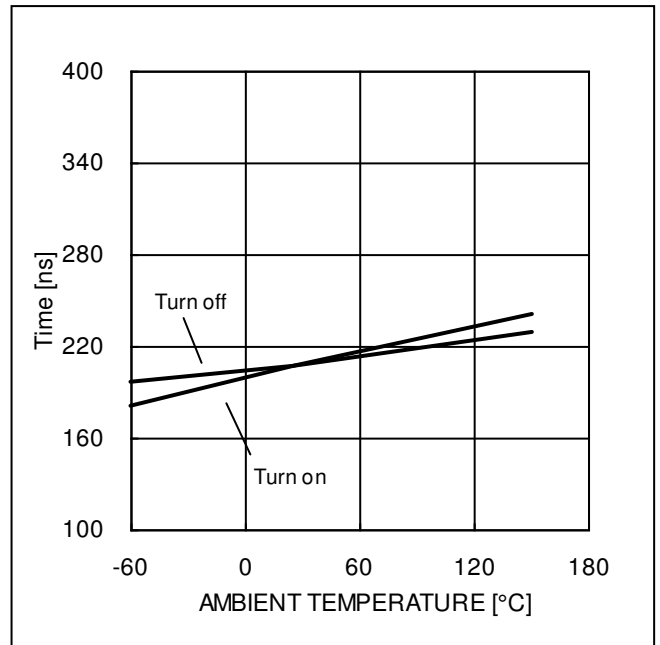


Figure 19. LO turn on/off propagation delay - T_a

特性データ

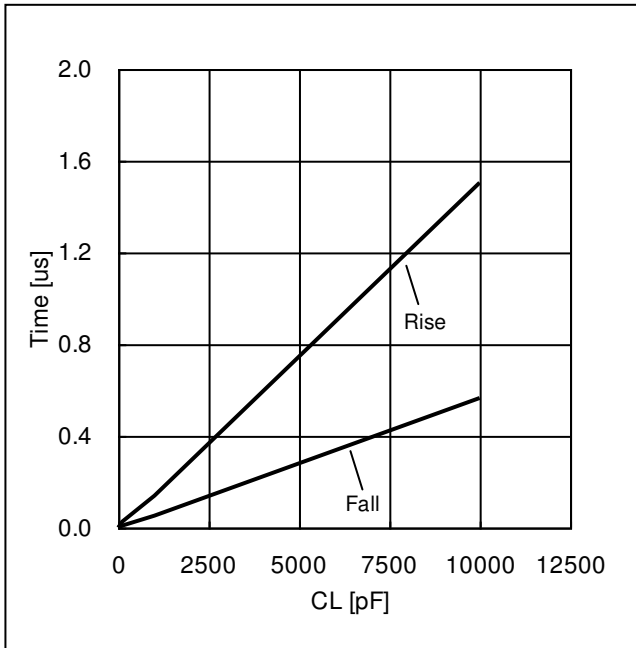
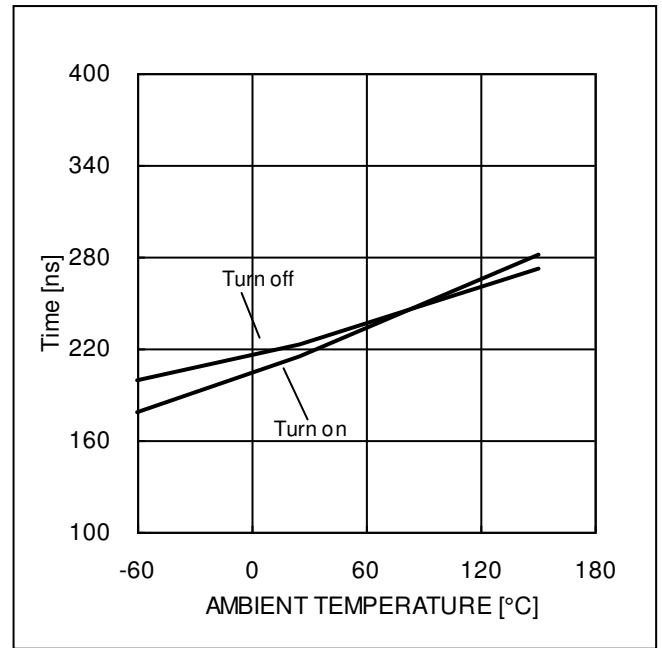
(特に指定のない限り: $T_a=25^{\circ}\text{C}$, $V_{CC}=15\text{V}$, $V_{BS}=15\text{V}$, $V_S=\text{COM}$, $C_L=1000\text{pF}$)

Figure 20. HO Rise/Fall time – Load Capacitance

Figure 21. HO turn on/off propagation delay - T_a

真理値表

Input		Output	
LIN	HIN	LO	HO
L	L	L	L
H	L	H	L
L	H	L	H
H	H	H	H

タイミングチャート

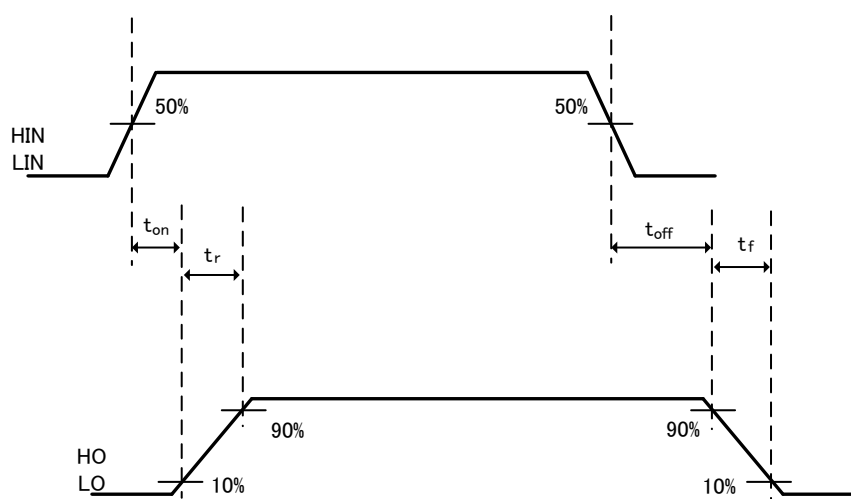


Figure 22. Detail Timing Chart

アプリケーション部品選定方法

(1) 出力ゲート抵抗

ゲート抵抗はパワーデバイスのスイッチング速度に合わせて選択してください。パワーデバイスのターンオン時間 (t_{sw}) はゲート抵抗 ($R_{G(on)}$) によって決定することができます。パワーデバイスのゲートに流れる電流は次式となります。

$$I_g = \frac{Q_{gs} + Q_{gd}}{t_{sw}} \quad (1)$$

よってターンオン時のゲート抵抗は次式になります。

$$R_{TOTAL(on)} = R_{pon} + R_{G(on)} = \frac{V_{BS} - V_{gs(th)}}{I_g} \quad (2)$$

$$t_{sw} = \frac{Q_{gs} + Q_{gd}}{I_g} = \frac{(Q_{gs} + Q_{gd})(R_{pon} + R_{G(on)})}{(V_{BS} - V_{gs(th)})} \quad (3)$$

また、ゲート抵抗値によりパワーデバイスの dVs/dt を決定できます。パワーデバイスのスルーレートは次式になります。

$$\frac{dVs}{dt} = \frac{I_g}{C_{rss}} \quad (4)$$

C_{rss} : 帰還容量

(4)式を(2)式に代入することでゲート抵抗値は次式になります。

$$R_{TOTAL(on)} = R_{pon} + R_{G(on)} = \frac{V_{BS} - V_{gs(th)}}{C_{rss} \cdot \frac{dVs}{dt}} \quad (5)$$

$$R_{G(on)} = \frac{V_{BS} - V_{gs(th)}}{C_{rss} \cdot \frac{dVs}{dt}} - R_{pon} \quad (6)$$

また、ターンオフ時はパワーデバイスの C_{gd} を介して電流が流れ、ゲート電圧が閾値を超えてセルフターンオンしないようにゲート抵抗値 ($R_{G(off)}$) を設定してください。

$$V_{gs(th)} \geq (R_{noff} + R_{G(off)}) \cdot I_g = (R_{noff} + R_{G(off)}) \cdot C_{gd} \frac{dVs}{dt} \quad (7)$$

$$R_{G(off)} \leq \frac{V_{gs(th)}}{C_{gd} \frac{dVs}{dt}} - R_{noff} \quad (8)$$

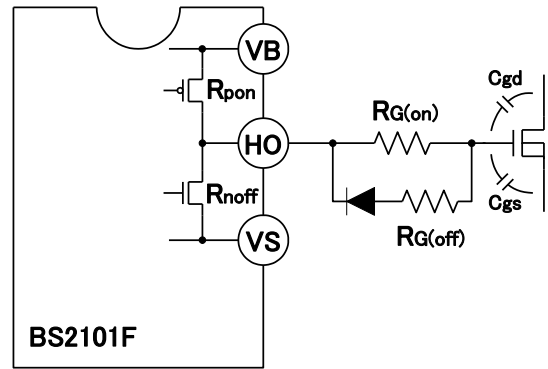


Figure 23. Gate Driver Equivalent Circuit

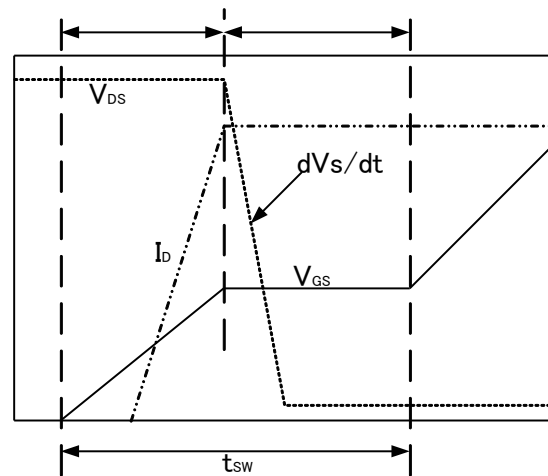


Figure 24. Gate Charge Transfer Characteristics

(2) ブートストラップコンデンサ C_{BS}

ブートストラップに使用するコンデンサはリップル電圧を軽減するため、ESR の低いセラミックコンデンサを推奨いたします。

ブートストラップコンデンサのサイズは電圧ドロップ値と供給する総電荷量より決定します。

ハイサイドのパワーデバイスを ON できる最小電圧ドロップは次式より求められます。

$$\Delta V_{BS} \leq VCC - VF - V_{GSMIN} \quad (9)$$

VCC:ゲートドライバの電源電圧

VF:ブートストラップダイオードの順方向電圧ドロップ

V_{GSMIN} :最小ゲート・ソース間電圧

また、ブートストラップコンデンサからハイサイドの回路に供給される総電荷量 Q_{Total} は、次式より求められます。

$$Q_{Total} = Q_G + (I_{LKGS} + I_{LK} + I_{LKDIO} + I_{QBS}) \cdot T_{HON} \quad (10)$$

Q_G : パワーデバイスの総電荷量

I_{LKGS} : パワーデバイスのゲート・ソース間リーク電流

I_{LKDIO} : ブートストラップダイオードのリーク電流

I_{LK} : レベルシフト回路のリーク電流

I_{QBS} : ハイサイドの回路電流

T_{HON} : ハイサイドの ON 時間

よって、ブートストラップコンデンサのサイズは次式を満たすように設定してください。

$$C_{BS} \geq \frac{Q_{Total}}{\Delta V_{BS}} \quad (11)$$

ただし、VB-VS 間に BSTUVLO を設けておりますので、UVLO が動作しないように ΔV_{BS} に十分マージンを持たせて C_{BS} を設定して下さい。またブートストラップ回路の仕様上、ハイサイドスイッチのようにハイサイドを常に ON することはできませんのでご注意ください。

さらに、ノイズ対策として $1\mu\text{F}$ 程度のセラミックコンデンサをピン直に追加することを推奨いたします。

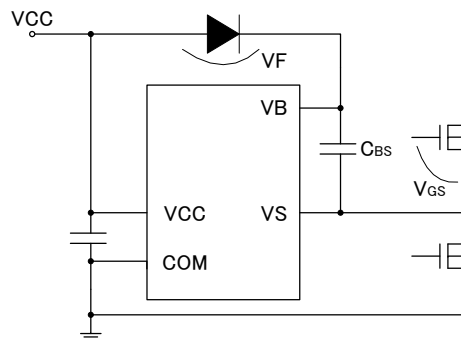


Figure 25. Bootstrap Power Supply Circuit

(3) 入力コンデンサ

入力リップル電圧を低減するため、VCC ピン付近に ESR の低いセラミックコンデンサを使用して下さい。

BS2101F の VCC コンデンサはハイサイド及びローサイドに電荷を供給するため、ブートストラップコンデンサ C_{BS} の 2 倍以上のセラミックコンデンサを推奨いたします。

熱設計について

下記に $70\text{mm} \times 70\text{mm} \times 1.6\text{mm}^t$ の4層基板にて測定したパッケージパワーの熱軽減特性を示します。T_Jが150°Cを越えないよう十分マージンをとった設計をしてください。

実際の使用では実パターンでの放熱特性の差異や、他の熱源による温度上昇も考えられますので十分に検討ください。

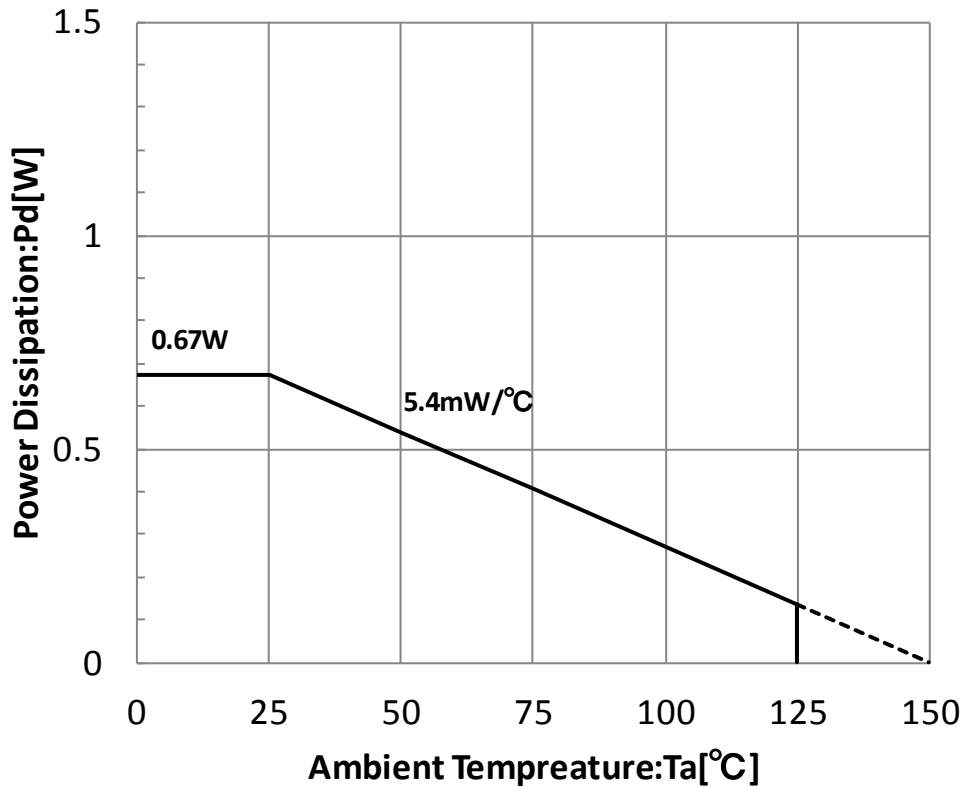


Figure 26. Power Dissipation($70\text{mm} \times 70\text{mm} \times 1.6\text{mm}^t$ 4layer PCB)

入出力等価回路図

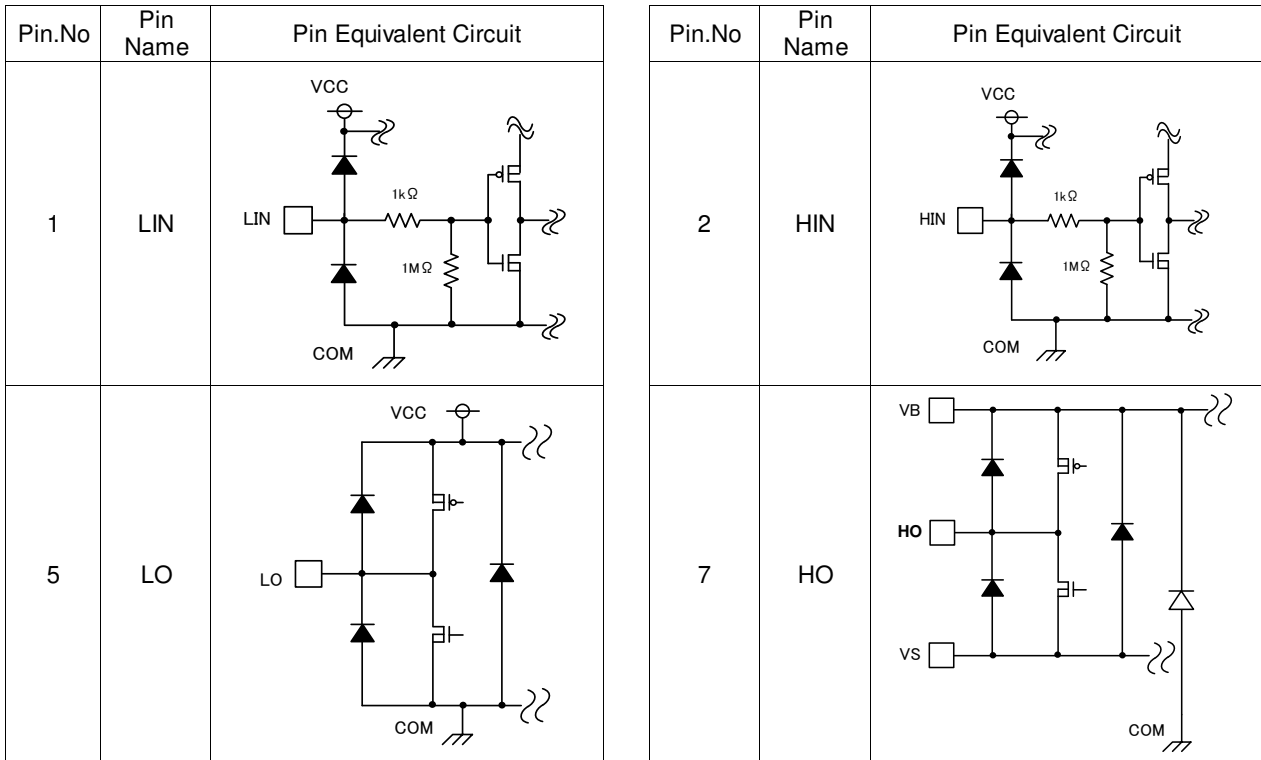


Figure 27. I/O Equivalent Circuit

使用上の注意

- 1. 電源の逆接続について**

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。
- 2. 電源ラインについて**

基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。グラウンドラインについても、同様のパターン設計を考慮してください。また、LSI のすべての電源端子について電源-グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量低下が起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。
- 3. グラウンド電位について**

グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。
- 4. グラウンド配線パターンについて**

小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。
- 5. 熱設計について**

万一、最高接合部温度を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。本仕様書の絶対最大定格に記載しています最高接合部温度を超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなどの対策をして、最高接合部温度を超えないようにしてください。
- 6. 推奨動作条件について**

この範囲であればほぼ期待通りの特性を得ることができる範囲です。電気特性については各項目の条件下において保証されるものです。
- 7. ラッシュカレントについて**

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。
- 8. 強電磁界中の動作について**

強電磁界中でのご使用では、まれに誤動作する可能性がありますのでご注意ください。
- 9. セット基板での検査について**

セット基板での検査時に、インピーダンスの低いピンにコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。
- 10. 端子間ショートと誤装着について**

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けた場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。
- 11. 未使用の入力端子の処理について**

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。
- 12. セラミック・コンデンサの特性変動について**

外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮のうえ定数を決定してください。
- 13. 安全動作領域について**

本製品を使用する際には、出力トランジスタが絶対最大定格及び ASO を超えないよう設定してください。

発注形名情報

B S 2 1 0 1 F

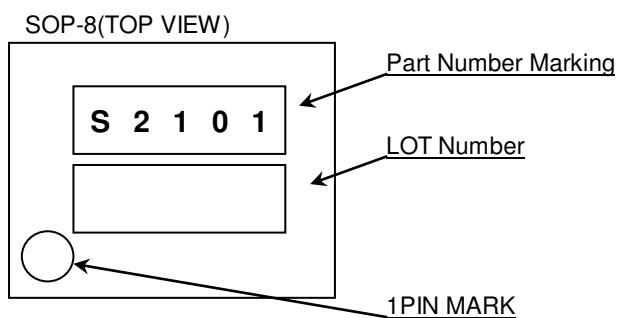
E 2

ローム形名

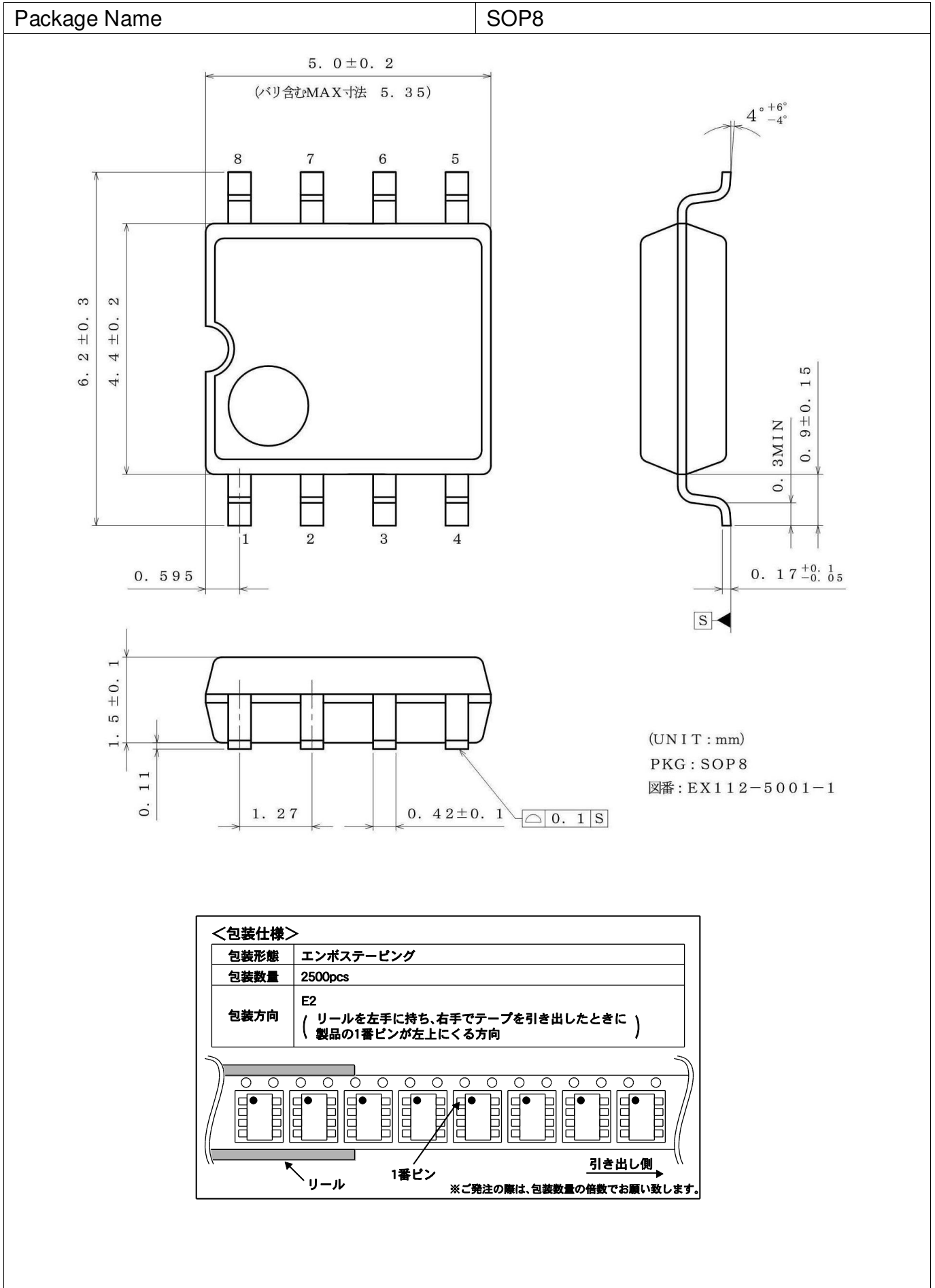
パッケージ
F:SOP-8

包装、フォーミング仕様
E2: リール状エンボステーピング

標印図



外形寸法図と包装・フォーミング仕様



改訂履歴

Date	Revision	Changes
6.JAN.2016	001	New Release
2.JUN.2016	002	Correction of errors

ご注意

ローム製品取扱い上の注意事項

1. 本製品は一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器等）への使用を意図して設計・製造されております。したがって、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器^(Note 1)、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
 - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
 - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
3. 本製品は、一般的な電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
 - ①水・油・薬液・有機溶剤等の液体中でのご使用
 - ②直射日光・屋外暴露、塵埃中でのご使用
 - ③潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所でのご使用
 - ④静電気や電磁波の強い環境でのご使用
 - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
 - ⑥本製品を樹脂等で封止、コーティングしてのご使用。
 - ⑦はんだ付けの後に洗浄を行わない場合（無洗浄タイプのフラックスを使用された場合も、残渣の洗浄は確実に行うことをお勧め致します）、又ははんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合。
 - ⑧本製品が結露するような場所でのご使用。
4. 本製品は耐放射線設計はなされておられません。
5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
6. パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
7. 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

1. ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
2. はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。(人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等)

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
 - ①潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所での保管
 - ②推奨温度、湿度以外での保管
 - ③直射日光や結露する場所での保管
 - ④強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き(梱包箱に表示されている天面方向)で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等(ソフトウェア含む)との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。