

PWM Control Type DC/DC Converter IC for AC/DC Driver

BD7673AG

●概要

ACDC用PWMコントローラタイプDC/DCコンバータBD7673AGはコンセントが存在する製品すべてに最適なシステムを供給します。絶縁、非絶縁に対応しており、さまざまな形式の低消費電力コンバータを容易に設計可能です。

スイッチング用MOSFET及び電流検出抵抗を外付けにすることで、自由度の高い電源設計が可能です。ピーク電流制御により、サイクルごとに電流制限がかけられ、帯域幅と過度応答にすぐれた性能を發揮します。

BD7673AGは、ソフトスタート機能、バースト機能、サイクルごとの過電流リミッタ、VCC過電圧保護、過負荷保護など種々の保護機能を内蔵しています。

外部ラッチ用端子(COMP端子)を用意しており、外部信号により、ラッチ停止(OFF)させることが可能です。この機能は過熱保護や出力過電圧保護などに使用可能です。

スイッチング周波数は固定方式で65kHzです。周波数ホッピング機能を内蔵し、低EMIに貢献します。

●特長

- PWM周波数=65kHz
- PWMカレントモード方式
- UVLO検出時 低消費電流(12uA @VCC=12V時)
- 無負荷時低消費電流(軽負荷時バースト動作)
- SW周波数ホッピング機能内蔵
- 250nsec Leading-Edge Blanking
- VCC UVLO / OVP
- サイクルごとの過電流保護回路
- ソフトスタート
- 出力過負荷保護 (ラッチ停止)
- COMP端子外部ラッチ保護機能 (過熱保護機能)

●基本アプリケーション回路

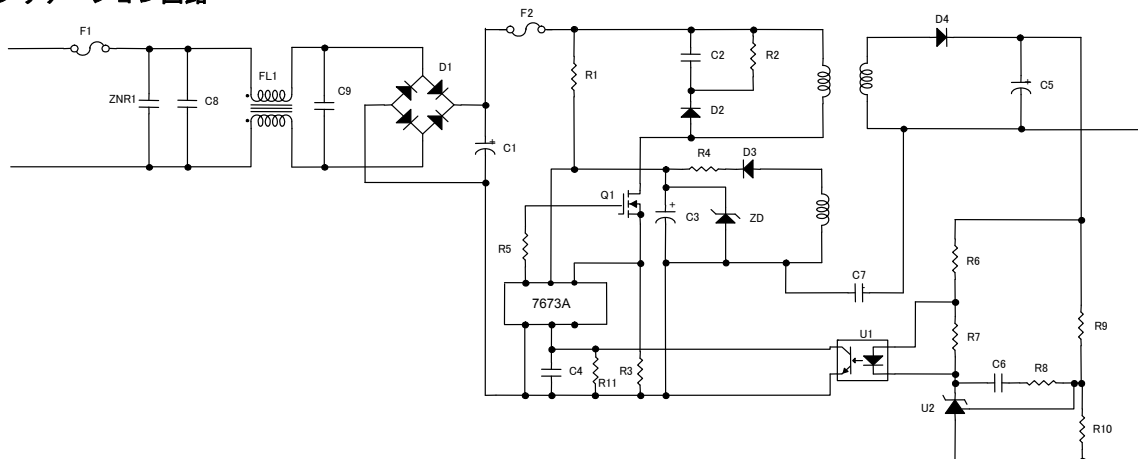


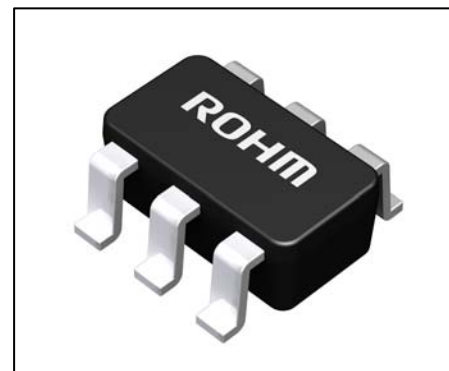
Figure 1. アプリケーション図 (12V1A 絶縁タイプ)

●重要特性

- 入力電圧範囲: 8.5V to 25.0V
- 動作電流: 通常時: 0.60mA (Typ.)
バースト時: 0.40mA (Typ.)
- 発振周波数: 65kHz (Typ.)
- 動作温度範囲: -40°C to +85°C

●パッケージ

SSOP6
W(Typ.) x D(Typ.) x H(Max.)
2.90mm x 2.80mm x 1.25mm



●用途

ACアダプタ、TV、各種家電 (掃除機、加湿器、空気清浄機、エアコン、冷蔵庫、IHクッキングヒーター、炊飯器、etc.)

●端子配置図 (SSOP6)

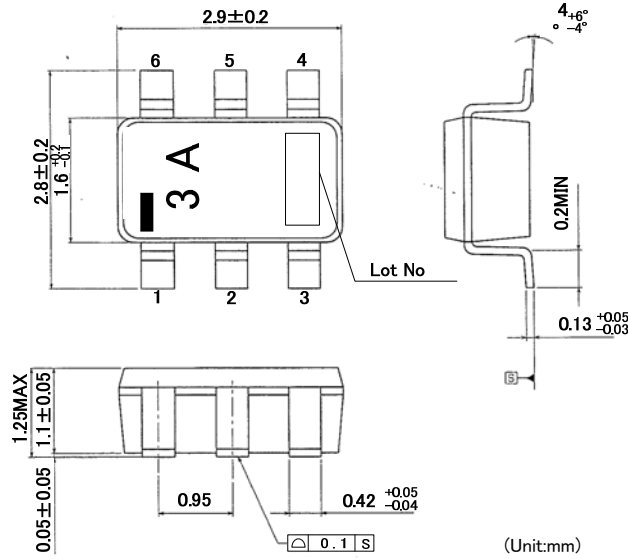


Figure 2. SSOP6 パッケージ外形図

●端子説明

Table 1. 入出力 PIN 機能

NO.	Pin Name	I/O	Function	ESD 保護系統	
				VCC	GND
1	GND	I/O	GND 端子	○	-
2	FB	I	フィードバック信号入力端子	○	○
3	COMP	I	コンパレータ入力端子	○	○
4	CS	I	一次側電流センス端子	○	○
5	VCC	I	電源入力端子	-	○
6	OUT	O	外付け MOS ドライブ端子	○	○

●入出力等価回路図

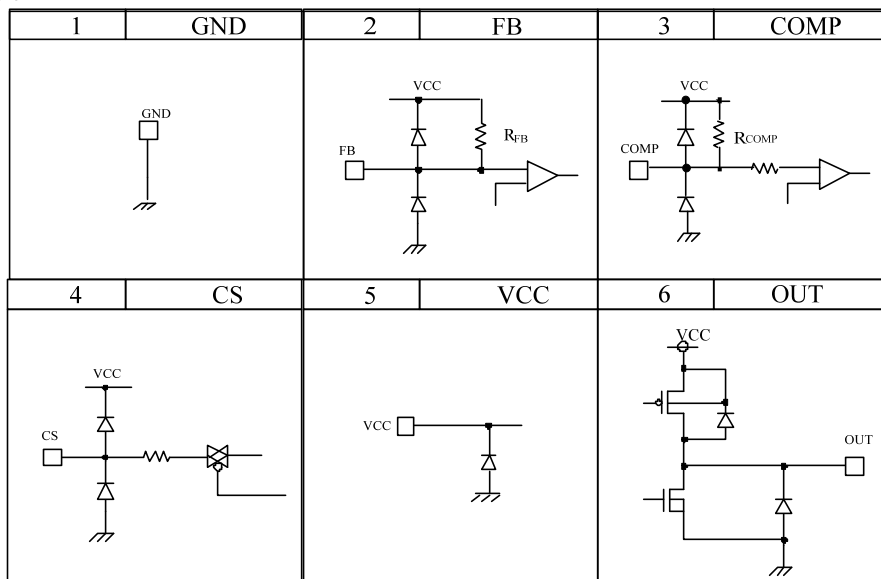


Figure 3. 入出力等価回路図

●ブロック図

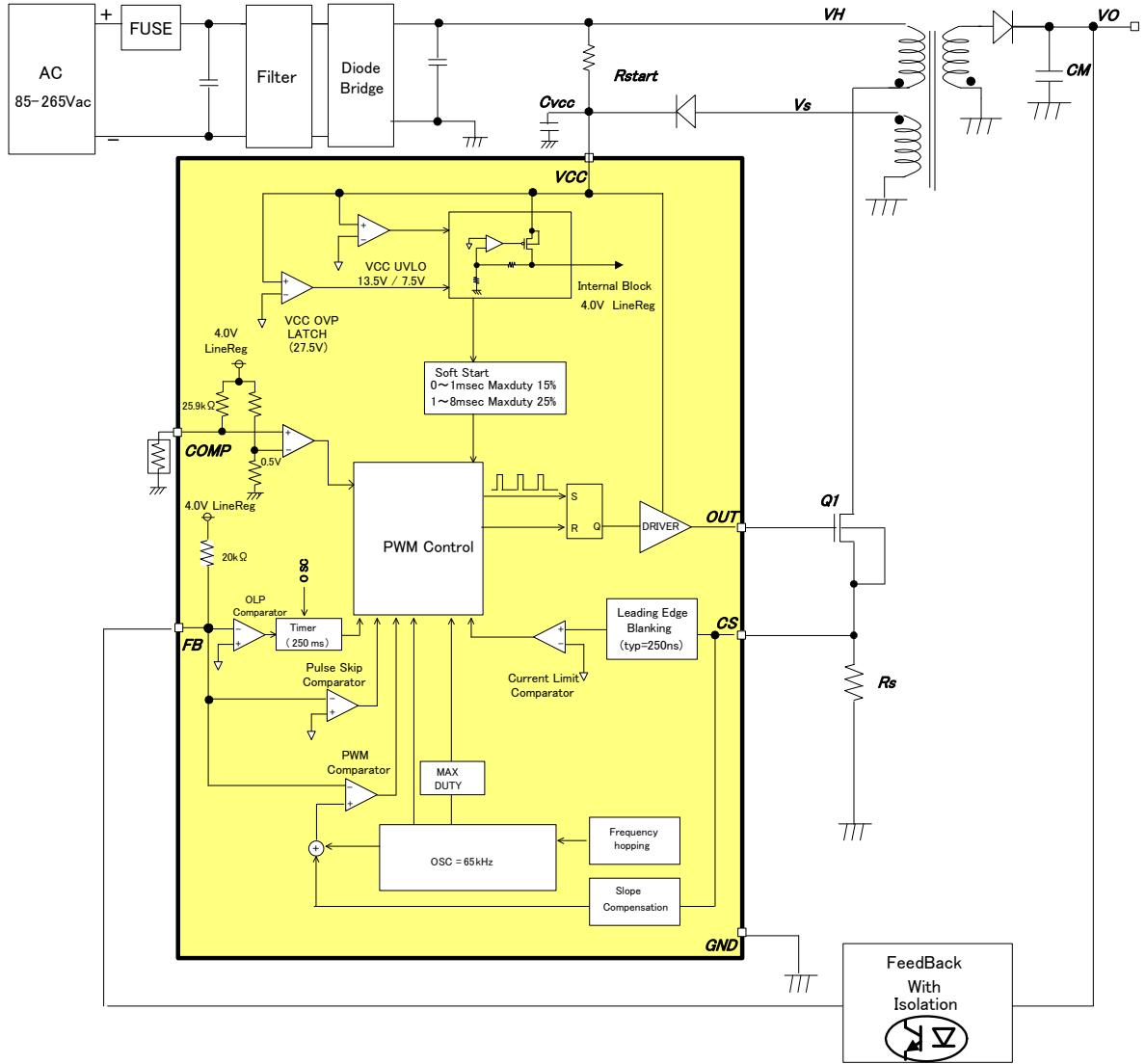


Figure 4. ブロック図

●各ブロック動作説明

(1) 起動シーケンス (起動ソフトスタート動作、軽負荷動作、過負荷保護によるラッチ動作)

起動シーケンスを Figure 5 に示します。この説明では、過負荷保護時のラッチ動作を例に挙げています。各々の詳細な説明は、各章で説明します。

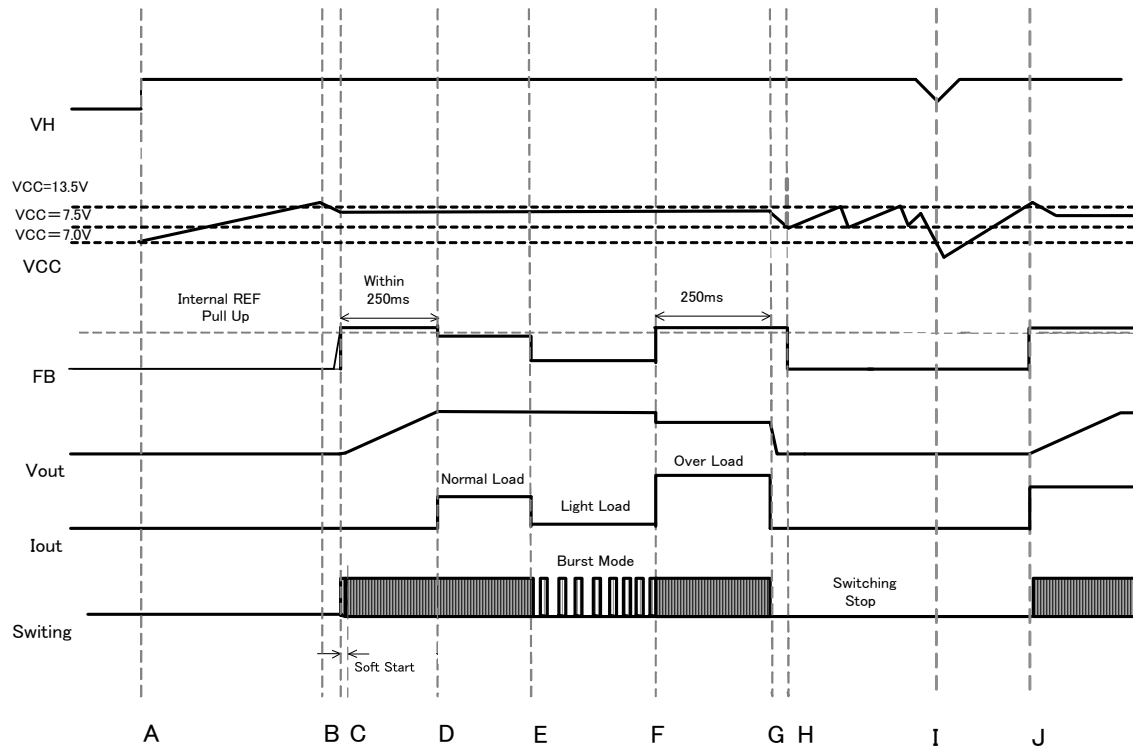


Figure 5. 起動シーケンス タイムチャート

- A: 入力電圧 VH が印加
- B: 起動用抵抗 Rstart により、VCC 端子電圧が上昇し、 $V_{CC} > V_{UVLO1}$ (13.5V typ) を超えると本 IC が動作開始。他の保護機能 = 正常と判断した場合、スイッチング動作を開始します。起動開始から出力電圧が安定するまでの間、VCC 端子消費電流によって VCC が降下するため、出力電圧が安定するまで $V_{CC} > V_{UVLO2}$ (=7.5V typ) となるように設定してください。
- C: ソフトスタート機能を有しており、過度な電圧上昇、電流上昇を防ぐため、起動開始から 1ms 間、MAX DUTY=15% に制限し、さらに 1ms から 8ms 間は MAXDUTY=25% に制限します。8ms 以降は MAXDUTY=75% に制限されます。
- D: スwitching 動作が開始すると、VOUT が上昇します。出力電圧は起動から T_{FOLP} (=250msec typ) 以内に規定の電圧となるように設定してください。
- E: 軽負荷時 (FB 端子電圧 $< V_{BST}$ (=0.3V typ)) には、消費電力を抑えるためバースト動作となります。
- F: 出力過負荷時 (FB 端子電圧 $> V_{FOLP1A}$ (=2.8V typ)) に動作します。
- G: FB 端子電圧 $> V_{FOLP1A}$ (=2.8V typ) が T_{FOLP} (=250msec typ) 以上続いた場合、過負荷保護機能が働き、ラッチ停止します。 T_{FOLP} (=250msec typ) 時間内に FB 端子電圧が $FB < V_{FOLP1B}$ の状態に一度でも変化した場合、IC 内部にある 250ms タイマーはリセットされます。
- H: ラッチ停止している為、VH が高い状態では VCC 電圧は V_{UVLO1} (=13.5V typ) と V_{UVLO2} (=7.5V typ) の間で変化し、 V_{LATCH} (=7.0V typ) よりも電圧が低下しないため、ラッチ解除しません。
- I: コンセントを外すなどにより VH 電圧が低下した場合、VCC 端子も低下します。このとき $V_{CC} < V_{LATCH}$ (=7.0V typ) の状態になりラッチ解除します。
- J: B と同様です。

Figure 4 中 起動抵抗 Rstart は、IC が動作するために必要な抵抗です。

起動抵抗 Rstart 値を小さくすると、待機時電力が大きくなり、起動時間が短くなります。

逆に起動抵抗 Rstart 値を大きくすると、待機時電力が小さくなり、起動時間が長くなります。

待機時電流 I_{OFF} は 20 μ A (max) であり、VCC UVLO 電圧は V_{UVLO1} =14.5V(max) から計算できます。

Example) 起動抵抗 Rstart 設定例

$$Rstart = (VHmin - V_{UVLO1} (max)) / I_{OFF} (max)$$

$$Vac = 100V \text{ の場合、} -20\% \text{ のマージンをもつ } VHmin = 100 \times \sqrt{2} \times 0.8 = 113V$$

$$V_{UVLO1} (max) = 14.5V \text{ のため、} Rstart \leq (113 - 14.5) / 20\mu A = 4.925M\Omega \text{ となります。}$$

ここで起動時間は以下の式で求められます。

$$Tstart = -Rstart \times C_{VCC} \times \ln(1 - V_{UVLO1} / VHmin)$$

例として $Rstart = 3.0M\Omega$ とします。

$$\text{この場合の } Rstart \text{ 抵抗消費電力 } Pd(Rstart) = (VH - V_{CC})^2 / Rstart = (141V - 14.5V)^2 / 3.0M = 5.33mW \text{ となります。}$$

(2) VCC 端子保護機能

BD7673AG は、VCC 端子電圧をモニタする UVLO (Under Voltage Locked Out) および OVP (Over Voltage Protection) 機能を内蔵しています。Figure 6 参照 (OVP ラッチ動作)

UVLO 機能は、VCC 端子が低電圧 ($V_{CC} < V_{UVLO2} (=7.5V \text{ typ})$) になった場合に、スイッチング動作を止めることによりドライブ用 MOSFET の破壊を防止します。

VCCOVP 機能は、VCC 端子電圧が $V_{OVP1} (=27.5V \text{ typ})$ を超えた場合にラッチ保護により MOSFET のスイッチング動作を止めることによりドライブ用 MOSFET の破壊を防止します。

ラッチ解除条件は $V_{CC} < V_{LATCH} (V_{UVLO2} - 0.5 [V], \text{typ} = 7.0V)$ となります。またラッチ誤動作を避けるために、ラッチマスク時間を備えています。この時間は 100us で、この時間中はスイッチング動作を行います。

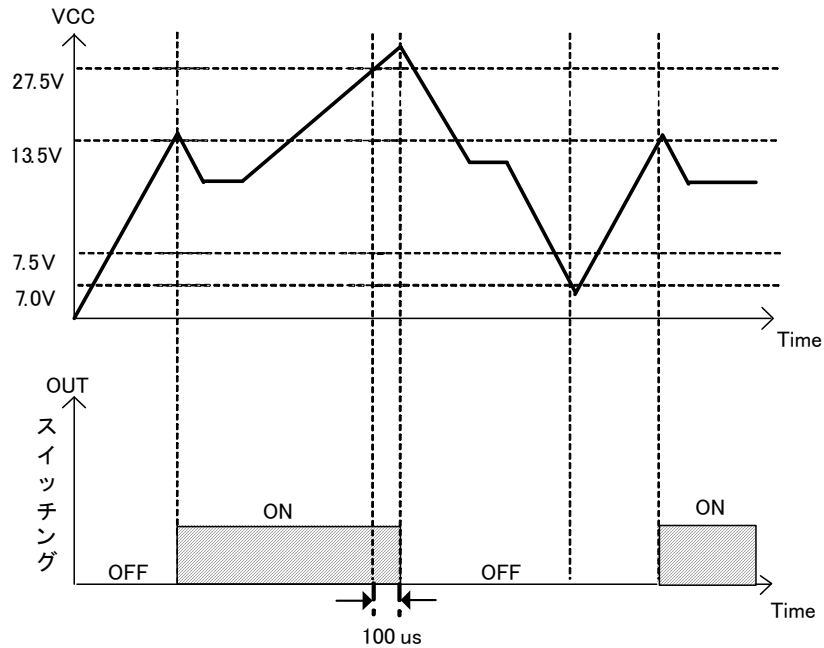


Figure 6. VCC UVLO / OVP 動作(ラッチ)

(3) DC/DC ドライバー (PWM コンパレータ、周波数 Hopping、Slope 補償、OSC、バースト)

BD7673AG は、カレントモード PWM 制御を行います。内部発振器により、平均スイッチング周波数は 65kHz です。また、スイッチング周波数ホッピング機能を内蔵しており、スイッチング周波数は Figure 7 に示すように変動します。変動周期は 125Hz (=8ms) です。

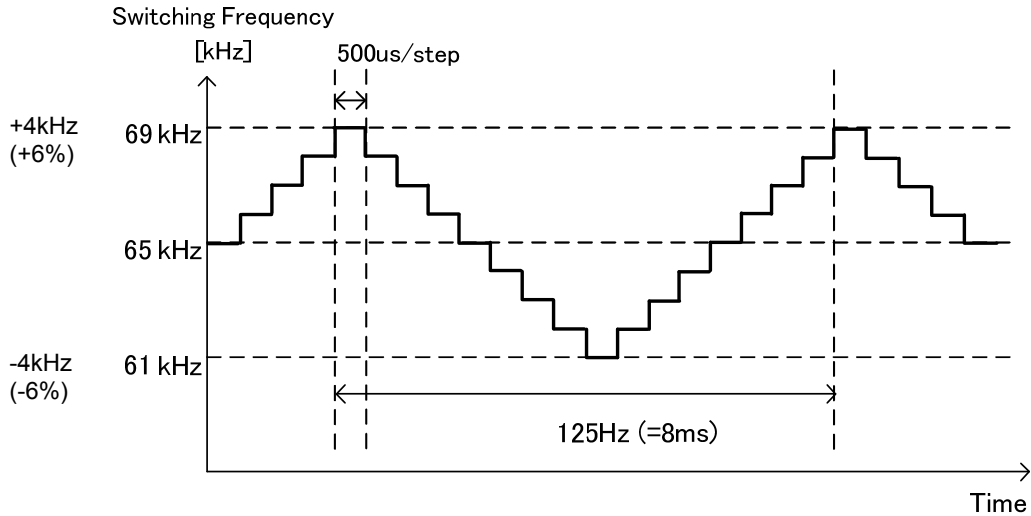


Figure 7. 周波数ホッピング機能

OUT 端子 MAXDUTY サイクル=75% (typ), MIN Pulse 幅=500nsec (typ) に固定されています。カレントモード制御では、DUTY サイクルが 50% を超えるとサブハーモニック発振を起こす場合があります。この対策として BD7673AG はスロープ補償回路を内蔵しています。

BD7673AG は、軽負荷時低消費電力を実現するために、バーストモード回路を内蔵しています。FB 端子をモニタして、FB 電圧 $< V_{BST}$ (=0.3V typ) の場合、軽負荷を検出し、バースト動作に入ります。Figure 8 に 2 次側出力電圧と FB 電圧及び DCDC 動作状態を示します。FB 端子は、VCC に R_{FB} (=20k Ω typ) でプルアップされています。軽負荷時に、2 次側出力電圧が上昇すると、FB 端子電圧が下がり、 V_{BST} (=0.3V typ) 以下となるとバースト動作となり、消費電力を下げます。

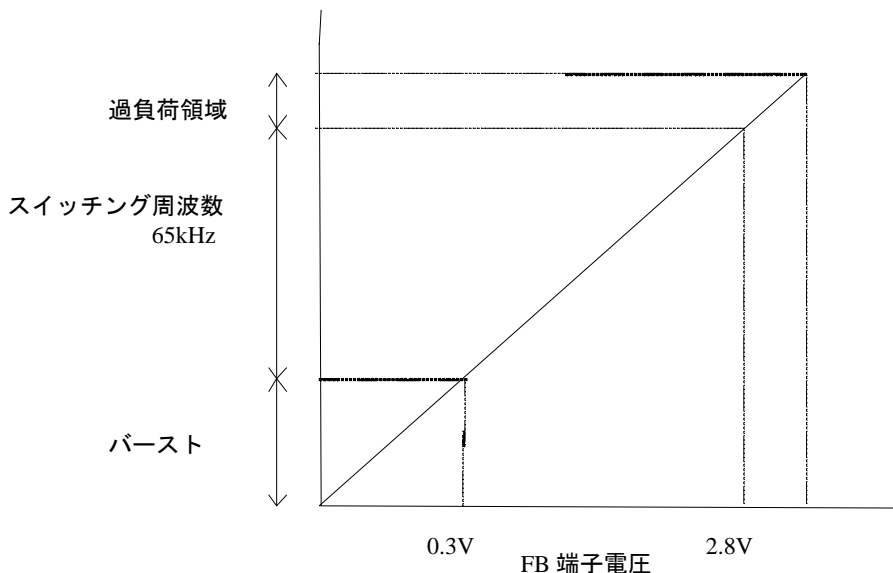


Figure 8. FB 端子電圧によるスイッチング動作状態遷移

(4) 過電流リミッタ及び L.E.B ブランキング時間

BD7673AG は、スイッチングサイクルごとの過電流リミッタを内蔵しています。CS 端子が V_{cs} 電圧(=0.5V typ)を超えると、スイッチングを停止します。

通常、ドライブ用 MOSFET のターン ON 時に、各容量成分や駆動電流などでサージ電流が発生します。このとき一時的に CS 端子電圧が上昇するため、過電流リミッタ回路が誤検出する可能性があります。この誤検出防止用に、BD7673AG には OUT 端子が L→H に切り替わってから 250nsec 間 CS 信号をマスクする L.E.B 機能 (Leading Edge Blanking 機能) が内蔵されています。このブランキング機能により、OUT 端子 L→H に切替り時発生するノイズに対する、CS 端子ノイズフィルタを削減できます。

(5) 出力過負荷保護機能 (FB OLP コンパレータ)

出力過負荷保護機能は 2 次側出力の負荷状態を FB 端子でモニタし、過負荷状態時に OUT 端子をスイッチング停止する機能です。

過負荷状態では、出力電圧が低下するためフォトカプラに電流が流れなくなり、FB 端子電圧は上昇します。

FB 端子電圧が V_{FOLP1A} (=2.8V typ) を超えた状態が T_{FOLP} (=250msec typ) 間続いた場合、過負荷状態と判断して、OUT 端子を L に固定します。FB 端子が V_{FOLP1A} (=2.8V typ) を超えてから、 T_{FOLP} (=250msec typ) 以内に V_{FOLP1B} (=2.6V typ) よりも低下した場合は、過負荷保護のタイマーがリセットされます。この T_{FOLP} (=250msec typ) の間はスイッチング動作を行います。

起動時、FB 電圧は IC 内部電圧に抵抗プルアップされているため、 V_{FOLP1A} (=2.8V typ) 以上の電圧から動作します。

そのため、起動時は必ず T_{FOLP} (=250msec typ) 以内に FB 電圧が V_{FOLP1B} (=2.6V typ) 以下になるように、2 次側出力電圧の起動時間を設定してください。

過負荷検出して、 T_{FOLP} (=250msec typ) が経過するとラッチ停止します。ラッチ解除は、電源の抜き差しを行い、 $V_{CC} < V_{LATCH}$ (=7.0V typ) となった時点で解除されます。

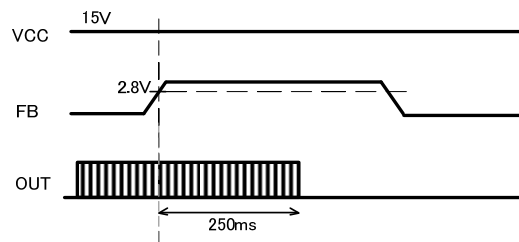


Figure 9. 過負荷保護 ラッチ動作

(6) COMP 端子外部ラッチ機能

COMP 端子電圧が V_{COMP} (=0.5V typ)より下降したときにラッチ停止します。ラッチ停止までタイマー T_{LATCH} (=100usec.typ)を内蔵しており、ノイズによる誤動作を防ぎます。

COMP 端子は IC 内部で R_{COMP} (25.9k Ω typ)でプルアップされています。COMP 端子に抵抗を接続して、この抵抗値が R_T (=3.70k Ω typ) となったときにラッチ検出します。アプリケーション例を Figure 10,11,12 に示します。

COMP 端子使用法 NTC サーミスタによる過温度保護

COMP 端子にサーミスタ抵抗を付け、温度上昇時にラッチ停止させることが可能です。このアプリケーションの場合、過温度検出時にサーミスタ抵抗が、 R_T (=3.70k Ω typ)となるように設計してください。(Figure 10,11 は $T_a=110^{\circ}\text{C}$ 時に、ラッチをかける場合のアプリケーション回路図です。)

電気的特性に示す R_T (=3.70k Ω typ)のばらつきは IC 単体のものとなっています。このばらつきに外部接続するサーミスタ抵抗値ばらつきを入れて設計して下さい。

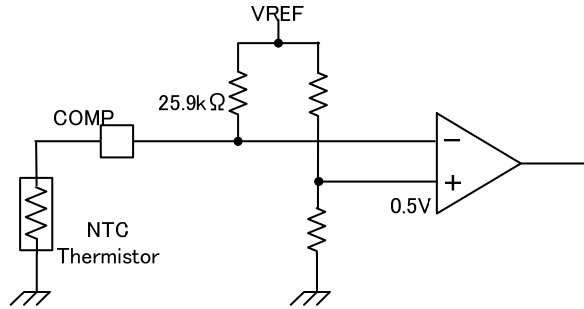


Figure 10. COMP 端子 過温度保護アプリケーション

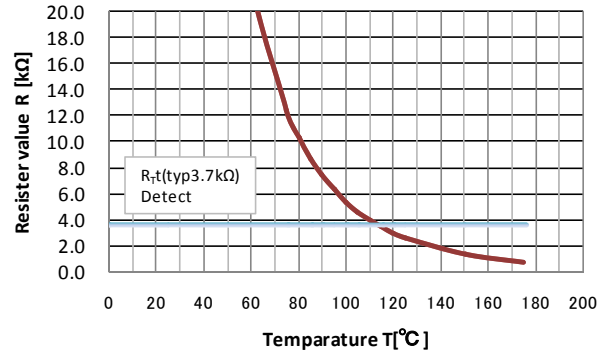


Figure 11. 温度-サーミスタ抵抗値特性

2次側出力電圧 過電圧保護

COMP 端子にフォトカプラを接続して 2次側出力過電圧を検出します。

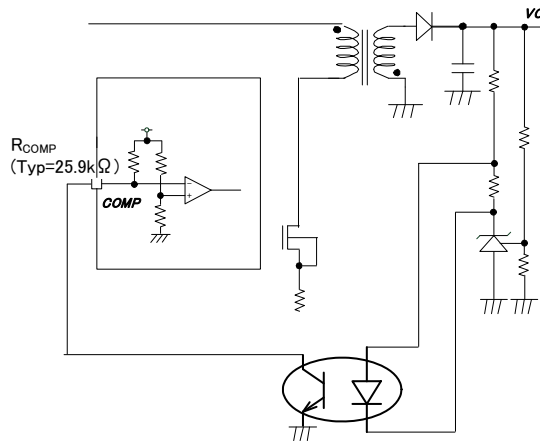


Figure 12. 出力過電圧保護アプリケーション

●絶対最大定格 (Ta=25°C)

項目	記号	定格	単位	条件
最大印加電圧 1	Vmax1	30	V	VCC, OUT
最大印加電圧 2	Vmax2	6.5	V	CS, FB, COMP
OUT 端子出力ピーク電流	I _{OUT}	±1.0	A	
許容損失	Pd	674.9 (Note1)	mW	実装時
動作温度範囲	Topr	-40 to +85	°C	
保存温度範囲	Tstr	-55 to +150	°C	

(Note1) 70×70×1.6mm (ガラスエポキシ1層基板)に実装時。Ta=25°C以上で使用する時は5.399mW/°Cで減じる。

注意：印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなどでは、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施していただくようご検討ください。

●推奨動作範囲 (Ta=25°C)

項目	記号	定格	単位	条件
電源電圧範囲	VCC	8.5 to 25.0	V	VCC 端子電圧

●電気的特性 (特に指定のない限り Ta=25°C、VCC=12V)

項目	記号	仕様			単位	条件
		最小	標準	最大		
[回路電流]						
回路電流(OFF)	I _{OFF}	-	12	20	μA	VCC=12V (UVLO 検出時)
回路電流(ON)1	I _{ON1}	-	600	1000	μA	FB=2.0V COMP:100kΩ (PULSE 動作時)
回路電流(ON)2	I _{ON2}	-	400	650	μA	FB=0.0V COMP:100kΩ (PULSE 動作 OFF 時)
[VCC 端子 保護機能]						
VCC UVLO 電圧 1	V _{UVLO1}	12.50	13.50	14.50	V	VCC 上昇時
VCC UVLO 電圧 2	V _{UVLO2}	6.50	7.50	8.50	V	VCC 下降時
VCC UVLO ヒステリシス	V _{UVLO3}	-	6.00	-	V	V _{UVLO3} = V _{UVLO1} - V _{UVLO2}
VCC OVP 電圧	V _{OVP1}	25.0	27.5	30.0	V	VCC 上昇時

●制御 IC 部 電気的特性 (特に指定のない限り Ta=25°C、VCC=12V)

項目	記号	仕様			単位	条件
		最小	標準	最大		
[PWM 方式 DCDC ドライバー部]						
発振周波数 1	F _{SW1}	60	65	70	KHz	FB=2.0V 平均周波数
周波数ホッピング幅 1	F _{DEL1}	-	4.0	-	KHz	FB=2.0V
ホッピング変動周波数	F _{CH}	93	125	157	Hz	
最小 Pulse 幅	T _{min}	-	500	-	ns	
ソフトスタート時間 1	T _{SS1}	0.75	1.00	1.25	ms	
ソフトスタート時間 2	T _{SS2}	6.00	8.00	10.00	ms	
最大 DUTY1	D _{max}	68.0	75.0	82.0	%	通常動作時
最大 DUTY2	D _{SS1}	5.0	15.0	25.0	%	ソフトスタート時 0[ms] ~ T _{SS1} [ms]
最大 DUTY3	D _{SS2}	15.0	25.0	35.0	%	ソフトスタート時 T _{SS1} [ms] ~ T _{SS2} [ms]
FB 端子プルアップ抵抗	R _{FB}	15	20	25	kΩ	
∠FB / ∠CS gain	Gain	-	5	-	V/V	
FB バースト電圧	V _{BST}	0.20	0.30	0.40	V	FB 下降時
FB OLP 電圧 1a	V _{FOLP1A}	2.5	2.8	3.1	V	過負荷検出 (FB 上昇時)
FB OLP 電圧 1b	V _{FOLP1B}	-	V _{FOLP1A} -0.2	-	V	過負荷検出 (FB 下降時)
FB OLP タイマー	T _{FOLP}	187	250	312	ms	
ラッチ解除電圧 (VCC 端子電圧)	V _{LATCH}	-	V _{UVLO2} -0.5	-	V	ラッチ解除動作電圧 V _{CCUVLO2} -0.5[V]
ラッチマスク時間	T _{LATCH}	50	100	200	us	V _{CCOVP} , COMP マスク時間
[過電流検出部]						
過電流検出電圧	V _{CS}	0.475	0.500	0.525	V	
Leading Edge Blanking 時間	T _{LEB}	-	250	-	ns	
[出力ドライバー部]						
OUT 端子 Pch MOS Ron	R _{POUT}	10	25	39	Ω	
OUT 端子 Nch MOS Ron	R _{NOUT}	3	7	12	Ω	
[外部ラッチコンパレータ部]						
COMP 端子ラッチ検出電圧	V _{COMP}	-	0.5	-	V	
COMP 端子プルアップ抵抗	R _{COMP}	-	25.9	-	kΩ	
サーミスタ抵抗検出値	R _T	3.30	3.70	4.10	kΩ	COMP 端子接続 サーミスタ設定抵抗値

●特性データ(参考データ(あくまでも参照データであり、保証するものではありません。Figure 37 に測定回路を示す。))

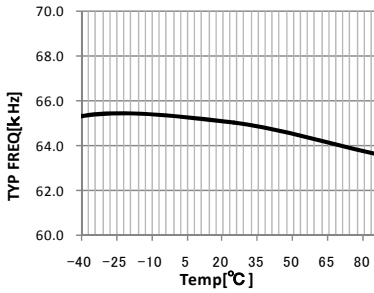


Figure 13. 発振周波数 Fsw1

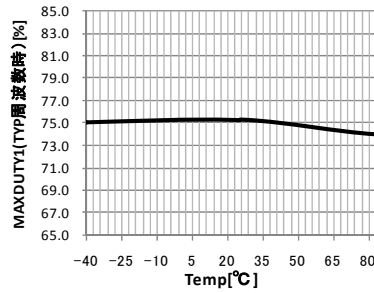


Figure 14. MAXDUTY1(Typ.周波数時)

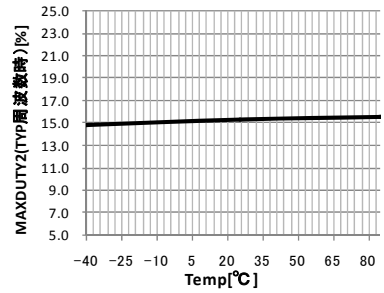


Figure 15. MAXDUTY2(Typ.周波数時)

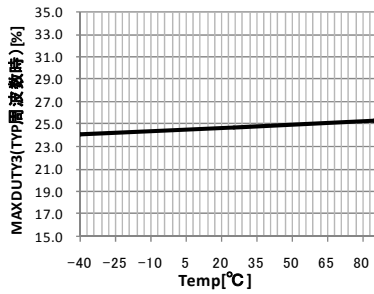


Figure 16. MAXDUTY3 (Typ.周波数時)

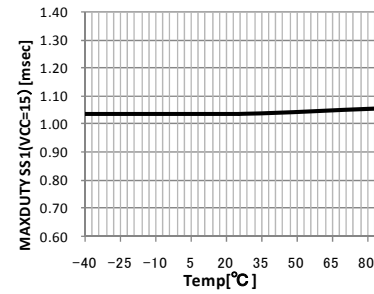


Figure 17. MAXDUTY SS1 (VCC=15)

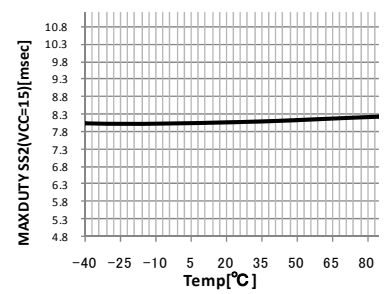


Figure 18. MAXDUTY SS2 (VCC=15)

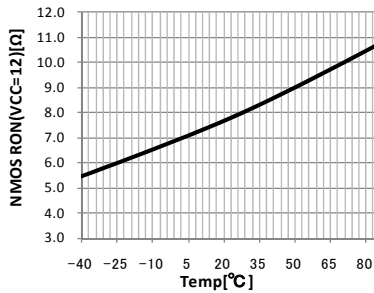


Figure 19. NMOS RON (VCC=12)

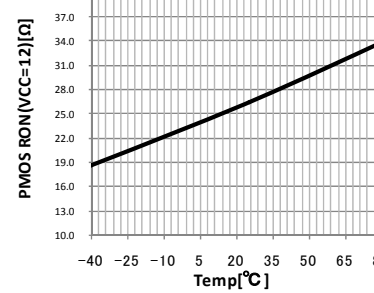


Figure 20. PMOS RON (VCC=12)

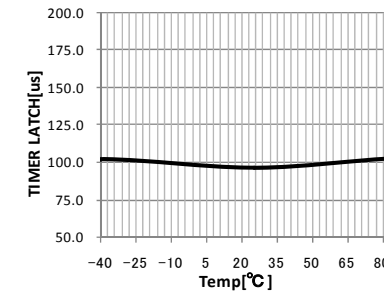


Figure 21. Timer Latch

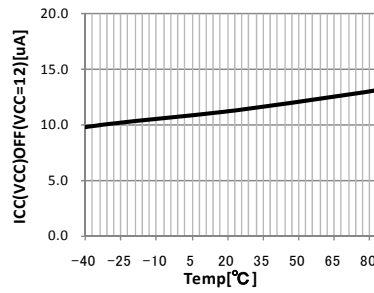


Figure 22. ICC(VCC)OFF (VCC=12)

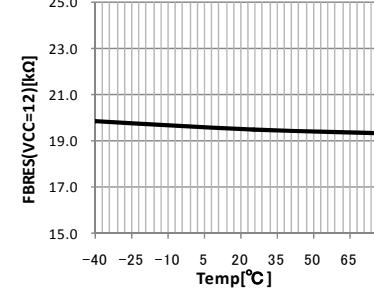


Figure 23. FBRES (VCC=12)

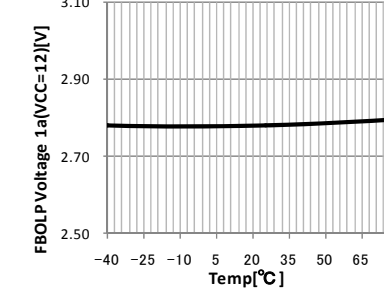


Figure 24. FBOLP Voltage 1a (VCC=12)

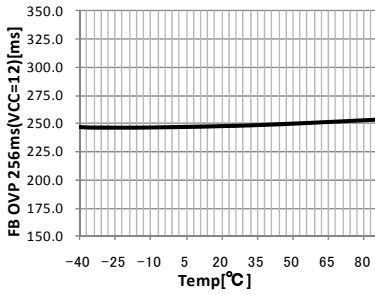


Figure 25. FB OVP 256ms(VCC=12)

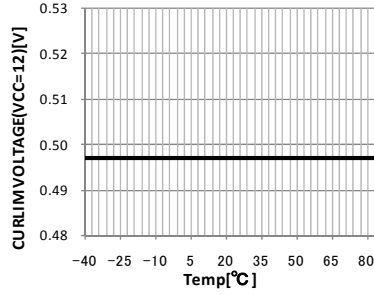


Figure 26. CURLIM Voltage (VCC=12)

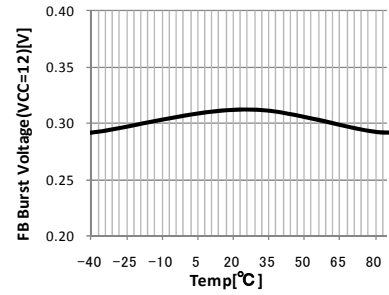


Figure 27. FB Burst Voltage (VCC=12)

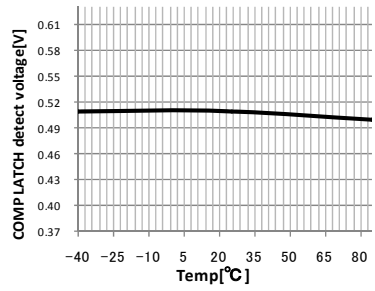


Figure 28. COMP Latch detect Voltage

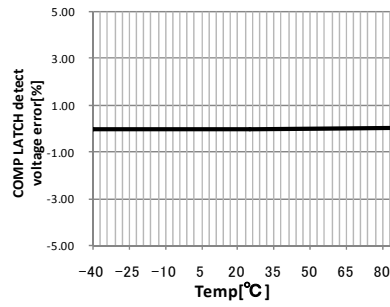


Figure 29. COMP Latch detect Voltage Error

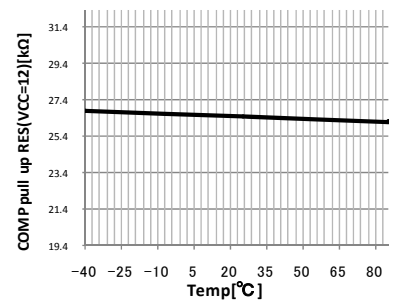


Figure 30. COMP pull up RES (VCC=12)

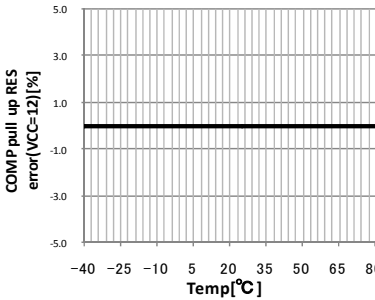


Figure 31. COMP pull up RES Error (VCC=12)

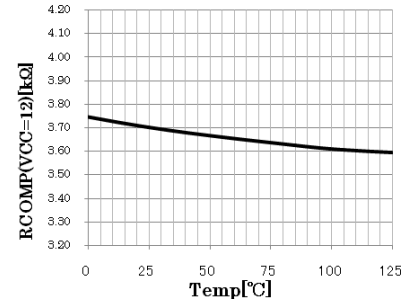


Figure 32. RCOMP (VCC=12)

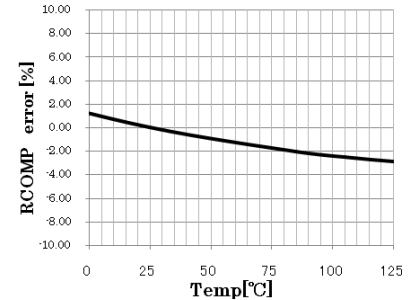


Figure 33. RCOMP Error

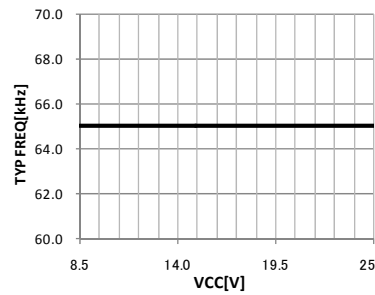


Figure 34. 発振周波数 Fsw1 (temp=25°C)

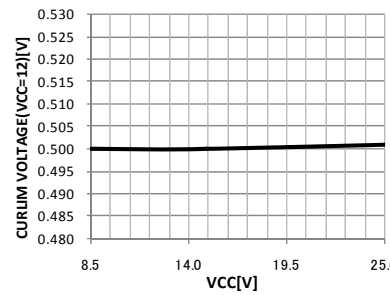


Figure 35. CURLIM Voltage (temp=25°C)

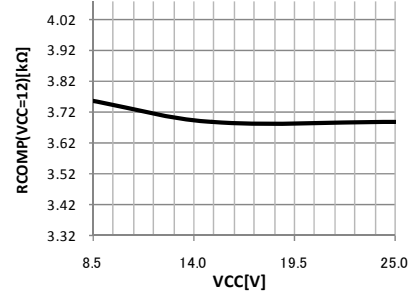


Figure 36. RCOMP (temp=25°C)

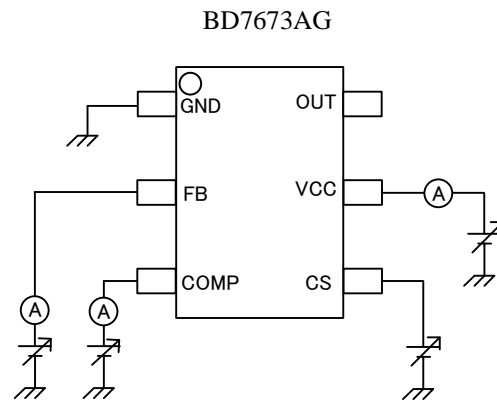


Figure 37. 測定回路図

●熱損失について

熱設計において、次の条件内で動作させてください。
(下記温度は保証温度ですので、必ずマージンなどを考慮してください。)

1. 周囲の温度 T_a が 85°C 以下であること。
2. IC の損失が許容損失 P_d 以下であること。

熱軽減特性は次の通りです。(PCB : 70mm×70mm×1.6mm ガラスエポキシ 1 層基板実装時)

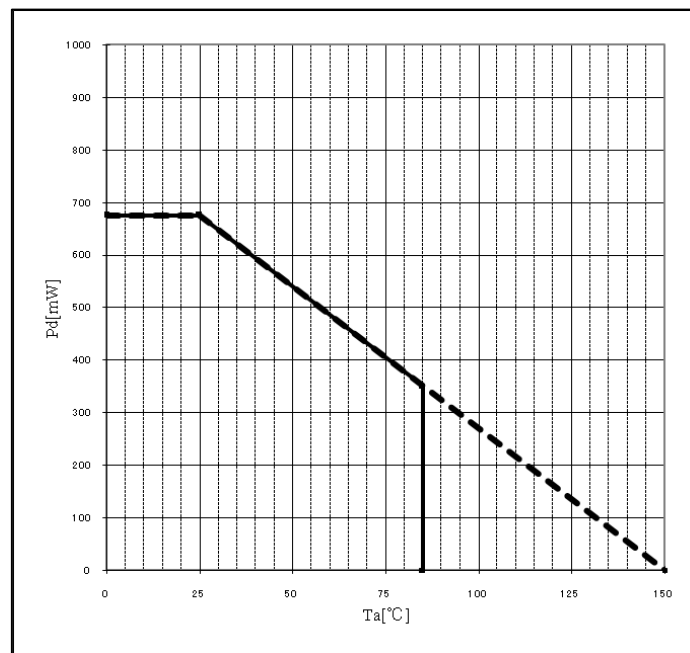


Figure 38. SSOP6 熱軽減特性

使用上の注意

1. 電源の逆接続について

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。

2. 電源ラインについて

基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。GND ラインについても、同様のパターン設計を考慮してください。また、LSI のすべての電源端子について電源-GND 端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量低下が起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

3. GND 電位について

GND 端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、GND 端子以外のすべての端子が GND 以下の電圧にならないようにしてください。

4. GND 配線パターンについて

小信号 GND と大電流 GND がある場合、大電流 GND パターンと小信号 GND パターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号 GND の電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品の GND の配線パターンも変動しないよう注意してください。GND ラインの配線は、低インピーダンスになるようにしてください。

5. 熱設計について

万一、最高接合部温度を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。本仕様書の絶対最大定格に記載しています最高接合部温度を超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなどの対策をして、最高接合部温度を超えないようにしてください。

6. 推奨動作条件について

この範囲であればほぼ期待通りの特性を得ることができる範囲です。電気特性については各項目の条件下において保証されるものです。

7. ラッシュカレントについて

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、GND パターン配線の幅、引き回しに注意してください。

8. 強電磁界中の動作について

強電磁界中でのご使用では、まれに誤動作する可能性がありますのでご注意ください。

9. セット基板での検査について

セット基板での検査時に、インピーダンスの低いピンにコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

10. 端子間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けた場合、IC が破壊する恐れがあります。また、出力と電源及び GND 間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

11. 未使用の入力端子の処理について

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくは GND に接続するようにしてください。

使用上の注意 — 続き

12. 各入力端子について

本 IC はモノリシック IC であり、各素子間に素子分離のための P+アイソレーションと、P 基板を有しています。この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。

例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、

○抵抗では、 $GND > (\text{端子 A})$ の時、トランジスタ(NPN)では $GND > (\text{端子 B})$ の時、P-N 接合が寄生ダイオードとして動作します。

○また、トランジスタ(NPN)では、 $GND > (\text{端子 B})$ の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。

IC の構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND (P 基板)より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。アプリケーションにおいて電源端子と各端子電圧が逆になった場合、内部回路または素子を損傷する可能性があります。例えば、外付けコンデンサに電荷がチャージされた状態で、電源端子が GND にショートされた場合などです。また、電源端子直列に逆流防止のダイオードもしくは各端子と電源端子間にバイパスのダイオードを挿入することを推奨します。

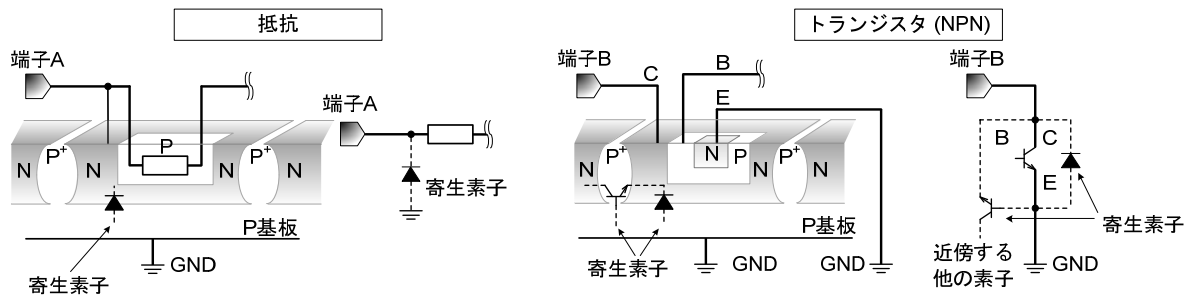


Figure xx. モノリシック IC 構造例

13. セラミック・コンデンサの特性変動について

外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮のうえ定数を決定してください。

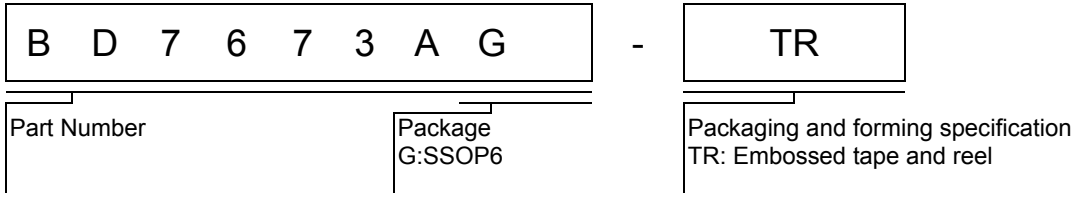
14. 安全動作領域について

本製品を使用する際には、出力トランジスタが絶対最大定格及び ASO を超えないよう設定してください。

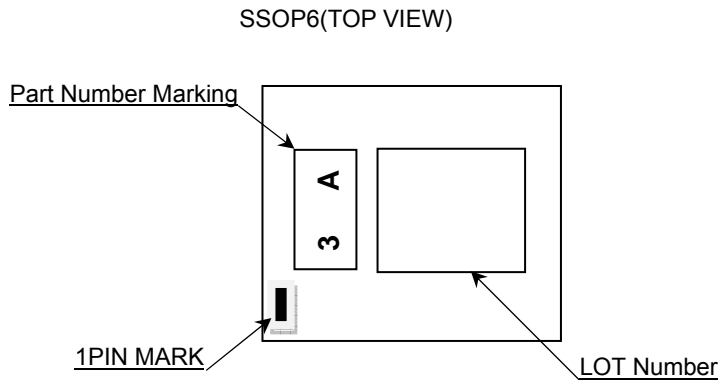
15. 温度保護回路について

IC を熱破壊から防ぐための温度保護回路を内蔵しております。最高接合部温度内でご使用いただきますが、万が一最高接合部温度を超えた状態が継続すると、温度保護回路が動作し出力パワー素子が OFF します。その後チップ温度 T_j が低下すると回路は自動で復帰します。なお、温度保護回路は絶対最大定格を超えた状態での動作となりますので、温度保護回路を使用したセット設計などは、絶対に避けてください。

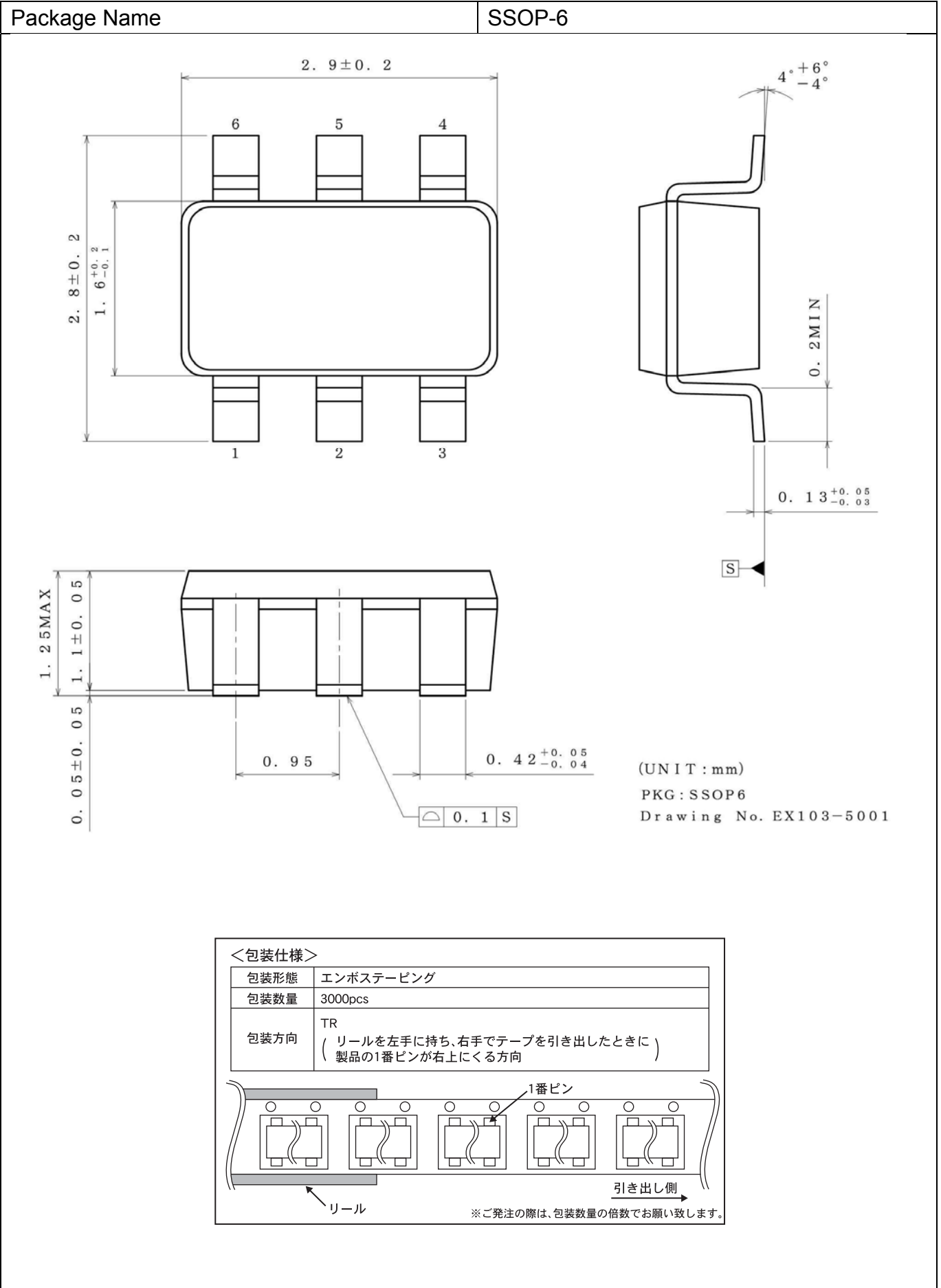
●発注形名情報



●標印図



●外形寸法図と包装・フォーミング仕様



<包装仕様>

包装形態	エンボステーピング
包装数量	3000pcs
包装方向	TR (リールを左手に持ち、右手でテープを引き出したときに) 製品の1番ピンが右上にくる方向

Diagram illustrating the reel orientation for the SSOP-6 package. The reel is shown with the "1番ピン" (Pin 1) pointing towards the top right. The "引き出し側" (Withdrawal side) is indicated by an arrow pointing to the right. The "リール" (Reel) is indicated by an arrow pointing to the left.

※ご発注の際は、包装数量の倍数でお願い致します。

改訂履歴

日付	版	変更内容
2013.3.13	001	新規作成
2015.7.16	002	P1 Figure1 訂正 P4 Figure5 訂正 P7 誤記訂正 P8 誤記訂正 P13 Figure37 訂正 P16 外形寸法図ページ変更
2017.3.22	003	P8 誤記訂正 P9 パッケージパワー標記方法変更

ご注意

ローム製品取扱い上の注意事項

1. 本製品は一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器等）への使用を意図して設計・製造されております。したがって、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器^(Note 1)、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
 - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
 - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
3. 本製品は、一般的な電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
 - ①水・油・薬液・有機溶剤等の液体中でのご使用
 - ②直射日光・屋外暴露、塵埃中でのご使用
 - ③潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所でのご使用
 - ④静電気や電磁波の強い環境でのご使用
 - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
 - ⑥本製品を樹脂等で封止、コーティングしてのご使用。
 - ⑦はんだ付けの後に洗浄を行わない場合（無洗浄タイプのフラックスを使用された場合も、残渣の洗浄は確実にを行うことをお勧め致します）、又ははんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合。
 - ⑧本製品が結露するような場所でのご使用。
4. 本製品は耐放射線設計はなされておられません。
5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
6. パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
7. 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

1. ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
2. はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。(人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等)

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
 - ①潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所での保管
 - ②推奨温度、湿度以外での保管
 - ③直射日光や結露する場所での保管
 - ④強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き(梱包箱に表示されている天面方向)で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等(ソフトウェア含む)との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。