

Low Noise Quasi-Resonant Control DC/DC converter IC for AC/DC Converter

BD7682FJ-LB BD7683FJ-LB BD7684FJ-LB BD7685FJ-LB

●概要

本製品は産業機器市場へ向けた、長期の供給を保証するランクの製品です。これらのアプリケーションに使用する場合に最適な商品です。

擬似共振コントローラタイプ DC/DC コンバータ BD768xPJ シリーズは、コンセントが存在する製品すべてに最適なシステムを供給します。擬似共振動作のためソフトスイッチングを実現し、低 EMI に貢献します。

スイッチング MOSFET 及び電流検出抵抗を外付けにすることにより、自由度の高い電源設計を実現します。ブラウンアウト機能を内蔵しており、入力電圧をモニタして最適なシステムに貢献します。バーストモードを内蔵し、軽負荷時の電力を削減します。

BD768x FJ シリーズは、ソフトスタート機能、バースト機能、サイクルごとの過電流リミッタ、過電圧保護、過負荷保護、ブラウンアウト機能など種々の保護機能を内蔵しています。

SIC-MOSFETを最適に駆動するためのゲートクランプ回路を内蔵しています。

●特長

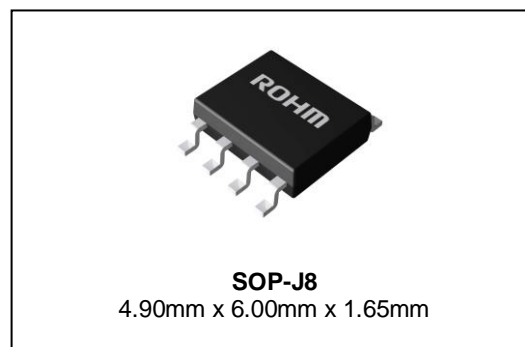
- 8pin : SOP-J8 パッケージ
- (6.00mm×4.90mm : 1.27mm ピッチ <TYP>)
- 擬似共振方式 (低 EMI)
- 周波数低減機能
- スタンバイ時 低消費電流 (19uA)
- 無負荷時 低消費電流 (軽負荷時バースト動作)
- 最大周波数 (120kHz)
- CS 端子 Leading-Edge Blanking
- VCC UVLO (Under Voltage Drop Out protection)
- VCC OVP (Over Voltage Protection)
- サイクルごとの過電流保護回路
- ソフトスタート
- ZTトリガマスク機能
- 入力減電圧保護機能 (ブラウンアウト)
- ZT OVP (Over Voltage Protection)
- ゲートクランプ回路

●アプリケーション回路

●重要特性

- 動作電源電圧範囲 (VCC) 15.0V~27.5V
- 通常動作電流 0.80mA(typ.)
- バースト時動作電流 0.50mA(typ.)
- 最大発振周波数 120kHz(typ.)
- 動作温度範囲 -40°C~105°C

●パッケージ 4.90mm x 6.00mm x 1.65mm pitch 1.27mm
(Typ.) (Typ.) (TYP.) (TYP.)

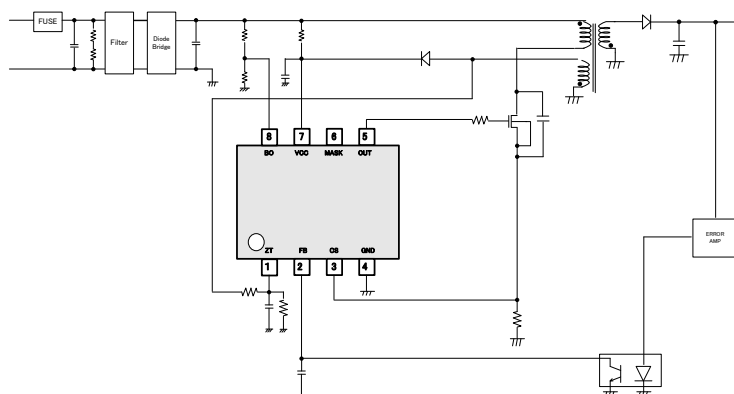


●ラインアップ

	FBOLP	VCCOVP
BD7682FJ	AutoRestart	Latch
BD7683FJ	Latch	Latch
BD7684FJ	AutoRestart	AutoRestart
BD7685FJ	Latch	AutoRestart

●アプリケーション

産業機器向け電源、ACアダプタ、各種家電製品



○製品構造：シリコンモノシリック集積回路 ○耐放射線設計はしていません

www.rohm.com
© 2015 ROHM Co., Ltd. All rights reserved.
TSZ22111 · 14 · 001

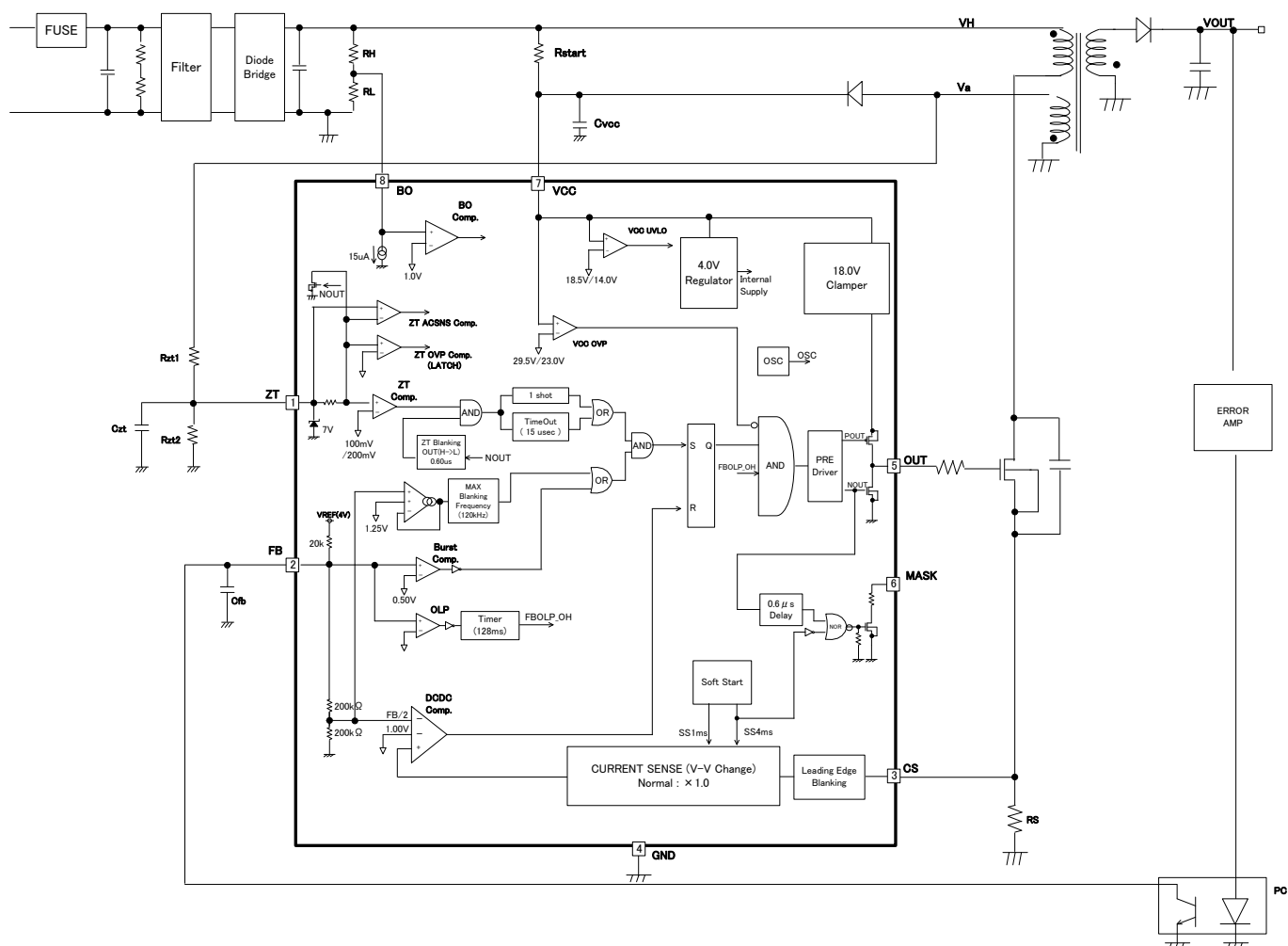
1/27

TSZ02201-0F1F0A200050-1-1
29.Nov.2018.Rev.003

●ピン配置

NO.	Pin Name	I/O	Function	ESD Diode	
				VCC	GND
1	ZT	I	ゼロ電流検出端子	-	✓
2	FB	I	フィードバック信号入力端子	✓	✓
3	CS	I	一次側電流センス端子	✓	✓
4	GND	I/O	GND 端子	✓	-
5	OUT	O	外付け MOS ドライブ端子	✓	✓
6	MASK	O	外付けトランジスタドライブ端子	-	✓
7	VCC	I	電源入力端子	-	✓
8	BO	O	一次側電源モニタ端子	-	✓

●ブロックダイアグラム



●絶対最大定格 (Ta=25°C)

項 目	記号	定 格	単位	条 件
最大印加電圧 1	V _{max1}	-0.3~32.0	V	OUT, VCC, MASK
最大印加電圧 2	V _{max2}	-0.3~6.5	V	ZT, CS, FB, BO
最大印加電圧 3	V _{max3}	-0.3~25.0	V	OUT
ZT 端子 最大電流 1	I _{SZT1}	-3.0	mA	
ZT 端子 最大電流 2	I _{SZT2}	3.0	mA	
許容損失	P _d	0.67 (Note1)	W	
動作温度範囲	T _{opr}	-40 ~ +105	°C	
最大ジャンクション温度	T _{jmax}	150	°C	
保存温度範囲	T _{str}	-55 ~ +150	°C	

(Note1) 70×70×1.6mm (ガラスエポキシ 1 層基板) に実装時。Ta=25°C 以上で使用する時は 5.4mW/°C で減じる。

注意：印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施して頂けるようご検討をお願いします。

●推奨動作条件 (Ta=25°C)

項 目	記号	定 格	単位	条 件
電源電圧範囲	VCC	15.0~27.5	V	VCC 端子電圧

●電気的特性 (特に指定のない限り Ta=25°C、VCC=24V)

項 目	記号	仕様			単位	条件
		最小	標準	最大		
[回路電流]						
回路電流(OFF)	I _{OFF}	10	19	30	μA	V _{CC} =18.0V (VCC UVLO=Disable)
回路電流(ON)1	I _{ON1}	300	800	1500	μA	FB=1.0V (PULSE 動作時)
回路電流(ON)2	I _{ON2}	150	500	1000	μA	FB=0.0V (PULSE 停止時)
回路電流(保護回路動作時)	I _{protect}	800	1600	2200	μA	FBOLP,VCCOVP,ZTOVP
[ブラウンアウト部]						
ブラウンアウト検出電圧	V _{BO}	0.920	1.000	1.080	V	
ブラウンアウト検出ヒステリシス電流	I _{BO}	10	15	20	μA	
[VCC 端子 保護機能]						
VCC UVLO 電圧 1	V _{UVLO1}	19.00	19.50	20.00	V	VCC 上昇時
VCC UVLO 電圧 2	V _{UVLO2}	13.00	14.00	15.00	V	VCC 下降時
VCC UVLO ヒステリシス	V _{UVLO3}	-	5.50	-	V	V _{UVLO3} = V _{UVLO1} -V _{UVLO2}
VCC OVP 電圧 1	V _{OVP1}	27.50	29.50	31.50	V	VCC 上昇時
VCC OVP 電圧 2	V _{OVP2}	21.00	23.00	25.00	V	VCC 下降時
VCC OVP ヒステリシス	V _{OVP3}	-	6.50	-	V	V _{OVP3} = V _{OVP1} -V _{OVP2}
ラッチ解除電圧	V _{LATCH}	-	V _{UVLO2} -3.5	-	V	VCC 電圧
ラッチマスク時間	t _{LATCH}	50	150	250	μs	

●電気的特性 (特に指定のない限り Ta=25°C、VCC=24V)

項 目	記号	仕様			単位	条件
		最小	標準	最大		
[DCDC コンバータ部 (ターンオフ)]						
FB 端子プルアップ抵抗	R _{FB}	15	20	25	kΩ	
CS 過電流検出電圧 1A	V _{LIM1A}	0.950	1.000	1.050	V	FB=2.2V (I _{ZT} >-1mA)
CS 過電流検出電圧 1B	V _{LIM1B}	0.620	0.700	0.780	V	FB=2.2V (I _{ZT} <-1mA)
CS 過電流検出電圧 2A	V _{LIM2A}	0.200	0.300	0.400	V	FB=0.6V (I _{ZT} >-1mA)
CS 過電流検出電圧 2B	V _{LIM2B}	0.140	0.210	0.280	V	FB=0.6V (I _{ZT} <-1mA)
CS 切り換え ZT 電流	I _{ZT}	0.900	1.000	1.100	mA	
CS Leading Edge Blanking 時間	t _{LEB}	-	0.250	-	μs	
最小 ON 幅	t _{MIN}	-	0.500	-	μs	
[DCDC コンバータ部 (ターンオン)]						
最大動作周波数 1	f _{SW1}	106	120	134	kHz	FB=2.0V
最大動作周波数 2	f _{SW2}	20	30	40	kHz	FB=0.5V
周波数低減開始 FB 電圧	V _{FBSW1}	1.100	1.250	1.400	V	
周波数低減終了 FB 電圧 1	V _{FBSW2}	0.400	0.500	0.600	V	
周波数低減終了 FB 電圧 2	V _{FBSW3}	-	0.550	-	V	
電圧ゲイン	A _{VCS}	1.700	2.000	2.300	V/V	ΔV _{FB} /ΔV _{CS}
ZT コンパレータ電圧 1	V _{ZT1}	60	100	140	mV	ZT 下降時
ZT コンパレータ電圧 2	V _{ZT2}	120	200	280	mV	ZT 上昇時
ZT トリガ マスク時間	t _{ZTMASK}	0.25	0.60	0.95	μs	OUT H ⇒L 後, ノイズ防止用
ZT トリガ タイムアウト時間 1	t _{ZTOUT}	8.0	15.0	24.0	μs	最終 ZT トリガからカウ ント(1 段階)
ZT トリガ タイムアウト時間 2	t _{ZTOUT2}	2.0	5.0	8.0	μs	最終 ZT トリガからカウ ント(2 段階)
最大 ON 時間	t _{ZTON}	27.0	45.0	62.0	μs	
[DCDC 保護機能]						
ソフトスタート時間 1	t _{SS1}	0.600	1.000	1.400	ms	
ソフトスタート時間 2	t _{SS2}	2.400	4.000	5.600	ms	
FB OLP 電圧 1	V _{FOLP1}	2.500	2.800	3.100	V	FB 上昇時
FB OLP 電圧 2	V _{FOLP2}	2.300	2.600	2.900	V	FB 下降時
FB OLP タイマー	t _{FOLP}	90	128	166	ms	
ZT OVP 電圧	V _{ZTL}	3.250	3.500	3.750	V	
[OUT 端子]						
OUT 端子 クランプ電圧	V _{OUT}	16.00	18.00	20.00	V	
OUT 端子 Nch MOS Ron	R _{NOUT}	2.0	4.5	9.0	Ω	
[MASK 端子]						
MASK 端子 遅延時間	t _{MASK}	0.25	0.60	0.95	μs	
MASK 端子 Ron	R _{MASK}	20	50	80	Ω	

アプリケーション情報

●各ブロックの説明

(1) 起動シーケンス (FBOLP: 自動復帰モード)

BD768xFJ の起動シーケンスを図-1 に示します。

各々の詳細な説明は、各章で説明します。

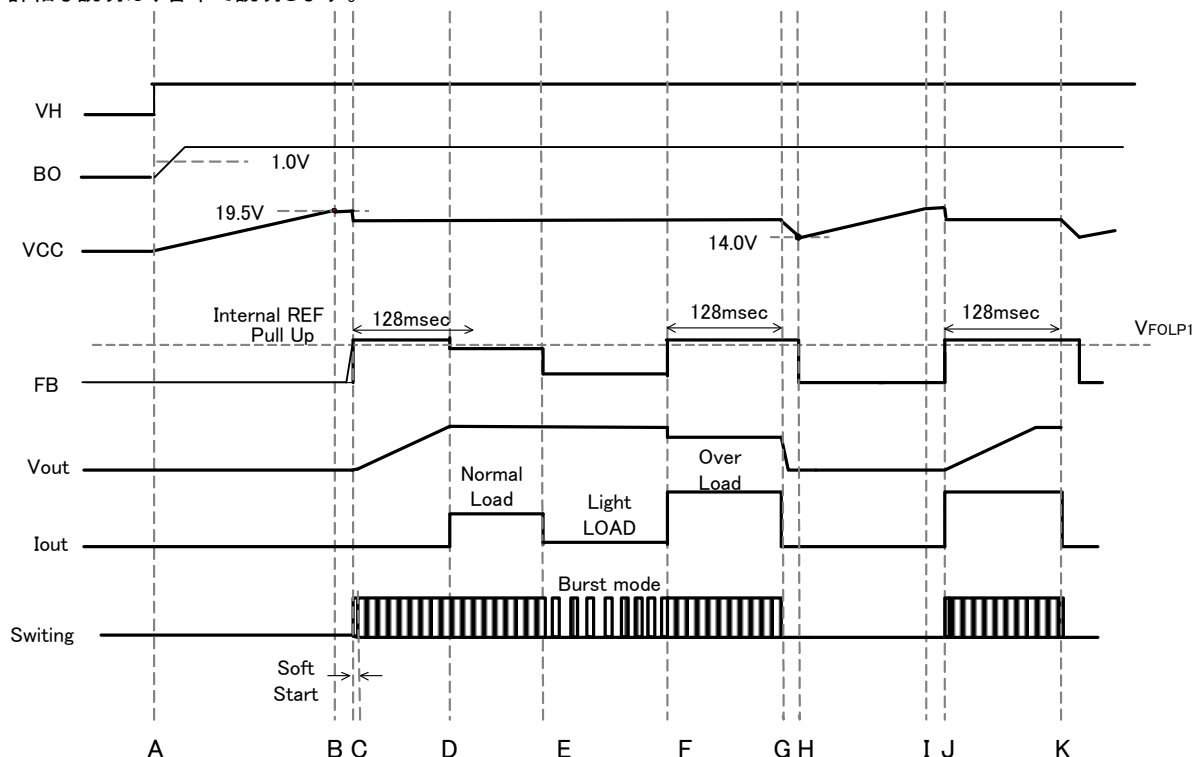


Figure 1. 起動シーケンス タイムチャート

A: 入力電圧 V_H が印加

B: 起動抵抗 R_{START} により、VCC 端子電圧が上昇し、 $V_{CC} > V_{UVLO1}$ (19.5V typ) を超えると本 IC が動作開始。
 ブラウンアウト機能=正常 ($BO > 1.0V$)、他の保護機能=正常と判断した場合、スイッチング動作を開始します。
 そのときに、VCC 端子の消費電流によって、必ず VCC が降下するので、 $V_{CC} > V_{UVLO2}$ (14.0V typ) となるように設定してください。

C: ソフトスタート機能を有しており、過度な電圧上昇、電流上昇が起こらないように、CS 端子の電圧レベルを調整します。

D: スwitching動作が開始すると、VOUT が上昇します。

起動時、出力電圧は T_{FOLP} (128ms typ) 以内に規定の電圧になるように設定してください。

E: 軽負荷時には、電力を抑えるため、バースト動作となります。

F: 過負荷動作。

G: 過負荷保護回路は、FB 端子電圧が $FB > V_{FOLP1}$ を T_{FOLP} (128ms typ) 以上続いた場合、スイッチング動作を停止します。
 FB 端子電圧が $FB < V_{FOLP2}$ の状態に一回でもなると、IC 内部にある 128ms タイマーはリセットされます。

H: VCC 電圧が $V_{CC} > V_{UVLO2}$ (14.0V typ) 以下で、再起動します。

I: IC の回路電流が少なくなり、VCC 端子が上昇します。(B と同じ)

J: F と同じ

K: G と同じ

起動抵抗 R_{START} は、IC が動作するために必要な抵抗です。

起動抵抗 R_{START} の値を小さく設定すると、待機時電力が大きくなり、起動時間が短くなります。

反対に、起動抵抗 R_{START} の値を大きくすると、待機時電力が小さくなり、起動時間が長くなります。

BD768xFJ は、待機時電流 I_{OFF} は、30 μ A max です。

ただし、この電流は IC を動作させる最小の電流です。セットに合わせて設定をしてください。

ex) 起動抵抗 R_{START} 設定例

$$R_{START} = (V_{MIN} - V_{UVLO}(\max)) / I_{OFF}$$

Vac=100V の場合、-20%のマージンを考慮して $V_{MIN} = 113V$

$V_{UVLO1}(\max) = 20.0V$ のため

$R_{start} < (113 - 20) / 30\mu A = 3.10M\Omega$ なので、3.0M Ω とします。(起動時間を加味して設計してください)

この場合の R_{start} 消費電力 $Pd(R_{START}) = (V_H - V_{CC})^2 / R_{START} = (141V - 14V)^2 / 3.0M = 5.4mW$

(2) ブラウンアウト機能 (B.O.)

BD768xFJ はブラウンアウト機能を内蔵しています。ブラウンアウト機能は入力電圧 V_H が低い電圧時には、DC/DC 動作を止める機能です。(IC 自体は動作しています。) 使用例を Figure 2 に示します。入力電圧を抵抗分圧し、BO 端子に入力します。BO 端子が V_{BO} (1.0V typ) を超えると回路が正常状態を検出して、DCDC 動作を開始します。回路内部に電流ヒステリシス I_{BO} を有しています。

電流ヒステリシスは下記の通りに流れます。

- $BO < V_{BO}$ (1.0V typ) (異常状態) I_{BO} シンク有り
- $BO \geq V_{BO}$ (1.0V typ) (通常状態) I_{BO} シンク無し

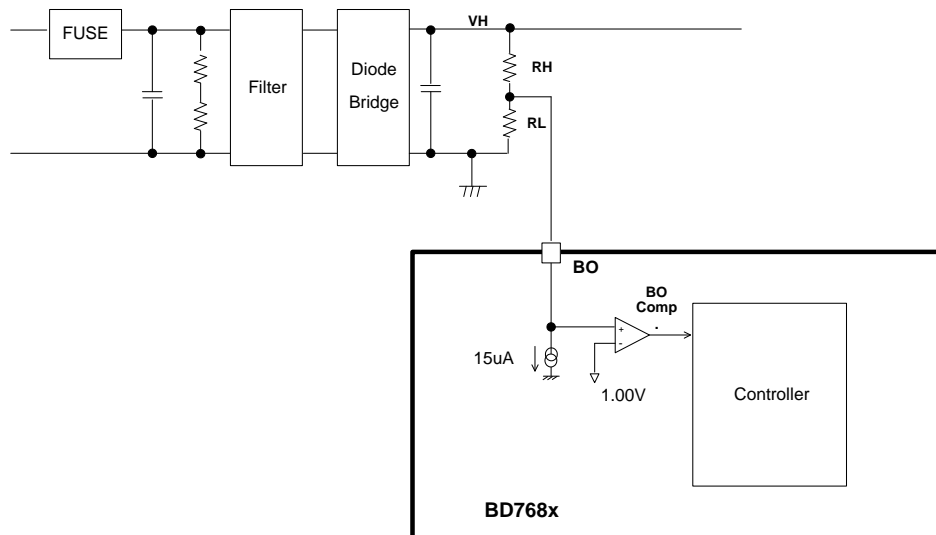


Figure 2. ブラウンアウト機能 ブロック図

R_H と R_L の設定例を下記に示します。

動作開始 V_H 電圧(L->H)を V_{HON} ,動作停止 V_H 電圧(H->L)を V_{HOFF} とすると下記の通りになります。

動作開始 IC (OFF => ON) $(V_{HON}-1.0)/R_H = 1.0/R_L + 15 \times 10^{-6}$

動作停止 IC (ON => OFF) $(V_{HOFF}-1.0)/R_H = 1.0/R_L$

以上の式より、 R_H 、 R_L は下記式で求められます。

$$R_H = (V_{HON} - V_{HOFF}) / (15 \times 10^{-6}), R_L = 1.0 / (V_{HOFF} - 1.0) \times R_H$$

ex1) 100Vac(140Vdc)で使用する場合

$R_H=2350k\Omega$, $R_L=34k\Omega$ とすると、 $V_{hon} = 105.8V$ (-25%), $V_{hoff} = 70.8V$ (-51%)

R_H 、 R_L での消費電力は 8.0mW です。

ex2) 230Vac(322Vdc)で使用する場合

$R_H=5200k\Omega$, $R_L=42k\Omega$

$V_{Hon} = 202.8V$ (-37%), $V_{hoff} = 124.8V$ (-62%)

R_H 、 R_L での消費電力は 20.1mW です。

(3) VCC 端子保護機能

BD768xFJにはVCC低電圧保護機能VCC UVLO(Under Voltage Protection)とVCC過電圧保護機能VCC OVP(Over Voltage Protection)が内蔵されています。この機能は、異常電圧でのスイッチング用MOSFETの破壊を防止します。

VCC UVLOは電圧ヒステリシスを持つ自動復帰型のコンパレータ、VCC OVPはラッチモード or 自動復帰モードのコンパレータです。VCCOVPによるラッチ動作検出後のラッチ解除(リセット)は、 $V_{CC} < V_{LATCH}$ (typ= $V_{UVLO2} - 3.5V$)が条件となります。

図-3にその動作を示します。

VCCOVPには、 t_{LATCH} (typ=150us)のマスク時間が内蔵しています。

この機能により、端子に発生するサージ等をマスクします。

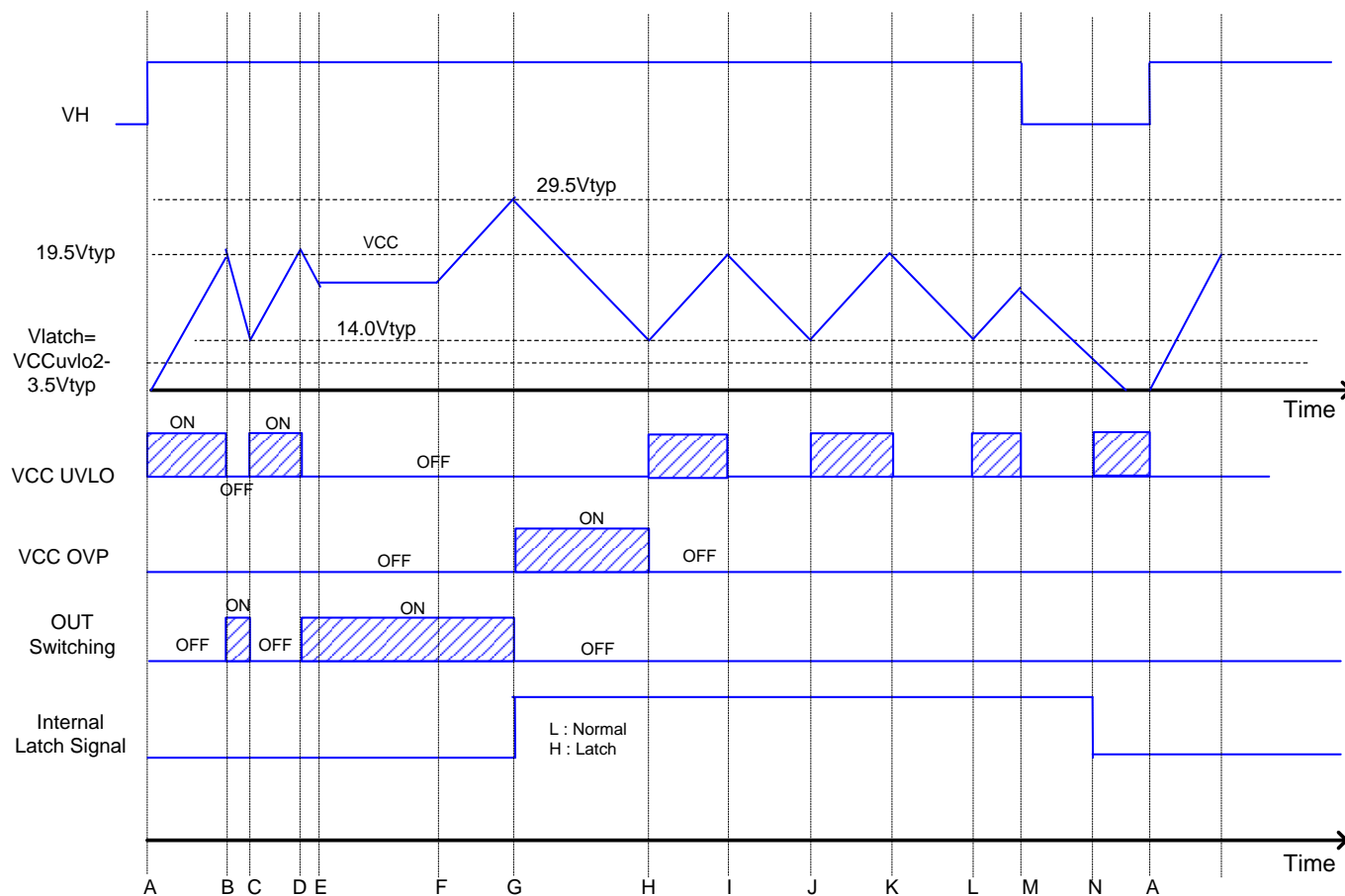


Figure 3. VCC UVLO / OVP (ラッチモード)

A: VH印加、VCC電圧が上昇

B: $V_{CC} > V_{UVLO1}$ 、DC/DC動作開始します。

C: $V_{CC} < V_{UVLO2}$ 、DC/DC動作停止します。

D: $V_{CC} > V_{UVLO1}$ 、DC/DC動作開始します。

E: DCDCが動作するまで、VCC電圧が下がります。

F: VCC上昇。

F: $V_{CC} > V_{OVP1}$ 、DC/DC動作停止します(ラッチモード)。内部ラッチ信号により、スイッチング停止します。

G: DC/DC動作停止すると、補助巻線からの電力供給がなくなり、VCC電圧は下がります。

H: $V_{CC} < V_{UVLO2}$ 、VCC電圧はIC消費電流が下がるため、上昇します。

I: $V_{CC} > V_{UVLO1}$ 、ラッチ動作のためDC/DC動作しません。VCC電圧はIC消費電流が下がるため、下降します。

K: Hと同じ

L: Iと同じ

M: VHがOPEN(コンセントを抜いた状態)。VCCが下降します。

N: $V_{CC} < V_{LATCH}$ 、ラッチ解除されます。

(4) DCDC コンバータ機能

BD768xFJ は、PFM(Pulse Frequency Modulation) モード制御方式です。

FB 端子と ZT 端子及び CS 端子をモニタすることにより、DC/DC として最適なシステムを供給します。

FB 端子と CS 端子でスイッチング MOSFET の ON 幅(ターンオフ)を制御し、ZT 端子で OFF 幅(ターンオン)を制御します。

PFM モードは、最大周波数を設定することにより、ノイズ規格を満たすように制御します。

以下に詳細な説明を示します。(Figure 4 参照)

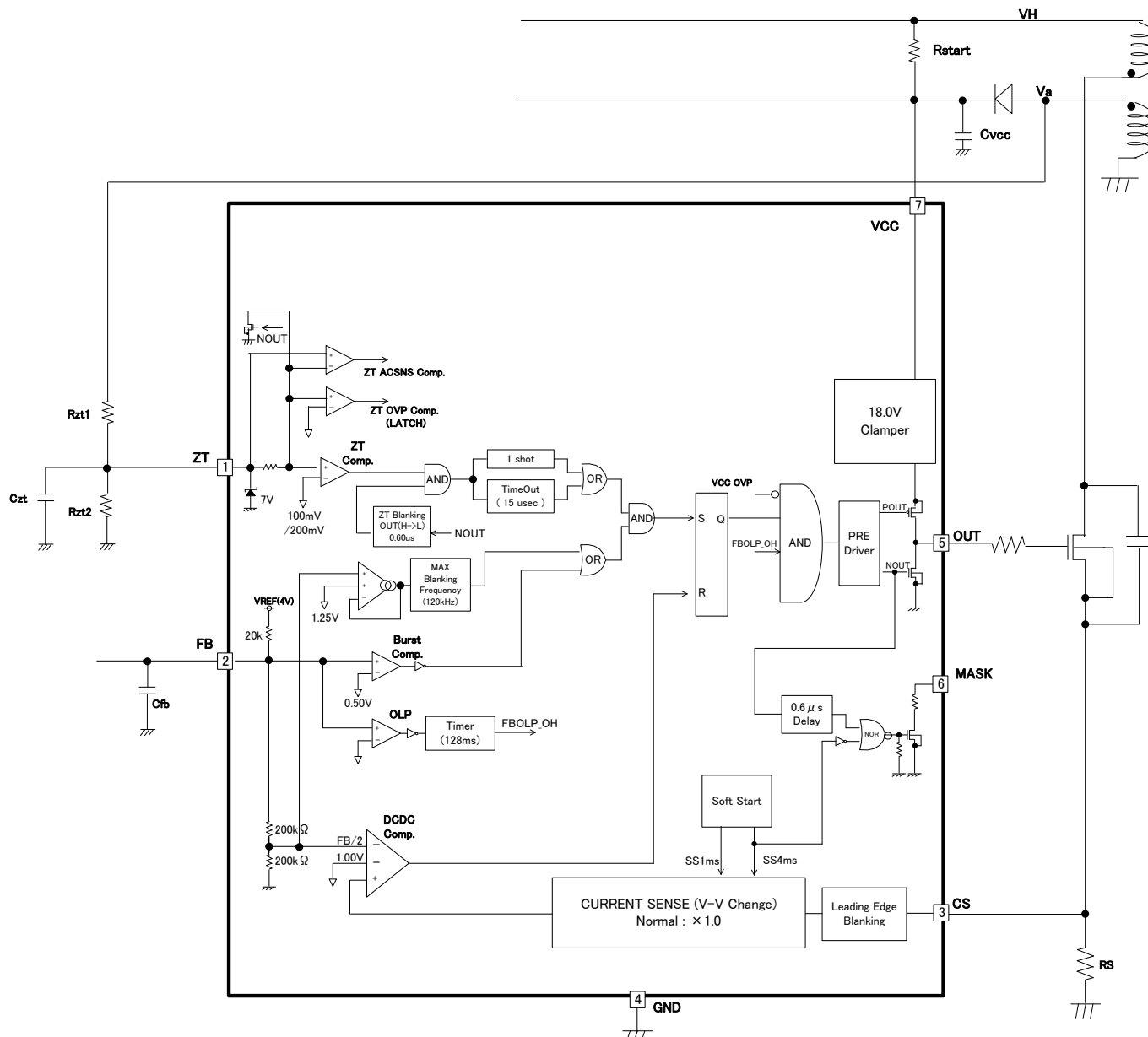


Figure 4. DC/DC 動作ブロック図

(a) ON 幅の決定 (ターンオフ)

ON 幅は、FB 端子及び CS 端子で制御します。

FB 端子電圧を $1/AV_{CS}(typ=1/2)$ した電圧と CS 端子電圧との比較により、ON 幅を決定します。

また、IC 内部で生成している $V_{LIM1A}(1.0V_{typ})$ との比較により、Figure 5 に示すように、リニアにコンパレータレベルを変化させます。

CS 端子は、パルスごとの過電流リミッタ回路を兼用しています。

FB 端子の変化により最大ブランキング周波数と過電流リミッタレベルを変化させます。

- ・mode1: パースト動作
- ・mode2: 周波数低減動作 (最大周波数を低減します。)
- ・mode3: 最大周波数動作 (最大周波数で動作します。)
- ・mode4: 過負荷動作 (過負荷状態を検知してパルス動作を止めます。)

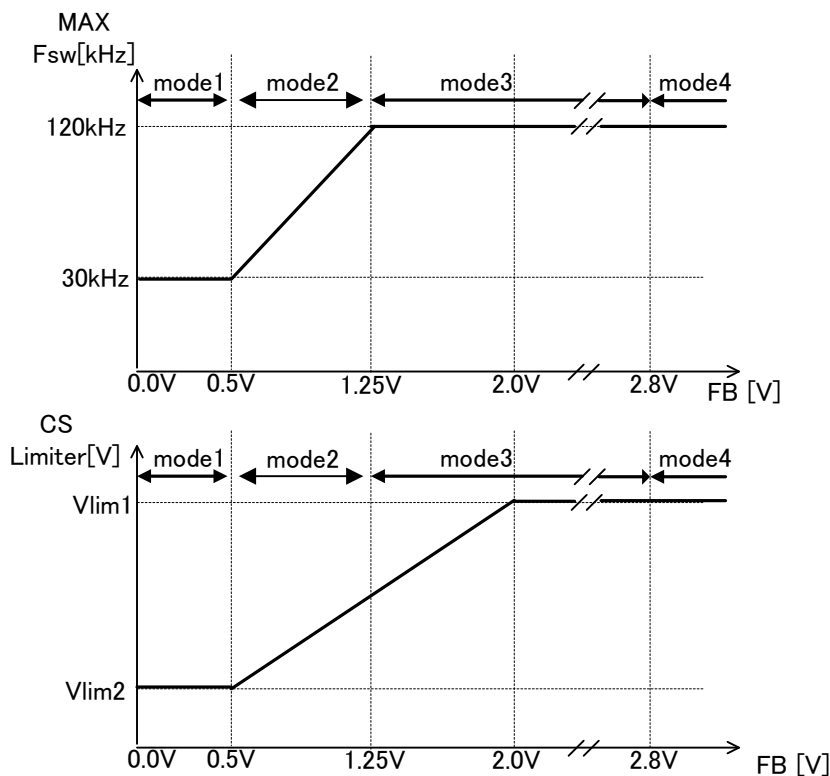


Figure 5. FB 端子と過電流リミッタ、最大周波数の関係

過電流リミッタレベルを調整して、ソフトスタート機能(5)、入力電圧における過電流保護切り換え(4(c))を実施します。
その場合の V_{LIM1} 、 V_{LIM2} は下記のとおりです。

Table 1 過電流保護電圧 詳細

ソフトスタート	$I_{zt} \geq -1.0mA$		$I_{zt} < -1.0mA$	
	V_{lim1}	V_{lim2}	V_{lim1}	V_{lim2}
起動～1ms	0.250V (25.0%)	0.063V (6.0%)	0.175V (17.5%)	0.047V (4.5%)
1ms～4ms	0.500V (50.0%)	0.125V (12.0%)	0.350V (35.0%)	0.094V (9.0%)
4ms～	1.000V (100.0%)	0.250V (25.0%)	0.700V (70.0%)	0.188V (18.8%)

*()内は $I_{zt} \geq -1.0mA$ 、通常動作時の $V_{lim1}(1.0V_{typ})$ と比較した相対値を示しています。

(b) LEB (Leading Edge Blanking) 機能

スイッチング用 MOSFET が ON する際に、各容量成分や駆動電流などで、サージ電流が発生します。

そのため、一時的に CS 端子電圧が上昇し、過電流リミッタ回路が誤検出する可能性があります。

誤検出防止用にブランキング機能が内蔵されています。この機能は OUT 端子が L→H と切り替わってから、 T_{LEB} (typ=250ns) 間、CS 端子電圧をマスクします。このブランキング機能により、CS 端子のノイズフィルタを削減できます。

(c) CS 過電流保護切り換え機能

入力電圧 (VH) が高くなると、ON 時間が短くなり、動作周波数も増加します。その結果、一定の過電流リミッタに対し、最大許容電力が増加します。そのため、IC 内部の過電流保護機能の切り換えを行うことにより、対策を行います。

高電圧の場合は、ON 時間を決定する過電流コンパレータを通常の 0.7 倍とします。

検出方法は ZT 流入電流をモニタすることにより、切り換えを行います。

MOSFET ターンオン時、Va は入力電圧 (VH) に依存する負電圧になります。ZT 端子は IC 内部で、0V 近くでクランプします。その場合の計算式は下記になります。Figure 6 にブロック図を示します。Figure 7, Figure 8, Figure 9 にグラフを示します。

$$I_{ZT} = (V_a - V_{ZT}) / R_{ZT1} = V_a / R_{ZT1} = V_H \cdot N_a / N_p / R_{ZT1}$$

$$R_{ZT1} = V_a / I_{ZT}$$

そのため、Rzt1 の抵抗値で VH 電圧を設定します。そのとき、ZT ボトム検出電圧が決定されるため、Czt でタイミングを設定してください。

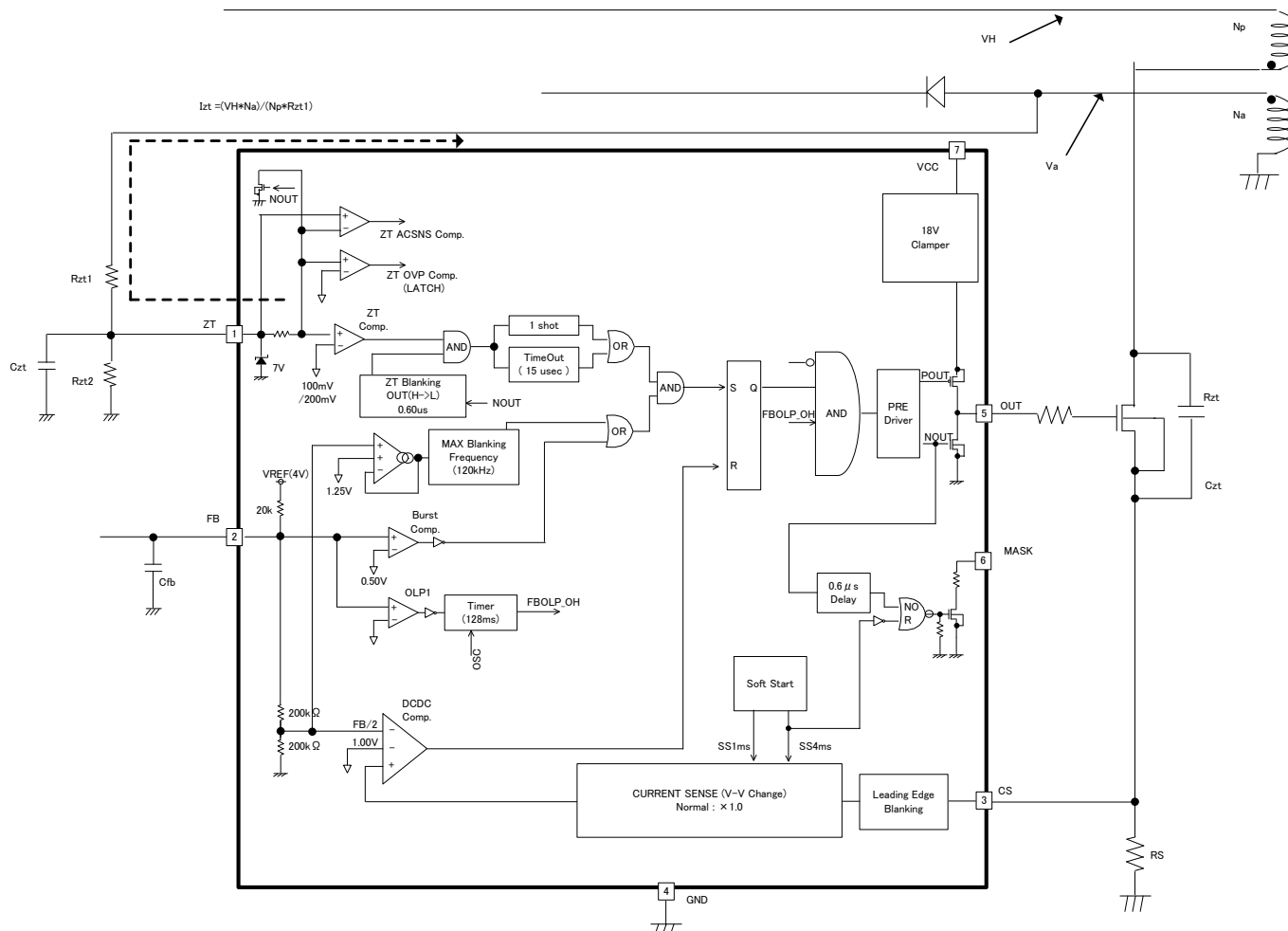


Figure 6. CS 切り換え電流ブロック図

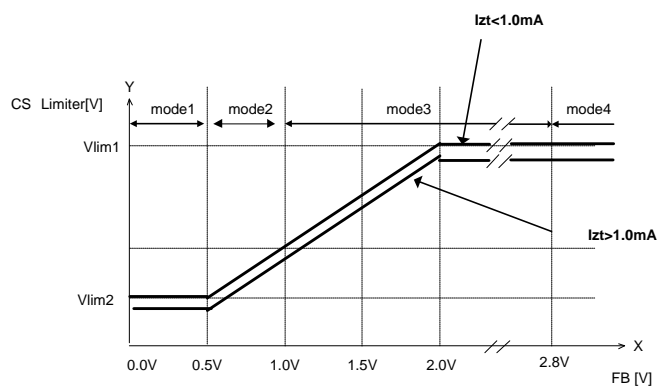


Figure 7. CS 切り換え FB 電圧 VS CS 電圧

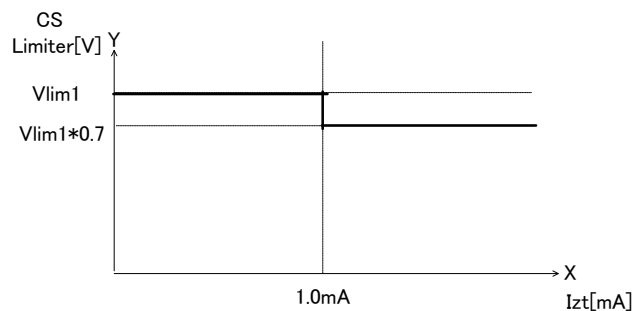


Figure 8. CS 切り換え ZT 電流 VS CS 電圧

ex) 設定方法 (AC100V 系と AC220V 系で切り換えを行う。)

AC100V 系 141V \pm 42V (\pm 30% マージン)

AC220V 系 308V \pm 62V (\pm 20% マージン)

上記の場合、182V \sim 246V の間で、CS 電流を切り替える。 \Rightarrow VH=214VH で実施する。

Np=100, Na=15 とする。

$$V_a = V_{in} \cdot N_a / N_p = 214V \cdot 15 / 100 \cdot (-1) = -32.1V$$

$$R_{zc} = V_a / I_{ZT} = -32.1V / -1mA = 32.1k\Omega$$

以上より、Rzt=32K Ω と設定する。

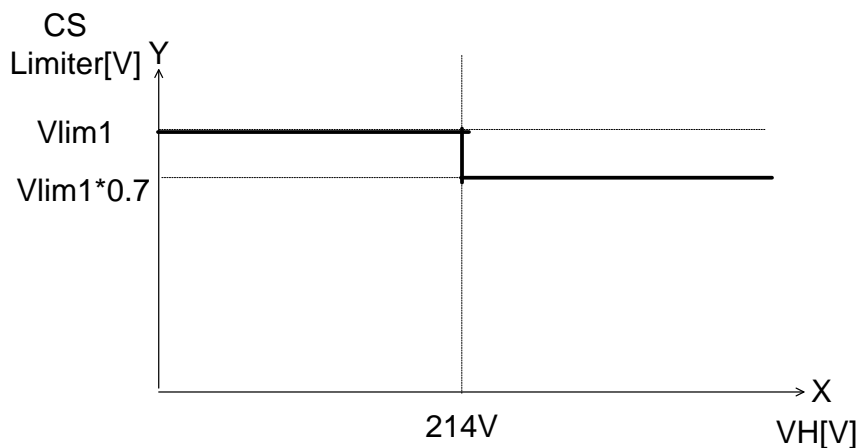


Figure 9. CS 切り換え例 VH 電圧 VS CS 電圧

(d) OFF 幅の決定 (ターンオン)

ZT 端子で OFF 幅の制御を行います。

スイッチングが OFF している間は、2 次側出力コンデンサへコイルに蓄えられた電力を供給します。

供給が終わると、2 次側に流れる電流はなくなるため、スイッチング MOS のドレイン端子は下降します。

そのため補助巻線側の電圧も下降します。

ZT 端子には、 R_{zt1} と R_{zt2} で分圧された電圧が印加されます。その電圧レベルが、 V_{ZT1} (100mVtyp) 以下になると ZT コンパレータにより、ターンオンします。ZT 端子でゼロ電流検知のために、 C_{zt} と R_{zt1} , R_{zt2} により時定数を作成します。

また、ZT トリガマスク機能 (4(e))、ZT タイムアウト機能 (4(f)) が内蔵されています。

(e) ZT トリガマスク機能 (Figure 10)

スイッチングが ON から OFF 時に ZT 端子にノイズが重畳することがあります

その時、ZT コンパレータが誤動作しないように、 T_{ZTMASK} の時間、ZT コンパレータをマスクします。

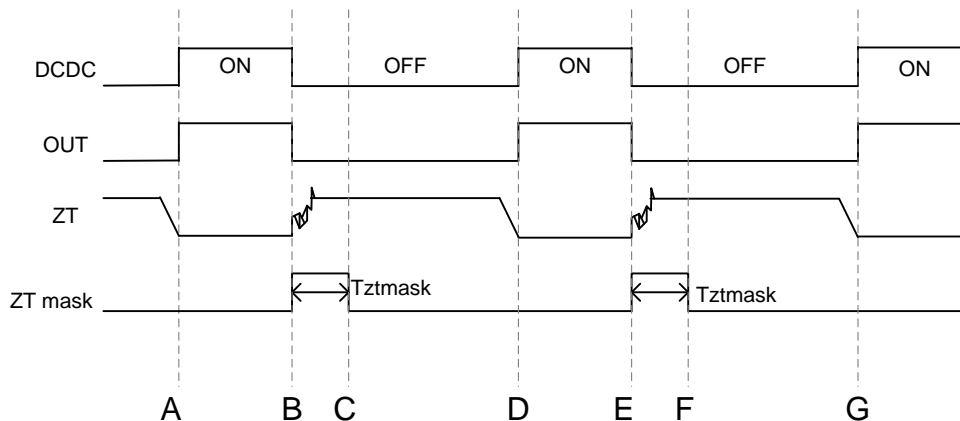


Figure 10. ZT トリガマスク機能

A: DC/DC OFF=>ON

B: DC/DC ON=>OFF

C: ZT 端子にノイズが発生するため、 T_{ZTMASK} は、ZT コンパレータを動作しません。

D: A と同じ

E: B と同じ

F: C と同じ

G: A と同じ

(f) ZT タイムアウト機能

・ ZT タイムアウト機能 1

起動時等、出力電圧低下や ZT 端子ショート等により ZT 端子が t_{ZTOUT} (typ = 15 μ s) の期間、 V_{ZT2} (typ=200mV) よりも高くない場合に強制的にスイッチングを ON にする機能です。

・ ZT タイムアウト機能 2

ZT コンパレータ検出後、 t_{ZTOUT2} (typ = 5 μ s) 経過後に次の検出を行わない場合には、強制的にスイッチングを ON にする機能です。ZT コンパレータが一度検出した時のみ動作するため、起動時や出力電圧低下時などでは動作しません。補助巻線電圧が減衰してボトムを検知できない場合にこの機能が動作します。

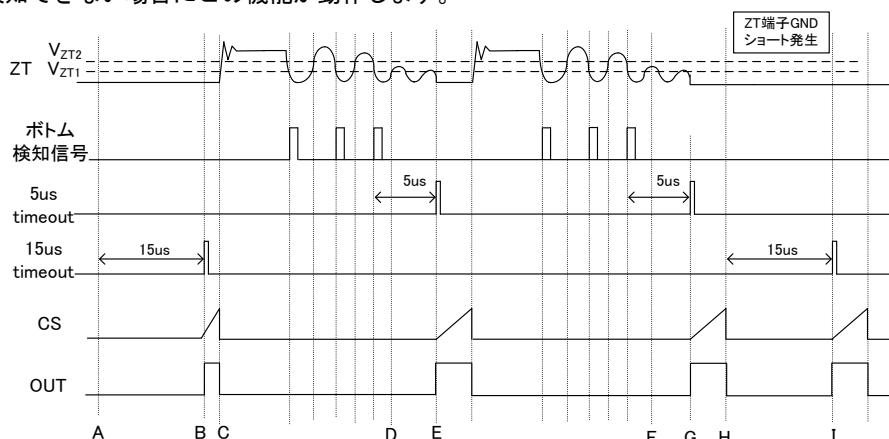


図-11 ZT タイムアウト機能

- A: 起動時、ZT=0V のためタイムアウト機能 1 により動作開始。
- B: MOSFET ターン ON
- C: MOSFET ターン OFF
- D: ZT 端子が振動の減衰により V_{ZT2} (typ=200mV) よりも低下。
- E: D の時点からタイムアウト機能 2 により t_{ZTOUT2} (typ=5 μ s)後にターン ON。
- F: ZT 端子が振動の減衰により V_{ZT2} (typ=200mV) よりも低下。
- G: F の時点からタイムアウト機能 2 により t_{ZTOUT2} (typ=5 μ s)後にターン ON。
- H: ZT 端子 GND ショート発生。
- I: 前回のターン OFF から t_{ZTOUT} (typ=15 μ s)後にターン ON。

(5) ソフトスタート動作

通常、AC 電源投入時は、AC/DC 電源に、大きな電流を流します。BD768xFJ には起動時の出力電圧及び出力電流の大きな変化を防止するために、ソフトスタート機能が内蔵されています。

VCC 端子が、 V_{UVLO2} (14.0Vtyp) 以下となった場合、または BO 端子が B.O. 検出電圧 (1.00Vtyp) 以下となった場合 (AC 電源が抜かれた場合) にリセットされ、次の AC 電源投入時にソフトスタートが実行されます。

ソフトスタートは、起動してから下記の動作を行います。((4)-(a) ターンオフの項目を参照してください。)

- ・起動～1ms => CS リミッタ値をノーマル時の 25% に設定
- ・1ms～4ms => CS リミッタ値をノーマル時の 50% に設定
- ・4ms～ => 通常動作

(6) 過負荷保護機能

過負荷保護機能は 2 次側出力電流の過負荷状態を、FB 端子でモニタし過負荷状態時に OUT 端子を L 固定します。

過負荷状態では、フォトカプラに電流が流れなくなり、FB 端子は上がります。

この状態が T_{FOLP} (128ms typ) 間続いたら、過負荷状態と判断して、OUT 端子を L に固定します。

FB 端子が V_{FOLP1} (2.8Vtyp) を超えてから、 T_{FOLP} (128ms typ) 以内に V_{FOLP2} (2.6Vtyp) よりも低下した場合は、過負荷保護のタイマーがリセットされます。

起動時、FB 電圧は内部電圧に抵抗プルアップされているため、 V_{FOLP1} (2.8Vtyp) 以上の電圧から動作します。そのため、必ず T_{FOLP} (128ms typ) 以内に FB 電圧が V_{FOLP2} (2.6Vtyp) 以下になるように設計してください。

つまり、2 次側出力電圧の起動時間は、IC が起動してから、 T_{FOLP} (128ms typ) 以内に設定してください。

ラッチモード選択時のラッチ解除は、電源の抜き差しを行い、 $VCC < V_{LATCH}$ (typ= V_{UVLO2} -3.5V) することにより実施されます。

(7) ZT 端子 OVP (Over Voltage Protection)

ZT 端子には、OVP(Over Voltage Protection)機能が内蔵されています。

ZT 端子電圧が、 V_{ZTL} (typ=3.5V) となった場合に検出を行います。ZT 端子 OVP 保護はラッチモードです。

ZT 端子 OVP には、 t_{LATCH} (typ=150us) のマスク時間が内蔵しています。これは、ZT OVP が 150us 間続いた場合に、検出を行います。

この機能により、端子に発生するサージ等をマスクします。Figure 12 を参照してください。

(VCC OVP にも同様の t_{LATCH} (typ=150us) が内蔵されています。)

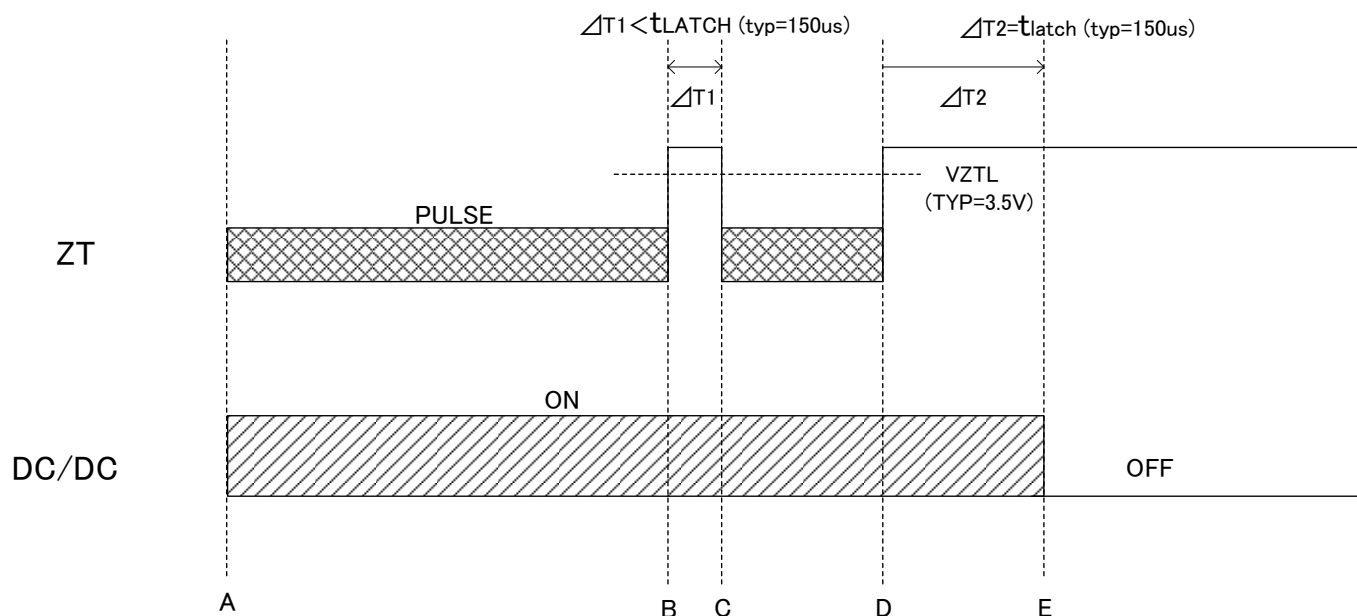


Figure 12. ZTOVP 及びラッチマスク機能

A: DC/DC パルス動作、ZT 端子もパルス動作

B: ZT 端子電圧 $> V_{ZTL}$ (TYP=3.5V)

C: ZT 端子電圧 $> V_{ZTL}$ (TYP=3.5V) の状態が t_{LATCH} (typ=150us) 以内のため、DC/DC 通常動作に復帰

D: ZT 端子電圧 $> V_{ZTL}$ (TYP=3.5V)

E: ZT 端子電圧 $> V_{ZTL}$ (TYP=3.5V) の状態が t_{LATCH} (typ=150us) 続いたため、ラッチ動作となり、DC/DC OFF

(8) MASK 端子機能

MASK 端子は、BD768xFJ の電源端子である VCC 端子電圧を一定に保つように制御する端子です。Figure 13 に MASK 信号を使用した場合のアプリケーション図を示します。

スイッチング動作時、DC/DC が ON=>OFF のタイミングで、補助巻線のサージ電圧が Va 端子電圧を上げます。そのため、VCC 端子電圧も持ち上がります。MASK 端子は、OUT 端子より、時間 T_{MASK} 遅れる信号を出力します。(Figure14 参照)

MASK 端子はオープンドレイン出力であり、外付けトランジスタにより ON/OFF 制御します。この機能により、VCC 端子電圧を一定に保つことが可能です。

また、MASK 端子は、ソフトスタート時には、HiZ 固定となります。そのため、外付けトランジスタは ON 状態となります。

MASK 端子を使用しない場合は、OPEN としてください。

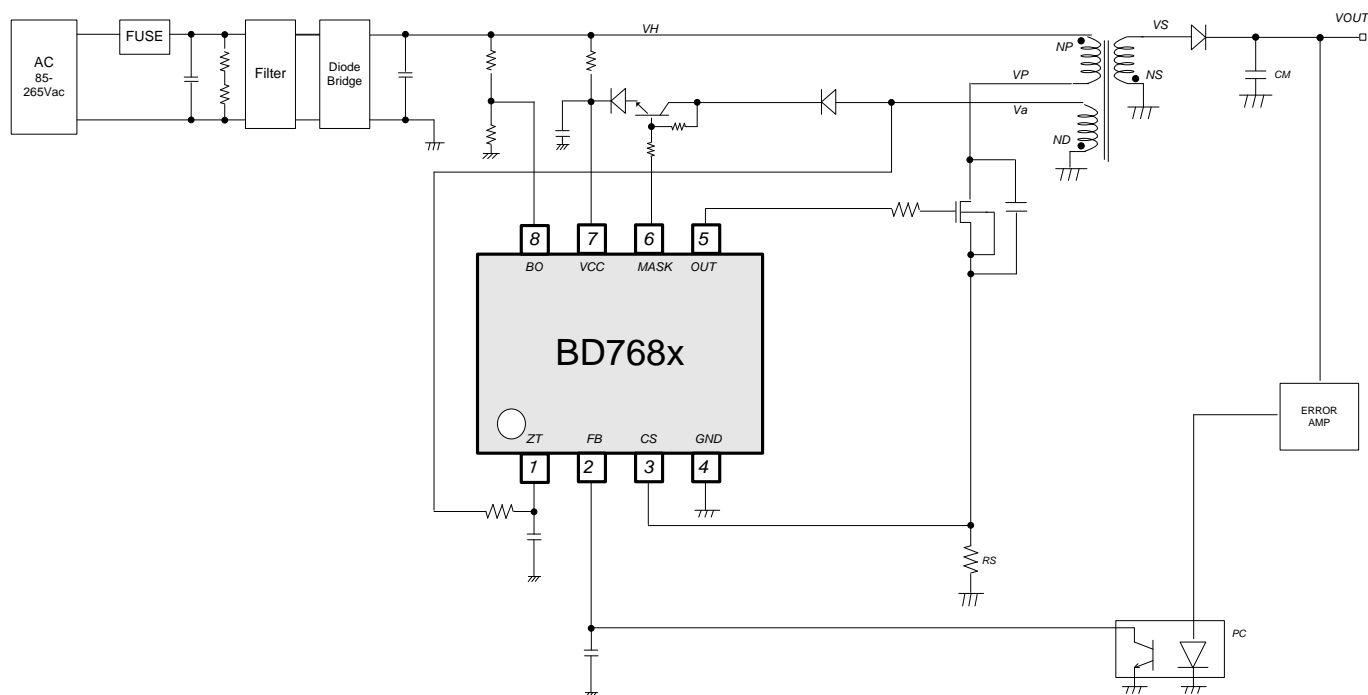


Figure 13. MASK 端子を使用したアプリケーション回路例

*出力電力が小さい時に、補助巻き線側から VCC 端子に十分に電力を供給できない場合があります。
その場合は、セッでの調整が必要となります。

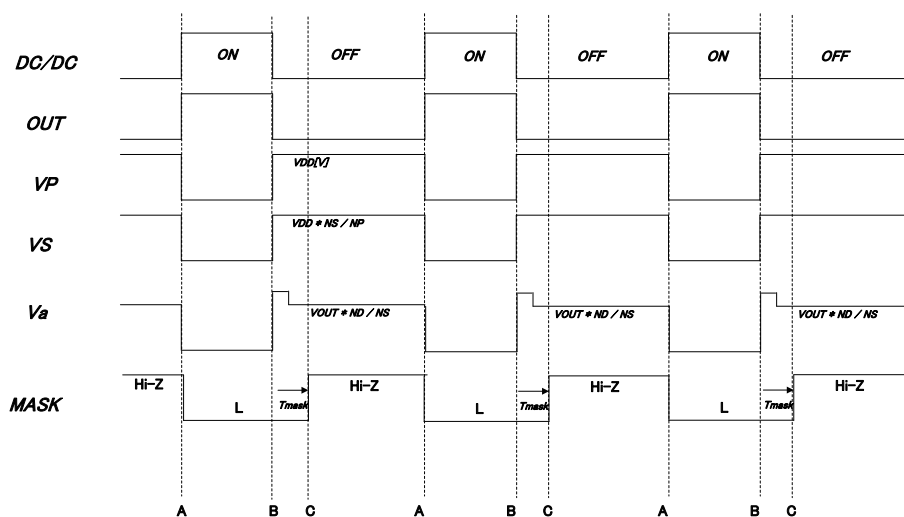


図-14 MASK 端子 タイミングチャート(通常動作時)

A : DC/DC OFF=>ON

B : DC/DC ON=>OFF

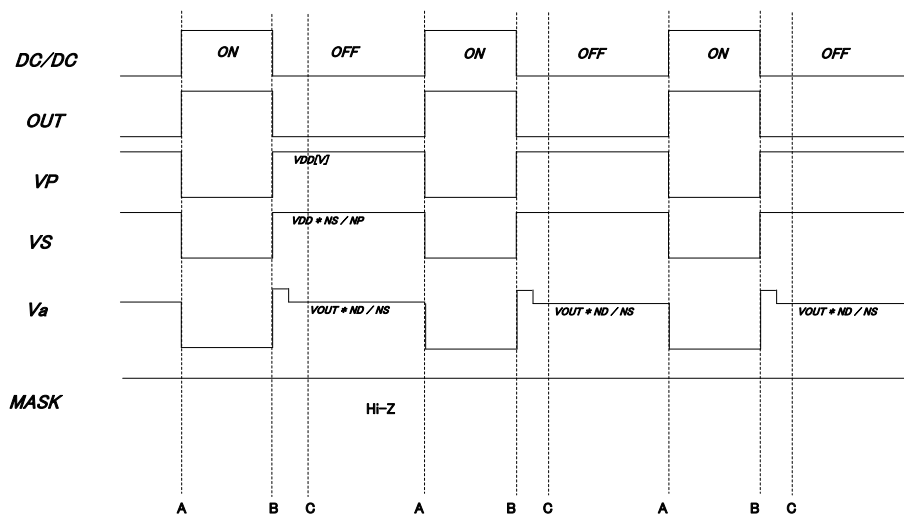
C : T_{MASK} の時間 MASK 端子は L

図-15 MASK 端子 タイミングチャート(ソフトスタート動作時)

A : DC/DC OFF=>ON

B : DC/DC ON=>OFF

C : MASK 端子は Hi-Z 固定

(9) OUT 端子ゲートクランプ回路

OUT 端子は、外付けの MOSFET の GATE 端子と接続されます。
MOSFET の GATE に過電圧がかからないようにクランプします。

(10) 過温度保護回路

過温度保護回路は自動復帰タイプです。過温度保護回路は VCCUVLO 解除時、外部素子の熱破壊を防ぐために、State2 から始まります。そのため、起動時の温度は必ず T1 以下で起動するようにしてください。T1 以上での起動の場合、T1 以下になるまで起動しません。

詳細は図-16 を参照をお願いいたします。

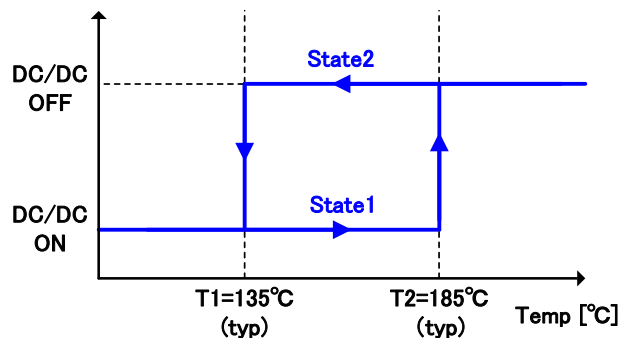


Figure 16. SOP-J8 パッケージ熱軽減特性

●保護回路の動作モード

各保護機能の動作モードを Table 2 に示します。

Table 2 保護回路の動作モード

項目	動作モード
Brown Out Protection	自動復帰
VCC Under Voltage Locked Out	自動復帰
VCC Over Voltage Protection	BD7682/7683 = ラッチ BD7684/7685 = 自動復帰
FB Over Limited Protection	BD7682/7684 = 自動復帰 BD7683/7685 = ラッチ
ZT Over Voltage Protection	ラッチ
Thermal Shutdown	自動復帰

●熱損失について

熱設計において、次の条件内で動作させてください。

1. 周囲の温度 T_a が 105°C 以下であること。
2. IC の損失が許容損失 P_d 以下であること。

熱軽減特性は次の通りです。(PCB : $70\text{mm} \times 70\text{mm} \times 1.6\text{mm}$ ガラスエポキシ基板実装時)

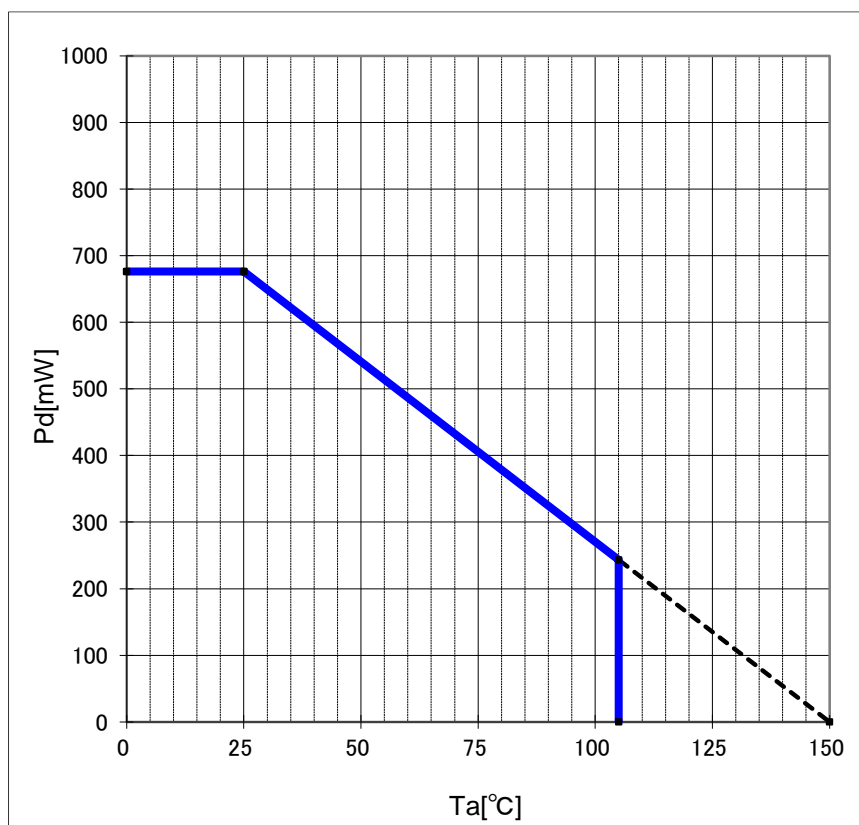
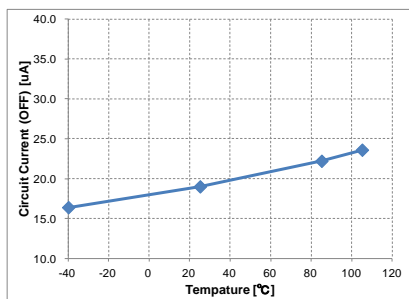


Figure 17. SOP-J8 パッケージ熱軽減特性

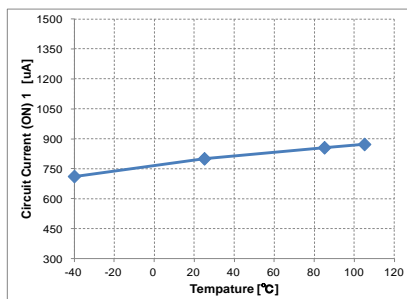
●入出力等価回路図

1	ZT	2	FB	3	CS	4	GND
5	OUT	6	MASK	7	VCC	8	BO

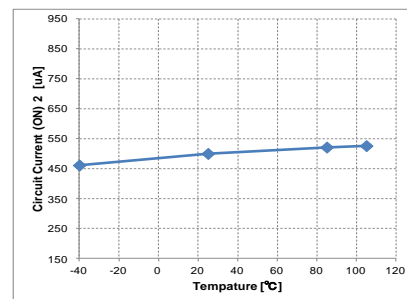
●特性データ (あくまでも参照データです。保証するものではありません。)



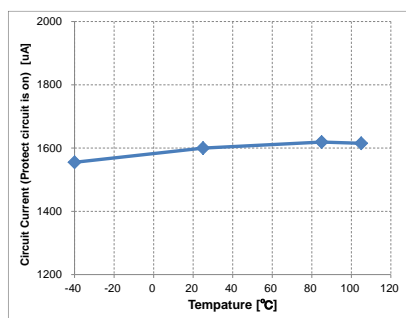
回路電流(OFF)



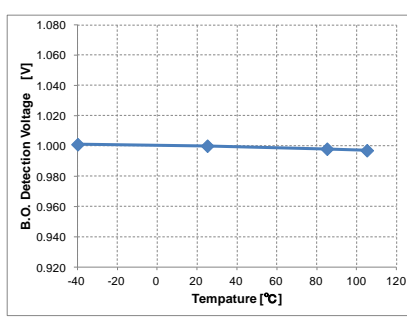
回路電流(ON)1



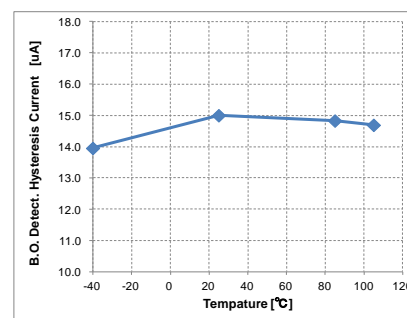
回路電流(ON)2



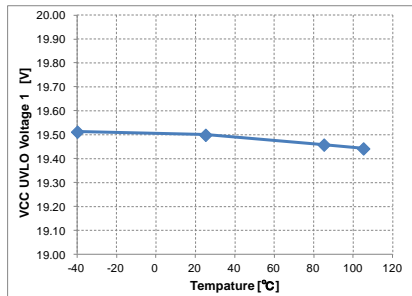
回路電流(保護回路動作時)



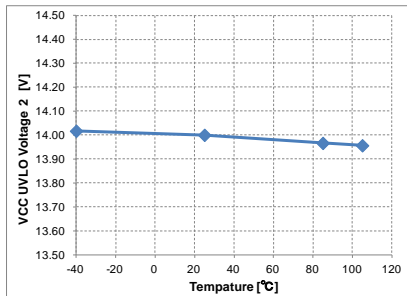
ブラウンアウト検出電圧



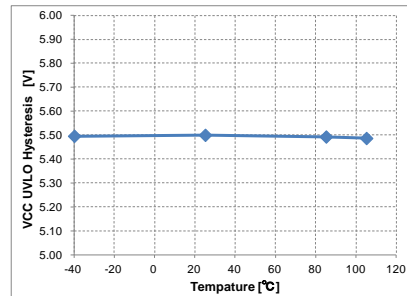
ブラウンアウト検出ヒステリシス電流



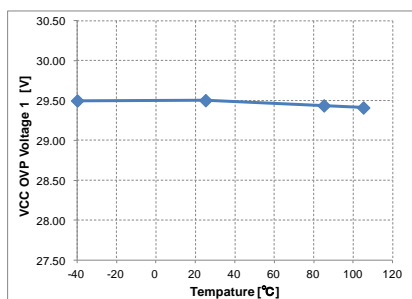
VCC UVLO 電圧 1



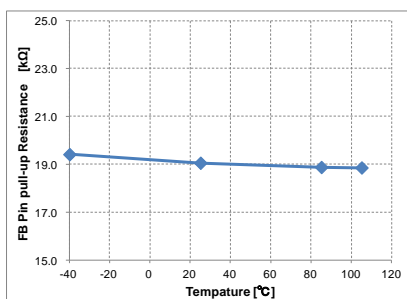
VCC UVLO 電圧 2



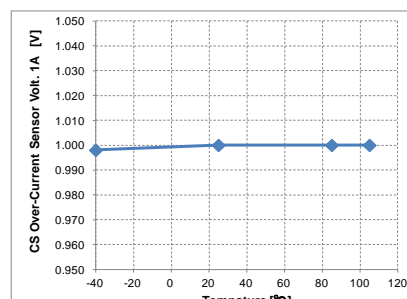
VCC UVLO ヒステリシス



VCC OVP 電圧 1

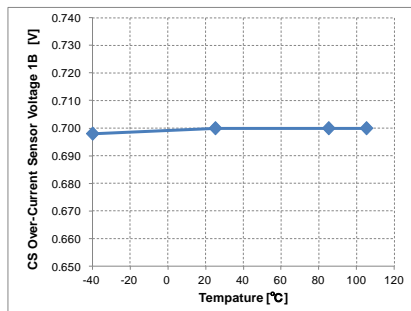


FB 端子プルアップ抵抗

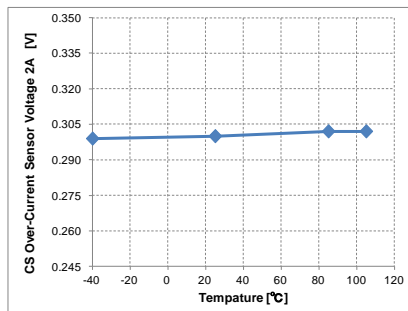


CS 過電流検出電圧 1A

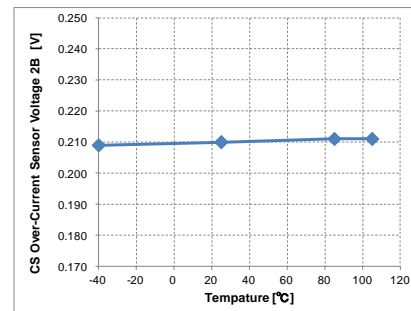
●特性データ (あくまでも参照データです。保証するものではありません。)



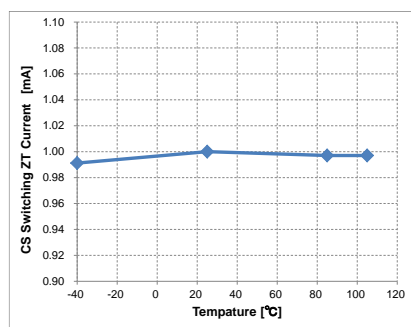
CS 過電流検出電圧 1B



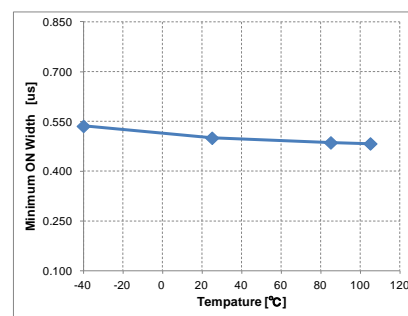
CS 過電流検出電圧 2A



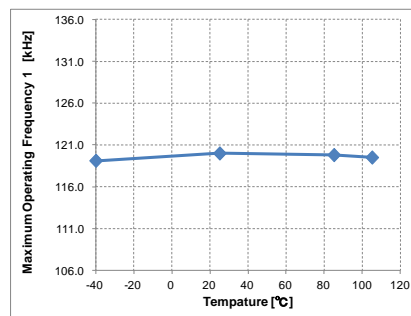
CS 過電流検出電圧 2B



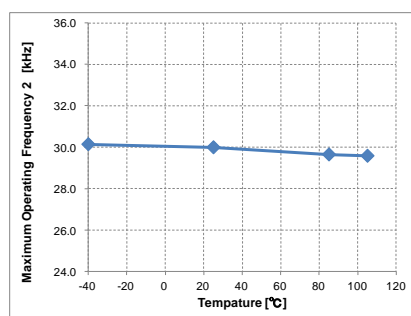
CS 切り換え ZT 電流



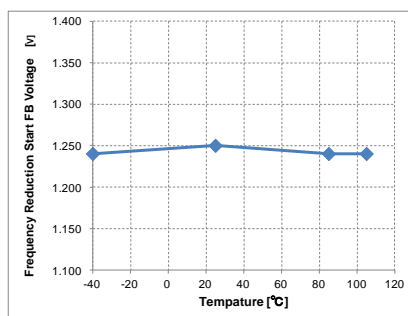
最小 ON 幅



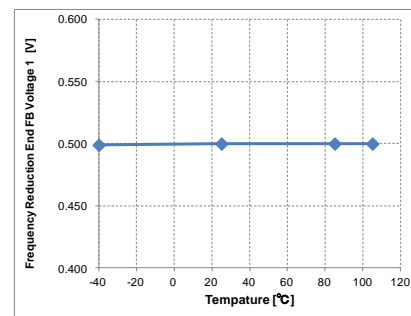
最大動作周波数 1



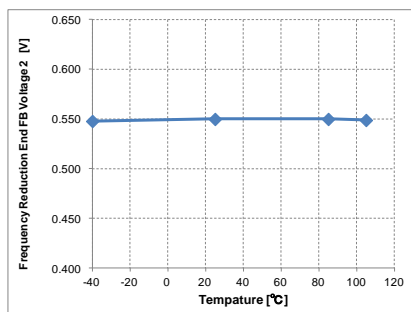
最大動作周波数 2



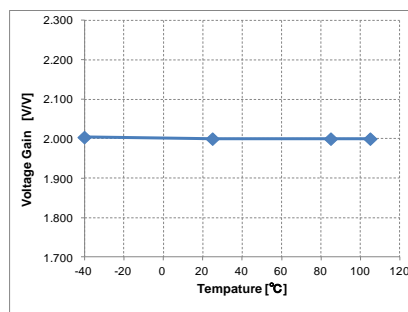
周波数低減開始 FB 電圧



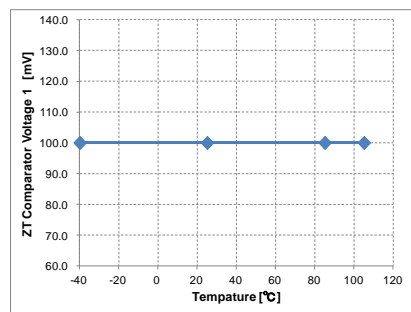
周波数低減終了 FB 電圧 1



周波数低減終了 FB 電圧 2

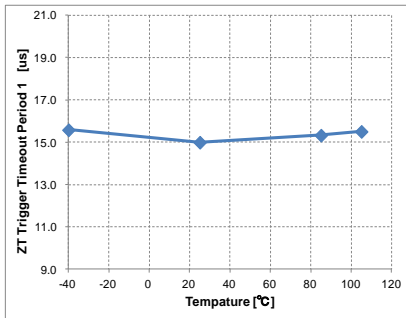


電圧ゲイン

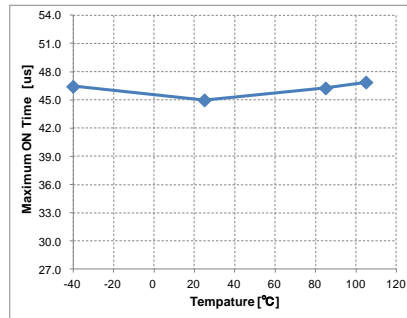


ZT コンパレータ電圧 1

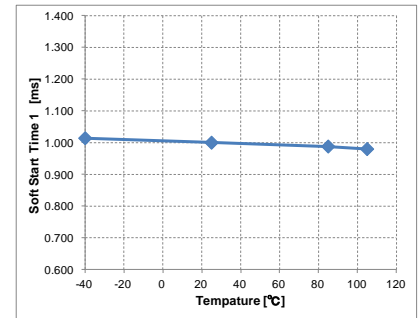
●特性データ (あくまでも参照データです。保証するものではありません。)



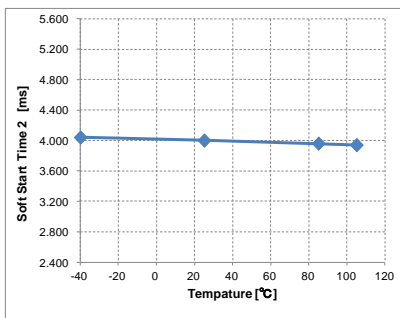
ZT トリガ タイムアウト時間



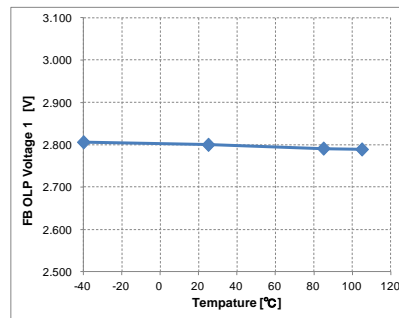
最大 ON 時間



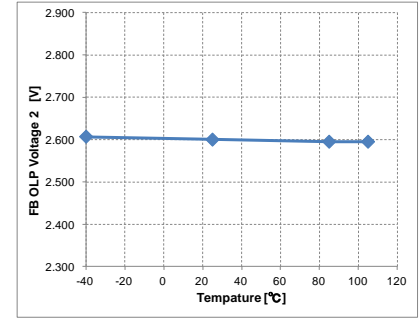
ソフトスタート時間 1



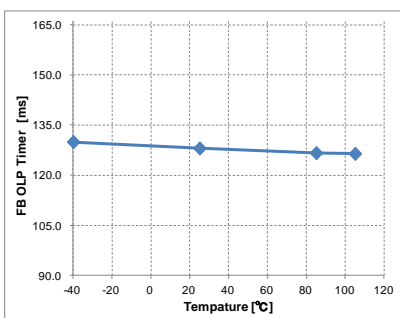
ソフトスタート時間 2



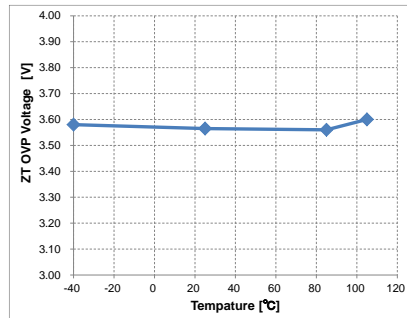
FB OLP 電圧 1



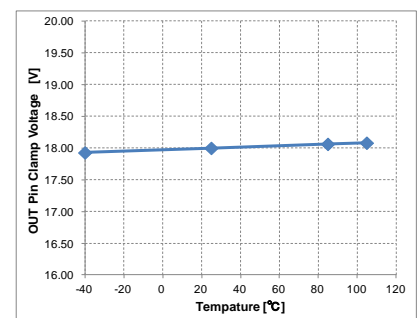
FB OLP 電圧 2



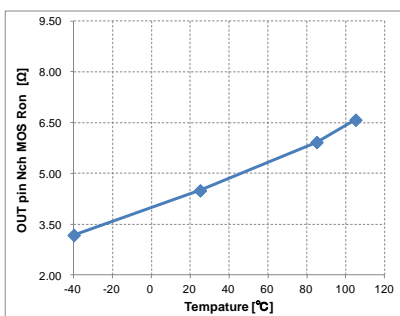
FB OLP タイマー



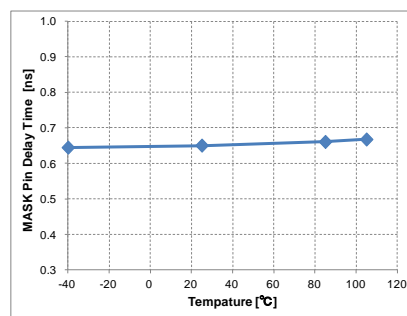
ZT OVP 電圧



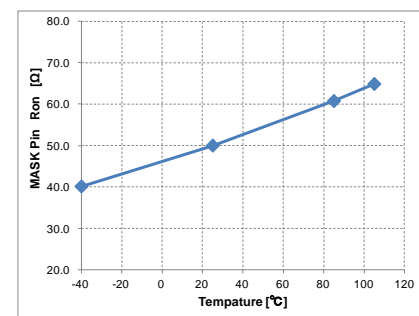
OUT 端子 クランプ電圧



OUT 端子 Nch MOS Ron



MASK 端子 遅延時間



MASK 端子 Ron

●使用上の注意

1. 電源の逆接続について

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れる等の対策を施してください。

2. 電源ラインについて

基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。その際、デジタル系電源とアナログ系電源は、それらが同電位であっても、デジタル系電源パターンとアナログ系電源パターンは分離し、配線パターンの共通インピーダンスによるアナログ電源へのデジタル・ノイズの回り込みを抑止してください。GND ラインについても、同様のパターン設計を考慮してください。

また、LSI のすべての電源端子について電源-GND 端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量ぬげが起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

3. GND 電位について

GND 端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、GND 端子以外のすべての端子が GND 以下の電圧にならないようにしてください。

4. GND 配線パターンについて

小信号 GND と大電流 GND がある場合、大電流 GND パターンと小信号 GND パターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号 GND の電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品の GND の配線パターンも変動しないよう注意してください。GND ラインの配線は、低インピーダンスになるようにしてください。

5. 熱設計について

万一、許容損失を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。本仕様書の絶対最大定格に記載しています許容損失は、70mm x 70mm x 1.6mm ガラスエポキシ基板実装時、放熱板なし時の値であり、これを超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用する等の対策をして、許容損失を超えないようにしてください。

6. 推奨動作条件について

この範囲であればほぼ期待通りの特性を得ることが出来る範囲です。電気特性については各項目の条件下において保証されるものです。推奨動作範囲内であっても電圧、温度特性を示します。

7. ラッシュカレントについて

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、GND パターン配線の幅、引き回しに注意してください。

8. 強電磁界中の動作について

強電磁界中でのご使用では、まれに誤動作する可能性がありますのでご注意ください。

9. セット基板での検査について

セット基板での検査時に、インピーダンスの低いピンにコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

10. 端子間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けした場合、IC が破壊する恐れがあります。また、出力と電源および GND 間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

11. 未使用の入力端子の処理について

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくは GND に接続するようにしてください。

使用上の注意 — 続き

12. 各入力端子について

本 IC はモノリシック IC であり、各素子間に素子分離のための P+アイソレーションと、P 基板を有しています。この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。

例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、

○抵抗では、 $GND > (\text{端子 A})$ の時、トランジスタ(NPN)では $GND > (\text{端子 B})$ の時、P-N 接合が寄生ダイオードとして動作します。

○また、トランジスタ(NPN)では、 $GND > (\text{端子 B})$ の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。

IC の構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND (P 基板)より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。アプリケーションにおいて電源端子と各端子電圧が逆になった場合、内部回路または素子を損傷する可能性があります。例えば、外付けコンデンサに電荷がチャージされた状態で、電源端子が GND にショートされた場合などです。また、電源端子直列に逆流防止のダイオードもしくは各端子と電源端子間にバイパスのダイオードを挿入することを推奨します。

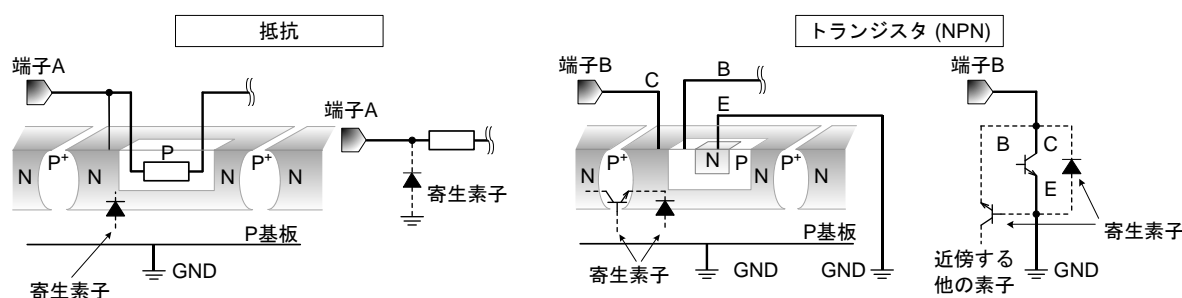


Figure 17. モノリシック IC 構造例

13. セラミック・コンデンサの特性変動について

外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮の上定数を決定してください。

14. 安全動作領域について

本製品を使用する際には、出力トランジスタが絶対最大定格及び ASO を越えないよう設定してください。

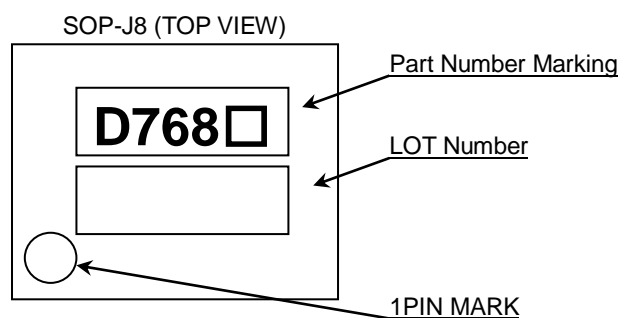
15. 温度保護回路について

IC を熱破壊から防ぐための温度保護回路を内蔵しております。許容損失範囲内でご使用いただきますが、万が一許容損失を超えた状態が継続すると、チップ温度 T_j が上昇し温度保護回路が動作し出力パワー素子が OFF します。その後チップ温度 T_j が低下すると回路は自動で復帰します。なお、温度保護回路は絶対最大定格を超えた状態での動作となりますので、温度保護回路を使用したセット設計等は、絶対に避けてください。

●発注形名セレクション

B D 7 6 8 X F J	-	LBE2
形名	パッケージ FJ : SOP-J8	製品ランク LB:産業機器用 包装、フォーミング仕様 E2: リール状エンボステープニング

●標印図

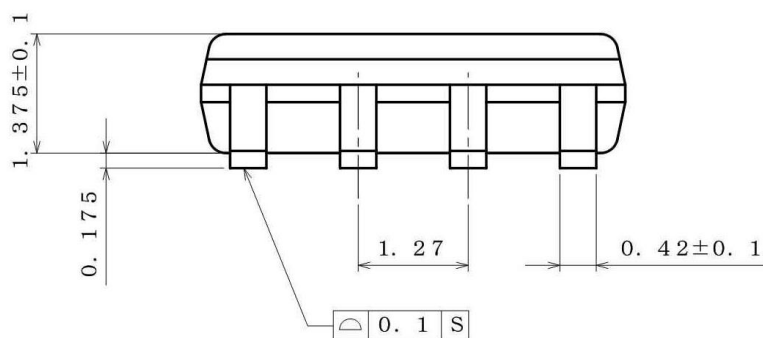
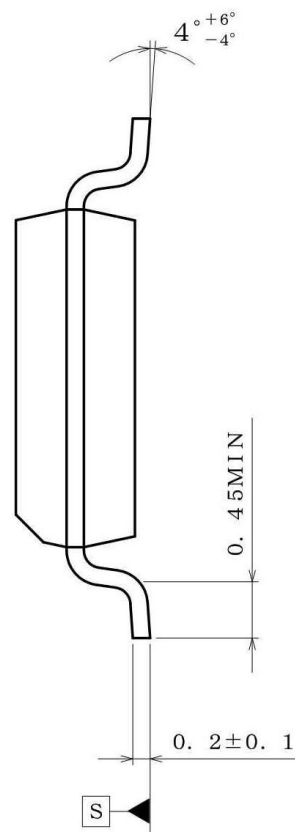
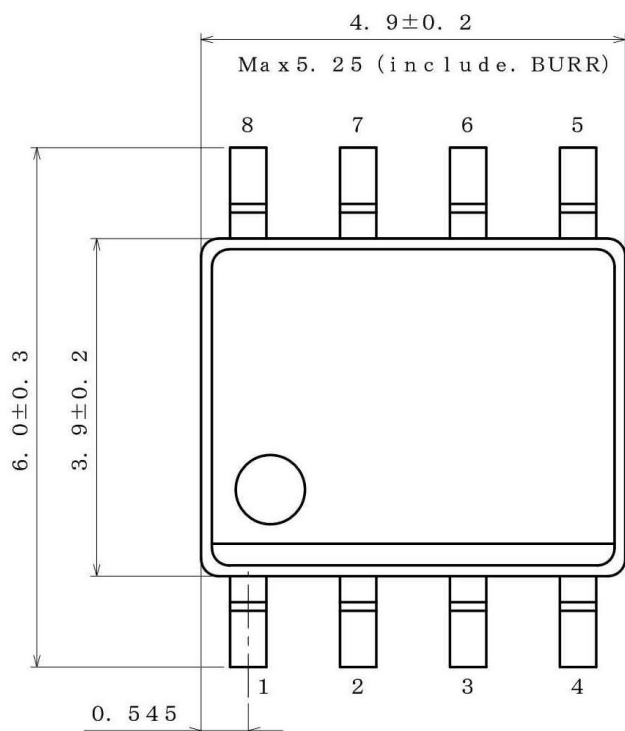


	Product name	Part Number Marking
1	BD7682FJ-LB	D7682
2	BD7683FJ-LB	D7683
3	BD7684FJ-LB	D7684
4	BD7685FJ-LB	D7685

●包装図、フォーミング仕様

Package Name

SOP-J8



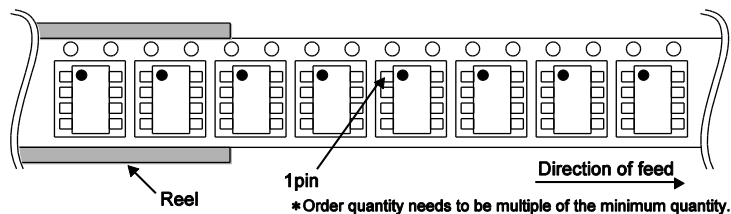
(UNIT : mm)

PKG : SOP-J8

Drawing No. EX111-5002

<Tape and Reel information>

Tape	Embossed carrier tape
Quantity	2500pcs
Direction of feed	E2 (The direction is the 1pin of product is at the upper left when you hold reel on the left hand and you pull out the tape on the right hand)



変更履歴

日付	番号	変更内容
2015/3/23	001	新規登録
2016/6/29	002	P2 ブロックダイアグラム内 特性訂正 P3 絶対最大定格 文面訂正 P7 VCC 端子保護機能内 特性訂正 P7 Figure 3 特性訂正 P8 Figure4 特性訂正 P10 Figure 6 特性訂正 P14 Figure 12 特性訂正 P17 Table 2 特性訂正
2018/11/29	003	P25 発注形名セレクション パッケージ部表記訂正

ご注意

ローム製品取扱い上の注意事項

- 極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器^(Note 1)、航空宇宙機器、原子力制御装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

- 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
 - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
 - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
- 本製品は、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
 - ①水・油・薬液・有機溶剤等の液体中でのご使用
 - ②直射日光・屋外暴露、塵埃中でのご使用
 - ③潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所でのご使用
 - ④静電気や電磁波の強い環境でのご使用
 - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合
 - ⑥本製品を樹脂等で封止、コーティングしてのご使用
 - ⑦はんだ付けの後に洗浄を行わない場合(無洗浄タイプのフラックスを使用される場合は除く。ただし、残渣については十分に確認をお願いします。)又は、はんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合
 - ⑧結露するような場所でのご使用
- 本製品は耐放射線設計はなされておられません。
- 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
- パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
- 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
- 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
- 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

- ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
- はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。
その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。（人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等）

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
 - ① 潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所での保管
 - ② 推奨温度、湿度以外での保管
 - ③ 直射日光や結露する場所での保管
 - ④ 強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き（梱包箱に表示されている天面方向）で取り扱いください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は、外国為替及び外国貿易法に定めるリスト規制貨物等に該当するおそれがありますので、輸出する場合には、ロームへお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等（ソフトウェア含む）との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。