

絶縁 DC/DC コンバータ IC

車載用スイッチング MOSFET 内蔵
絶縁型フライバック・コンバータ IC

BD7F105EFJ-C

概要

BD7F105EFJ-C はフォトカプラ不要の絶縁型フライバック・コンバータです。フォトカプラやトランスの三次巻線によるフィードバック回路は不要となり、セット部品の削減に貢献します。さらに独自の適応型 ON 時間制御テクノロジーの採用によって、高速負荷応答を実現します。また多くの保護機能を内蔵しており、高い信頼性を実現する絶縁型電源アプリケーションの設計を可能にします。

特長

- AEC-Q100 対応 (Note 1)
- フォトカプラ、トランスの三次巻線が不要
- 二本の外付け抵抗とトランス巻数比で出力電圧を設定
- 独自の適応型 ON 時間制御テクノロジーを採用
高速負荷応答を実現
- 高効率の軽負荷モード対応 (PFM 動作)
- シャットダウン/Enable 制御
- 60 V スwitching MOSFET 内蔵
- 周波数スペクトラム拡散
- ソフトスタート機能
- 負荷電流補償機能
- 各種保護機能
入力低電圧保護 (UVLO)
過電流保護 (OCP)、過熱保護 (TSD)
REF 端子オープン保護 (REFOPEN)
短絡保護 (SCP)、Battery ショート保護 (BSP)
- HTSOP-J8 パッケージ
(Note 1) Grade1

重要特性

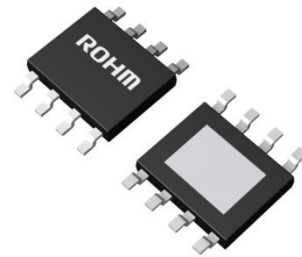
- 入力電圧範囲 :
VIN 端子 3.4 V ~ 42.0 V
SW 端子 60 V (Max)
- スwitching 周波数 : 363 kHz (Typ)
- 基準電圧精度 : $\pm 2.8\%$ (Typ)
- シャットダウン時電流 : 0 μ A (Typ)
- 動作周囲温度範囲 : -40 °C ~ +125 °C

パッケージ

HTSOP-J8

W (Typ) x D (Typ) x H (Max)

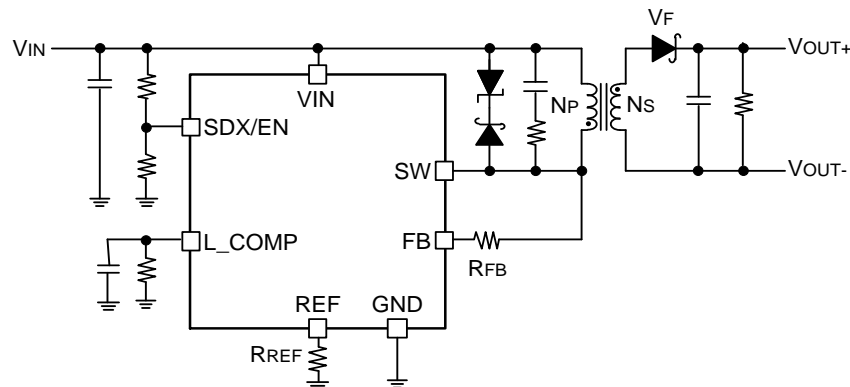
4.9 mm x 6.0 mm x 1.0 mm



用途

- 車載向け絶縁電源
(E-Comp, Inverter etc)
- 産業機器向け絶縁電源

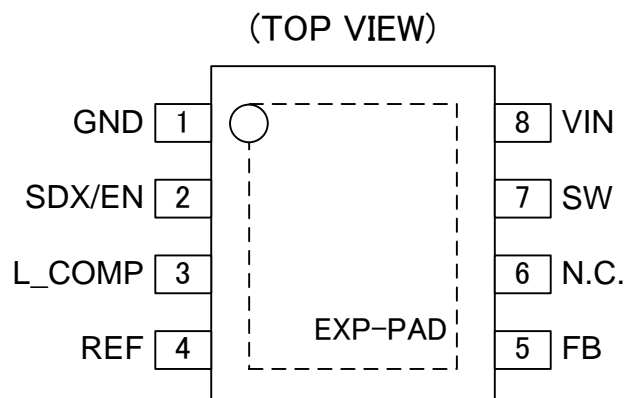
基本アプリケーション回路



目 次

概要	1
特長	1
重要特性	1
パッケージ	1
用途	1
基本アプリケーション回路	1
目 次	2
端子配置図	3
端子説明	3
ブロック図	3
各ブロック動作説明	4
1 内部電源 (INTERNAL REGULATOR)	4
2 入力低電圧保護機能 (UVLO)	4
3 過熱保護 (TSD)	5
4 SW 端子電圧検出部 (SW VOLTAGE DETECTION)	5
5 ソフトスタート部 (SOFT START)	5
6 PWM コンパレータ部 (PWM COMPARATOR)	5
7 適応型 ON 時間制御部 (ADAPTIVE ON TIME CONTROLLER)	5
8 最大周波数制限機能 (MAX FREQ)	5
9 ドライバ部 (DRIVER)	5
10 スイッチング用 MOSFET (Nch MOSFET)	5
11 負荷電流補償部 (LOAD COMPENSATION)	6
12 周波数スペクトラム拡散部 (SPECTRUM SPREAD)	6
13 過電流保護部 (OCP)、Battery ショート保護 (BSP)	6
14 短絡保護 (SCP)、REF 端子オープン保護 (REFOPEN)	7
絶対最大定格	8
熱抵抗	8
推奨動作条件	8
電気的特性	9
特性データ	10
応用回路例	18
1 出力電圧	18
2 トランス	20
3 出力コンデンサ	22
4 入力コンデンサ	22
5 二次側出力ダイオード	23
6 出力抵抗及びツェナーダイオード(最小負荷電流)	23
7 スナバ回路	24
8 SDX/EN 端子抵抗	24
9 L_COMP 端子抵抗による出力電圧補償機能	25
10 各負荷に対する周波数動作と出力電圧への影響	26
入出力等価回路図	27
使用上の注意	28
発注形名情報	30
標印図	30
外形寸法図と包装・フォーミング仕様	31
改訂履歴	32

端子配置図



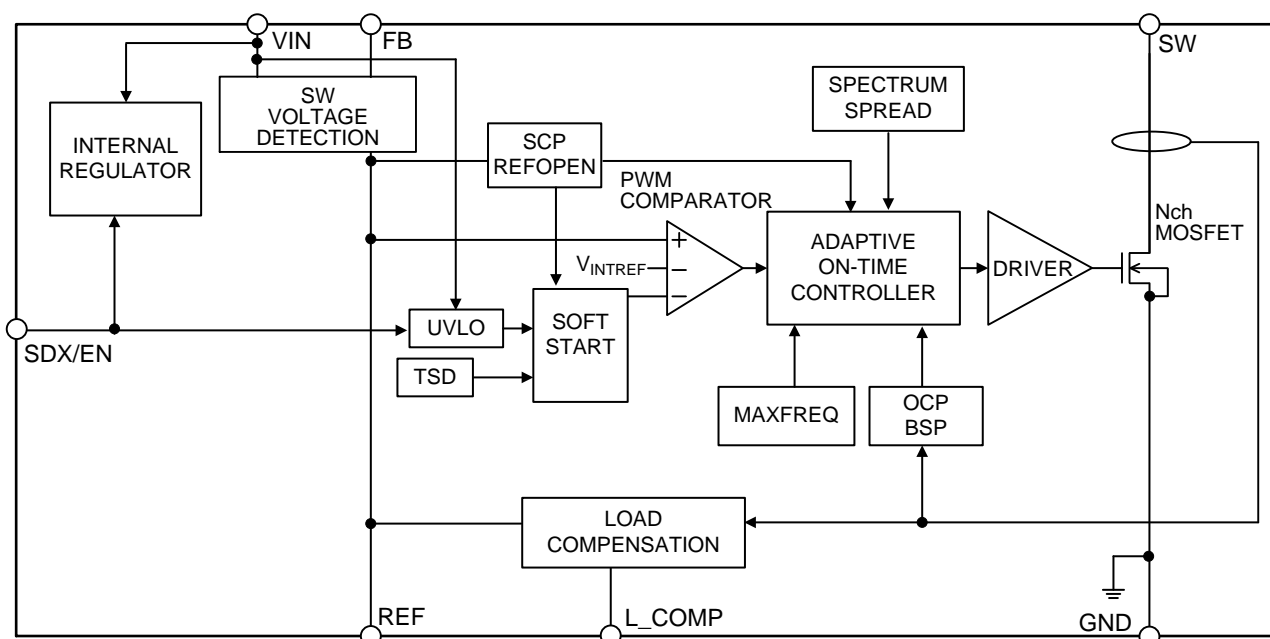
端子説明

端子番号	端子名	機能
1	GND	GND 端子
2	SDX/EN	シャットダウン/Enable 制御端子
3	L_COMP	負荷電流補償値設定端子
4	REF	出力電圧設定端子
5	FB	出力電圧設定端子
6	N.C.	No Connect ^(Note 1)
7	SW	スイッチング出力端子
8	VIN	電源入力端子
-	EXP-PAD	裏面放熱端子 ^(Note 2)

(Note 1) N.C.端子に内部接続はありません。実装時は端子オープンとしてください。

(Note 2) EXP-PAD 端子は、基板で GND に接続してください。

ブロック図



各ブロック動作説明

1 内部電源 (INTERNAL REGULATOR)

内部回路用のレギュレータブロックです。

SDX/EN 端子電圧が V_{SDX} 以下のシャットダウン状態においては、このブロックもシャットダウンします。

SDX/EN 端子電圧が V_{SDX} 以上になると、消費電流が増加します。

SDX/EN 端子電圧が V_{EN1} 以上になると Enable 状態となり、スイッチング動作開始します。

起動から t_{SS} の時間はソフトスタート機能が動作し、出力電圧が緩やかに上昇します。

また SDX/EN 端子電圧が V_{EN2} 以下になると Disable 状態となり、スイッチング動作を停止します。

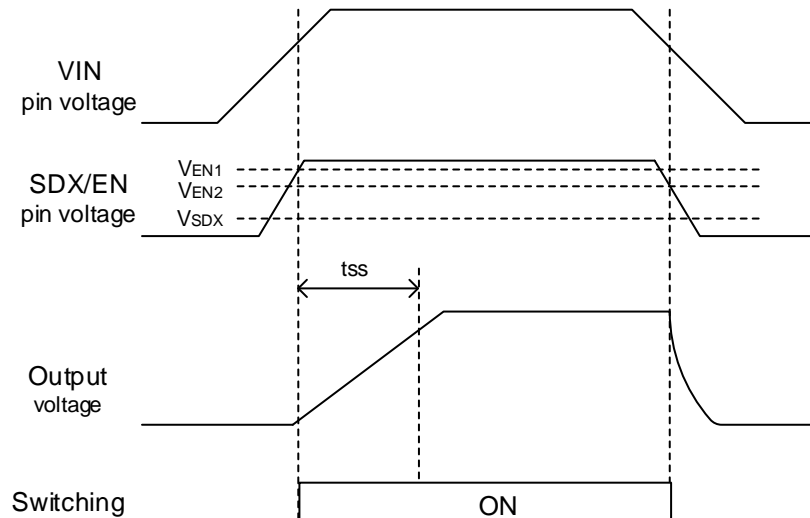


Figure 1. Startup and Stop Timing Chart

2 入力低電圧保護機能 (UVLO)

VIN 端子の入力電圧が低い時の低電圧保護回路です。

VIN 端子電圧が V_{UVLO1} 以下になると検出し、スイッチングを停止します。

VIN 端子電圧が V_{UVLO2} 以上になると動作開始し、 t_{SS} の期間はソフトスタート機能が動作します。

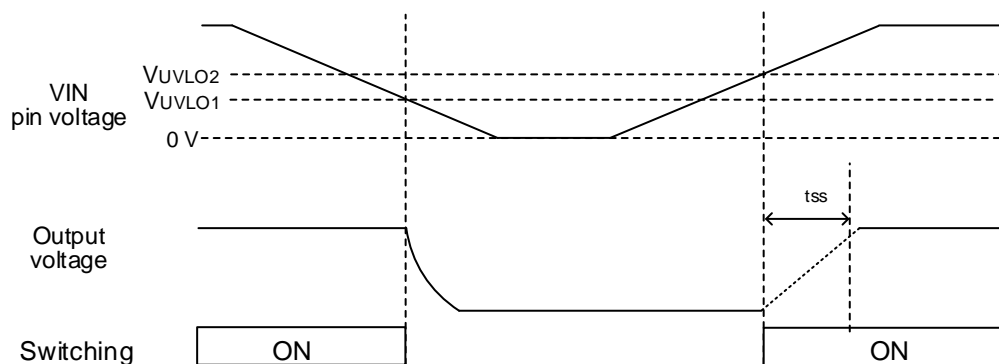


Figure 2. VIN UVLO Timing Chart

各ブロック動作説明 — 続き

3 過熱保護 (TSD)

IC を熱破壊から防ぐための保護回路です。デバイス内部温度が上昇し、175 °C (Typ)以上になるとスイッチングを停止します。停止後デバイス内部温度が低下すると 25 °C (Typ)のヒステリシスをもって再起動します。ただし、温度保護回路はデバイス自身を保護する目的で内蔵しておりますので、チップ温度は $T_{jmax} = 150\text{ °C}$ 以下での熱設計を行ってください。そのため、この機能をセットの温度保護機能として使用しないでください。

4 SW 端子電圧検出部 (SW VOLTAGE DETECTION)

SW 端子に発生するフライバック電圧を検出するブロックです。

トランスのターン OFF 時に、FB 端子から流れる電流を REF 端子の抵抗で電圧変換し、この REF 端子電圧からフライバック電圧を検出します。動作時、IC は検出された REF 端子電圧を V_{INTREF} となるように制御されます。

5 ソフトスタート部 (SOFT START)

SDX/EN 端子電圧が V_{EN1} 以上の Enable 状態になると、PWM COMPARATOR の比較電圧は、0 V から V_{INTREF} まで段階的に増加し、ソフトスタート時間 t_{SS} が経過すると比較電圧は V_{INTREF} で動作します。この動作により、出力電圧のオーバーシュートを抑制します。ソフトスタート時間は、IC 内部で t_{SS} に固定されています。

また、ソフトスタート開始から $t_{MASKSCP}$ の期間は SCP による停止を無効にします。

6 PWM コンパレータ部 (PWM COMPARATOR)

ソフトスタート部の出力電圧または IC 内部基準電圧 V_{INTREF} と出力のフィードバック電圧に相当する REF 端子電圧を比較します。この出力信号で、ON タイミングを決定します。

エラーアンプを持たず、コンパレータによるフィードバックループを構成しているため、PWM 動作中の負荷変動に対して高速応答を可能にします。

7 適応型 ON 時間制御部 (ADAPTIVE ON TIME CONTROLLER)

独自の適応型 ON 時間制御テクノロジーに対応したブロックです。

負荷電流安定時 : 一定の ON 時間で PWM 動作します。

負荷電流変動時 : ON 時間制御で動作し、スイッチング周波数を変動させて高速負荷応答を実現します。

軽負荷時 : 不連続モード動作になるとスイッチング周波数が低下し、PFM 動作で高効率を実現します。

負荷電流変動時は f_{SW_MAX} 以下の周波数で OFF 時間を短くすることにより一次側平均電流を上昇させ、二次側の電流を増加させることで、出力電圧をすばやく安定化させます。

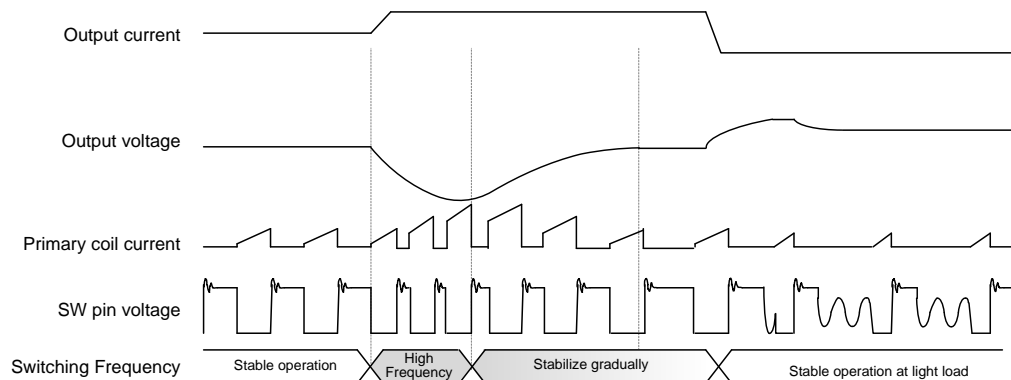


Figure 3. Load Current Response Timing Chart

8 最大周波数制限機能 (MAX FREQ)

最大のスイッチング周波数を制限する機能です。起動時や負荷変動時などの周波数が高速になる場合でも、 f_{SW_MAX} の最大周波数以下で動作します。これにより、EMI ノイズを抑制します。

9 ドライバ部 (DRIVER)

スイッチング用の Nch MOSFET を駆動するブロックです。

10 スイッチング用 MOSFET (Nch MOSFET)

スイッチング用の Nch MOSFET です。

各ブロック動作説明 — 続き

11 負荷電流補償部 (LOAD COMPENSATION)

負荷電流に依存する二次側出力ダイオードの V_F 特性変動による出力電圧の低下を補償するブロックです。スイッチング MOSFET に流れる電流をモニタし、この電流の一部を REF 端子に流します。この流し込む電流量は SW 端子電流に対して REF 端子に流す電流の割合である K_{L_COMP} と L_COMP 端子に接続される外付け抵抗及びコンデンサによって決定されます。これにより FB 端子から REF 端子の外付け抵抗に流れる電流が減少し、出力電圧低下を補償します。

12 周波数スペクトラム拡散部 (SPECTRUM SPREAD)

スイッチング周波数を拡散させる機能です。
±5 % の範囲で周波数を拡散させることで、低 EMI に貢献します。

13 過電流保護部 (OCP)、Battery ショート保護 (BSP)

MOSFET の過電流保護機能です。

13.1 過電流保護部 (OCP)

スイッチング MOSFET ON 時、一次側トランスのピーク電流が I_{LIMIT} 以上になると OCP を検出します。OCP を検出すると、スイッチング MOSFET をターン OFF します。スイッチングサイクルごとに検出しており、OCP が動作すると ON デューティが制限されるため、出力電圧は低下します。またターン ON サージの誤検出防止のため、スイッチング MOSFET のターン ON 後 t_{ON_MIN} 間 OCP 検出は無効となります。

IC が過電流を検出してからスイッチング MOSFET を OFF させるまでに一定の遅延時間があります。VIN 電圧が増加すると、遅延時間の影響で I_{LIMIT} 値が高くなります。この増加量 ΔI_{LIMIT} は L_P 値に応じて変化します。

$$\Delta I_{LIMIT} = VIN \times t_{DELAY} / L_P$$

t_{DELAY} : OCP 検出遅延時間

L_P : 一次側インダクタンス

t_{DELAY} は、0.2 μ s 以下となります。

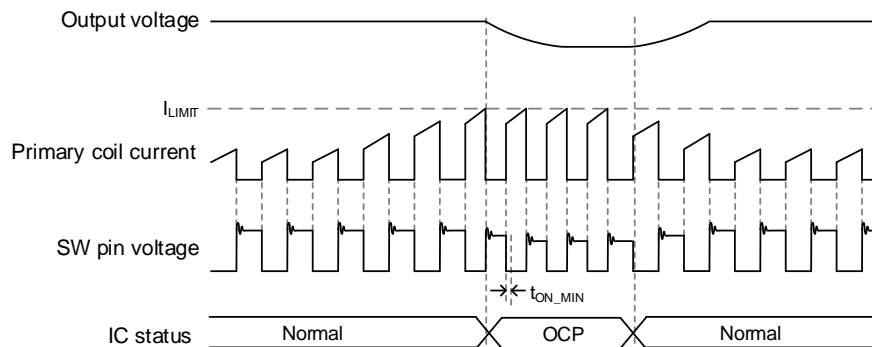


Figure 4. OCP Timing Chart

13.2 Battery ショート保護 (BSP)

出力ショートなど、二次側放電電流が低い場合は連続モード動作でピーク電流が増加します。この時、スイッチング MOSFET に I_{LIMIT} を超えた大きな電流が流れます。この電流増加による破壊を抑制するために、Battery ショート保護(BSP)機能が内蔵されています。スイッチング MOSFET ON 時に I_{BSP} 以上の電流が流れた場合に、BSP 状態と判断して t_{BSP} の期間スイッチング動作を停止します。

t_{BSP} の期間経過後、再度スイッチング動作します。この時、ソフトスタート機能は動作しません。BSP の状態が続くと、出力電圧が低くなるため SCP 機能により停止します。

BSP の検出についても、VIN 電圧が増加すると遅延時間 t_{DELAY} の影響で I_{BSP} が高くなります。また一次側トランスの巻線ショート時で、この機能が保護動作を行います。

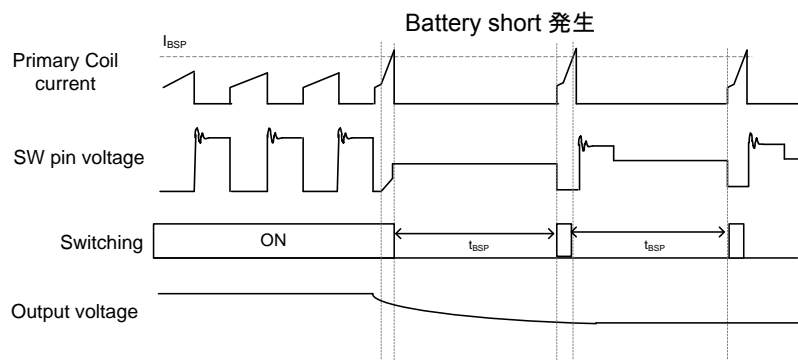


Figure 5. BSP Timing Chart

各ブロック動作説明 — 続き

14 短絡保護 (SCP)、REF 端子オープン保護 (REFOPEN)

REF 端子のショート保護及びオープン保護のブロックです。

14.1 短絡保護 (SCP)

一次側フライバック電圧を REF 端子電圧に変換することで、二次側出力電圧情報を得ます。出力電圧低下時には REF 端子電圧も低下するので、REF 端子が V_{SCP} 以下となった場合に SCP を検出します。この状態が t_{MASK} の期間継続すると、スイッチング動作を停止させます。スイッチング停止から $t_{RESTART}$ が経過するとソフトスタートで自動復帰します。起動時は SCP 誤検出防止のため、 $t_{MASKSCP}$ の期間、SCP の検出を無効化します。起動後から $t_{MASKSCP}$ の期間 REF 端子電圧が V_{SCP} 以下であった場合、再度 $t_{RESTART}$ の期間スイッチングを停止します。

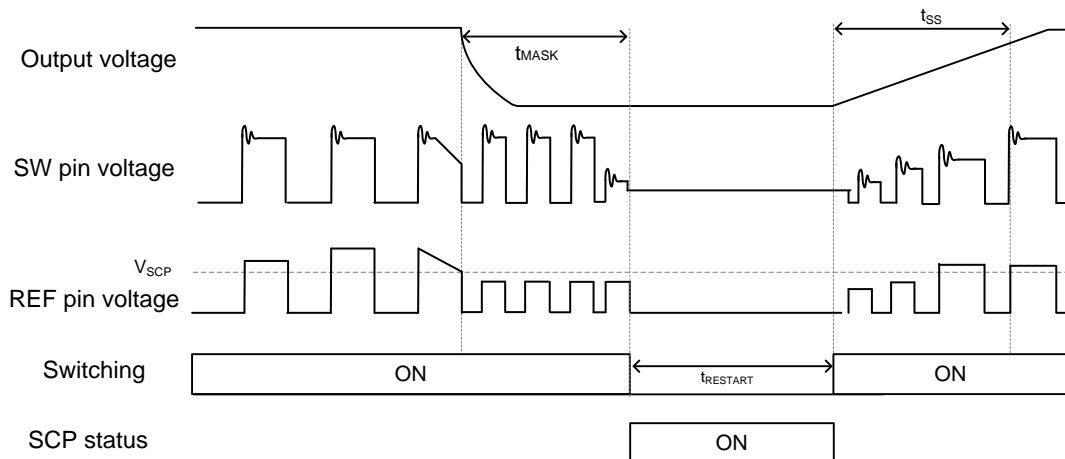


Figure 6. SCP Timing Chart

14.2 REF 端子オープン保護 (REFOPEN)

REF 端子で一次側フライバック電圧から二次側出力電圧情報を得ます。この端子がオープンになると、出力情報が得られなくなり、スイッチング MOSFET が誤動作を発生する可能性があります。そのため、REF 端子電圧が V_{REFOP} 以上になると REF 端子オープン保護を検出します。この状態が t_{MASK} の期間継続すると、スイッチング動作を停止します。スイッチング動作停止後、 $t_{RESTART}$ が経過するとソフトスタートで自動復帰をします。復帰時は t_{MASK} の期間スイッチング動作します。 t_{MASK} の期間 REF 端子電圧が V_{REFOP} 以上の場合、再度 $t_{RESTART}$ の期間スイッチングを停止します。

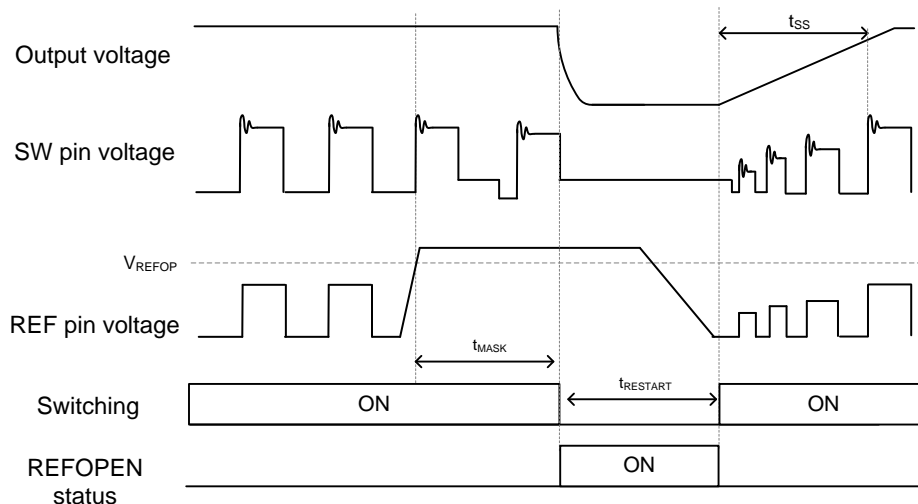


Figure 7. REFOPEN Protection Timing Chart

絶対最大定格 (Ta = 25 °C)

項 目	記号	定 格	単位
VIN 端子電圧	V _{IN}	-0.3 ~ +45	V
SW 端子電圧	V _{SW}	-0.3 ~ +62	V
SDX/EN 端子電圧	V _{SDX/EN}	-0.3 ~ +45	V
FB 端子電圧	V _{FB}	-0.3 ~ +45	V
REF 端子電圧	V _{REF}	-0.3 ~ +7	V
L_COMP 端子電圧	V _{L_COMP}	-0.3 ~ +7	V
最高接合部温度	T _{jmax}	150	°C
保存温度範囲	T _{stg}	-55 ~ +150	°C

注意 1: 印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施していただけるようご検討をお願いします。

注意 2: 最高接合部温度を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。最高接合部温度を超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなど、最高接合部温度を超えないよう熱抵抗にご配慮ください。

熱抵抗 (Note 1)

項 目	記号	熱抵抗(Typ)		単位
		1 層基板 (Note 3)	4 層基板 (Note 4)	
HTSOP-J8				
ジャンクションー周囲温度間熱抵抗	θ_{JA}	206.4	45.2	°C/W
ジャンクションーパッケージ上面中心間熱特性パラメータ (Note 2)	Ψ_{JT}	21	13	°C/W

(Note 1) JESD51-2A(Still-Air)に準拠。

(Note 2) ジャンクションからパッケージ（モールド部分）上面中心までの熱特性パラメータ。

(Note 3) JESD51-3 に準拠した基板を使用。

(Note 4) JESD51-5,7 に準拠した基板を使用。

測定基板	基板材	基板寸法
1 層	FR-4	114.3 mm x 76.2 mm x 1.57 mmt

1 層目（表面）銅箔	
銅箔パターン	銅箔厚
実装ランドパターン + 電極引出し用配線	70 μ m

測定基板	基板材	基板寸法	サーマルビア (Note 5)	
			ピッチ	直径
4 層	FR-4	114.3 mm x 76.2 mm x 1.6 mmt	1.20 mm	Φ 0.30 mm

1 層目（表面）銅箔		2 層目、3 層目（内層）銅箔		4 層目（裏面）銅箔	
銅箔パターン	銅箔厚	銅箔パターン	銅箔厚	銅箔パターン	銅箔厚
実装ランドパターン + 電極引出し用配線	70 μ m	74.2 mm \square （正方形）	35 μ m	74.2 mm \square （正方形）	70 μ m

(Note 5) 貫通ビア。1,2,4 層の銅箔と接続する。配置はランドパターンに従う。

推奨動作条件

項 目	記号	最小	標準	最大	単位	条 件
動作電源電圧範囲	V _{IN}	3.4	12.0	42.0	V	VIN 端子電圧
動作電圧範囲	V _{SW}	-	-	60	V	SW 端子電圧
動作温度	T _{opr}	-40	-	+125	°C	
REF 端子抵抗	R _{REF}	-	2.7	-	k Ω	外付け抵抗値 (Note 6)
L_COMP 電圧範囲	V _{L_COMP}	-	-	1.00	V	L_COMP 端子電圧
VIN-GND 間コンデンサ容量	C _{VIN}	10	-	-	μ F	

(Note 6) REF 抵抗値は 2.7 k Ω (Typ) 以外は設定しないでください。抵抗精度は出力精度から選択してください。

電氣的特性 (特に指定のない限り $T_j = -40\text{ }^{\circ}\text{C} \sim +150\text{ }^{\circ}\text{C}$, $V_{IN} = 12\text{ V}$, $V_{SDX/EN} = 2.5\text{ V}$)

項 目	記号	最小	標準	最大	単位	条 件
電源部						
シャットダウン時電流	I_{ST}	-	0	10	μA	SDX/EN 端子 = 0.3 V $T_j \leq 125^{\circ}\text{C}$
スイッチング停止時動作電流	I_{CC}	0.43	1.00	1.70	mA	REF 端子 = 0.6 V
UVLO 検出電圧 1	V_{UVLO1}	3.00	3.20	3.40	V	VIN 端子下降時
UVLO 検出電圧 2	V_{UVLO2}	3.20	3.40	3.60	V	VIN 端子上昇時
UVLO ヒステリシス電圧	V_{UVLO_HYS}	0.12	0.20	0.28	V	
シャットダウン・Enable 制御部						
SDX/EN 端子シャットダウン電圧	V_{SDX}	-	-	0.3	V	
Enable 電圧 1	V_{EN1}	1.90	2.00	2.10	V	SDX/EN 端子上昇時
Enable 電圧 2	V_{EN2}	1.60	1.80	2.00	V	SDX/EN 端子下降時
Enable ヒステリシス電圧	V_{EN_HYS}	0.14	0.20	0.26	V	
SDX/EN 端子流入電流	$I_{SDX/EN}$	0.50	1.00	2.00	μA	SDX/EN 端子 = 2.5 V
SDX/EN 端子ブルダウン抵抗	$R_{SDX/EN}$	1250	2500	3750	k Ω	
基準電圧部						
基準電圧	V_{INTREF}	0.525	0.540	0.555	V	
REF 端子電流	I_{REF}	140	200	260	μA	$R_{REF} = 2.7\text{ k}\Omega$
スイッチング部						
ON 抵抗	R_{ON}	-	0.40	0.80	Ω	SW-GND 間 $I_{SW} = 50\text{ mA}$
過電流検出電流	I_{LIMIT}	2.08	2.60	3.12	A	
BSP 検出電流	I_{BSP}	2.39	3.38	4.52	A	
平均スイッチング周波数	f_{SW}	300	363	430	kHz	PWM 動作時 (デューティ = 40 %)
最大スイッチング周波数	f_{SW_MAX}	-	-	498	kHz	
ON 時間	t_{ON}	0.962	1.102	1.270	μs	PWM 動作時 (デューティ = 40 %)
最小 ON 時間	t_{ON_MIN}	120	250	380	ns	
最大 OFF 時間	t_{OFF_MAX}	25	35	45	μs	
ソフトスタート時間	t_{SS}	3.0	5.0	7.0	ms	スイッチング開始から $V_{INTREF} \times 90\%$
保護機能部						
短絡保護検出電圧	V_{SCP}	0.20	0.30	0.40	V	
REF 端子オープン保護検出電圧	V_{REFOP}	0.60	0.70	0.80	V	
SCP/REFOPEN 検出マスク時間	t_{MASK}	1.05	1.50	1.95	ms	
SCP 起動時検出マスク時間	$t_{MASKSCP}$	5.25	7.50	9.75	ms	
BSP 検出時停止時間	t_{BSP}	262	375	488	μs	
リスタート時間	$t_{RESTART}$	18.0	24.0	30.0	ms	
負荷補償部						
KL_COMP (SW 端子電流に対する REF 端子補償電流係数)	K_{L_COMP}	0.090	0.128	0.166	%/M Ω	(Note 1)

(Note 1) 負荷補償電流係数は出力電流に対する出力電圧の低下を補正する係数です。L_COMP 端子に接続する抵抗値で補正量調整が可能です。

社内検査では $R_{L_COMP} = 10\text{ k}\Omega$ で補正量検査を実施しています。

特性データ

(参考データ)

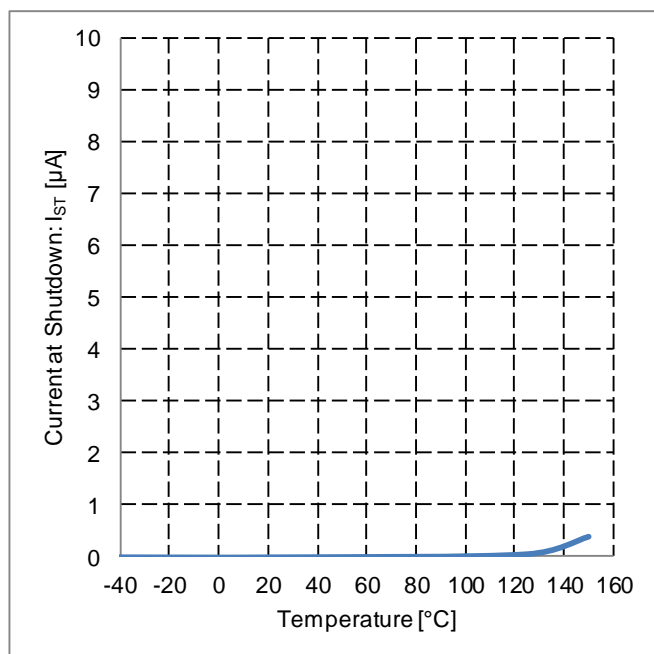


Figure 8. Current at Shutdown vs Temperature

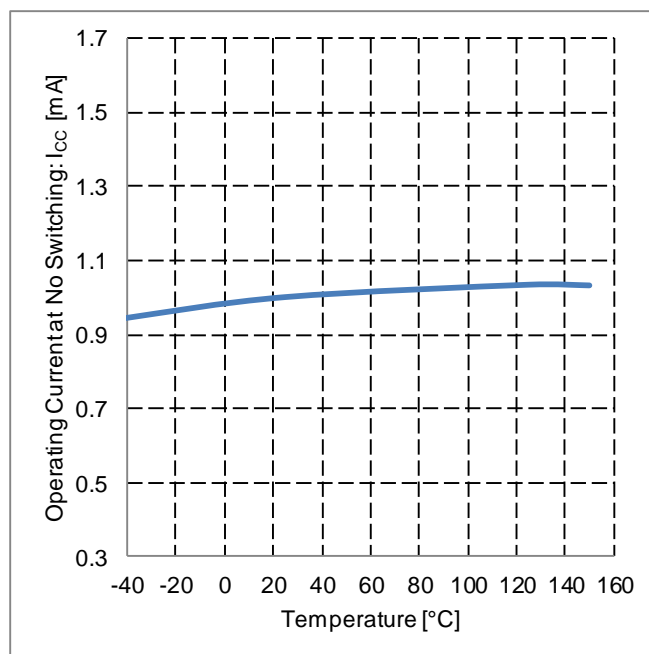


Figure 9. Operating Current at No Switching vs Temperature

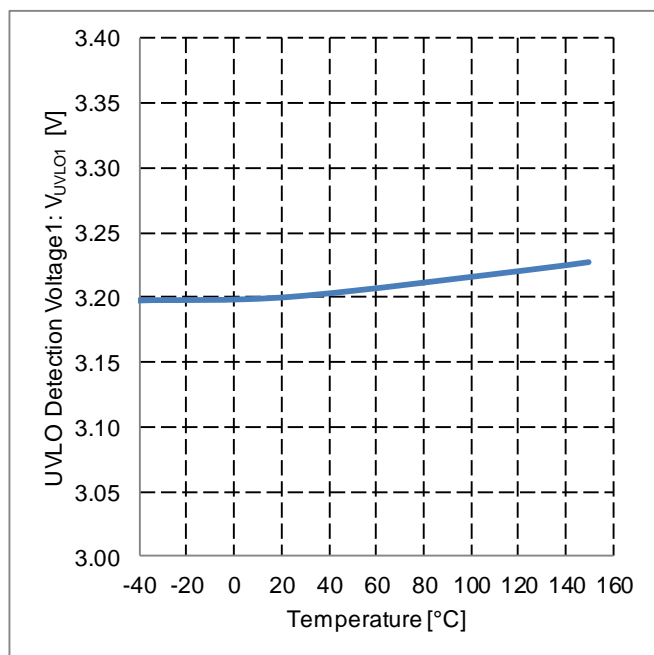


Figure 10. UVLO Detection Voltage1 vs Temperature

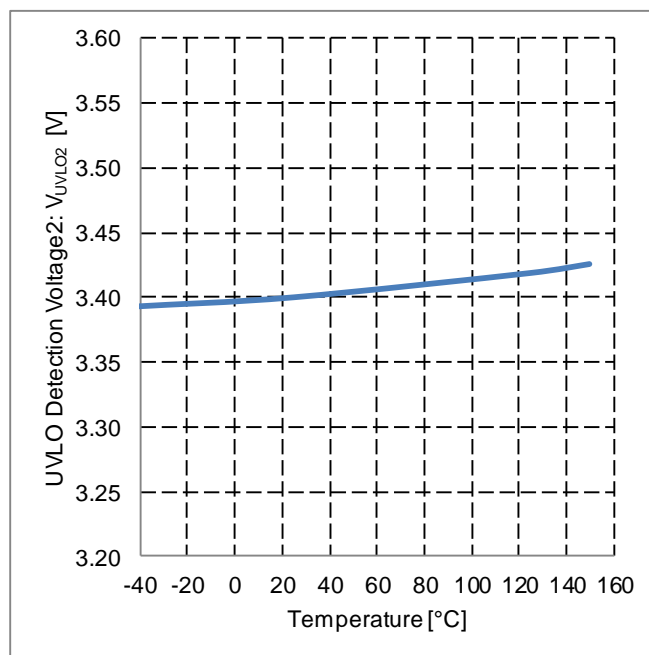


Figure 11. UVLO Detection Voltage2 vs Temperature

特性データ — 続き
(参考データ)

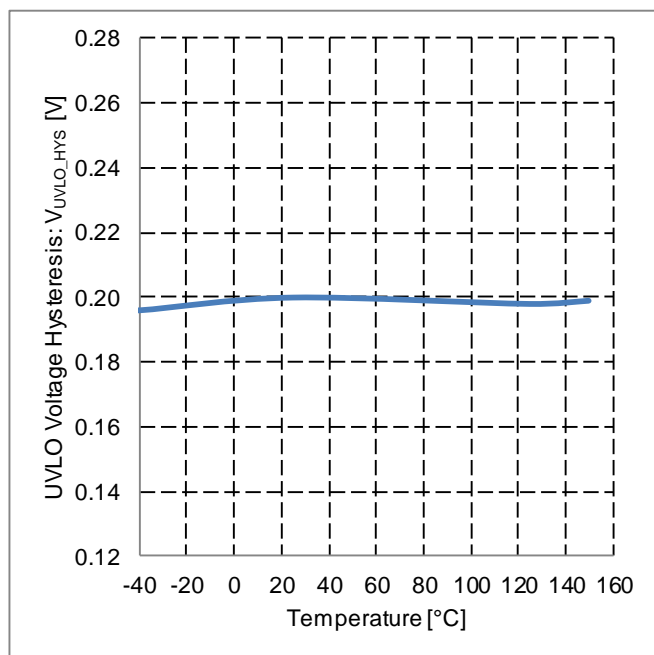


Figure 12. UVLO Voltage Hysteresis vs Temperature

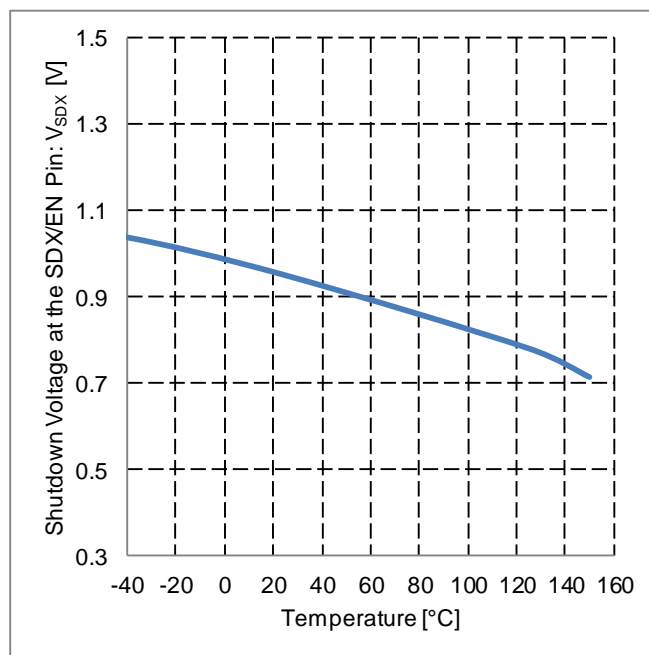


Figure 13. Shutdown Voltage at the SDX/EN Pin vs Temperature

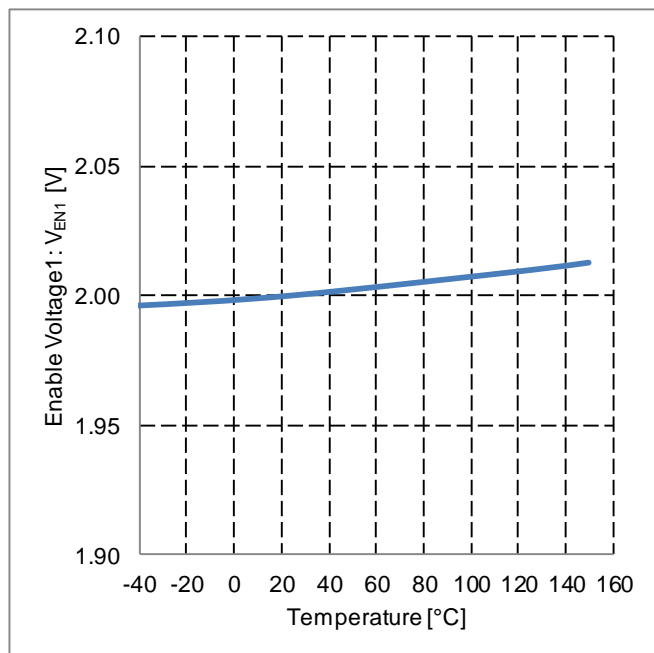


Figure 14. Enable Voltage1 vs Temperature

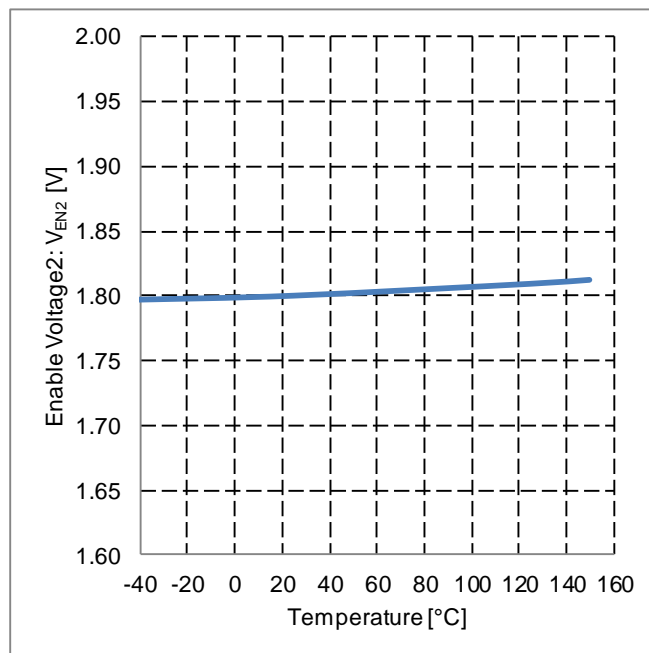


Figure 15. Enable Voltage2 vs Temperature

特性データ — 続き
(参考データ)

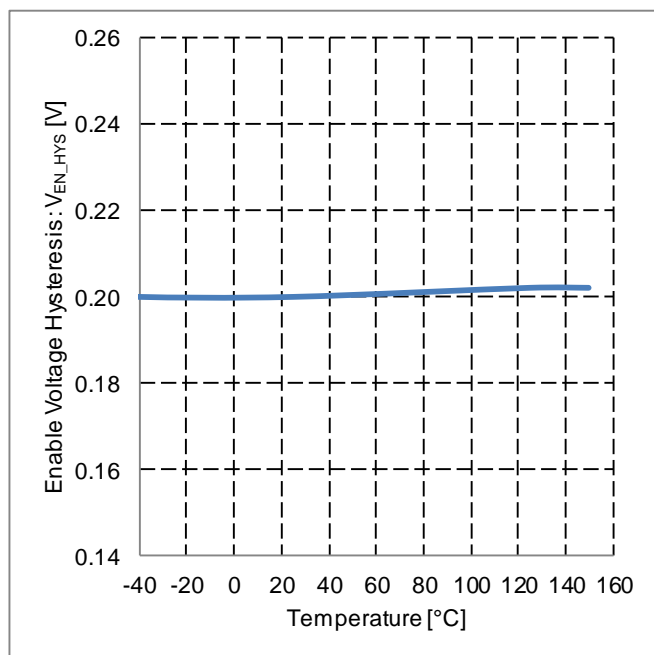


Figure 16. Enable Voltage Hysteresis vs Temperature

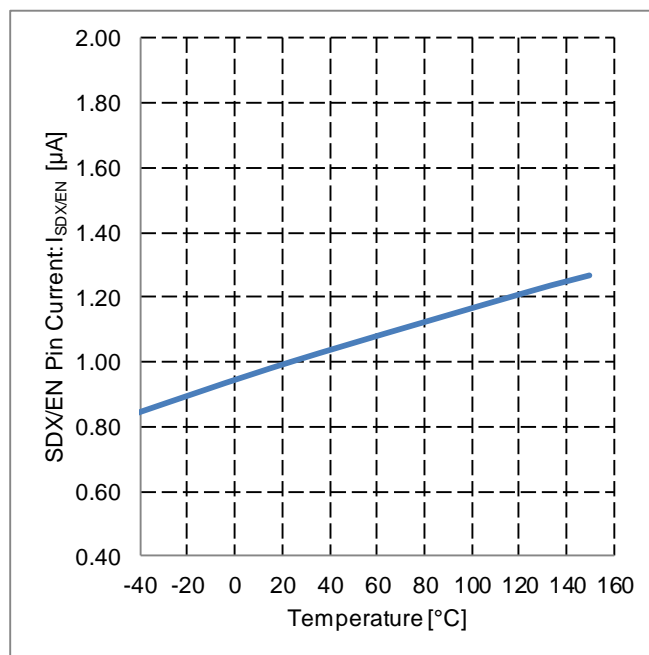


Figure 17. SDX/EN Pin Current vs Temperature

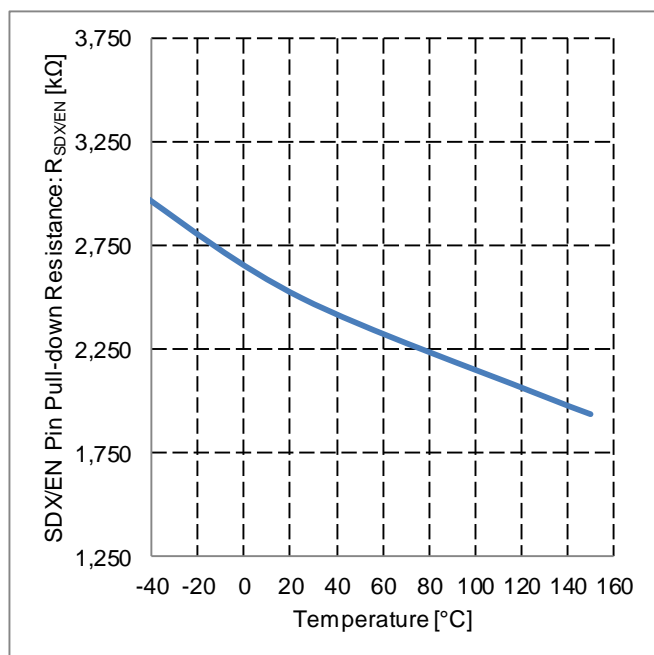


Figure 18. SDX/EN Pin Pull-down Resistance vs Temperature

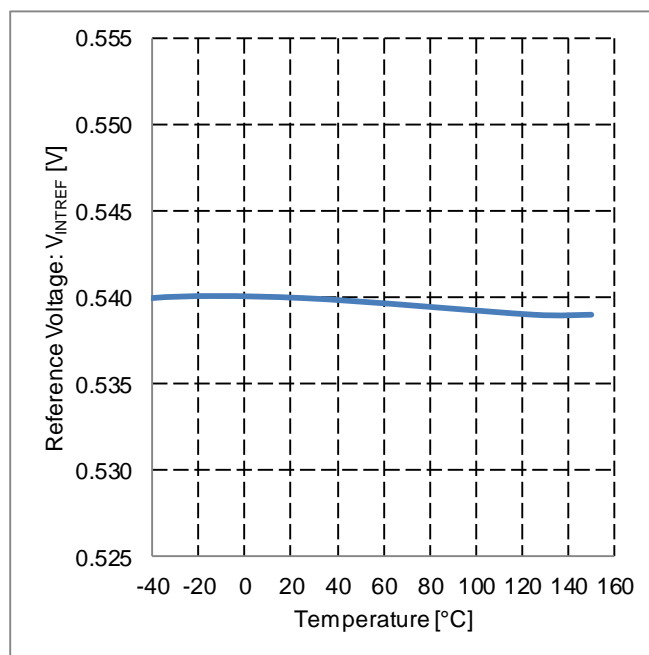


Figure 19. Reference Voltage vs Temperature

特性データ — 続き
(参考データ)

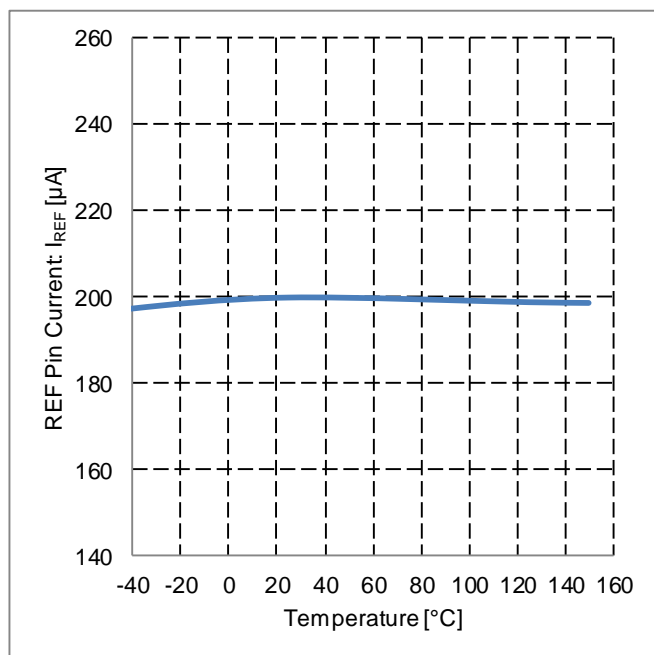


Figure 20. REF Pin Current vs Temperature

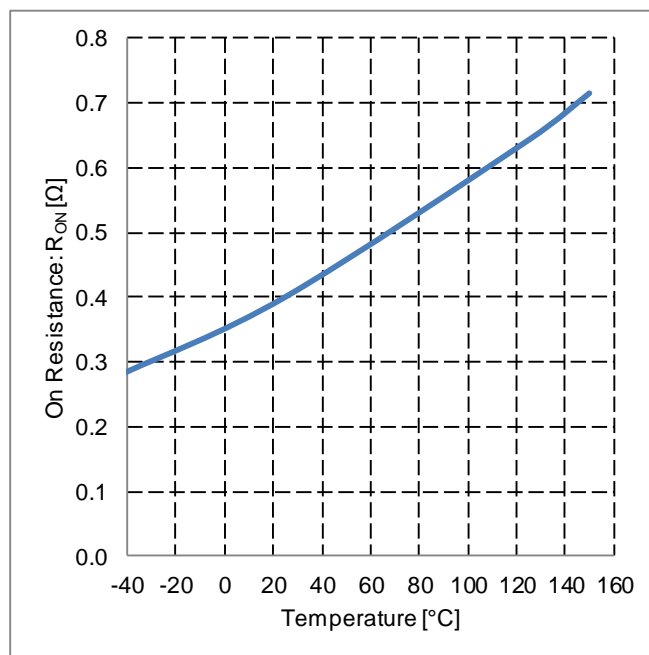


Figure 21. On Resistance vs Temperature

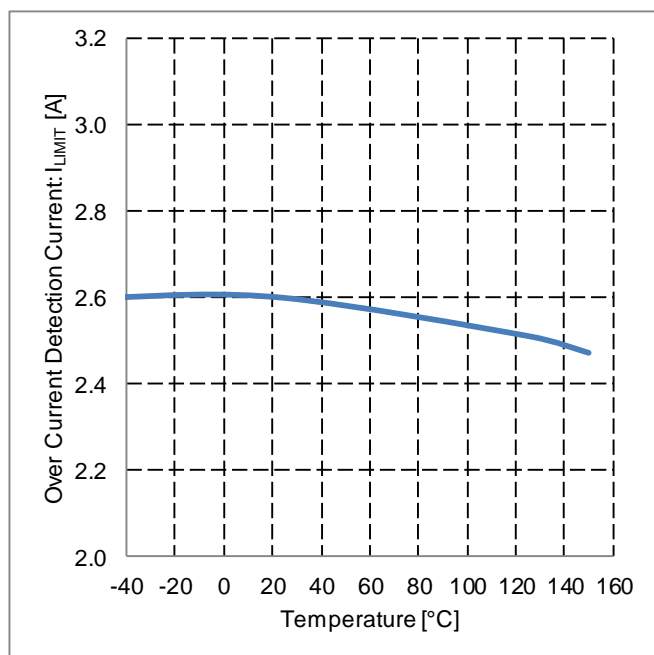


Figure 22. Over Current Detection Current vs Temperature

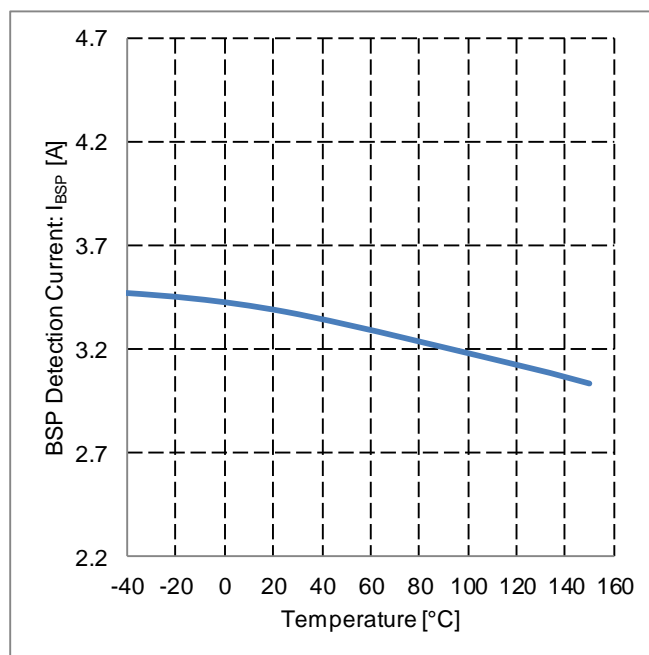


Figure 23. BSP Detection Current vs Temperature

特性データ — 続き
(参考データ)

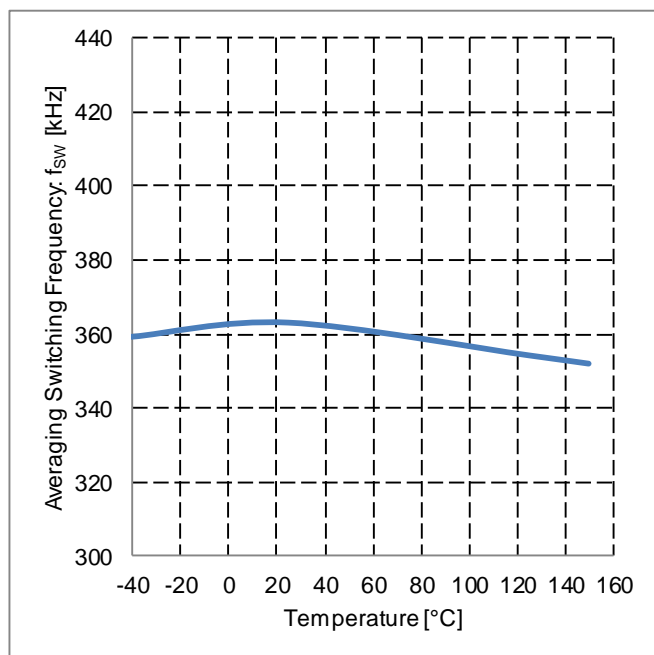


Figure 24. Averaging Switching Frequency vs Temperature

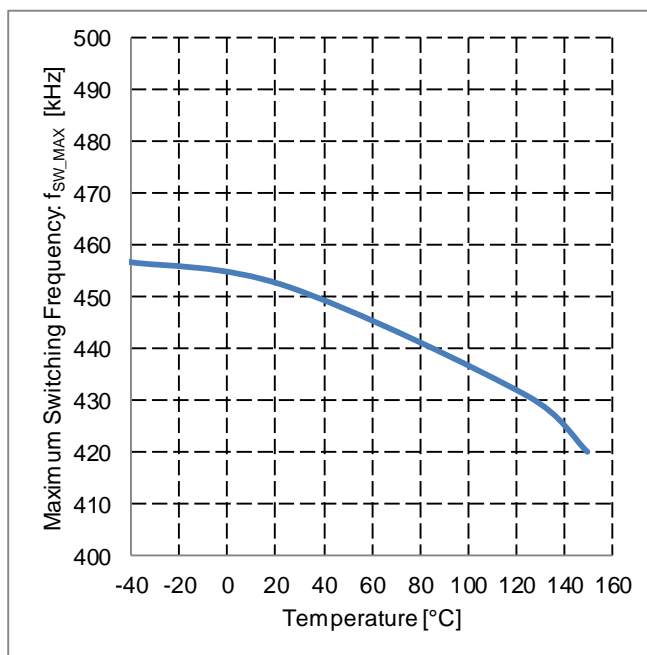


Figure 25. Maximum Switching Frequency vs Temperature

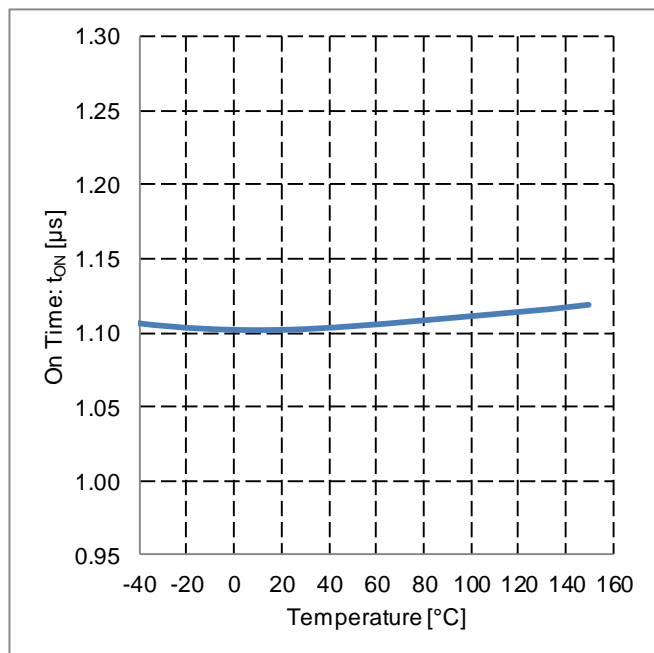


Figure 26. On Time vs Temperature
(Duty = 40 %, f_{sw} = 363 kHz)

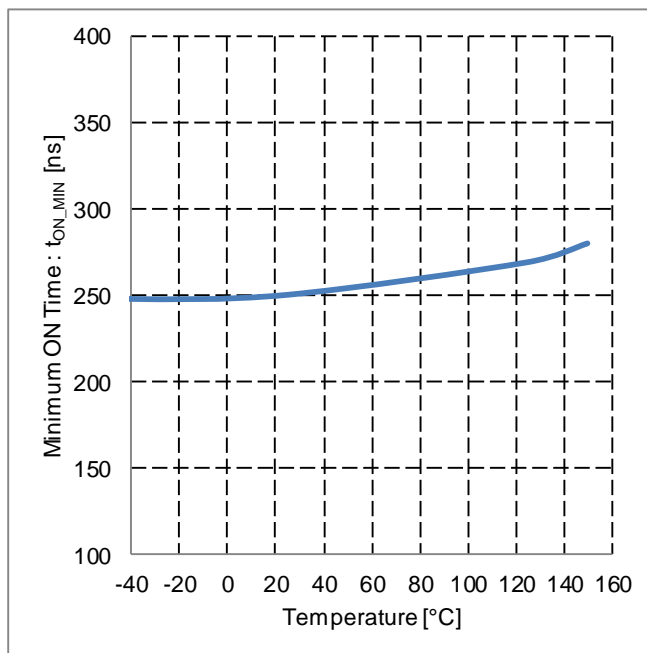


Figure 27. Minimum ON Time vs Temperature

特性データ — 続き
(参考データ)

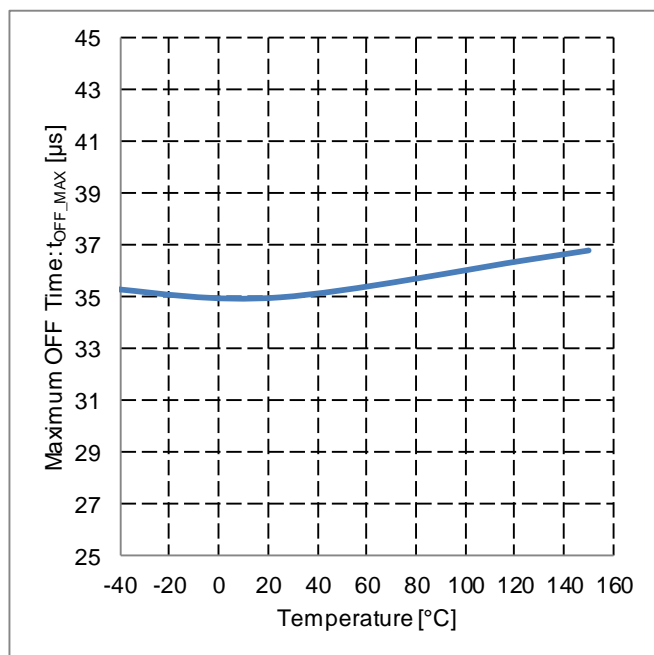


Figure 28. Maximum OFF Time vs Temperature

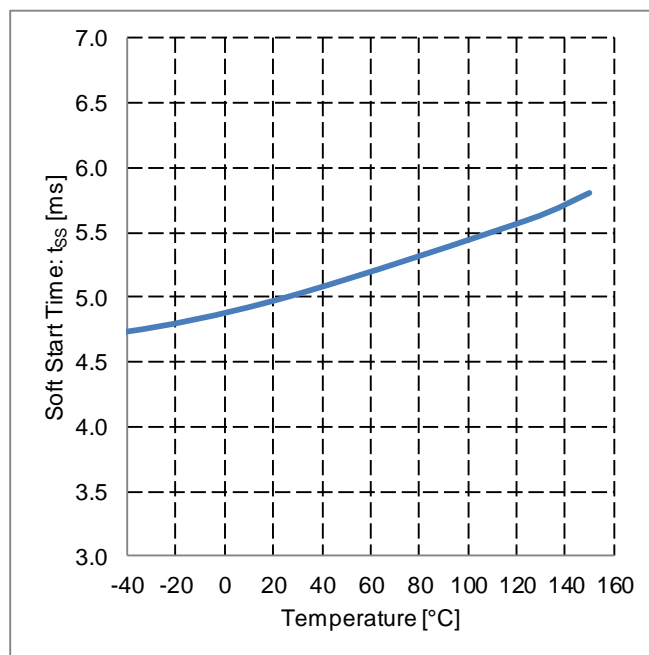


Figure 29. Soft Start Time vs Temperature

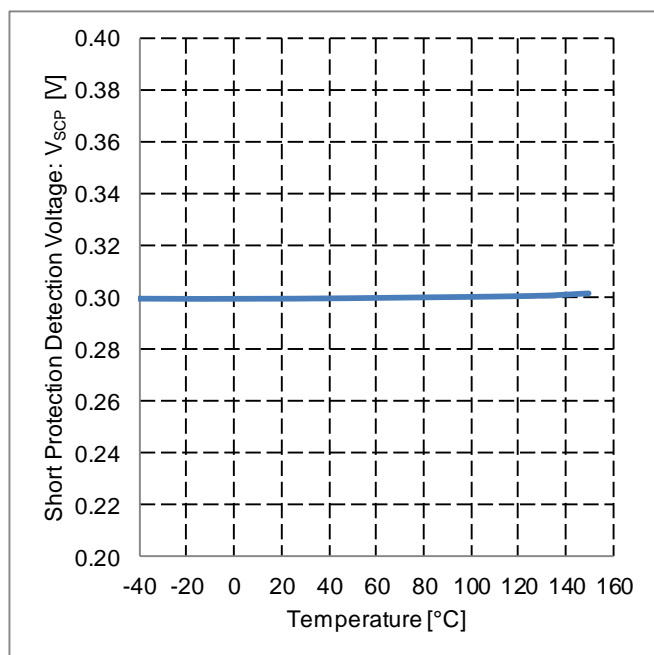


Figure 30. Short Protection Detection Voltage vs Temperature

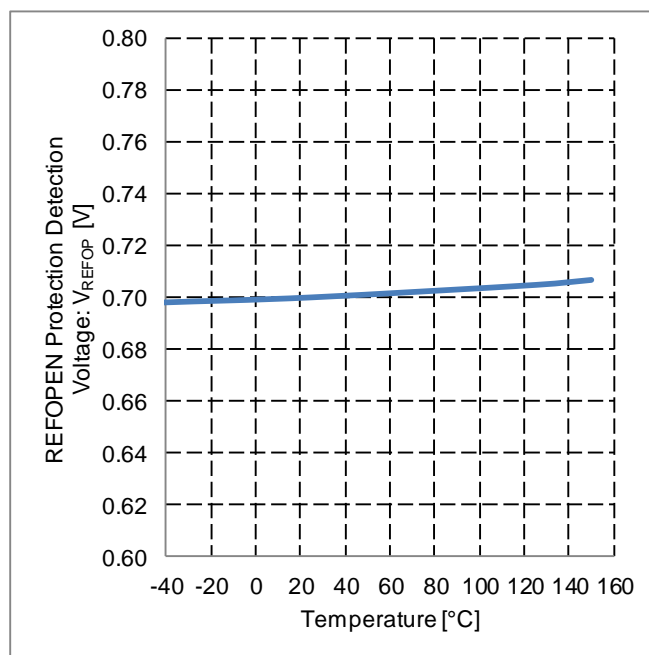


Figure 31. REFOpen Protection Detection Voltage vs Temperature

特性データ — 続き
(参考データ)

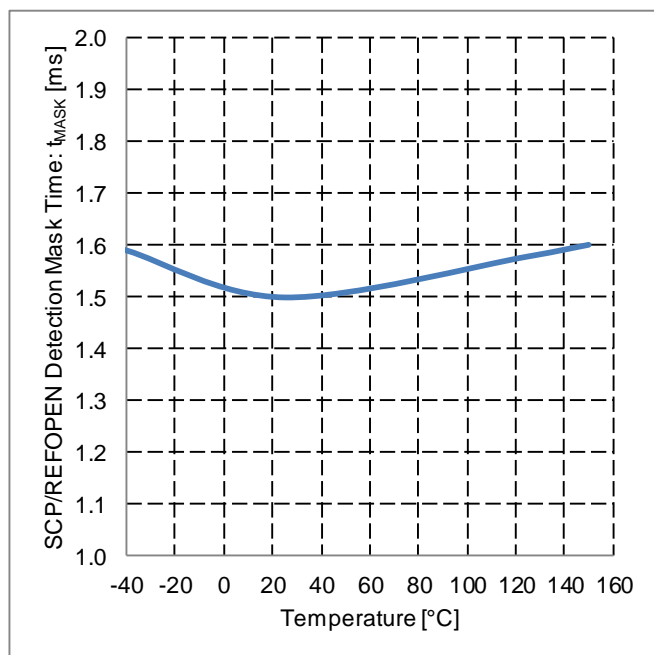


Figure 32. SCP/REFOPEN Detection Mask Time vs Temperature

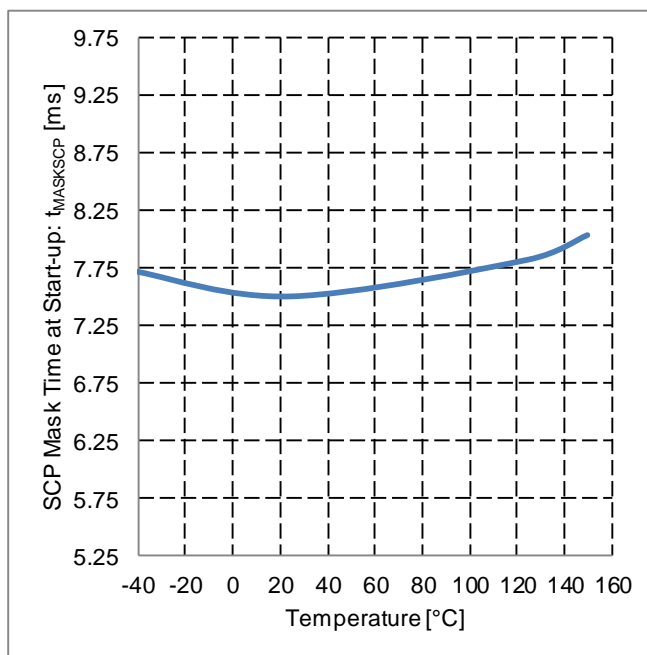


Figure 33. SCP Mask Time at Start-up vs Temperature

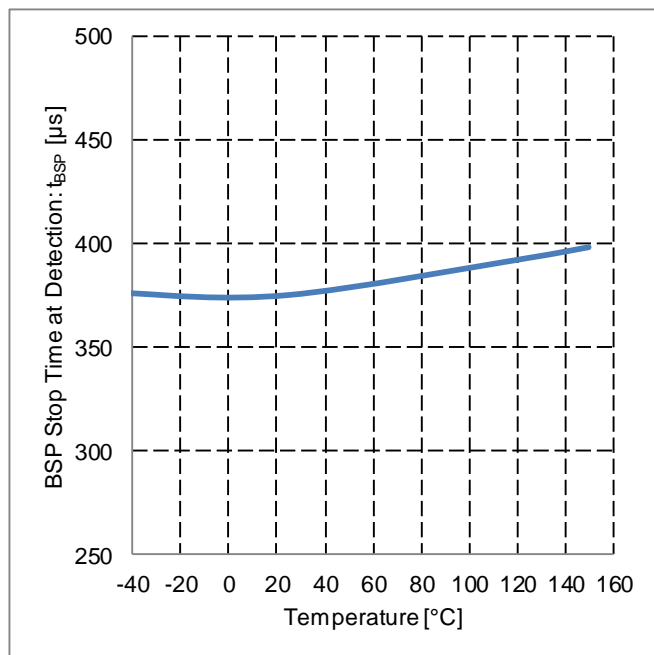


Figure 34. BSP Stop Time vs Temperature

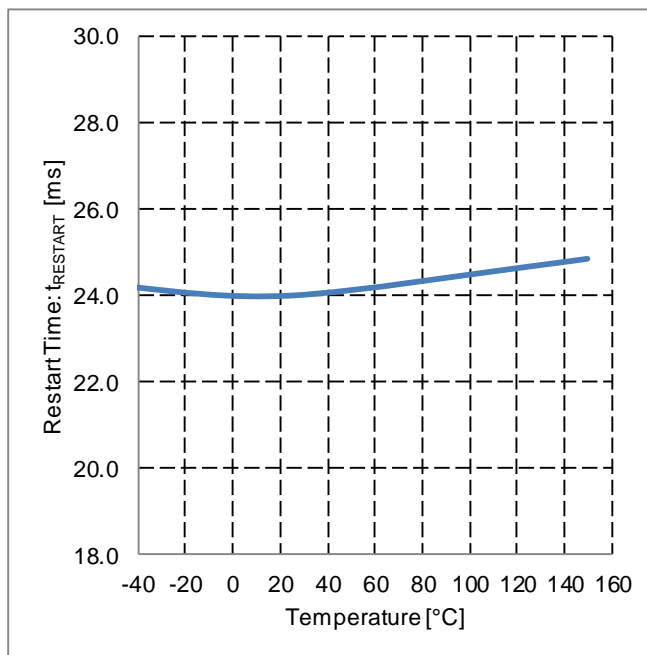


Figure 35. Restart Time vs Temperature

特性データ — 続き
(参考データ)

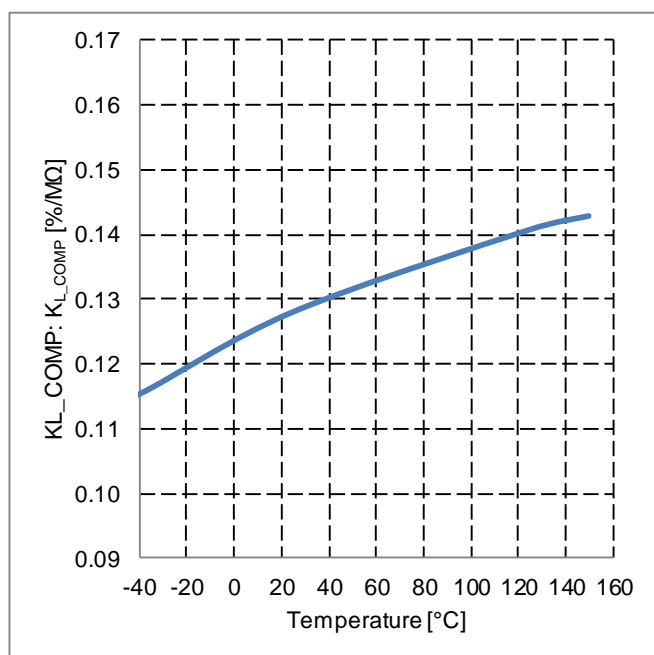


Figure 36. KL_COMP vs Temperature

応用回路例

1 出力電圧

内蔵スイッチング MOSFET のターン OFF 時、SW 端子電圧 V_{SW} が V_{IN} 端子電圧より高くなります。この SW 端子電圧と V_{IN} 端子電圧差は一次側フライバック電圧と等しくなるため、この電圧から二次側出力電圧を計算します。ターン OFF 時の SW 端子電圧 V_{SW} は以下の式で計算されます。

$$V_{SW} = V_{IN} + \frac{N_P}{N_S} \times (V_{OUT} + V_F) \quad [V]$$

V_{SW} : SW 端子電圧
 V_{IN} : V_{IN} 端子電圧
 N_P : 一次側トランス巻数
 N_S : 二次側トランス巻数
 V_{OUT} : 出力電圧
 V_F : 二次側の出力ダイオードの順方向電圧

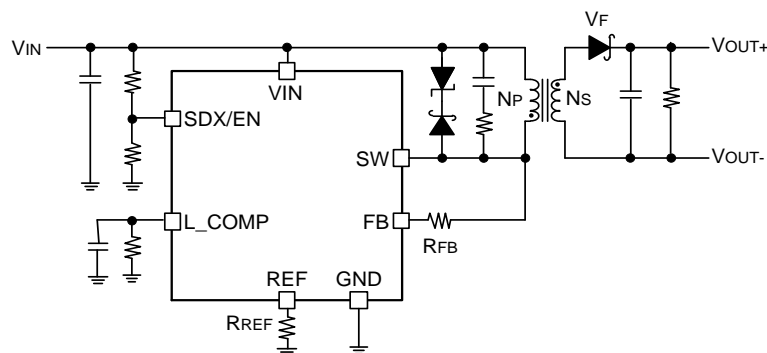


Figure 37. Application Block Diagram

一次側フライバック電圧は、FB - SW 端子間の外付け抵抗 R_{FB} によって FB 端子流入電流 I_{FB} に変換されます。FB 端子電圧は IC 内部回路により V_{IN} 端子電圧とほぼ等しくなるため、FB 端子流入電流 I_{FB} は以下の式で計算されます。

$$I_{FB} = \frac{V_{SW} - V_{FB}}{R_{FB}} = \frac{V_{IN} + \frac{N_P}{N_S} \times (V_{OUT} + V_F) - V_{FB}}{R_{FB}} = \frac{\frac{N_P}{N_S} \times (V_{OUT} + V_F)}{R_{FB}} \quad [A]$$

I_{FB} : FB 端子流入電流
 V_{FB} : FB 端子電圧
 R_{FB} : FB、SW 端子間の外付け抵抗

1 出力電圧 – 続き

さらに、FB 端子流入電流 I_{FB} は REF 端子と GND 端子間の外付け抵抗 R_{REF} に流れるため、REF 端子電圧は以下の式で計算されます。

$$V_{REF} = \frac{R_{REF}}{R_{FB}} \times \frac{N_P}{N_S} \times (V_{OUT} + V_F) \quad [V]$$

V_{REF} : REF 端子電圧

R_{REF} : REF 端子 - GND 端子間の外付け抵抗

R_{REF} は、REF 端子電圧 = V_{INTREF} のときに REF 端子に流れる電流が I_{REF} となるため、

$$R_{REF} = \frac{0.54V}{200\mu A} = 2.7k\Omega \quad \text{の抵抗を設定する必要があります。}$$

REF 端子電圧は、IC 内部の基準電圧とのコンパレータに入力されます。IC の内部回路により、REF 端子電圧は基準電圧と等しくなります。したがって、出力電圧と REF 端子電圧は以下の式で計算されます。

$$V_{OUT} = \frac{R_{FB}}{R_{REF}} \times \frac{N_S}{N_P} \times V_{INTREF} - V_F \quad [V]$$

この式からわかるように出力電圧 V_{OUT} は、一次側と二次側のトランス巻数比 (N_P/N_S)、及び R_{FB} と R_{REF} の抵抗比によって設定可能です。

上記の関係式より、FB 端子と SW 端子間の外付け抵抗 R_{FB} は以下の式で計算できます。

$$R_{FB} = \frac{R_{REF}}{V_{INTREF}} \times \frac{N_P}{N_S} \times (V_{OUT} + V_F) \quad [\Omega]$$

ただしトランスの二次側の ESR は上記式の V_F と同様に出力電圧を低下させる要因となります。

またトランスの結合が低い場合も N_P/N_S の巻数比がずれるため、出力電圧が低くなる要因となります。

そのため最終的には実機確認で出力電圧を調整してください。

応用回路例 — 続き

2 トランス

2.1 巻数比 N_P / N_S の決定

巻数比は、出力電圧、最大出力電力、デューティ、SW 端子電圧を設定するパラメータです。
フライバック・コンバータのデューティは以下の式で計算されます。

$$Duty = \frac{\frac{N_P}{N_S} \times (V_{OUT} + V_F)}{V_{IN} + \frac{N_P}{N_S} \times (V_{OUT} + V_F)} \quad [\%]$$

N_P : 一次側トランス巻数

N_S : 二次側トランス巻数

V_{OUT} : 出力電圧

V_F : 二次側の出力ダイオードの順方向電圧

V_{IN} : VIN 端子電圧

上式より巻数比は下記で計算します。

$$\frac{N_P}{N_S} = \frac{D_{TYP}}{1 - D_{TYP}} \times \frac{V_{IN}}{V_{OUT} + V_F}$$

D_{TYP} : VIN 電圧 (Typ) 時のデューティ

使用動作範囲の中央の VIN 電圧で D_{TYP} を 30 % ~ 50 % の範囲で設定を推奨します。はじめは $D_{TYP} = 40 \%$ に設定してください。巻数比は、最小入力電圧から決定される最大デューティ D_{MAX} により制限されます。

下記の式で与えられる D_{MAX} が 70 % を超えないことを必ず確認してください。もし超えるようであれば、上記の D_{TYP} が小さくなるように再設定してください。70 % を超える場合は OFF 時間が短くなるため、フライバック電圧の検出がずれることにより、出力電圧がずれる可能性があります。

$$\frac{N_P}{N_S} = \frac{D_{MAX}}{1 - D_{MAX}} \times \frac{V_{IN(Min)}}{V_{OUT(Max)} + V_{F(Max)}}$$

D_{MAX} : VIN 電圧 (Min) 条件の最大デューティ

$V_{OUT(Max)}$: 最大出力電圧

$V_{F(Max)}$: 二次側ダイオードの順方向電圧 (Max)

またフライバック電圧 V_{OR} は下記の式で計算されます。

$$V_{OR} = (V_{OUT} + V_F) \times \frac{N_P}{N_S} \quad [V]$$

下記で計算される SW 端子電圧が耐圧を超えないように設定してください。

$$V_{SW} = V_{IN(Max)} + V_{OR} + V_{SURGE} \quad [V]$$

例えば SW 端子耐圧に対しディレーティングを 90 % とする場合、SW 端子電圧は、
 $60V \times (100\% - 10\%) = 54V$ となるので、54V 以内となるように設計する必要があります。

$V_{IN(Max)} = 30V$ 、 $V_{OR} = 10V$ の場合、

V_{SURGE} は $54V - (30V + 10V) = 14V$ となるため、サージ電圧を 14V 以内にする必要があります。 V_{SURGE} はトランスの漏れ磁束によって発生します。 V_{SURGE} が大きい場合はトランス構造の見直しやスナバ回路の調整が必要となります。

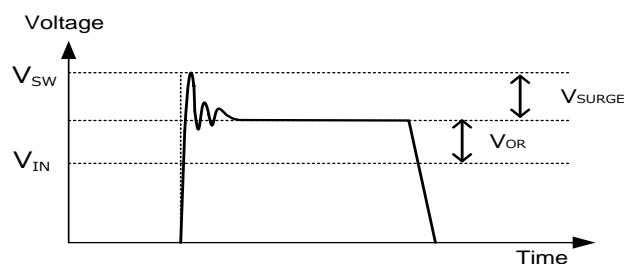


Figure 38. SW Waveform

トランスを決定時は、上記を満たすような巻数比を仮設定してください。

巻数比が決定されると、FB 端子抵抗 R_{FB} の設定が可能となり、出力電圧が設定されます。

2 トランス — 続き

2.2 L_P 、 L_S の計算

電流連続モード動作となるように L_P 、 L_S を設定します。

L_P 、 L_S を求めるにあたり電流連続モードの深さ k を使用して決定します。

k は Figure 39 の I_{SPK} 、 I_{SB} から下記の式で表されます。

$$k = (I_{SPK} - I_{SB}) / I_{SPK}$$

I_{SPK} : 二次側トランスピーク電流

I_{SB} : 二次側トランスボトム電流

K : 電流連続モードの深さを表す定数 (設計時は $k = 0.25$ を目安としてください。)

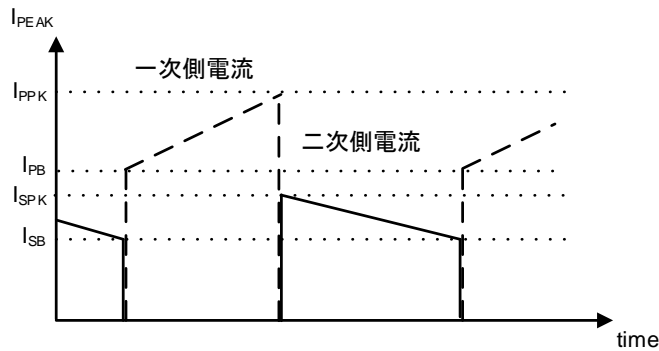


Figure 39. The Waveform Example of Primary and Secondary Current of Transformer

I_{PPK} : 一次側トランスピーク電流

I_{PB} : 一次側トランスボトム電流

IC の一次側最大ピーク電流は電氣的特性の I_{LIMIT} で決定されています。

I_{LIMIT} 最小値から二次側最小ピーク電流 $I_{SPK1(Min)}$ が決定されます。

$$I_{SPK1(Min)} = I_{LIMIT(Min)} \times \frac{N_P}{N_S} \quad [A]$$

また最大出力電流 $I_{OUT(Max)}$ から二次側ピーク電流 $I_{SPK2(Max)}$ を下記の式で求めます。

$$I_{SPK2(Max)} = \frac{2 \times I_{OUT(Max)}}{(1 - D_{MAX}) \times (2 - k)} \times \frac{1}{\eta} \quad [A]$$

η : 電源効率 70 % を目安としてください。

$I_{OUT(Max)}$ を出力するために、 $I_{SPK2(Max)} < I_{SPK1(Min)}$ の条件を必ず満たす必要があります。

条件を満たせない場合は k を変更して再設計してください。 k 値は高くなるほど、不連続モードで動作する負荷領域が広がります。 $k = 1$ では全領域で不連続モード動作となります。本 IC は連続モード動作させることで、高速応答や低 EMI の特性を得るために低い k 値を推奨しています。

k 値が高い場合でも、電源動作に問題はありせん。

二次側インダクタンス $L_{S(Max)}$ は下記の式で計算されます。

$$L_{S(Max)} = \frac{(2 - k) \times (V_{OUT} + V_F) \times (1 - D_{MAX})^2}{2 \times I_{OUT(Max)} \times f_{sw(Max)} \times k} \quad [\mu H]$$

$f_{SW(Max)}$: スイッチング周波数 このスイッチング周波数は 430 kHz で計算してください。

$I_{OUT(Max)}$: 最大 2 次側出力電流

この時、一次側インダクタンス L_P は下記の式で求められます。

$$L_P = L_S \times \left(\frac{N_P}{N_S}\right)^2 \quad [\mu H]$$

2 トランス — 続き

2.3 I_{PRMS}、I_{SRMS} の計算

最大一次側 RMS 電流 I_{PRMS} 及び最大二次側 RMS 電流 I_{SRMS} は下記の計算となります。

$$I_{PRMS} = \sqrt{\frac{(I_{PPK}^2 + I_{PPK} \times I_{PB} + I_{PB}^2) \times D_{MAX}}{3}} \quad [A]$$

$$I_{SRMS} = \sqrt{\frac{(I_{SPK}^2 + I_{SPK} \times I_{SB} + I_{SB}^2) \times (1 - D_{MAX})}{3}} \quad [A]$$

トランスの線径を選択するときは、この RMS 電流を参考に選択してください。

3 出力コンデンサ

出力コンデンサは、できるだけ二次側ダイオードの近くに配置してください。

出力コンデンサ容量値 C_{OUT} は出力リップル電圧 ΔV_O と起動時間から設定します。

1 回のスイッチングで発生する出力リップル電圧は下記の計算式になります。

$$\Delta V_O = \frac{I_{OUT(Max)} \times D_{MAX}}{f_{SW(Max)} \times C_{OUT}} \quad [V]$$

一方、出力容量が大きい場合は起動時間が長くなります。起動時に SCP 起動時検出マスク時間 t_{MASKSCP} 経過した時点で、REF 電圧が V_{SCP} 電圧よりも低い場合、起動できません。そのため、下記の条件を満たす必要があります。

$$C_{OUT} \leq \frac{1}{2} \times \frac{t_{MASKSCP(Min)} \times \{ (I_{LIMIT(Min)} \times \frac{N_P}{N_S}) \times (1 - Duty) - I_{OUT(Max)} \}}{V_{OUT} \times (\frac{V_{SCP(Max)}}{V_{INTREF(Min)}})} \quad [\mu F]$$

ここで、 $\frac{V_{SCP(Max)}}{V_{INTREF(Min)}} = 0.762$ となります。

負荷応答時や電源電圧応答時には出力電圧を保持するために大きいコンデンサ容量値が必要となります。

出力電圧容量の目安としては、20 μF 以上の容量値を推奨します。

セラミック・コンデンサは温度特性や容量バラつき、DC バイアス特性などの影響により容量値が低下する可能性があります。これらの点に注意して、部品を選択してください。

4 入力コンデンサ

入力コンデンサはセラミック・コンデンサを使用し、なるべく IC に近い位置に配置してください。

コンデンサ容量は 10 μF 以上の容量値としてください。

応用回路例 — 続き

5 二次側出力ダイオード

二次側出力ダイオードの順方向電圧 V_F は出力電圧の誤差要因となるため、 V_F の小さいショットキーバリアダイオードまたはファストリカバリーダイオードを推奨します。二次側出力ダイオードの選定においては、二次側逆電圧のピークがダイオードの定格を超えないようにする必要があります。また二次側 RMS 電流 I_{SRMS} も定格を超えないように設定する必要があります。

一般に、二次側出力ダイオードの逆方向耐圧 V_R は 30 % 以上のマージンを推奨します。

$$V_R = (V_{IN(Max)} \times \frac{N_S}{N_P} + V_{OUT}) \times 1.3 + V_{SURGE} \quad [V]$$

V_R : 二次側出力ダイオードの逆方向電圧

$V_{IN(Max)}$: VIN 端子最大電圧

N_P : 一次側トランス巻数

N_S : 二次側トランス巻数

V_{OUT} : 出力電圧

V_{SURGE} : ダイオードに発生するトランスサージ電圧

また二次側出力ダイオードの定格電流は I_{SRMS} に対して 2 倍以上のマージン設計を推奨します。

6 出力抵抗及びツェナーダイオード(最小負荷電流)

無負荷時や軽負荷時に出力電圧は上昇します。この理由は、本 IC は軽負荷の時に最大 OFF 時間 t_{OFF_MAX} 及び最小 ON 時間 t_{ON_MIN} で決まる最低周波数で必ずスイッチング動作するためです。

この最低周波数のスイッチング周波数で決定される電力 P_{O_MIN} に対して、二次側負荷がこれよりも軽い場合に出力電圧は上昇します。 P_{O_MIN} は、下記の式で計算されます。

$$P_{O_MIN} = \frac{V_{IN(Max)}^2}{2 \times L_P} \times t_{ON_MIN(Max)}^2 \times \frac{1}{t_{ON_MIN(Max)} + t_{OFF_MAX(Min)}} \quad [W]$$

$$I_{OUT_MIN} = \frac{P_{O_MIN}}{V_{OUT}} \text{ の式のため、} I_{OUT_MIN} \text{ から求めることも可能です。}$$

二次側出力電圧の上昇が問題になる場合、二次側出力ツェナーダイオードを接続し、電圧の上昇を抑制してください。また、二次側出力に抵抗を付けて一定の損失を与えることで、出力電圧の上昇を抑えることも必要です。二次側に接続する出力抵抗 R_{OUT} は下記を目安としてください。またこの抵抗損失 P_{LOSS} は下記の計算式になります。

$$P_{LOSS} = \frac{V_{OUT}^2}{R_{OUT}} \quad [W]$$

$$R_{OUT} \leq \frac{V_{OUT}^2}{P_{O_MIN}} = \frac{V_{OUT}^2}{\frac{V_{IN(Max)}^2}{2 \times L_P} \times t_{ON_MIN(Max)}^2 \times \frac{1}{t_{ON_MIN(Max)} + t_{OFF_MAX(Min)}}} \quad [\Omega]$$

実際には、上式で計算された R_{OUT} 負荷を使用しても二次側放電時に過渡的に出力電圧が上昇します。

そのため、この R_{OUT} よりも十分低く設定する必要があります。

この抵抗値は実機評価において調整してください。また抵抗選択時は抵抗の定格電力に注意してください。

出力電圧上昇の原因は応用回路例「10 各負荷に対する周波数動作と出力電圧への影響」にて後述しています。

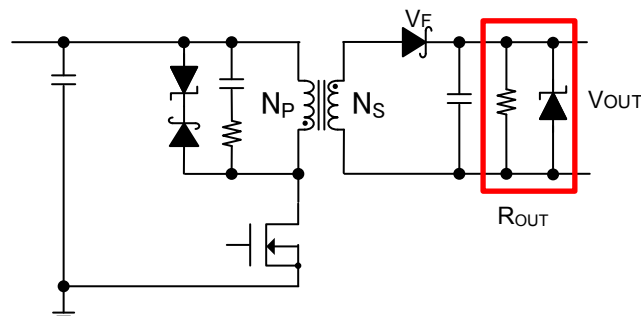


Figure 40. Zener Diode and Resistor to Secondary Output

応用回路例 — 続き

7 スナバ回路

トランスの結合度が低い、基板の大電流ラインが長いなどの場合、ターン OFF 時の SW 端子に過大な電圧が印加される可能性があります。

これを抑制するため、Figure 41 で示されるスナバ回路を使用します。

このスナバ回路はフライバック電圧+サージ電圧がこのスナバ電圧を超えた場合に、電圧クランプします。

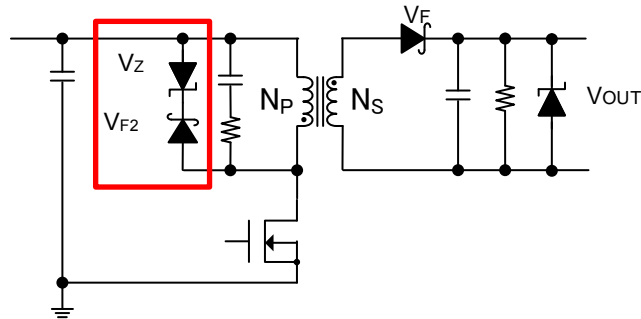


Figure 41. Snubber Circuit

クランプ電圧は下記の式で決定されます。

$$V_{CLAMP} = V_{F2} + V_Z \quad [V]$$

V_{CLAMP} : スナバのクランプ設定電圧

V_{F2} : ショットキーダイオードの順方向電圧

V_Z : ツェナーダイオードのツェナー電圧

クランプ設定電圧がフライバック電圧 $\frac{N_P}{N_S} \times (V_{OUT} + V_F)$ よりも低い場合、ターン OFF 時にツェナーに電流が流れます。そのためフライバック電圧よりも必ず高い電圧で設定してください。

また、スナバ回路は動作応答性があるため、設定したクランプ電圧でクランプされない場合があります。そのため、必ず実際に動作時のクランプ電圧を確認してください。

8 SDX/EN 端子抵抗

8.1 Enable 電圧の設定

VIN UVLO 解除後の Enable 電圧 V_{IN_ENABLE} は、以下の式で設定することができます。

$$V_{IN_ENABLE} = V_{EN1} \times \frac{R_1 + (R_2 // R_{SDX/EN})}{R_2 // R_{SDX/EN}} \quad [V]$$

V_{IN_ENABLE} : 狙いの動作開始 VIN 電圧

V_{EN1} : Enable 電圧 1

$R_2 // R_{SDX/EN}$: R_2 と IC 内部の $R_{SDX/EN}$ との分圧抵抗

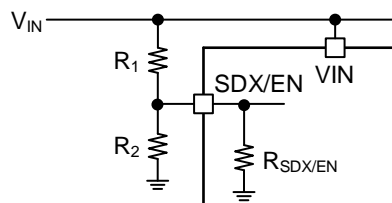


Figure 42. Resistors Connected to the SDX/EN Pin

8.2 Disable 電圧の設定

VIN 端子電圧立ち下り時の Disable 電圧 $V_{IN_DISABLE}$ は以下の式で設定することができます。

$$V_{IN_DISABLE} = V_{EN2} \times \frac{R_1 + (R_2 // R_{SDX/EN})}{R_2 // R_{SDX/EN}} \quad [V]$$

$V_{IN_DISABLE}$: 狙いの動作停止 VIN 電圧

V_{EN2} : Enable 電圧 2

応用回路例 — 続き

9 L_COMP 端子抵抗による出力電圧補償機能

本 IC は一次側トランスピーク電流 I_P の増加に応じて出力電圧 V_{OUT} の電圧降下の補償が可能です。
 V_{OUT} が変化する原因には、二次側ダイオードの V_F 変動やトランスの漏れ磁束が挙げられます。
 出力電圧補償機能の一例を Figure 43 に示します。

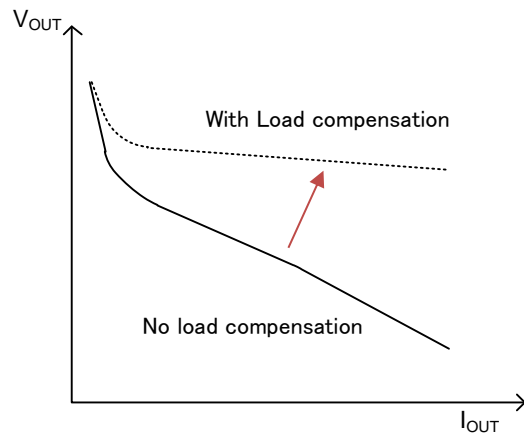


Figure 43. L_COMP Voltage Compensation Example

この機能は出力電圧を決定する REF 電流に $I_{REFCOMP}$ 電流を加えることで出力電圧を補償します。

$$V_{OUT} = R_{FB} \times \frac{N_S}{N_P} \times \left(\frac{V_{INTREF}}{R_{REF}} + I_{REFCOMP} \right) - V_F \quad [V]$$

$\frac{V_{INTREF}}{R_{REF}} = 200 \mu A$ (Typ) は固定値です。 $I_{REFCOMP}$ は対して、一次側電流の増加に応じて増加します。その結果として、二次側の負荷電流に応じて出力電圧を補償します。

$I_{REFCOMP}$ は下記の式で決定します。

$$I_{REFCOMP} = R_{L_COMP} \times K_{L_COMP} \times I_{SW(Ave)} \quad [\mu A]$$

R_{L_COMP} : L_COMP 端子に接続される抵抗

$I_{SW(Ave)}$: SW 端子に流れる平均電流

K_{L_COMP} : IC 内部の固定値

SW 端子の平均電流 $I_{SW(Ave)}$ は下記の式に変換できます。

$$I_{SW(Ave)} = I_{S(Ave)} \times \frac{N_S}{N_P} = I_{OUT} \times \frac{1}{\eta} \times \frac{N_S}{N_P} \quad [A]$$

η : 効率 (70 %程度で設計し、アプリケーション評価で R_{L_COMP} を調整してください。)

この式で示すように、 $I_{SW(Ave)}$ は I_{OUT} に比例するため、上記の補償が可能です。

また補償量は L_COMP 端子の抵抗値によって調整可能です。

I_{SW} は三角波電流のため、これを平滑化するために L_COMP 端子には必ず 0.1 μF 以上のコンデンサを接続してください。

L_COMP 端子の抵抗は下記の式で計算します。

$$R_{L_COMP} = \frac{I_{REFCOMP}}{I_{SW(Ave)}} \times \frac{1}{K_{L_COMP}} \quad [k\Omega]$$

必ずアプリケーション評価にて出力電圧特性を確認し、必要に応じて L_COMP 端子抵抗を調整してください。
 また、補償を行わない場合は L_COMP 端子を GND ショートとしてください。

応用回路例 — 続き

10 各負荷に対する周波数動作と出力電圧への影響

本 IC は軽負荷時にスイッチング周波数を低下させることで高効率を実現します。

連続モード動作時、一定負荷に対して周波数は f_{SW} となるように動作します。

負荷が軽くなり、連続モードと不連続モードの切り替わり点に達すると、スイッチング周波数が f_{SW} から低下を始めます。この切り替わり点となる負荷電流 I_{OUT_fSW1} は以下の式で計算されます。

$$I_{OUT_fSW1} = \frac{1}{2} \times \frac{(V_{IN} \times Duty)^2}{L_P \times f_{SW} \times V_{OUT}} \times \eta \quad [A]$$

I_{OUT_fSW1} : 連続モードと不連続モードの切り替わり負荷電流

f_{SW} : スwitchング周波数

V_{IN} : VIN 端子電圧

L_P : 一次側インダクタンス

V_{OUT} : 出力電圧

η : 効率

負荷が軽くなると、ON 時間と OFF 時間は低下し、ON 時間は最小 ON 時間 t_{ON_MIN} で動作します。この最小 ON 幅で動作する時の負荷電流は下記で求められます。

$$I_{OUT_fSW2} = \frac{1}{2} \times \frac{f_{SW} \times (V_{IN} \times t_{ON_MIN})^2}{L_P \times V_{OUT}} \times \eta \quad [A]$$

I_{OUT_fSW2} : 最小 ON 時間で動作する負荷電流

t_{ON_MIN} : 最小 ON 時間

さらに負荷が軽くなると、ON 時間は t_{ON_MIN} よりも短くならないため、OFF 時間が長くなります。本 IC は最大 OFF 時間 t_{OFF_MAX} が決まっているため、最小周波数は下記で計算されます。

$$f_{SW_MIN} = \frac{1}{t_{ON_MIN} + t_{OFF_MAX}} \quad [kHz]$$

f_{SW_MIN} : 最小スイッチング周波数

t_{OFF_MAX} : 最大 OFF 時間

無負荷時や軽負荷時にも一定のスイッチング周波数で動作するので、一定の電力が出力されます。そのため無負荷時や軽負荷時には電圧が上昇します。また、本 IC は EMI 改善のために周波数スペクトラム拡散機能を搭載しています。そのため動作時に周波数は一定の割合で変化します。この機能に依存する周波数により、一定の出力リップル電圧が発生します。

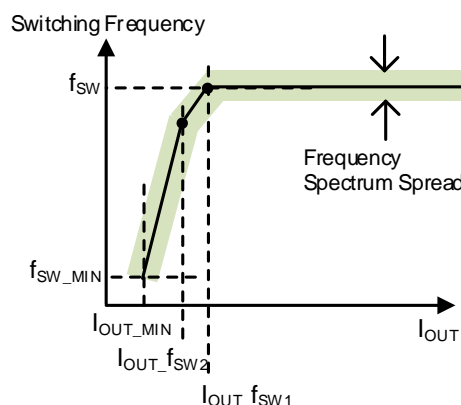
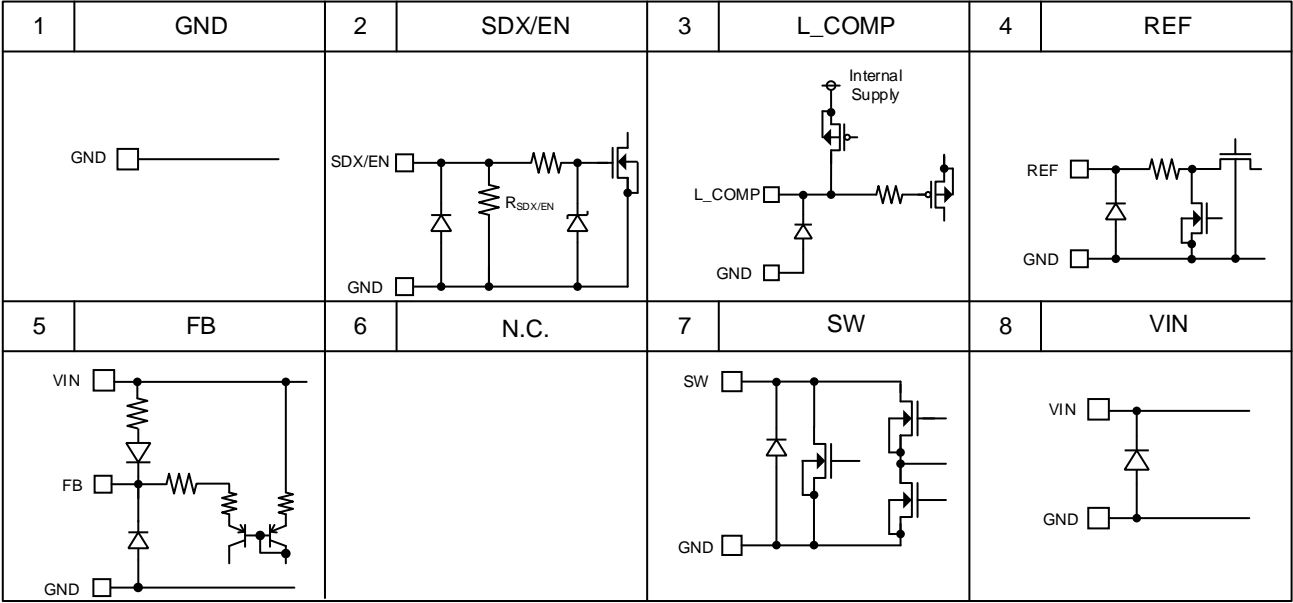


Figure 44. Switching Frequency

入出力等価回路図



使用上の注意

1. 電源の逆接続について

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。

2. 電源ラインについて

基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。グラウンドラインについても、同様のパターン設計を考慮してください。また、LSI のすべての電源端子について電源-グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量低下が起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

3. グラウンド電位について

グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。

4. グラウンド配線パターンについて

小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

5. 推奨動作条件について

推奨動作条件で規定される範囲で IC の機能・動作を保証します。また、特性値は電気的特性で規定される各項目の条件下においてのみ保証されます。

6. ラッシュカレントについて

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

7. セット基板での検査について

セット基板での検査時に、インピーダンスの低い端子にコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

8. 端子間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けした場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

9. 未使用の入力端子の処理について

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

使用上の注意 — 続き

10. 各入力端子について

本 IC はモノリシック IC であり、各素子間に素子分離のための P+アイソレーションと、P 基板を有しています。この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。

例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、

○抵抗では、 $GND > (\text{端子 A})$ の時、トランジスタ (NPN) では $GND > (\text{端子 B})$ の時、P-N 接合が寄生ダイオードとして動作します。

○また、トランジスタ (NPN) では、 $GND > (\text{端子 B})$ の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。

IC の構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND (P 基板) より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。アプリケーションにおいて電源端子と各端子電圧が逆になった場合、内部回路または素子を損傷する可能性があります。例えば、外付けコンデンサに電荷がチャージされた状態で、電源端子が GND にショートされた場合などです。また、電源端子直列に逆流防止のダイオードもしくは各端子と電源端子間にバイパスのダイオードを挿入することを推奨します。

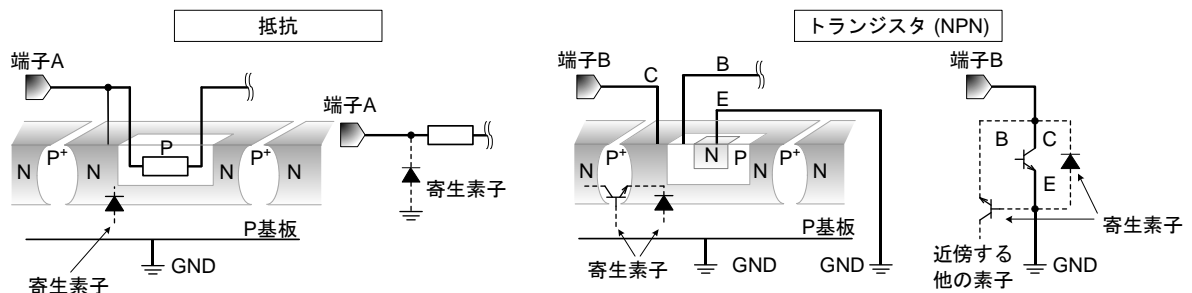


Figure 45. モノリシック IC 構造例

11. セラミック・コンデンサの特性変動について

外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮のうえ、定数を決定してください。

12. 温度保護回路について

IC を熱破壊から防ぐための温度保護回路を内蔵しております。最高接合部温度内でご使用いただきますが、万が一最高接合部温度を超えた状態が継続すると、温度保護回路が動作し出力パワー素子が OFF します。その後チップ温度 T_j が低下すると回路は自動で復帰します。なお、温度保護回路は絶対最大定格を超えた状態での動作となりますので、温度保護回路を使用したセット設計などは、絶対に避けてください。

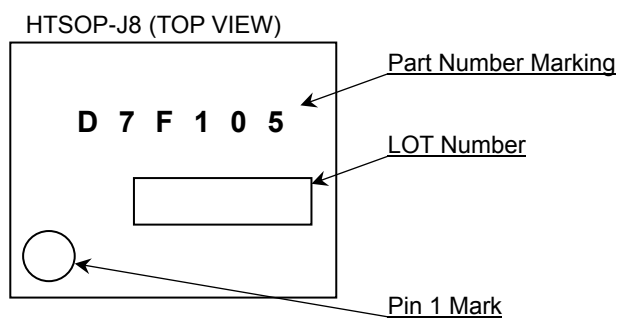
13. 過電流保護回路について

出力には電流能力に応じた過電流保護回路が内部に内蔵されているため、負荷ショート時には IC 破壊を防止しますが、この保護回路は突発的な事故による破壊防止に有効なもので、連続的な保護回路動作、過渡時でのご使用に対応するものではありません。

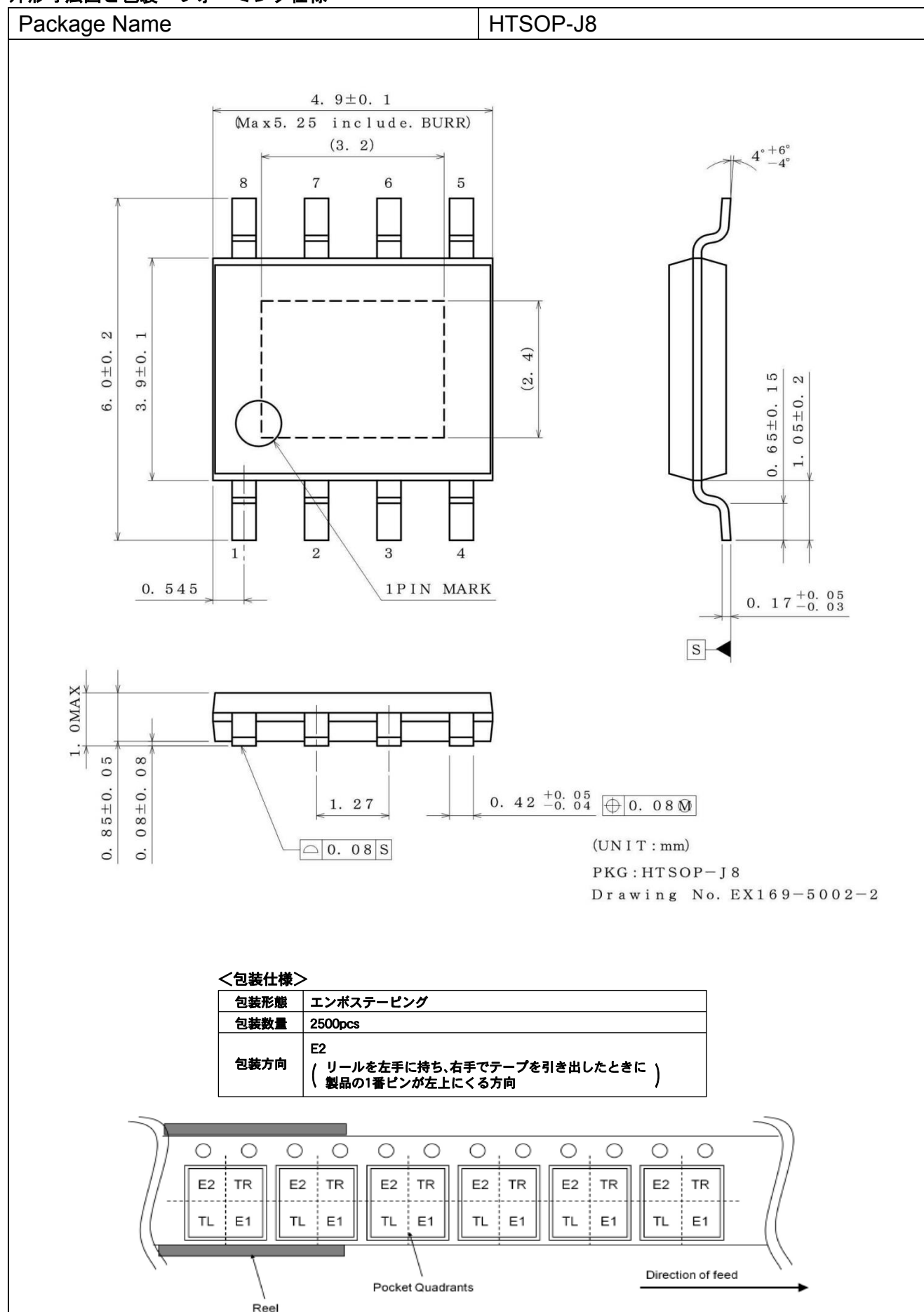
発注形名情報

B D 7 F 1 0 5 E F J	-	C E 2
パッケージ EFJ: HTSOP-J8		製品ランク C: 車載ランク製品 包装、フォーミング仕様 E2: リール状エンボステーパーピング (HTSOP-J8)

標印図



外形寸法図と包装・フォーミング仕様



改訂履歴

日付	版	変更内容
2022.03.01	001	新規作成

ご注意

ローム製品取扱い上の注意事項

- 極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器^(Note 1)、航空宇宙機器、原子力制御装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

- 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
 - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
 - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
- 本製品は、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
 - ①水・油・薬液・有機溶剤等の液体中でのご使用
 - ②直射日光・屋外暴露、塵埃中でのご使用
 - ③潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所でのご使用
 - ④静電気や電磁波の強い環境でのご使用
 - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合
 - ⑥本製品を樹脂等で封止、コーティングしてのご使用
 - ⑦はんだ付けの後に洗浄を行わない場合(無洗浄タイプのフラックスを使用される場合は除く。ただし、残渣については十分に確認をお願いします。)又は、はんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合
 - ⑧結露するような場所でのご使用
- 本製品は耐放射線設計はなされておられません。
- 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
- パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
- 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
- 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
- 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

- ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
- はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。
その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。（人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等）

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
 - ① 潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所での保管
 - ② 推奨温度、湿度以外での保管
 - ③ 直射日光や結露する場所での保管
 - ④ 強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き（梱包箱に表示されている天面方向）で取り扱いください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は、外国為替及び外国貿易法に定めるリスト規制貨物等に該当するおそれがありますので、輸出する場合には、ロームへお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等（ソフトウェア含む）との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。