

FET 異常検出機能内蔵

# 高効率・低待機時消費電力 2ch 二次側同期整流制御 IC

## BD85506F

### 概要

BD85506F は二次側の異常検出機能を充実させた LLC 向け 2ch 二次側同期整流コントローラです。本 IC は BODY DIODE 整流動作などの FET 異常を検知する機能を内蔵しています。その他、高精度過電圧検出回路も内蔵し、安全性向上と外付け部品削減に貢献します。効率面では同期整流 FET の OFF スレッシュホールド電圧を抵抗で調整可能です。また、各 FET の SOURCE モニタ端子を設けることで、各 DRAIN-SOURCE 間電圧をモニタできるため、さらなる効率改善が可能です。一次側コントローラの軽負荷時のバースト動作では同期整流動作を自動的に待機状態とし、スイッチング電力、及び IC 自身の回路電流を抑え待機時消費電力を削減します。また、内蔵されている多目的コンパレータは異常検出コンパレータの他に低消費シャントレギュレータとしても使用可能です。動作電源電圧は 5.0 V ~ 32 V と幅広く、様々な出力電圧ラインアップに対応できます。また、高耐圧 120 V(Max) プロセス採用により、DRAIN 電圧を直接モニタすることが可能です。

### 特長

- 二次側同期整流用 FET 異常検出機能内蔵
- 過電圧(OVP)検出回路内蔵(外部調整可能、高精度 2%)
- FET OFF スレッシュホールド電圧調整可能とし効率改善
- 各 FET の SOURCE を個別にモニタ可能
- 待機モード自動判別機能内蔵
- 多目的コンパレータを内蔵(シャントレギュレータとしても使用可能)
- スロースタート機能により起動時の FET 異常検出機能とスイッチング動作の動作開始時間を設定可能
- 幅広い入力電圧範囲 5.0 V ~ 32 V
- D1, D2 端子耐圧 120 V(Max)
- フロー対応 SOP14 パッケージ

備考) データシート記載の数値は、特に指定のない限り typical です。

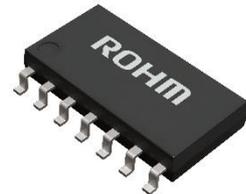
### 重要特性

- 入力電圧範囲: 5.0 V ~ 32 V
- 動作回路電流(SW 停止時): 800  $\mu$ A(Typ)
- 待機時回路電流: 300  $\mu$ A(Typ)
- DRAIN モニタ端子耐圧: 120 V(Max)
- 動作温度範囲: -40  $^{\circ}$ C ~ +105  $^{\circ}$ C

### パッケージ

SOP14

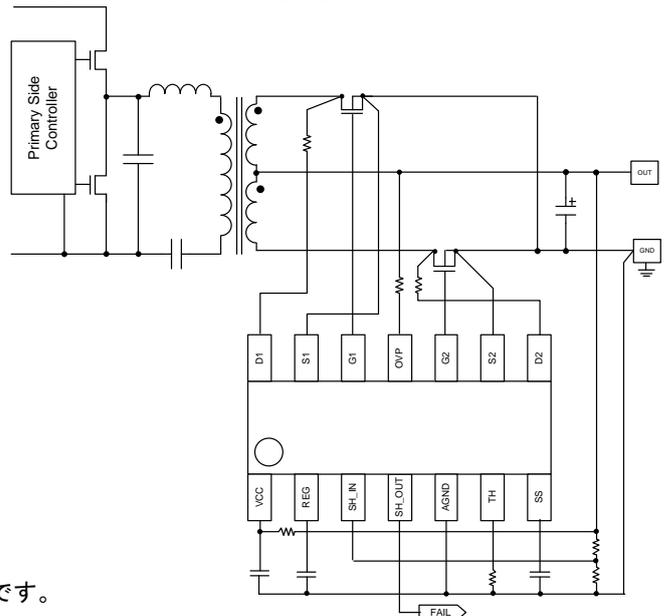
W(Typ) x D(Typ) x H(Max)  
8.70 mm x 6.20 mm x 1.71 mm



### 用途

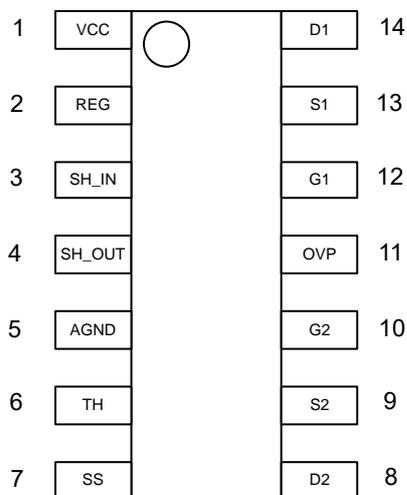
絶縁型 LLC タイプ ACDC 電源全般  
アダプタ、TV、プリンタ、OA 機器など

### 基本アプリケーション回路



## 端子配置図

(TOP VIEW)



Pin Configuration

## 端子説明

端子番号	端子名	機能
1	VCC	電源入力端子
2	REG	ドライバ電源出力端子
3	SH_IN	多目的コンパレータ入力端子/ENABLE 入力端子
4	SH_OUT	多目的コンパレータ出力端子/異常検出時 FAIL 出力端子
5	AGND	アナログ用 GND 端子
6	TH	FET OFF スレッシュホールド設定端子
7	SS	起動時、二次側同期整流駆動・FET 異常検出機能マスク時間設定端子
8	D2	2ch DRAIN 信号入力端子
9	S2	2ch SOURCE 信号入力端子
10	G2	2ch GATE 駆動信号出力端子
11	OVP	過電圧検出設定端子
12	G1	1ch GATE 駆動信号出力端子
13	S1	1ch SOURCE 信号入力端子
14	D1	1ch DRAIN 信号入力端子



## 各ブロック動作説明

## 1.SET COMP ブロック

D1, D2 端子電圧をモニタし、 $-120\text{ mV}$  以下を検知することで FET を ON させる信号を出力します。

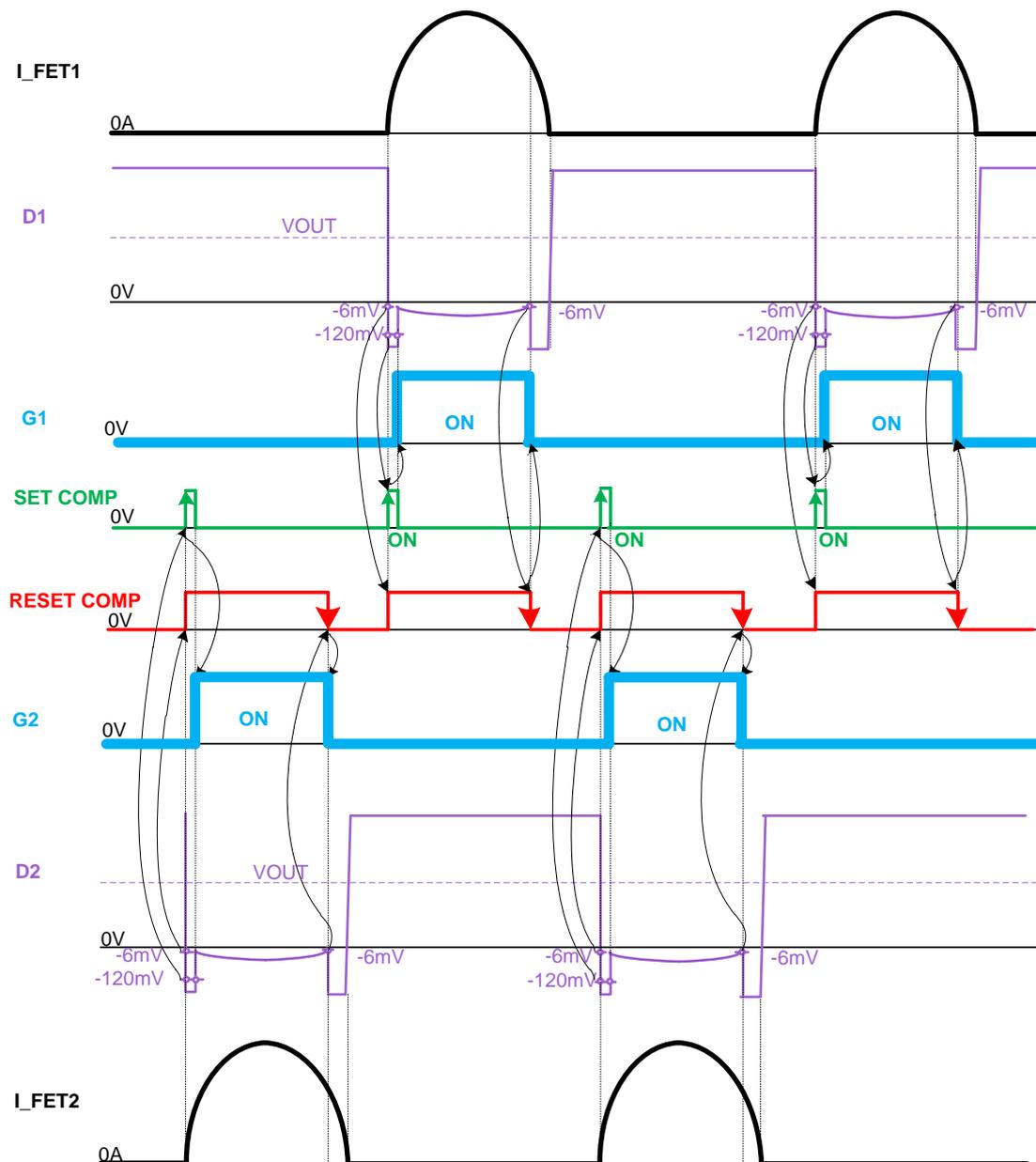
## 2.RESET COMP ブロック

D1, D2 端子電圧をモニタし、TH 端子での設定電圧以上を検知することで FET を OFF させる信号を出力します。

## 3.OFF Threshold ブロック

TH 端子の抵抗設定により、FET を OFF させる D1, D2 電圧を設定します。(D1, D2 はそれぞれ同じ設定になります)

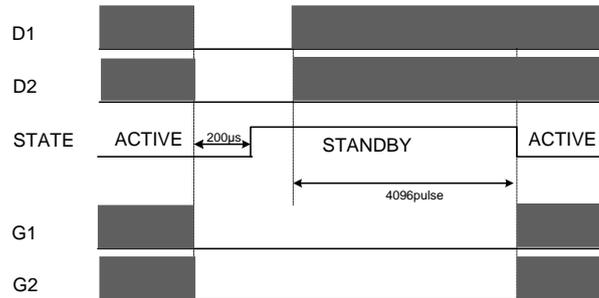
2ch 二次側同期整流の ON/OFF シーケンスを下記に示します。(TH 端子は  $200\text{ k}\Omega$ 、 $-6\text{ mV}$  設定とした例です)



## 各ブロック動作説明 — 続き

## 4.Auto Standby ブロック

D1, D2 端子パルスの有無を検出することで、自動的に同期整流動作を動作・停止します。200  $\mu$ s 間パルスが D1, D2 端子へ入力されない場合は待機状態となり、同期整流動作を停止させます。D1, D2 端子へ入力される合計パルス数 4096 pulse をカウント完了すると復帰し、同期整流動作を再開します。



## 5.COMP ブロック

多目的コンパレータブロックです。セットの温度モニタや電圧モニタなど、様々な検出コンパレータとして使用可能です。また、帰還動作させることで低消費シャントレギュレータとしても使用可能です。

## 6.ENABLE COMP ブロック

同期整流 ON/OFF 制御用コンパレータです。SH\_IN 端子  $\leq 0.4$  V となると SS 端子容量を放電し、同期整流動作と G 端子 OPEN 検出、D 端子 OPEN 検出を停止させます。

## 7.OVP ブロック

出力電圧の過電圧検出ブロックです。下側抵抗 20 k $\Omega$  を内蔵しているため、検出ノード-OVP 端子間へ抵抗を接続することで、検出電圧を調整できます。OVP を検出後は SH\_OUT 端子より FAIL 信号(2.5 mA の定電流 sink)を出力します。そして OVP 解除電圧に達するか、VCC\_UVLO 検出となると SH\_OUT からの定電流 sink を停止させます。

## 8.LDO ブロック

IC 内部電源生成ブロックです。ドライバ用電源は REG 端子として出力されており、セラミック・コンデンサを接続することで安定動作します。

## 9.SS COMP ブロック

起動時、同期整流、G 端子 OPEN 検出、D 端子 OPEN 検出の動作開始時間の設定を行うスロースタートブロックです。VCC UVLO 解除されると SS 端子より定電流 50  $\mu$ A が出力され、容量に充電されます。SS 端子電圧が 0.5 V 以上まで充電されると、

- ・ SH\_IN 端子電圧  $\geq 0.4$  V  $\Rightarrow$  SS 端子容量の充電を継続。同期整流と G, D 端子 OPEN 検出が動作開始。
- ・ SH\_IN 端子電圧  $< 0.4$  V  $\Rightarrow$  SS 端子容量を放電。SH\_IN 端子電圧  $\geq 0.4$  V となってから再度 SS 端子容量へ充電開始。

再度 SS  $\geq 0.5$  V となって同期整流と G, D 端子 OPEN 検出が動作開始。

詳細は、「アプリケーション部品選定方法」の「[5. SH\\_IN 電圧による SS 端子放電機能](#)」を参照ください。

## 10.FET Abnormal Protection ブロック

下記に示すような FET の異常状態を検知するブロックです。

- (1) G1, G2 端子のどちらかが OPEN となり、FET が BODY DIODE 整流となっている状態。
  - (2) D1, D2 端子のどちらかが OPEN となり、FET が BODY DIODE 整流となっている状態。
  - (3) S1, S2 端子のどちらかが OPEN となり、FET の OFF タイミングが異常となっている状態。
- これらの状態を検出すると、SH\_OUT 端子より FAIL 信号(2.5 mA の定電流 sink)を出力します。各異常検出動作の詳細は、「応用回路例」の「[1.異常検出機能について](#)」を参照ください。

## 絶対最大定格(Ta=25 °C)

項目	記号	定格	単位
VCC 端子	V <sub>MAX_VCC</sub>	-0.3 ~ +40	V
OVP 端子	V <sub>MAX_OVP</sub>	-0.3 ~ +40	V
SH_IN 端子	V <sub>MAX_SH_IN</sub>	-0.3 ~ +40	V
SH_OUT 端子	V <sub>MAX_SH_OUT</sub>	-0.3 ~ +VCC	V
G1, G2 端子	V <sub>MAX_G1</sub> , V <sub>MAX_G2</sub>	-0.3 ~ +15	V
D1, D2 端子	V <sub>MAX_D1</sub> , V <sub>MAX_D2</sub>	+120 <sup>(Note 1)</sup>	V
REG 端子	V <sub>MAX_REG</sub>	-0.3 ~ +15	V
SS 端子	V <sub>SS</sub>	-0.3 ~ +5.5	V
TH 端子	V <sub>MAX_TH</sub>	-0.3 ~ +5.5	V
最高接合部温度	T <sub>jmax</sub>	+150	°C
保存温度範囲	T <sub>stg</sub>	-55 ~ +150	°C

**注意 1:** 印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施して頂けるようご検討をお願いします。

**注意 2:** 最高接合部温度を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。最高接合部温度を超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなど、最高接合部温度を超えないよう熱抵抗にご配慮ください。

(Note 1) 負電圧が印加されると ESD 保護素子より電流が流れます。この電流値を 6 mA 以下となるように D1, D2 端子へ電流制限抵抗が必要となります。

熱抵抗<sup>(Note 2)</sup>

項目	記号	熱抵抗(Typ)		単位
		1 層基板 <sup>(Note 4)</sup>	4 層基板 <sup>(Note 5)</sup>	
SOP14				
ジャンクション - 周囲温度間熱抵抗	$\theta_{JA}$	166.5	108.1	°C/W
ジャンクション - パッケージ上面中心間熱特性パラメータ <sup>(Note 3)</sup>	$\Psi_{JT}$	26	22	°C/W

(Note 2) JESD51-2A(Still-Air) に準拠。

(Note 3) ジャンクションからパッケージ(モールド部分)上面中心までの熱特性パラメータ。

(Note 4) JESD51-3 に準拠した基板を使用。

(Note 5) JESD51-7 に準拠した基板を使用。

測定基板	基板材	基板寸法
1 層	FR-4	114.3 mm x 76.2 mm x 1.57 mmt

1 層目 (表面) 銅箔	
銅箔パターン	銅箔厚
実装ランドパターン + 電極引出し用配線	70 $\mu$ m

測定基板	基板材	基板寸法
4 層	FR-4	114.3 mm x 76.2 mm x 1.6 mmt

1 層目 (表面) 銅箔		2 層目、3 層目 (内層) 銅箔		4 層目 (裏面) 銅箔	
銅箔パターン	銅箔厚	銅箔パターン	銅箔厚	銅箔パターン	銅箔厚
実装ランドパターン + 電極引出し用配線	70 $\mu$ m	74.2 mm $\square$ (正方形)	35 $\mu$ m	74.2 mm $\square$ (正方形)	70 $\mu$ m

## 推奨動作条件

項目	記号	最小	標準	最大	単位
動作電源電圧	V <sub>CC</sub>	5.0	20	32	V
動作温度	Topr	-40	+25	+105	°C
VCC 端子容量値 (Note 6)	C <sub>VCC</sub>	2.2	4.7	-	μF
VCC 端子直列抵抗値	R <sub>VCC</sub>	100	200	-	Ω
TH 端子抵抗値	R <sub>TH</sub>	12	200	330	kΩ
REG 端子容量値 (Note 6)	C <sub>REG</sub>	0.47	1.0	2.2	μF

(Note 6) 直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮のうえ定数を決定してください。

## 電気的特性

(特に指定のない限り V<sub>CC</sub>=20 V, V<sub>SH\_IN</sub>=0.6 V, Ta=25 °C)

項目	記号	最小	標準	最大	単位	条件
回路電流項目						
スイッチング動作時回路電流	I <sub>ON</sub>	0.5	1	2	mA	fsw=50 kHz スwitching状態 Gx=OPEN
待機時回路電流	I <sub>STB</sub>	180	300	480	μA	待機状態
スイッチング停止時回路電流	I <sub>ACT</sub>	450	800	1400	μA	スイッチング停止状態
VCC UVLO 検出時回路電流	I <sub>OFF</sub>	120	180	300	μA	V <sub>CC</sub> =3.5 V
VCC UVLO ブロック						
VCC UVLO スレッシュホールド電圧 1	V <sub>UVLO1</sub>	4.1	4.5	4.9	V	VCC Sweep Up
VCC UVLO スレッシュホールド電圧 2	V <sub>UVLO2</sub>	3.9	4.3	4.7	V	VCC Sweep Down
スロースタートブロック						
スロースタート完了電圧	V <sub>SS</sub>	0.4	0.5	0.6	V	V <sub>SS</sub> =0 V→1 V, V <sub>SH_IN</sub> =0.6 V
スロースタート充電電流	I <sub>SS</sub>	-60	-50	-40	μA	V <sub>SS</sub> =0.3 V, V <sub>SH_IN</sub> =0.6 V
ENABLE 電圧	V <sub>EN</sub>	0.32	0.40	0.48	V	V <sub>SH_IN</sub> =0.3 V→0.5 V
同期整流コントローラブロック						
GATE ON スレッシュホールド	V <sub>GON</sub>	-180	-120	-60	mV	V <sub>Dx</sub> =+300 mV→-600 mV
GATE OFF スレッシュホールド	V <sub>GOFF</sub>	-10	-6	-1	mV	V <sub>Dx</sub> =-600 mV→+300 mV R <sub>TH</sub> =200 kΩ
待機状態自動検知ブロック						
待機状態検出時間	t <sub>STB</sub>	100	200	300	μs	D1, D2 端子パルス入力停止
待機状態解除パルス数	P <sub>ACT</sub>	-	4096	-	Pulse	D1, D2 パルス数合計
DRAIN モニタブロック						
D1, D2 端子 sink 電流	I <sub>D_SINK</sub>	120	270	450	μA	V <sub>Dx</sub> =120 V
D1, D2 端子 source 電流	I <sub>D_SO</sub>	-8	-5	-1	μA	V <sub>Dx</sub> =-0.6 V→-0.05 V
ドライバブロック						
REG 端子出力電圧	V <sub>REG</sub>	11	12	13	V	スイッチング停止状態
REG 端子最大出力電流	I <sub>MAX_REG</sub>	20	-	-	mA	V <sub>CC</sub> =20 V, V <sub>REG</sub> =0 V
High Side FET ON 抵抗	R <sub>HONR</sub>	0.7	1.5	3.0	Ω	I <sub>OUT</sub> =-10 mA
Low Side FET ON 抵抗	R <sub>LONR</sub>	0.5	0.9	1.6	Ω	I <sub>OUT</sub> =+10 mA
G1, G2 端子 Turn On Delay 時間	t <sub>DELAY_ON</sub>	-	90	-	ns	V <sub>Dx</sub> =5 V→-0.3 V
G1, G2 端子 Turn Off Delay 時間	t <sub>DELAY_OFF</sub>	-	100	-	ns	V <sub>Dx</sub> =-0.3 V→5 V

(Gx, Dx, Sx とは x=1 もしくは 2 のことです)

## 電気的特性 — 続き

(特に指定のない限り  $V_{CC}=20\text{ V}$ ,  $V_{SH\_IN}=0.6\text{ V}$ ,  $T_a=25\text{ }^\circ\text{C}$ )

項目	記号	最小	標準	最大	単位	条件
COMP ブロック						
基準電圧	$V_{SH\_REF}$	0.792	0.8	0.808	V	
基準電圧温度変化	$V_{SH\_TEMP}$	-	-8	-	mV	$T_a=25\text{ }^\circ\text{C}\rightarrow 105\text{ }^\circ\text{C}$
基準入力電流	$I_{SH\_IN}$	-0.2	0	+0.2	$\mu\text{A}$	$V_{SH\_IN}=2\text{ V}$
SH_IN=L 時 SH_OUT 端子電流	$I_{SH\_OUT}$	5	10	20	$\mu\text{A}$	$V_{SH\_OUT}=20\text{ V}$ , $V_{SH\_IN}=0\text{ V}$
SH_OUT sink 電流	$I_{SH\_SINK}$	10	-	-	mA	$V_{SH\_IN}=0.85\text{ V}$ , $V_{SH\_OUT}=5.0\text{ V}$
異常検出ブロック						
過電圧検出電圧	$V_{OVP\_TH1}$	20.58	21.0	21.42	V	$R_{OVP}=820\text{ k}\Omega$ VCC Sweep Up
過電圧解除電圧	$V_{OVP\_TH2}$	9	10	11	V	$R_{OVP}=820\text{ k}\Omega$ VCC Sweep Down
G 端子 OPEN 検出電圧	$V_{GOP\_TH}$	-405	-325	-245	mV	$V_{Dx}=0\text{ mV}\rightarrow -500\text{ mV}$
G 端子 OPEN 検出タイミング	$t_{GOP}$	2	2.5	3.5	$\mu\text{s}$	
G 端子 OPEN カウント完了パルス数	$P_{GOP}$	-	2048	-	Pulse	D1, D2 の合計パルス数
D 端子 OPEN 検出電圧	$V_{DOP\_TH}$	1.7	2.0	2.3	V	$V_{Dx}=3\text{ V}\rightarrow 1\text{ V}$
D 端子 OPEN カウント完了パルス数	$P_{DOP}$	-	128	-	Pulse	接続されている Dx 端子の パルス数
S 端子 OPEN 検出電圧	$V_{SOP\_TH}$	200	300	400	mV	$V_{Sx}=0\text{ mV}\rightarrow 500\text{ mV}$
異常検出時 SH_OUT sink 電流	$I_{SH\_OUT\_PRO}$	1.2	2.5	4.2	mA	$V_{SH\_OUT}=5\text{ V}$ , $V_{SH\_IN}=0.6\text{ V}$
REG 端子放電抵抗	$R_{REG\_DIS}$	1.2	2.2	3.2	$\text{k}\Omega$	$V_{REG}=1\text{ mA}$

(Gx, Dx, Sx とは x=1 もしくは 2 のことです)

特性データ  
(参考データ)

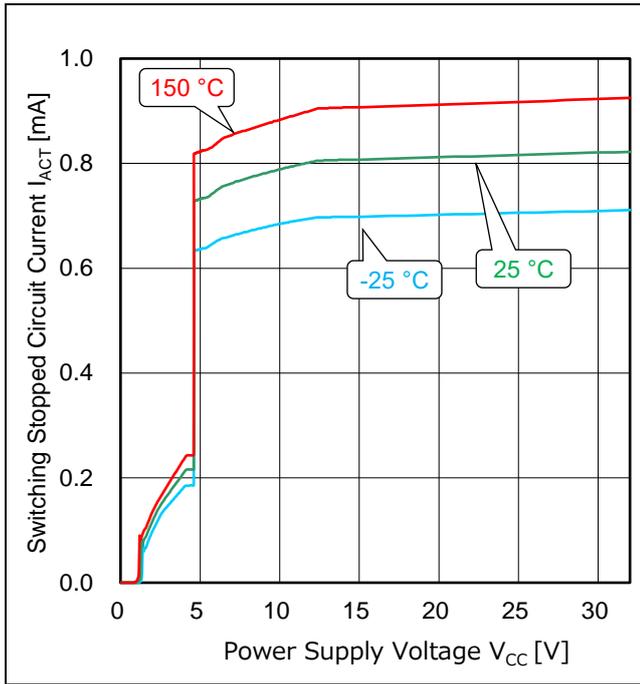


Figure 1. Switching Stopped Circuit Current vs Power Supply Voltage

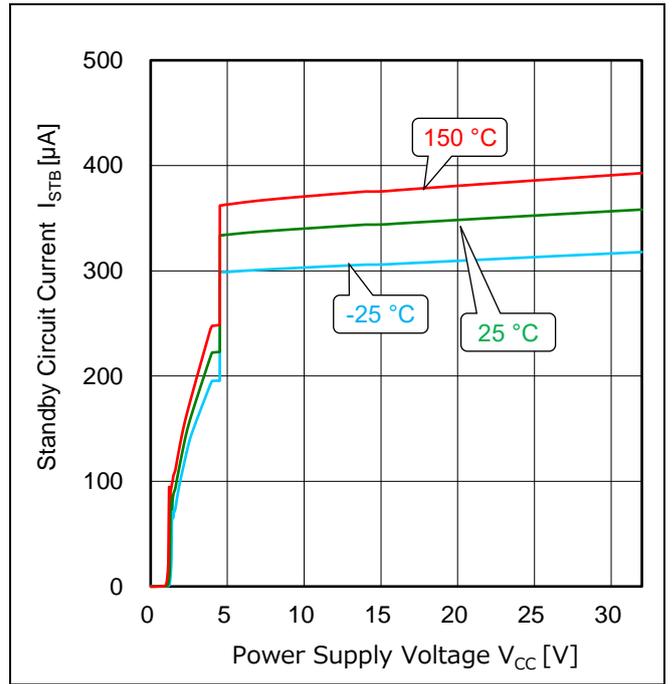


Figure 2. Standby Circuit Current vs Power Supply Voltage

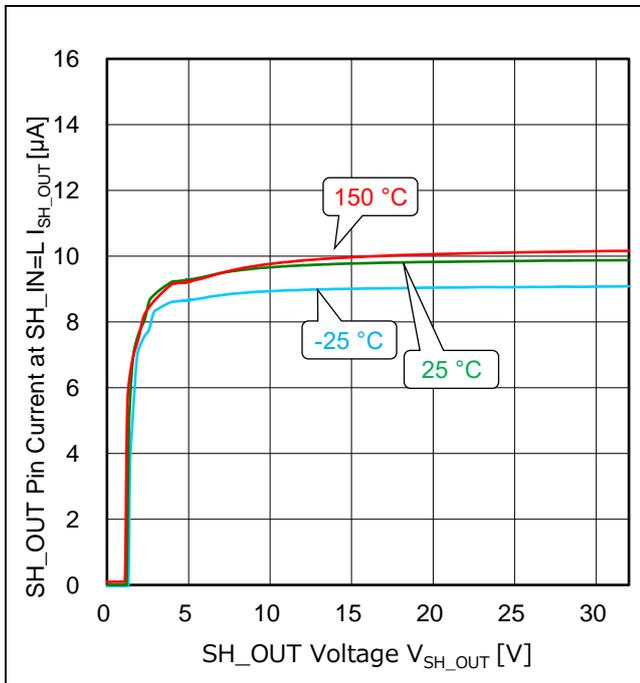


Figure 3. SH\_OUT Pin Current at SH\_IN=L vs SH\_OUT Voltage ( $V_{CC}=SHOUT, V_{SH\_IN}=0 V$ )

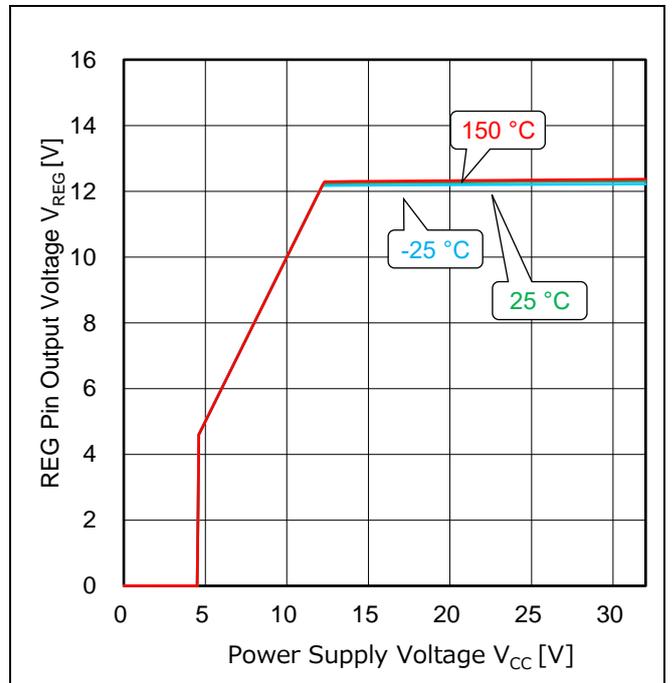


Figure 4. REG Pin Output Voltage vs Power Supply Voltage ( $V_{SH\_IN}=0 V$ )

特性データ — 続き  
(参考データ)

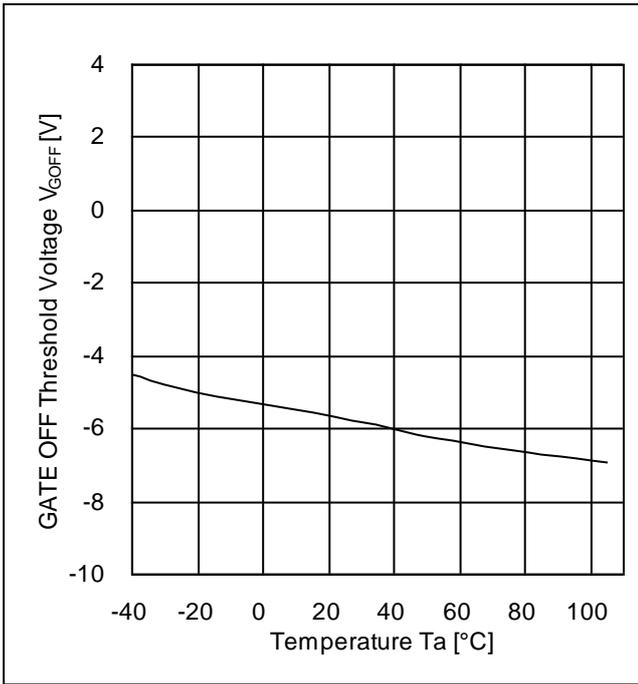


Figure 5. GATE OFF Threshold Voltage vs Temperature  
(V<sub>CC</sub>=20 V, DRAIN Sweep Up)

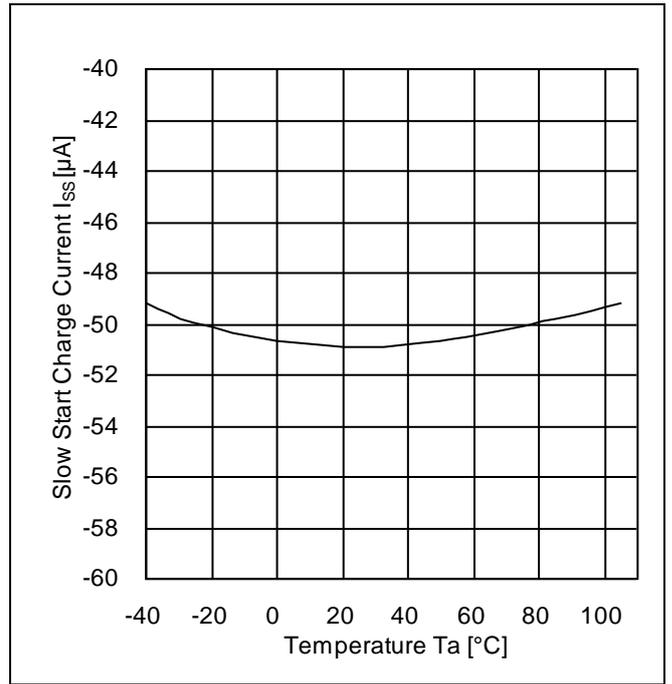


Figure 6. Slow Start Charge Current vs Temperature  
(V<sub>CC</sub>=20 V, V<sub>SS</sub>=0.3 V)

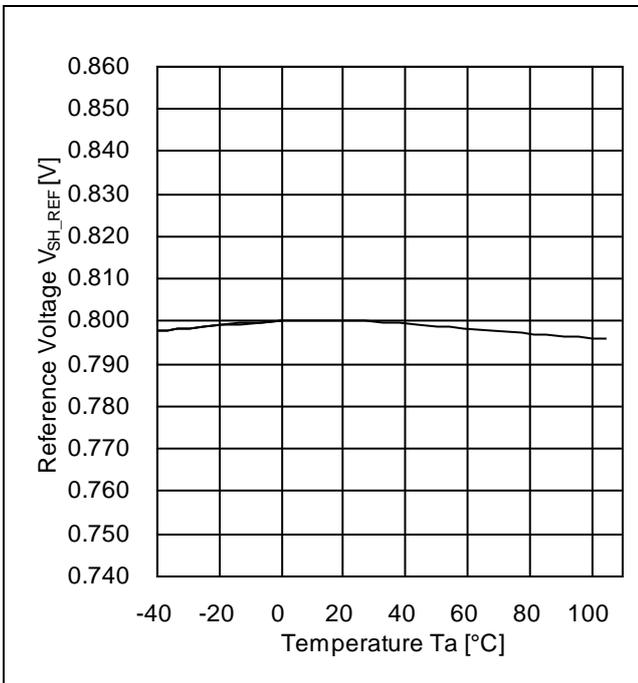


Figure 7. Reference Voltage vs Temperature  
(V<sub>CC</sub>=20 V)

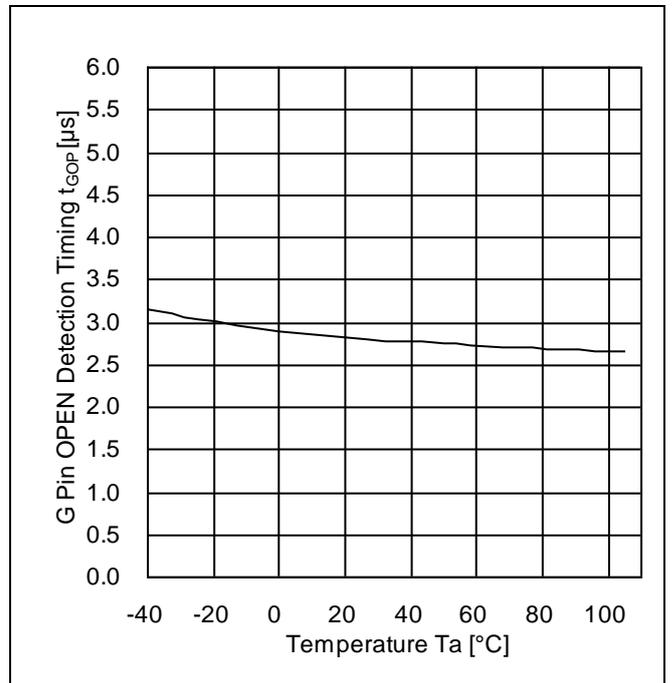
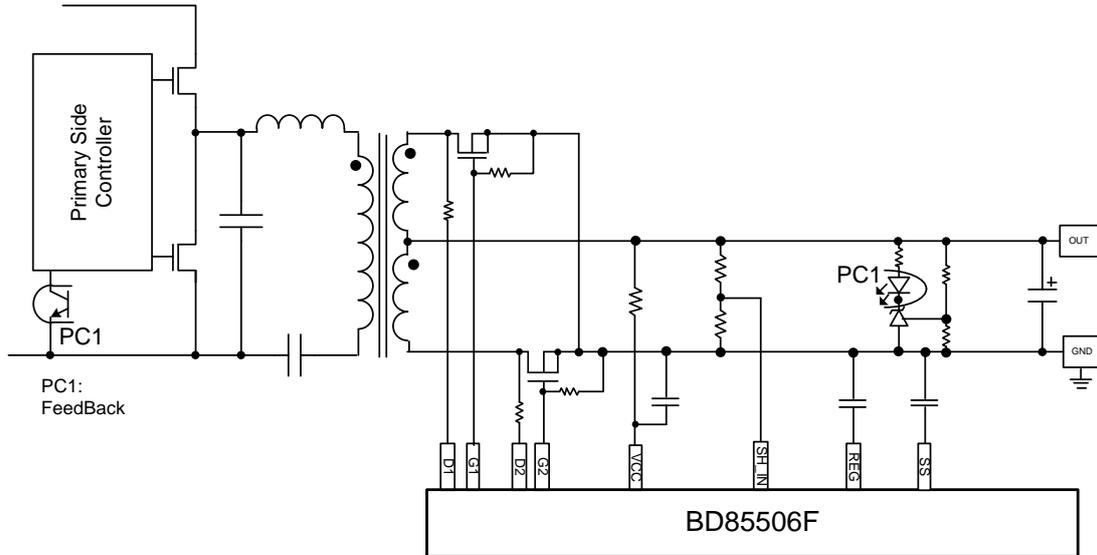


Figure 8. G Pin OPEN Detection Timing vs Temperature  
(V<sub>CC</sub>=20 V)

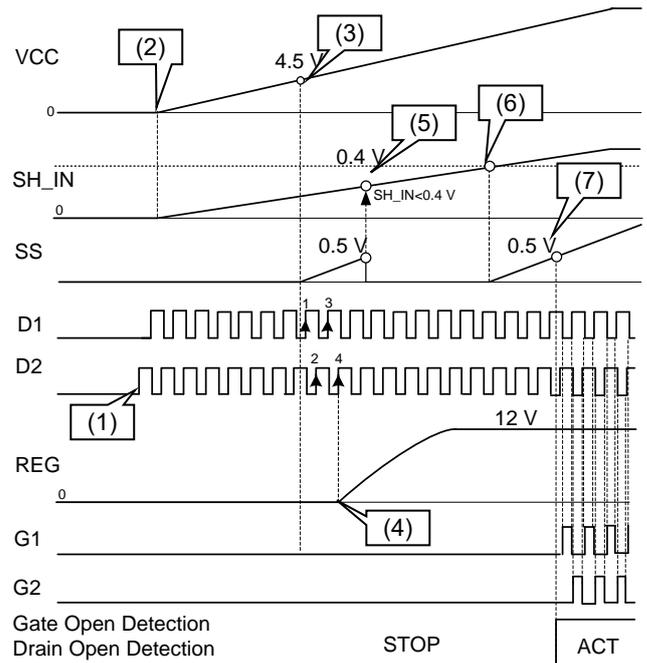
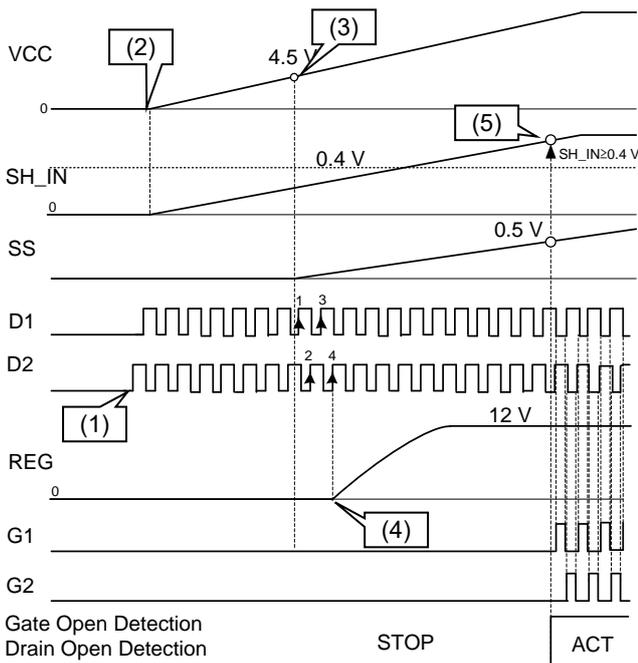
タイミングチャート

起動シーケンスを下記に示します。



SS $\geq$ 0.5 V 到達時、SH\_IN $\geq$ 0.4 V の起動シーケンス

SS $\geq$ 0.5 V 到達時、SH\_IN $<$ 0.4 V の起動シーケンス



- (1) 一次側駆動開始し、二次側 D1,D2 へパルスが入力。
- (2) VCC(=VOUT)電圧が昇圧。
- (3) VCC $\geq$ 4.5 V に達すると VCC\_UVLO 解除。  
SS 端子容量へ充電開始。
- (4) VCC\_UVLO 解除後から D1,D2 パルスが合計 4 pulse 入力されるとドライバ電源 REG が起動。
- (5) SS $\geq$ 0.5 V 到達時、SH\_IN $\geq$ 0.4 V であれば同期整流、G,D 端子 OPEN 検出、動作開始。

- (1) 一次側駆動開始し、二次側 D1,D2 へパルスが入力。
- (2) VCC(=VOUT)電圧が昇圧。
- (3) VCC $\geq$ 4.5 V に達すると VCC\_UVLO 解除。  
SS 端子容量へ充電開始。
- (4) VCC\_UVLO 解除後から D1,D2 パルスが合計 4 pulse 入力されるとドライバ電源 REG が起動。
- (5) SS $\geq$ 0.5 V 到達時、SH\_IN $<$ 0.4 V であれば SS 端子容量から放電。
- (6) SH\_IN $\geq$ 0.4 V に達すると再度 SS 端子容量充電開始。
- (7) SS $\geq$ 0.5 V 到達後、同期整流、G,D 端子 OPEN 検出、動作開始。

## 応用回路例

## 1. 異常検出機能について

二次側同期整流では、IC と FET の接続が実装不良などにより OPEN となり駆動できなくなってしまう場合、FET がスイッチング動作できなくても BODY DIODE により整流されて出力します。しかし、重負荷となると BODY DIODE 動作では電力 LOSS が大きくなるため、異常発熱を起こします。この異常発熱を防止するため、本 IC に内蔵されている FET 異常検出機能によって、セットの安全性を確保することができます。

(BODY DIODE 整流動作は電圧、電流ともに正常に出力されてしまうため、異常判定が困難な故障モードです)

またその他、OVP 用コンパレータ、多目的コンパレータも内蔵しており、二次側の異常を検知することも可能です。

## 各異常検出機能と目的一覧

No.	異常検出機能名	検出状態	異常動作	検出目的
1	G 端子 OPEN 検出	G1, G2 端子どちらかが 二次側同期整流 FET と未接続	FET 駆動停止による BODY DIODE 整流	FET の異常発熱の防止
2	D 端子 OPEN 検出	D1, D2 端子どちらかが 二次側同期整流 FET と未接続	FET 駆動停止による BODY DIODE 整流	FET の異常発熱の防止
3	S 端子 OPEN 検出	S1, S2 端子どちらかが 二次側同期整流 FET と未接続	OFF スレッシュホールド 変動による FET 電流の逆流	FET の破壊保護
4	OVP 検出	出力過電圧	異常昇圧	耐圧破壊保護
5	COMP 検出	多目的	-	-

## 各異常検出機能の検出方法と復帰方法

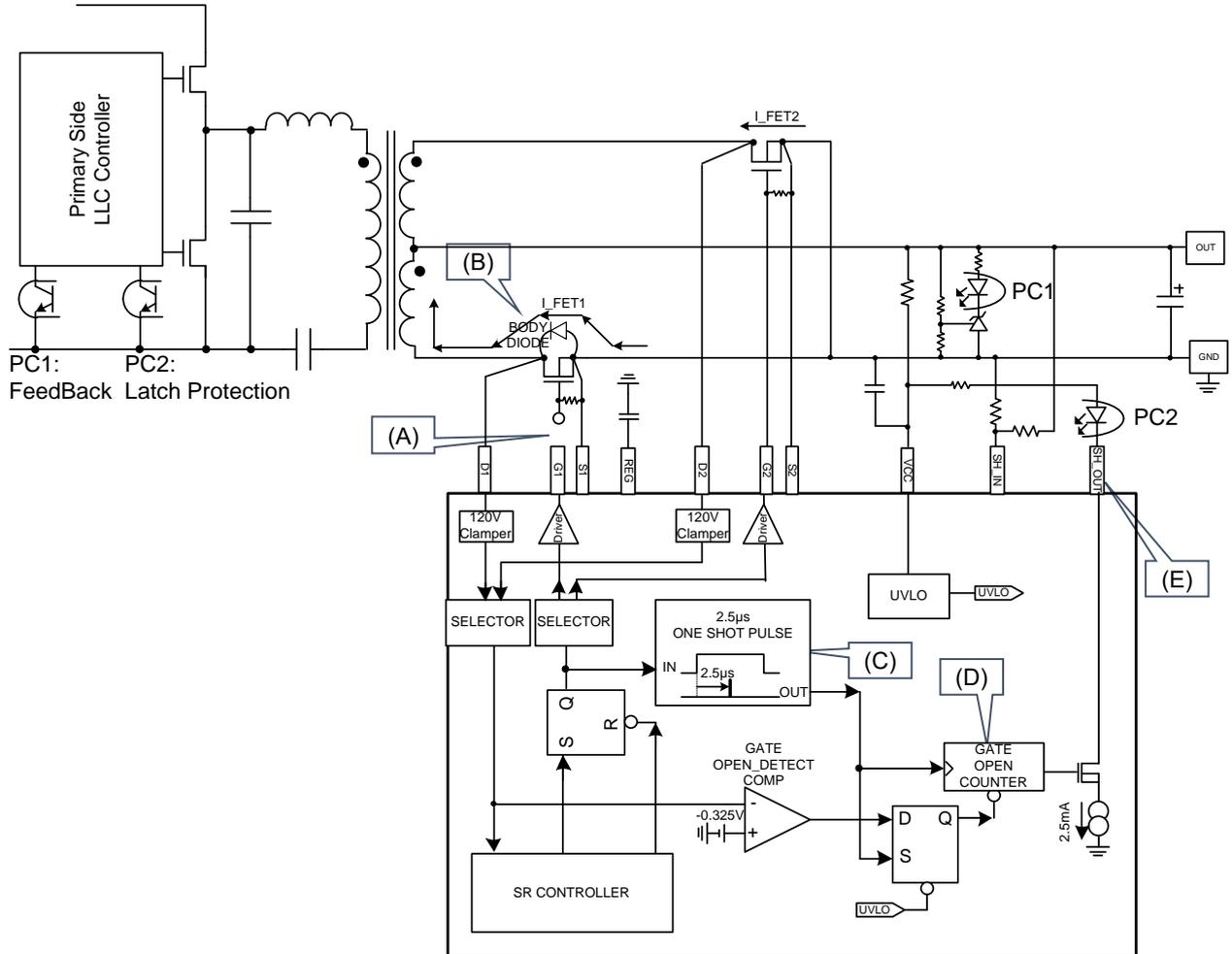
No.	異常検出機能名	検出条件	異常検出マスク条件	異常検出確定後の動作	リセット条件
1	G 端子 OPEN 検出	Gx=ON→2.5 μs 後 Dx 電圧<0.325 V	<ul style="list-style-type: none"> <li>SS&lt;0.5 V</li> <li>D1, D2 端子合計 2048 pulse 連続検出 続検出</li> </ul>	<ul style="list-style-type: none"> <li>SH_OUT から 2.5 mA sink</li> </ul>	VCC_UVLO 検出
2	D 端子 OPEN 検出	Dx<2.0 V	<ul style="list-style-type: none"> <li>SS&lt;0.5 V</li> <li>128 pulse 間継続連 続検出</li> </ul>	<ul style="list-style-type: none"> <li>SH_OUT から 2.5 mA sink</li> <li>スイッチング停止</li> <li>SS 放電</li> <li>REG 放電</li> </ul>	VCC_UVLO 検出
3	S 端子 OPEN 検出	Sx>0.3 V	9 μs 間継続	<ul style="list-style-type: none"> <li>SH_OUT から 2.5 mA sink</li> <li>スイッチング停止</li> <li>SS 放電</li> <li>REG 放電</li> </ul>	VCC_UVLO 検出
4	OVP 検出	設定電圧以上	25 μs 間継続	<ul style="list-style-type: none"> <li>SH_OUT から 2.5 mA sink</li> <li>SSREG 放電 →スイッチング停止</li> </ul>	OVP 解除電圧 もしくは VCC_UVLO 検出
5	COMP 検出	SH_IN≥0.8V	-	<ul style="list-style-type: none"> <li>SH_OUT から sink</li> </ul>	正常に戻す

(Gx, Dx, Sx とは x=1 もしくは 2 のことです)

## 異常検出機能について — 続き

## (1) G1, G2 OPEN の検出方法

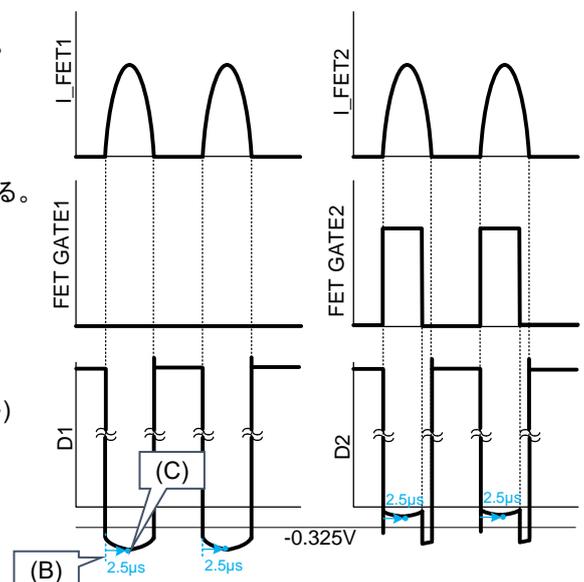
IC の G1, G2 端子のどちらかが OPEN となった場合、もしくは FET へ接続される部品が外れた場合、FET がスイッチング動作できなくても、BODY DIODE 整流動作により正常に出力します。しかし、重負荷となると BODY DIODE での電力 LOSS が大きくなり異常発熱を起こしますが、G 端子 OPEN 検出機能により検出可能です。次にブロック図と G 端子 OPEN 検出動作例を示します。



## 異常検出動作例

回路構成: 異常検出後 PC2 により一次側でラッチ停止させる回路。  
異常状態: G1 が OPEN となってしまった場合。

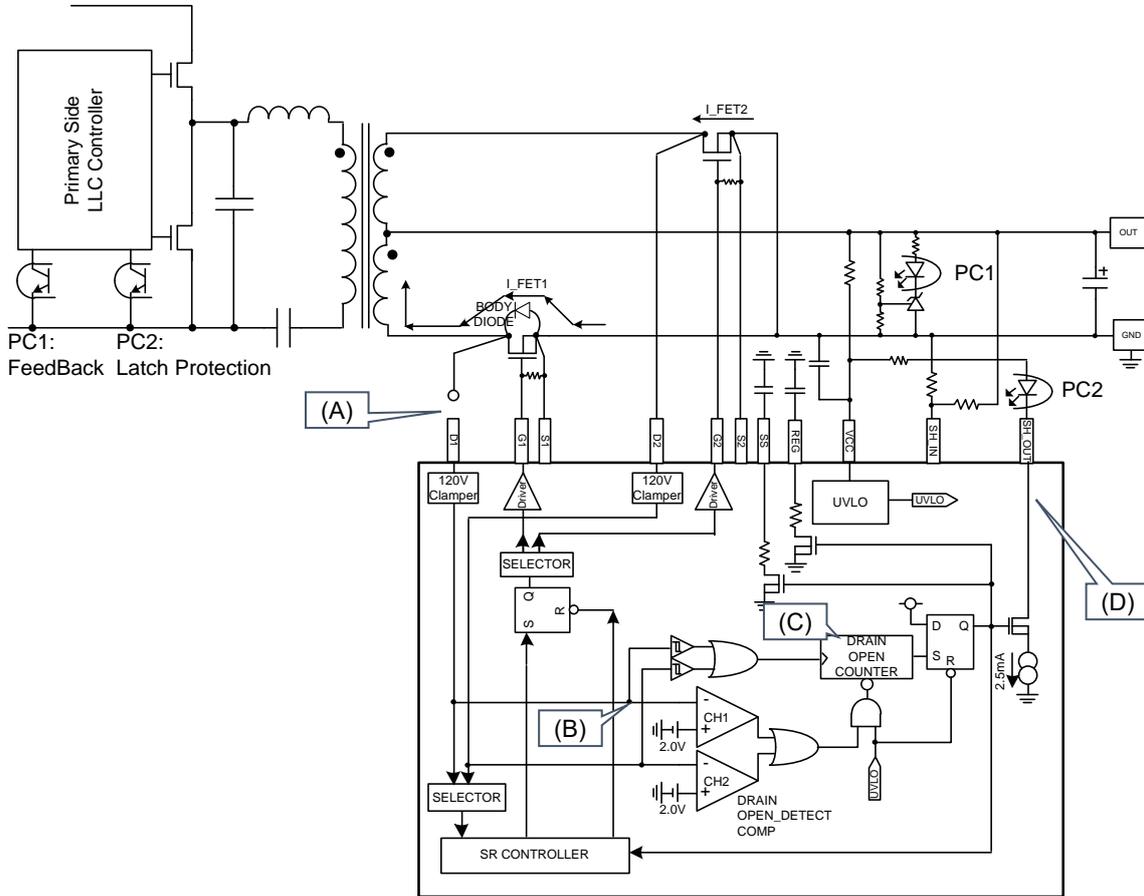
- A: G1=OPEN
- B: FET が常時 OFF し、BODY DIODE 整流となり、  
I\_FET1 が流れると FET の DRAIN-SOURCE 間電圧は  $V_f$  となる。
- C: G1 が ON するタイミングから 2.5  $\mu$ s 後に D1 電圧をモニタ。  
-0.325 V 未満で G1 OPEN 状態を検出。
- D: 2048 pulse 連続検出で、G1 OPEN 検出確定。  
(1 pulse でも -0.325 V 以上となるとカウントリセット)
- E: SH\_OUT から電流を sink し、  
フォトカプラ(PC2)を経由して一次側を停止させる。  
(G 端子 OPEN 検出の場合は、同期整流動作を停止させません)



異常検出機能について — 続き

(2) D1, D2 OPEN の検出方法

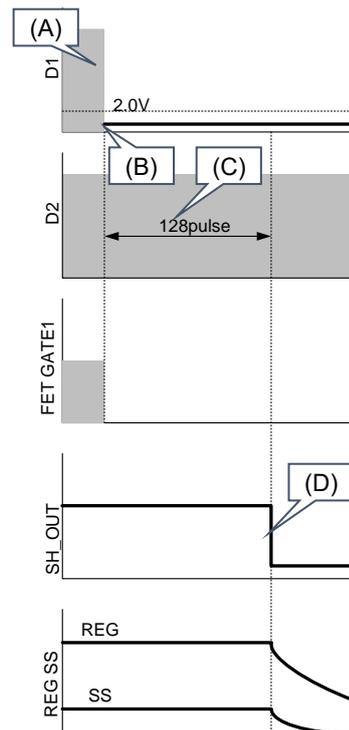
IC の D1, D2 端子のどちらかが OPEN となった場合、もしくは FET へ接続される部品が外れた場合も同様に、FET がスイッチング動作できなくなり、異常発熱を起こしますが、本 IC 内蔵の D 端子 OPEN 検出機能により、検出可能です。次にブロック図と D 端子 OPEN 検出動作例を示します。



異常検出動作例

回路構成: 異常検出後 PC2 により一次側でラッチ停止させる回路。  
異常状態: D1 が OPEN となってしまった場合。

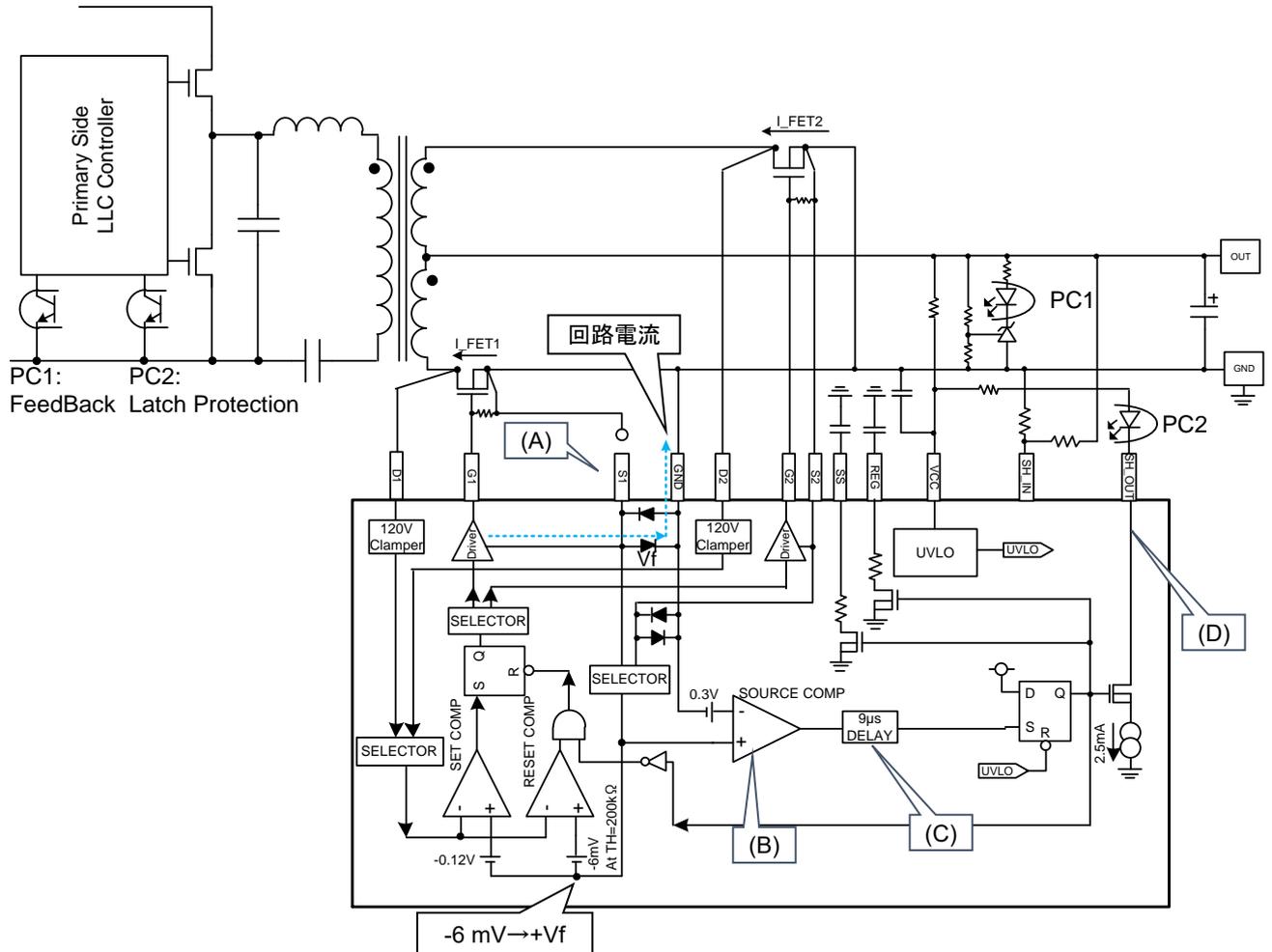
- A: D1=OPEN 時、信号入力無し。
- B: D1<2.0V となり、D1 OPEN を検知し、カウント開始。
- C: D2 に入力されるパルス=128 pulse 間、D1<2.0V が継続すると、D1 OPEN 検出を確定。  
(1 pulse でも 2.0V 以上となるとカウントリセット)
- D: SH\_OUT から電流を sink し、フォトカプラ(PC2)を経由して一次側を停止させる。  
同期整流駆動は停止し、REG 端子、SS 端子容量を放電。



異常検出機能について — 続き

(3) S1, S2 OPEN の検出方法

S1, S2 端子どちらかが OPEN となった場合、S 端子電圧は回路電流により、+Vf 分上昇します。よって、RESET COMP の基準電圧もおよそ +Vf となるため OFF できなくなり、FET 電流の逆流により破壊に至ることがあります。本 IC では S 端子 OPEN 検出機能により、この FET の破壊を防止し、セットの安全性を確保することができます。次にブロック図と S 端子 OPEN 検出動作例を示します。

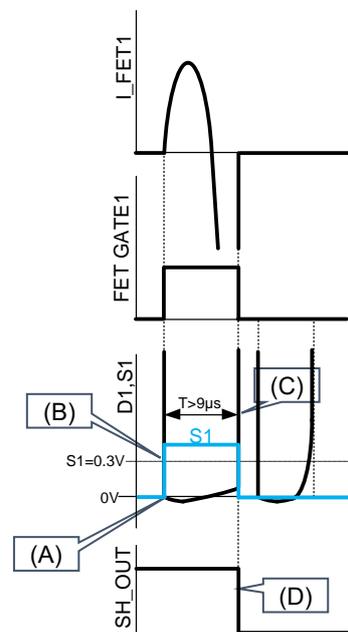


異常検出動作例

回路構成: 異常検出後 PC2 により一次側でラッチ停止させる回路。  
異常状態: S1 が OPEN となってしまった場合。

- A: S1=OPEN 時、G1=H のタイミングで S1 電圧が +Vf 加算され、 $S1 \geq 0.3V$  となる。  
(OFF スレッシュホールド -6 mV も +Vf 加算され、G1 は OFF できない)
- B: S1 OPEN を検知し、カウント開始。
- C: 9  $\mu s$  間継続すると S1 OPEN 状態を確定。
- D: SH\_OUT から電流を sink し、フォトカプラ(PC2)を経由して一次側を停止させる。同期整流駆動は停止し、REG 端子、SS 端子容量を放電。

S1, S2 OPEN 状態では電流の逆流により FET が破壊する可能性があり、早くスイッチング動作を止める必要があるため、パルスカウントはなく、スロースタート機能とも無関係に検出します。



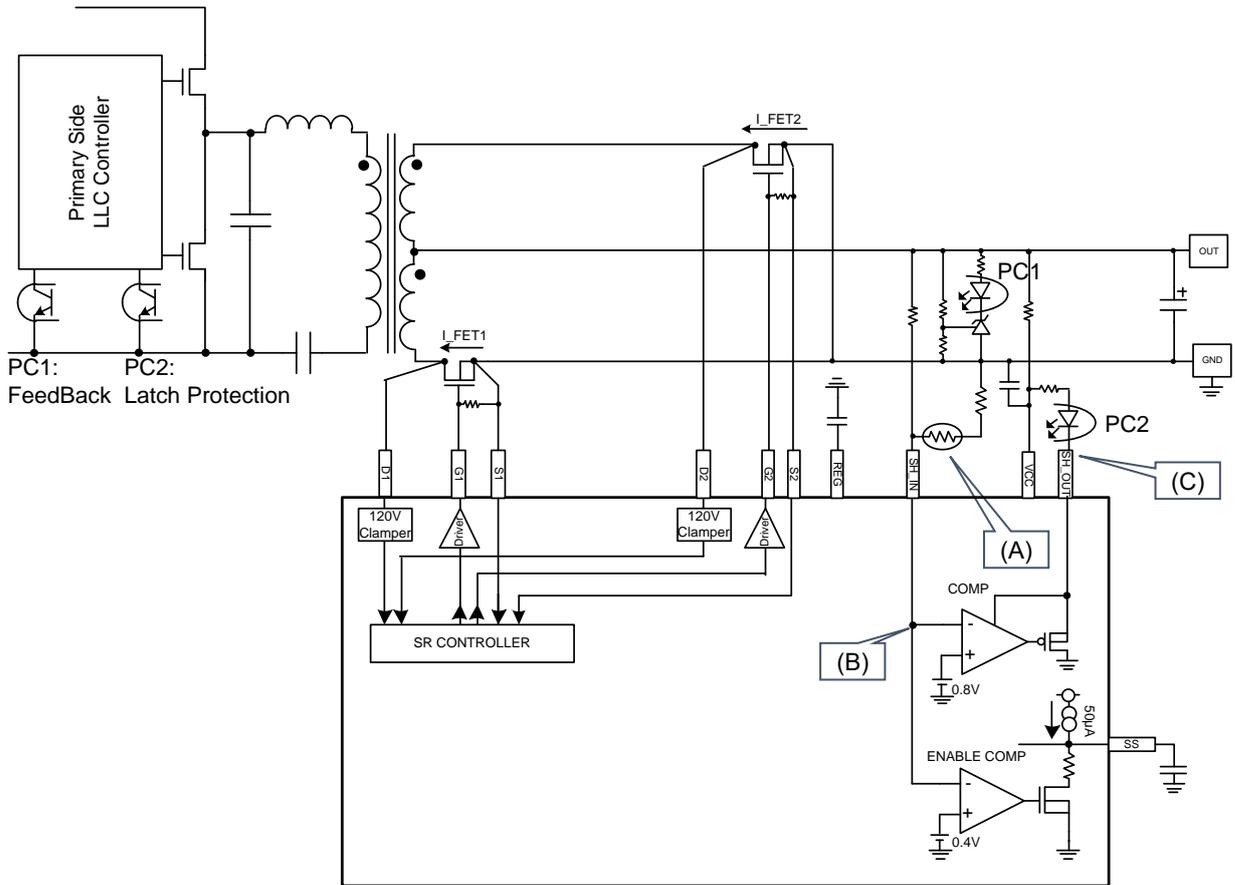


## 異常検出機能について — 続き

## (5) 多目的 COMP による検出方法

多目的コンパレータは SH\_IN 端子を入力端子として使用することができます。下記例では正特性サーミスタを使用したセットの温度異常を検知する回路です。

次にブロック図と COMP による検知動作例を示します。



## 異常検出動作例

回路構成: 熱検知素子として正特性サーミスタを使用。異常検出後 PC2 により一次側でラッチ停止させる回路例。  
異常状態: セットが異常発熱した場合。

A: 温度が上昇し、正特性サーミスタ抵抗値が上昇。SH\_IN 電圧が上昇する。

B: SH\_IN 端子電圧が 0.8 V 以上となる。

C: フォトカプラ(PC2)をドライブし、一次側を停止。

COMP の検出精度は 1%と高精度で、マスク期間、ヒステリシスはありません。また、SH\_IN 端子は ENABLE としても使用されるため、通常動作時は SH\_IN $\geq$ 0.48 V となるように入力設定をしてください。

また、COMP はスロースタート機能とは無関係に制御されます。

2.異常検出後の設定

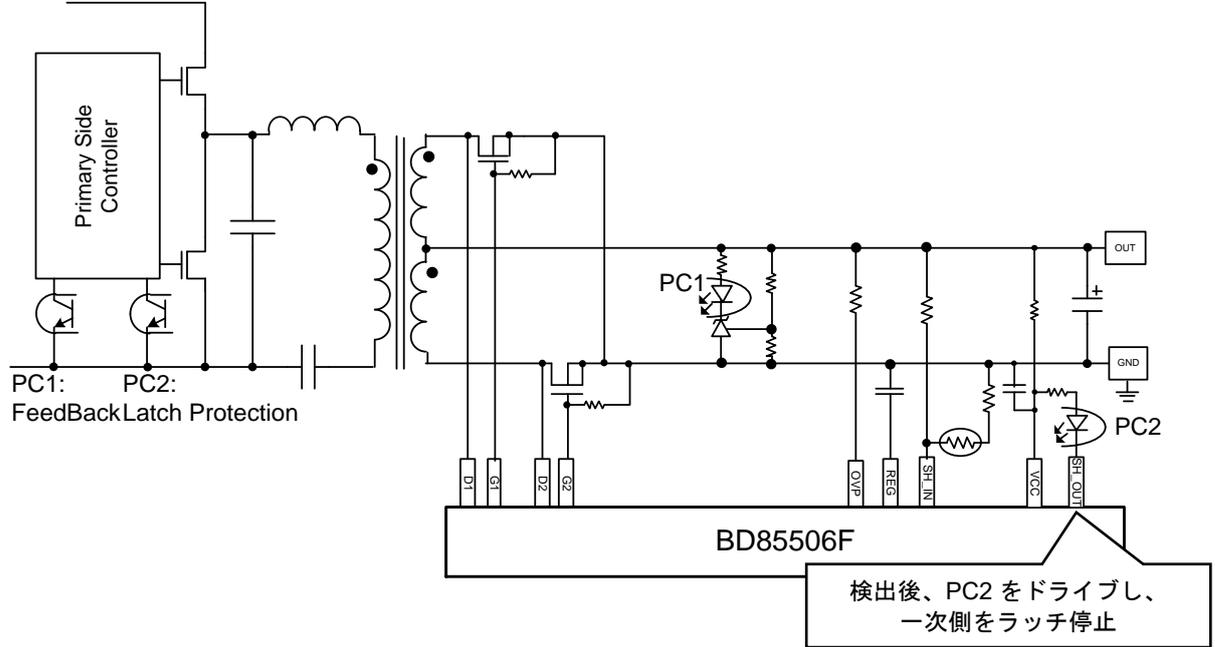
異常検出後の動作としてアプリケーションによって、ラッチ保護、オートリスタート保護、判定信号のみ出力、未使用、を使い分けることができます。

これらアプリケーション回路と動作方法について説明します。

(1) ラッチ保護アプリケーション例

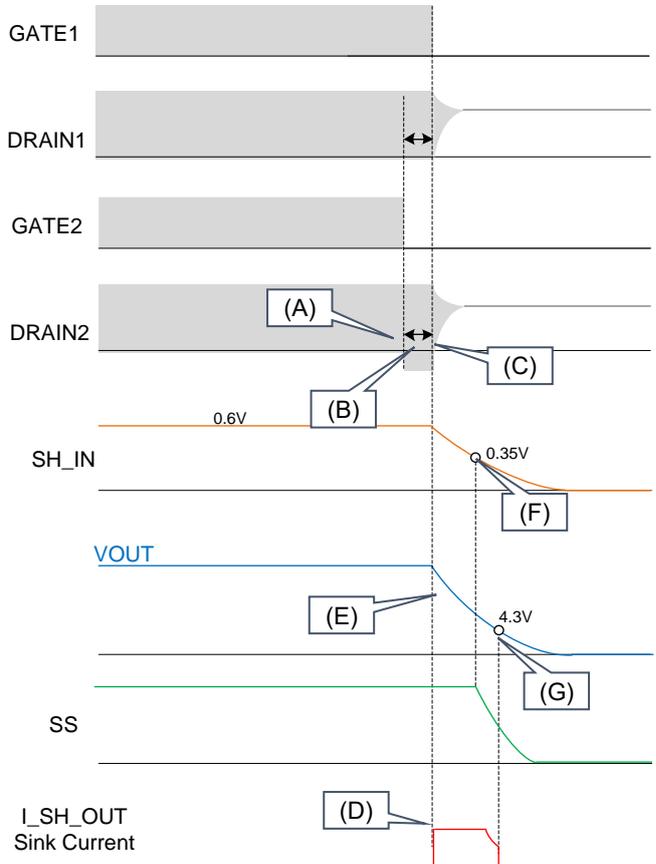
一次側にラッチ停止保護機能がある場合、一次側へフォトカプラを經由して信号を送り、停止させます。

下記にラッチ保護アプリケーション回路とシーケンス例を示します。



G2 OPEN 保護動作シーケンス例

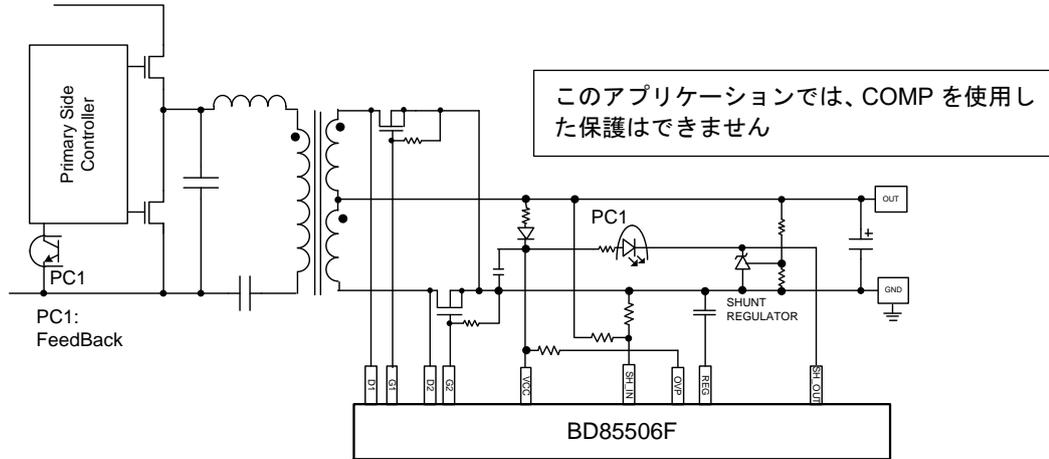
- A: G2 OPEN
- B: G2 OPEN 検出状態でカウント。
- C: カウント 2048 pulse 完了。
- D: SH\_OUT から定電流 sink
- E: PC2 により一次側ラッチ停止で VOUT 低下。
- F: SH\_IN ≤ 0.35 V となり、SS、REG ディスチャージ。
- G: VCC ≤ 4.3 V で VCC\_UVLO 検出し二次側停止。



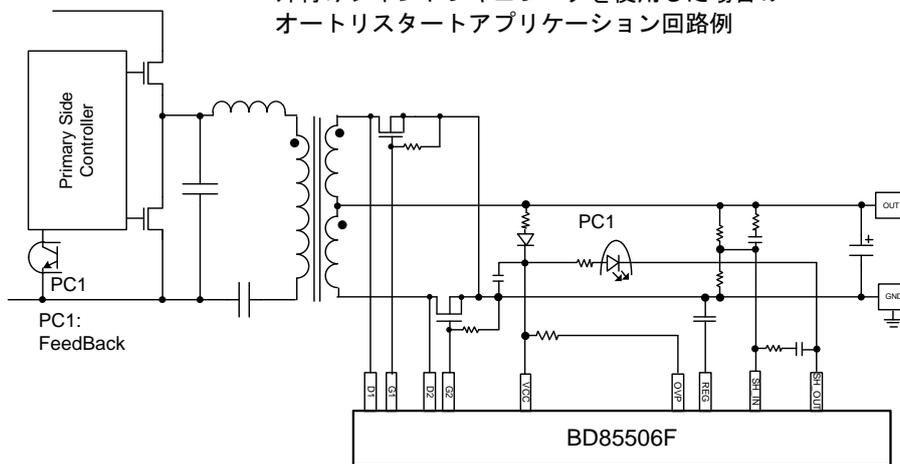
異常検出後の設定 — 続き

(2) オートリスタートアプリケーション例

異常検出後、完全停止させない方法です。検出期間は出力が ON/OFF を繰り返し、状態が正常に戻れば、UVLO 検出後に正常動作に戻ります。下記にオートリスタート保護のアプリケーション回路例とシーケンス例を示します。(帰還用フォトカプラ PC1 へ強制的に電流を流したとき、一次側 LLC コントローラ IC が停止する場合の使用例です)



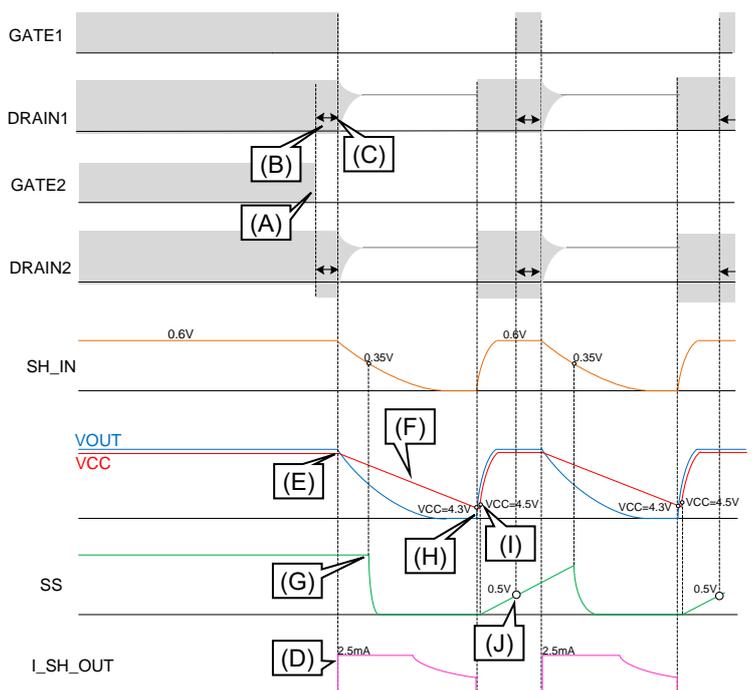
外付けシャントレギュレータを使用した場合の  
オートリスタートアプリケーション回路例



COMP をシャントレギュレータとして使用した場合の  
オートリスタートアプリケーション回路例

G2 OPEN 保護動作シーケンス例

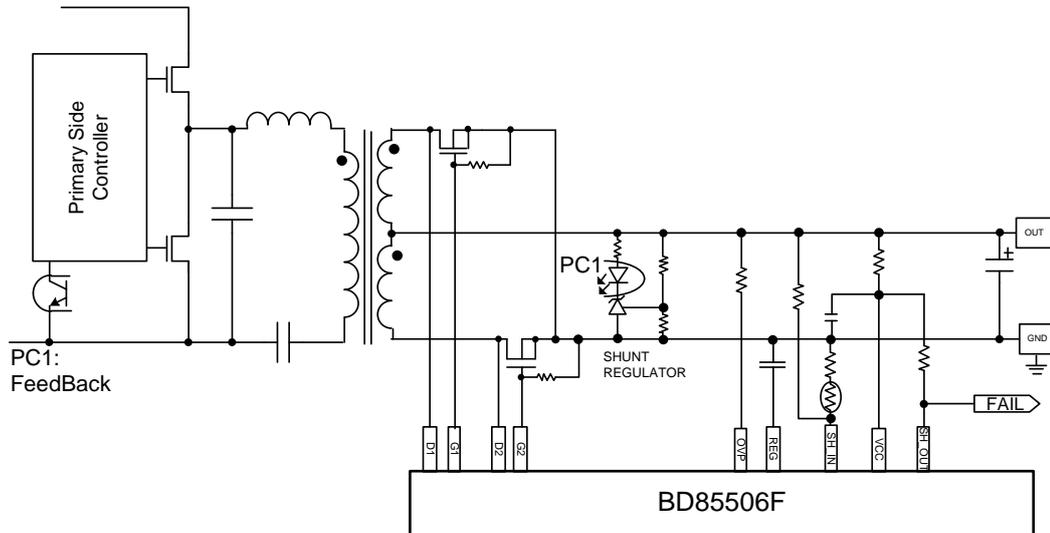
- A: G2 OPEN。
  - B: G2 OPEN 検出状態でカウント。
  - C: カウント 2048 pulse 完了。
  - D: SH\_OUT から定電流 sink。
  - E: PC1 により一次側停止し、VOUT が低下。
  - F: VCC は DIODE と CAP により電圧保持し、停止時間(放熱時間)を確保。
  - G: SH\_IN ≤ 0.35 V で SS と REG をディスチャージ。
  - H: VCC ≤ 4.3 V で VCC\_UVLO 検出。
  - I: VCC ≥ 4.5 V で VCC\_UVLO 解除し、SS 充電開始。
  - J: SS ≥ 0.5 V に達し、同期整流、G, D 端子 OPEN 検出機能、動作開始。
- B へ戻る。



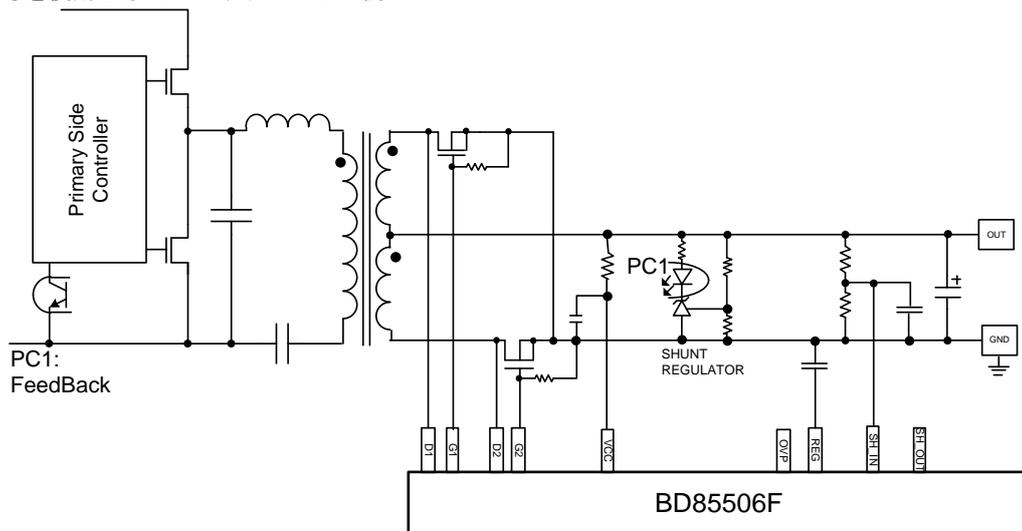
## 異常検出後の設定 — 続き

## (3) 判定信号のみ使用するアプリケーション例

出荷検査時などで、異常判定するために FAIL 信号を出力し、H/L 判定する場合のアプリケーション例を示します。



## (4) 異常検出信号を使用しないアプリケーション例



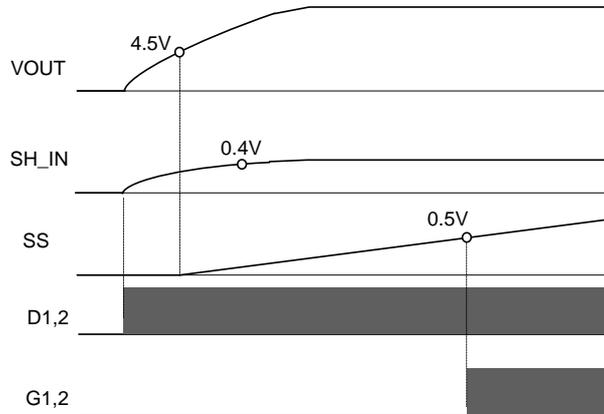
異常検出信号を使用しない場合は

- ・ SH\_OUT 端子を OPEN
- ・ OVP 端子を OPEN
- ・ SH\_IN 端子は VOUT もしくは REG 端子の抵抗分割で 0.48 V(Max)以上、0.792 V(Min)以下を入力してください。こうすることで、G 端子 OPEN 検出、OVP 検出、COMP 検出の FAIL 出力が無効となります。ただし、D 端子 OPEN、S 端子 OPEN を検出した場合は、二次側同期整流動作を停止します。

アプリケーション部品選定方法

1. SS 端子設定

SS 端子に接続される容量値により、起動開始時の G 端子 OPEN 検出と D 端子 OPEN 検出、二次側同期整流の動作開始時間を設定します。SH\_IN 端子電圧が VCC≥4.5 V に達すると SS 端子容量へ 50 μA 定電流により充電が開始されます。SS 端子電圧 V<sub>SS</sub>≥0.5 V に達すると二次側同期整流動作及び、G、D 端子 OPEN 検出機能が動作開始します。



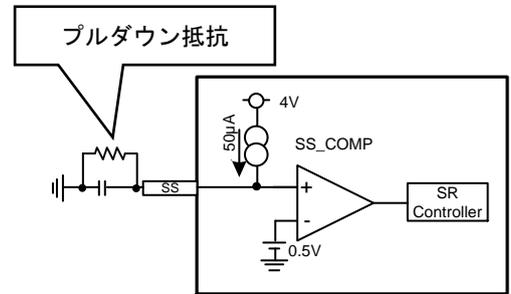
SS 時間 t<sub>SS</sub> と容量 C<sub>SS</sub> の設定式は

$$C_{SS} = 50 \times 10^{-6} (A) \times \frac{t_{SS}(s)}{0.5(V)} [F]$$

計算例

5 ms 後にスロースタート解除とするための容量値

$$C_{SS} = 50 \times 10^{-6} (A) \times \frac{5 \times 10^{-3} (s)}{0.5(V)} = 0.5 [\mu F]$$



また、スロースタート時間をより長くするためには、プルダウン抵抗を接続することも有効です。その時のスロースタート時間は、次の式であらわされます。

$$C_{SS} = - \frac{t_{SS}(s)}{R_{SS}(\Omega) \times \ln\left(1 - \frac{V_{SS}(V)}{R_{SS}(\Omega) \times I_{SS}(A)}\right)} [F]$$

計算例

t<sub>SS</sub>=140 ms、R<sub>SS</sub>=20 kΩ、V<sub>SS</sub>=0.5 V、I<sub>SS</sub>=50 μA、とした場合の C<sub>SS</sub> 容量は

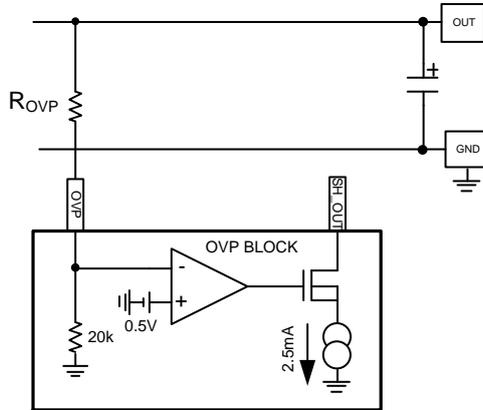
$$C_{SS} = - \frac{0.14(s)}{20 \times 10^3 (\Omega) \ln\left(1 - \frac{0.5(V)}{20 \times 10^3 (\Omega) \times 50 \times 10^{-6} (A)}\right)} \cong 10 [\mu F]$$

ただし、R<sub>SS</sub> の抵抗値は、ばらつきなどを含めスロースタート完了電圧 V<sub>SS</sub> を超えるように設定してください。

アプリケーション部品選定方法 — 続き

2. OVP 端子設定

OVP 端子には下側抵抗(20 kΩ)が内蔵しているため、検出ノード-OVP 端子間の抵抗を調整することで検出電圧の設定が可能です。OVP 検出後は SH\_OUT から電流を sink します。



OVP 検出電圧理論式

$$R_{OVP} = \frac{V_{OVP\_TH1}(V)}{0.5(V)} \times 20(k\Omega) - 20(k\Omega) \text{ [k}\Omega\text{]}$$

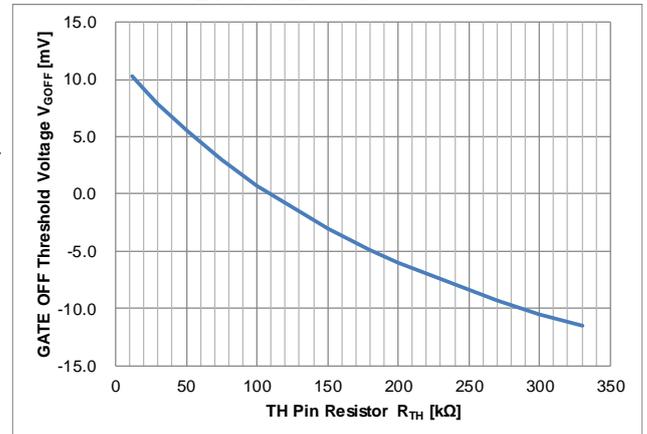
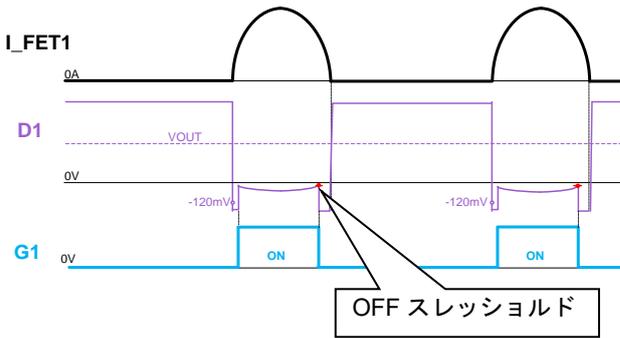
計算例

$V_{OVP\_TH1}=20\text{ V}$  とする場合の設定抵抗値  $R_{OVP}$  は

$$R_{OVP} = \frac{20(V)}{0.5(V)} \times 20(k\Omega) - 20(k\Omega) = 780 \text{ [k}\Omega\text{]}$$

3. TH 端子設定

TH 端子の抵抗を調整することで、二次側同期整流の OFF スレッシュホールド電圧を変更可能です。



$R_{TH}$  抵抗値によりスレッシュホールド精度も変わるのでご注意ください。

GATE OFF スレッシュホールド電圧  $V_{GOFF}$  と調整抵抗  $R_{TH}$  との関係は下記の通りです。

$$V_{GOFF} = 12(mV) - \frac{45 \times R_{TH}(k\Omega)}{(300(k\Omega) + R_{TH}(k\Omega))} \text{ [mV]}$$

計算例

$R_{TH}=200\text{ k}\Omega$  とした場合の GATE OFF スレッシュホールドは、

$$V_{GOFF} = 12(mV) - \frac{45 \times 200k\Omega}{(300(k\Omega) + 200(k\Omega))} = -6 \text{ [mV]}$$

## アプリケーション部品選定方法 — 続き

## 4. SH\_IN 端子設定方法

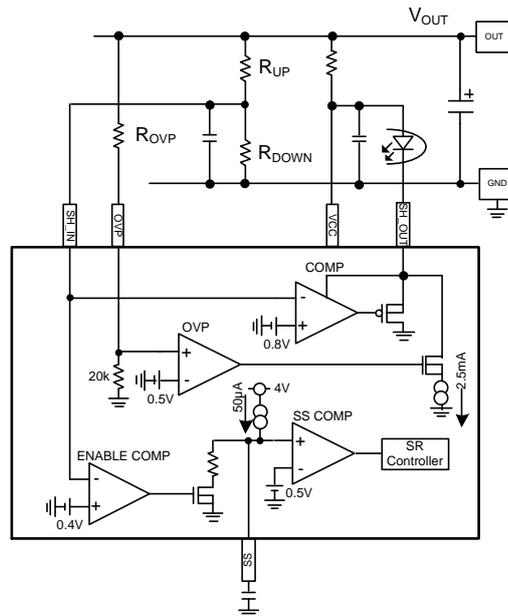
SH\_IN 端子は 0.8 V を基準とし、SH\_OUT を出力とした多目的コンパレータの入力端子です。代表的な使用方法は、

- A. 過電圧検出(OVP 端子との二重検出)
- B. セットの過熱検出
- C. シャントレギュレータ

となります。ただし、SH\_IN 端子は ENABLE 機能も兼用しているため、通常動作時に SH\_IN 端子電圧 $\geq 0.48$  V(Max)の電圧を入力する必要があります。

## (1) 過電圧検出として使用する場合

通常、過電圧検出は OVP 端子を用いますが、さらなる安全性の向上のために多目的 COMP を使用して二重検出とすることができます。



設定方法を下記に示します。出力電圧を  $V_{OUT}$ 、検出する過電圧出力を  $V_{SH\_OVP}$  としたときの抵抗分割  $R_{UP}$ 、 $R_{DOWN}$  の設定は下記の通りです。

$$R_{UP} = R_{DOWN}(k\Omega) \times \frac{(V_{SH\_OVP}(V) - V_{SH\_REF}(V))}{V_{SH\_REF}(V)} \quad [k\Omega]$$

ただし通常動作時、SH\_IN 端子電圧  $V_{SH\_IN}$  は下記条件を満たす必要があります。

$$V_{SH\_IN} = 0.48V \leq V_{OUT}(V) \times \frac{R_{DOWN}(k\Omega)}{(R_{UP}(k\Omega) + R_{DOWN}(k\Omega))} \quad [V]$$

## 計算例

通常動作時  $V_{OUT}=24$  V、OVP 検出電圧を  $V_{SH\_OVP}=28.8$  V に設定する場合、 $R_{DOWN}=12$  k $\Omega$  としたときの  $R_{UP}$  抵抗値は、

$$R_{UP} = 12(k\Omega) \times \frac{(28.8(V) - 0.8(V))}{0.8(V)} = 420 \quad [k\Omega]$$

また、安定動作時の SH\_IN 端子電圧は

$$V_{SH\_IN} = 24(V) \times \frac{12(k\Omega)}{(420(k\Omega) + 12(k\Omega))} = 0.667V \geq 0.48 \quad [V]$$

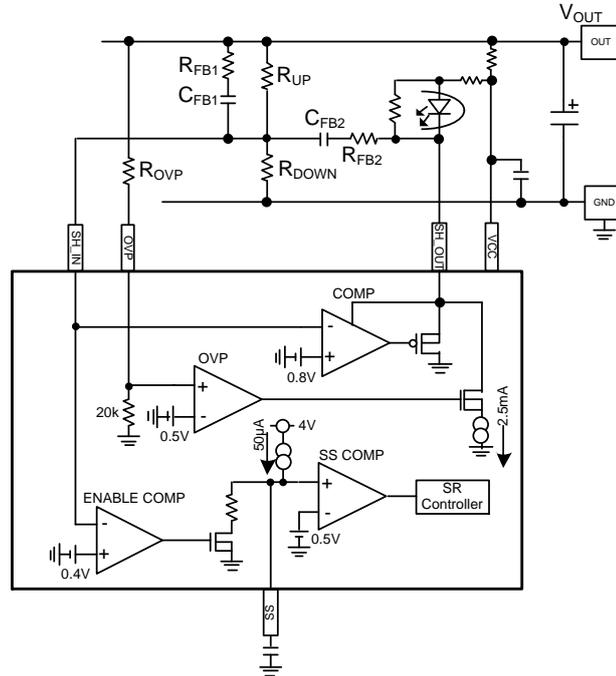
となり、条件を満たします。



## SH\_IN 端子設定方法 — 続き

## (3) ショントレギュレータとして使用する場合

SH\_IN 端子へ帰還抵抗を接続するとショントレギュレータとして使用可能です。SH\_OUT からの消費電流は約 10  $\mu$ A と少ないため、無負荷時の待機電力の低消費化が可能です。



通常動作時出力電圧を  $V_{OUT}$ 、帰還抵抗分割  $R_{UP}$ 、 $R_{DOWN}$  の条件は下記の通りです。

$$R_{UP} = R_{DOWN} (k\Omega) \times \frac{(V_{OUT}(V) - V_{SH\_REF}(V))}{V_{SH\_REF}(V)} \text{ [k}\Omega\text{]}$$

## 計算例

通常動作時  $V_{OUT}=24$  V、下側抵抗を 80 k $\Omega$  とした場合の  $R_{UP}$  抵抗値は、

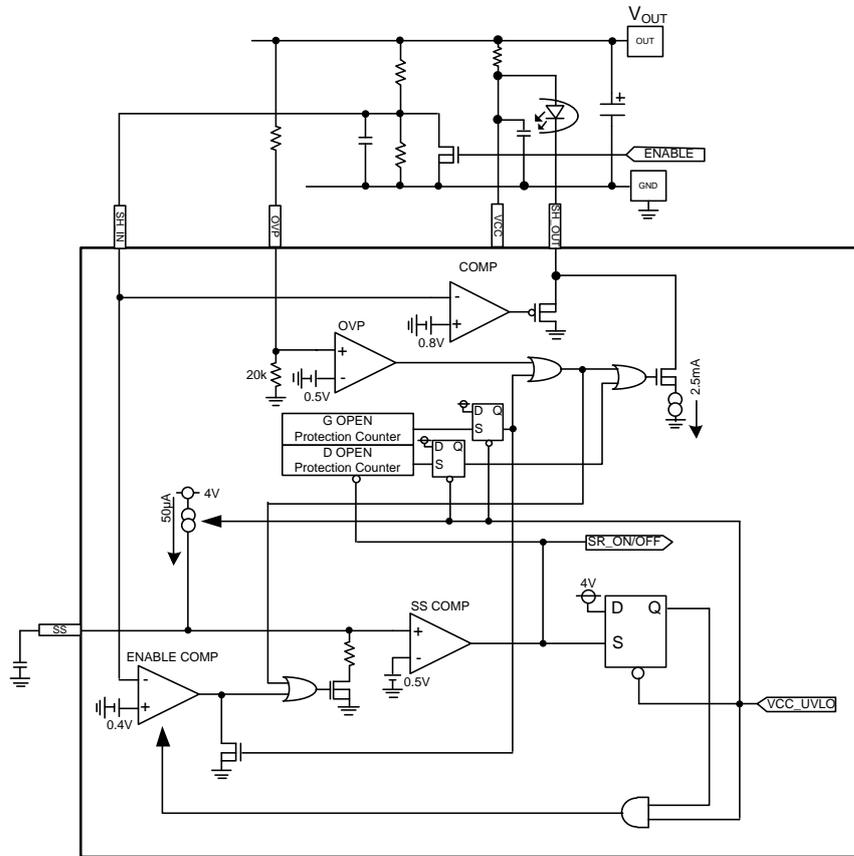
$$R_{UP} = 80(k\Omega) \times \frac{(24(V) - 0.8(V))}{0.8(V)} = 2320 \text{ [k}\Omega\text{]}$$

ただし、 $R_{FB1}$ 、 $R_{FB2}$ 、 $C_{FB1}$ 、 $C_{FB2}$  の位相補償の再設定が必要となります。よって、設定後は十分発振マージンが確保できていることを FRA など用いて確認することをお勧めします。

アプリケーション部品選定方法 — 続き

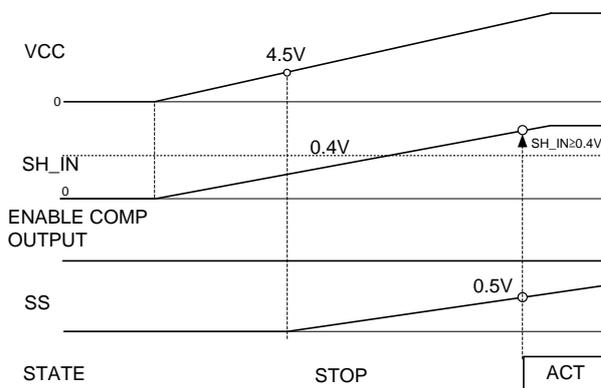
5. SH\_IN 電圧による SS 端子放電機能

SH\_IN 端子は 0.4 V 以下とすると SS 端子容量を放電します。この機能により、外部信号による任意のタイミングで同期整流及び G, D 端子 OPEN 保護を停止させることができます。ただし、本機能を異常検出後のリセットとして使用できません。

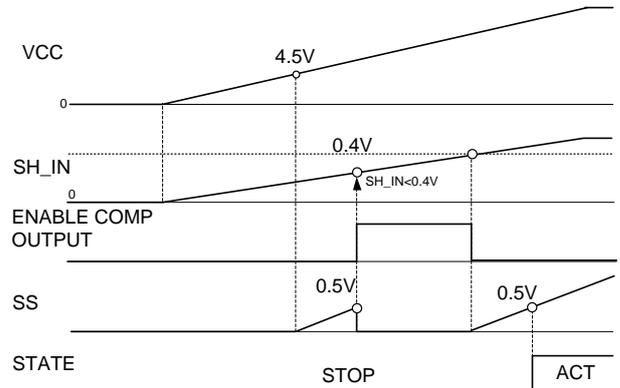


また、起動時はラッシュ電流が多く流れ、動作としては不安定になることがあるため、出力電圧が設定電圧付近( $SH\_IN$  電圧 $\geq 0.4$  V)まで出力されてから同期整流動作、及び G, D 端子 OPEN 検出を起動させるように制御します。

SS $\geq 0.5$  V 到達時、SH\_IN $\geq 0.4$  V の起動シーケンス



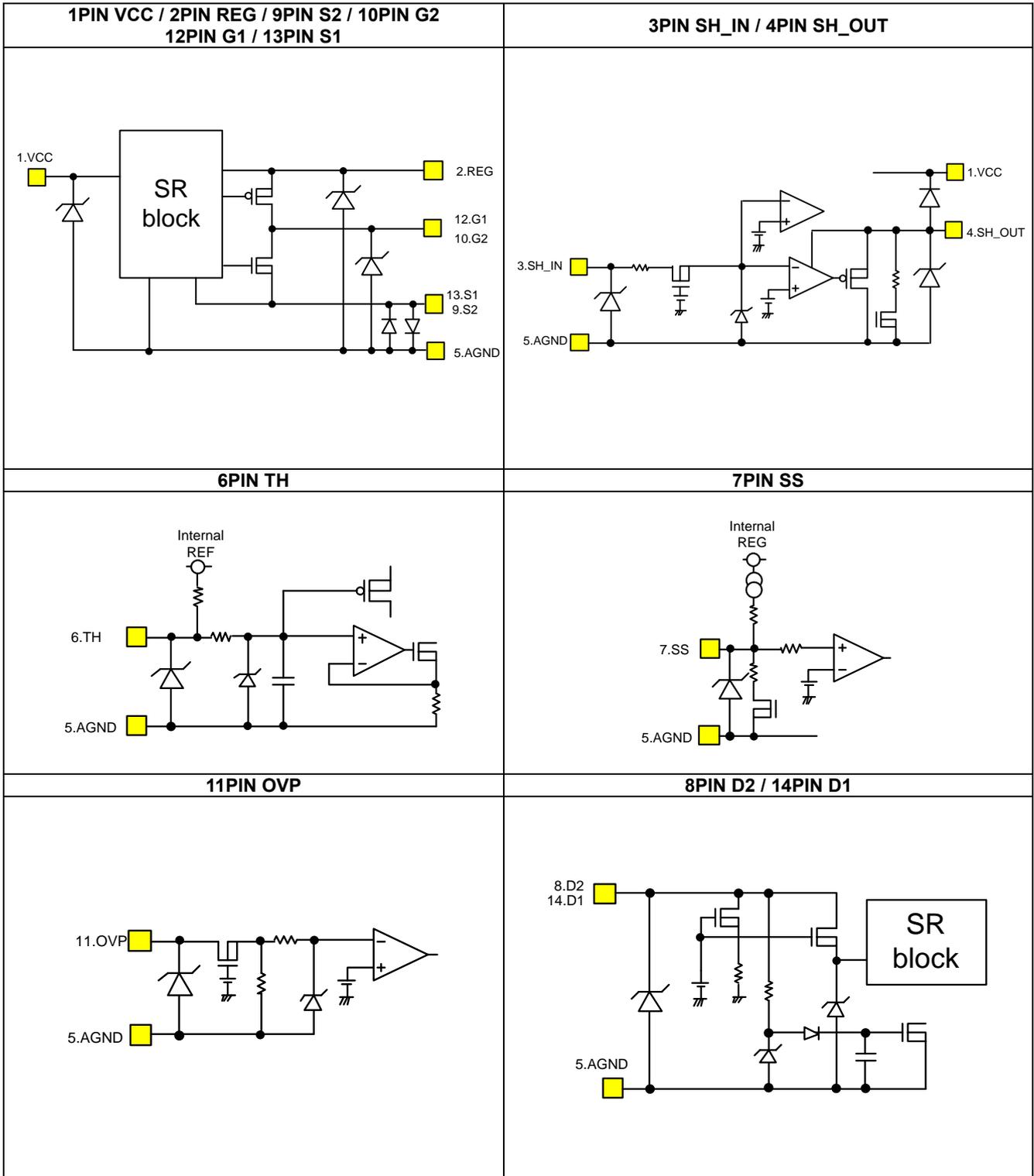
SS $\geq 0.5$  V 到達時、SH\_IN $< 0.4$  V の起動シーケンス



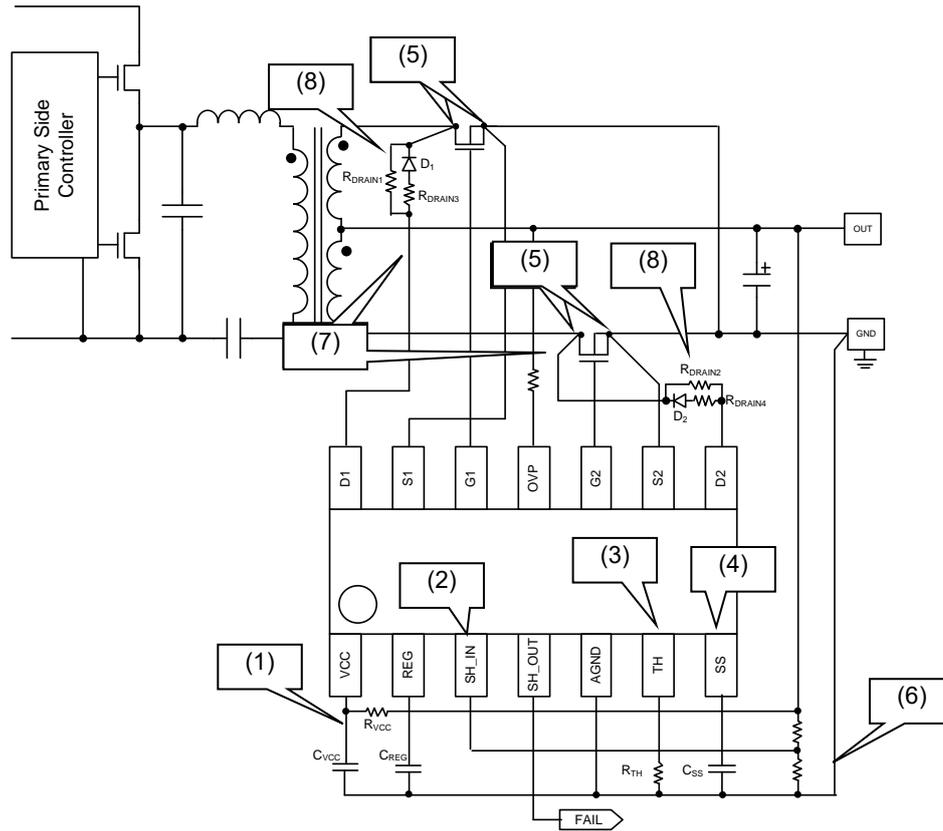
SS $\geq 0.5$  V 到達時、SH\_IN $\geq 0.4$  V となっている場合は、設定出力に達していると判断され、そのまま SS 端子容量は充電を続けます。

また、SS $\geq 0.5$  V 到達時、SH\_IN $< 0.4$  V となっている場合は、設定電圧に達していないと判断され、SS 端子容量を放電します。そして SH\_IN $\geq 0.4$  V となると再度 SS 端子容量へ充電開始します。

入出力等価回路図



## レイアウト上の注意



LLC Application Circuit

- (1) VCCラインはスイッチングノイズの影響を受けて誤動作することがあります。よって、ノイズ除去用フィルタ  $R_{VCC}=100\ \Omega$  以上、 $C_{VCC}$ は温特、DC バイアス、ばらつきを含め  $C_{VCC}=2.2\ \mu\text{F}$  以上とし、VCC 端子-AGND 端子間へ接続することをお勧めします。この時  $R_{VCC}$  抵抗によって電源電圧がドロップしますが、FET ドライブ電圧を十分確保できるように、抵抗値を設定してください。
- (2) SH\_IN 端子はハイインピーダンスラインです。できる限り配線は短くしスイッチングラインと並走しないようにレイアウトしてください。
- (3) TH 端子は OFF スレッシュホールド設定端子です。よって、スイッチングの影響を受けると、OFF タイミングに影響するため、できる限り TH 端子直近に抵抗  $R_{TH}$  を接続し、AGND 配線へ接続することをお勧めします。
- (4) SS 端子はスロースタート時間設定端子です。直近に容量  $C_{SS}$  を接続し、AGND 配線へ接続することをお勧めします。
- (5) 同期整流コントローラ IC は FET に発生した  $V_{DS}$  を正確にモニタする必要があるため、IC の D1, D2 端子は FET の DRAIN へ、S1, S2 端子は FET の SOURCE へ**必ず独立配線で接続してください**。電流経路の基板配線による寄生インダクタの影響を考慮したうえ、FET の DRAIN モニタポイントの設定をお勧めします。
- (6) IC に接続される設定部品の GND はまとめたうえ、独立配線で出力の GND へ接続することをお勧めします。
- (7) DRAIN 配線はスイッチングラインとなるのでできる限り短く、細く配線してください。
- (8) D1, D2 端子は微小電圧を検出するため、サージ電圧で ON $\leftrightarrow$ OFF へ切り替わってしまう場合があります。よって、サージを吸収するための対策としてフィルタ回路を接続することを推奨します。

設定値参考例<sup>(Note 8)</sup> :

ショットキーバリアダイオード D1 D2: RB751G-40 (ROHM)

FET turn off 時フィルタ抵抗  $R_{DRAIN1}$   $R_{DRAIN2}$ : 0.3 k – 2 k $\Omega$

DRAIN 端子電流制限抵抗  $R_{DRAIN3}$   $R_{DRAIN4}$ : 150  $\Omega$

(Note 8) 定数は参考値であり保証値ではありません。実機での検証を十分行ったうえ、最適な定数設定をお願いします。

**使用上の注意****1. 電源の逆接続について**

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。

**2. 電源ラインについて**

基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。グラウンドラインについても、同様のパターン設計を考慮してください。また、LSI のすべての電源端子について電源-グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量低下が起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

**3. グラウンド電位について**

機能的に負電位を入出力する端子を除き、グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子、負電位入出力端子以外の端子がグラウンド以下の電圧にならないようにしてください。

**4. グラウンド配線パターンについて**

小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

**5. 推奨動作条件について**

推奨動作条件で規定される範囲で IC の機能・動作を保証します。また、特性値は電気的特性で規定される各項目の条件下においてのみ保証されます。

**6. ラッシュカレントについて**

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

**7. セット基板での検査について**

セット基板での検査時に、インピーダンスの低いピンにコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

**8. 端子間ショートと誤装着について**

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けた場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

**9. 未使用の入力端子の処理について**

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

## 使用上の注意 — 続き

## 10. 各入力端子について

本 IC はモノリシック IC であり、各素子間に素子分離のための P+アイソレーションと、P 基板を有しています。この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。

例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、

○抵抗では、GND > (端子 A)の時、トランジスタ(NPN)では GND > (端子 B)の時、P-N 接合が寄生ダイオードとして動作します。

○また、トランジスタ(NPN)では、GND > (端子 B)の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。

IC の構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND(P 基板)より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。アプリケーションにおいて電源端子と各端子電圧が逆になった場合、内部回路または素子を損傷する可能性があります。例えば、外付けコンデンサに電荷がチャージされた状態で、電源端子が GND にショートされた場合などです。また、電源端子直列に逆流防止のダイオードもしくは各端子と電源端子間にバイパスのダイオードを挿入することを推奨します。

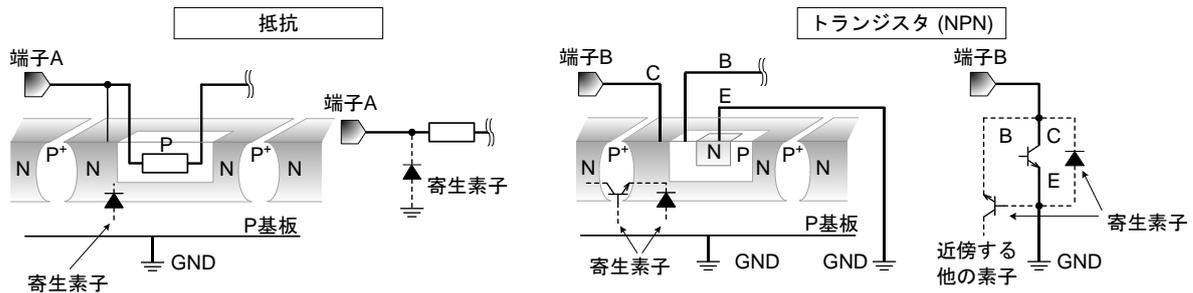


Figure 9. モノリシック IC 構造例

## 11. セラミック・コンデンサの特性変動について

外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮のうえ定数を決定してください。

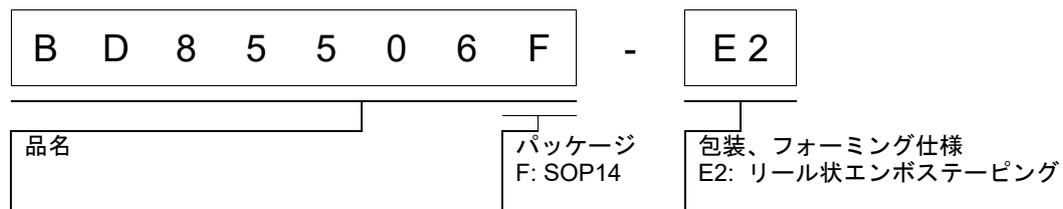
## 12. 温度保護回路について

IC を熱破壊から防ぐための温度保護回路を内蔵しております。最高接合部温度内でご使用いただきますが、万が一最高接合部温度を超えた状態が継続すると、温度保護回路が動作し出力パワー素子が OFF します。その後チップ温度  $T_j$  が低下すると回路は自動で復帰します。なお、温度保護回路は絶対最大定格を超えた状態での動作となりますので、温度保護回路を使用したセット設計などは、絶対に避けてください。

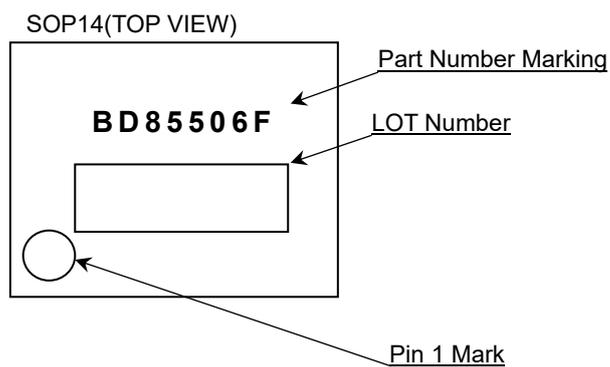
## 13. 過電流保護回路について

出力には電流能力に応じた過電流保護回路が内部に内蔵されているため、負荷ショート時には IC 破壊を防止しますが、この保護回路は突発的な事故による破壊防止に有効なもので、連続的な保護回路動作、過渡時でのご使用に対応するものではありません。

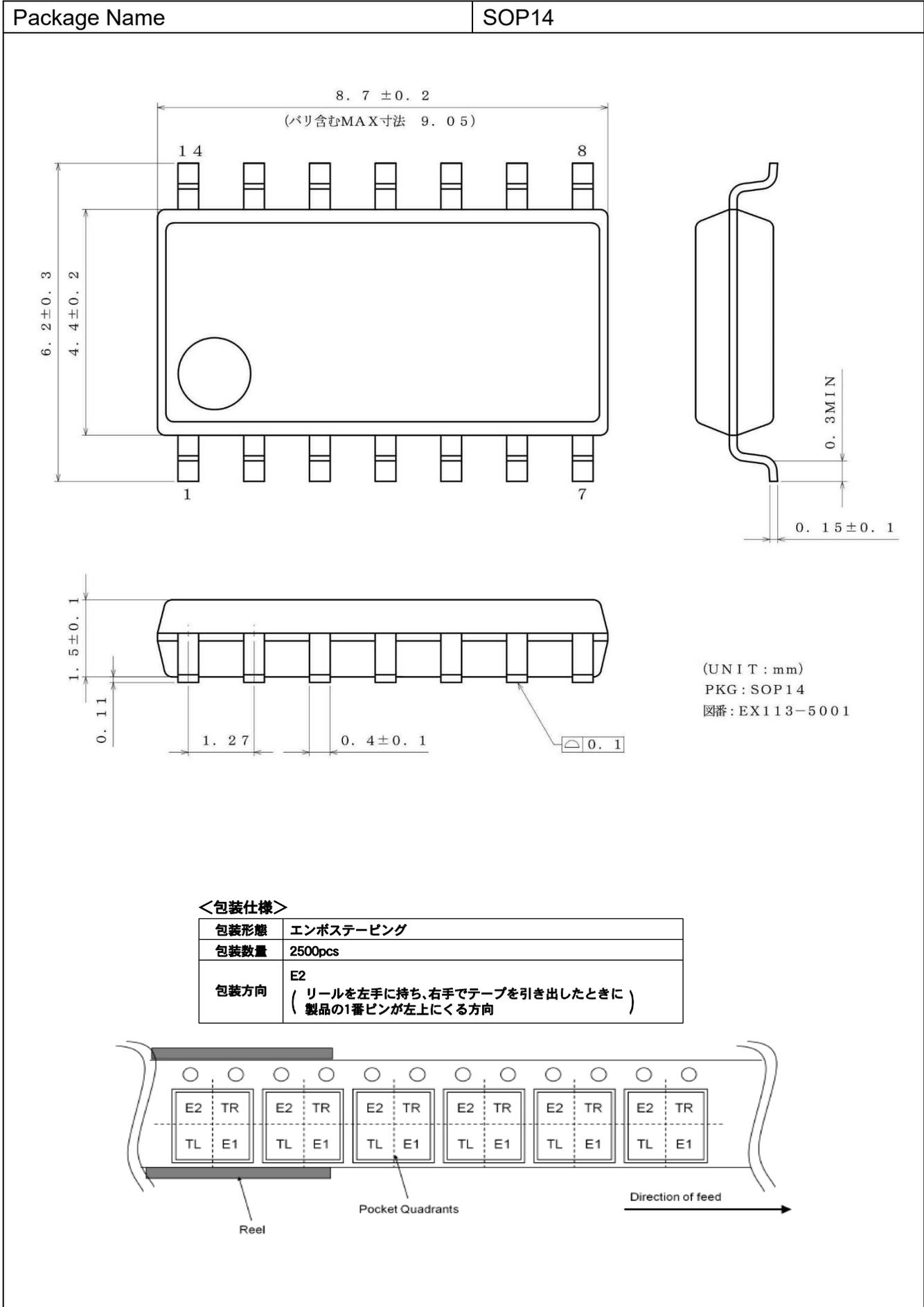
発注形名情報



標印図



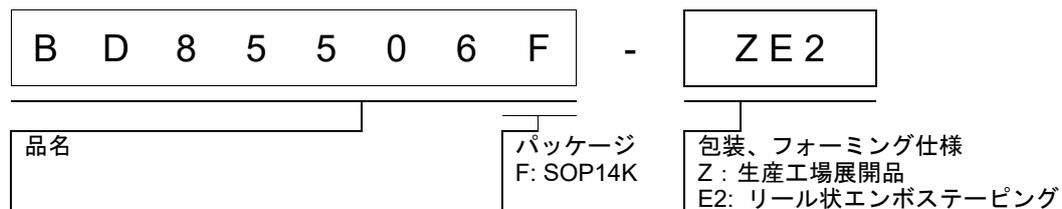
外形寸法図と包装・フォーミング仕様



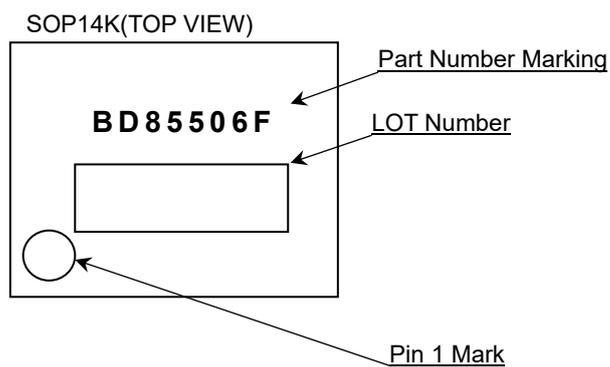
## 改訂履歴

日付	Rev.	変更内容
2018.08.22	001	新規作成
2020.12.28	002	パッケージ(SOP14K)生産工場展開品の追加 (限定) P33-2,P33-3

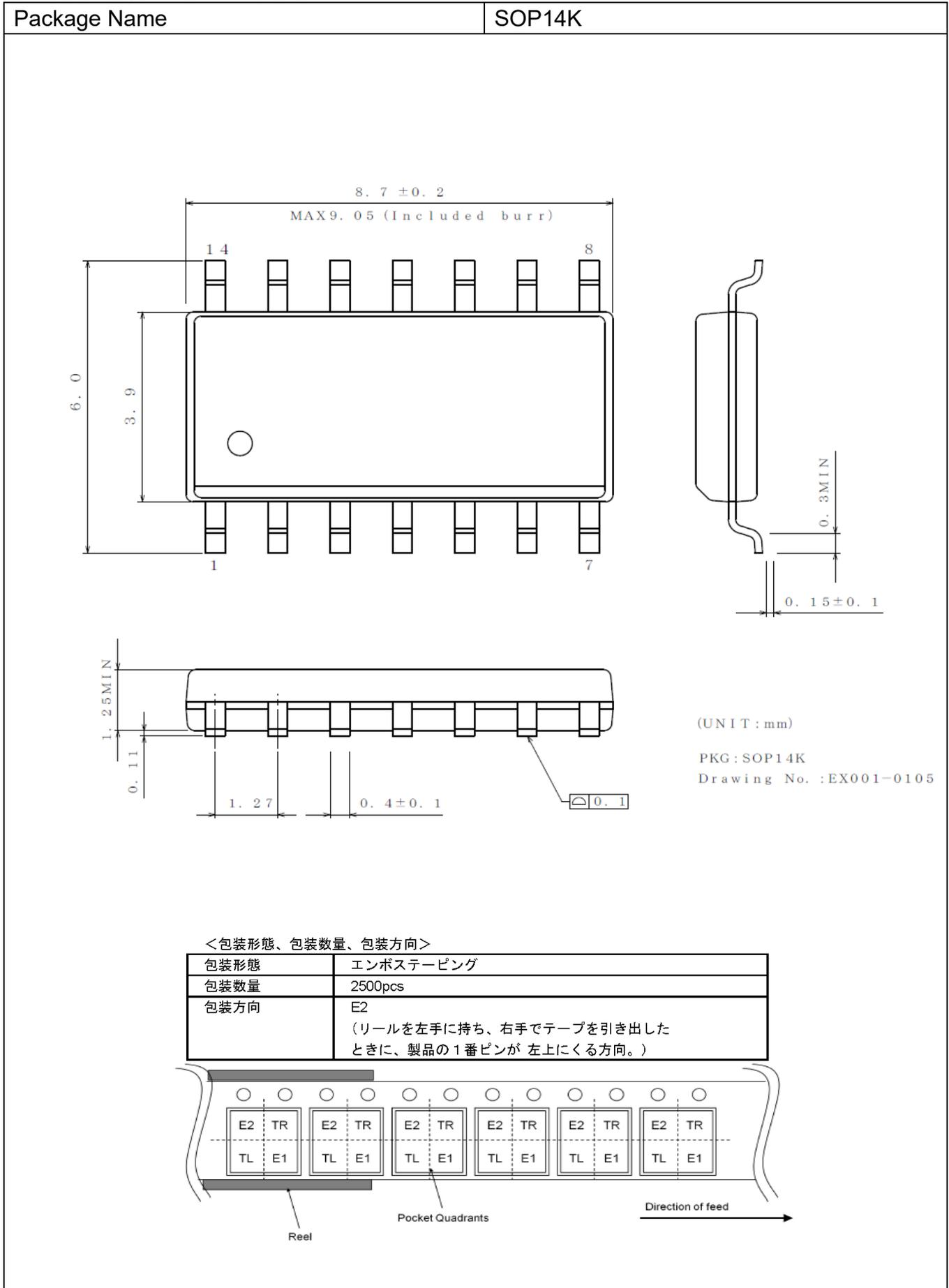
発注形名情報



標印図



外形寸法図と包装・フォーミング仕様



# ご注意

## ローム製品取扱い上の注意事項

1. 本製品は一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器等）への使用を意図して設計・製造されております。したがって、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器<sup>(Note 1)</sup>、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
  - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
  - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
3. 本製品は、一般的な電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
  - ①水・油・薬液・有機溶剤等の液体中でのご使用
  - ②直射日光・屋外暴露、塵埃中でのご使用
  - ③潮風、Cl<sub>2</sub>、H<sub>2</sub>S、NH<sub>3</sub>、SO<sub>2</sub>、NO<sub>2</sub>等の腐食性ガスの多い場所でのご使用
  - ④静電気や電磁波の強い環境でのご使用
  - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
  - ⑥本製品を樹脂等で封止、コーティングしてのご使用。
  - ⑦はんだ付けの後に洗浄を行わない場合(無洗浄タイプのフラックスを使用される場合は除く。ただし、残渣については十分に確認をお願いします。)又は、はんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合
  - ⑧本製品が結露するような場所でのご使用。
4. 本製品は耐放射線設計はなされておられません。
5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
6. パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
7. 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

## 実装及び基板設計上の注意事項

1. ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
2. はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

## 応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

## 静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。(人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等)

## 保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
  - ①潮風、Cl<sub>2</sub>、H<sub>2</sub>S、NH<sub>3</sub>、SO<sub>2</sub>、NO<sub>2</sub>等の腐食性ガスの多い場所での保管
  - ②推奨温度、湿度以外での保管
  - ③直射日光や結露する場所での保管
  - ④強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き(梱包箱に表示されている天面方向)で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

## 製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

## 製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

## 外国為替及び外国貿易法に関する注意事項

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

## 知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等(ソフトウェア含む)との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

## その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

**一般的な注意事項**

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。