

低消費高精度シャントレギュレータ内蔵

高効率・低待機時消費電力・連続モード対応 二次側同期整流制御 IC

BD87007FJ

概要

BD87007FJ は二次側出力段に用いられる同期整流コントローラです。低消費高精度シャントレギュレータを内蔵しており、待機時消費電力を削減可能にします。また、連続モード動作時には、一次側のスイッチング同期信号を入力して動作対応を可能とし、さらなる省スペースが実現できます。

動作電源電圧は2.7 V~32.0 V と幅広く、様々な出力のアプリケーションに対応可能です。

また、高耐圧 120 V (Max) プロセス採用により、ドレイン電圧を直接モニタすることが可能です。

特長

- 低消費高精度シャントレギュレータ内蔵により待機時消費電力を削減
- 高耐圧 120 V(Max) プロセスドレインモニタ端子
- 幅広い入力動作電圧範囲 2.7 V~32.0 V
- PWM、疑似共振など様々な駆動方式に対応
- 連続モード時、一次側信号入力不要
- SH_IN、VCC 端子過電圧保護(OVP)内蔵
- 過熱保護(TSD)内蔵

重要特性

- 動作電源電圧範囲： 2.7 V～32.0 V
- 動作回路電流（SW 停止時）： 800 μ A(Typ)
- ドレインモニタ端子耐圧： 120 V(Max)
- 動作温度範囲： -40 $^{\circ}$ C～+105 $^{\circ}$ C

パッケージ

SOP-J8

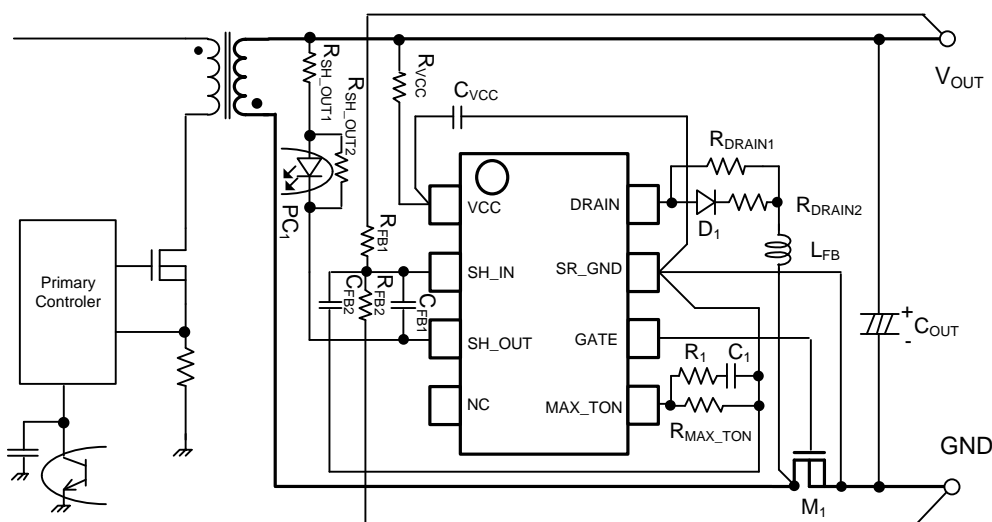
W(Typ) x D(Typ) x H(Max)
4.90 mm x 6.00 mm x 1.65 mm



用途

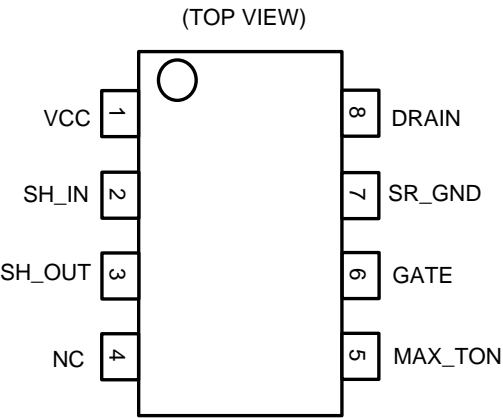
- AC/DC 電源出力全般：チャージャ、アダプタ、各種家電など

基本アプリケーション回路



Flyback Application Circuit (Low side FET)

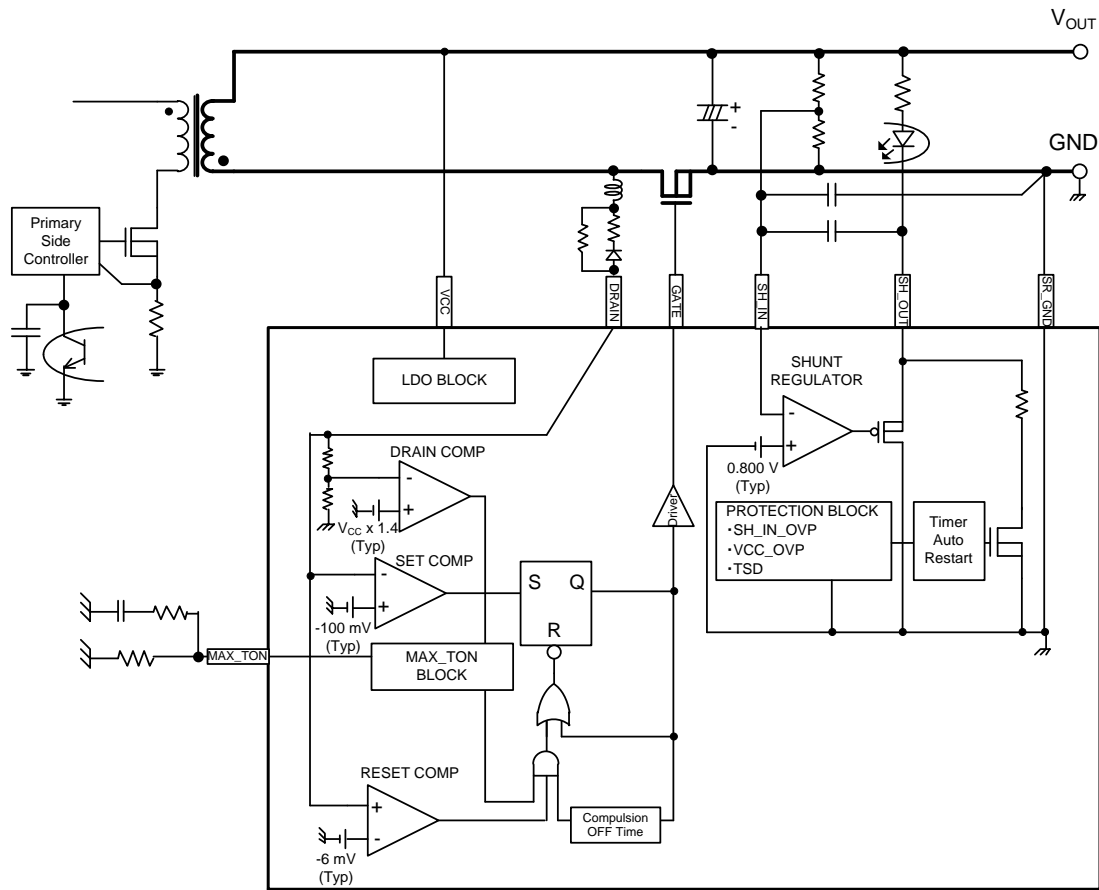
端子配置図



端子説明

端子番号	端子名	機 能
1	VCC	電源入力端子
2	SH_IN	シャントレギュレータ基準入力端子
3	SH_OUT	シャントレギュレータ電源入力/出力端子
4	NC	未接続端子（NC 端子は OPEN としてください。）
5	MAX_TON	最大 ON 時間設定端子
6	GATE	二次側 FET ゲートドライブ端子
7	SR_GND	GND 端子
8	DRAIN	二次側 FET ドレインモニタ端子

ブロック図



各ブロック動作説明

1. SET COMP ブロック

ドレイン端子電圧をモニタし、-100 mV 以下(Typ)を検知することで FET を ON させる信号を出力します。

2. RESET COMP ブロック

ドレイン端子電圧をモニタし、-6 mV 以上(Typ)を検知することで FET を OFF させる信号を出力します。

3. Compulsion OFF Time ブロック

RESET COMP 検出により FET を OFF し、ドレイン端子に生じる共振波形により再度 ON させないため、一定時間強制 OFF 状態とするブロックです。

上記動作をシーケンスで示すと下記ようになります。

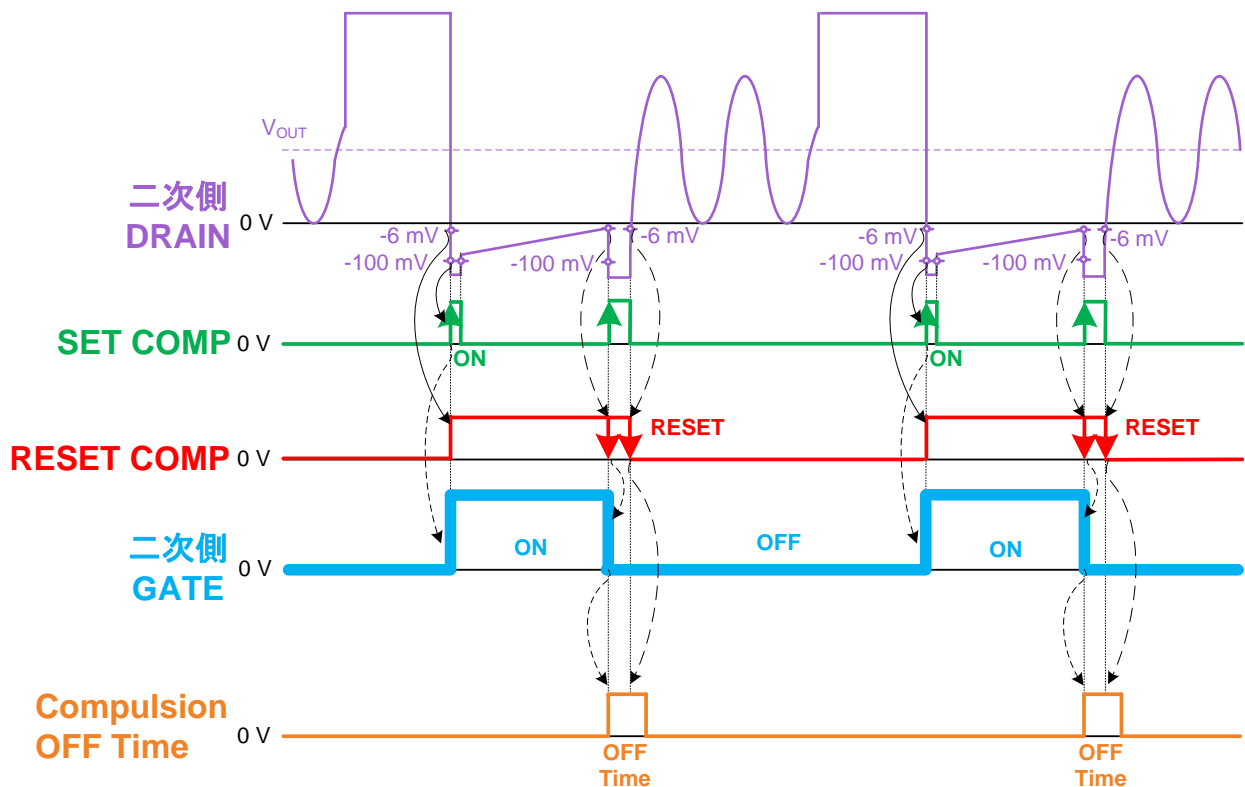


Figure 1. Operation Sequence

最大入力周波数について

IC の動作最大周波数は強制 OFF 時間に依存します。

BD87007FJ の場合、強制 OFF 時間 = 3.850 μs となるのでばらつき(9.09 %)を考慮すると、最大入力周波数は

$$f_{MAX} = \frac{1}{3.850(\mu s) \times 1.0909} \approx 238 \quad [\text{kHz}]$$

となります。ただし、入力電圧、負荷条件などにより、周波数は大きく変動するため、各アプリケーションに応じて異なります。

各ブロック動作説明 — 続き

4. MAX_TON ブロック

最大 ON 時間を設定するブロックです。ドレイン端子電圧が出力電圧 $V_{CC} \times 1.4$ V(Typ)以上のライズエッジを検出して、カウントを開始します。そして MAX_TON 端子で設定した時間が経過すると強制的に FET を OFF させます。その抵抗値(R_{MAX_TON})と設定時間(t_{MAX_ON})の関係は下記ようになります。

$$t_{MAX_TON} [\mu s] \times 10 [k\Omega/\mu s] = R_{MAX_TON} [k\Omega]$$

計算例：

最大 ON 時間を 10 μs に設定する場合、 R_{MAX_TON} は

$$10 [\mu s] \times 10 [k\Omega/\mu s] = 100 [k\Omega]$$

となります。ただし、本式は理想状態であるため、実機での動作確認をお願いいたします。

この時間を設定することにより、連続モードで一次側と二次側 FET の同時 ON 動作を防止することが可能となります。下記に連続モード動作時の駆動シーケンスを示します。

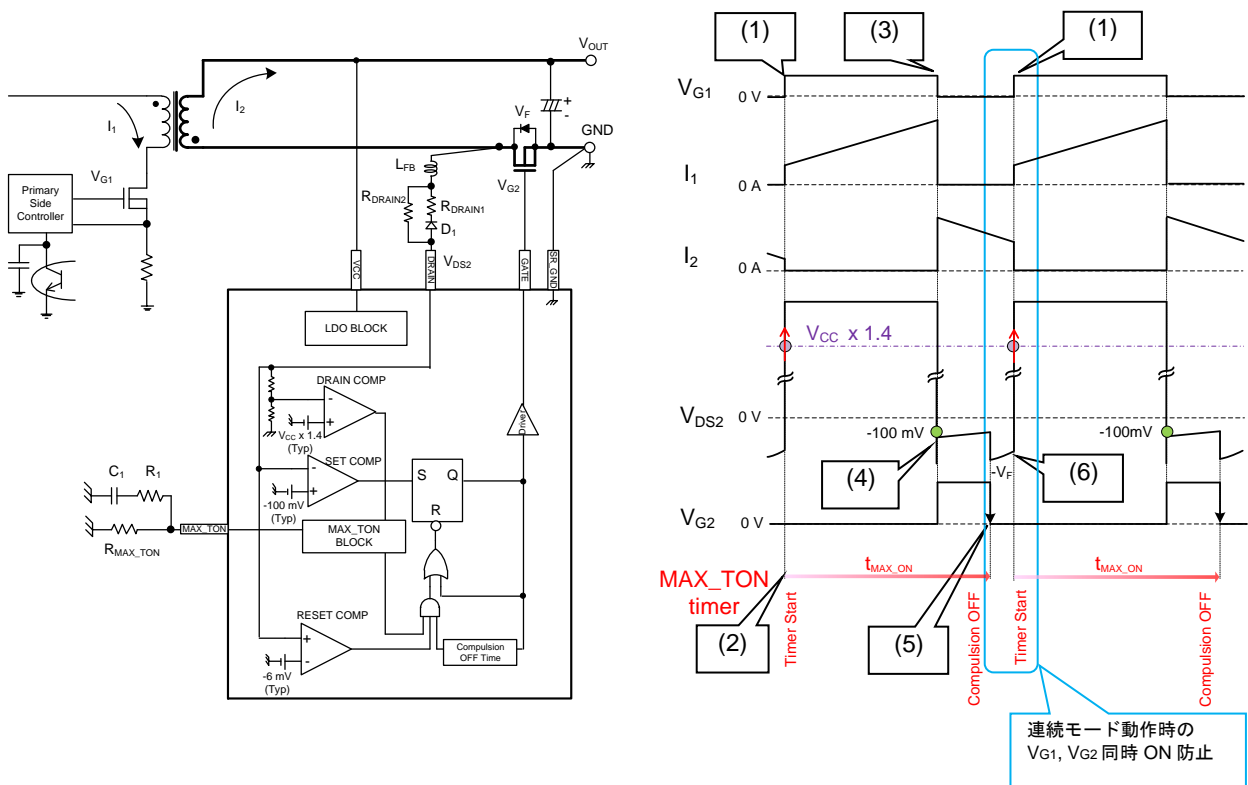


Figure 2. The Drive Sequence in CCM Operation

- (1) 一次側 FET = ON。一次側 FET へ電流 I_1 が流れる。二次側ドレイン電圧 V_{DS2} が上昇。
- (2) $V_{DS2} = V_{CC} \times 1.4$ をスレッシュホールドとしたライズエッジを検出し、MAX_TON タイマスタート。
- (3) 一次側 FET = OFF。二次側 FET(OFF 状態)の Body Diode を通して電流 I_2 が流れる。
- (4) I_2 により、二次側ドレイン電圧 $V_{DS2} \leq -100$ mV となり、二次側 FET = ON。
- (5) MAX_TON 端子で設定した時間が経過し、二次側 FET = 強制 OFF。
- (6) Body Diode を通して I_2 電流が流れるため、 V_F 電圧が発生。

スイッチングノイズの影響をできる限り軽減させるため、MAX_TON 端子にはキャパシタ C_1 と抵抗 R_1 を直列につなげてください。容量はおよそ 1000 pF、抵抗値は 1 k Ω 程度をお勧めいたします。この容量と抵抗は MAX_TON 端子の位相補償も兼ねているため、必ず接続してください。

また、疑似共振アプリケーションでは基本的に連続モードとならないため、本機能は不要です。この時の MAX_TON 端子の設定方法は、ばらつきなどを含め、一次側の一周期の最小時間 < MAX_TON タイマ設定時間となるよう十分大きな R_{MAX_TON} を (300 k Ω 以下) 設定することで無効化することが可能です。

各ブロック動作説明 — 続き**5. SHUNT REGULATOR ブロック**

AC/DC の出力電圧を制御する低消費、高精度シャントレギュレータです。

6. PROTECTION ブロック

保護を検出するとタイマカウントを開始します。完了すると、SH_OUT 端子からフォトカプラをドライブし、一次側の駆動動作を停止させます。

絶対最大定格(Ta = 25 °C)

項 目	記号	定 格	単位
VCC 入力端子	V _{MAX_VCC}	-0.3~+40	V
MAX_TON 出力端子	V _{MAX_MAX_TON}	-0.3~+V _{MAX_VCC}	V
SH_IN 入力端子	V _{MAX_SH_IN}	-0.3~+40	V
SH_OUT 入出力端子	V _{MAX_SH_OUT}	-0.3~+40	V
GATE 出力端子	V _{MAX_GATE}	-0.3~+15.5	V
DRAIN 入力端子	V _{MAX_DRAIN}	+120 ^(Note 1)	V
最高接合部温度	T _{jmax}	+150	°C
保存温度範囲	T _{stg}	-55~+150	°C

注意 1: 印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施していただくようご検討をお願いします。

注意 2: 最高接合部温度を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。最高接合部温度を超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなど、最高接合部温度を超えないよう熱抵抗にご配慮ください。

(Note 1) 負電圧が印加されると ESD 保護素子より電流が流れます。この電流値を 6 mA 以下となるように DRAIN 端子へ電流制限抵抗が必要となります。

熱抵抗 (Note 2)

項 目	記号	熱抵抗(Typ)		単位
		1 層基板 ^(Note 4)	4 層基板 ^(Note 5)	
SOP-J8				
ジャンクション—周囲温度間熱抵抗	θ _{JA}	149.3	76.9	°C/W
ジャンクション—パッケージ上面中心間熱特性パラメータ ^(Note 3)	Ψ _{JT}	18	11	°C/W

(Note 2) JESD51-2A(Still-Air)に準拠。

(Note 3) ジャンクションからパッケージ（モールド部分）上面中心までの熱特性パラメータ。

(Note 4) JESD51-3 に準拠した基板を使用。

(Note 5) JESD51-7 に準拠した基板を使用。

測定基板	基板材	基板寸法
1 層	FR-4	114.3 mm x 76.2 mm x 1.57 mm

1 層目（表面）銅箔	
銅箔パターン	銅箔厚
実装ランドパターン + 電極引出し用配線	70 μm

測定基板	基板材	基板寸法
4 層	FR-4	114.3 mm x 76.2 mm x 1.6 mm

1 層目（表面）銅箔		2 層目、3 層目（内層）銅箔		4 層目（裏面）銅箔	
銅箔パターン	銅箔厚	銅箔パターン	銅箔厚	銅箔パターン	銅箔厚
実装ランドパターン + 電極引出し用配線	70 μm	74.2 mm□（正方形）	35 μm	74.2 mm□（正方形）	70 μm

推奨動作条件

項 目	記号	最小	標準	最大	単位
動作電源電圧範囲	V _{CC}	2.7	20.0	32.0	V
動作温度	Topr	-40	+25	+105	°C
MAX_TON R _{MAX_TON} 抵抗範囲	R _{MAX_TON}	56	-	300	kΩ
MAX_TON R ₁ 抵抗値	R ₁	0.5	1.0	2.0	kΩ
MAX_TON C ₁ 容量値	C ₁	680	1000	2200	pF

電気的特性(特に指定のない限り V_{CC} = 20 V, V_{SH_OUT} = 20 V, Ta = 25 °C)

項 目	記号	最小	標準	最大	単位	条 件
回路電流項目						
回路電流 1	I _{ON}	0.5	1.0	2.0	mA	f _{SW} = 50 kHz スイッチング状態 (GATE = OPEN)
回路電流 2	I _{ACT}	350	800	1400	μA	スイッチング停止状態
回路電流 3	I _{OFF}	18	35	60	μA	V _{CC} = 1.9 V, UVLO 検出時
VCC 項目						
VCC UVLO スレッシュホールド電圧 1	V _{UVLO1}	2.00	2.30	2.65	V	V _{CC} Sweep Up
VCC UVLO スレッシュホールド電圧 2	V _{UVLO2}	1.95	2.25	2.60	V	V _{CC} Sweep Down
VCC 過電圧保護検出電圧 1	V _{OVLP1}	32.5	35.0	37.5	V	V _{CC} Sweep Up
VCC 過電圧保護検出電圧 2	V _{OVLP2}	31.5	34.0	36.5	V	V _{CC} Sweep Down
同期整流コントローラブロック						
GATE ON スレッシュホールド電圧	V _{GON}	-150	-100	-50	mV	V _{DRAIN} = +300 mV→-300 mV
GATE OFF スレッシュホールド電圧	V _{GOFF}	-10	-6	-1	mV	V _{DRAIN} = -300 mV→+300 mV
強制 OFF 時間	t _{COFF}	3.50	3.85	4.20	μs	
MAX_TON ブロック						
MAX_TON タイマ開始 スレッシュホールド電圧	V _{MAX_ON_START}	24	28	32	V	V _{CC} = 20 V DRAIN 端子パルス入力
MAX_TON タイマ	t _{MAX_ON}	9.4	10.0	10.6	μs	R _{MAX_TON} = 100 kΩ V _{CC} = 3 V, V _{DRAIN} = -0.3 V↔+7 V
MAX_TON 端子出力電圧	V _{MAX_ON}	0.24	0.40	0.56	V	
ドレインモニタブロック						
ドレイン端子シンク電流	I _{D_SINK}	130	270	550	μA	V _{DRAIN} = 120 V
ドレイン端子ソース電流 1	I _{DRAIN_SO1}	-23	-11	-5	μA	V _{DRAIN} = 0.1 V
ドレイン端子ソース電流 2	I _{DRAIN_SO2}	-3.0	-1.0	-0.3	μA	V _{DRAIN} = -0.2 V
ドライバブロック						
GATE 端子 High 電圧	V _{GATE_H1}	11	12	14	V	V _{CC} = 20 V
High Side FET ON 抵抗 1	R _{HIONR1}	12.0	23.0	50.0	Ω	V _{CC} = 2.7 V, I _{OUT} = -10 mA
High Side FET ON 抵抗 2	R _{HIONR2}	6.0	12.0	24.0	Ω	V _{CC} = 5.0 V, I _{OUT} = -10 mA
High Side FET ON 抵抗 3	R _{HIONR3}	4.0	9.0	18.0	Ω	V _{CC} = 10 V, I _{OUT} = -10 mA
Low Side FET ON 抵抗 1	R _{LOWONR1}	1.1	2.2	4.4	Ω	V _{CC} = 2.7 V, I _{OUT} = +10 mA
Low Side FET ON 抵抗 2	R _{LOWONR2}	0.9	1.8	3.6	Ω	V _{CC} = 5.0 V, I _{OUT} = +10 mA
GATE 端子 Turn On Delay 時間	t _{DELAY_ON}	-	50	-	ns	V _{DRAIN} = +300 mV→-300 mV
GATE 端子 Turn Off Delay 時間	t _{DELAY_OFF}	-	100	-	ns	V _{DRAIN} = -300 mV→+300 mV

電気的特性 — 続き

項 目	記号	最小	標準	最大	単位	条 件
シャントレギュレータブロック						
基準電圧	V_{SHREF}	0.792	0.800	0.808	V	$V_{SH_OUT} = 5\text{ V}$ SH_OUT シンク電流 = 100 μA
基準電圧温度変化	ΔV_{SHEMP}	-	-8	-	mV	$V_{SH_OUT} = 5\text{ V}$ SH_OUT シンク電流 = 100 μA $T_a = +25\text{ }^{\circ}\text{C} \rightarrow +105\text{ }^{\circ}\text{C}$
基準電圧変動 1	ΔV_{SHREF1}	-	1	-	mV	$V_{SH_OUT} = 2.7\text{ V} \rightarrow 5\text{ V}$ SH_OUT シンク電流 = 100 μA
基準電圧変動 2	ΔV_{SHREF2}	-	2	-	mV	$V_{SH_OUT} = 5\text{ V} \rightarrow 20\text{ V}$ SH_OUT シンク電流 = 100 μA
基準入力電流	I_{SH_IN}	-0.2	0.0	+0.2	μA	$V_{SH_IN} = 2\text{ V}$
ダイナミックインピーダンス 1	R_{SH_OUT1}	-	0.3	-	Ω	SH_OUT シンク電流 = 100 μA to 300 μA ($V_{SH_OUT} = 2.7\text{ V}$)
ダイナミックインピーダンス 2	R_{SH_OUT2}	-	0.2	-	Ω	SH_OUT シンク電流 = 100 μA to 300 μA ($V_{SH_OUT} = 20\text{ V}$)
SH_IN = Low 時 SH_OUT 電流	I_{SH_OUT}	5	10	18	μA	$V_{SH_IN} = 0\text{ V}$, $V_{SH_OUT} = 5\text{ V}$
SH_OUT レギュレーション電流	$I_{SH_OUT_REG}$	1	-	-	mA	$V_{SH_IN} = 0.85\text{ V}$, $V_{SH_OUT} = 5\text{ V}$
SH_IN 過電圧保護検出電圧 1	V_{SH_LOVP1}	0.90	1.00	1.10	V	V_{SH_IN} Sweep Up
SH_IN 過電圧保護検出電圧 2	V_{SH_LOVP2}	0.85	0.95	1.05	V	V_{SH_IN} Sweep Down
保護検出時間	$t_{PROTECTION}$	500	900	1500	μs	
保護検出時 SH_OUT プルダウン電流	$I_{PROTECTION}$	1.3	2.5	5.0	mA	$V_{SH_IN} = 0\text{ V}$, $V_{SH_OUT} = 5\text{ V}$

特性データ (参考データ)

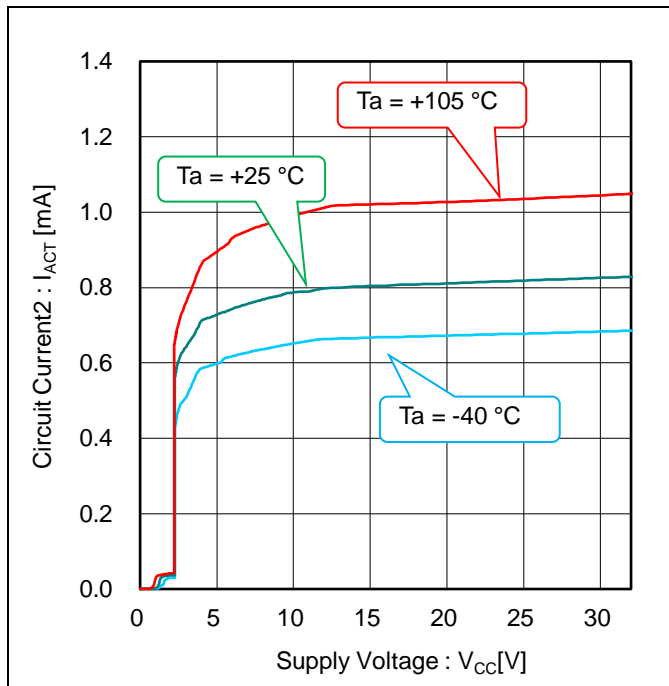


Figure 3. Circuit Current2 vs Supply Voltage
(Switching Stop Mode)

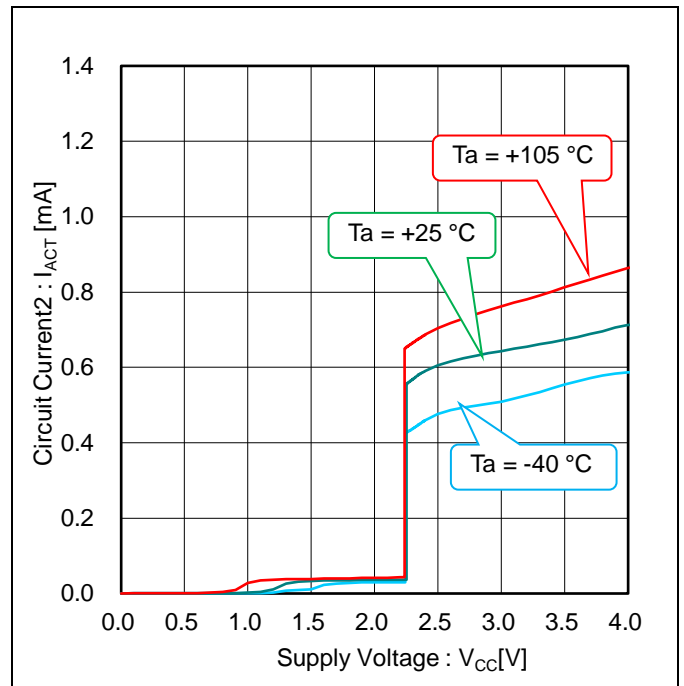


Figure 4. Circuit Current2 vs Supply Voltage
(Switching Stop Mode V_{CC} Zoom)

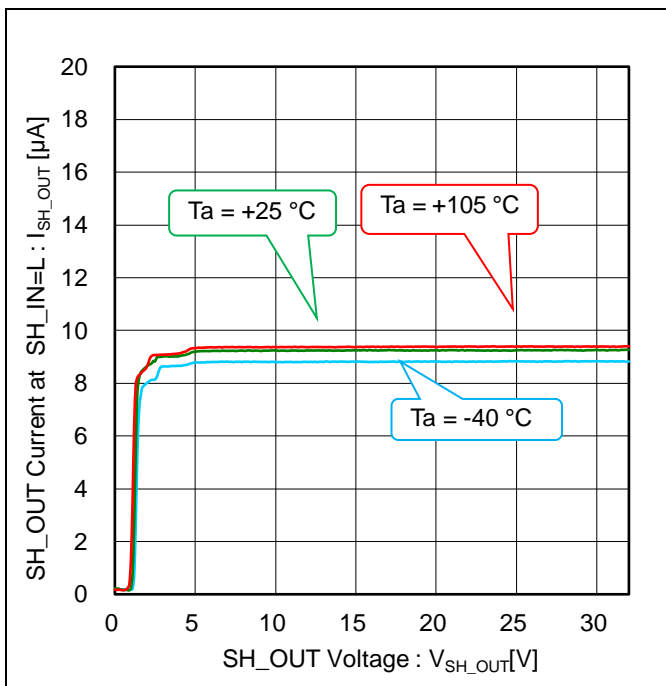


Figure 5. SH_OUT Current at SH_IN = L vs SH_OUT Voltage
($V_{SH_IN} = 0$ V)

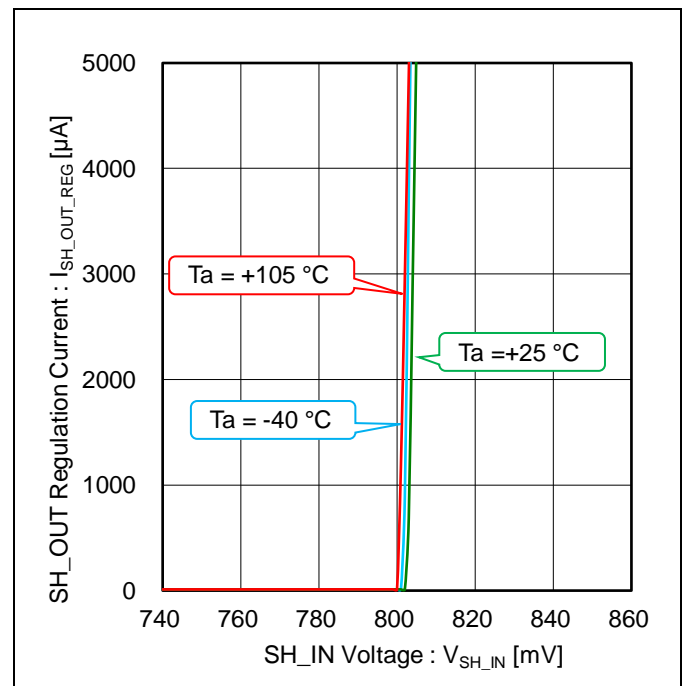


Figure 6. SH_OUT Regulation Current vs SH_IN Voltage
($V_{SH_OUT} = 5$ V)

特性データ — 続き

(参考データ)

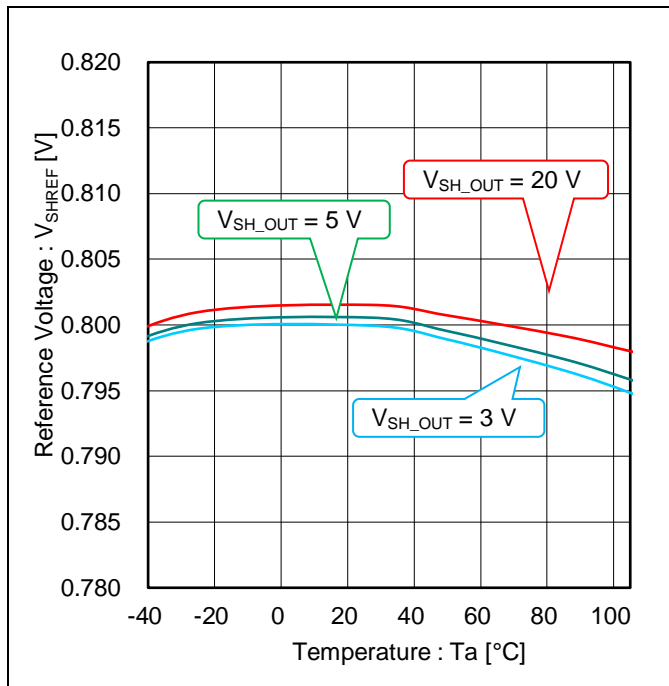


Figure 7. Reference Voltage vs Temperature
(SH_OUT シンク電流 = 100 μ A)

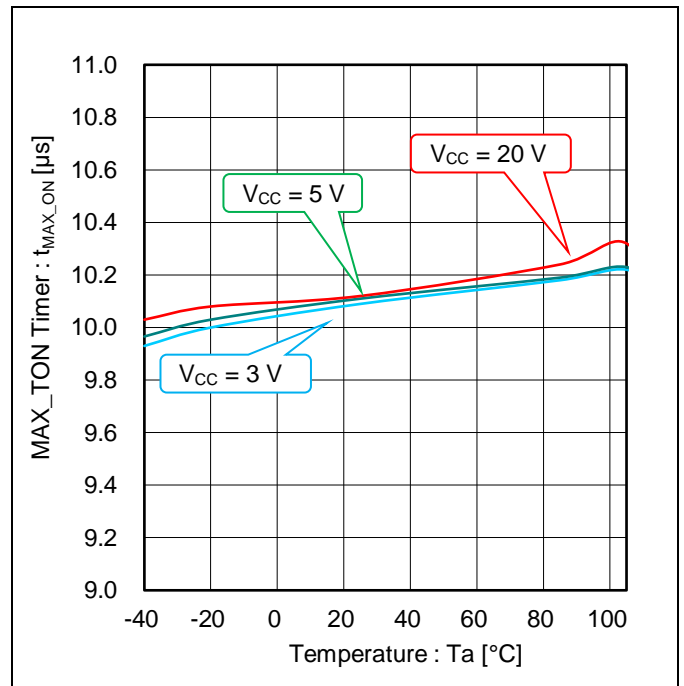


Figure 8. MAX_TON Timer vs Temperature
(R_{MAX_TON} = 100 k Ω , V_{DRAIN} = -0.3 V \leftrightarrow +7 V)

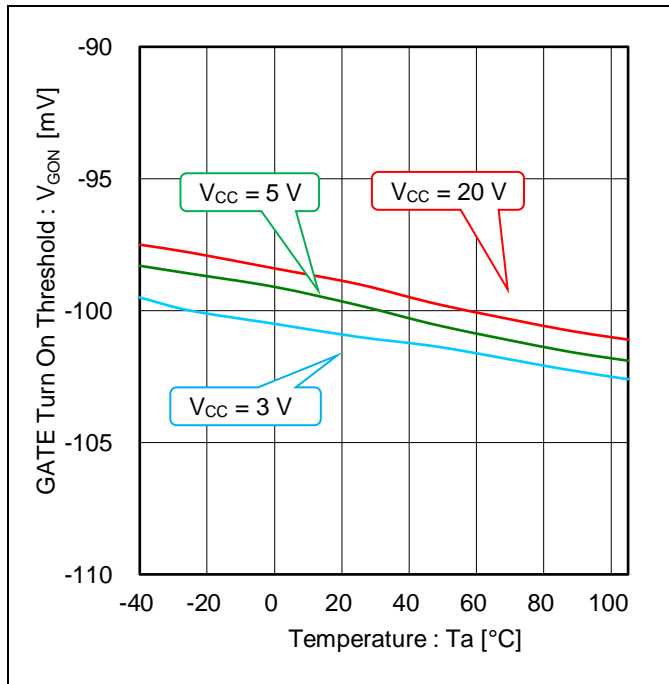


Figure 9. GATE Turn On Threshold vs Temperature
(DRAIN Sweep Down)

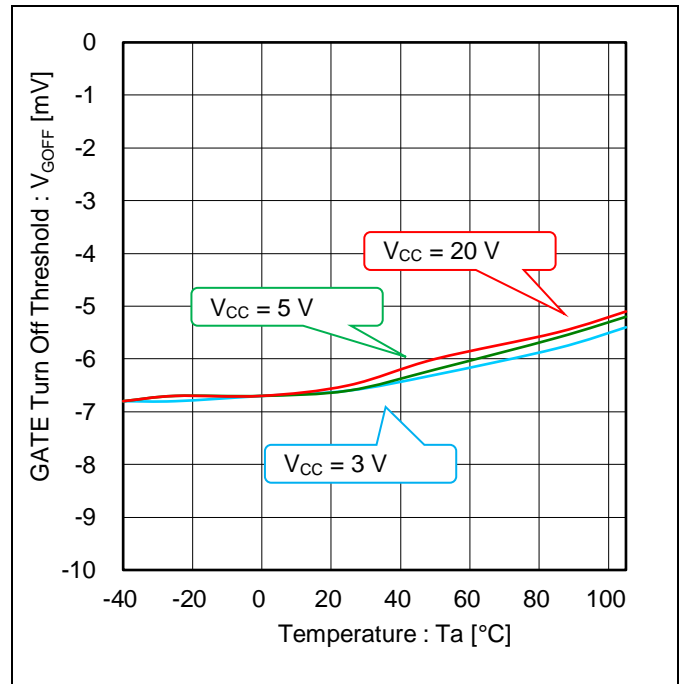


Figure 10. GATE Turn Off Threshold vs Temperature
(DRAIN Sweep Up)

タイミングチャート

起動シーケンスを下記に示します。

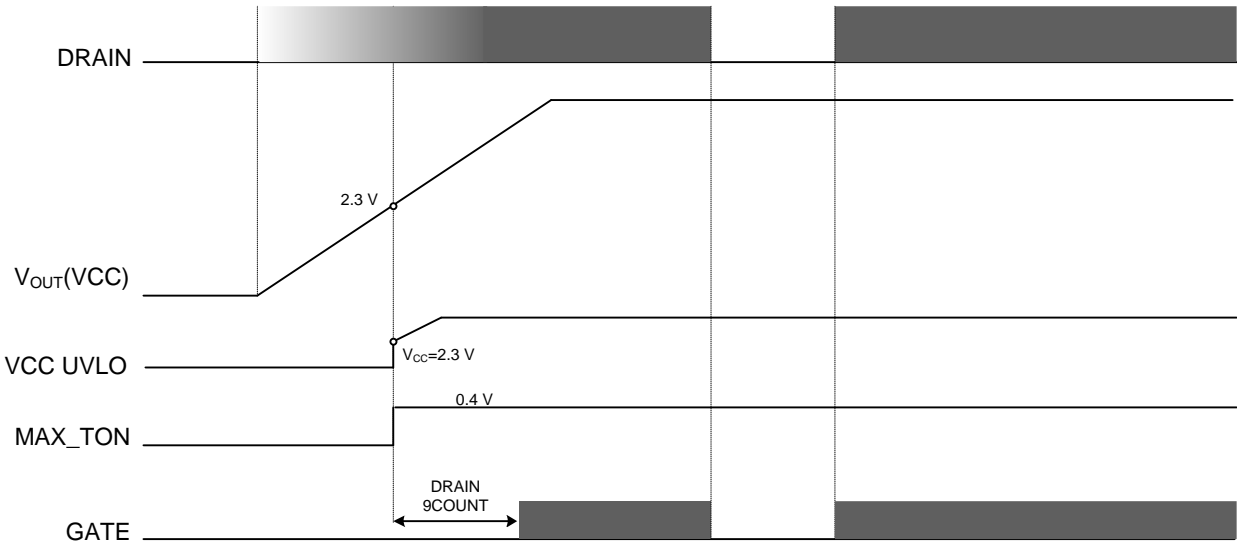


Figure 11. Startup Sequence

応用回路例

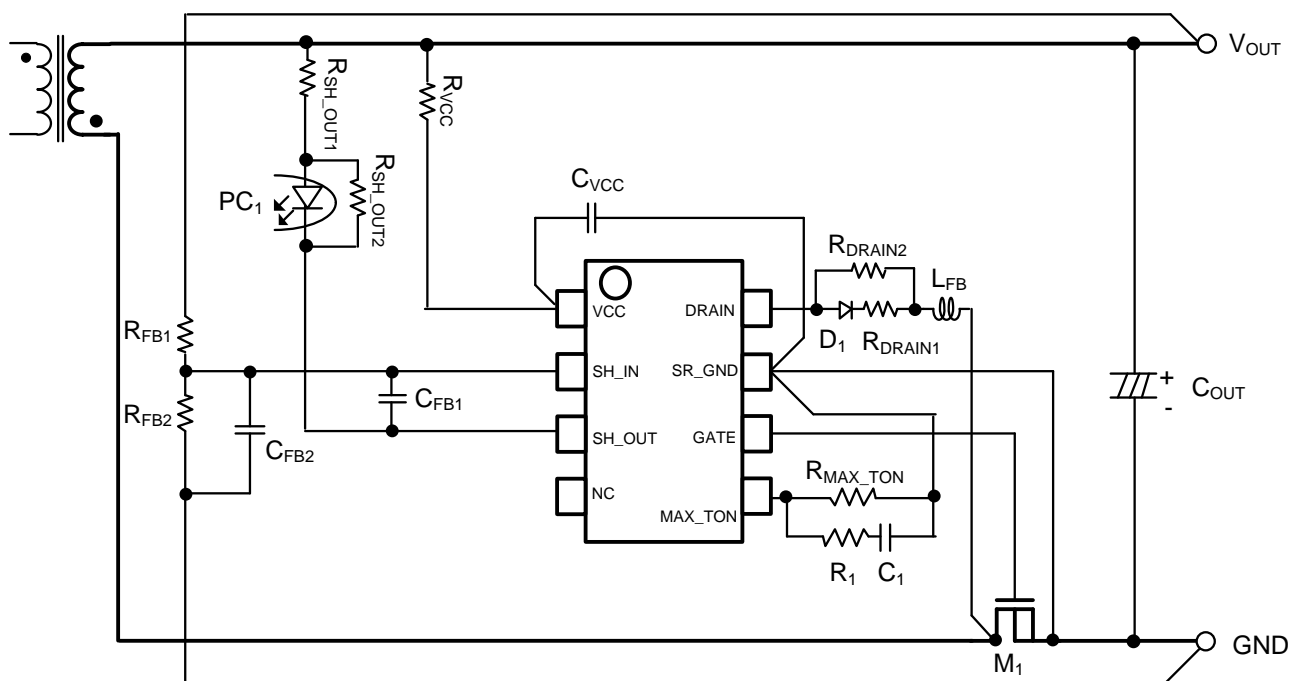


Figure 12. Flyback Application Circuit
(Low Side FET)

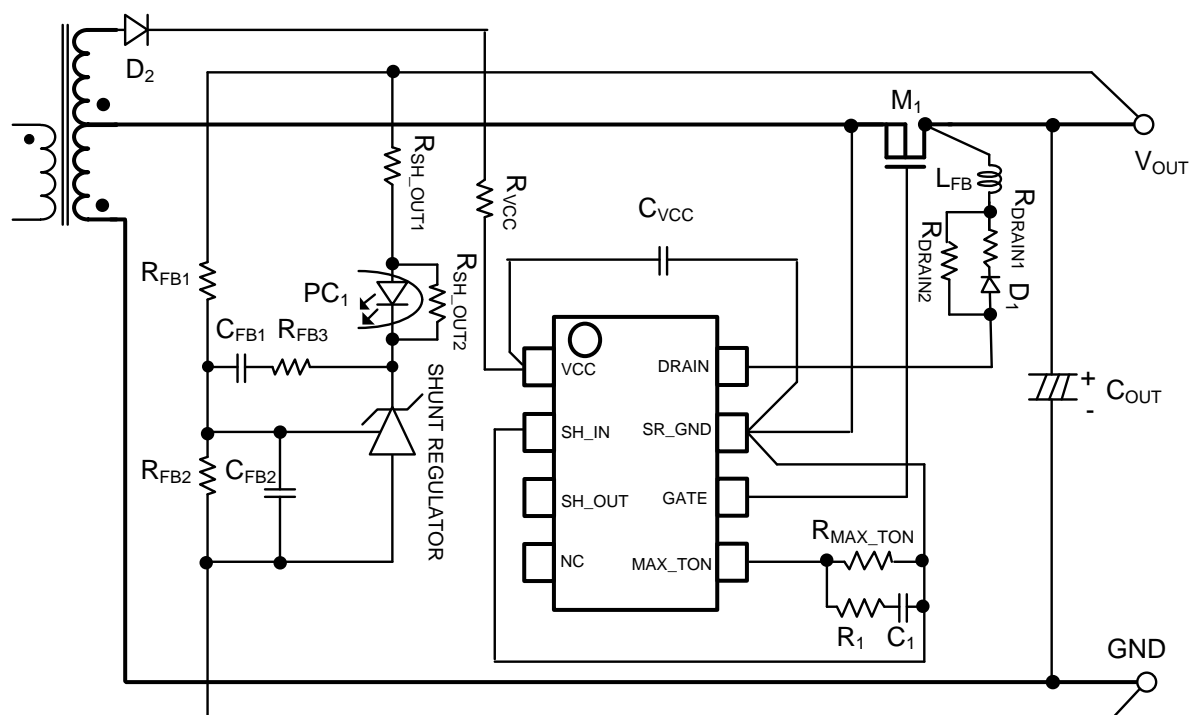


Figure 13. Flyback Application Circuit
(High Side FET)

ICに内蔵されているシャントレギュレータブロックは同期整流コントローラブロックのSR_GNDとIC内部で接続されています。そのため、High SideにFETを配置する場合はシャントレギュレータを使用することができません。このとき、SH_IN端子はSR_GND端子とショートし、SH_OUT端子はOPENとしてください。

アプリケーション部品選定方法

1. MAX_TON 端子設定

MAX_TON 端子に接続される抵抗値 R_{MAX_TON} によって、GATE 出力を強制 OFF とするタイマを設定します。

(動作詳細は「各ブロック動作説明/4. MAX_TON ブロック」を参照ください。)

抵抗値 R_{MAX_TON} は 56 kΩ～300 kΩ の範囲で設定可能で、タイマ時間はその抵抗値に比例します。本 IC は 100 kΩ 時で $10\ \mu\text{s} \pm 6\%$ の精度となりますが、100 kΩ から離れるほど精度が悪化し、56 kΩ で $5.6\ \mu\text{s} \pm 0.9\ \mu\text{s}$ 、300 kΩ で $30\ \mu\text{s} \pm 4.5\ \mu\text{s}$ となります。

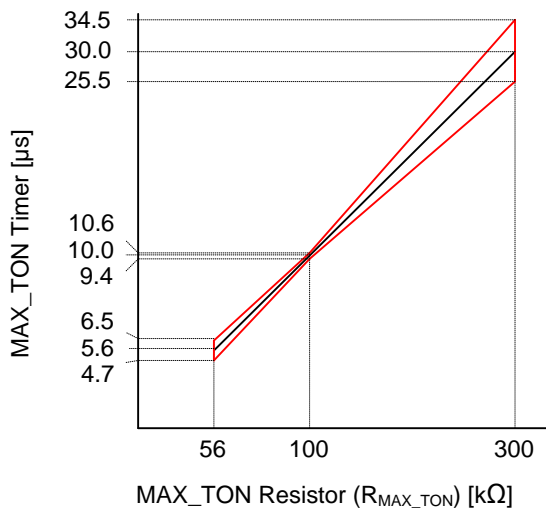


Figure 14. MAX_TON Timer vs MAX_TON Resistor

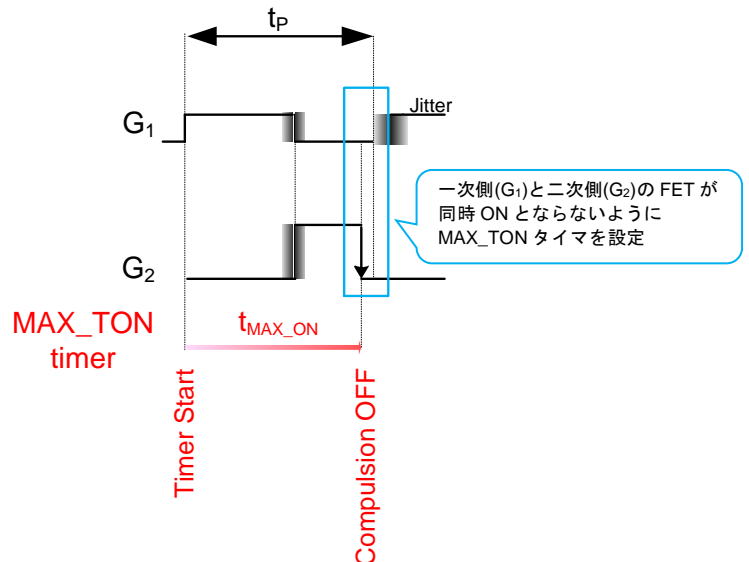


Figure 15. Primary FET and Secondary FET Sequence at CCM

連続モード時の貫通電流による破壊を防止するために、一次側 FET(G_1)がターンオンするより前に、二次側 FET(G_2)を強制 OFF させるように MAX_TON タイマ設定します。ばらつきなどを含め、一次側の一周期の最小時間(t_p)>MAX_TON タイマ設定時間(t_{MAX_ON})となるように MAX_TON 端子の抵抗値(R_{MAX_TON})を設定します。

$$R_{MAX_TON} < \frac{10 \times 10^3}{(1 + \Delta t_{MAX_ON} + \Delta R + \Delta f_{MAX}) \times (f_{MAX} + f_{JITTER})} \quad [\text{k}\Omega]$$

周波数ばらつき割合

最大周波数値

f_{MAX} : 一次側の最大周波数[kHz]
 Δf_{MAX} : 一次側の最大周波数精度[%]
 f_{JITTER} : 一次側のジッタ周波数[kHz]
 Δt_{MAX_ON} : 二次側 MAX_TON タイマ時間精度[%]
 ΔR : 二次側 MAX_TON 接続抵抗精度[%]

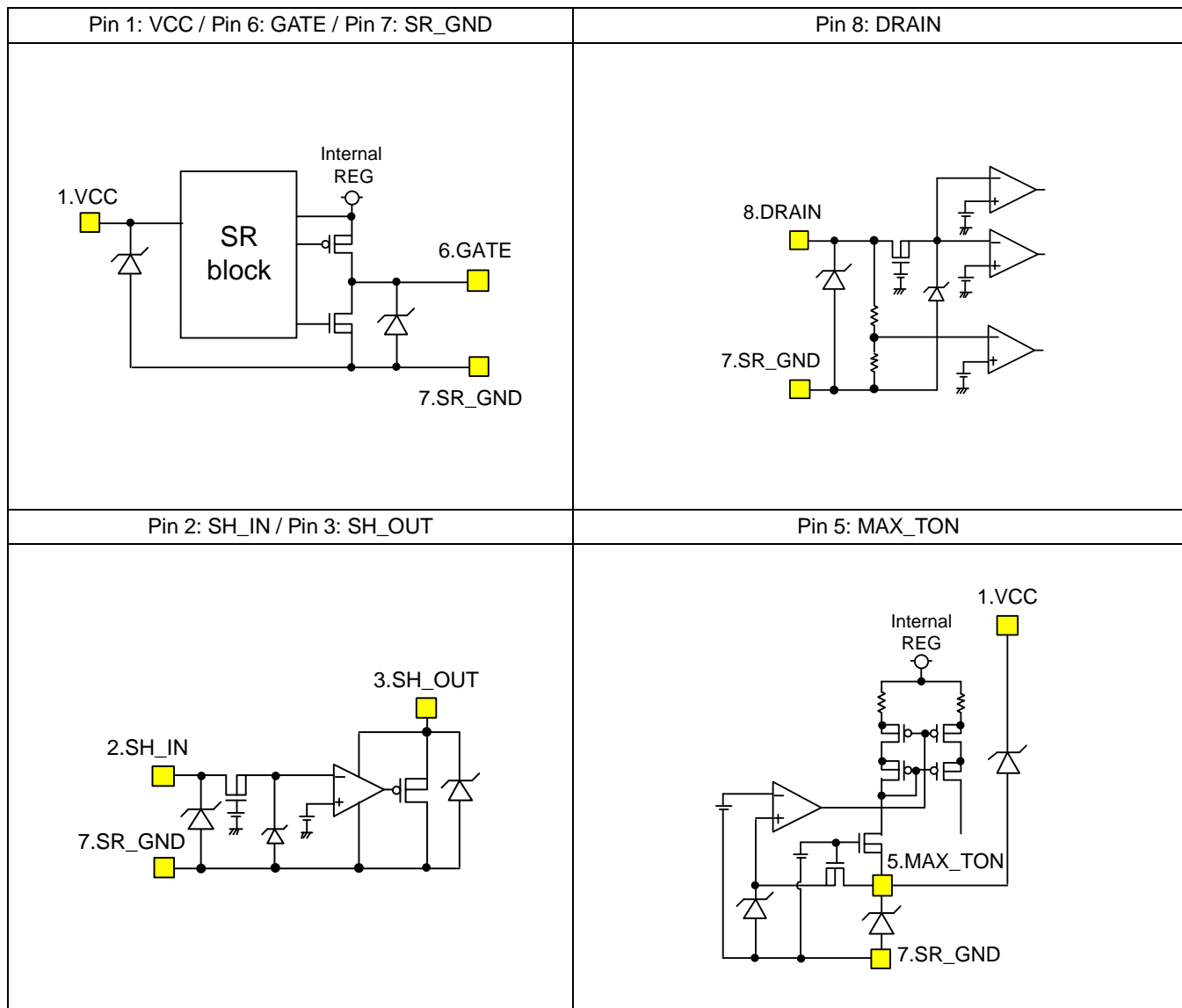
2. 計算例

$$R_{MAX_TON} < \frac{10 \times 10^3}{(1 + 0.06 + 0.01 + 0.05) \times (100 + 8)} = 82.67 \quad [\text{k}\Omega]$$

f_{MAX} : 一次側の最大周波数 100[kHz]
 Δf_{MAX} : 一次側の最大周波数精度 5[%]
 f_{JITTER} : 一次側のジッタ周波数 8[kHz]
 Δt_{MAX_ON} : 二次側 MAX_TON タイマ時間精度 6[%]
 ΔR : 二次側 MAX_TON 接続抵抗精度 1[%]

この結果より上記条件では R_{MAX_TON} を 82 kΩ 以下で設定することとなります。設定時には各部品の温度特性も考慮し、検討することをお勧めいたします。

入出力等価回路図



レイアウト上の注意

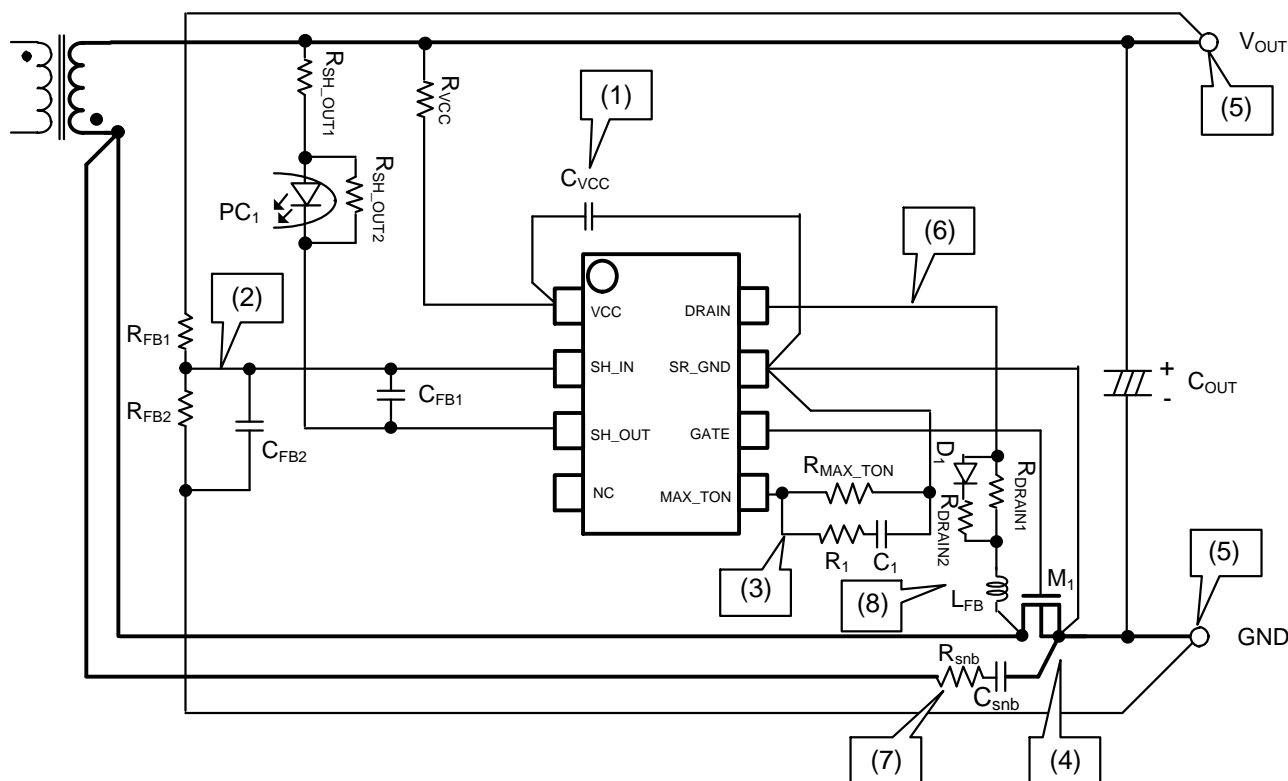


Figure 16. Flyback Application Circuit (Low Side FET)

- (1) VCC ラインはスイッチングノイズの影響を受けて誤動作することがあります。
よって、ノイズ除去用容量 C_{VCC} を VCC 端子-SR_GND 端子間へ独立配線で接続することをお勧めします。
- (2) SH_IN 端子はハイインピーダンスラインです。クロストークを避けるため、できる限り配線は短くしスイッチングラインと並走しないようにレイアウトしてください。
- (3) MAX_TON 端子は 0.4 V 出力端子です。よって、スイッチング動作により、強制 OFF 時間に影響を与える可能性があるため、できる限り MAX_TON 端子出力直前
- (4) で R_{MAX_TON} 、 R_1 、 C_1 を接続し、SR_GND 端子へ独立配線で接続することをお勧めします。
- (5) 同期整流コントローラ IC は FET に発生した V_{DS} を正確にモニタする必要があるため、IC のドレイン端子を FET のドレインへ、IC の SR_GND を FET の SOURCE へ必ず独立配線で接続してください。
- (6) 帰還抵抗の GND と V_{OUT} は独立配線で接続することをお勧めします。
- (7) ドレイン端子はスイッチングラインとなるためできる限り短く、細く配線してください。
- (8) FET の D-S 間にスナバ回路を入れる場合、トランス出力と FET の SOURCE へ独立配線でできる限り短く太くしてください。
- (9) ドレイン端子は微小電圧を検出するため、サージ電圧で ON \leftrightarrow OFF へ切り替わってしまう場合があります。よって、サージを吸収するための対策としてフェライトビーズを用いたフィルタを接続することを推奨します。 L_{FB} は周波数領域 (1 MHz \sim 10 MHz 程度) で高インピーダンスなタイプを選定してください。不必要な場合は配線をショートしてください。

設定値参考例 (Note 6)

ショットキーバリアダイオード D₁ : RB751VM-40(ROHM)

FET turn off 時フィルタ抵抗 R_{DRAIN1} : $0.3 \text{ k}\Omega \sim 2 \text{ k}\Omega$

DRAIN 端子電流制限抵抗 $R_{DRAIN2} : 150 \Omega$

(Note 6) 定数は参考値であり保証値ではありません。実機での検証を十分行ったうえ、最適な定数設定をお願いします。

使用上の注意

1. 電源の逆接続について

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。

2. 電源ラインについて

基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。グラウンドラインについても、同様のパターン設計を考慮してください。また、LSI のすべての電源端子について電源-グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量低下が起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

3. グラウンド電位について

機能的に負電位を入出力する端子を除き、グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子、負電位入出力端子以外の端子がグラウンド以下の電圧にならないようにしてください。

4. グラウンド配線パターンについて

小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

5. 推奨動作条件について

推奨動作条件で規定される範囲で IC の機能・動作を保証します。また、特性値は電気的特性で規定される各項目の条件下においてのみ保証されます。

6. ラッシュカレントについて

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

7. セット基板での検査について

セット基板での検査時に、インピーダンスの低い端子にコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

8. 端子間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けした場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

9. 未使用の入力端子の処理について

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

使用上の注意 — 続き

10. 各入力端子について

本 IC はモノリシック IC であり、各素子間に素子分離のための P+アイソレーションと、P 基板を有しています。この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。

例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、

○抵抗では、GND > (端子 A)の時、トランジスタ(NPN)では GND > (端子 B)の時、P-N 接合が寄生ダイオードとして動作します。

○また、トランジスタ(NPN)では、GND > (端子 B)の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。

IC の構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND(P 基板)より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。アプリケーションにおいて電源端子と各端子電圧が逆になった場合、内部回路または素子を損傷する可能性があります。例えば、外付けコンデンサに電荷がチャージされた状態で、電源端子が GND にショートされた場合などです。また、電源端子直列に逆流防止のダイオードもしくは各端子と電源端子間にバイパスのダイオードを挿入することを推奨します。

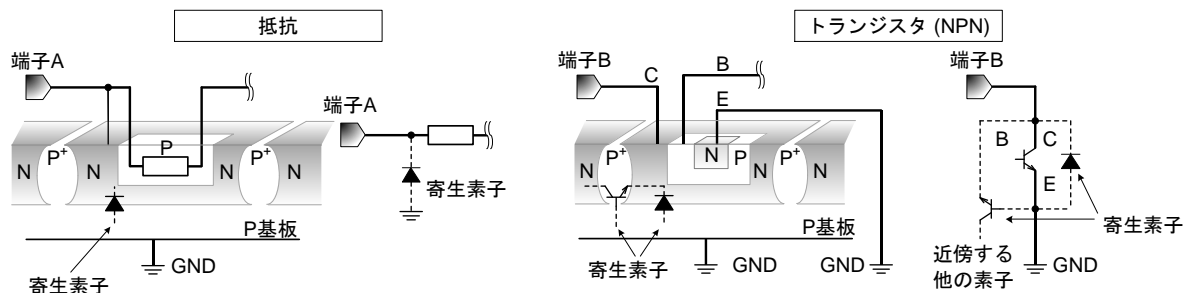


Figure 17. モノリシック IC 構造例

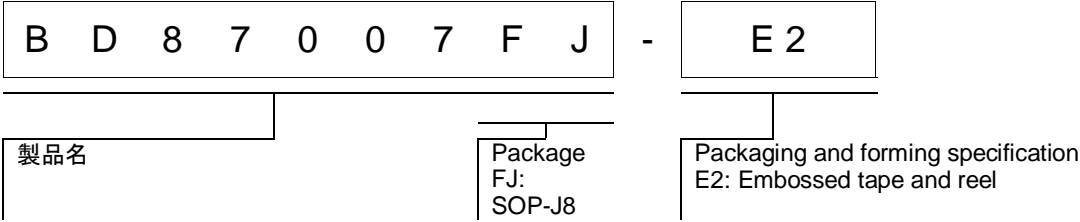
11. セラミック・コンデンサの特性変動について

外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮のうえ、定数を決定してください。

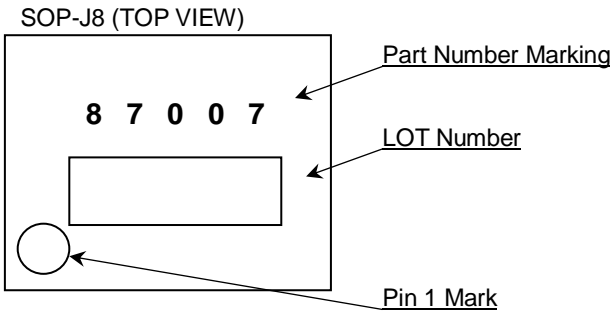
12. 温度保護回路について

IC を熱破壊から防ぐための温度保護回路を内蔵しております。最高接合部温度内でご使用いただきますが、万が一最高接合部温度を超えた状態が継続すると、温度保護回路が動作し出力パワー素子が OFF します。その後チップ温度 T_j が低下すると回路は自動で復帰します。なお、温度保護回路は絶対最大定格を超えた状態での動作となりますので、温度保護回路を使用したセット設計などは、絶対に避けてください。

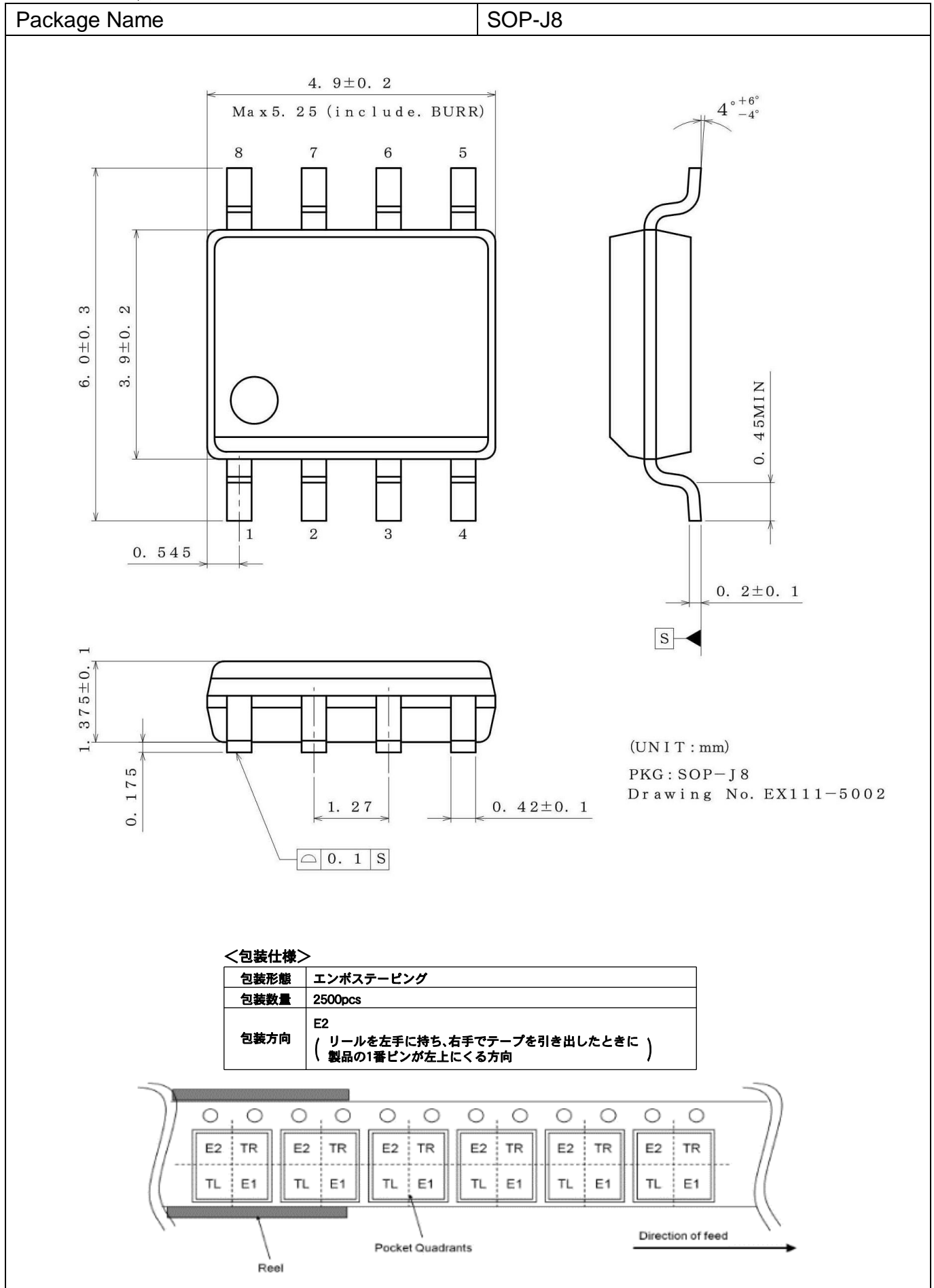
発注形名情報



標印図



外形寸法図と包装・フォーミング仕様



改訂履歴

日付	版	変更内容
2019.07.11	001	新規作成

ご注意

ローム製品取扱い上の注意事項

1. 本製品は一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器等）への使用を意図して設計・製造されております。したがって、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器^(Note 1)、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
 - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
 - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
3. 本製品は、一般的な電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
 - ①水・油・薬液・有機溶剤等の液体中でのご使用
 - ②直射日光・屋外暴露、塵埃中でのご使用
 - ③潮風、Cl₂、H₂S、NH₃、SO₂、NO₂ 等の腐食性ガスの多い場所でのご使用
 - ④静電気や電磁波の強い環境でのご使用
 - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
 - ⑥本製品を樹脂等で封止、コーティングしてのご使用。
 - ⑦はんだ付けの後に洗浄を行わない場合（無洗浄タイプのフラックスを使用される場合は除く。ただし、残渣については十分に確認をお願いします。）又は、はんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合
 - ⑧本製品が結露するような場所でのご使用。
4. 本製品は耐放射線設計はなされておられません。
5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
6. パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
7. 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

1. ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
2. はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。
その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。（人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等）

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
 - ①潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所での保管
 - ②推奨温度、湿度以外での保管
 - ③直射日光や結露する場所での保管
 - ④強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き（梱包箱に表示されている天面方向）で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等（ソフトウェア含む）との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。