

Quasi-Resonant Control DC/DC Converter and Power Factor Correction converter IC for AC/DC Converter



BM1050AF-G

●概要

BM1050AF は高調波対策用の力率改善(Power Factor Correction)コンバータ(以降 PFC 部と略す)と DC/DC コンバータ(以降 DC/DC 部と略す)を組み合わせた複合 LSI です。DC/DC 部は擬似共振方式で動作するため、低 EMI に貢献します。

BM1050AF は 650V 耐圧起動回路を内蔵しております。PFC 部、DC/DC 部ともに、スイッチング MOSFET 及び電流検出抵抗を外付けにしているため、自由度の高い電源設計が可能です。

PFC 部は、ピーク電流制御を採用しています。AC 電圧低下時補正回路付きマルチプライヤ、負荷変動対策回路、最大電力補正回路等、多彩な保護回路により、適切なアプリケーションを提案します。また、周波数ホッピング機能を内蔵しており、低 EMI に貢献します。

DC/DC 部の擬似共振方式は、ソフトスイッチング動作するため低 EMI に貢献します。バーストモードを内蔵し、軽負荷時の電力を削減します。ソフトスタート機能、バースト機能、サイクルごとの過電流リミッタ、過電圧保護、過負荷保護など種々の保護機能を内蔵しています。

マイコンとの通信制御用端子、外部停止端子を設けており、様々なアプリケーションに適応できるシステムを提案します。

●重要特性

- 動作電源電圧範囲: VCC: 8.0 to 24.0V
- 動作電流: QR ON (PFC OFF): 1.20mA (pulse on).
QR ON (PFC OFF): 1.00mA (pulse off)
QR ON (PFC ON): 1.80mA (pulse on)
- Oscillation Frequency QR part :120kHz(FB=2.0V typ)
- Operating Temperature: -40°C to +85°C

●基本アプリケーション回路

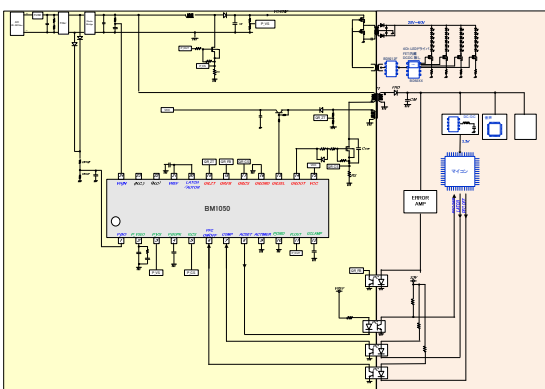


Figure 1. アプリケーション回路

●特長

- 擬似共振方式 + 力率改善回路
- 650V 起動回路内蔵
- 650V 起動回路 OFF 時 低消費電力
- 無負荷時 低消費電流(軽負荷時バースト動作)
- 擬似共振回路
 - ・最大動作周波数(120kHz±12kHz)
 - ・周波数低減機能
 - ・過電流リミッタ可変機能
 - ・サイクルごとの過電流保護回路
 - ・ソフトスタート
 - ・入力減電圧保護機能(ブラウンアウト)
 - ・ZT 端子過電圧保護機能
 - ・出力過負荷保護 (自己復帰 / ラッチ切り換え)
 - ・MASK 端子機能内蔵
 - ・250nsec Leading-Edge Blanking
- 力率改善回路
 - ・ピーク電流モード(周波数 65kHz)
 - ・周波数ホッピング
 - ・サイクルごとの過電流保護回路
 - ・ソフトスタート
 - ・AC 電圧低下時補正回路付きマルチプライヤ
 - ・負荷変動対策回路
 - ・300nsec Leading-Edge Blanking
- LATCH/AUTOR 端子による 2 種類のシーケンス制御
- 外部ラッチ信号による強制停止

●パッケージ

SOP24 15.0mm×5.40mm ×1.80mm pitch1.27mm
(Typ.) (Typ.) (TYP.) (TYP.)



●アプリケーション

TV、AC アダプタ、プリンタ、他 etc

●絶対最大定格(Ta=25°C)

項目	記号	定格	単位	条件
最大印加電圧 1	V _{max1}	650	V	VH_IN
最大印加電圧 2	V _{max2}	30	V	VCC, QR_SEL
最大印加電圧 3	V _{max3}	5.5	V	P_BO, P_VSEO, P_VS, P_BOPK, P_CS, PFCN/OFF, COMP, ACDET, ACTIMER, QR_CS, QR_ZT, QR_FB, LATCH/AUTOR, VREF
最大印加電圧 4	V _{max4}	15	V	GCLAMP, P_OUT, QR_OUT
出力ピーク電流 1	I _{OH}	-0.5	A	QR_OUT, P_OUT
出力ピーク電流 2	I _{OL}	1.0	A	QR_OUT, P_OUT
QR_ZT 端子電流 1	I _{SZT1}	-2.0	mA	
QR_ZT 端子電流 2	I _{SZT2}	3.0	mA	
許容損失	P _d	687.6 (Note1)	mW	
動作温度範囲	T _{opr}	-40 ~ +85	°C	
最大ジャンクション温度	T _{jmax}	150	°C	
保存温度範囲	T _{str}	-55 ~ +150	°C	

(Note1) 70×70×1.6mm(ガラスエポキシ 1 層基板)に実装時。Ta=25°C以上で使用する時は 5.5mW/°Cで減じる。

●動作条件(Ta=25°C)

項目	記号	定格	単位	条件
電源電圧範囲 1	VCC	8.0~24.0	V	VCC
電源電圧範囲 2	VH_IN	80~600	V	VH_IN
電源電圧範囲 3	P_BO	0.0~1.8	V	P_BO

●電気的特性 (特に指定のない限り Ta=25°C、VH_IN=320Vdc、VCC=12V)

項目	記号	仕様			単位	条件
		最小	標準	最大		
[回路電流]						
回路電流 1 (ON)	I_{ON1}	0.700	1.200	1.700	mA	VCC=12.0V (QR=ON, PFC=OFF) QR_FB=1.0V (Pulse 動作時)
回路電流 2(ON)	I_{ON2}	0.700	1.000	1.300	mA	VCC=12.0V (QR =ON, PFC=OFF) QR_FB=VREF (PULSE 動作 OFF 時)
回路電流 3(ON)	I_{ON3}	0.800	1.800	2.800	mA	VCC=12.0V (QR =ON, PFC=ON) QR_FB=1.0V (Pulse 動作時)
[起動回路ブロック]						
起動電流 1	I_{START1}	0.100	0.500	1.000	mA	VCC= 0V
起動電流 2	I_{START2}	1.000	3.000	5.000	mA	VCC=10V
OFF 電流	I_{START3}	-	10	16	uA	UVLO 解除後の VH_IN 端子からの流入電流
起動電流切り替え電圧	V_{SC}	0.400	0.800	1.400	V	
[VREF ブロック]						
VREF 出力電圧	V_{REF1}	3.500	4.000	4.500	V	
VREF 出力コンデンサ	C_{REF}	0.68	1.00	2.20	uF	
GCLAMP 電圧 1	$GCL1$	11.0	12.5	14.0	V	VCC=15V
GCLAMP 電圧 2	$GCL2$	11.0	12.5	14.0	V	VCC=22V
VREF UVLO 1	V_{RUVLO1}	77.5 (3.100V)	87.5 (3.500V)	97.5 (3.900V)	%	VREF 上昇時 VREF 端子電圧に対する割合 (VREF 端子電圧 TYP 時の コンパレータ電圧)
VREF UVLO 2	V_{RUVLO2}	52.5 (2.100V)	62.5 (2.500V)	72.5 (2.900V)	%	VREF 下降時 VREF 端子電圧に対する割合 (VREF 端子電圧 TYP 時の コンパレータ電圧)
VREF UVLO ヒステリシス	V_{RUVLO3}	-	25 (1.000V)	-	%	$V_{RUVLO3} = V_{RUVLO1} - V_{RUVLO2}$ VREF 端子電圧に対する割合 (VREF 端子電圧 TYP 時の コンパレータ電圧)
VCC UVLO 電圧 1	V_{UVLO1}	12.50	13.50	14.50	V	VCC 上昇時
VCC UVLO 電圧 2	V_{UVLO2}	6.00	7.00	8.00	V	VCC 下降時
VCC UVLO ヒステリシス	V_{UVLO3}	-	6.50	-	V	$V_{UVLO3} = V_{UVLO1} - V_{UVLO2}$
VCC OVP 電圧 1	V_{OVP1}	24.0	27.0	30.0	V	VCC 上昇時
VCC OVP 電圧 2	V_{OVP2}	20.0	23.0	26.0	V	VCC 下降時
VCC OVP ヒステリシス	V_{OVP3}	-	4.0	-	V	$V_{OVP3} = V_{OVP1} - V_{OVP2}$
ブラウンアウト検出電圧 1	V_{BO1}	0.350	0.400	0.450	V	P_BO 上昇時
ブラウンアウト検出電圧 2	V_{BO2}	-	0.200	-	V	P_BO 下降時
ブラウンアウト ヒステリシス	V_{BO3}	-	0.200	-	V	$V_{BO3} = V_{BO1} - V_{BO2}$
ブラウンアウト検出遅延時間 1	T_{BO1}	21.8	32.0	42.2	ms	ACDET 論理変更までの 時間(ACTIMER=L)
ブラウンアウト検出遅延時間 2	T_{BO2}	87.0	128.0	169.0	ms	ACDET 論理変更までの 時間(ACTIMER=H)
ブラウンアウト検出遅延時間 3	T_{BO3}	170	250	330	ms	QR,PFC 停止までの時間

●電气的特性 (特に指定のない限り Ta=25°C、VH_IN=320Vdc、VCC=12V)

項目	記号	仕様			単位	条件
		最小	標準	最大		
[ACDET 端子特性]						
ACDET 端子 Ron	R _{ACDET}	50	100	200	Ω	
[ACTIMER 端子特性]						
ACTIMER 端子 入力Lレベル	V _{ACTIMERL}	-	-	0.3	V	
ACTIMER 端子 入力Hレベル	V _{ACTIMERH}	1.2	-	-	V	
ACTIMER 端子 プルダウン抵抗	R _{ACTIMERH}	165	330	500	kΩ	
[PFCON/OFF 端子特性]						
PFCON/OFF 端子入力Lレベル	V _{PON/OFFL}	-	-	0.3	V	PFC = ON
PFCON/OFF 端子入力Hレベル	V _{PON/OFFH}	1.2	-	-	V	PFC = OFF
PFCON/OFF 端子 pull-down 抵抗	R _{PON/OFFH}	50	100	150	kΩ	
PFCON/OFF 端子タイマー時間	T _{PFCON/OFF}	0.50	1.50	3.00	ms	
[LATCH/AUTOR 端子特性]						
LATCH/AUTOR 端子 入力Lレベル	V _{MODEL}	-	-	0.3	V	
LATCH/AUTOR 端子 入力Hレベル	V _{MODEH}	1.2	-	-	V	
LATCH/AUTOR 端子 プルダウン抵抗	R _{MODEH}	50	100	150	kΩ	
[COMP 端子特性]						
COMP 端子検出電圧	V _{COMP}	0.370	0.500	0.630	V	
COMP 端子プルアップ抵抗	R _{COMP}	19.4	25.9	32.3	kΩ	
サーミスタ抵抗検出値	R _T	3.32	3.70	4.08	kΩ	サーミスタ接続抵抗
ラッチ解除電圧 (VCC 端子電圧)	V _{LATCHOFF}	-	V _{UVL02} -0.5	-	V	
ラッチマスク時間	T _{COMP}	70	150	240	us	

●電氣的特性 (特に指定のない限り Ta=25°C、VH_IN=320Vdc、VCC=12V)

項目	記号	仕様			単位	条件
		最小	標準	最大		
[擬似共振コントローラブロック]						
[擬似共振 DC/DC コンバータブロック (ターンオフ)]						
QR_FB 端子プルアップ抵抗	R _{FB}	15	20	25	kΩ	
CS 過電流検出電圧 1A	V _{lim1A}	0.950	1.000	1.050	V	I _{ZT} <1.0mA
CS 過電流検出電圧 1B	V _{lim1B}	0.630	0.700	0.770	V	I _{ZT} >1.0mA
CS 過電流検出電圧 1C	V _{lim1C}	-	0.250	-	V	I _{ZT} <1.0mA
CS 過電流検出電圧 1D	V _{lim1D}	-	0.750	-	V	I _{ZT} <1.0mA
CS 過電流検出電圧 2A	V _{lim2A}	-	0.150	-	V	QR_FB=0.3V (I _{ZT} <1.0mA)
CS 切り換え ZT 電流	I _{ZT}	0.800	1.000	1.200	mA	
CS Leading Edge Blanking 時間	T _{LEB}	-	0.250	-	us	
ターンオフ時間	T _{OFF}	-	0.250	-	us	*1
最小 ON 幅	T _{min}	-	0.500	-	us	T _{LEB} +T _{OFF}
[擬似共振 DC/DC コンバータブロック (ターンオン)]						
最大動作周波数 1	F _{SW1}	106	120	134	KHz	QR_FB=2.00V
最大動作周波数 2	F _{SW2}	24	30	36	KHz	QR_FB=0.50V
周波数低減開始 FB 電圧	V _{FBSW1}	1.150	1.250	1.350	V	
周波数低減終了 FB 電圧	V _{FBSW2}	0.35	0.50	0.65	V	
電圧ゲイン	AV _{CS}	1.70	2.00	2.30	V/V	ΔV (QR_FB)/ΔV (QR_CS)
ZT コンパレータ電圧 1	V _{ZT1}	60	100	140	mV	QR_ZT 下降時
ZT コンパレータ電圧 2	V _{ZT2}	300	400	500	mV	QR_ZT 上昇時
ZT トリガ タイムアウト時間	T _{ZTOUT}	-	15	-	us	最終 ZT トリガからカウント
[擬似共振 DC/DC コンバータ保護機能]						
ソフトスタート時間 1	T _{SS1}	0.60	1.00	1.40	ms	
ソフトスタート時間 2	T _{SS2}	2.60	4.00	5.40	ms	
FB OLP 電圧 1a	V _{FOLP1A}	2.5	2.8	3.1	V	過負荷検出用コンパレータ (QR_FB 上昇時)
FB OLP 電圧 1b	V _{FOLP1B}	-	2.6	-	V	過負荷検出用コンパレータ (QR_FB 下降時)
FB OLP 電圧 2a	V _{FOLP2A}	3.3	3.6	3.9	V	モード切替用コンパレータ (QR_FB 上昇時)
FB OLP 電圧 2b	V _{FOLP2B}	-	3.4	-	V	モード切替用コンパレータ (QR_FB 下降時)
FB OLP モード切替外付け抵抗	R _{FOLP2}	90	100	110	kΩ	QR_FB 端子外付け抵抗 (ラッチモード時)
FB OLP タイマー	T _{FOLP}	44	64	84	ms	
ZT OVP 電圧	V _{ZTL}	3.2	3.5	3.8	V	
[QR_OUT 端子]						
QR_OUT 端子 Pch MOS Ron	R _{POUT}	5	15	30	Ω	
QR_OUT 端子 Nch MOS Ron	R _{NOUT}	2	5	10	Ω	
[QR_SEL 端子]						
QR_SEL 端子 Ron	R _{MASK}	-	150	-	Ω	

*1 QR_CS 端子に PULSE 印加

*2 QR_ZT 端子に PULSE 印加

●電氣的特性 (特に指定のない限り Ta=25°C、VH_IN=320Vdc、VCC=12V)

項目	記号	仕様			単位	条件
		最小	標準	最大		
[力率改善(PFC)コントローラブロック]						
[力率改善(PFC) Gm アンプブロック]						
P_VS 端子プルアップ電流	I _{P_VS}	-	0.50	-	uA	
Gm アンプ基準電圧	V _{VSAMP}	2.460	2.500	2.540	V	
Gm アンプトランスコンダクタンス	V _{VSGM}	30.8	44.0	57.2	uS	
最大 Gm アンプソース電流	I _{VSAMP1}	15	25	35	uA	P_VS=1.0V
最大 Gm アンプシンク電流	I _{VSAMP2}	24	40	56	uA	P_VS=3.5V
[力率改善(PFC) 入力電圧モニタブロック]						
P_BO 入力電圧範囲	V _{P_BOIN}	0.000	-	1.800	V	
P_BO 端子リーク電流	I _{BOLEAK}	-1.00	0.00	1.00	uA	
[力率改善(PFC) 入力電圧ピーク検出ブロック]						
P_BOPK 最大充電電流	I _{BOPKCHG}	36	72	144	uA	
P_BOPK 最大放電電流	I _{BOPKDIS}	0.1	0.2	0.4	uA	
[力率改善(PFC) マルチプライヤブロック]						
マルチプライヤ 定数	K _{MULTI}	0.37	0.54	0.71		
VSEO 停止コンパレータ電圧 1	V _{VSEO1}	181	226	271	mV	BOPK=0.56V
VSEO 停止コンパレータ電圧 2	V _{VSEO2}	88	128	168	mV	BOPK=1.30V
[力率改善(PFC) 発振周波数ブロック]						
PFC 発振周波数	F _{PSW1}	60	65	70	KHz	
PFC 周波数ホッピング幅	F _{PSWEL}	-	4.0	-	KHz	
PFC ホッピング変動周波数	F _{PCH}	75	125	175	Hz	
最小 Pulse 幅	T _{min}	-	500	-	ns	
最大 DUTY	D _{max}	90.0	94.0	98.0	%	
[力率改善(PFC) ドライバブロック]						
P_OUT 端子 Pch MOS Ron	RP _{POUT}	5	15	30	Ω	
P_OUT 端子 Nch MOS Ron	RP _{NOUT}	2	5	10	Ω	

●電気的特性 (特に指定のない限り Ta=25°C、VH_IN=320Vdc、VCC=12V)

項目	記号	仕様			単位	条件
		最小	標準	最大		
[力率改善(PFC)コントローラブロック]						
[力率改善(PFC) 保護機能ブロック]						
Leading Edge Blanking 時間	T _{PLEB}	-	250	-	ns	
P_CS 過電流リミッタ電圧 1	V _{PCS1}	0.93	1.16	1.40	V	P_BOPK=0.56V
P_CS 過電流リミッタ電圧 2	V _{PCS2}	0.48	0.60	0.72	V	P_BOPK=1.30V
P_VS ショート保護検出電圧	V _{P_SHORT}	0.200 (-92%)	0.300 (-88%)	0.400 (-84%)	V	()内の数字は、VS 基準電圧 2.5V との比較です
QR 電力制限 P_VS OFF 電圧	V _{PFCON}	1.800 (-28%)	2.000 (-20%)	2.200 (-12%)	V	()内の数字は、VS 基準電圧 2.5V との比較です
QR 電力制限 P_VS ON 電圧	V _{PFCOFF}	1.100 (-56%)	1.250 (-50%)	1.400 (-44%)	V	()内の数字は、VS 基準電圧 2.5V との比較です
P_VS QR 電力制限 ヒステリシス	V _{PFCCHYS}	-	0.750 (30%)	-	V	()内の数字は、VS 基準電圧 2.5V との比較です
P_VS 低電圧ゲイン増加電圧	V _{PGUP}	2.050 (-18%)	2.250 (-10%)	2.450 (-2%)	V	()内の数字は、VS 基準電圧 2.5V との比較です
P_VS 過電圧ゲイン低下電圧	V _{P_OVP1}	-	2.625 (+5%)	-	V	()内の数字は、VS 基準電圧 2.5V との比較です
P_VS 過電圧保護検出電圧	V _{P_OVP2}	-	2.725 (+9%)	-	V	()内の数字は、VS 基準電圧 2.5V との比較です
P_VS 過電圧保護タイマー	T _{P_OVP2}	16	32	48	ms	P_VS 過電圧保護検出 するまでの時間

●PIN 配置

Table 1. 入出力 PIN 機能

NO	PIN	I/O	Function	ESD 保護系統図	
				VCC	GND
1	P_BO	I	入力 AC 電圧 モニタ端子	○	○
2	P_VSEO	I/O	PFC 電圧アンプ出力端子	○	○
3	P_VS	I	PFC 出力電圧モニタ端子	○	○
4	P_BOPK	O	PFC コンデンサ付端子-	○	○
5	P_CS	I	PFC コイル電流モニタ端子	○	○
6	PFCON/OFF	I	PFC ON/OFF 制御入力端子	○	○
7	COMP	I	強制ラッチ入力端子	○	○
8	ACDET	O	PFC ステート判定出力端子	○	○
9	ACTIMER	I	ブラウンアウト検出時間切り替え端子	○	○
10	GND	I/O	グラウンド端子	○	-
11	P_OUT	O	PFC 出力ドライバ端子	○	○
12	GCLAMP	I/O	ドライバ電源端子	○	○
13	VCC	I/O	擬似共振 電源端子	-	○
14	QR_OUT	O	擬似共振 出力ドライバ端子	○	○
15	QR_SEL	O	擬似共振 マスク端子	-	○
16	GND	I/O	グラウンド端子	○	-
17	QR_CS	I	擬似共振 過電流検出端子	○	○
18	QR_FB	I	擬似共振 フィードバック検出端子	○	○
19	QR_ZT	I	擬似共振 ゼロクロス検出端子	-	○
20	LATCH/AUTOR	I	モード切替入力端子	○	○
21	VREF	O	内部電源端子	○	○
22	-	-	-	-	-
23	-	-	-	-	-
24	VH_IN	I	AC 入力電圧印加端子	-	○

●入出力等価回路図

1	P_BO	2	P_VSE0	3	P_VS	4	P_BOPK
5	P_CS	6	PFCON/OFF	7	COMP	8	ACDET
9	ACTIMER	10	GND	11	P_OUT	12	GCLAMP
13	VCC	14	QR_OUT	15	QR_SEL	16	GND
17	QR_CS	18	QR_FB	19	QR_ZT	20	LATCH/AUTOR
21	VREF	22	N.C	23	N.C.	24	VH_IN

Figure 2. 入出力等価回路図

●ブロックダイアグラム

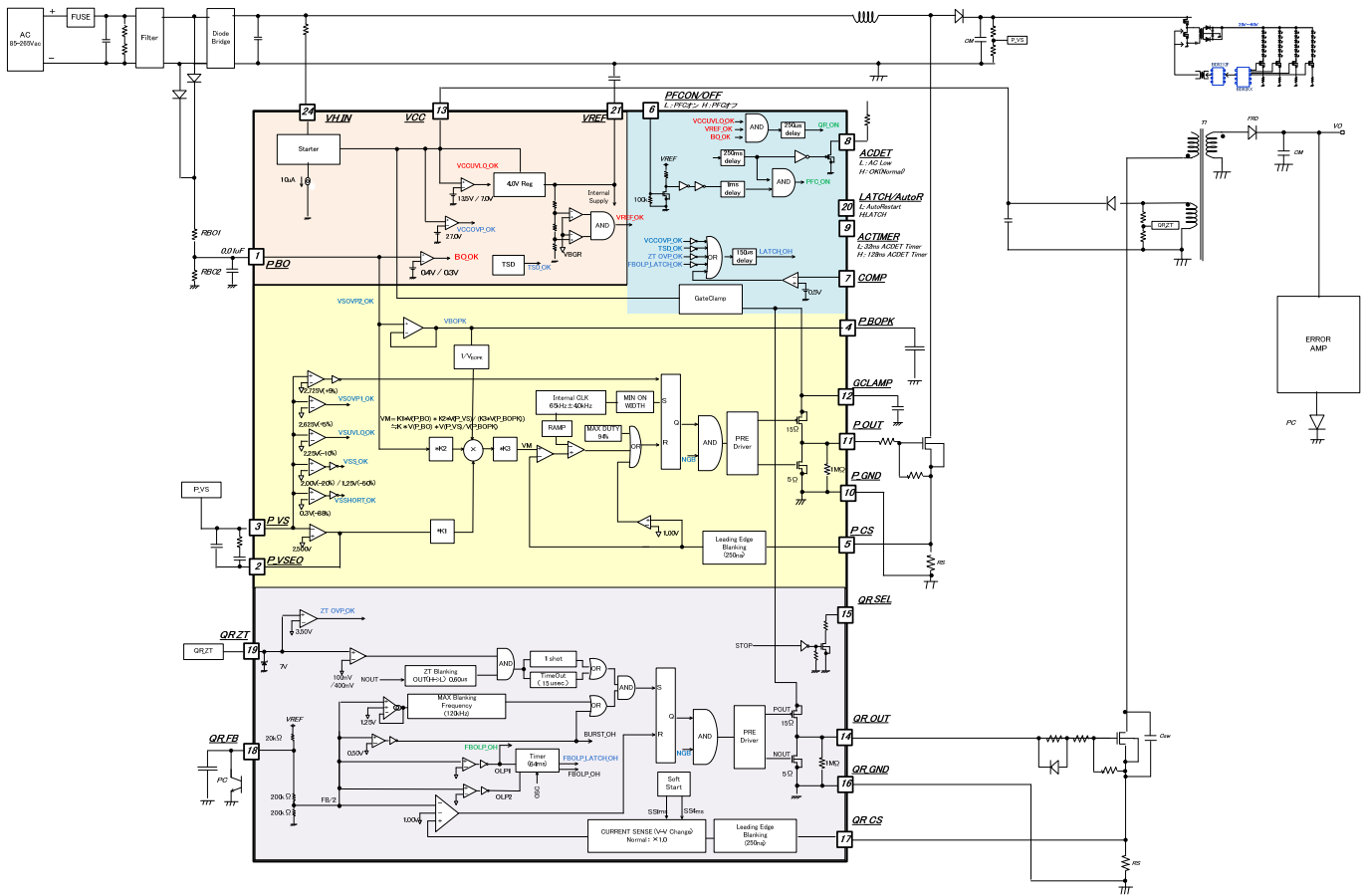


Figure 3. ブロック図

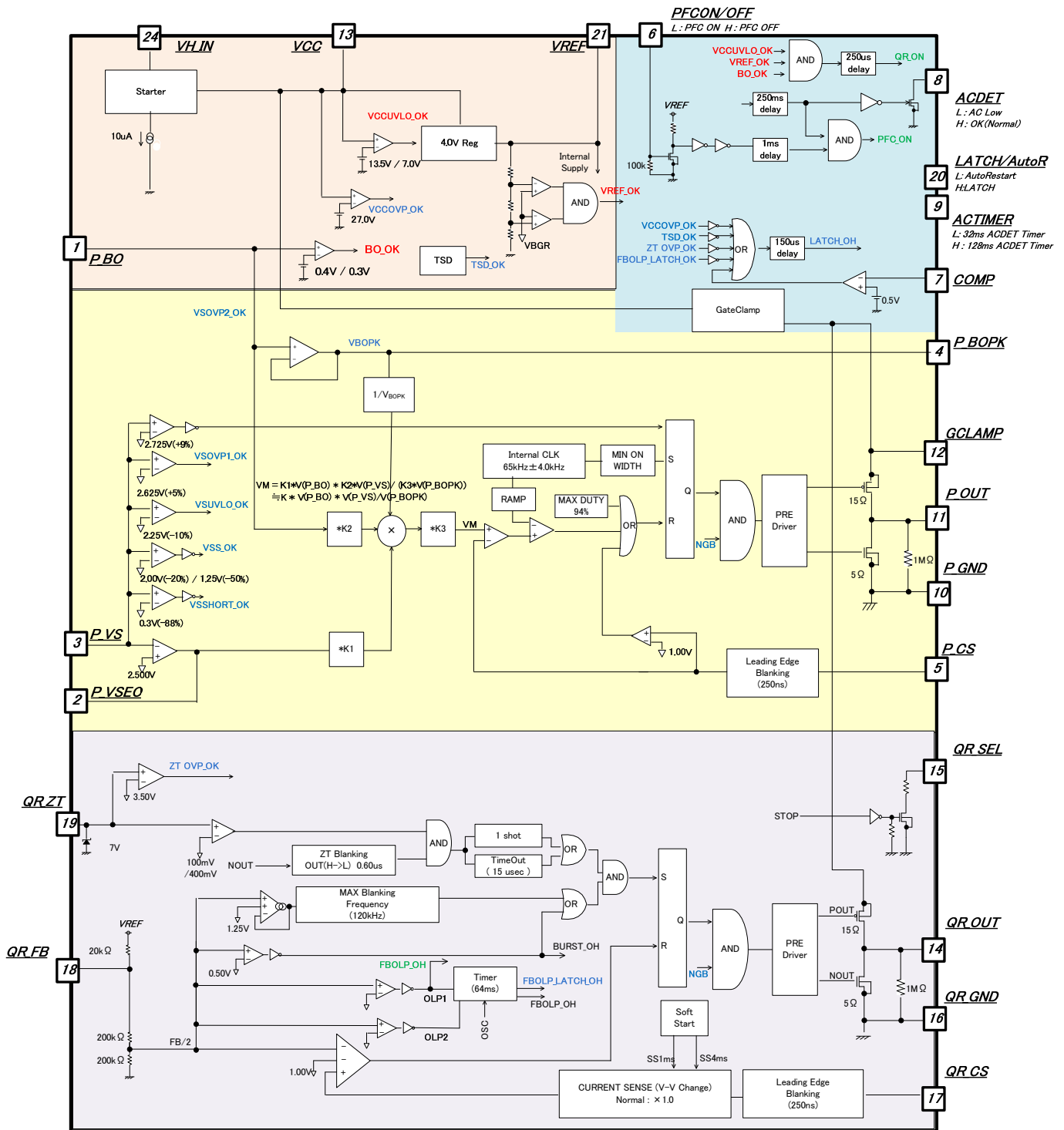


Figure 3-2. ブロック図

●各ブロックの説明

(1) 起動回路(24pin)

本 IC は、起動回路(650V 耐圧)を内蔵しています。そのため、低待機電力かつ高速起動が可能となります。起動後は、アイドリング電流 I_{START3} (typ=10uA) のみの消費電力となります。起動時間の参考値を Figure 6 に示します。Cvcc=10uF 時は、0.1sec 以下での起動が可能です。

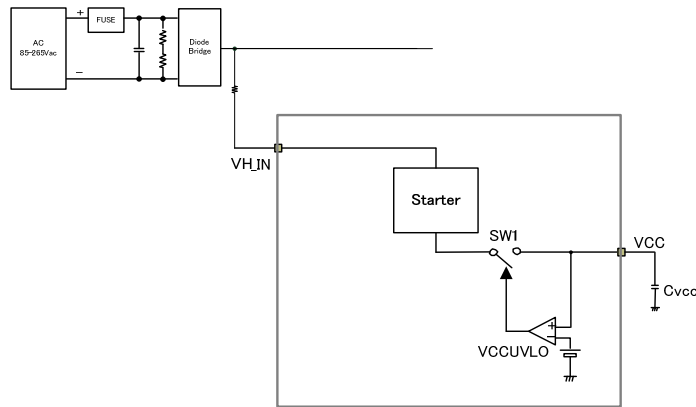


Figure 4. 起動回路ブロック図

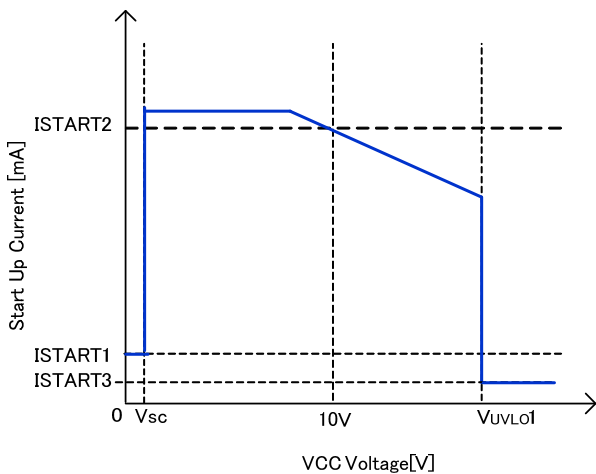


Figure 5. 起動電流 vs VCC 電圧

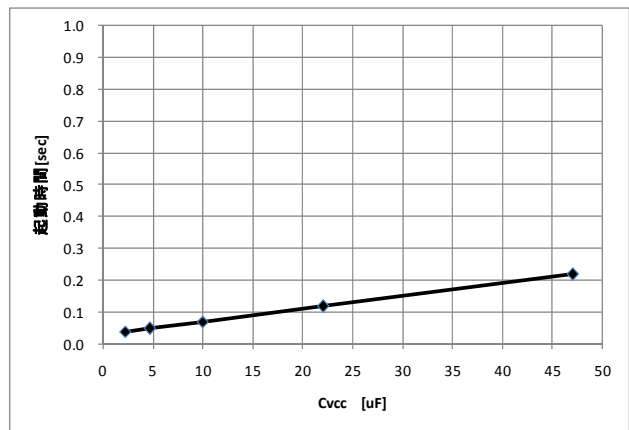


Figure 6. 起動時間(参考値)

*起動電流は、VH_IN 端子からの電流です。

ex) Vac=100V 時、起動回路単体の消費電力
 $PVH = 100V \cdot \sqrt{2} \cdot 10\mu A = 1.41mW$

ex) Vac=240V 時、起動回路単体の消費電力
 $PVH = 240V \cdot \sqrt{2} \cdot 10\mu A = 3.38mW$

(2) 起動シーケンス

本 IC は、DC/DC 部起動後に、PFC 部起動するシーケンスとなっています (Figure7 参照)。

- A: 入力電圧 V_{H_IN} 印加
- B: 起動回路から VCC 端子コンデンサへ充電開始。VCC 端子電圧が上昇します。
- C: P_BO 端子で AC 電圧をモニタ。ブラウンアウト機能解除により、正常状態を確認。
- D: V_{UVLO1} (typ=13.5V) < VCC 端子となると、内部 UVLO を解除し、内部レギュレータ VREF を ON します。
- E: V_{RUVLO1} (typ=87.5%) < VREF 端子となると、内部 VREFUVLO を解除します。
- F: E の状態が一定区間続くと、正常状態と認識して、DC/DC 部動作開始します。

スイッチング動作が開始すると、VOUT が上昇します。
DC/DC 起動時、DC/DC 出力電圧は T_{FOLP} (64msec typ) 以内に規定電圧になるように設定してください。

[QR 起動動作]

- G: ソフトスタート 1 動作により、過度な電圧上昇、電流上昇が起こらないように、DC/DC 部の過電流リミッタ電圧を調整します。その区間は T_{SS1} (typ=1ms) 続きます。
- H: ソフトスタート 2 動作により、過度な電圧上昇、電流上昇が起こらないように、DC/DC 部の過電流リミッタ電圧を調整します。ソフトスタート動作 2 は、P_VS 端子電圧 > V_{PFCON} (2.00V typ) かつ T_{SS2} (typ=4ms) の間、電力制限動作 1 が続きます。この状態では QR の最大電力が 50% となる状態で、動作します。
- I: 2 次側出力電圧が設定値になると、フォトプラより、電流が流れ、QR_FB 端子電圧が負荷に応じた一定値となります。正常な状態では、 $QR_FB < V_{FOLP1B}$ (2.60Vtyp) となります。

[PFC 起動動作]

- J: I の時点で DC/DC 部動作が正常と認識して、PFC 部動作開始します。
- K: P_VS 端子電圧が、 V_{P_SHORT} (typ=0.3V) 以上であれば、ショート検出正常と判断します。
- L: PFC 部は、過度な電圧上昇、電流上昇を防ぐために、P_VSE0 電圧が 0V から上昇します。このとき P_VSE0 電圧増加につれて P_OUT 端子デューティは 0% から増加します。PFC 起動動作は P_VS > 2.25V 時、出力電圧上昇速度が低下します。

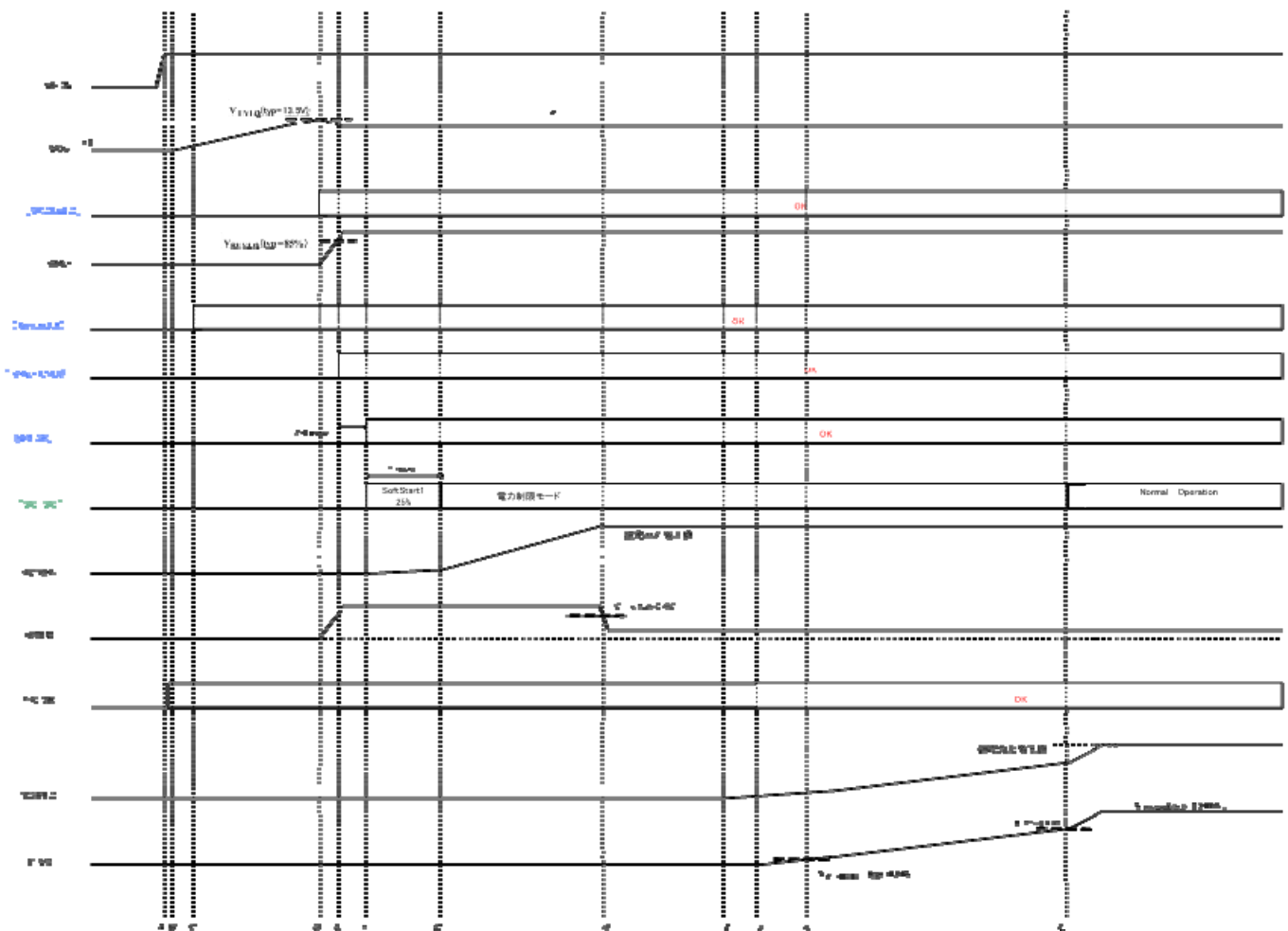


Figure 7. 起動シーケンス タイムチャート

Figure 7 において、PFCON/OFF=L の条件です。

起動動作を状態遷移図で Figure 8, Figure 9 に示します。

Figure 8 は LATCH/AUTOR=L (自己復帰動作) で、Figure 9 は LATCH/AUTOR=H (ラッチ動作) です。

(注意) ラッチモード使用時は VREF 端子に 3.5V~4.5V の電圧を外部印加してください。

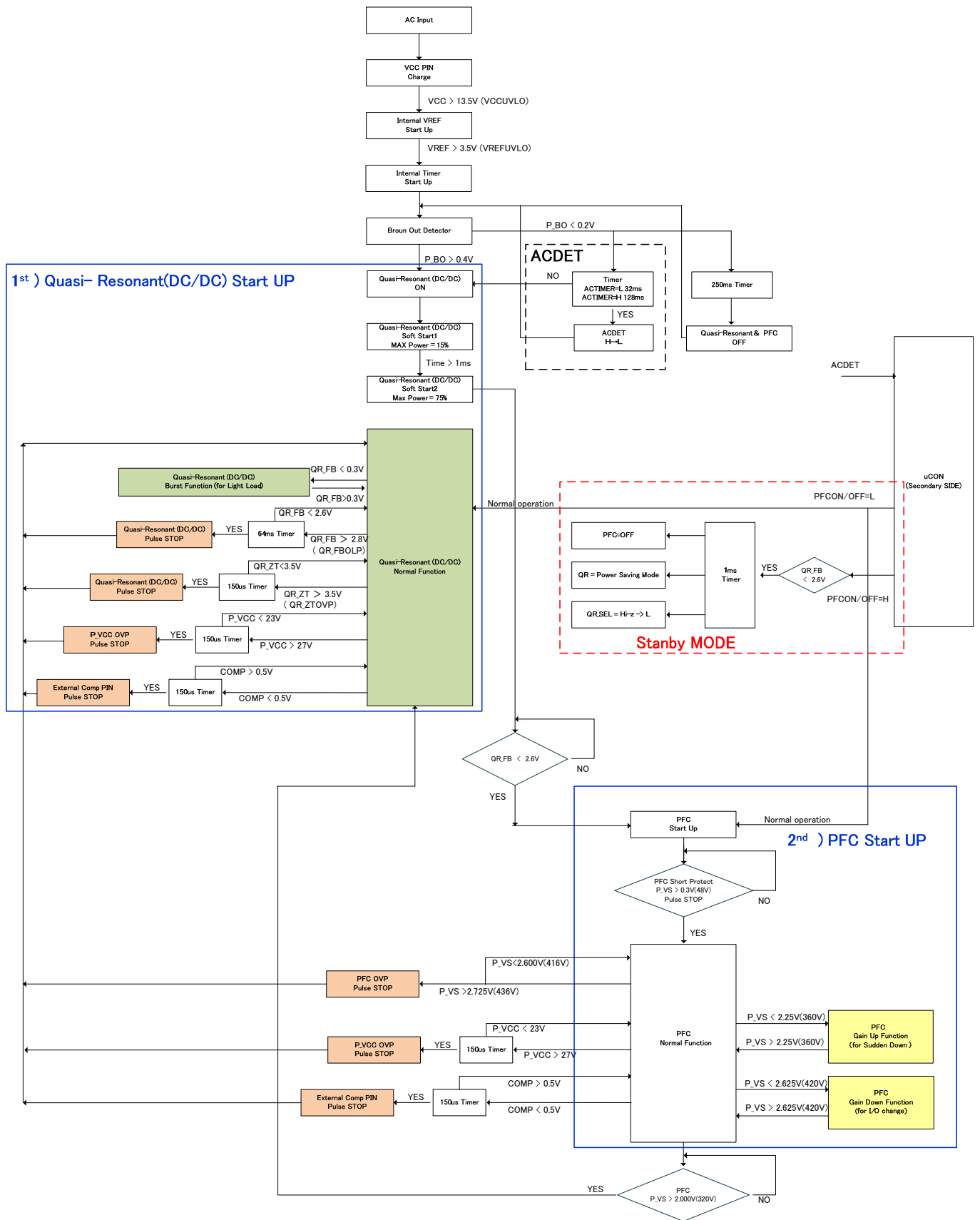


Figure 8. 状態遷移図 (LATCH/AUTOR=L)

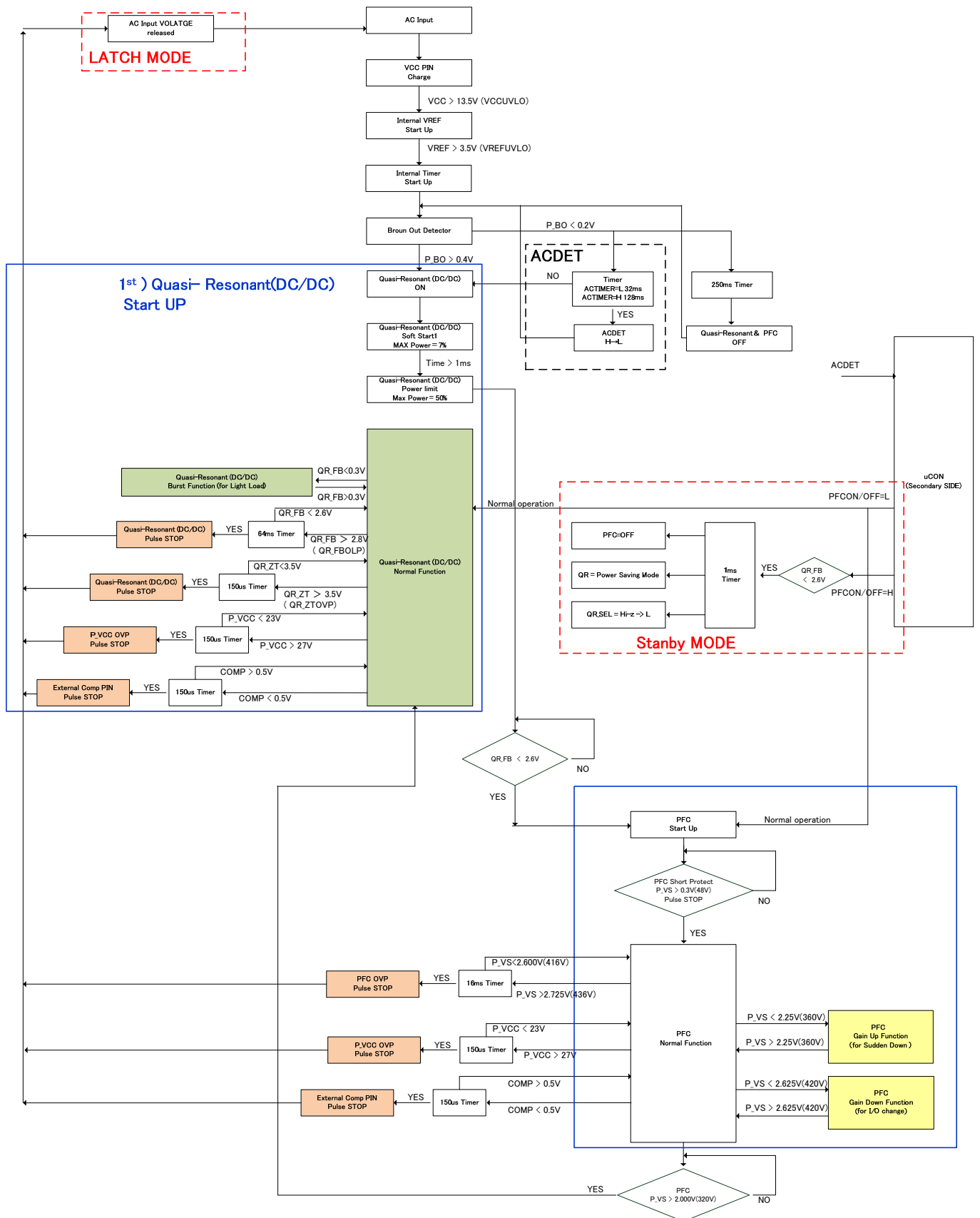


Figure 9. 状態遷移図 (LATCH/AUTOR=H)

(3) VCC 保護機能 および VREF 端子機能

(3-1) VCC 端子保護機能(13pin)

BM1050AF には VCC 低電圧保護機能 VCC UVLO(Under Voltage Lockout)と VCC 過電圧保護機能 VCC OVP(Over Voltage Protection)が内蔵されています。この機能は、VCC 端子をモニタし、異常電圧でのスイッチング用 MOSFET 破壊を防止します。

VCC UVLOは電圧ヒステリシスを持つ自己復帰型コンパレータです。VCC OVPはLATCH/AUTOR=H時、ラッチモードコンパレータ、LATCH/AUTOR=L 時には自己復帰型コンパレータとして動作します。

VCCOVP によるラッチ動作検出後のラッチ解除(リセット)は、 $V_{CC} < V_{LATCHOFF}$ (typ= $V_{UVLO2} - 0.5$) が条件となります。

Figure 10 にその動作を示します。

VCCOVP は、マスク時間 T_{COMP} (typ=150us)を内蔵しており、VCCOVP が 150us 間続いた場合に、過電圧検出を行います。この機能により、端子に発生するサージ、etc をマスクします。

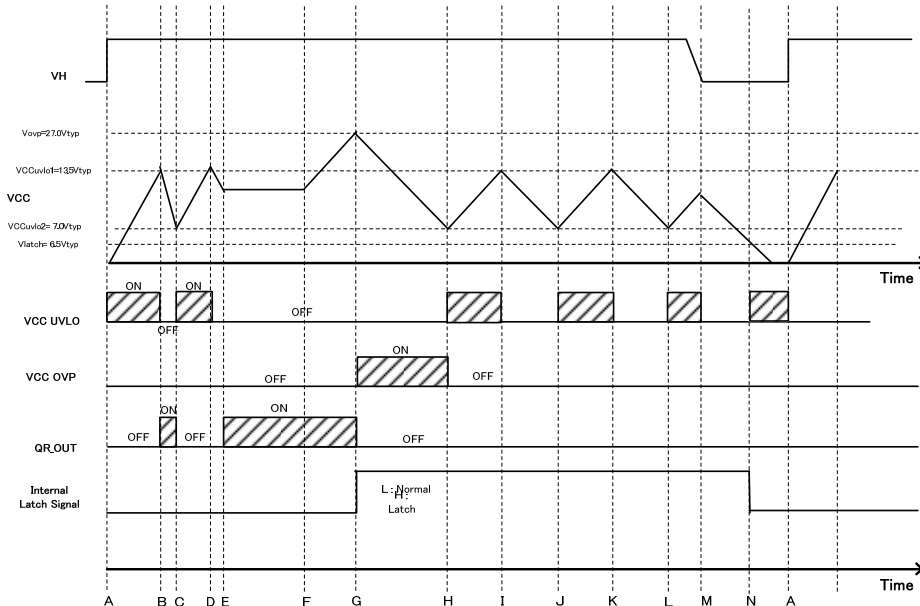


Figure 10. VCC UVLO / OVP (LATCH/AUTOR=H ラッチ停止動作時)

- A :VH 印加、VCC 電圧が上昇
- B: $V_{CC} > V_{UVLO1}$ 、DC/DC 動作開始します。
- C: $V_{CC} < V_{UVLO2}$ 、DC/DC 動作停止します。
- D: $V_{CC} > V_{UVLO1}$ 、DC/DC 動作開始します。
- E: DC/DC が動作するまで、VCC 電圧が下がります。
- F: VCC 上昇。
- F: $V_{CC} > V_{OVP1}$ 、DC/DC 動作停止します(ラッチモード)。内部ラッチ信号により、スイッチング停止します。
- G: DC/DC 動作停止すると、補助巻線からの電力供給がなくなり、VCC 電圧は下がります。
- H: $V_{CC} < V_{UVLO2}$ 、P_VCC 電圧は IC 消費電流が下がるため、上昇します。
- I : $V_{CC} > V_{UVLO1}$ 、ラッチ動作のため DC/DC 動作しません。VCC 電圧は IC 消費電流が下がるため、下降します。
- J : H と同じ
- K: I と同じ
- L: J と同じ
- M: VH が OPEN(コンセントを抜いた状態)。VCC が下降します。
- N: $V_{CC} < V_{COMP}$ 、ラッチ解除されます。

(注意) ラッチモード使用時は VREF 端子に 3.5V~4.5V の電圧を外部印加してください。

(3-2) VREF 端子機能(21pin)

VREF 端子は内部レギュレータ出力端子です。
 VREF 端子の用途は、IC 内部電源と LATCH/AUTOR 端子切り替え接続先となります。
 外付けコンデンサを必要とし、下記容量のコンデンサを使用してください。

(注意) ラッチモード使用時は VREF 端子に 3.5V~4.5V の電圧を外部印加してください。

Table 2. VREF 端子出力コンデンサ容量

項目	記号	仕様			単位	条件
		最小	標準	最大		
VREF 出力コンデンサ	C _{REF}	0.68	1.00	2.20	uF	

(3-3) VREF 端子保護機能(21pin)

VREF 端子には、低電圧保護機能 VREF UVLO(Under Voltage Protection)が内蔵しています。
 この機能により、VREF 起動時、及び VREF 低下時の誤動作を防ぎます。

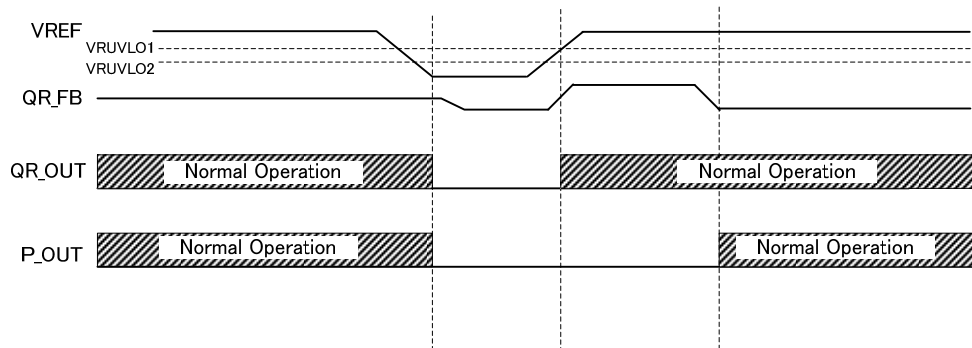


Figure 11. VREF UVLO 機能

(3-4) ブラウンアウト機能(1pin)

BM1050AF はブラウンアウト機能を内蔵しています。この機能は入力 AC 電圧が低電圧時に、DC/DC 動作を止める機能です。

使用例を Figure 13 に示します。入力電圧を抵抗分圧し、P_BO 端子に入力します。P_BO 端子が V_{BO1} (0.4V typ) を超えると回路が正常状態を検出して、DC/DC 動作を開始します。P_BO 端子が V_{BO2} (0.2V typ) より低下してから T_{BO1} (typ.32ms) or T_{BO2} (typ.128ms)後に ACDET=L となります。さらに、P_BO 端子 $< V_{BO2}$ 時点から T_{BO3} (typ.250ms)経過すると、DC/DC 部と PFC 部が停止します。

Figure 13 で各抵抗について、P_BO 端子は PFC 動作でも使用しますので、P_BO 端子の電圧動作範囲を 0V~1.8V で動作させるために、 $R_{BO1}=4M\Omega$ 、 $R_{BO2}=16k\Omega$ としてください。この場合、下記式により AC100V の場合は P_BO=0V~0.56V、AC220V の場合は P_BO=0V~1.237V の範囲で動作します。

$$P_BO = (\sqrt{2} \times V_{AC} - V_{F1}) \times \frac{R_{BO2}}{R_{BO1} + R_{BO2}}$$

$\sqrt{2} \times V_{AC} \gg V_{F1}$ とすると、

$$P_BO = \sqrt{2} \times V_{AC} \times \frac{R_{BO2}}{R_{BO1} + R_{BO2}}$$

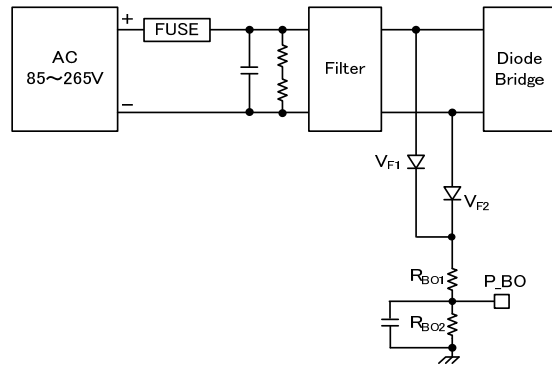


Figure 12. ブラウンアウト機能 ブロック図

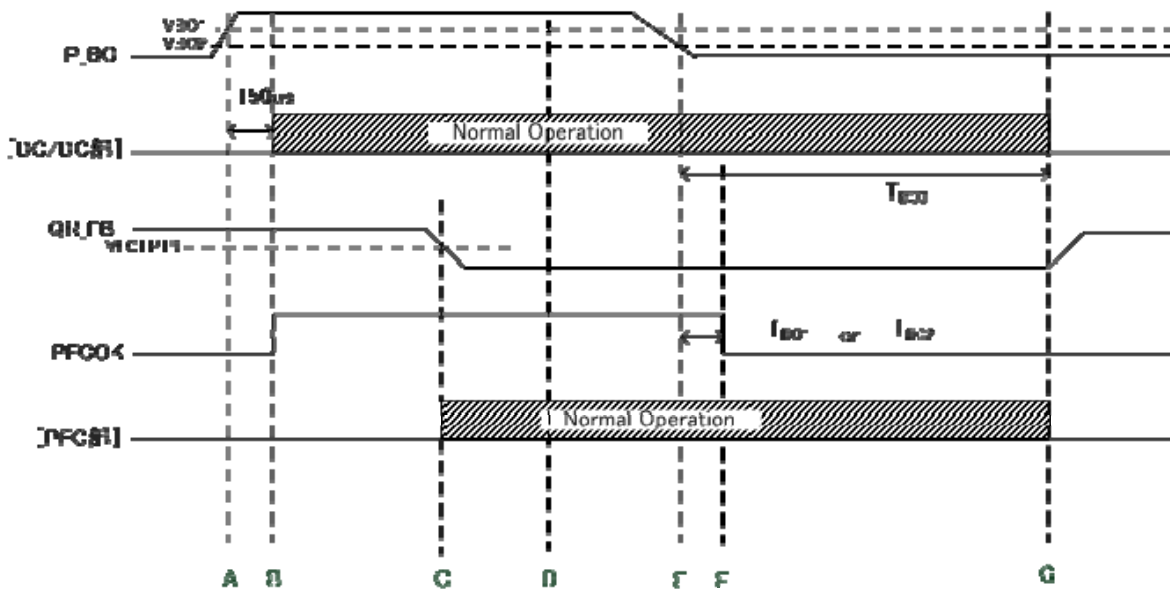


Figure 13. ブラウンアウト機能 検出方法

- A: $P_BO > V_{BO1}$ (typ.0.4V) 、ACDET=L->H
- B: A より、150us 後に DC/DC 部が起動します。
- C: $QR_FB < V_{FCLP1B}$ (typ.2.6V) となり、PFC 部が起動します。
- D: PFC 出力が、一定電圧以上になると、ACTIMER=L->H となります。
- E: $P_BO < V_{BO2}$ (typ.0.2V)、ブラウンアウト保護を検出してタイマが動作開始します。
- F: E より、 T_{BO1} (typ.32ms) または、 T_{BO2} (typ.128ms) 後に ACDET=H->L となります。
ACTIMER 端子で T_{BO1} と T_{BO2} の設定が可能です。
- G: E より、 T_{BO2} (typ.250ms) 後に DC/DC 部、PFC 部が OFF します。

(4) コントローラ部

(4-1) ACDET 端子(8pin)

ACDET 端子は、NMOS オープンドレイン出力となります。AC 電圧をモニタする端子であり、2 次側のマイコンとの制御用に使用します。使用例を Figure14, Figure15 に示します。VIN はマイコンの H 電圧として下さい。

ACDET=L : 異常状態 ($P_{BO} < 0.2V$)

ACDET=H : 正常状態

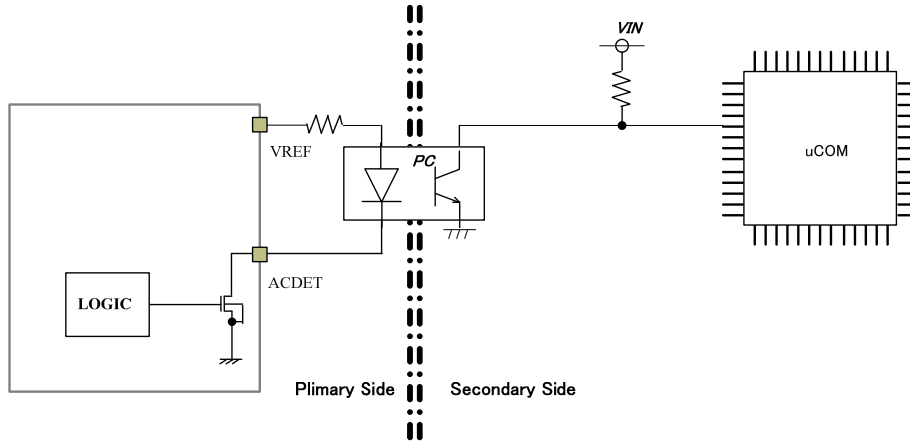


Figure 14. ACDET 端子 使用例

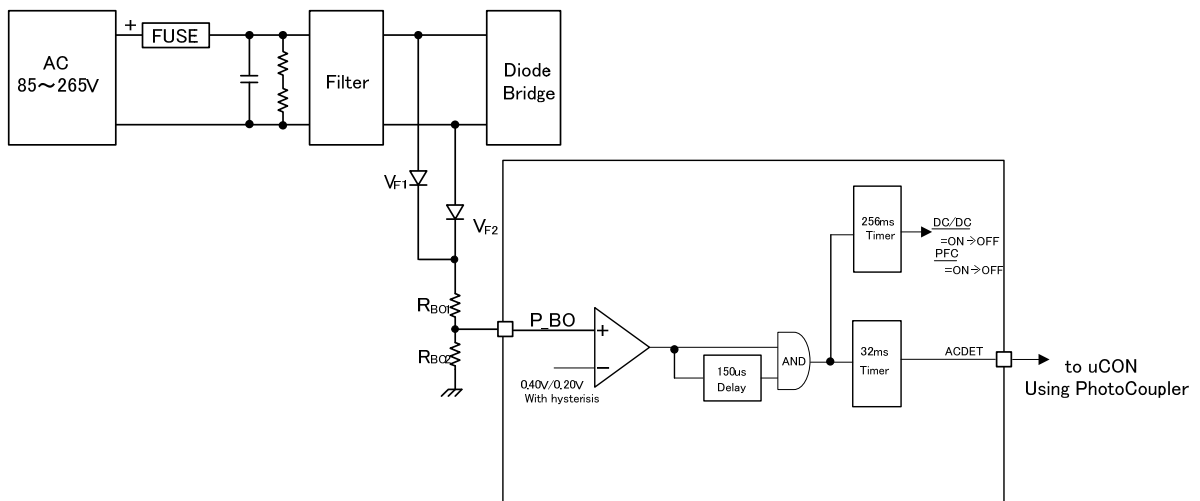


Figure 15. ACDET 端子 説明

次に簡単なシーケンスを示します。

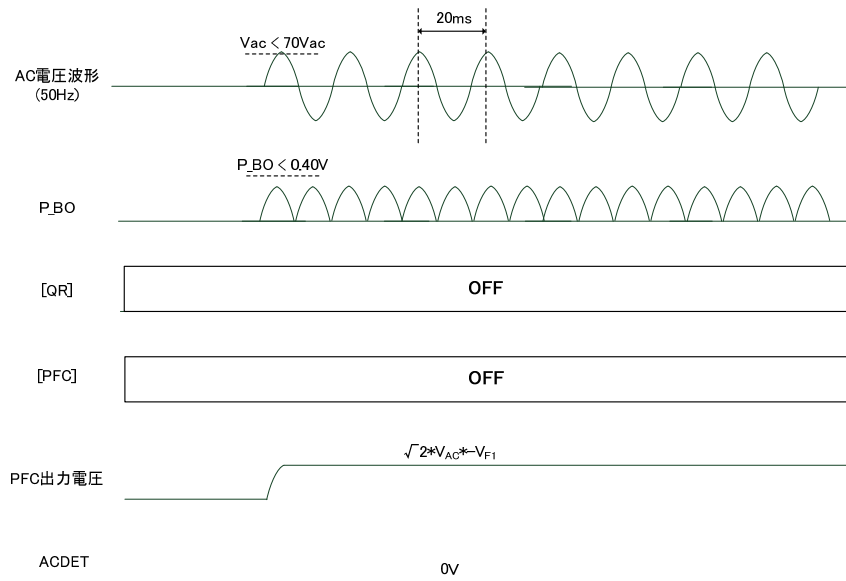


Figure 16. AC 入力電圧印加時 (P_BO 電圧<0.4V)

P_BO < 0.4V のため、DC/DC 部は OFF します。
 ただし VCC 電圧>13.5V とします。

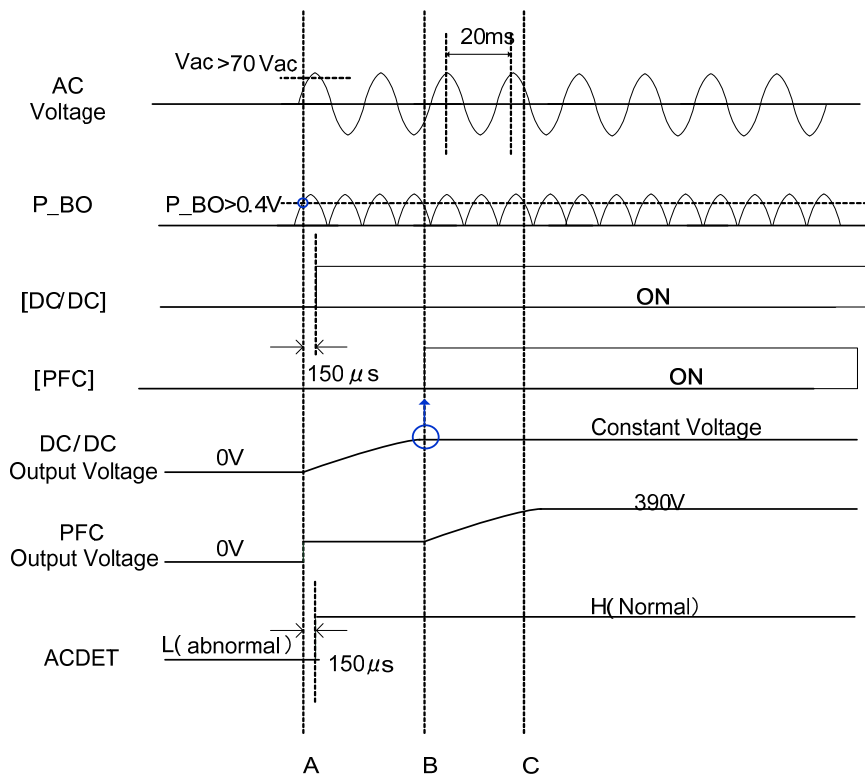


Figure 17. AC 入力電圧印加時 (P_BO 電圧>0.4V)

- A: P_BO > 0.4V 検出し、150µs 後に擬似共振が動作開始します。
- B: PFC 起動開始
- C: PFC 出力安定

*PFC 動作については、マイコンにより、PFCON/OFF 端子を使用して、ON/OFF 制御可能です。

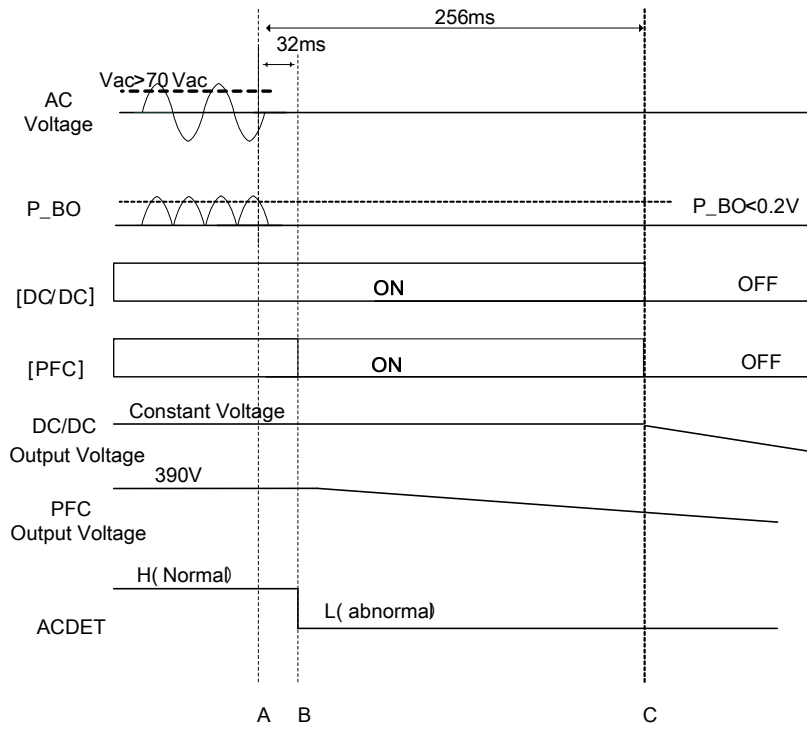


Figure 18. AC 電源 OFF 時

A: P_BO < 0.2V 検出し、ACDET 内部タイマー動作。この時点から PFC 出力は低下します。
 B: A 点から 32ms 経過後 (ACTIMER=L)、ACDET 端子 H->L となり、異常信号をマイコンに伝送します。
 C: A 時点から 250ms 経過後、PFC、擬似共振を 停止します。

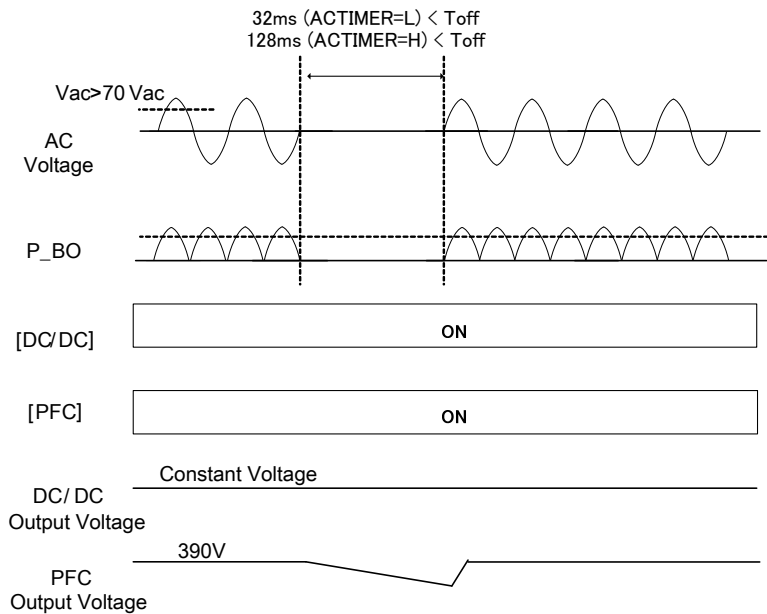


Figure 19. AC 電源 瞬停 OFF 時

AC 電圧が急峻に OFF した場合でも、一定区間は、マスクされます。
 一定区間のマスク時間は、ACTIMER 端子に依存します。
 ACTIMER 端子=L の時、マスク時間=32ms、 ACTIMER 端子=H の時、マスク時間=128ms となります。
 AC 電圧瞬停時、PFC 出力電圧は負荷に応じて、低下するので気をつけてください。

(4-3) PFC ON/OFF 端子

PFC ON/OFF 端子は、NMOS ゲート入力端子です。機能を下記に示します。
 PFC ON/OFF 端子には、ノイズ保護用に内部タイマーが存在します。
 H→L にしてから $T_{PFC ON/OFF}$ (typ. 1ms) 後に、L 動作を開始します。L→H 動作には、内部タイマーは存在しません。

- 機能 1) PFC 回路動作を強制 OFF します。
 待機電力を削減したい場合に、PFC ON/OFF 端子で PFC 部の ON/OFF を制御します。
- 機能 2) QR_SEL 端子を Hi-Z→L とします。

使用例を Figure 20 に示します。

- PFC ON/OFF=L : DC/DC 部=ON、 PFC 部=ON、 QR_SEL=Hi-Z
- PFC ON/OFF=H : DC/DC 部=ON、 PFC 部=OFF、 QR_SEL=L

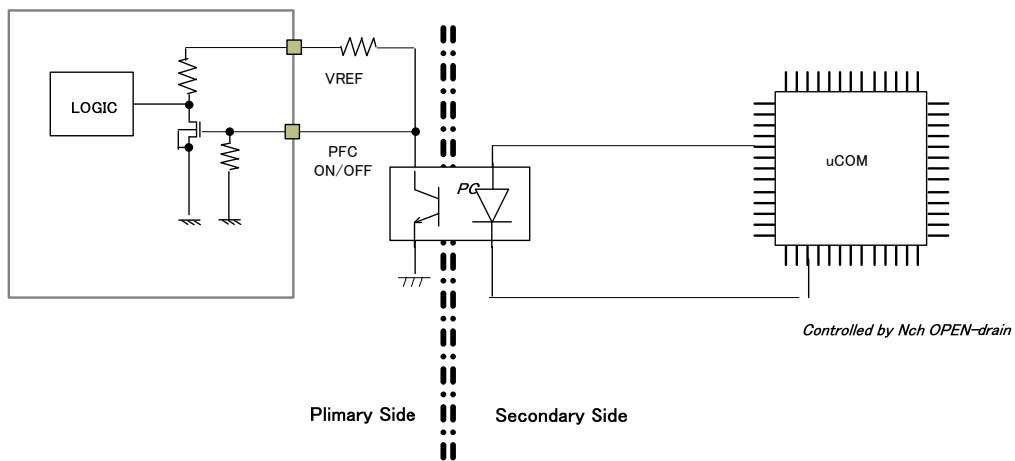


Figure 20. PFC ON/OFF 端子 使用例

(4-4) LATCH/AUTOR 端子

LATCH/AUTOR 端子は、NMOS ゲート入力端子となります。使用例を Figure21 に示します。保護機能の動作設定を Table 3 に示します。

- LATCH/AUTOR=L : 自己復帰
- LATCH/AUTOR=H : ラッチ

(注意) ラッチモード使用時は VREF 端子に 3.5V~4.5V の電圧を外部印加してください。

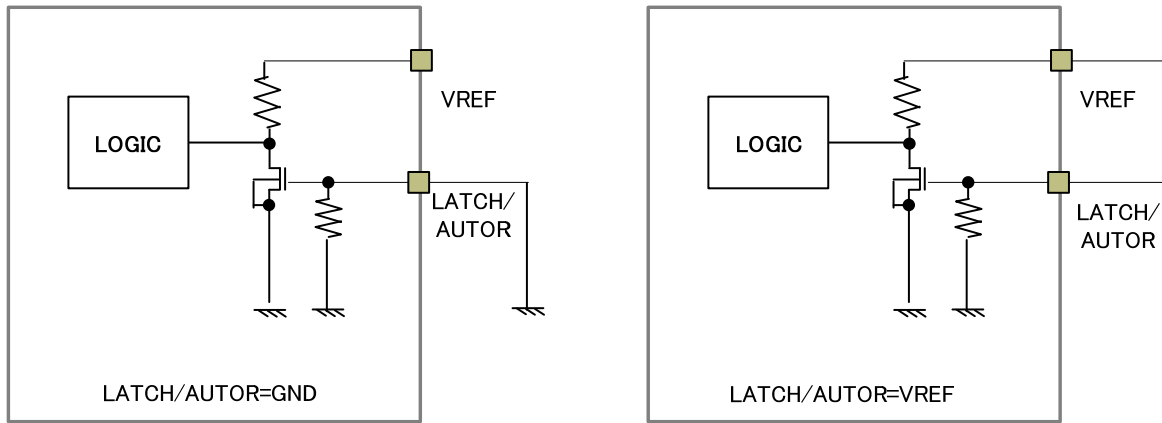


Figure 21. LATCH/AUTOR 端子 使用例

Table 3. LATCH/AUTOR 端子による保護機能動作設定表

項目	内容	LATCH/AUTOR=GND				LATCH/AUTOR=VREF			
		検出方法	検出時動作	解除方法	検出時動作	検出方法	検出時動作	解除方法	検出時動作
VREFUVLO	VREF端子 低電圧保護機能	VREF<2.5V (VREF下降時)	PFC部、DC/DC部 動作停止	VREF>3.5V (VREF上昇時)	PFC部、DC/DC部 動作可能	LATCH/AUTOR=GNDと同じ			
VCCUVLO	VCC端子 低電圧保護機能	VCC<7.0V (VCC下降時)	PFC部、DC/DC部 動作停止	VCC>13.5V (VCC上昇時)	PFC部、DC/DC部 動作可能	LATCH/AUTOR=GNDと同じ			
VCCOVP	VCC端子 過電圧保護機能	VCC>27V状態が 150us間継続 (VCC上昇時)	PFC部、DC/DC部 動作停止	VCC<23.0V (VCC下降時)	PFC部、DC/DC部 動作可能	VCC>27V (VCC上昇時)	PFC部、DC/DC部 ラッチ動作停止	VCC<6.5V (VCC下降時)	PFC部、DC/DC部 動作可能
ブラウンアウト	入力AC電圧 低電圧保護機能	P.BO<0.2V状態が 250ms間継続 (P.BO下降時)	PFC部、DC/DC部 動作停止	P.BO>0.4V (P.BO上昇時)	PFC部、DC/DC部 動作可能	LATCH/AUTOR=GNDと同じ			
QR_FB_OLP1	QR_FB端子 過電流保護機能	QR_FB>2.8V状態が 250ms間継続 (QR_FB上昇時)	DC/DC部 動作停止	QR_FB<2.6V (QR_FB下降時)	通常動作	LATCH/AUTOR=GNDと同じ			
QR_FB_OLP2	QR_FB端子 過電流保護機能	QR_FB>3.6V (QR_FB上昇時)	DC/DC部 動作停止	QR_FB<3.4V (QR_FB下降時)	通常動作	LATCH/AUTOR=GNDと同じ			
QR_ZT OVP	QR_ZT端子 過電圧保護機能	QR_ZT>3.5V状態が 150us間継続 (QR_ZT上昇)	DC/DC部 動作停止	QR_ZT<3.5V (QR_ZT下降時)	通常動作	QR_ZT>3.5V状態が 150us間継続 (QR_ZT上昇時)	PFC部、DC/DC部 ラッチ動作停止	VCC<6.5V (VCC下降時)	通常動作
P_VSショート保護	P_VS端子 ショート保護機能	P_VS<0.30V (P_VS下降時)	PFC部 動作停止	P_VS>0.30V (P_VS上昇時)	通常動作	LATCH/AUTOR=GNDと同じ			
P_VS ゲイン増加	P_VS端子 低電圧ゲイン増加機能	P_VS<2.25V (P_VS下降時)	GMアンプGAIN増加	P_VS>2.25V (P_VS上昇時)	通常動作	LATCH/AUTOR=GNDと同じ			
P_VS OVP1	P_VS端子 過電圧保護機能1	P_VS>2.625V (P_VS上昇時)	GMアンプGAIN低下	P_VS<2.625V (P_VS下降時)	通常動作	LATCH/AUTOR=GNDと同じ			
P_VS OVP2	P_VS端子 過電圧保護機能2	P_VS>2.725V (P_VS上昇時)	PFC部 動作停止	P_VS<2.600V (P_VS下降時)	通常動作	P_VS>2.725V (P_VS上昇時)	PFC部、DC/DC部 ラッチ動作停止	VCC<6.5V (VCC下降時)	通常動作
COMP機能	COMP端子 保護機能	COMP<0.5V状態が 150us間継続 (COMP下降時)	PFC部、DC/DC部 動作停止	COMP>0.50V (COMP上昇時)	通常動作	COMP<0.5V状態が 150us間継続 (COMP下降時)	PFC部、DC/DC部 ラッチ動作停止	VCC<6.5V (VCC下降時)	通常動作

*保護機能のコンパレータレベルは TYP 値を記載しています。

(4-5) ACTIMER 端子

ACTIMER 端子は、NMOS ゲート入力端子となります。使用例を Figure22、Figure23 に示します。
AC 電圧の低下検出タイマーを設定します。(ACDET 端子の項を参照のこと。)

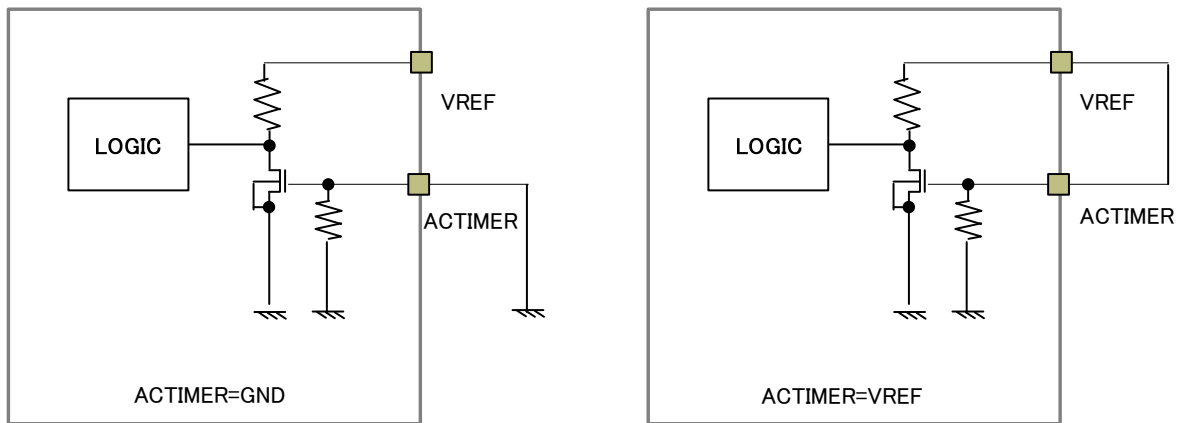


Figure 22. ACTIMER 端子 使用例

ACTIMER=GND : 32ms タイマー
ACTIMER=VREF : 128ms タイマー

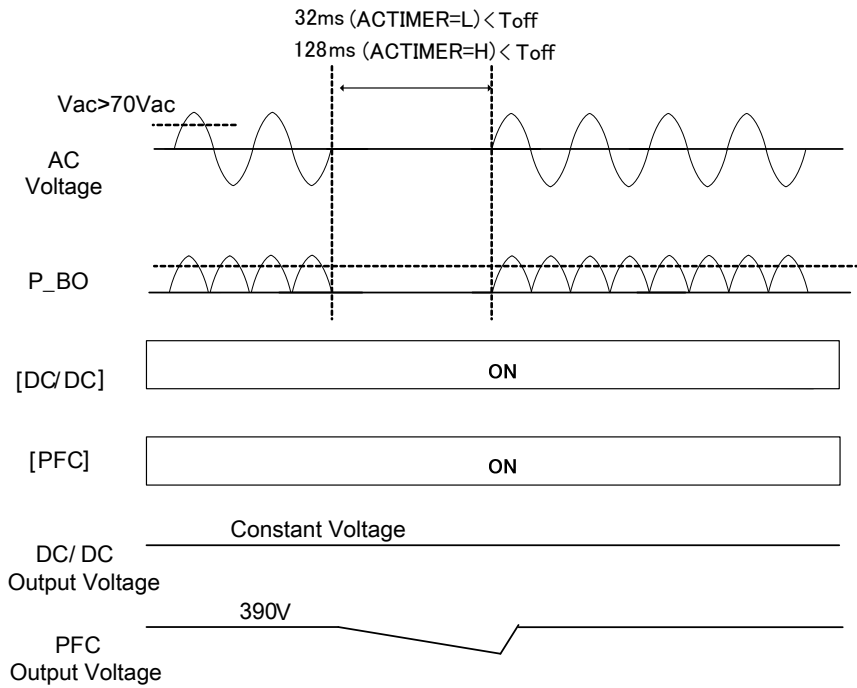


Figure 23. AC 電源 瞬停 OFF 時

(4-6) COMP 端子(外部強制停止機能)

COMP 端子は、強制停止端子です。COMP 端子電圧が V_{COMP} (0.5V. typ)より下降した時、PFC 及び DC/DC 部動作を停止します。停止までのタイマー T_{COMP} (150us .typ)を内蔵しており、ノイズによる誤動作を防ぎます。COMP 端子は R_{COMP} (25.9k Ω . typ)でプルアップされており、COMP 端子が R_T (3.70k Ω .typ)より低い抵抗値でプルダウンされた時に異常を検出します。アプリケーション例を Figure24,25,26 に示します。

NTC サーミスタによる過温度保護

COMP 端子にサーミスタ抵抗を付け、温度上昇時にラッチ停止させることが可能です。このアプリケーションの場合、過温度検出時にサーミスタ抵抗が、 R_T (3.70k Ω .typ)となるように設計してください。(Figure 25 は $T_a=110^{\circ}C$ 時に、ラッチをかける場合のアプリケーション回路図です。)

(注意) ラッチモード使用時は VREF 端子に 3.5V~4.5V の電圧を外部印加してください。

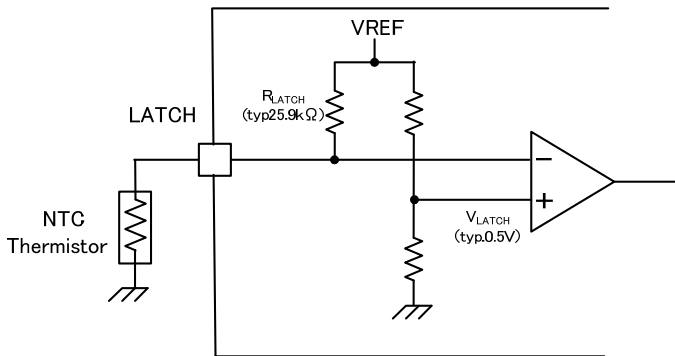


Figure 24. COMP 端子 過温度保護アプリケーション

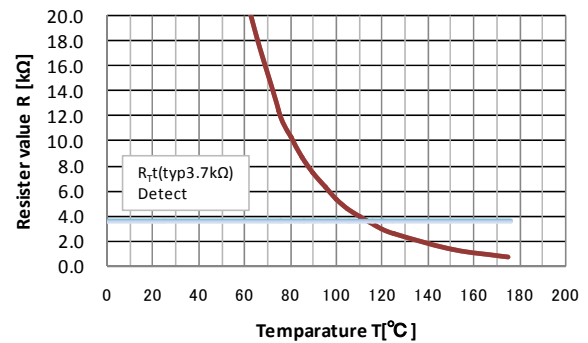


Figure 25. 温度-サーミスタ抵抗値特性

2次側出力電圧 過電圧保護

COMP 端子にフォトカプラを接続して2次側出力過電圧を検出します。

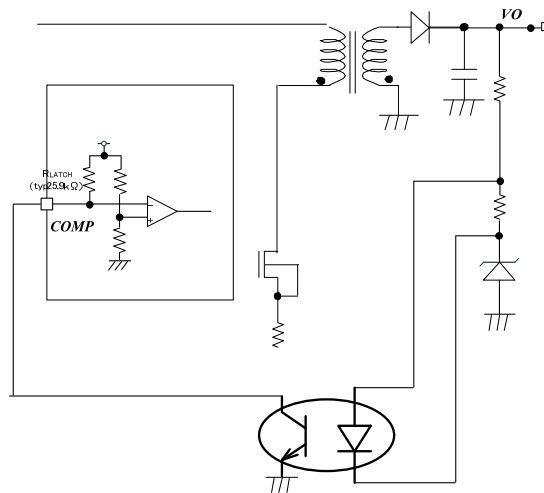


Figure 26. 出力過電圧保護アプリケーション

Table 4. LATCH/AUTOR 端子による COMP 機能動作の変化

項目	内容	LATCH/AUTOR=GND				LATCH/AUTOR=VREF			
		検出方法	検出時動作	解除方法	検出時動作	検出方法	検出時動作	解除方法	検出時動作
COMP機能	COMP端子保護機能	COMP<0.5V状態が150us間継続 (COMP下降時)	PFC部、DC/DC部動作停止	COMP>0.50V (COMP上昇時)	通常動作	COMP<0.5V状態が150us間継続 (COMP下降時)	PFC部、DC/DC部ラッチ動作停止	P_VCC<6.5V (P_VCC下降時)	通常動作

(5) 擬似共振 DC/DC コンバータ機能

擬似共振 DC/DC 部は、PFM(Pulse Frequency Modulation) モード制御方式です。
 QR_FB 端子と QR_ZT 端子及び QR_CS 端子をモニターすることにより、DC/DC として最適なシステムを供給します。
 QR_FB 端子と QR_CS 端子でスイッチング MOSFET の ON 幅(ターンオフ)を制御し、ZT 端子で OFF 幅(ターンオン)を制御します。PFM モードは、最大周波数を制限しており、スイッチング周波数が制限されます。
 以下に詳細な説明を示します。(Figure 27 参照)

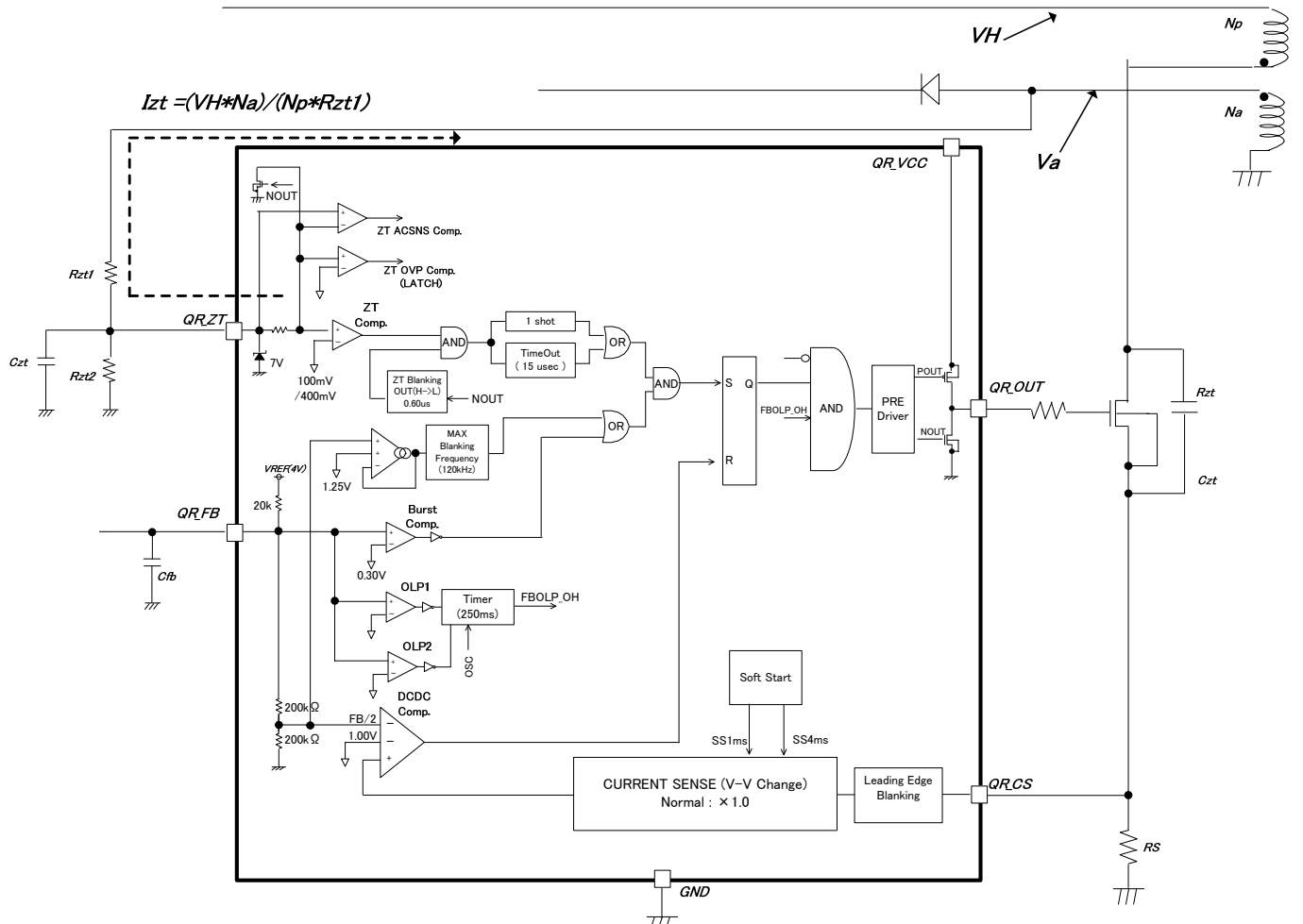


Figure 27. 擬似共振 DC/DC 動作ブロック図

(5-1) ON 幅の決定(ターンオフ)

ON 幅は、QR_FB 端子及び QR_CS 端子で制御します。
 QR_FB 端子電圧を $1/AV_{CS}(typ=0.5)$ した電圧と QR_CS 端子電圧との比較により、ON 幅を決定します。
 また、IC 内部で生成している $V_{lim1}(1.0Vtyp)$ との比較により、Figure 28 に示すように、リニアにコンパレータレベルを変化させます。
 QR_CS 端子は、パルスごとの過電流リミッタ回路を兼用しています。
 QR_FB 端子の変化により最大ブランキング周波数と過電流リミッタレベルを変化させます。

- ・MODE 1: バースト動作
- ・MODE 2: 最低周波数動作(最低周波数動作で動作します。)
- ・MODE 3: 周波数低減動作(最大周波数を低減します。)
- ・MODE 4: 最大周波数動作(最大周波数で動作します。)
- ・MODE 5: 過負荷動作(過負荷状態を検知して、パルス動作を止めます。)

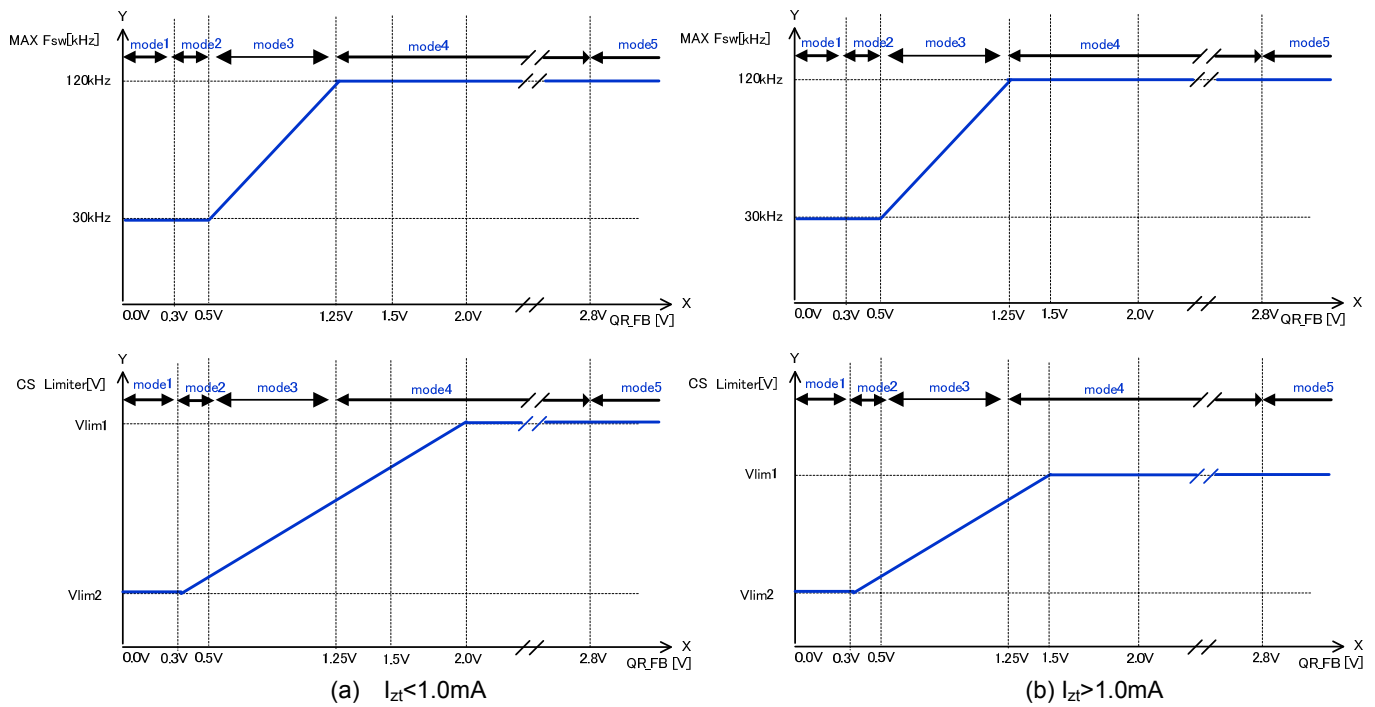


Figure 28. QR_FB 端子と過電流リミッタ, 最大周波数の関係

過電流リミッタレベルを調整して、ソフトスタート機能、入力電圧における過電流保護切り換えを実施します。
 その場合の V_{lim1}, V_{lim2} は下記のとおりになります。

Table 5. 擬似共振 DC/DC 過電流保護電圧

ソフトスタート	$I_{zt} < 1.0mA$		$I_{zt} > 1.0mA$	
	V_{lim1}	V_{lim2}	V_{lim1}	V_{lim2}
起動~1ms	0.250V (25.0%)	0.039V (3.9%)	0.176V (17.6%)	0.026V (2.6%)
1ms~PFC 起動かつ 4ms	0.750V (75.0%)	0.113V (11.3%)	0.525V (52.5%)	0.079V (7.9%)
PFC 起動かつ 4ms~	1.000V (100.0%)	0.150V (15.0%)	0.700V (70.0%)	0.105V (10.5%)

*()内は AC=100V、通常動作時の $V_{lim1}(1.0Vtyp)$ と比較した相対値を示しています。
 AC100V と AC230V で分けているのは、(4-3)に示す CS 電流切り換え機能のためです。

(5-2) LEB(Leading Edge Blanking)機能

スイッチング用 MOSFET がターン ON 時に、各容量成分や駆動電流などで、サージ電流が発生します。そのため、一時的に QR_CS 端子電圧が上昇し、過電流リミッタ回路が誤検出する可能性があります。誤検出防止用に、 T_{LEB} (typ=250nsec)間マスクをするブランキング機能が内蔵されています。このブランキング機能により、QR_CS 端子のノイズフィルタを削減できます。

(5-3) CS 過電流保護切り換え機能

入力電圧 (VH) が高くなると、ON 時間が短くなり、動作周波数が増加します。結果として一定の過電流リミッタに対し、最大許容電力が増加します。そのため、IC 内部の過電流保護機能の切り換えを行うことにより、対策を行います。

検出方法は QR_ZT 流入電流をモニターすることにより、切り換えを行います。MOSFET ターンオン時、Va は入力電圧 (VH) に依存する負電圧となります。QR_ZT 端子は IC 内部で、0V 近くでクランプします。その場合の計算式は下記のとおりになります。Figure29 にブロック図を示します。Figure30,31 にグラフを示します。

$$I_{zt} = (V_a - V_{zt}) / R_{zt1} \approx V_a / R_{zt1} = V_H * N_a / N_p / R_{zt1}$$

$$R_{zt1} = V_a / I_{zt}$$

そのため、 R_{zt1} の抵抗値で VH 電圧を設定します。そのとき、ZT ボトム検出電圧が決定されるため、 C_{zt} でタイミングを設定してください。

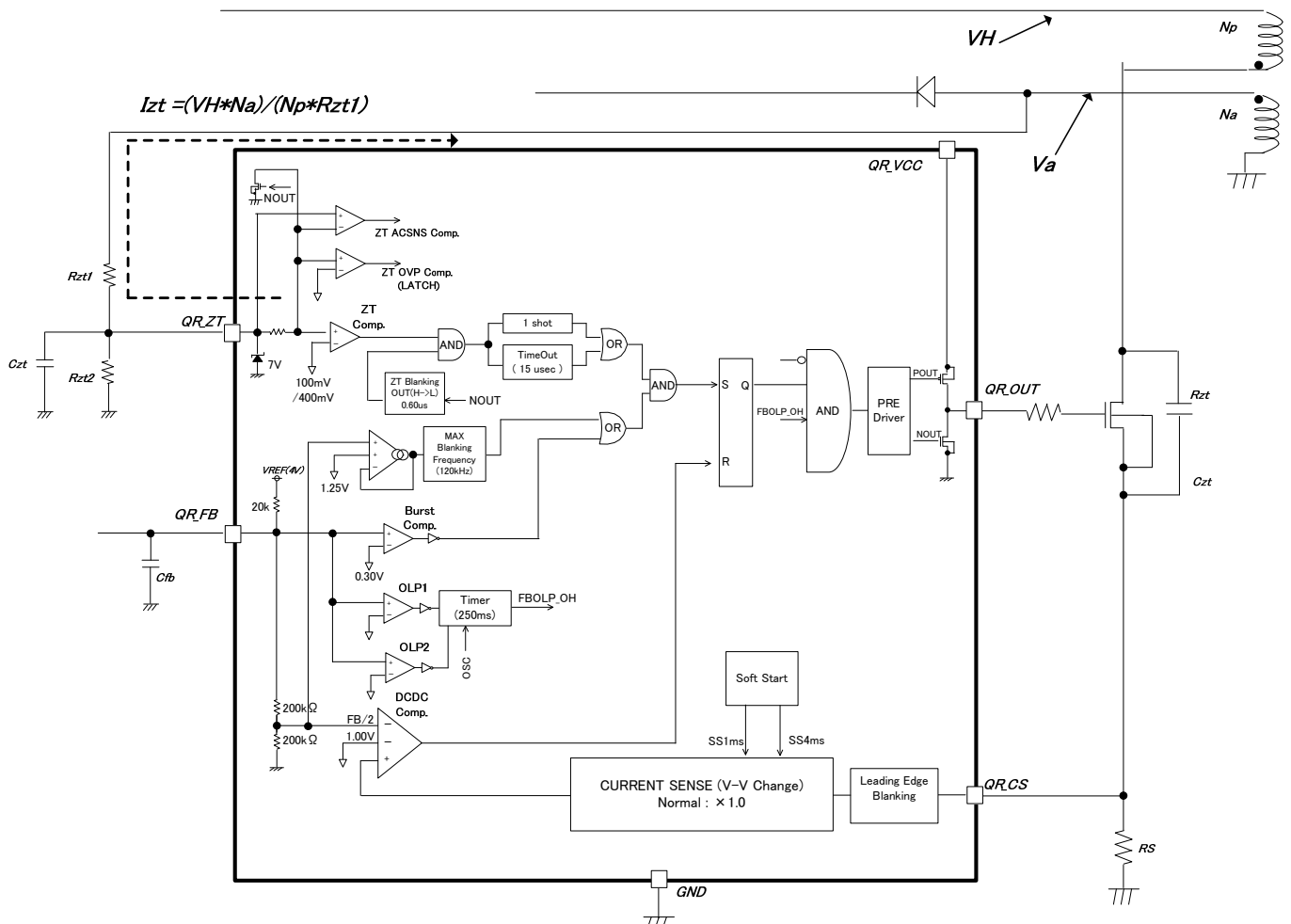


Figure 29. CS 切り換え電流ブロック図

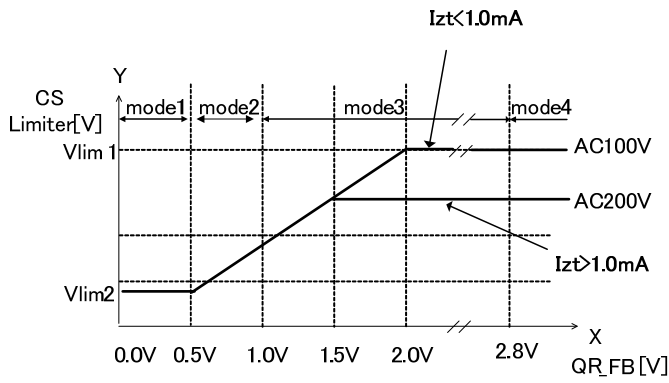


Figure 30. QR_CS 切り換え QR_FB 電圧 VS QR_CS 電圧

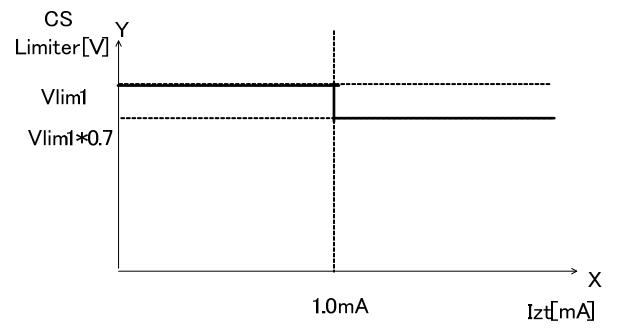


Figure 31. QR_CS 切り換え Iz 電流 VS QR_CS 電圧

ex) 設定方法 (AC100V 系と AC220V 系で切り換えを行う。)

AC100V 系 141V±42V (±30% マージン)

AC220V 系 308V±62V (±20% マージン)

上記の場合、182V~246V の間で、CS 電流を切り替えます。=>VH=214VH で実施します。

Np=100, Na=15 とします。

$$V_a = V_{in} \cdot N_a / N_p = 214V \cdot 15 / 100 \cdot (-1) = -32.1V$$

$$R_{zc} = V_a / I_{zt} = -32.1V / -1mA = 32.1k\Omega$$

以上より、Rzt=32KΩ と設定します。

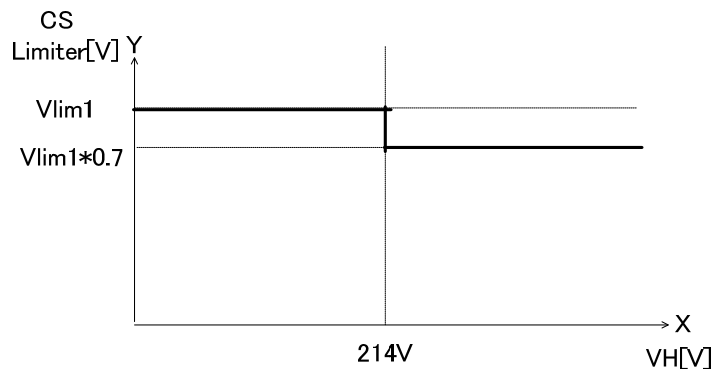


Figure 32. 過電流リミッタ CS 切り換え例

(5-4) OFF 幅の決定(ターンオン)

QR_ZT 端子で OFF 幅の制御を行います。

スイッチングが OFF している間は、2 次側出力コンデンサへコイルに蓄えられた電力を供給します。

供給が終わると、2 次側に流れる電流はなくなるため、スイッチング MOSFET のドレイン端子は、下降します。

そのため、補助巻線側の電圧も下降します。

QR_ZT 端子には、 R_{zt1} と R_{zt2} で分圧された電圧が印加されます。その電圧レベルが、 V_{ZT1} (100mVtyp) 以下となると ZT コンパレータにより、ターンオンします。QR_ZT 端子をボトム検知するために、 C_{zt} と R_{zt1}, R_{zt2} により時定数を作成します。

また、ZT トリガマスク機能 (5-5 説明)、ZT タイムアウト機能 (5-6 説明) が内蔵されています。

(5-5) ZT トリガマスク機能

ZT トリガマスク機能を Figure 33 に示します。

スイッチングが ON⇒OFF 時に QR_ZT 端子にノイズが重畳することがあります。

その時、ZT コンパレータが誤動作を行わないように、 T_{ZTMASK} の時間だけ、ZT コンパレータをマスクします。

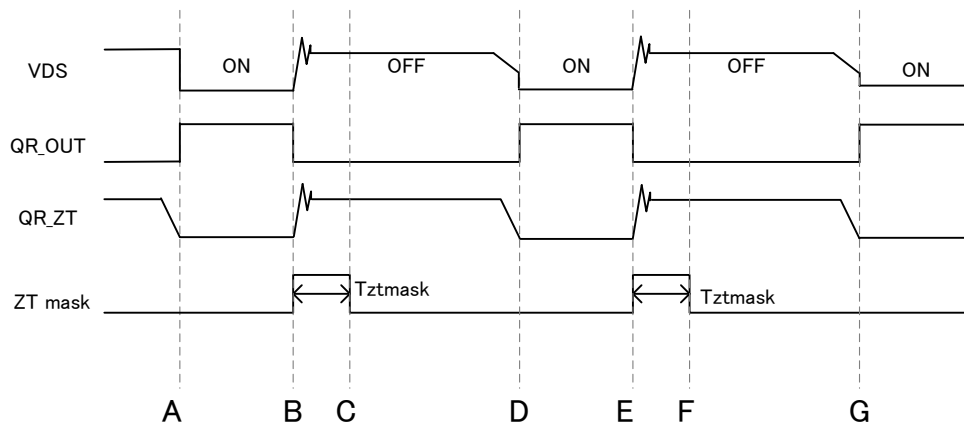


Figure 33. ZT トリガマスク機能

A: QR_OUT OFF=>ON

B: QR_OUT ON=>OFF

C: QR_ZT 端子にノイズが発生するため、 T_{ZTMASK} は、ZT コンパレータを動作させない。

D: A と同じ

E: B と同じ

F: C と同じ

G: A と同じ

(5-6) ZT タイムアウト機能

ZT コンパレータ検出後、 T_{ZTOUT} (15 μ sec typ) 経過しても、次の検出を行わない場合に、強制的にスイッチングを ON にする機能です。2 次側出力電圧が小さい時、補助巻き線電圧 VA も小さいため、QR_ZT 端子電圧が V_{ZT1} (100mVtyp) に達しません。この場合、強制的に ON する機能です。Figure 34 に動作原理を示します。

T_{ZTOUT} は 15 μ s(typ)=66.7kHz のため、最大周波数が周波数低減モードに入った時は、ZT タイムアウト時間は周波数低減モードに依存することになります。

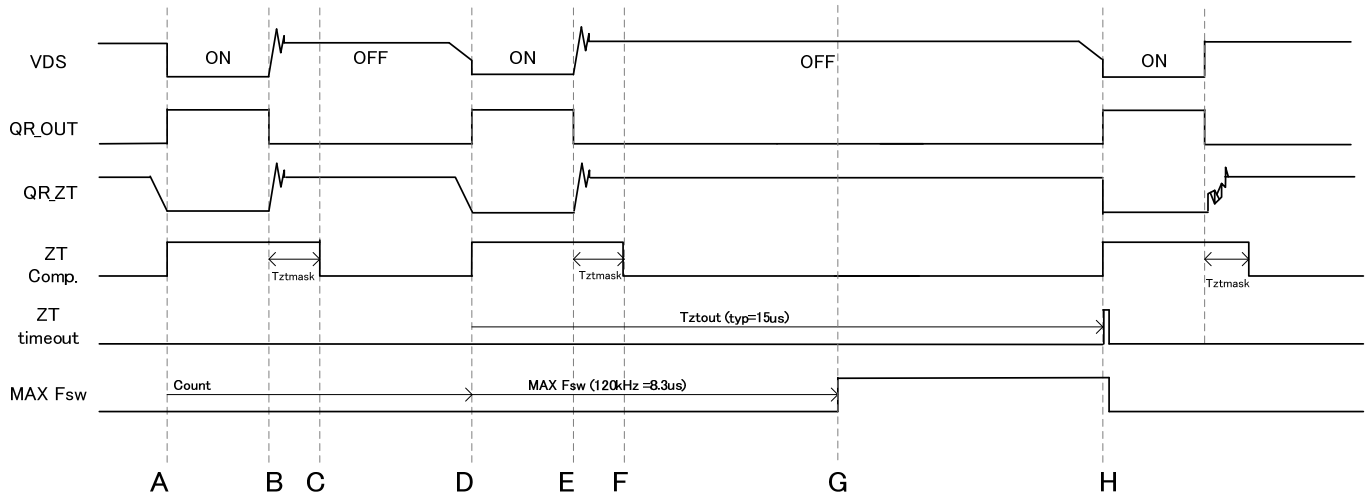


Figure 34. ZT タイムアウト機能

- A: $QR_ZT < V_{ZT1}$ 、DC/DC を ON する。このポイントより最大周波数をカウントする。
 B: DC/DC ON=>OFF
 C: QR_ZT 端子にノイズが発生するため、 T_{ZTMASK} は、ZT コンパレータを動作させない。
 D: DC/DC OFF=>ON
 E: B と同じ
 F: C と同じ
 G: 最大周波数カウント
 H: 1 周期 $> T_{ZTOUT}$ となったため、強制的に DC/DC OFF=>ON

(5-7) QR ソフトスタート動作

通常、AC 電源投入時は、AC/DC 電源は、大きな電流を流そうとします。BM1050AF には、起動時の出力電圧、及び出力電流の大きな変化を防止するために、ソフトスタート機能が内蔵されています。

VCC 端子が、 V_{UVLO2} (7.0Vtyp) 以下となった場合、次の AC 電源投入時にソフトスタートが実行されます。

ソフトスタートは、起動してから下記の動作を行います。(5-1 ターンオフの項目を参照してください。)

- ・起動～1ms => CS リミッタ値をノーマル時の 25% に設定
- ・1ms～PFC 正常状態 => CS リミッタ値をノーマル時の 75% に設定

(5-8) 過負荷保護機能 / 過負荷保護モード切替

過負荷保護機能とは、2 次側出力電流の過負荷状態を、QR_FB 端子でモニタし、過負荷状態時に QR_OUT 端子を L 固定します。過負荷状態では、フォトカプラに電流が流れなくなり、QR_FB 端子は持ち上がります。

この状態が T_{FOLP} (64ms typ) 間続いたら、過負荷状態と判断して、QR_OUT 端子を L に固定します。

QR_FB 端子が V_{FOLP1A} (2.8Vtyp) を超えてから、 T_{FOLP} (64ms typ) 以内に V_{FOLP1B} (2.6Vtyp) よりも低下した場合は、過負荷保護のタイマーがリセットされます。

起動時、QR_FB 電圧は内部電圧に抵抗プルアップされているため、 V_{FOLP1A} (2.8Vtyp) 以上の電圧から動作します。そのため、必ず T_{FOLP} (64ms typ) 以内に FB 電圧が V_{FOLP1B} (2.6Vtyp) 以下になるように設計してください。

つまり、2 次側出力電圧の起動時間は、IC が起動してから、 T_{FOLP} (64ms typ) 以内に設定してください。

過負荷検出時、BM1050AF は、自動復帰モードとラッチモードを選択することができます。

QR_FB 端子に R_{FOLP} (100k Ω typ) のプルダウン抵抗をつけることにより、ラッチモードになります。ただし、 R_{FOLP} は 100k Ω typ 以外の抵抗はつけしないでください。もしも付けた場合は、IC 内部の抵抗比により、ラッチ動作しません。ラッチモード選択時のラッチ解除は、電源の抜き差しを行い、 $VCC < V_{COMP}$ (typ=6.5V) することにより実施されます。

(注意) ラッチモード使用時は VREF 端子に 3.5V～4.5V の電圧を外部印加してください。

(5-9)QR_ZT 端子 OVP (Over Voltage Protection)

QR_ZT 端子には、OVP(Over Voltage Protection)機能が内蔵されています。
 QR_ZT 端子電圧が、 V_{ZTL} (TYP=3.5V)となった場合に検出を行います。
 QR_ZT 端子 OVP には、 T_{COMP} (typ=150us)のマスク時間が内蔵しています。これは、ZT OVP が 150us 間続いた場合に、検出を行います。この機能により、端子に発生するサージ、etc をマスクします。Figure 35 に動作原理を示します。
 (VCC OVP にも同様の T_{COMP} (typ=150us) が内蔵されています。)

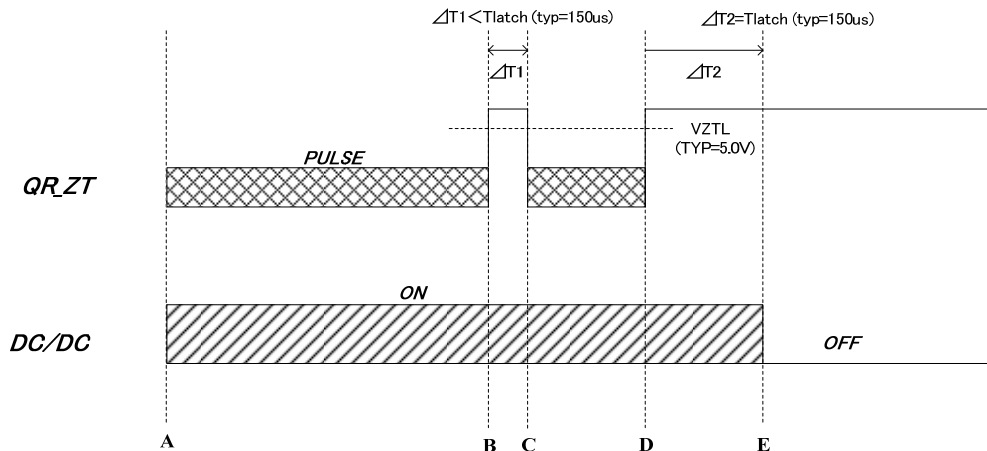


Figure 35. ZTOVP 及びラッチマスク機能

- A: DC/DC パルス動作、QR_ZT 端子もパルス動作
- B: QR_ZT 端子電圧 $> V_{ZTL}$ (TYP=3.5V)
- C: QR_ZT 端子電圧 $> V_{ZTL}$ (TYP=3.5V)の状態が T_{COMP} (typ=150us) 以内のため、DC/DC 通常動作に復帰
- D: QR_ZT 端子電圧 $> V_{ZTL}$ (TYP=3.5V)
- E: QR_ZT 端子電圧 $> V_{ZTL}$ (TYP=3.5V)の状態が T_{COMP} (typ=150us) 続いたため、ラッチ動作となり、DC/DC OFF

(注意) ラッチモード使用時は VREF 端子に 3.5V~4.5V の電圧を外部印加してください。

(5-10) 擬似共振 DC/DC ブロックの保護回路動作モード

各保護機能の動作モードを Table 6 に示します。
 FB 端子過負荷保護機能は、FB 端子ブルダウン抵抗により、自動復帰/ラッチの切り替えが可能です。

(注意) ラッチモード使用時は VREF 端子に 3.5V~4.5V の電圧を外部印加してください。

Table 6. 擬似共振 DC/DC の保護回路動作モード

項目	内容	LATCH/AUTOR=GND				LATCH/AUTOR=VREF			
		検出方法	検出時動作	解除方法	検出時動作	検出方法	検出時動作	解除方法	検出時動作
QR_FB_OLP1	QR_FB端子 過電流保護機能	QR_FB>2.8V状態が 250ms間継続 (QR_FB上昇時)	DC/DC部 動作停止	QR_FB<2.6V (QR_FB下降時)	通常動作	LATCH/AUTOR=GNDと同じ			
QR_FB_OLP2	QR_FB端子 過電流保護機能	QR_FB>3.6V (QR_FB上昇時)	DC/DC部 動作停止	QR_FB<3.4V (QR_FB下降時)	通常動作	LATCH/AUTOR=GNDと同じ			
QR_ZT OVP	QR_ZT端子 過電圧保護機能	QR_ZT>3.5V状態が 150us間継続 (QR_ZT上昇)	DC/DC部 動作停止	QR_ZT<3.5V (QR_ZT下降時)	通常動作	QR_ZT>3.5V状態が 150us間継続 (QR_ZT上昇時)	DC/DC部 ラッチ動作停止	VCC<6.5V (VCC下降時)	通常動作

(6) 力率改善回路(PFC: Power Factor Correction)部

力率改善回路部は、固定周波数のピーク電流制御方式です。

P_VS 端子、P_CS 端子および P_BO 端子をモニターすることにより、PFC として最適なシステムを供給します。

P_VS 端子で出力電圧、P_BO 端子で AC 入力電圧、P_CS 端子でスイッチング電流をモニターして、最適な MOSFET の ON 幅(ターンオフ)を制御します。

スイッチング周波数は、 F_{PSW1} (typ=65kHz) で、周波数ホッピング機能(±4kHz)を内蔵しており、低 EMI に貢献します。

以下に詳細な説明を示します。(Figure 36 参照)

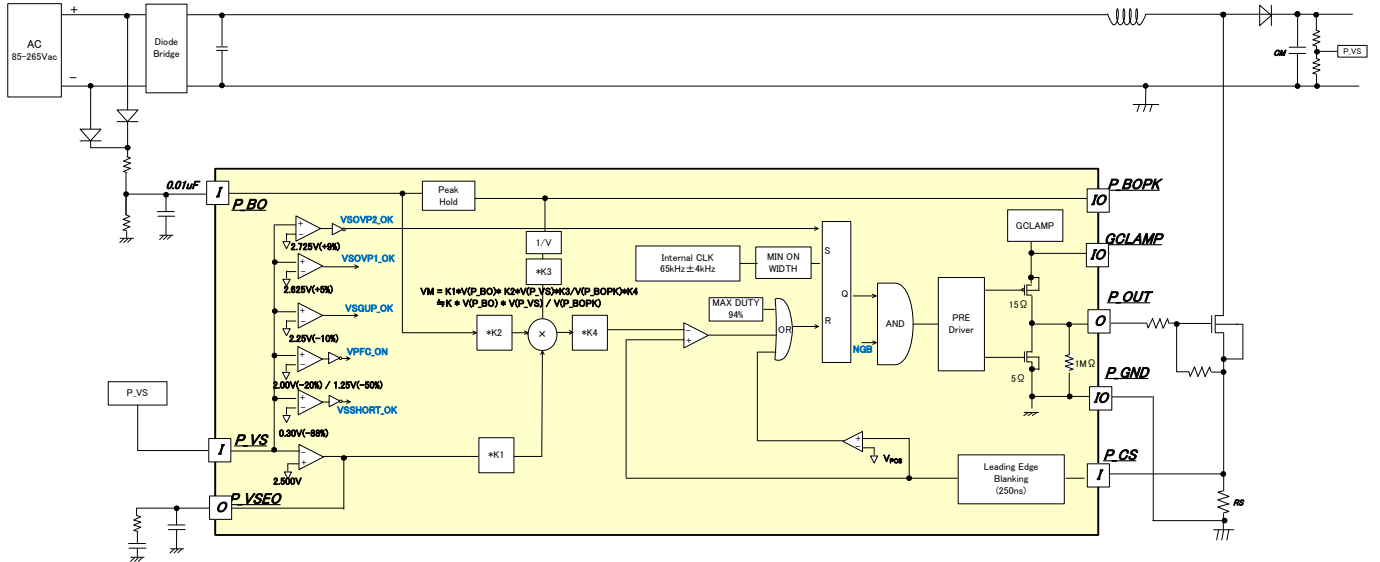


Figure 36. PFC 動作ブロック図

(6-1) gmAMP

P_VS 端子は出力電圧の抵抗分圧点をモニタします。P_VS 端子には、AC 周波数(50Hz / 60Hz)のリプル電圧が重畳します。gmAMP では、このリプル電圧を除去し、除去後の電圧と IC 内部基準電圧 V_{VSAMP} (typ.2.5V)との誤差に応じて、P_VSEO の電圧レベルを制御します。

Figure 36 に示される P_VSEO 端子で構成するフィルタのカットオフ周波数は 5~10Hz 程度に設定して下さい。

カットオフ周波数設計時に必要となる gm は 44[uA/V]で設計しています。

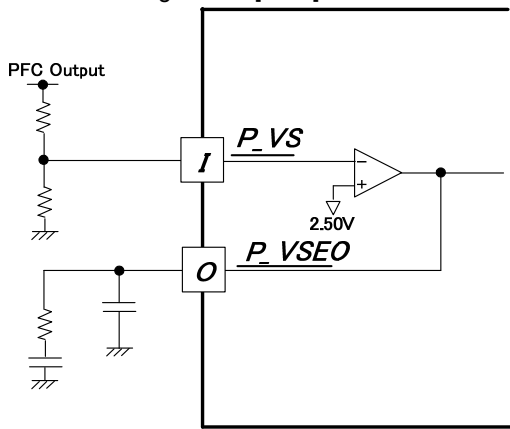


Figure 37. gmAMP ブロック図

(6-2) 入力電圧モニタ

入力電圧モニタ部では AC 電圧をモニタします。

P_BO 端子電圧の入力範囲は 0~1.8V のため、この電圧範囲となるように R_{B01} および R_{B02} を設定して下さい。

Figure 38 にブロック図を示します。

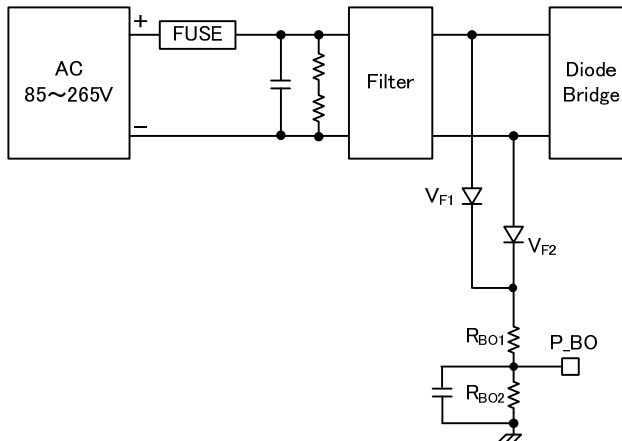


Figure 38. 入力電圧モニタブロック部

(6-3) 最大電力制限機能

PFCは入力電圧に依存して最大電力が大きくなります。これを補正するために最大電力制限機能を内蔵しています。最大電力はマルチプライヤ出力 V_MULT の二乗に比例するため、 P_BO 電圧を P_BOPK という AC 入力電圧で決定される値で割り算をすることで最大電力の入力電圧依存を補正することができます。
 $V_MULT = VSEO * (V_BO / VBOPK) * K$: $V_BO / VBOPK$ により入力電圧依存を補正します。
 V_BOPK 端子には AC 電圧ピーク検知するために、 C_{BOPK} (1 μ F) を接続して下さい。

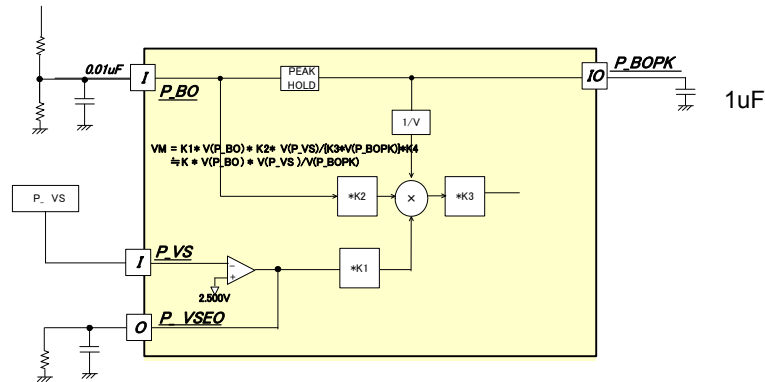


Figure 39. 最大電力制限機能ブロック

(6-4) マルチプライヤ(乗算器)

マルチプライヤでは gmAMP 出力と P_BO 端子電圧を乗算し、 P_BOPK 端子電圧で割り算します。マルチプライヤ出力計算式は以下になります。

$$V_{MULT} = \frac{K1 \times \{V(P_BO) \times K_2 \times V(P_VSEO)\}}{K_3 \times \{V(P_BOPK)\}}$$

$$= K \times V(P_BO) \times V(P_VSEO) / (V(P_BOPK))$$

V_{MULT} : マルチプライヤ出力電圧 K : マルチプライヤ定数

(6-5) 発振周波数

発振周波数は、固定周波数 F_{PSW1} (typ. 65kHz) で動作します。最大 DUTY は D_{MAX} (typ. 94%) であり、必ず OFF 区間をもつようになっています。周波数ホッピング機能を内蔵しており、500us ごとに周波数が 1kHz 変化します。振幅は、 F_{PSWEL} (typ. ± 4 kHz) です。周期は F_{PCH} (typ. 125Hz) です。(Figure 40 に示す) この機能により、周波数スペクトルが拡散され、低 EMI に貢献します。

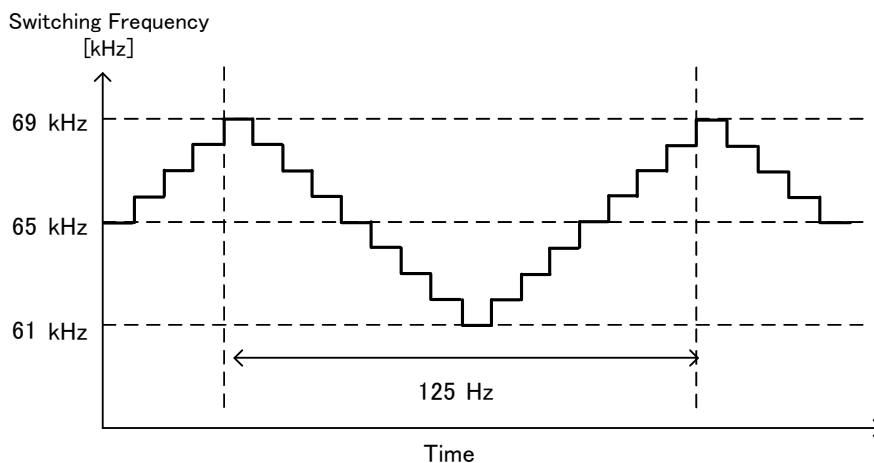


Figure 40. 周波数ホッピング機能

(6-6) LEB(Leading Edge Blanking)機能

スイッチング用 MOSFET が ON する際に、各容量成分や駆動電流などでサージ電流が発生します。そのため一時的に P_CS 端子電圧が上昇し、過電流リミッタ回路が誤検出する可能性があります。この誤検出防止のために P_OUT 端子が L→H に切り替ってから、 T_{PLEB} (typ=250ns)間マスクをするブランキング機能を内蔵しています。このブランキング機能により P_CS 端子のノイズフィルタを削減できます。

(6-7) 過電流保護機能

P_CS 端子には MOSFET の過電流保護機能が内蔵されています。この機能は 1 パルスごとに動作し、過電流を検出します。過電流検出電圧は P_BOPK 端子電圧により変化します。P_BOPK 電圧=0.56V のときに V_{PCS1} (typ=1.16V)、P_BOPK 電圧=1.30V のときに V_{PCS2} (typ=0.60V)となります。Figure 41 に P_BOPK 電圧による過電流検出電圧の変化を示します。Figure 42 の外付け検出抵抗 R_S により、過電流検出値 I_{PCS} は $I_{PCS}=V_{PCS}/R_S$ で決定します。

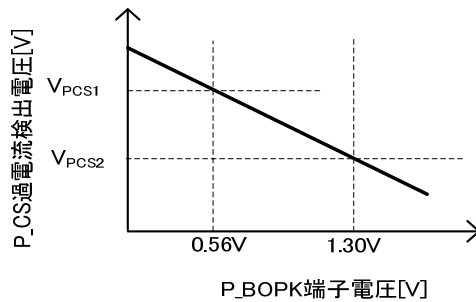


Figure 41. 過電流検出電圧 – P_BOPK 電圧特性

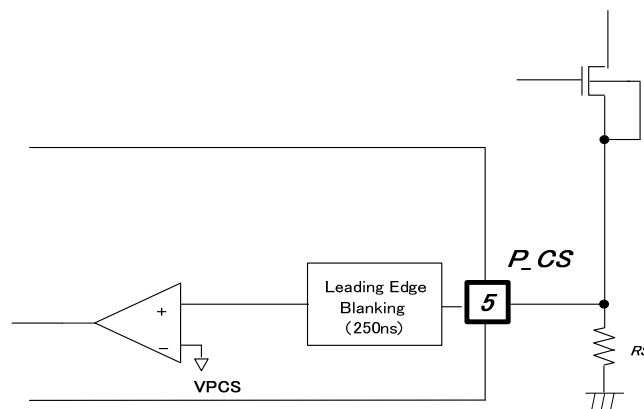


Figure 42. 過電流保護ブロック図

(6-8) P_VS ショート保護機能

P_VS 端子にはショート保護機能が内蔵されています。PFC 出力電圧 $<V_{P_SHORT}$ (0.30Vtyp) (: PFC 出力の-88%)の時にスイッチングを停止します。Figure 43 に動作を示します。

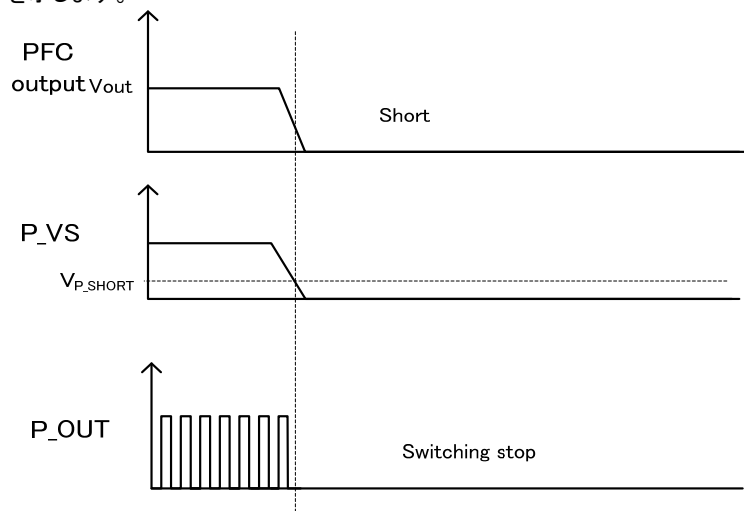


Figure 43. P_VS ショート保護動作

(6-9) P_VS 低電圧ゲイン増加機能

出力負荷急変などで出力電圧が低下した場合、電圧制御ループが遅いために出力電圧低下期間が長くなります。そこで、P_VS 端子電圧が V_{PGUP} (typ=2.25V)まで低下時(出力電圧 -10%に相当)、電圧制御ループの速度を上げます。この動作により、P_OUT の ON DUTY が増加し、出力電圧の長期間低下を防ぎます。P_VS 端子電圧が V_{PGUP} (typ=2.25V)より上昇するとこの動作は停止します。

(6-10) P_VS 第一過電圧保護機能

起動時や出力負荷急変などで出力電圧が上昇した場合、電圧制御ループが遅いために出力電圧が長期間上昇します。そこで、P_VS 端子電圧が V_{P_OVP1} (typ=2.625V)まで上昇時(出力電圧 +5%に相当)、P_VS 第一過電圧保護機能により、電圧制御ループの速度を上げます。この動作により、P_OUT の ON -DUTY を低下させ、出力電圧の長期間上昇を防ぎます。P_VS 端子電圧が V_{P_OVP1} (typ=2.625V)より低下すると、この動作は停止します。

(6-11) P_VS 第二過電圧保護機能

P_VS が第一過電圧保護電圧 V_{P_OVP1} を超えて上昇した場合に備えて、P_VS 第二過電圧保護機能を内蔵しています。LATCH/AUTOR 端子により、ラッチ動作(LATCH/AUTOR=H)と自動復帰動作(LATCH/AUTOR=L)の設定が可能です。ラッチ動作の場合は、P_VS 端子電圧が V_{P_OVP2} (typ=2.725V)より上昇してから(出力電圧 : +9%に相当)、 T_{P_OVP2a} (typ=32ms)間続くと、スイッチング動作を停止します。この内部タイマーにより、誤検出を防ぎます。自動復帰モードの場合は、P_VS 端子電圧が V_{P_OVP2a} (typ=2.725V)より上昇すると、即時スイッチングを停止します。P_VS 端子電圧が V_{P_OVP2} (typ=2.725V)より低下した場合はスイッチングを開始します。Figure 44 に動作を示します。

(注意) ラッチモード使用時は VREF 端子に 3.5V~4.5V の電圧を外部印加してください。

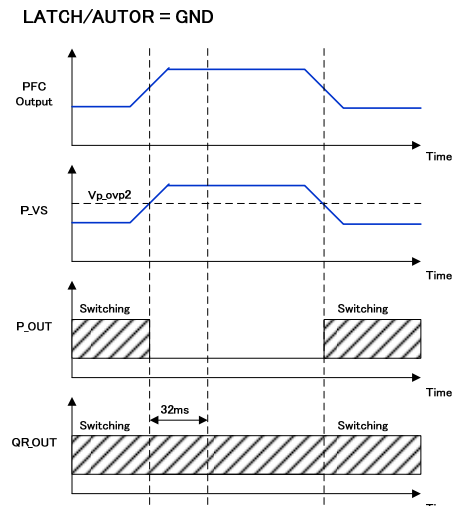


Figure 44. P_VS 第二過電圧保護動作 (自動復帰モード時)

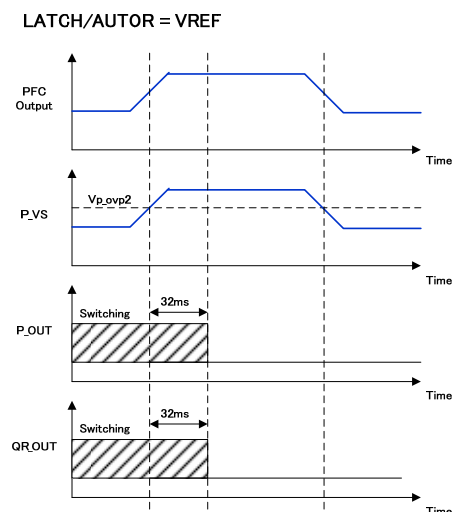


Figure 45. P_VS 第二過電圧保護動作 (ラッチモード時)

出力電圧から P_VS 端子へのループが開ループになった場合も第二過電圧保護により、スイッチングを停止します。

(6-12) PFC バースト動作機能

本 IC には、軽負荷時の PFC 出力電圧上昇を防ぐためにバースト動作機能を内蔵しています。この機能は、軽負荷時に P_VSEO 端子をモニタして、バースト動作に入れる機能です。バースト動作電圧は、P_BOPK 電圧に依存します。P_BOPK 電圧=0.56V の時、VSEO= V_{P_BURST1} (0.226Vtyp) 以下になるとバースト動作停止します。P_BOPK 電圧=1.30V の時、VSEO= V_{P_BURST2} (0.128Vtyp) 以下になるとバースト動作停止します。Figure 46 に P_BOPK 電圧に対する P_VSEO バースト電圧の変化を示します。

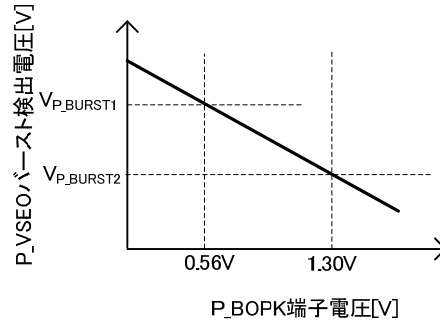


Figure 46. P_BOPK 電圧による P_VSEO バースト電圧図

(6-13) PFC ブロックの保護回路動作モード

各保護機能の動作モードを Table 7 に示します。

(注意) ラッチモード使用時は VREF 端子に 3.5V~4.5V の電圧を外部印加してください。

Table 7. PFC の保護回路動作モード

項目	内容	LATCH/AUTOR=GND				LATCH/AUTOR=VREF			
		検出方法	検出時動作	解除方法	検出時動作	検出方法	検出時動作	解除方法	検出時動作
P_VSショート保護	P_VS端子 ショート保護機能	P_VS<0.30V (P_VS下降時)	PFC部 動作停止	P_VS>0.30V (P_VS上昇時)	通常動作	LATCH/AUTOR=GNDと同じ			
P_VS ゲイン増加	P_VS端子 低電圧ゲイン増加機能	P_VS<2.25V (P_VS下降時)	GMアンプGAIN増加	P_VS>2.25V (P_VS上昇時)	通常動作	LATCH/AUTOR=GNDと同じ			
P_VS OVP1	P_VS端子 過電圧保護機能1	P_VS>2.625V (P_VS上昇時)	GMアンプGAIN低下	P_VS<2.625V (P_VS下降時)	通常動作	LATCH/AUTOR=GNDと同じ			
P_VS OVP2	P_VS端子 過電圧保護機能2	P_VS>2.725V (P_VS上昇時)	PFC部 動作停止	P_VS<2.725V (P_VS下降時)	通常動作	P_VS>2.725V (P_VS上昇時)	PFC部、DC/DC部 ラッチ動作停止	VCC<6.5V (VCC下降時)	通常動作

● Basic Characteristics (This data is for reference only and is not guaranteed.)

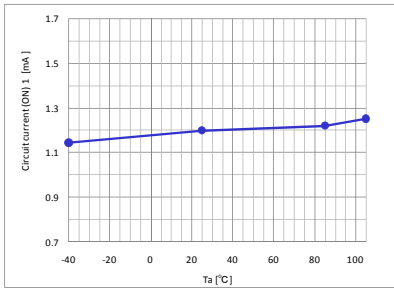


Fig-47-1 Circuit current (ON) 1

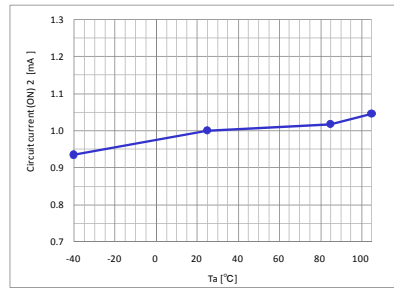


Fig-47-2 Circuit current (ON) 2

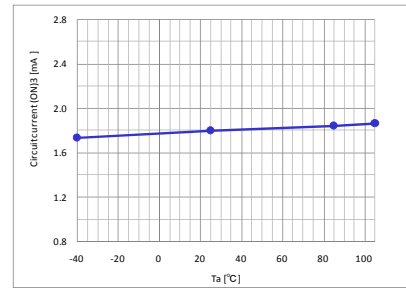


Fig-47-3 Circuit current (ON) 3

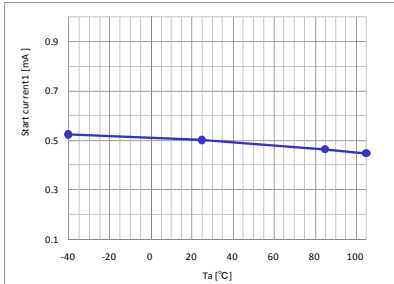


Fig-47-4 Start current 1

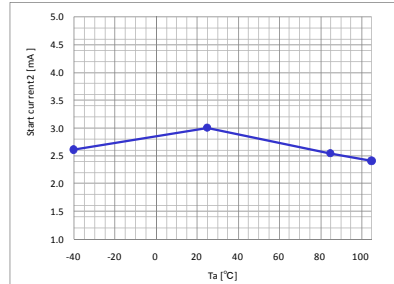


Fig-47-5 Start current 2

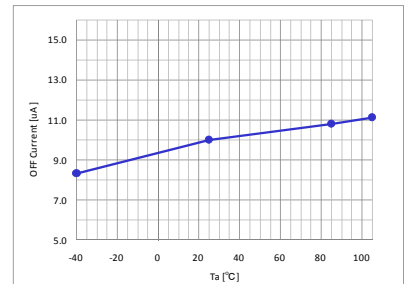


Fig-47-6 OFF Current

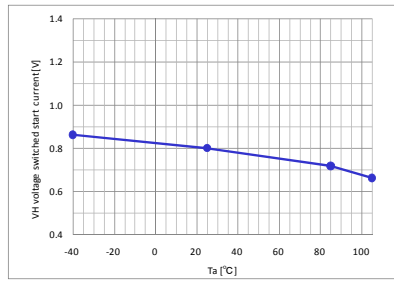


Fig-47-7 VH voltage switched start current

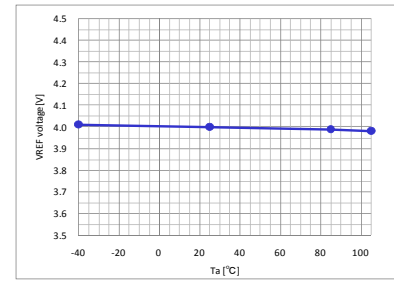


Fig-47-8 VREF output voltage

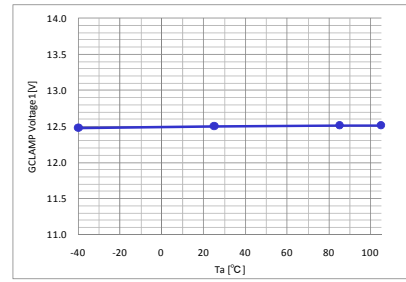


Fig-47-9 GCLAMP voltage 1

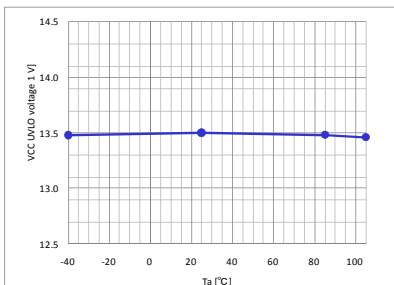


Fig-47-10 VCC UVLO voltage 1

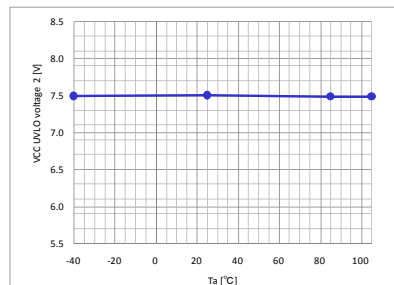


Fig-47-11 VCC UVLO voltage 2

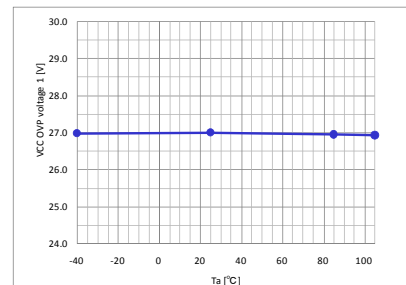


Fig-47-12 VCC OVP voltage 1

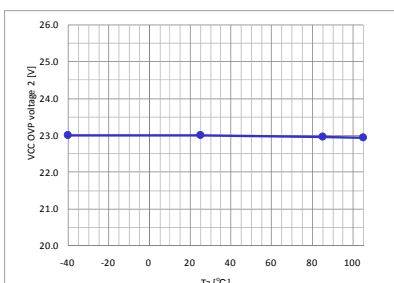


Fig-47-13 VCC OVP voltage 2

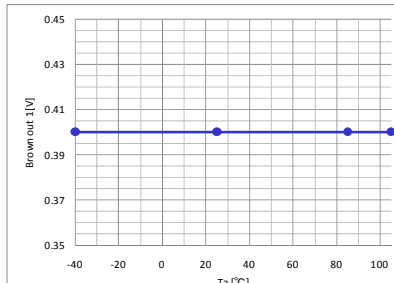


Fig-47-14 Brown out detection voltage 1

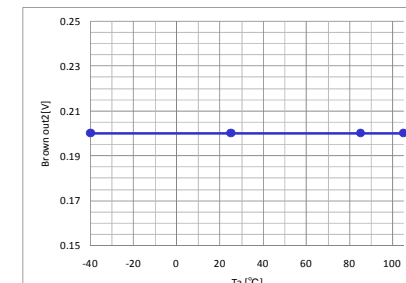


Fig-47-15 Brown out detection voltage 2

● Basic Characteristics (This data is for reference only and is not guaranteed.)

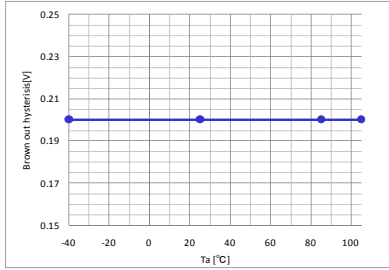


Fig-47-16 Brown out hysteresis

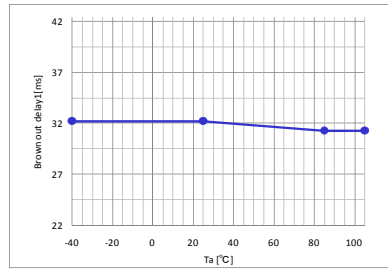


Fig-47-17 Brown out detection delay time 1

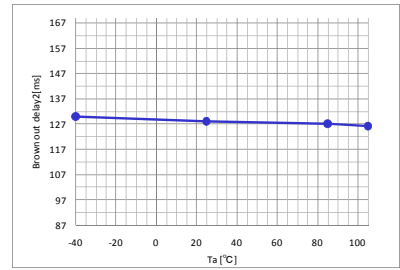


Fig-47-18 Brown out detection delay time 2

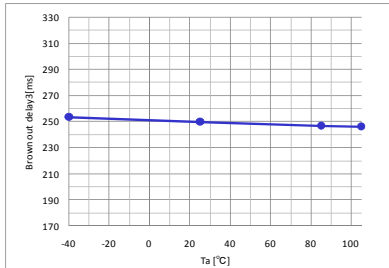


Fig-47-19 Brown out detection delay time 3

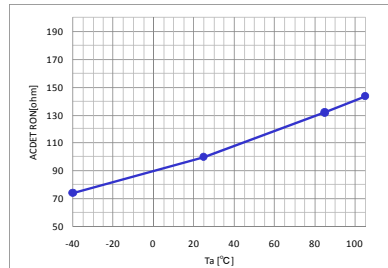


Fig-47-20 ACDET pin ON resistor

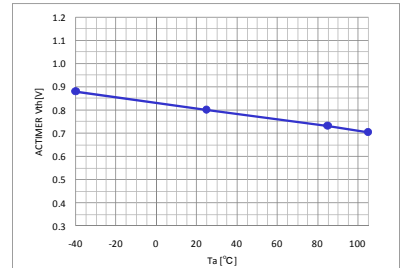


Fig-47-21 ACTIMER pin input level

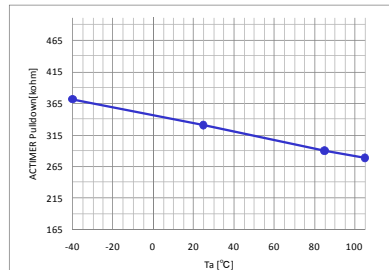


Fig-47-22 ACTIMER pin pull-down res.

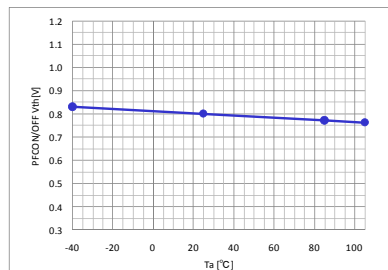


Fig-47-23 PFCON/OFF pin input level

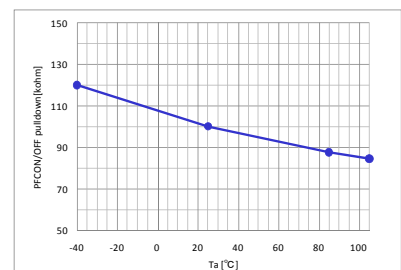


Fig-47-24 PFCON/OFF pin pull-down res.

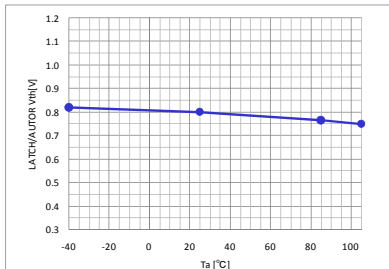


Fig-47-25 LATCH/AUTOR pin input level

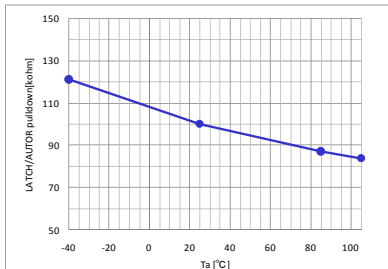


Fig-47-26 LATCH/AUTOR pin pull-down res.

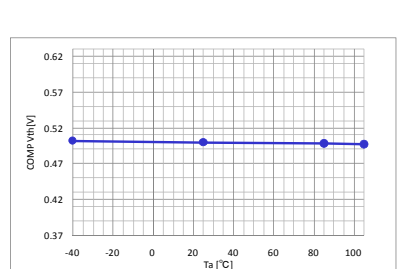


Fig-47-27 COMP pin detection voltage

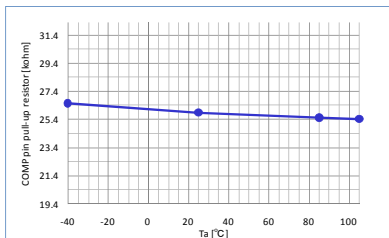


Fig-47-28 COMP pin pull-up resistor

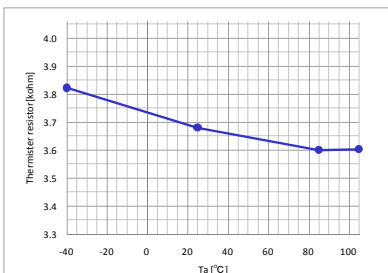


Fig-47-29 External Thermistor resistor

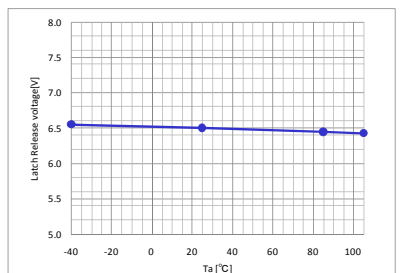


Fig-47-30 Latch release voltage2

● Basic Characteristics (This data is for reference only and is not guaranteed.)

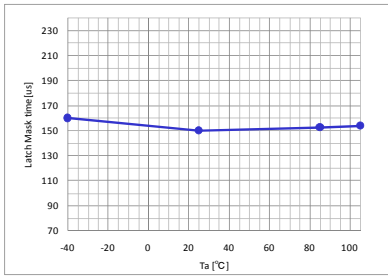


Fig-47-31 Latch mask time

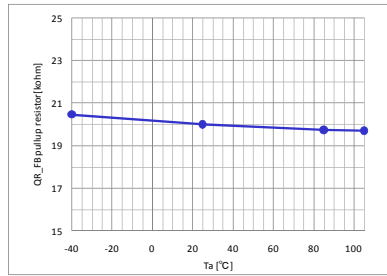


Fig-47-32 QR_FB pin pull-up resistance

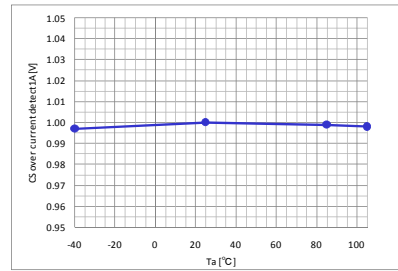


Fig-47-33 CS over-current detect voltage 1A

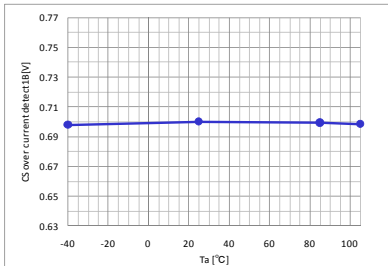


Fig-47-34 CS over-current detect vol.1B

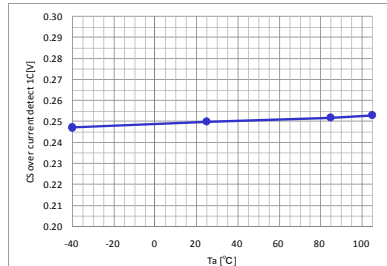


Fig-47-35 CS over-current detect vol.1C

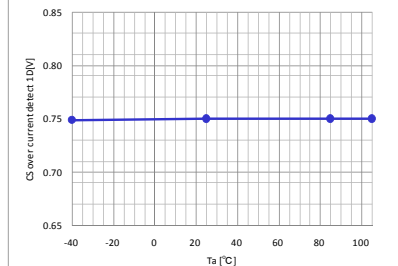


Fig-47-36 CS over-current detect vol.1D

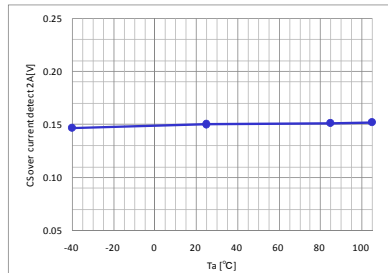


Fig-47-37 CS over-current detect vol. 2A

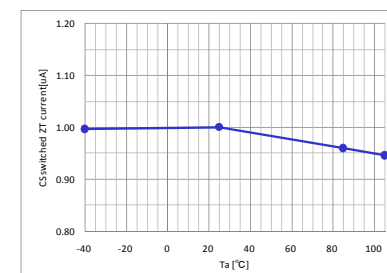


Fig-47-38 CS switched ZT current

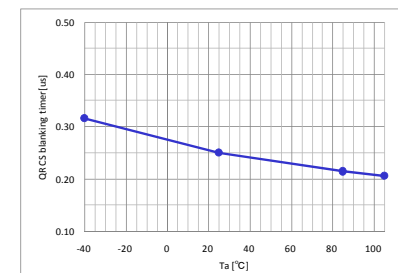


Fig-47-39 CS Leading Edge Blanking time

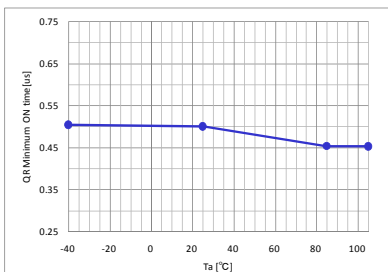


Fig-47-40 Minimum ON width

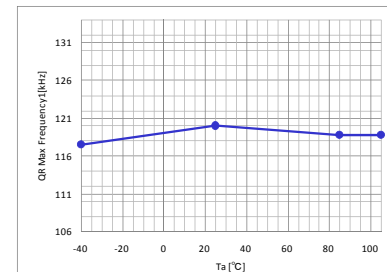


Fig-47-41 Maximum operating frequency 1

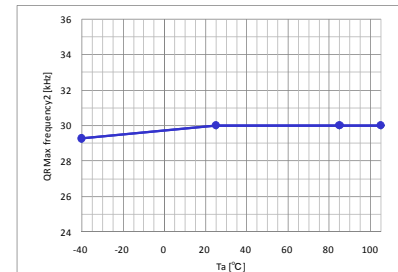


Fig-47-42 Maximum operating frequency 2

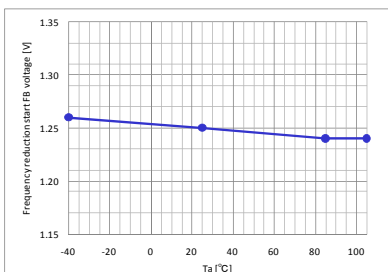


Fig-47-43 Freq. reduction start FB voltage

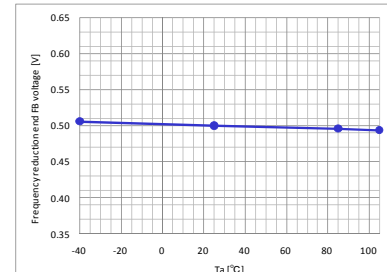


Fig-47-44 Freq. reduction end FB voltage

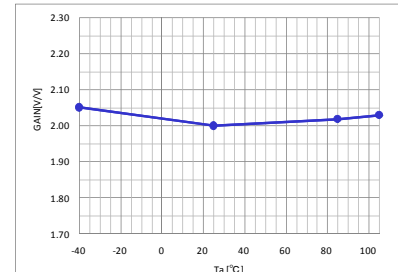


Fig-47-45 Voltage gain

● Basic Characteristics (This data is for reference only and is not guaranteed.)

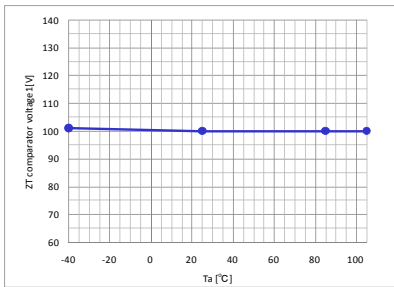


Fig-47-46 ZT comparator voltage 1

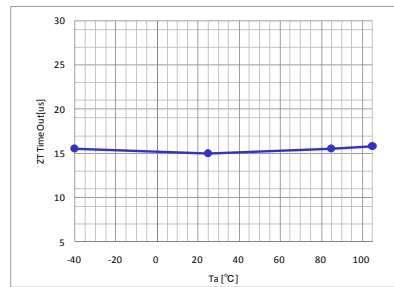


Fig-47-47 ZT trigger timeout period

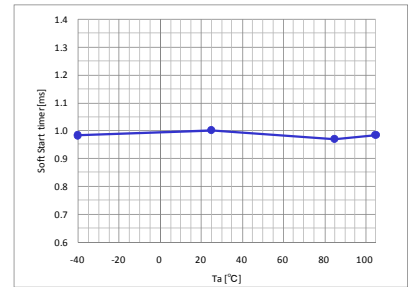


Fig-47-48 Soft start time

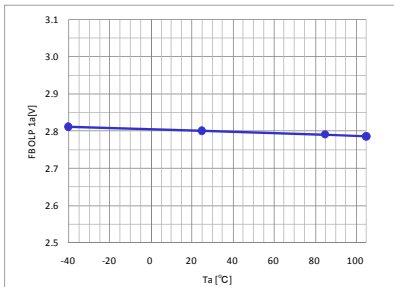


Fig-47-49 FB OLP Voltage 1a

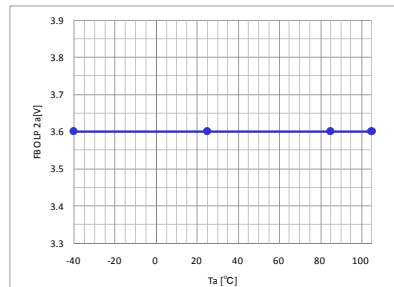


Fig-47-50 FB OLP Voltage 2a

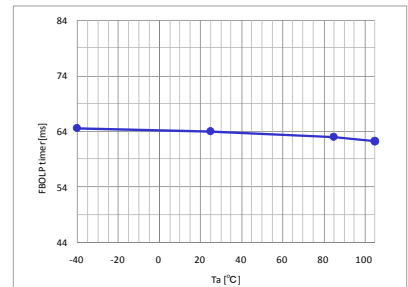


Fig-47-51 FB OLP timer

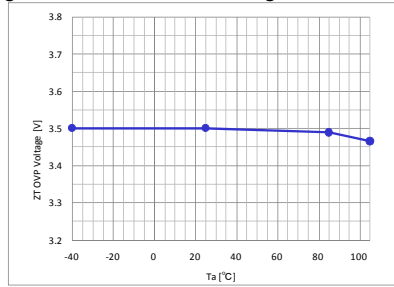


Fig-47-52 ZT OVP Voltage

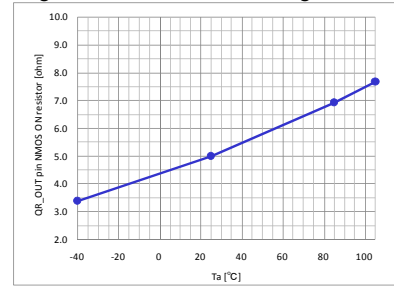


Fig-47-53 QR_OUT pin PMOS ON resistor

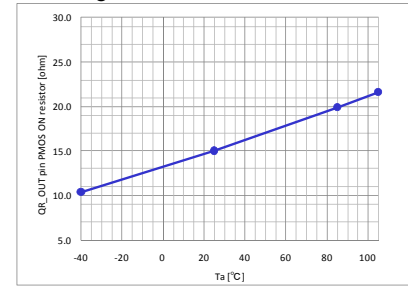


Fig-47-54 QR_OUT pin NMOS ON resistor

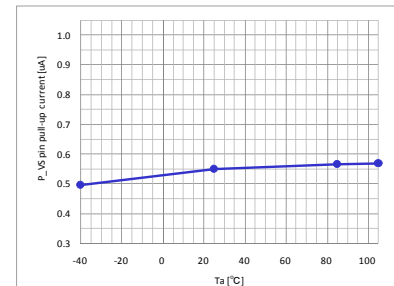


Fig-47-55 P_VS pin pull-up current

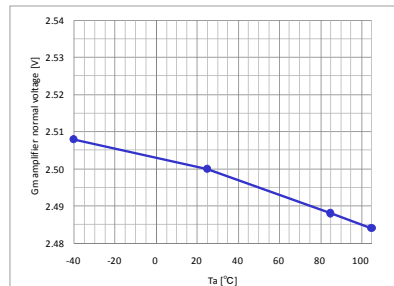


Fig-47-56 Gm amplifier normal voltage

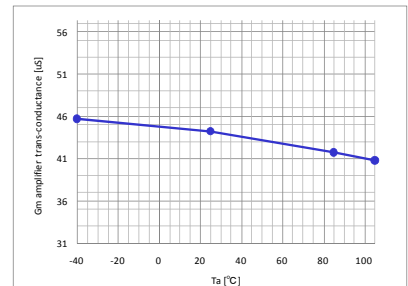


Fig-47-57 Gm amplifier trans-conductance

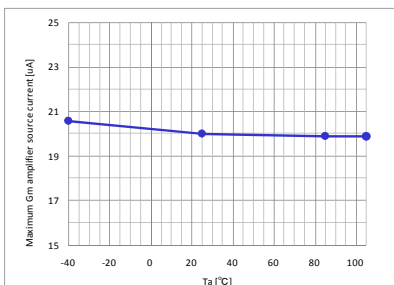


Fig-47-58 Max. Gm amplifier source current

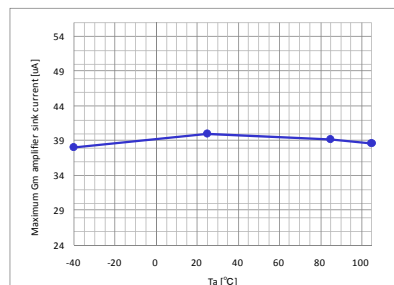


Fig-47-59 Max. Gm amplifier sink current

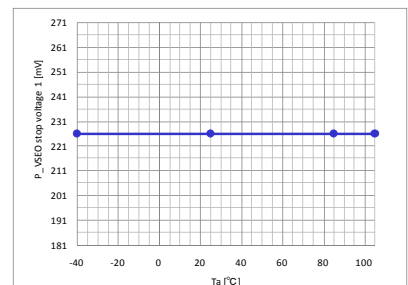


Fig-47-60 P_VSE0 stop voltage 1

● Basic Characteristics (This data is for reference only and is not guaranteed.)

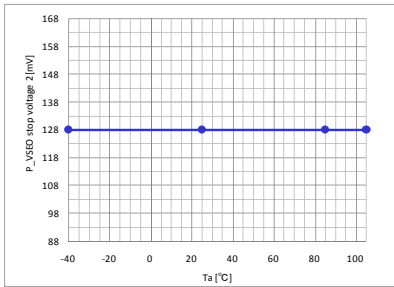


Fig-47-61 P_VSE0 stop voltage 2

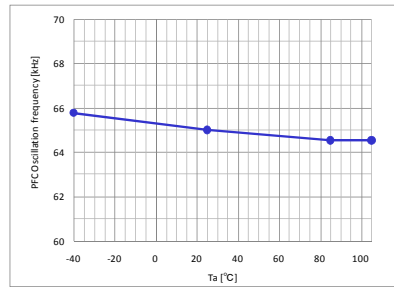


Fig-47-62 PFC Oscillation frequency

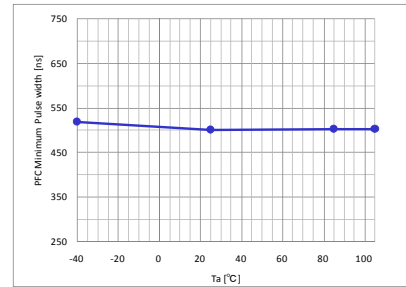


Fig-47-63 PFC Min. Pulse width

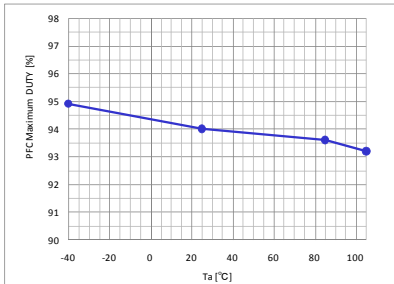


Fig-47-64 PFC Maximum DUTY

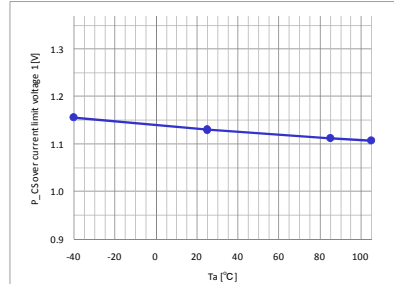


Fig-47-65 P_CS over current limit voltage 1

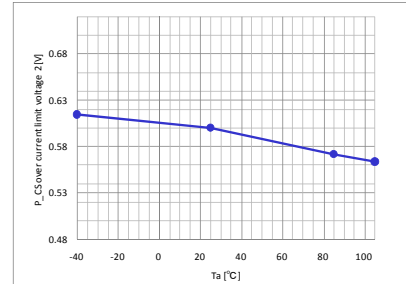


Fig-47-66 P_CS over current limit voltage 2

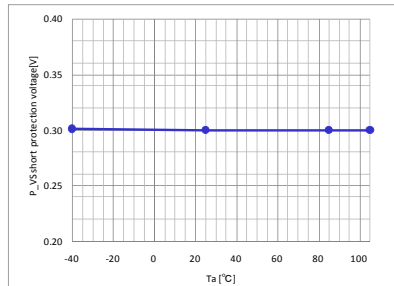


Fig-47-67 P_VS short protection voltage

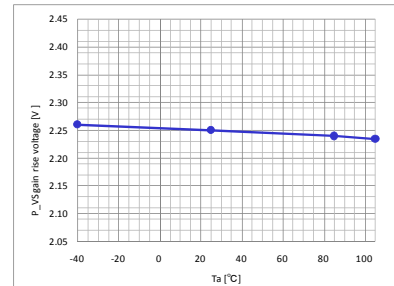


Fig-47-68 P_VS gain rise voltage

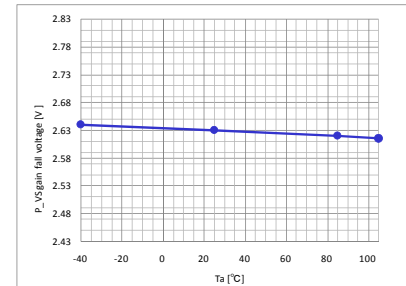


Fig-47-69 P_VS gain fall voltage

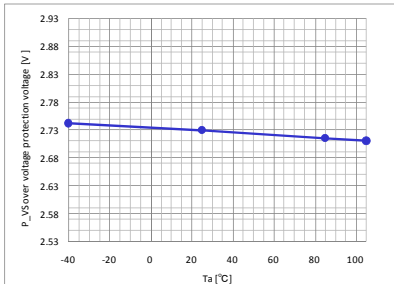


Fig-47-70 P_VS over voltage protection voltage

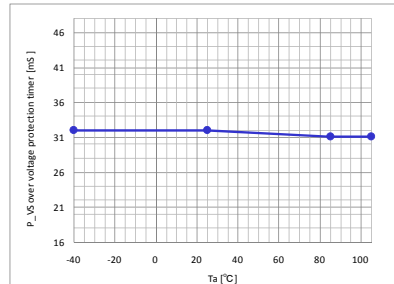


Fig-47-71 P_VS over voltage protection timer

●熱損失について

熱設計において、次の条件内で動作させてください。
(下記温度は保証温度ですので、必ずマージンなどを考慮してください。)

1. 周囲の温度 T_a が 85°C 以下であること。
2. IC の損失が許容損失 P_d 以下であること。

熱軽減特性は次の通りです。(Figure 48)

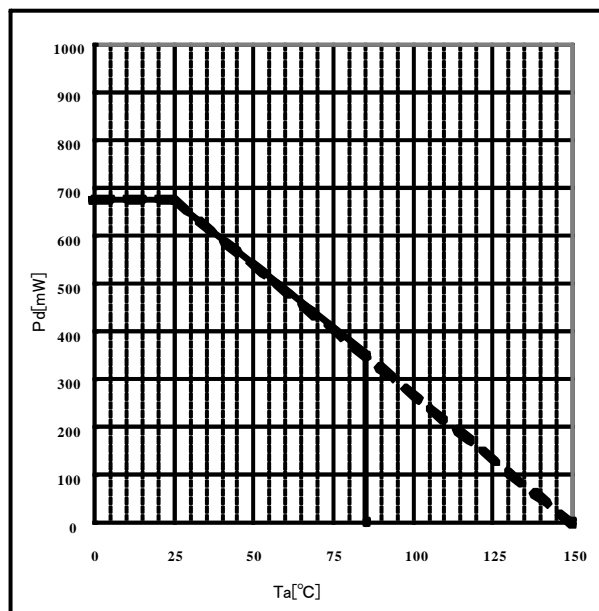


Figure 48. SOP24 熱軽減特性

●使用上の注意

(1) 絶対最大定格について

印加電圧及び動作温度範囲などの絶対最大定格を越えた場合、破壊する恐れがあり、ショートもしくはオープンなどの破壊モードが特定できませんので、絶対最大定格を越えるような特殊モードが想定される場合には、ヒューズなどの物理的な安全対策を施すよう検討をお願いします。

(2) 電源及びグラウンドラインについて

基板パターンの設計においては、電源及びグラウンドラインの配線は、低インピーダンスになるようにしてください。複数の電源及びグラウンドがある場合は、配線パターンの共通インピーダンスによる干渉に気をつけてください。グラウンドラインについては特に、外付け回路も含めて大電流経路と小信号経路の分離について注意してください。また、LSI のすべての電源端子について電源-グラウンド端子間にコンデンサを挿入するとともに、コンデンサ使用の際は、低温で容量ぬけが起こることなど、使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

(3) グラウンド電位について

グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。

(4) 端子間ショートと誤装着について

セット基板に取り付ける際、LSI の向きや位置ずれに十分ご注意ください。誤って取り付けた場合、LSI が破壊する恐れがあります。また、端子間や端子と電源、グラウンド間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

(5) 強電磁界中の動作について

強電磁界中でのご使用は、誤動作をする可能性がありますのでご注意ください。

(6) 各入力端子について

LSI の構造上、寄生素子は電位関係によって必然的に形成されます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因となり得ます。したがって、入力端子にグラウンドより低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分ご注意ください。また、LSI に電源電圧を印加していないとき、入力端子に電圧を印加しないでください。さらに、電源電圧を印加している場合にも、各入力端子は電源電圧以下の電圧もしくは電気的特性の保証値内としてください。

(7) 外付けコンデンサについて

外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、および温度などによる容量の変化を考慮の上定数を決定してください。

(8) 熱設計について

実際の使用状態での許容損失(Pd)を考慮して十分なマージンを持った熱設計を行ってください。
また、出力 Tr が定格電圧及び ASO を超えない範囲で使用してください。

(9) ラッシュカレントについて

CMOS IC では電源投入時に内部論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、GND パターン配線の幅、引き回しにご確認ください。

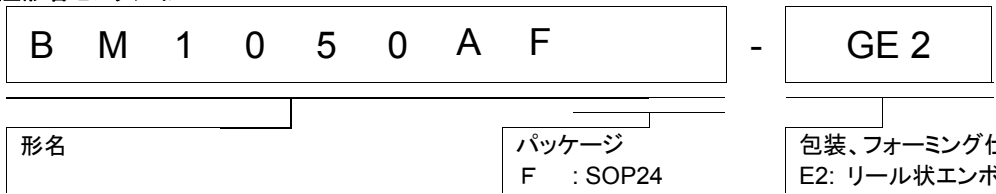
(10) テスト用端子、未使用端子処理について

テスト用端子、未使用端子につきましては機能説明書やアプリケーションノートなどの説明に従って、実使用状態で問題ないように処理して下さい。また、特に説明のない端子については、弊社担当者へ問い合わせください。

(11) 資料の内容につきまして

アプリケーションノートなどはアプリケーション設計を行うための設計資料であり、その内容につきましては保障するものではありません。外付け部品を含めて十分な検討・評価をおこなった上でアプリケーションを決定してください。

●発注形名セレクション



●包装図、フォーミング仕様

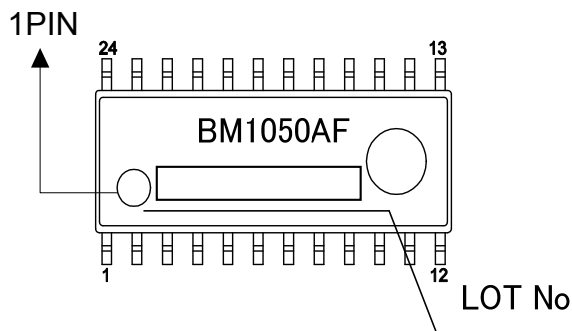
(Unit : mm)

<包装仕様>

包装形態	エンボステーピング
包装数量	2000pcs
包装方向	E2 (リールを左手に持ち、右手でテープを引き出したときに 製品の1番ピンが左上にくる方向)

※ご発注の際は、包装数量の倍数でお願い致します。

●標印図



変更履歴

日付	番号	変更内容
2013/3/15	001	新規登録
2014/2/7	002	誤記訂正
2015/4/11	003	P13, P16, P17, P23, P25, P31, P32, P37, P38 ラッチモード使用時に VREF 外部印加の注意書き記載
2015/4/11	003	P12 起動時間の参考値の図を Figure4 から Figure6 へ変更
2015/4/11	003	P25 Figure25 を Figure24 に変更
2015/4/11	003	P25 Figure26 を Figure25 に変更

ご注意

ローム製品取扱い上の注意事項

1. 本製品は一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器等）への使用を意図して設計・製造されております。従いまして、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険若しくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器^(Note 1)、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
 - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
 - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
3. 本製品は、一般的な電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。従いまして、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
 - ①水・油・薬液・有機溶剤等の液体中でのご使用
 - ②直射日光・屋外暴露、塵埃中でのご使用
 - ③潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所でのご使用
 - ④静電気や電磁波の強い環境でのご使用
 - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
 - ⑥本製品を樹脂等で封止、コーティングしてのご使用。
 - ⑦はんだ付けの後に洗浄を行わない場合(無洗浄タイプのフラックスを使用された場合も、残渣の洗浄は確実にを行うことをお勧め致します)、又ははんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合。
 - ⑧本製品が結露するような場所でのご使用。
4. 本製品は耐放射線設計はなされておられません。
5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
6. パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
7. 許容損失(Pd)は周囲温度(Ta)に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、ディレーティングカーブ範囲内であることをご確認ください。
8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

1. ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
2. はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。従いまして、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施の上、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。(人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等)

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
 - ①潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所での保管
 - ②推奨温度、湿度以外での保管
 - ③直射日光や結露する場所での保管
 - ④強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を超過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を超過した製品は、はんだ付け性を確認した上でご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き（梱包箱に表示されている天面方向）で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を超過した場合はベーク処置を行った上でご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルにQRコードが印字されていますが、QRコードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等（ソフトウェア含む）との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ローム若しくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。但し、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社若しくは第三者の商標又は登録商標です。

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。