

AC/DC コンバータ

スイッチング MOSFET 内蔵
PWM タイプ DC/DC コンバータ IC

BM2P06B3JL-Z

概要

AC/DC 用 PWM 方式 DC/DC コンバータである本シリーズは、コンセントが存在する製品すべてに最適なシステムを供給します。絶縁、非絶縁の両者に対応しており、さまざまな形式の低消費電力コンバータを容易に設計可能です。

730 V 起動回路内蔵により、低消費電力に貢献します。スイッチング用電流検出抵抗を外付けにすることで、自由度の高い電源設計を実現します。電流モード制御を用いているため、サイクルごとに電流制限がかけられ、帯域幅と過度応答にすぐれた性能を発揮します。スイッチング周波数は固定方式で 65 kHz です。軽負荷時には、周波数低減を行い、高効率を実現します。周波数ホッピング機能を内蔵しており、低 EMI に貢献します。730 V スwitchング MOSFET を内蔵し、容易に設計を行うことが可能です。

特長

- PWM カレントモード制御
- 周波数ホッピング機能
- 軽負荷時バースト動作
- 周波数低減機能
- 730 V 起動回路内蔵
- 730 V スwitchング MOSFET 内蔵
- VCC UVLO (Under Voltage Lockout)
- VCC OVP (Over Voltage Protection)
- SOURCE 端子オープン保護
- SOURCE 端子 Leading Edge Blanking 機能
- サイクルごとの過電流検出機能
- 過電流検出 AC 補正機能
- ソフトスタート機能
- 2 次側過電流保護回路

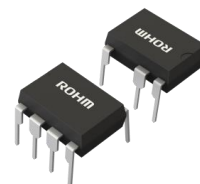
重要特性

- 動作電源電圧範囲:
VCC 端子: 8.9 V ~ 26.0 V
DRAIN 端子: 730 V (Max)
- 回路電流 (ON) 1: 0.65 mA (Typ)
- 回路電流 (ON) 2: 0.30 mA (Typ)
- 発振周波数 1: 65 kHz (Typ)
- 動作温度範囲: -40 °C ~ +105 °C
- MOSFET ON 抵抗: 3.0 Ω (Typ)

パッケージ

DIP7K

W (Typ) x D (Typ) x H (Max)

9.27 mm x 6.35 mm x 8.63 mm
pitch 2.54 mm

出力電力 (POUT)

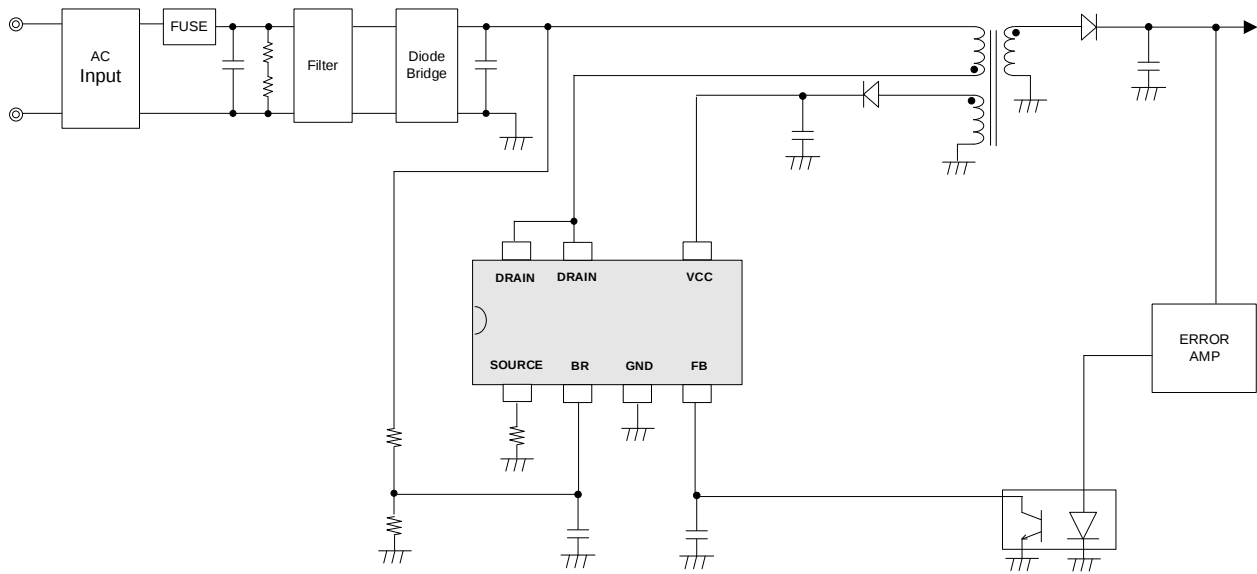
Product Name	POUT (Note 1)	
	AC 230 V	AC 85 V ~ AC 264 V
BM2P06B3JL-Z	30 W	20 W

(Note 1) 出力電力は外付け部品、熱設計に影響します。そのため、記載値より小さい可能性があります。

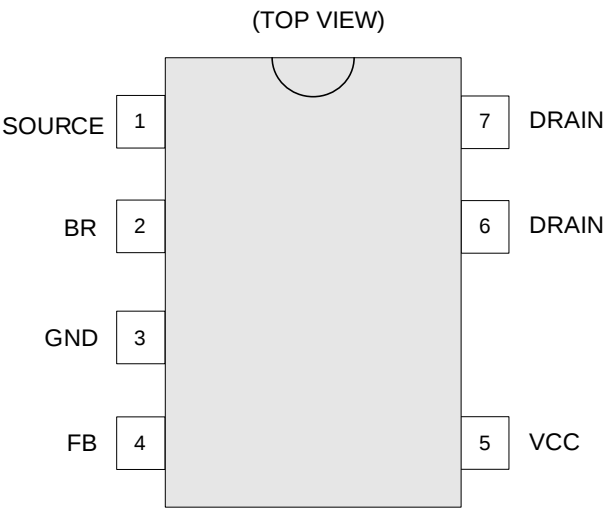
用途

白物家電、OA 機器、AV 機器、その他 SMPS etc.

基本アプリケーション回路



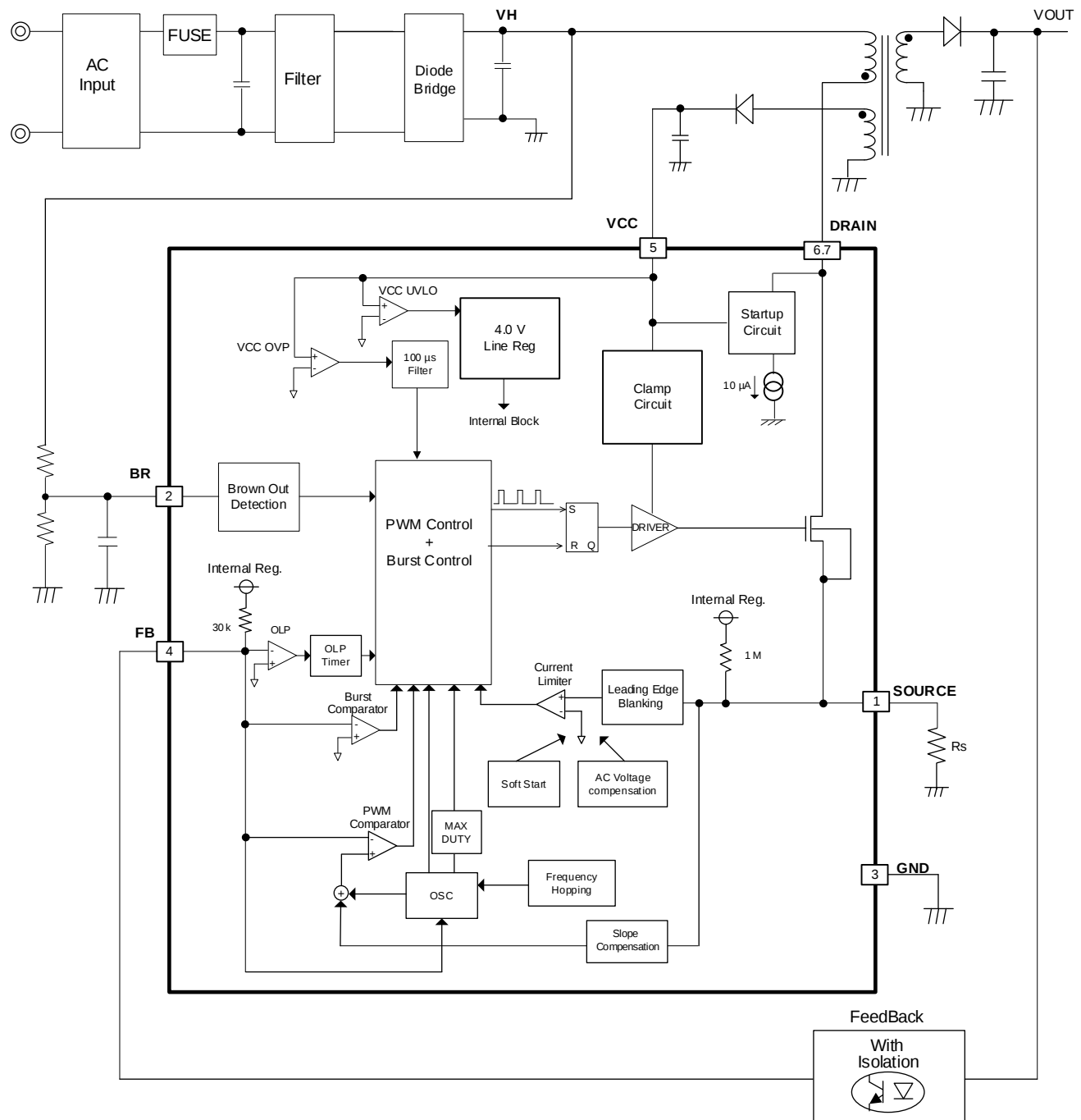
端子配置図



端子説明

端子番号	端子名	I/O	機 能	ESD Diode	
				VCC	GND
1	SOURCE	I/O	MOSFET SOURCE 端子	-	○
2	BR	I	BROWNOUT 端子	-	○
3	GND	I/O	GND 端子	○	-
4	FB	I/O	フィードバック信号入力端子	-	○
5	VCC	I	電源入力端子	-	○
6	DRAIN	I/O	MOSFET DRAIN 端子	-	-
7	DRAIN	I/O	MOSFET DRAIN 端子	-	-

ブロック図



各ブロック動作説明

1. 起動回路 (DRAIN: 6,7 pin)

本 IC は、起動回路を内蔵しています。そのため、低待機電力かつ高速起動が可能です。

起動後は OFF 電流 I_{START3} のみの消費電力となります。

起動時間の参考値を Figure 3 に示します。 $C_{\text{VCC}} = 10 \mu\text{F}$ 時は、0.1 s 以下での起動が可能です。

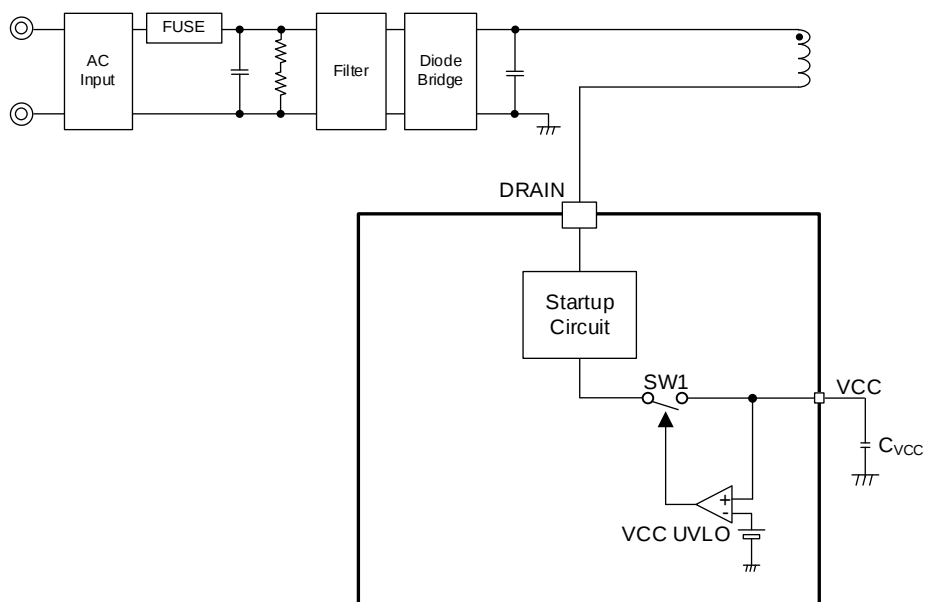


Figure 1. Block Diagram of Startup Circuit

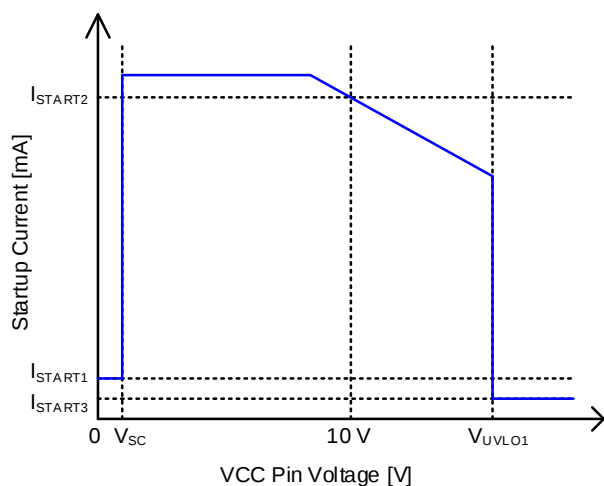
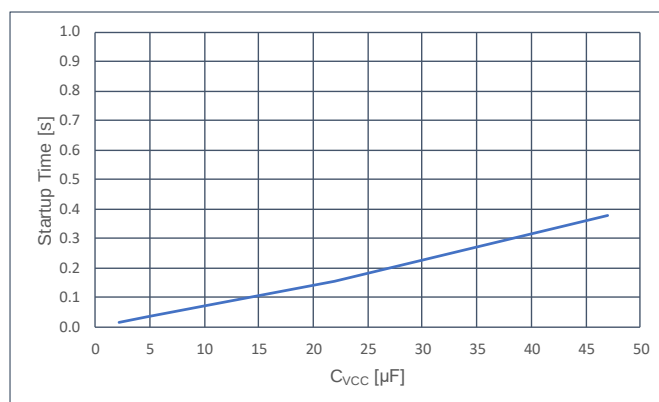


Figure 2. Startup Current vs VCC Pin Voltage

Figure 3. Startup Time vs C_{VCC}

起動電流は DRAIN 端子からの電流です。

例) $V_{\text{ac}} = 100 \text{ V}$ 時、起動回路単体の消費電力

$$PVH = 100 \text{ V} \times \sqrt{2} \times 10 \mu\text{A} = 1.41 \text{ mW}$$

例) $V_{\text{ac}} = 240 \text{ V}$ 時、起動回路単体の消費電力

$$PVH = 240 \text{ V} \times \sqrt{2} \times 10 \mu\text{A} = 3.39 \text{ mW}$$

各ブロック動作説明 — 続き

2. 起動シーケンス

起動シーケンスを Figure 4 に示します。詳細は各章で説明します。

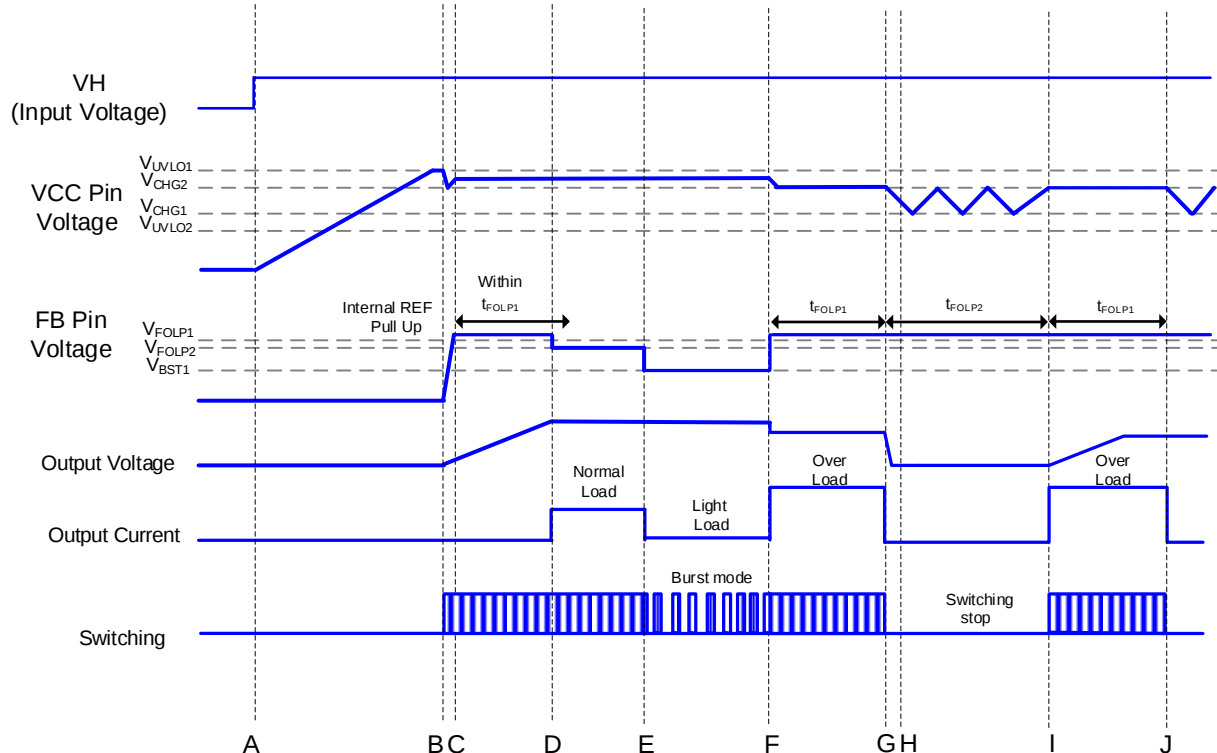


Figure 4. Startup Sequences Timing Chart

- A: 入力電圧 V_H が印加されます。
- B: VCC 端子電圧が上昇し、VCC 端子電圧 $> V_{UVLO1}$ となると IC 動作開始。他の保護機能を正常と判断した場合、スイッチング動作を開始します。起動開始から 2 次側出力電圧が一定以上になるまでの間、VCC 端子消費電流によって VCC 端子電圧が降下します。そのため、スイッチング開始するまでは VCC 端子電圧 $> V_{UVLO2}$ となるように設定してください。
- C: ソフトスタート機能を有しており、過度な電圧上昇、電流上昇が起こらないように、過電流リミッタ値を制限します。
- D: スwitchング動作が開始すると、 V_{OUT} が上昇します。スイッチング開始後、出力電圧は t_{FOLP1} 以内に規定の電圧となるように設定してください。
- E: 軽負荷時、FB 端子電圧 $< V_{BST1}$ となると、消費電力を抑えるためバースト動作となります。
- F: FB 端子電圧 $> V_{FOLP1}$ の時、過負荷動作です。
- G: FB 端子電圧 $> V_{FOLP1}$ の状態が t_{FOLP1} 続いた場合、過負荷保護回路により t_{FOLP2} の間、スイッチング停止します。FB 端子電圧 $< V_{FOLP2}$ の状態になると、IC 内部タイマ t_{FOLP1} はリセットされます。
- H: VCC 端子電圧 $< V_{CHG1}$ になるとリチャージ動作により VCC 端子電圧が上昇します。また、VCC 端子電圧 $> V_{CHG2}$ になるとリチャージ動作を停止します。
- I: t_{FOLP2} 経過後、ソフトスタートでスイッチングを開始します。
- J: G と同様です。

各ブロック動作説明 — 続き

3. VCC 端子保護機能

本 IC には VCC UVLO と VCC OVP 及び VCC 端子電圧が低下した場合に動作する VCC 充電機能が内蔵されています。VCC 充電機能は VCC 端子電圧低下時に起動回路より高電圧ラインから充電を行い、2 次側出力電圧を安定化します。

(1) VCC UVLO / VCC OVP 機能

VCC UVLO は電圧ヒステリシスを持つ自己復帰型のコンパレータです。

また、VCC OVP はラッチ型のコンパレータです。VCC 端子電圧 $> V_{OVP}$ の状態が t_{PROT} 続いた場合に検出します。 t_{PROT} の時間により、端子に発生するサージをマスクします。

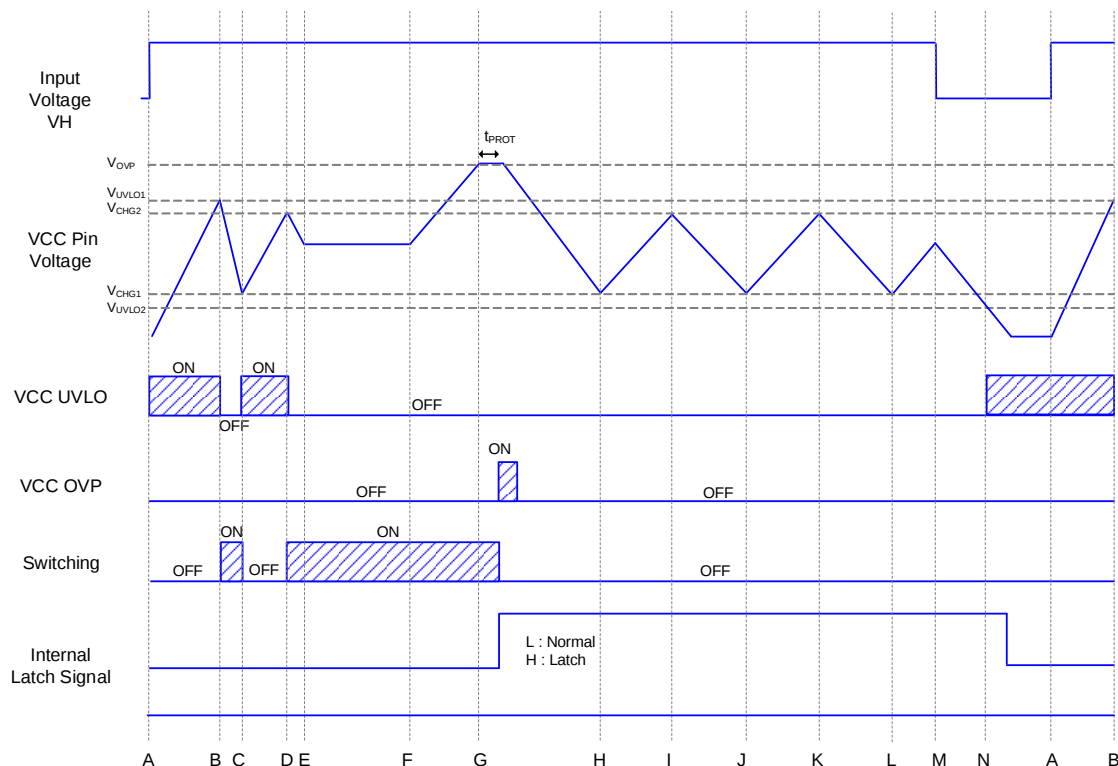


Figure 5. VCC UVLO / VCC OVP Timing Chart

- A: 入力電圧 V_H を印加後、VCC 端子電圧が上昇開始。
- B: VCC 端子電圧 $> V_{UVLO1}$ 、VCC UVLO 機能が解除され、スイッチング動作が開始します。
- C: VCC 端子電圧 $< V_{CHG1}$ 、VCC 充電機能が動作して VCC 端子電圧が上昇します。
- D: VCC 端子電圧 $> V_{CHG2}$ 、VCC 充電機能が停止します。
- E: 出力電圧が安定するまで、VCC 端子電圧が下がります。
- F: VCC 端子電圧が上昇します。
- G: VCC 端子電圧 $> V_{OVP}$ の状態が t_{PROT} 続いたとき、VCC OVP 機能によりスイッチング動作が停止します。
- H: VCC 端子電圧 $< V_{CHG1}$ 、VCC 充電機能が動作して VCC 端子電圧が上昇しますが、ラッチ動作中のため、スイッチングは動作しません。
- I: VCC 端子電圧 $> V_{CHG2}$ 、VCC 充電機能が停止しますが、ラッチ動作中のため、スイッチングは動作しません。スイッチングが停止しているため、VCC 端子電圧は下降します。
- J: H と同様です。
- K: I と同様です。
- L: H と同様です。
- M: V_H がオープンになり、VCC 端子電圧が低下します。
- N: VCC 端子電圧 $< V_{UVLO2}$ 、VCC UVLO 機能が動作し、ラッチ停止が解除されます。

3. VCC 端子保護機能 — 続き

(2) VCC 充電機能

本 IC は VCC 充電機能を内蔵しています。

一度 VCC 端子電圧 $> V_{UVLO1}$ となり IC が起動してから、その後に VCC 端子電圧 $< V_{CHG1}$ になると、VCC 充電機能が動作します。このとき DRAIN 端子から起動回路を通して VCC 端子に充電します。この動作により、VCC 起動不良が発生しません。

VCC 端子電圧を充電して、VCC 端子電圧 $> V_{CHG2}$ になると、充電を終了します。この動作を Figure 6 に示します。

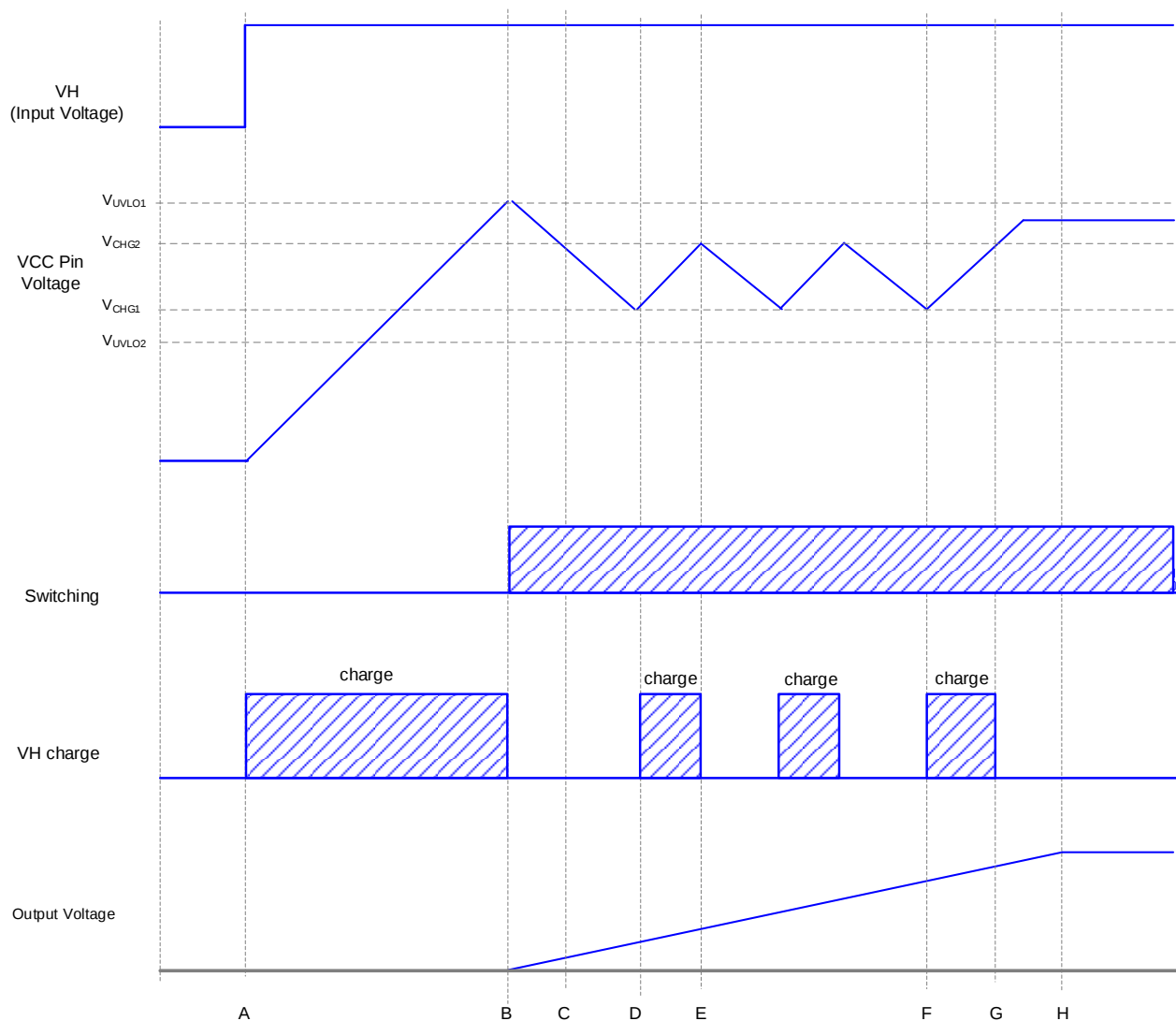


Figure 6. VCC Pin Charge Operation

- A: DRAIN 端子電圧が上昇して、VCC 充電機能により VCC 端子に充電します。
- B: VCC 端子電圧 $> V_{UVLO1}$ 、VCC UVLO 機能が解除され、VCC 充電機能が停止し、スイッチング動作を開始します。
- C: 起動時、VOUT が低いので VCC 端子電圧が低下します。
- D: VCC 端子電圧 $< V_{CHG1}$ 、VCC 充電機能が動作して VCC 端子電圧を上昇します。
- E: VCC 端子電圧 $> V_{CHG2}$ 、VCC 充電機能が停止します。
- F: VCC 端子電圧 $< V_{CHG1}$ 、VCC 充電機能が動作して VCC 端子電圧を上昇します。
- G: VCC 端子電圧 $> V_{CHG2}$ 、VCC 充電機能が停止します。
- H: VOUT が起動終了し、補助巻線より VCC 端子に充電され、VCC 端子電圧が安定します。

各ブロック動作説明 — 続き

4. DC/DC ドライバ

本 IC はカレントモード PWM 制御を行います。
内部発振器により、スイッチング周波数は固定されています。
スイッチング周波数ホッピング機能を内蔵しています。

最大 DUTY = D_{MAX} 、最小 ON 幅 = t_{MIN} に固定されています。
カレントモード制御では、DUTY サイクルが 50 % を超えるとサブハーモニック発振を起こす場合があります。
この対策としてスロープ補償回路を内蔵しています。
軽負荷時低消費電力を実現するために、バーストモード回路と周波数低減回路を内蔵しています。
FB 端子は、内部電源に R_{FB} でプルアップされています。
2 次側出力電圧 (2 次側負荷電力) により、FB 端子電圧が変化します。
FB 端子電圧をモニタして、スイッチング動作状態を切り替えています。
Figure 7 に FB 端子電圧及び DC/DC スwitching 動作状態を示します。

- mode 1: バースト動作
- mode 2: 周波数固定動作 (f_{SW2} で動作します。)
- mode 3: 周波数低減動作 (f_{SW1} を低減します。)
- mode 4: 固定周波数動作 (f_{SW1} で動作します。)
- mode 5: 過負荷動作 (パルス動作停止、間欠動作します。)

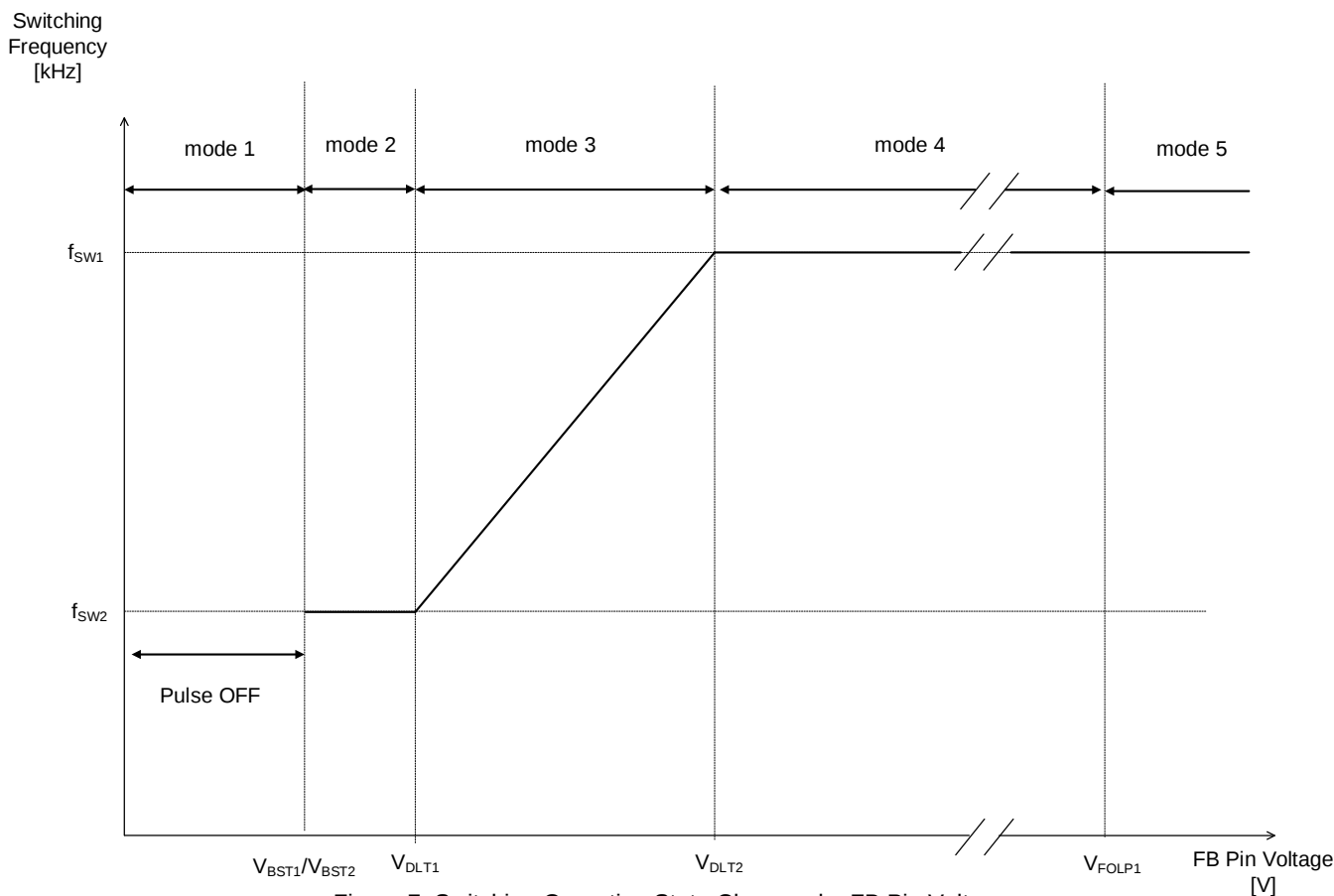


Figure 7. Switching Operation State Changes by FB Pin Voltage

各ブロック動作説明 — 続き

5. 過電流検出機能

スイッチングサイクルごとの過電流リミッタを内蔵しています。

SOURCE 端子がある一定電圧を超えると、スイッチングを停止します。

AC 電圧補正機能を内蔵しています。この機能は、時間とともに過電流リミッタレベルを増加させる補正機能です。

Figure 8, 9, 10 に示します。

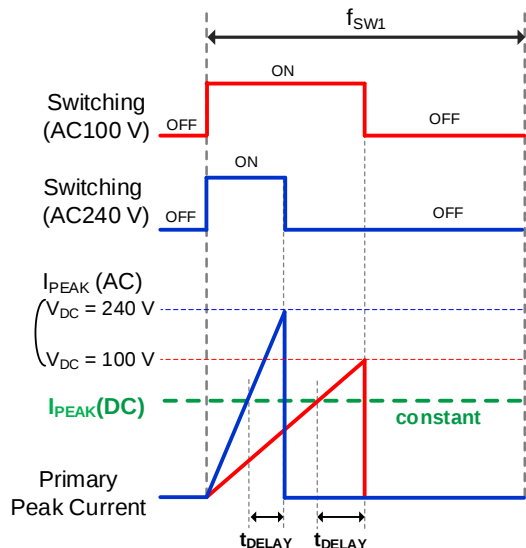


Figure 8. No AC Voltage Compensation Function

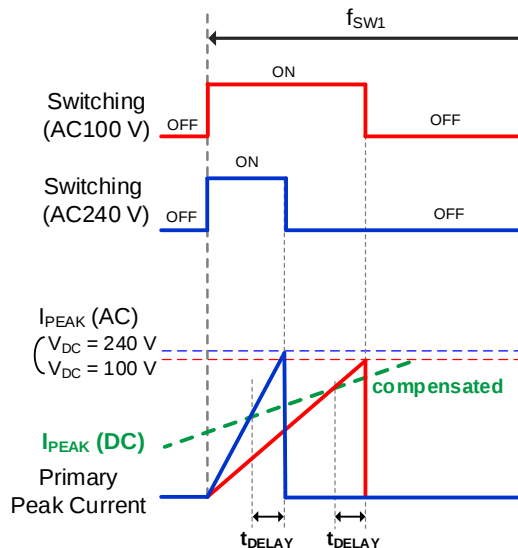


Figure 9. Built-in AC Compensation Voltage

過負荷モードに入る 1 次側ピーク電流は下記の式で決定されます。

$$I_{PEAK} = \frac{V_{SOURCE}}{R_s} + \frac{V_{DC}}{L_p} \times t_{DELAY} \quad [A]$$

V_{SOURCE} : IC 内部の過電流検出電圧

R_s : 電流検出抵抗

V_{DC} : 入力 DC 電圧

L_p : 1 次側トランス L 値

t_{DELAY} : 過電流リミッタ検出後の遅れ時間

Figure 10 は過電流検出電圧の AC 補正量を示しています。オン時間の経過とともに、 V_{OCP1} から V_{OCP2} まで過電流リミッタレベルが増加します。 V_{OCP1} は AC 補正の下限值、 V_{OCP2} は AC 補正の上限値です。

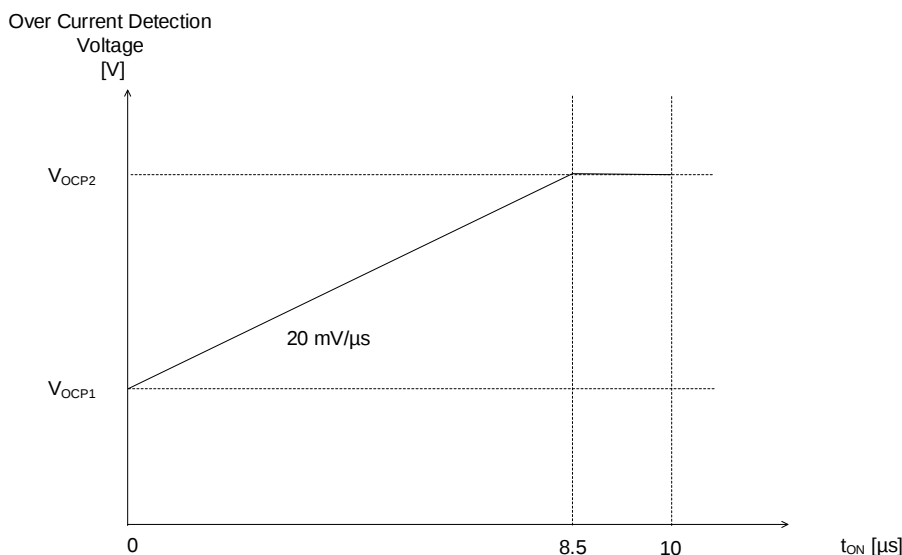


Figure 10. Over Current Detection Voltage

各ブロック動作説明 — 続き

6. Leading Edge Blanking 時間

ドライブ用 MOSFET のターン ON 時に、各容量成分や駆動電流などでサージ電流が発生します。このとき、SOURCE 端子電圧が一時的に上昇するため、過電流リミッタ回路が誤検出する可能性があります。この誤検出防止用に、DRAIN 端子が H→L に切り替わってから 250 ns 間 SOURCE 端子電圧をマスクする Leading Edge Blanking 機能が内蔵されています。

7. SOURCE 端子オープン保護

SOURCE 端子がオープンになった場合、ノイズ等により過度の熱が IC にかかり、破壊する可能性があります。破壊を防止するために、オープン保護回路が内蔵されています。(自己復帰保護)

8. FB OLP (Overload Protection)

FB OLP とは 2 次側出力の負荷状態を FB 端子電圧でモニタし、過負荷状態時にスイッチング停止する機能です。過負荷状態では、出力電圧が低下するためフォトコプラに電流が流れなくなり、FB 端子電圧は上昇します。FB 端子電圧 $> V_{FOLP1}$ の状態が t_{FOLP1} 間続いた場合、過負荷状態と判断して、スイッチング停止します。FB 端子電圧 $> V_{FOLP1}$ の状態から、 t_{FOLP1} 以内に FB 端子電圧が V_{FOLP2} よりも低下した場合は、過負荷保護のタイマがリセットされます。 t_{FOLP1} の間はスイッチング動作を行います。起動時、FB 端子が IC 内部電圧に抵抗プルアップされているため、 V_{FOLP1} 以上の電圧から動作します。そのため、起動時は必ず t_{FOLP1} 以内に FB 端子電圧が V_{FOLP2} 以下になるように、起動時間を設定してください。FB OLP を検出してからの復帰は、 t_{FOLP2} 後です。

9. VH 低電圧保護機能 (VH UVLO)

AC 電圧が供給されず VH が低電圧となり BR 端子電圧 $< V_{INLVP1}$ となった場合、 t_{INLVP} 後にスイッチングを停止します。また VH が上昇し BR 端子電圧 $> V_{INLVP2}$ となった場合、ソフトスタート動作により再起動します。

10. VH 高電圧保護機能 (VH OVP)

VH が高電圧となり BR 端子電圧 $> V_{INOVP1}$ となった場合、スイッチングを停止します。また VH が減少し BR 端子電圧 $< V_{INOVP2}$ となった場合、再起動します。

11. ソフトスタート機能

この機能は、起動時に過度な電圧上昇、電流上昇が起これないように、過電流検出電圧を制限します。過電流検出電圧を時間とともに変化させることで、ソフトスタート動作を実現します。

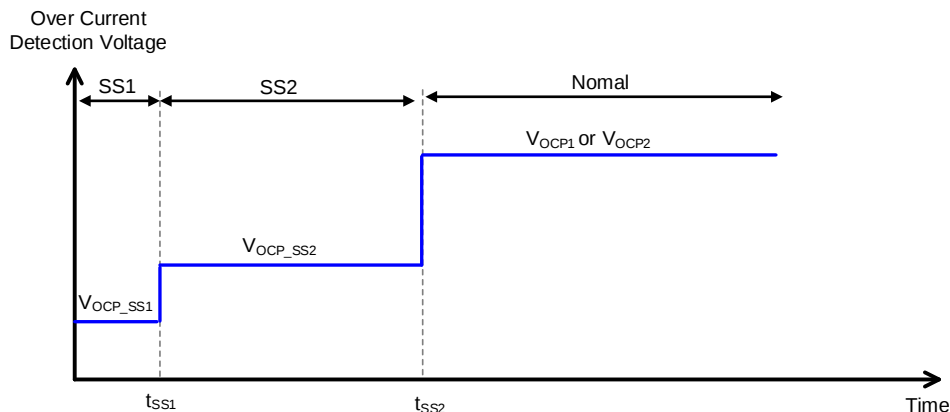


Figure 11. Soft Start Function

12. 急峻過電流検出機能

本 IC には急峻過電流検出機能を内蔵しています。SOURCE 端子電圧が V_{DOC} を 2 回連続で超えた場合に、一定時間スイッチング動作を停止します。

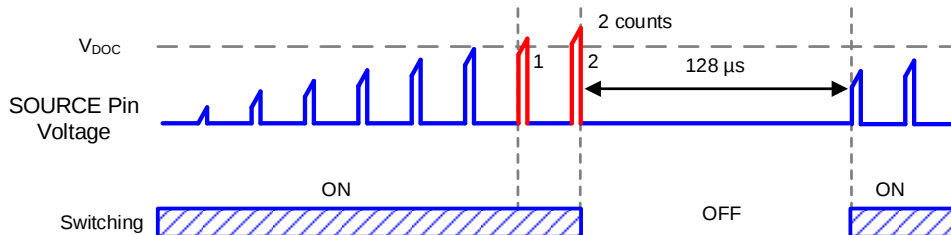


Figure 12. Dynamic Over Current Detection

各ブロック動作説明 — 続き

13. 保護機能の動作モード

各保護機能の動作モードを Table 1 に示します。

Table 1. Operation Modes of Protection Functions

	VH UVLO	VH OVP	VCC UVLO	VCC OVP
検出条件	BR 端子電圧 < V_{INLVP1}	BR 端子電圧 > V_{INOVP1}	VCC 端子電圧 < V_{UVLO2}	VCC 端子電圧 > V_{OVP}
解除条件	BR 端子電圧 > V_{INLVP2}	BR 端子電圧 < V_{INOVP2}	VCC 端子電圧 > V_{UVLO1}	VCC 端子電圧 < V_{UVLO2}
検出タイム (リセット条件)	t_{INLVP} (BR 端子電圧 > V_{INLVP2})	t_{INOVP} (BR 端子電圧 < V_{INOVP2})	—	t_{PROT} (VCC 端子電圧 < V_{UVLO2})
自動復帰 or ラッチ	自動復帰	自動復帰	自動復帰	ラッチ

	過電流検出	FB OLP	TSD
検出条件	SOURCE 端子電圧 > V_{OCP1} or V_{OCP2}	FB 端子電圧 > V_{FOLP1}	$T_j > T_{SD1}$
解除条件	サイクル毎	t_{FOLP2} の期間経過	$T_j < T_{SD2}$ and VCC 端子電圧 < V_{UVLO2}
検出タイム (リセット条件)	—	t_{FOLP1} (FB 端子電圧 < V_{FOLP2})	t_{PROT} ($T_j < T_{SD2}$)
自動復帰 or ラッチ	自動復帰	自動復帰	ラッチ

熱損失

熱設計において、次の条件内で動作させてください。

1. 周囲の温度 T_a が $105\text{ }^{\circ}\text{C}$ 以下であること。
2. IC の損失が許容損失 P_d 以下であること。

熱軽減特性は次の通りです。

(PCB: $74.2\text{ mm} \times 74.2\text{ mm} \times 1.6\text{ mm}$ ガラスエポキシ 1 層基板実装時)

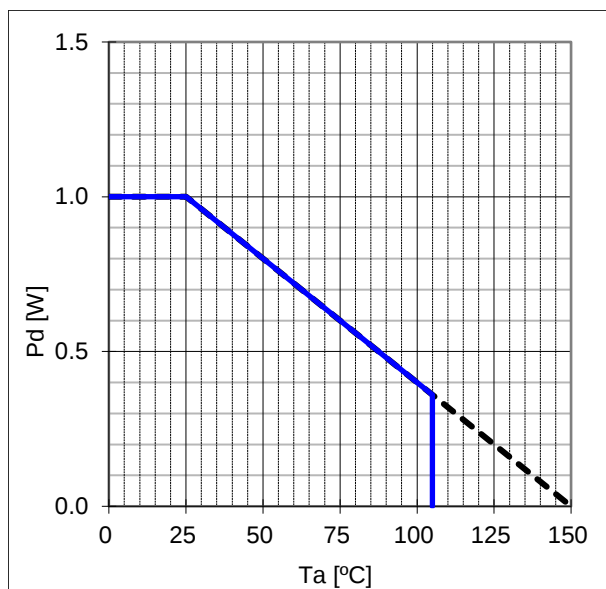


Figure 13. DIP7K Thermal Abatement Characteristics

絶対最大定格 (Ta = 25 °C)

項目	記号	定 格	単位	条 件
最大印加電圧 1	V _{MAX1}	-0.3 ~ +32.0	V	VCC 端子電圧
最大印加電圧 2	V _{MAX2}	-0.3 ~ +6.5	V	SOURCE, FB, BR 端子電圧
最大印加電圧 3	V _{MAX3}	650	V	DRAIN 端子電圧
		730	V	DRAIN 端子電圧 (tpulse < 10 μs) (Note 2)
DRAIN 端子電流 (パルス)	I _{DP}	4	A	P _W = 10 μs, Duty cycle = 1 %
許容損失	P _d	1.00	W	(Note 3)
最高接合部温度	T _{jmax}	150	°C	
保存温度範囲	T _{stg}	-55 ~ +150	°C	

注意 1：印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施していただけるようご検討をお願いします。

注意 2：最高接合部温度を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。最高接合部温度を超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなど、最高接合部温度を超えないよう許容損失にご配慮ください。

(Note 2) Duty は 1 % 未満です。

(Note 3) 74.2 mm x 74.2 mm x 1.6 mm (ガラスエポキシ 1 層基板)に実装時。Ta = 25 °C 以上で使用する時は 8 mW/°C で減じる。

推奨動作条件

項目	記号	最小	標準	最大	単位	条 件
電源電圧範囲 1	V _{CC}	8.9	-	26.0	V	VCC 端子電圧
電源電圧範囲 2	V _{DRAIN}	-	-	650	V	DRAIN 端子電圧
		-	-	730	V	DRAIN 端子電圧 (tpulse < 10 μs) (Note 4)
動作温度	T _{opr}	-40	-	+105	°C	

(Note 4) Duty は 1 % 未満です。

電気的特性 (特に指定のない限り Tj = 25 °C、VCC = 15 V)

項目	記号	最小	標準	最大	単位	条 件
[MOSFET 部]						
DRAIN・SOURCE 端子間電圧	V _{(BR)DDS}	650	-	-	V	I _D = 1 mA, V _{GS} = 0 V
DRAIN 端子漏れ電流	I _{DSS}	-	-	100	μA	V _{DS} = 650 V, V _{GS} = 0 V
オン抵抗	R _{DS(ON)}	-	3.0	3.6	Ω	I _D = 0.25 A, V _{GS} = 10 V

電気的特性 — 続き

(特に指定のない限り $T_j = -40\text{ }^{\circ}\text{C} \sim +105\text{ }^{\circ}\text{C}$ 、 $V_{CC} = 15\text{ V}$)

項目	記号	最小	標準	最大	単位	条 件
[回路電流]						
回路電流 (ON) 1	I_{ON1}	-	650	1050	μA	$V_{FB} = 2.4\text{ V}$ (PULSE 動作時) (Note 5)
回路電流 (ON) 2	I_{ON2}	150	300	450	μA	$V_{FB} = 0.7\text{ V}$ (Note 5)
[VCC 端子保護機能]						
VCC UVLO 電圧 1	V_{UVLO1}	12.5	13.5	14.5	V	VCC 上昇時 (Note 5)
VCC UVLO 電圧 2	V_{UVLO2}	7.5	8.2	8.9	V	VCC 下降時 (Note 5)
VCC UVLO ヒステリシス	V_{UVLO3}	-	5.3	-	V	$V_{UVLO3} = V_{UVLO1} - V_{UVLO2}$ (Note 5)
VCC OVP 電圧	V_{OVP}	26.0	27.5	29.0	V	VCC 上昇時 (Note 5)
VCC リチャージ開始電圧	V_{CHG1}	7.7	8.7	9.7	V	
VCC リチャージ停止電圧	V_{CHG2}	12.0	13.0	14.0	V	
保護マスク時間	t_{PROT}	-	90	-	μs	(Note 5)
TSD 温度 1	T_{SD1}	135	160	185	$^{\circ}\text{C}$	制御 IC 部 温度上昇時
TSD 温度 2	T_{SD2}	105	130	155	$^{\circ}\text{C}$	制御 IC 部 温度下降時
[PWM 方式 DC/DC ドライバ部]						
発振周波数 1	f_{SW1}	61	65	69	kHz	$V_{FB} = 2.4\text{ V}$ (Note 5)
発振周波数 2	f_{SW2}	20	25	30	kHz	$V_{FB} = 1.2\text{ V}$ (Note 5)
周波数ホッピング幅 1	f_{DEL1}	-	8	-	kHz	$V_{FB} = 2.4\text{ V}$ (Note 5)
ソフトスタート時間 1	t_{SS1}	0.6	1.0	1.4	ms	
ソフトスタート時間 2	t_{SS2}	2.4	4.0	5.6	ms	
最大 DUTY	D_{MAX}	70	80	90	%	
最小 ON 幅	t_{MIN}	150	400	650	ns	
FB 端子プルアップ抵抗	R_{FB}	23	30	37	k Ω	
$\Delta\text{FB}/\Delta\text{SOURCE}$ ゲイン	Gain	-	3	-	V/V	(Note 5)
FB バースト電圧 1	V_{BST1}	0.95	1.05	1.15	V	FB 下降時
FB バースト電圧 2	V_{BST2}	1.00	1.10	1.20	V	FB 上昇時
FB バースト ヒステリシス	V_{BST3}	-	0.05	-	V	$V_{BST3} = V_{BST2} - V_{BST1}$
周波数低減終了 FB 電圧	V_{DLT1}	1.60	1.85	2.10	V	(Note 5)
周波数低減開始 FB 電圧	V_{DLT2}	1.90	2.20	2.50	V	(Note 5)
FB OLP 電圧 1	V_{FOLP1}	3.3	3.5	3.7	V	過負荷検出 (FB 上昇時) (Note 5)
FB OLP 電圧 2	V_{FOLP2}	3.1	3.3	3.5	V	過負荷解除 (FB 下降時) (Note 5)
FB OLP ON 検出タイマ	t_{FOLP1}	40	64	88	ms	
FB OLP OFF タイマ	t_{FOLP2}	332	512	692	ms	

(Note 5) $T_j = 25\text{ }^{\circ}\text{C}$ 保証です。

電氣的特性 — 続き
(特に指定のない限り Tj = -40 °C ~ +105 °C、VCC = 15 V)

項目	記号	最小	標準	最大	単位	条 件
[過電流検出部]						
過電流検出電圧 1	V _{OCP1}	0.735	0.780	0.825	V	過電流検出電圧の下限值 (Note 5)
過電流検出電圧 2	V _{OCP2}	0.896	0.950	1.004	V	過電流検出電圧の上限値 (Note 5)
過電流検出電圧 SS1	V _{OCP_SS1}	0.095	0.200	0.305	V	0 ms ~ t _{SS1}
過電流検出電圧 SS2	V _{OCP_SS2}	0.290	0.395	0.500	V	t _{SS1} ~ t _{SS2}
急峻過電流検出電圧	V _{DOC}	1.130	1.230	1.330	V	過電流検出電圧の下限值
Leading Edge Blanking 時間	t _{LEB}	120	250	380	ns	(Note 6)
[起動回路部]						
起動電流 1	I _{START1}	0.1	0.3	1.0	mA	VCC = 0 V (Note 5)
起動電流 2	I _{START2}	1.0	3.0	6.0	mA	VCC = 10 V (Note 5)
OFF 電流	I _{START3}	-	10	25	μA	UVLO 解除後の DRAIN 端子からの流入電流。(MOSFET OFF 時)
起動回路応答電圧	V _{START}	-	17	-	V	VCC UVLO 解除に必要なドレイン電圧 (Note 5)
起動電流切り替え電圧	V _{SC}	0.7	1.1	1.5	V	(Note 5)
VH UVLO 検出電圧	V _{INLVP1}	0.7	0.8	0.9	V	BR 下降時
VH UVLO 解除電圧	V _{INLVP2}	0.8	0.9	1.0	V	BR 上昇時
VH UVLO タイマ	t _{INLVP}	40	64	88	ms	(Note 5)
VH OVP 検出電圧	V _{INOVP1}	3.40	3.55	3.70	V	(Note 5)
VH OVP 解除電圧	V _{INOVP2}	3.30	3.45	3.60	V	(Note 5)
VH OVP タイマ	t _{INOVP}	-	90	-	μs	(Note 5)
BR MASK 電圧	V _{BRMASK}	-	0.1	-	V	

(Note 5) Tj = 25 °C 保証です。
(Note 6) 出荷検査していません。

入出力等価回路図

1	SOURCE	2	BR	3	GND	4	FB
5	VCC	-	-	6	DRAIN	7	DRAIN

応用回路例

フライバック回路例を Figure 14 に示します。

DRAIN 端子電圧はターン OFF 時にリングング等で高電圧が発生しますので、ご注意ください。

本 IC では、730 V まで動作可能となっています。

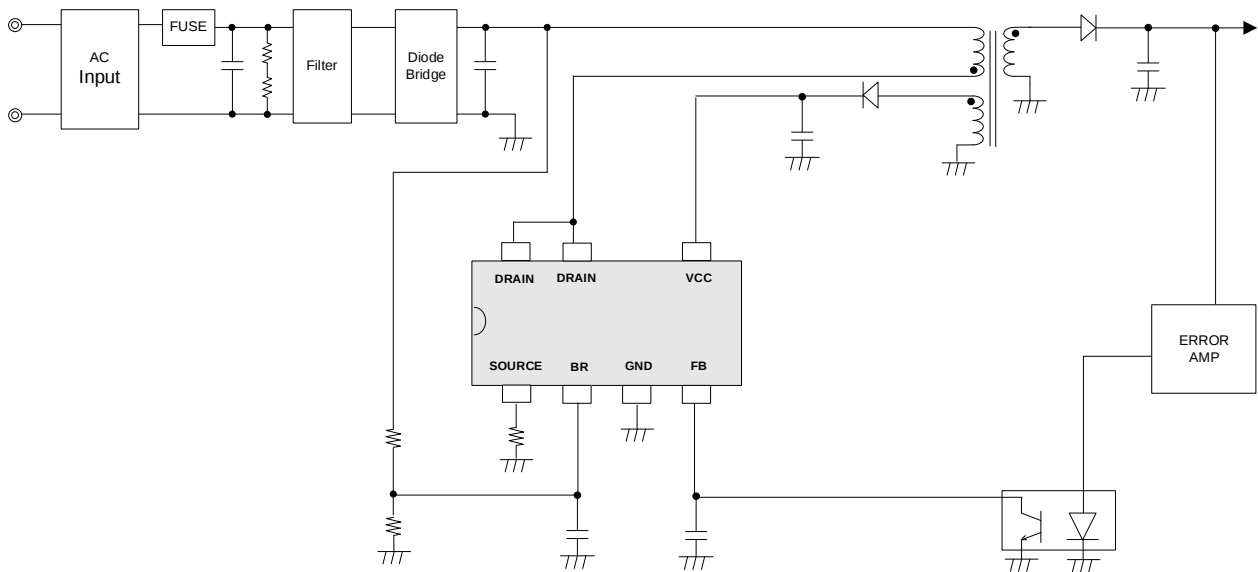


Figure 14. Flyback Application Diagram

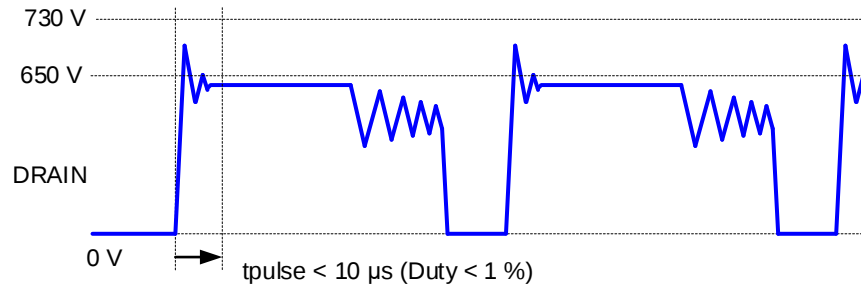


Figure 15. DRAIN Pin Ringing Waveform

特性データ（参考データ）

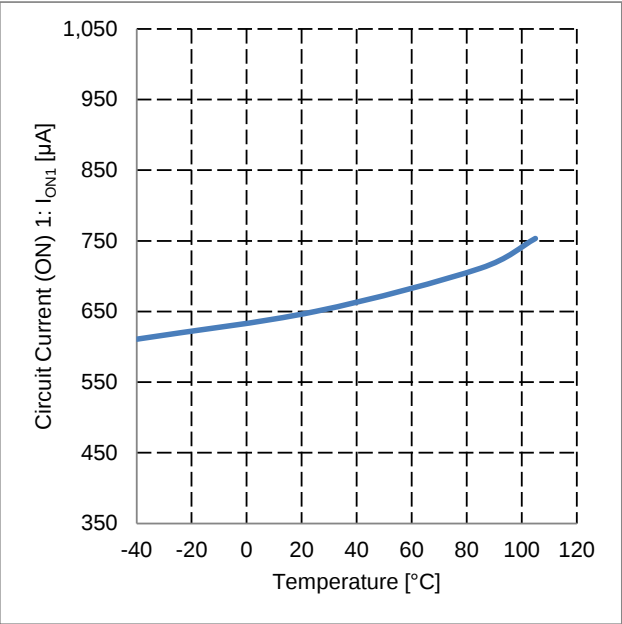


Figure 16. Circuit Current (ON) 1 vs Temperature

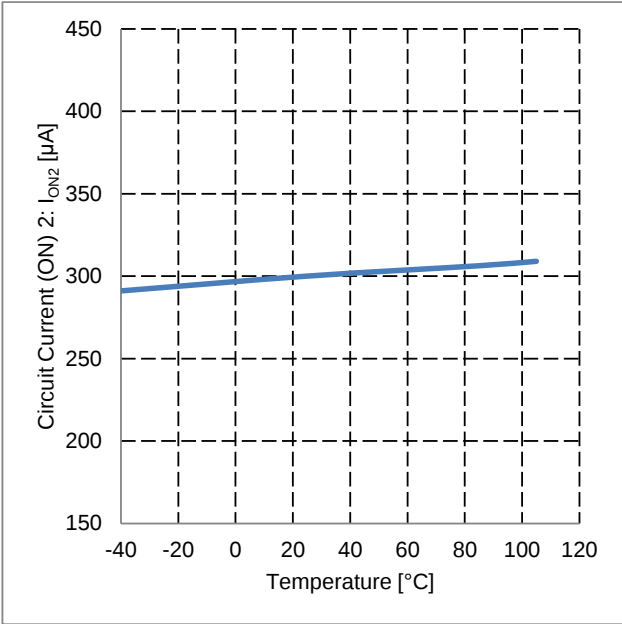


Figure 17. Circuit Current (ON) 2 vs Temperature

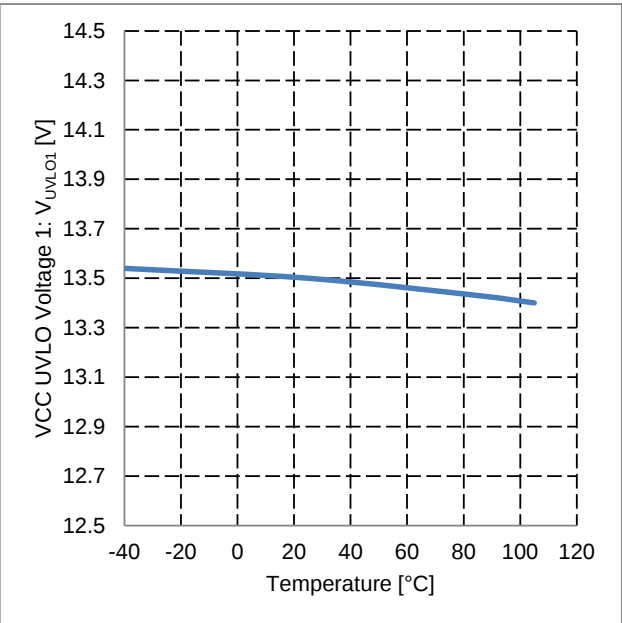


Figure 18. VCC UVLO Voltage 1 vs Temperature

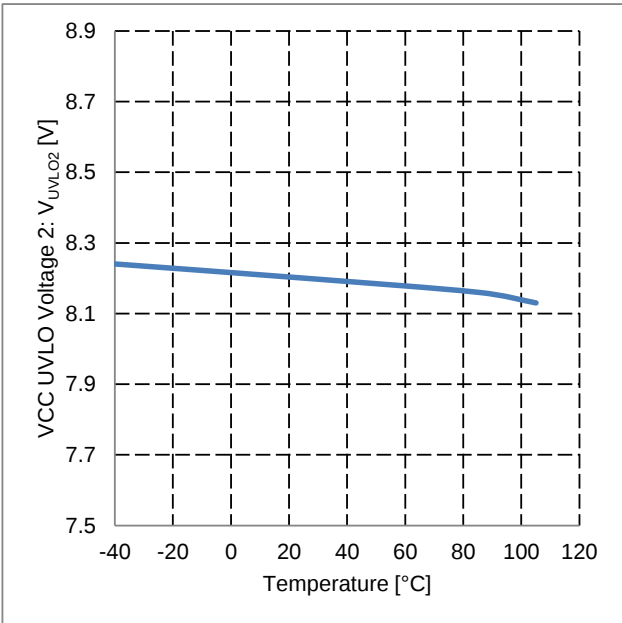


Figure 19. VCC UVLO Voltage 2 vs Temperature

特性データ（参考データ） — 続き

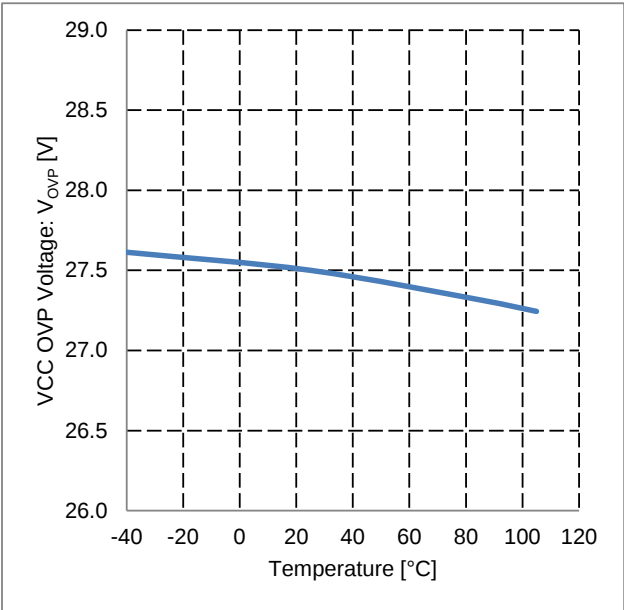


Figure 20. VCC OVP Voltage vs Temperature

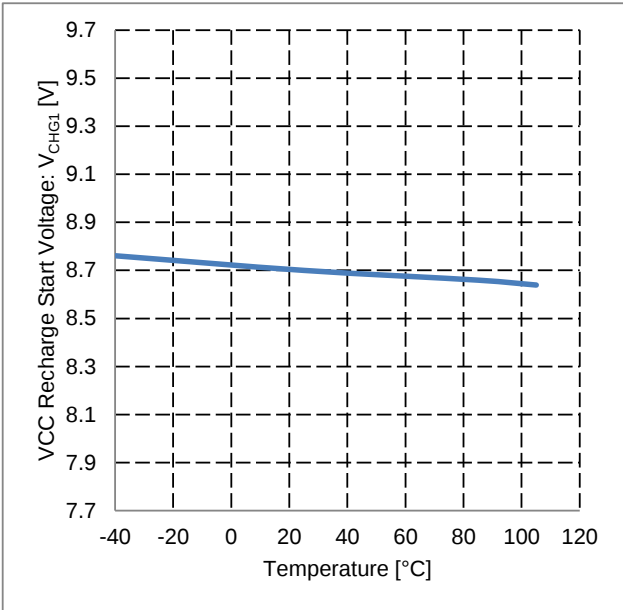


Figure 21. VCC Recharge Start Voltage vs Temperature

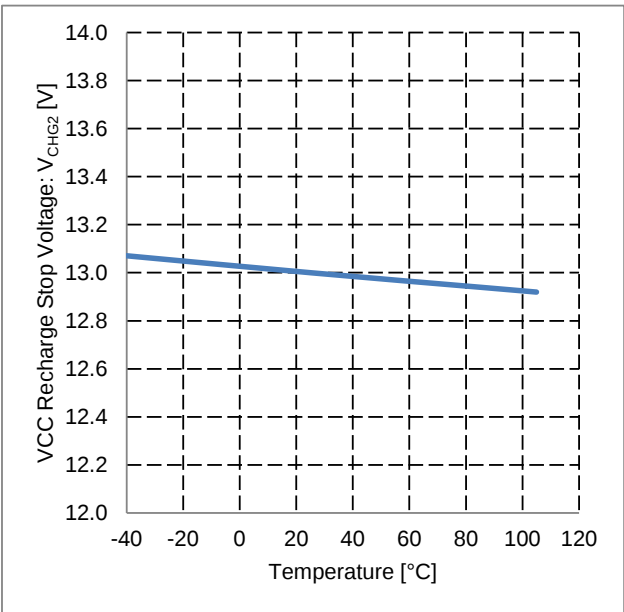


Figure 22. VCC Recharge Stop Voltage vs Temperature

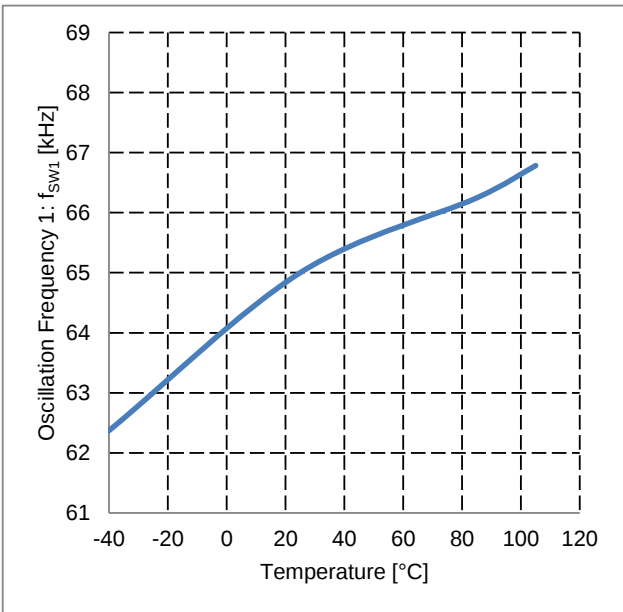


Figure 23. Oscillation Frequency 1 vs Temperature

特性データ（参考データ） — 続き

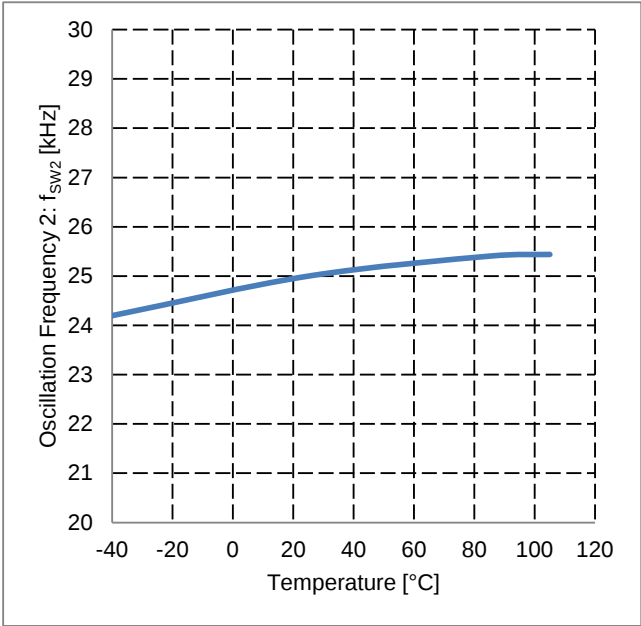


Figure 24. Oscillation Frequency 2 vs Temperature

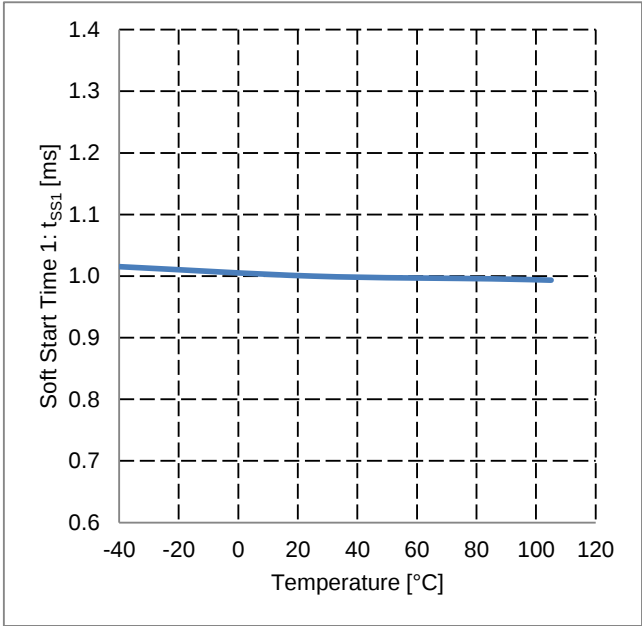


Figure 25. Soft Start Time 1 vs Temperature

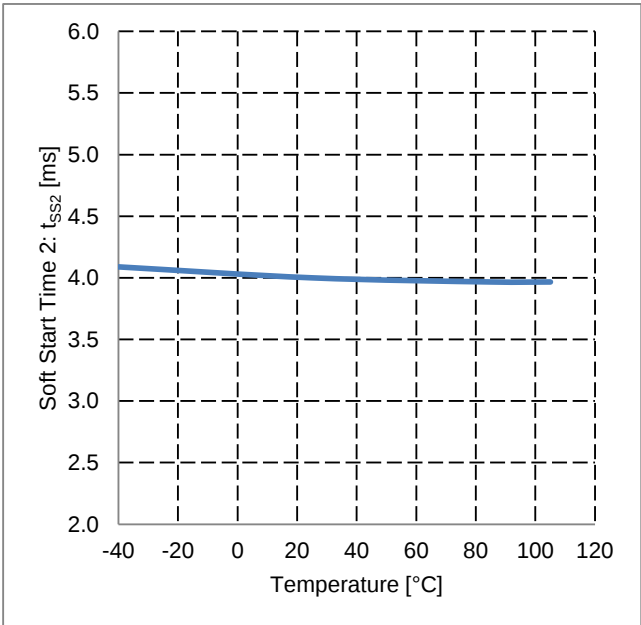


Figure 26. Soft Start Time 2 vs Temperature

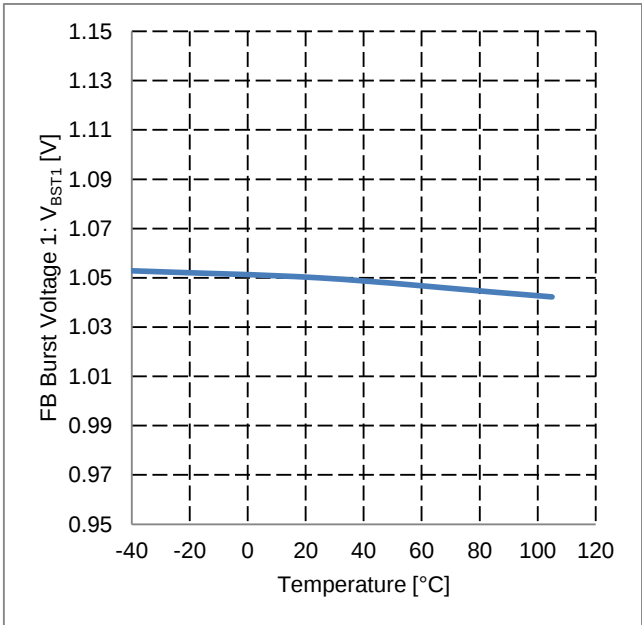


Figure 27. FB Burst Voltage 1 vs Temperature

特性データ（参考データ） — 続き

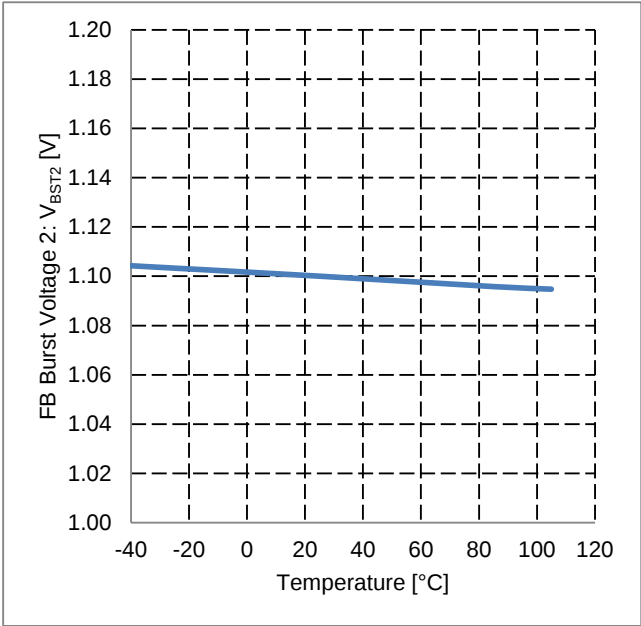


Figure 28. FB Burst Voltage 2 vs Temperature

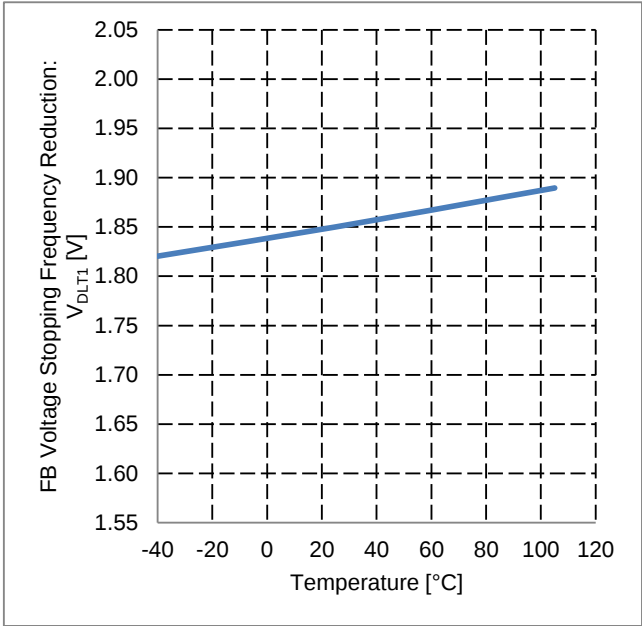


Figure 29. FB Voltage Stopping Frequency Reduction vs Temperature

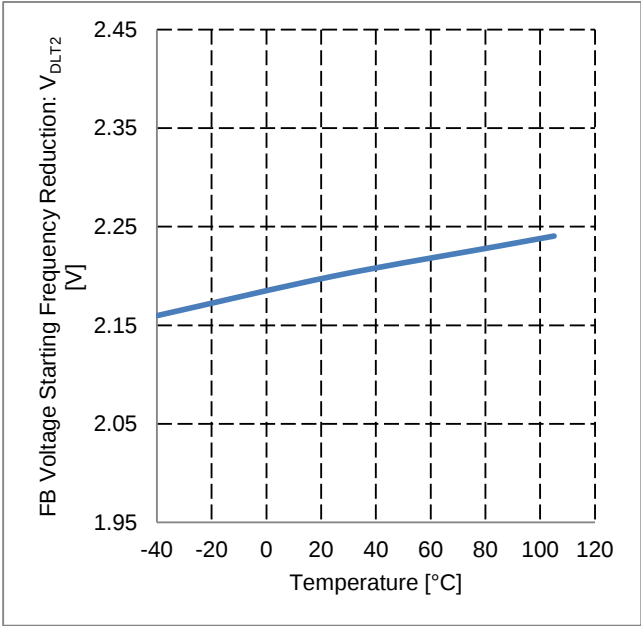


Figure 30. FB Voltage Starting Frequency Reduction vs Temperature

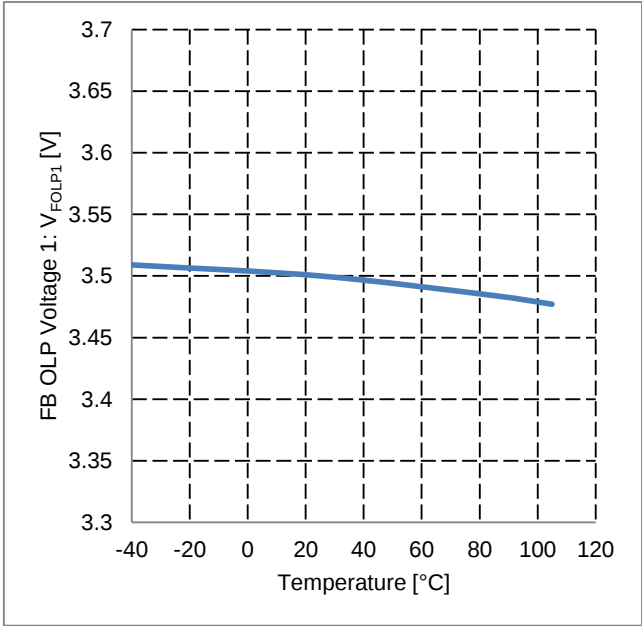


Figure 31. FB OLP Voltage 1 vs Temperature

特性データ（参考データ） — 続き

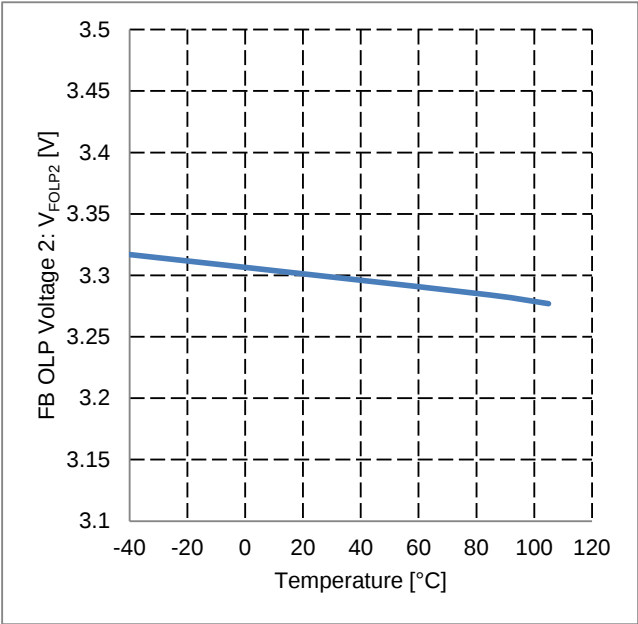


Figure 32. FB OLP Voltage 2 vs Temperature

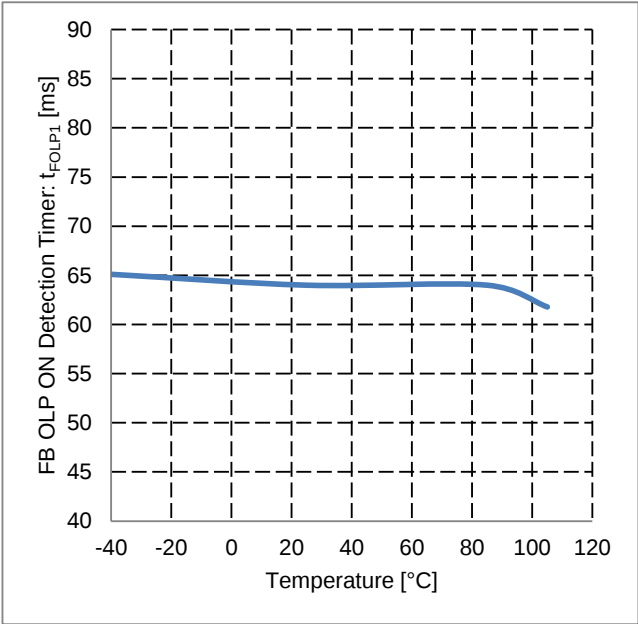


Figure 33. FB OLP ON Detection Timer vs Temperature

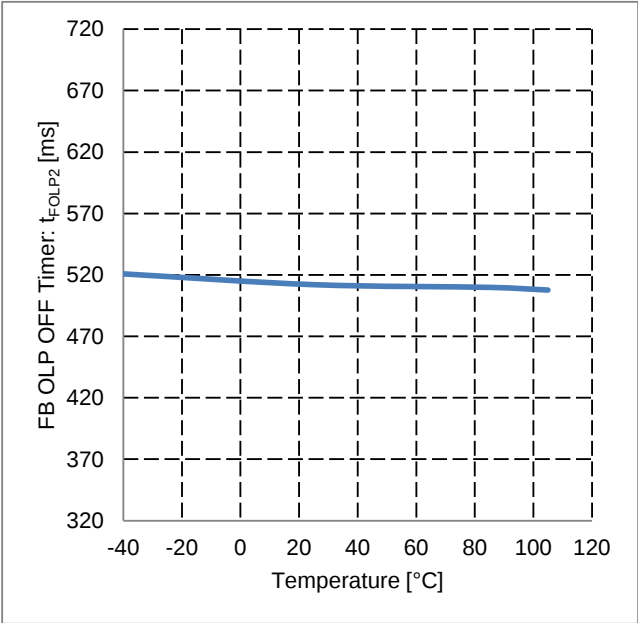


Figure 34. FB OLP OFF Timer vs Temperature

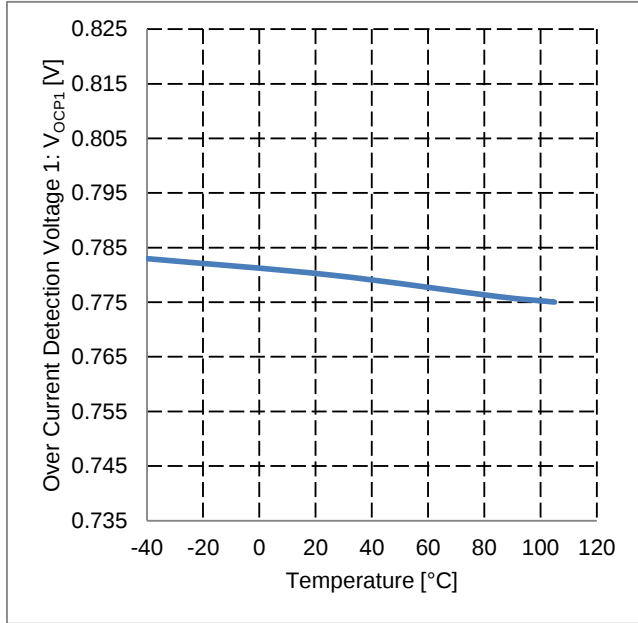


Figure 35. Over Current Detection Voltage 1 vs Temperature

特性データ（参考データ） — 続き

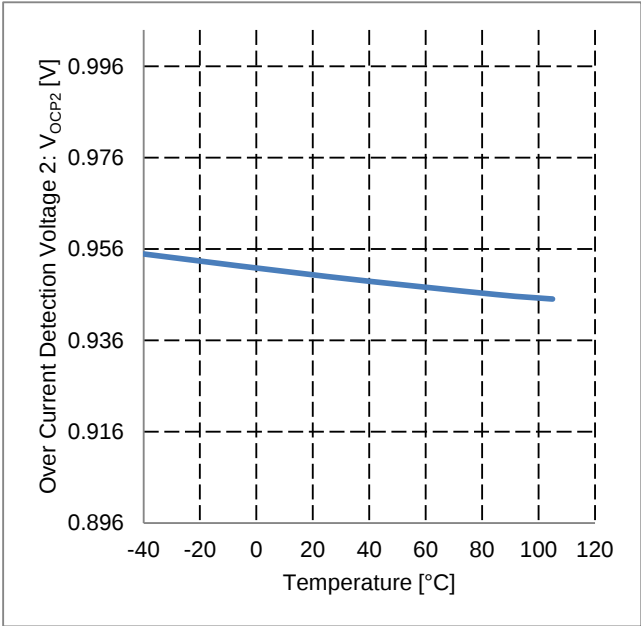


Figure 36. Over Current Detection Voltage 2 vs Temperature

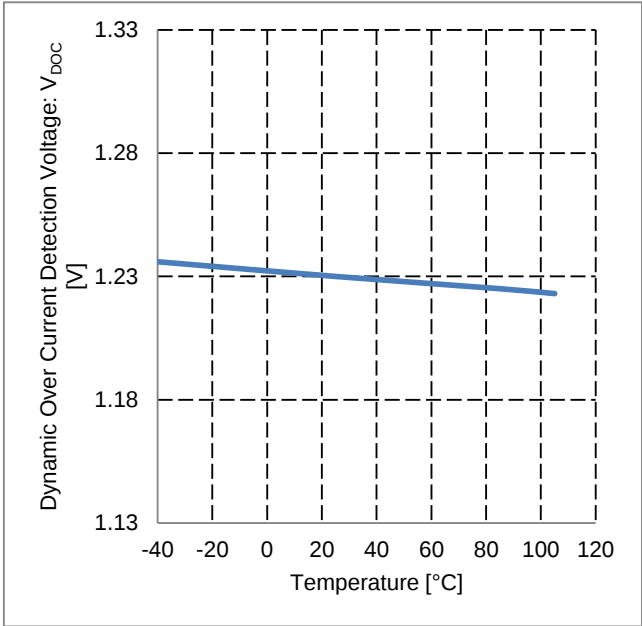


Figure 37. Dynamic Over Current Detection Voltage vs Temperature

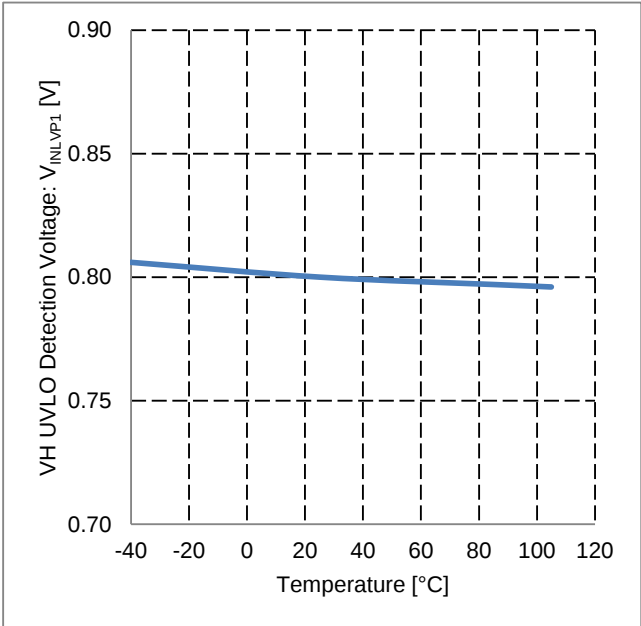


Figure 38. VH UVLO Detection Voltage vs Temperature

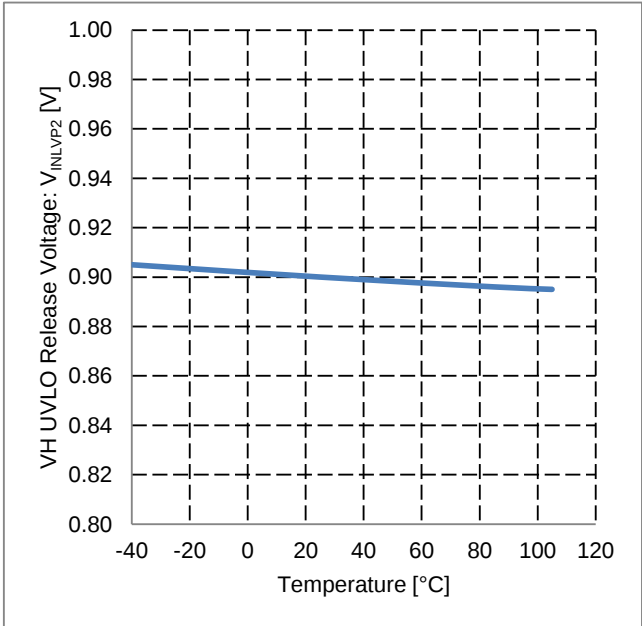


Figure 39. VH UVLO Release Voltage vs Temperature

特性データ（参考データ） — 続き

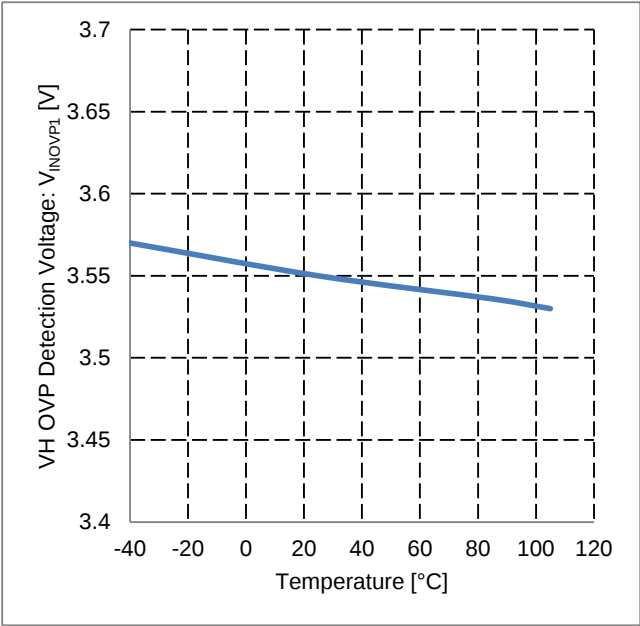


Figure 40. VH OVP Detection Voltage vs Temperature

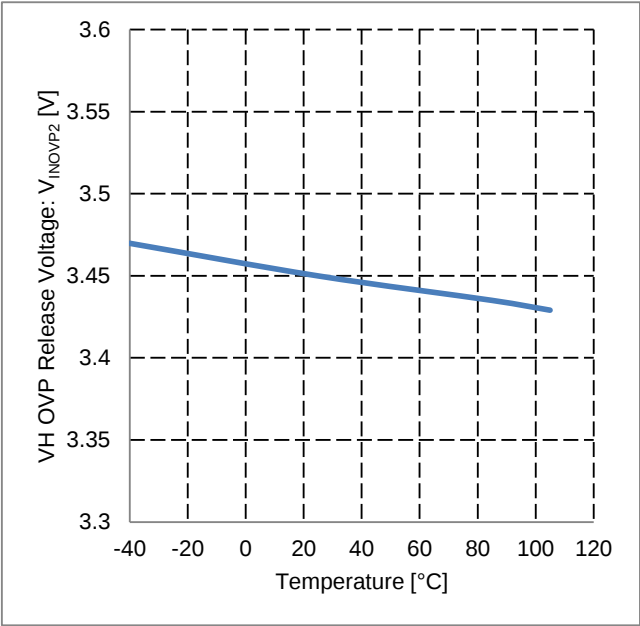


Figure 41. VH OVP Release Voltage vs Temperature

使用上の注意

1. 電源の逆接続について

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。

2. 電源ラインについて

基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。その際、デジタル系電源とアナログ系電源は、それらが同電位であっても、デジタル系電源パターンとアナログ系電源パターンは分離し、配線パターンの共通インピーダンスによるアナログ電源へのデジタル・ノイズの回り込みを抑止してください。グラウンドラインについても、同様のパターン設計を考慮してください。

また、LSI のすべての電源端子について電源ーグラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量低下が起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

3. グラウンド電位について

グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。

4. グラウンド配線パターンについて

小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

5. 推奨動作条件について

推奨動作条件で規定される範囲で IC の機能・動作を保証します。また、特性値は電気的特性で規定される各項目の条件下においてのみ保証されます。

6. ラッシュカレントについて

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

7. セット基板での検査について

セット基板での検査時に、インピーダンスの低い端子にコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

8. 端子間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けた場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

9. 未使用の入力端子の処理について

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

使用上の注意 — 続き

10. 各入力端子について

本 IC は、各素子間に素子分離のための P+アイソレーションと、P 基板を有しています。この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。

例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、

○抵抗では、GND > (端子 A)の時、トランジスタ(NPN)では GND > (端子 B)の時、P-N 接合が寄生ダイオードとして動作します。

○また、トランジスタ(NPN)では、GND > (端子 B)の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。

IC の構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND(P 基板)より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。アプリケーションにおいて電源端子と各端子電圧が逆になった場合、内部回路または素子を損傷する可能性があります。例えば、外付けコンデンサに電荷がチャージされた状態で、電源端子が GND にショートされた場合などです。また、電源端子直列に逆流防止のダイオードもしくは各端子と電源端子間にバイパスのダイオードを挿入することを推奨します。

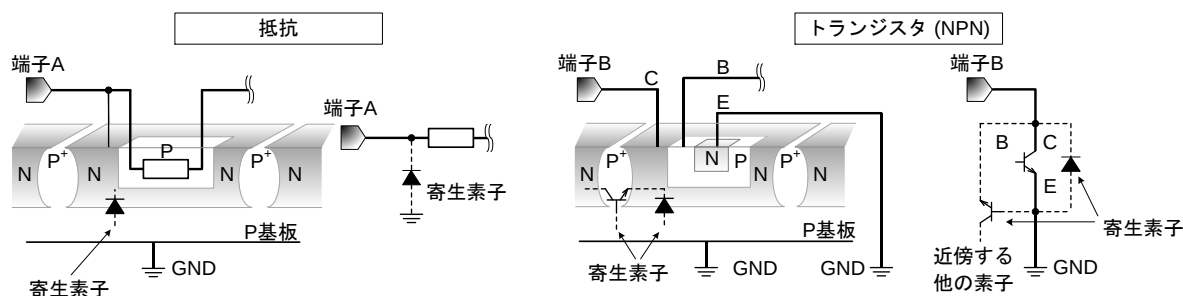


Figure 42. IC 構造例

11. セラミック・コンデンサの特性変動について

外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮のうえ定数を決定してください。

12. 温度保護回路について

IC を熱破壊から防ぐための温度保護回路を内蔵しております。最高接合部温度内でご使用いただきますが、万が一最高接合部温度を超えた状態が継続すると、温度保護回路が動作し出力パワー素子が OFF します。その後チップ温度 T_j が低下しても停止状態が継続するため、動作を再開するためには電源を再投入する必要があります。なお、温度保護回路は絶対最大定格を超えた状態での動作となりますので、温度保護回路を使用したセット設計などは、絶対に避けてください。

13. 過電流保護回路について

出力には電流能力に応じた過電流保護回路が内部に内蔵されているため、負荷ショート時には IC 破壊を防止しますが、この保護回路は突発的な事故による破壊防止に有効なもので、連続的な保護回路動作、過渡時でのご使用に対応するものではありません。

発注形名情報

B M 2 P 0 6 B 3 J L

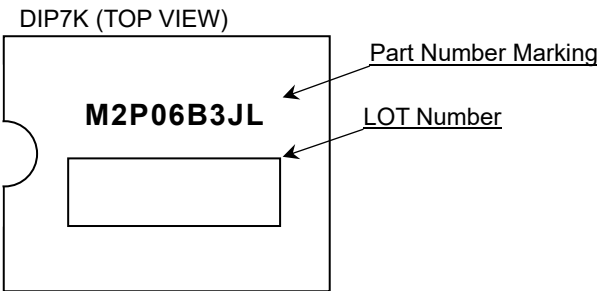
-

Z

生産工場展開品

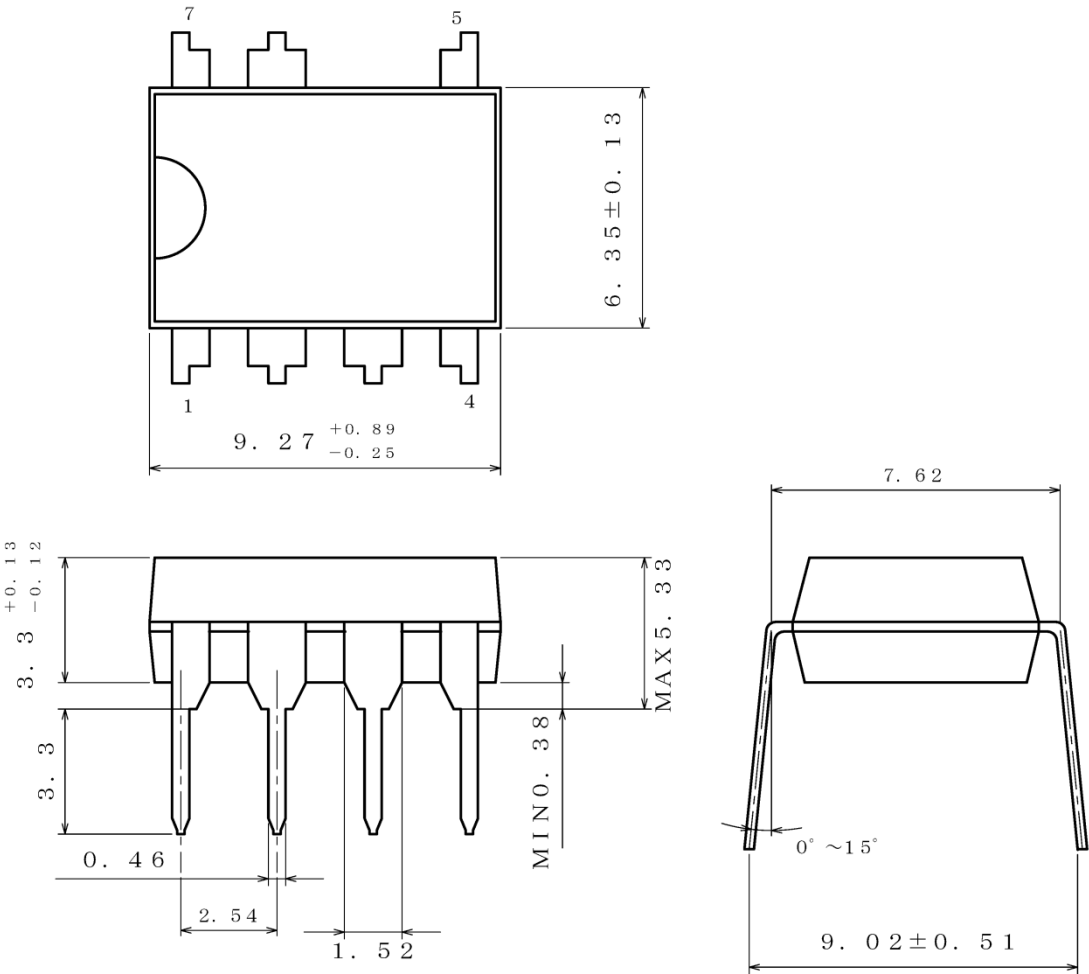
Z: DIP7K

標印図



外形寸法図と包装・フォーミング仕様

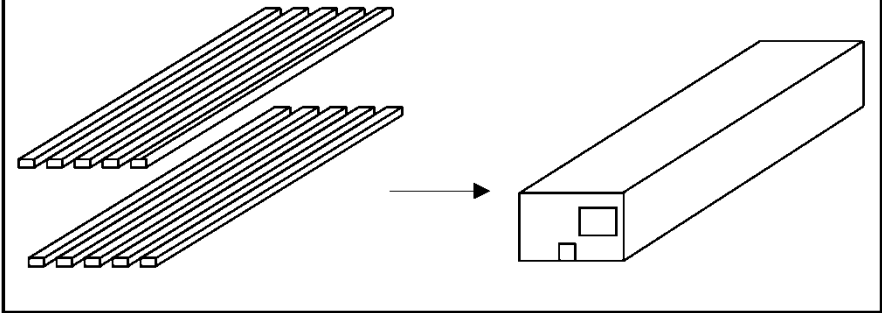
Package Name	DIP7K
--------------	-------



(UNIT : mm)
PKG : DIP7K
Drawing No. EX001-0076

＜包装形態、包装数量、包装方向＞

包装形態	コンテナチューブ
包装数量	2000pcs
包装方向	1コンテナチューブ内での製品方向は一定



改訂履歴

日付	版	変更内容
2023.09.20	001	新規作成

ご注意

ローム製品取扱い上の注意事項

1. 本製品は一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器等）への使用を意図して設計・製造されております。したがって、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器^(Note 1)、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
 - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
 - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
3. 本製品は、一般的な電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
 - ①水・油・薬液・有機溶剤等の液体中でのご使用
 - ②直射日光・屋外暴露、塵埃中でのご使用
 - ③潮風、Cl₂、H₂S、NH₃、SO₂、NO₂ 等の腐食性ガスの多い場所でのご使用
 - ④静電気や電磁波の強い環境でのご使用
 - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
 - ⑥本製品を樹脂等で封止、コーティングしてのご使用。
 - ⑦はんだ付けの後に洗浄を行わない場合(無洗浄タイプのフラックスを使用される場合は除く。ただし、残渣については十分に確認をお願いします。)又は、はんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合
 - ⑧本製品が結露するような場所でのご使用。
4. 本製品は耐放射線設計はなされておられません。
5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
6. パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
7. 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

1. ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
2. はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。
その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。（人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等）

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
 - ①潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所での保管
 - ②推奨温度、湿度以外での保管
 - ③直射日光や結露する場所での保管
 - ④強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き（梱包箱に表示されている天面方向）で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等（ソフトウェア含む）との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。