

AC/DC コンバータ IC

# スイッチング MOSFET 内蔵 PWM タイプ DC/DC コンバータ IC

## BM2P26CK-Z

### 概要

AC/DC 用 PWM 方式 DC/DC コンバータである本シリーズは、コンセントが存在する製品すべてに最適なシステムを供給します。650 V 耐圧起動回路内蔵により、低消費電力に貢献します。スイッチング用電流検出抵抗の内蔵により、小型電源設計を実現します。電流モード制御を用いているため、サイクルごとに電流制限がかけられ、帯域幅と過度応答にすぐれた性能を発揮します。スイッチング周波数は固定方式で 100 kHz です。軽負荷時には、周波数低減を行い、高効率を実現します。周波数ホッピング機能を内蔵しており、低 EMI に貢献します。800 V 耐圧スーパー Junction MOSFET の内蔵により、容易に設計を行うことが可能です。

### 重要特性

- 動作電源電圧範囲  
VCC 端子電圧: 11.9 V ~ 25.5 V  
DRAIN 端子電圧: 800 V (Max)  
VH 端子電圧: 650 V (Max)
- スwitching動作時電流:  
0.6 mA (Typ)
- バースト動作時電流  
0.35 mA (Typ)
- スwitching周波数  
100 kHz (Typ)
- 動作温度範囲  
-40 °C ~ +105 °C

### パッケージ

DIP7K

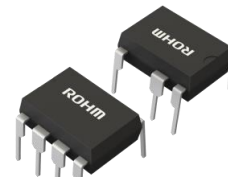
W (Typ) x D (Typ) x H (Max)  
9.27 mm x 6.35 mm x 8.63 mm  
pitch 2.54 mm

### 特長

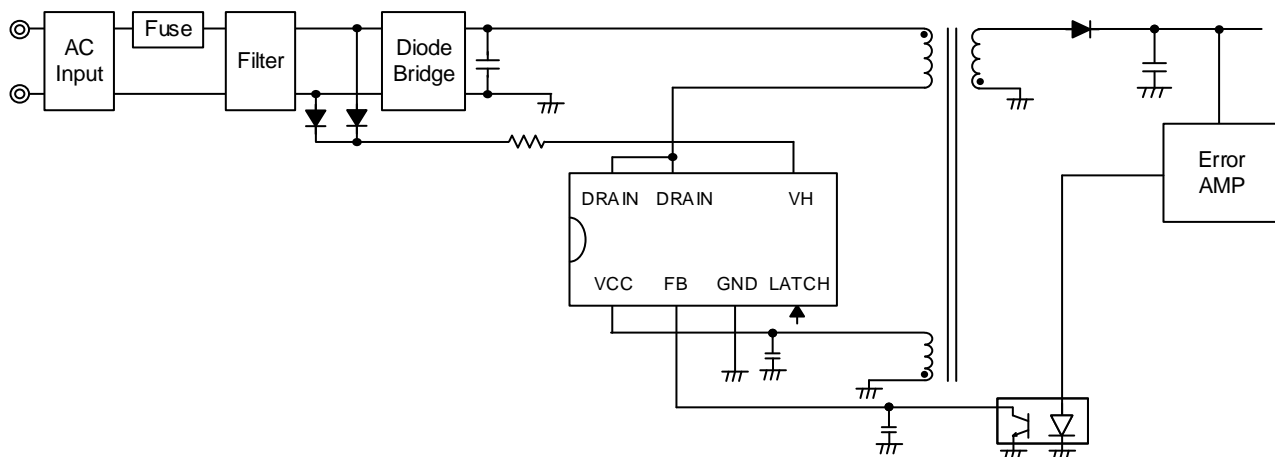
- PWM カレントモード方式
- 周波数ホッピング機能
- 軽負荷時バースト動作
- 周波数低減機能
- 650 V 耐圧起動回路内蔵
- 800 V 耐圧スーパー Junction MOSFET 内蔵
- VCC UVLO (Under Voltage Lockout)
- VCC OVP (Over Voltage Protection)
- サイクルごとの過電流検出機能
- 過電流検出 AC 電圧補正機能
- ソフトスタート機能
- 外部ラッチ機能
- X コンデンサ放電機能

### 用途

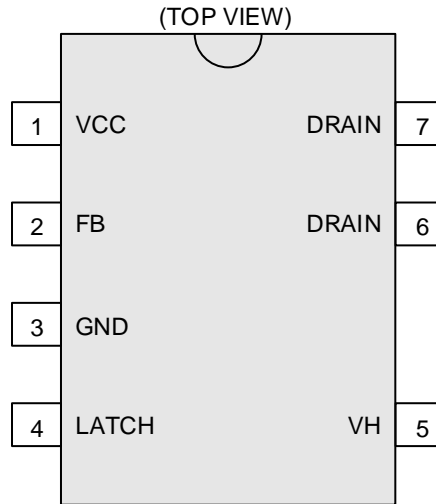
AC アダプタ、各種家電



### 基本アプリケーション回路



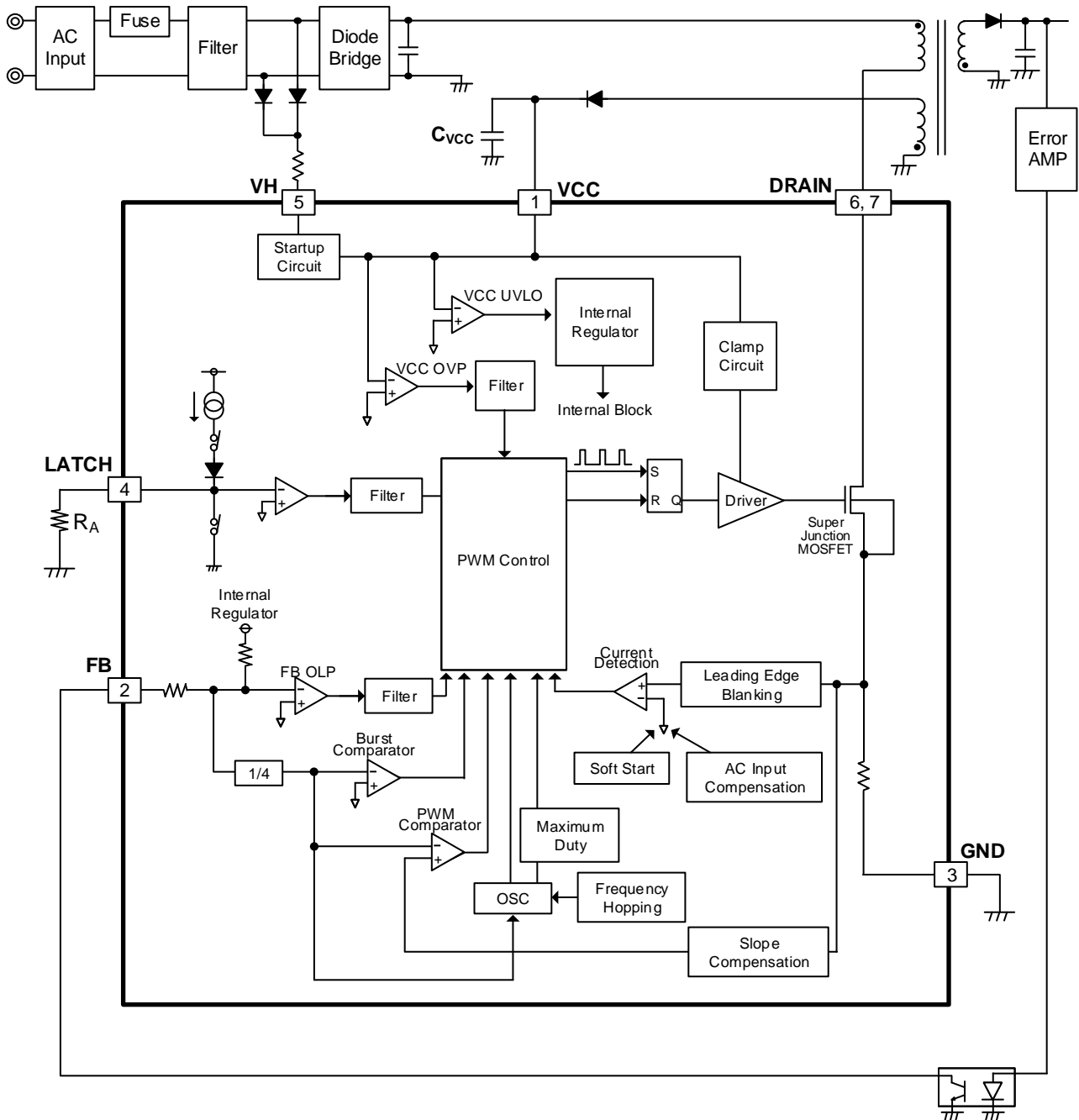
端子配置図



端子説明

端子番号	端子名	I/O	機能	ESD Diode	
				VCC	GND
1	VCC	I	電源入力端子		✓
2	FB	I	フィードバック信号入力端子	-	✓
3	GND	I/O	GND 端子	✓	-
4	LATCH	I	外部ラッチ端子	-	✓
5	VH	I	AC 電圧起動端子	-	✓
6	DRAIN	I/O	MOSFET ドレイン端子	-	✓
7	DRAIN	I/O	MOSFET ドレイン端子	-	✓

ブロック図



各ブロック動作説明

1 起動回路

VH 端子は以下の動作を制御します。

VH UVLO (AC 印加電圧 <  $V_{HUVLO}$  となるとスイッチング動作を停止します。)

X コンデンサ放電機能 (AC 印加電圧の供給がなくなると X コンデンサをディスチャージします。)

VH 端子は、AC 入力電圧ラインの両方 (L、N) からダイオードを介して接続してください。

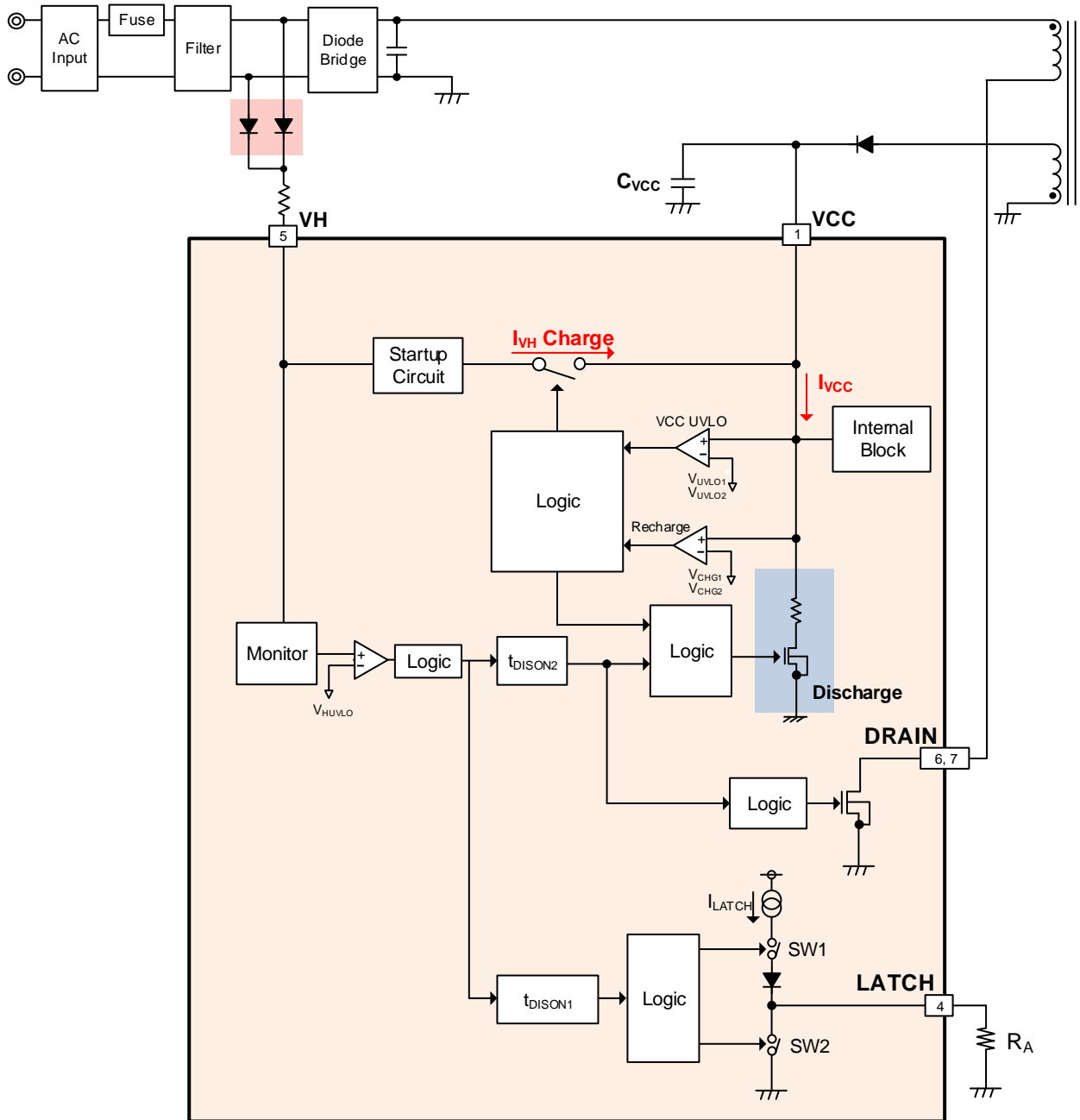


Figure 1. Startup Circuit

1 起動回路 — 続き

以下にXコンデンサ放電機能動作時のタイミングチャートを示します。

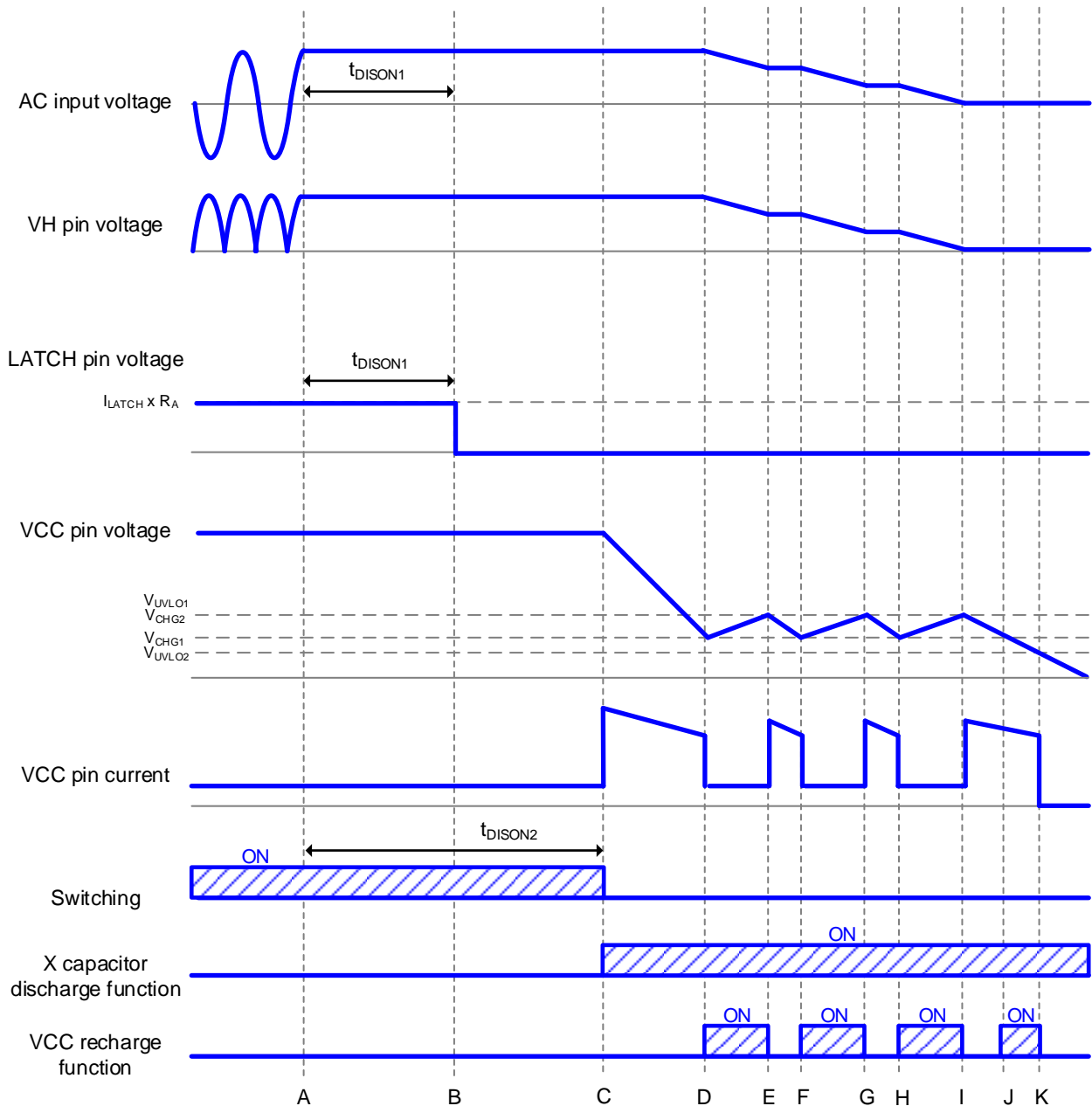


Figure 2. Timing Chart of X Capacitor Discharge Function

- A: AC 入力電圧が OFF します。
- B: A から  $t_{DISON1}$  経過すると、LATCH 端子電圧が低下します。
- C: A から  $t_{DISON2}$  経過すると、スイッチング動作が停止します。VCC 端子電圧  $> V_{CHG1}$  のため、X コンデンサ放電機能が動作します。
- D: VCC 端子電圧  $< V_{CHG1}$  となると、VCC リチャージ動作が開始します。
- E: VCC 端子電圧  $> V_{CHG2}$  となると、VCC リチャージ動作が停止します。
- F: D と同じ
- G: E と同じ
- H: D と同じ
- I: E と同じ
- J: VCC 端子電圧  $< V_{CHG1}$  となると、VCC リチャージ機能が動作します。しかし、VH 端子電圧が低いため、VCC 端子への電流供給が減少し、VCC 端子電圧は低下し続けます。
- K: VCC 端子電圧  $< V_{UVLO2}$  となると、VCC UVLO が動作します。

## 各ブロック動作説明 — 続き

## 2 起動シーケンス

起動シーケンスを Figure 3 に示します。各々の詳細な説明は、各章で説明します。

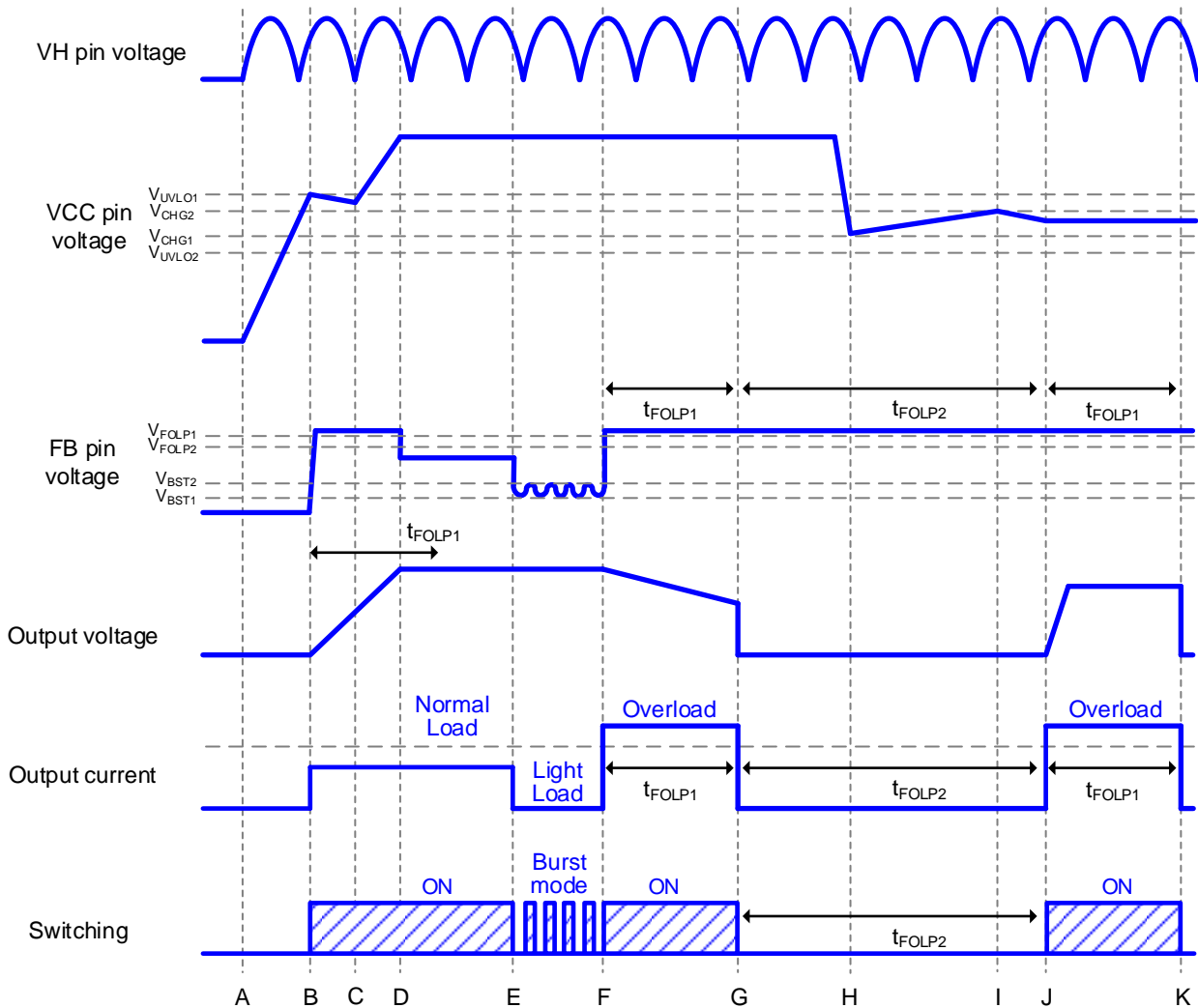


Figure 3. Timing Chart of Startup Sequences

- A: VH 端子電圧が印加され、VCC 端子電圧が上昇します。
- B: VCC 端子電圧  $> V_{UVLO1}$  となると、IC が動作を開始。他の保護機能を正常と判断した場合、スイッチング動作を開始します。ソフトスタート機能により、過度な電圧上昇、電流上昇が起こらないように過電流検出電流を制限します。スイッチング動作が始まると、出力電圧が上昇します。
- C: 起動開始から出力電圧が一定以上になるまでの間、VCC 端子消費電流によって VCC 端子電圧が降下します。
- D: スwitching動作開始後、出力電圧は  $t_{FOLP1}$  以内に規定の電圧となるように設定してください。
- E: 軽負荷時、FB 端子電圧  $< V_{BST1}$  となると、消費電力を抑えるためバースト動作となります。
- F: FB 端子電圧  $> V_{FOLP1}$  となると、過負荷動作を開始します。
- G: FB 端子電圧  $> V_{FOLP1}$  の状態が  $t_{FOLP1}$  続いた場合、FB OLP により  $t_{FOLP2}$  の間、スイッチング停止します。(FB 端子電圧  $< V_{FOLP2}$  の状態になると、FB OLP ON 検出タイム  $t_{FOLP1}$  はリセットされます。)
- H: VCC 端子電圧  $< V_{CHG1}$  となると、VCC リチャージ機能が動作します。
- I: VCC 端子電圧  $> V_{CHG2}$  となると、VCC リチャージ機能が動作を停止します。
- J: G から  $t_{FOLP2}$  後に、スイッチング動作を開始します。
- K: G と同様。

各ブロック動作説明 — 続き

3 VCC 端子保護機能

本 IC には、VCC 端子に以下の保護機能が内蔵されています。

3.1 VCC UVLO

電圧ヒステリシスを持つ自己復帰型のコンパレータです。

3.2 VCC OVP

ラッチ型のコンパレータです。VCC OVP にはマスク時間が内蔵されており、VCC 端子電圧 >  $V_{OVP}$  の状態が  $t_{LATCH}$  続いた場合に検出を行います。この機能により、端子に発生するサージをマスクします。

3.3 VCC リチャージ機能

一度、VCC 端子電圧 >  $V_{UVLO1}$  となり IC が起動してから、VCC 端子電圧 <  $V_{CHG1}$  になると、VCC リチャージ機能が動作します。このとき、VH 端子から起動回路を通して VCC 端子をリチャージします。VCC 端子電圧 >  $V_{CHG2}$  になると、リチャージを終了します。

3.4 TSD (Thermal Shutdown)

TSD は、接合部温度 >  $T_{SD1}$  となるとスイッチング動作を停止します。

4 DC/DC ドライバ部

本 IC はカレントモード PWM 制御を行い、以下の特徴を有しています。

- 内部発振器により、スイッチング周波数は  $f_{SW1}$  に固定されています。周波数ホッピング機能を内蔵しており、変動周期はランダムです。スイッチング周波数がランダムに変化することにより、低 EMI を実現します。周波数の振れ幅は、基本周波数に対して  $\pm 6\%$  です。
- 最大デューティは  $D_{MAX}$  に固定されています。
- カレントモード制御では、デューティサイクルが 50 % を超えるとサブハーモニック発振を起こす場合があります。この対策としてスロープ補償回路を内蔵しています。
- 軽負荷時低消費電力を実現するために、バーストモード回路と周波数低減回路を内蔵しています。
- FB 端子は、内部電源に  $R_{FB}$  でプルアップされています。
- 2 次側出力電圧により、FB 端子電圧が変化します。これをモニタし、スイッチング動作状態を切り替えています。

- |                   |                      |
|-------------------|----------------------|
| mode 1: バースト動作    | (間欠動作をします。)          |
| mode 2: 固定周波数動作 1 | ( $f_{SW2}$ で動作します。) |
| mode 3: 周波数変調動作   | (周波数を変化させます。)        |
| mode 4: 固定周波数動作 2 | ( $f_{SW1}$ で動作します。) |
| mode 5: 過負荷動作     | (間欠動作をします。)          |

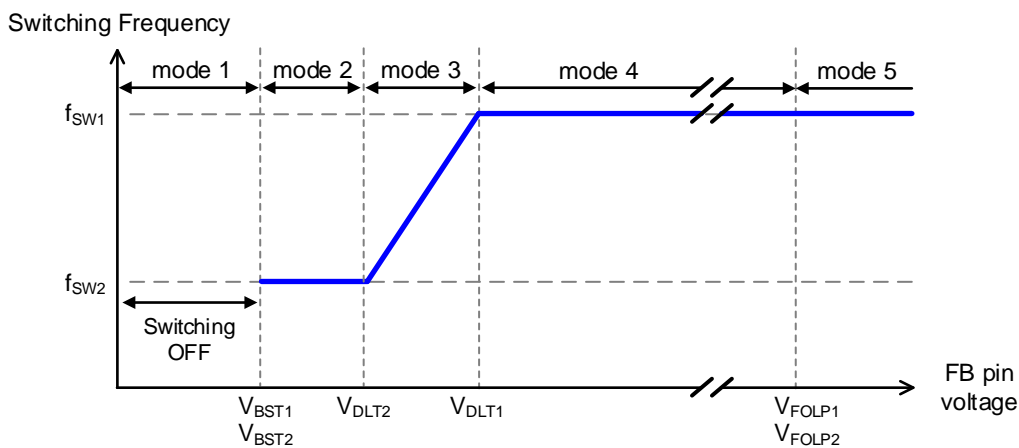


Figure 4. State Transition of Switching Frequency

## 4 DC/DC ドライバ部 — 続き

### 4.1 ソフトスタート機能

この機能は、起動時に過度な電圧上昇、電流上昇が起こらないように、過電流検出電流を制限します。過電流検出電流を時間とともに変化させることで、ソフトスタート動作を実現します。

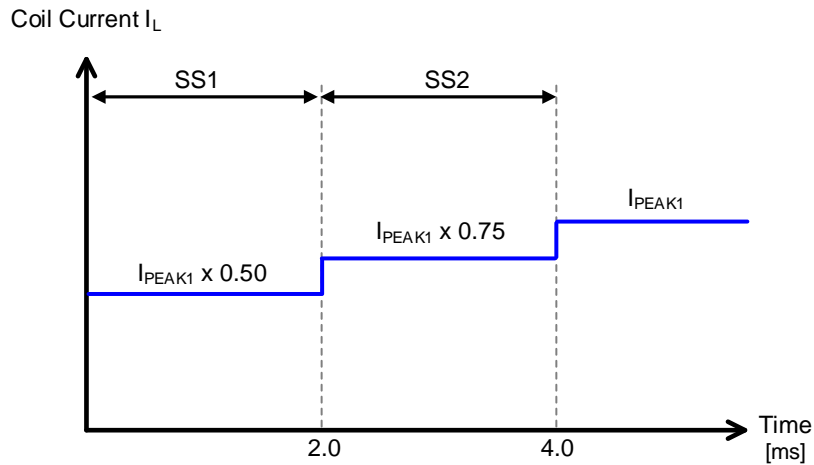


Figure 5. Soft Start Function

### 4.2 FB OLP (Overload Protection)

FB OLP とは、2 次側出力の負荷状態を FB 端子電圧でモニタし、過負荷状態時にスイッチング動作を停止する機能です。

過負荷状態では出力電圧が低下するため、フォトカプラに電流が流れず、FB 端子電圧が上昇します。FB 端子電圧  $> V_{FOLP1}$  の状態が  $t_{FOLP1}$  よりも長く続いた場合、過負荷状態と判断して、スイッチング動作を停止します。また、FB 端子電圧  $> V_{FOLP1}$  の状態から  $t_{FOLP1}$  以内に  $V_{FOLP2}$  よりも低下した場合は、FB OLP ON 検出タイマがリセットされます。

起動時、FB 端子は IC 内部電圧に抵抗プルアップされているため、 $V_{FOLP1}$  より高い電圧から動作します。そのため、起動時間は必ず  $t_{FOLP1}$  以内に FB 端子電圧が  $V_{FOLP2}$  未満になるように設定してください。

過負荷状態を検出してからの復帰は、 $t_{FOLP2}$  後です。

各ブロック動作説明 — 続き

5 過電流検出部

5.1 過電流検出機能

スイッチングサイクルごとの過電流検出機能を内蔵しています。この機能は、コイル電流  $I_L$  が  $I_{PEAK}$  以上になると、スイッチング動作を停止します。また、過電流検出 AC 電圧補正機能を内蔵しています。この機能は、時間とともに  $I_{PEAK}$  (DC) を増加させます。

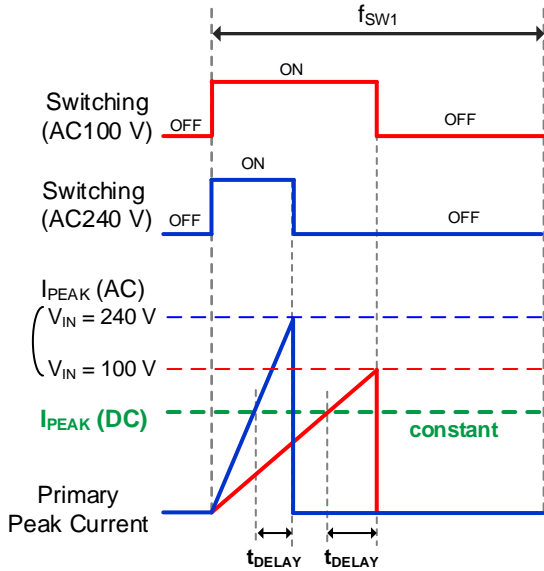


Figure 6. Without the AC Voltage Compensation Function

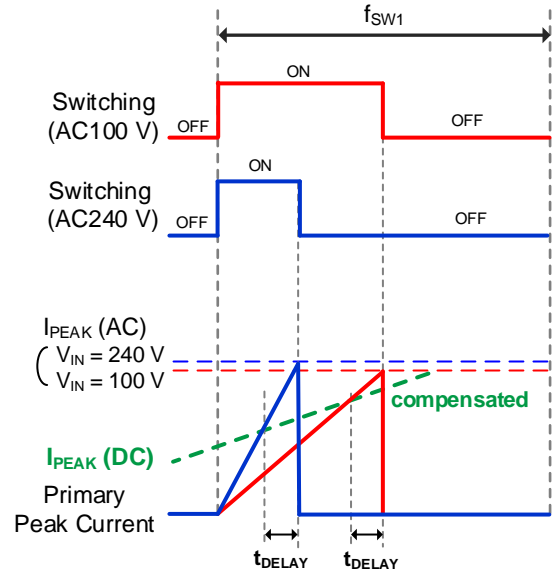


Figure 7. With the AC Voltage Compensation Function

過負荷モードに入るピーク電流は、以下の式で決定されます。

$$Peak\ current = I_{PEAK} + \frac{V_{DC}}{L} \times t_{DELAY} \quad [A]$$

- $I_{PEAK}$ : 過電流検出電流
- $V_{DC}$ : コイル両端にかかる DC 電圧
- $L$ : コイル値
- $t_{DELAY}$ : 過電流検出後の遅れ時間

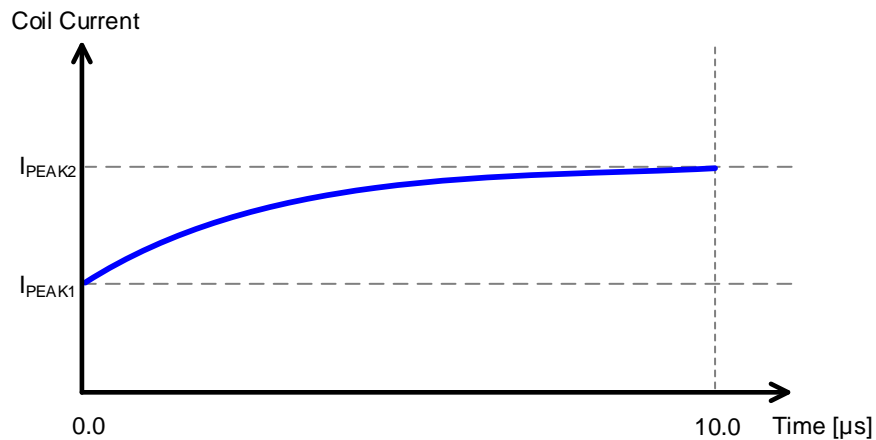


Figure 8. Over Current Detection Voltage

## 5 過電流検出部 — 続き

### 5.2 急峻電流検出機能

本 IC には急峻過電流検出機能を内蔵しています。

コイル電流  $I_L$  が  $I_{DPEAK}$  を 2 回連続で超えた場合に、 $t_{DPEAK}$  間スイッチング動作を停止します。

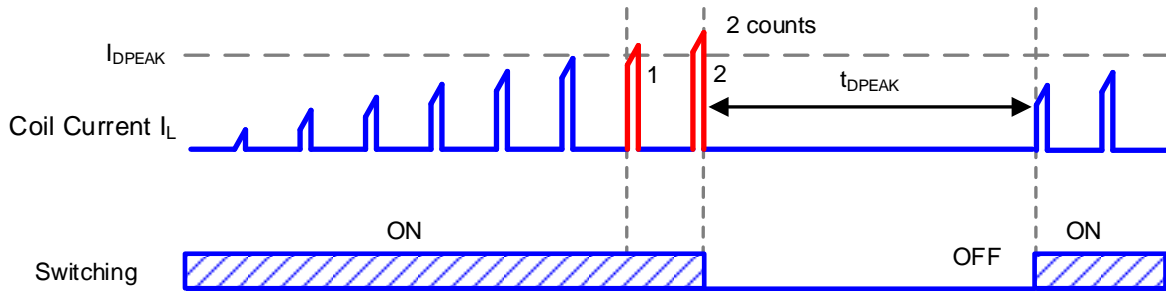


Figure 9. Dynamic Current Detection Function

### 5.3 Leading Edge Blanking 機能

通常、ドライブ用 MOSFET のターンオン時に、各容量成分や駆動電流などでサージ電流が発生します。このとき、コイル電流  $I_L$  が上昇するため、過電流検出機能が誤検出する可能性があります。この誤検出防止用に Leading Edge Blanking 機能が内蔵されています。この機能は、DRAIN 端子電圧が H→L に切り替わってから  $t_{LEB}$  の間コイル電流  $I_L$  をマスクします。

各ブロック動作説明 — 続き

6 LATCH 端子動作

LATCH 端子は、外部ラッチ機能を有し、LED 用電流源として動作します。

6.1 AC 入力電圧による状態遷移

AC 入力電圧は VH 端子によりモニタされています。  
VH UVLO の検出有無により、IC の状態が遷移します。

Table 1. Transition of Status

VH UVLO	LATCH 端子状態	SW1	SW2
未検出	電流プルアップ ( $I_{LATCH}$ )	OFF	ON
検出	抵抗プルダウン ( $R_{LATCH}$ )	ON	OFF

6.1.1 LATCH 端子に LED が接続される場合

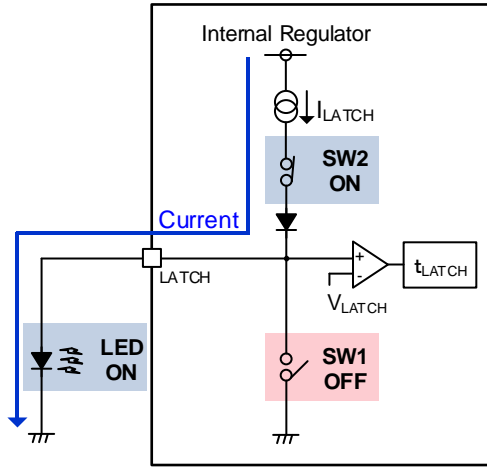


Figure 10. VH UVLO is not Detected

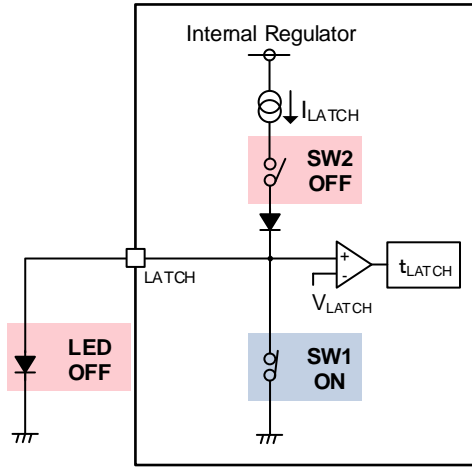


Figure 11. VH UVLO is Detected

6.1.2 フォトコプラで外部ラッチ機能を使用する場合

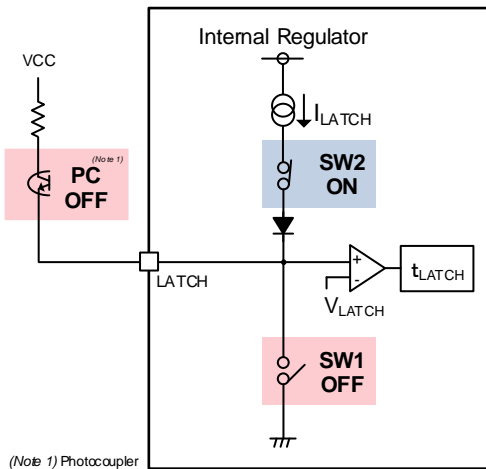


Figure 12. LATCH Pin is not Connected to VCC Pin

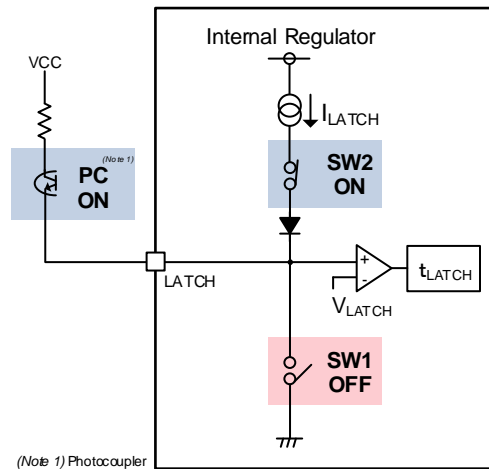


Figure 13. LATCH Pin is Connected to VCC Pin

## 6 LATCH 端子動作 — 続き

## 6.2 外部ラッチ機能

LATCH 端子電圧  $> V_{LATCH}$  の状態が  $t_{LATCH}$  より長く続くと、IC はラッチ停止をします。

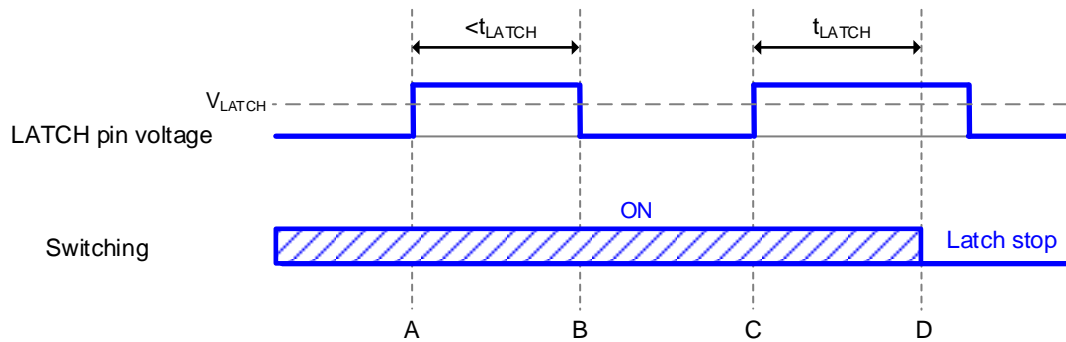


Figure 14. Timing Chart of External Latch Function

- A: LATCH 端子電圧  $> V_{LATCH}$  となります。
- B:  $t_{LATCH}$  以内に LATCH 端子電圧  $\leq V_{LATCH}$  となったため、タイマがリセットします。
- C: LATCH 端子電圧  $> V_{LATCH}$  となります。
- D: LATCH 端子電圧  $> V_{LATCH}$  の状態が  $t_{LATCH}$  より長く続くと、スイッチング動作がラッチ停止します。

各ブロック動作説明 — 続き

7 保護機能の動作モード

各保護機能の動作モードを Table 2 に示します。

Table 2. Operation Modes of Protection Functions

	VCC UVLO	VCC OVP	TSD
検出条件	VCC 端子電圧 < $V_{UVLO2}$ (電圧下降時)	VCC 端子電圧 > $V_{OVP}$ (電圧上昇時)	接合部温度 > $T_{SD1}$ (温度上昇時)
解除条件	VCC 端子電圧 > $V_{UVLO1}$ (電圧上昇時)	VCC 端子電圧 < $V_{RESET}$ (電圧下降時)	接合部温度 < $T_{SD2}$ (温度下降時) or VCC UVLO 検出
検出タイム (リセット条件)	—	$t_{LATCH}$ (VCC 端子電圧 < $V_{RESET}$ )	$t_{LATCH}$ (接合部温度 < $T_{SD2}$ )
解除タイム (リセット条件)	—	—	—
自動復帰 or ラッチ	自動復帰	ラッチ	自動復帰

	FB OLP	VH UVLO	External LATCH
検出条件	FB 端子電圧 > $V_{FOLP1}$ (電圧上昇時)	VH 端子電圧 < $V_{HUVLO}$	LATCH 端子電圧 > $V_{LATCH}$
解除条件	FB 端子電圧 < $V_{FOLP2}$ (電圧下降時) or VCC UVLO 検出	VH 端子電圧 $\geq V_{HUVLO}$ or VCC UVLO 検出	LATCH 端子電圧 $\leq V_{LATCH}$
検出タイム (リセット条件)	$t_{FOLP1}$ (FB 端子電圧 < $V_{FOLP2}$ )	$t_{DISON2}$ (VH 端子電圧 $\geq V_{HUVLO}$ )	$t_{LATCH}$ (VCC 端子電圧 < $V_{RESET}$ )
解除タイム (リセット条件)	$t_{FOLP2}$ (FB 端子電圧 > $V_{FOLP1}$ )	—	—
自動復帰 or ラッチ	自動復帰	自動復帰	ラッチ

絶対最大定格 (Ta = 25 °C)

項目	記号	定格	単位	条件
最大印加電圧 1	V <sub>MAX1</sub>	-0.3 ~ +650	V	VH 端子電圧
最大印加電圧 2	V <sub>MAX2</sub>	-0.3 ~ +800	V	DRAIN 端子電圧
最大印加電圧 3	V <sub>MAX3</sub>	-0.3 ~ +6.5	V	FB 端子電圧
最大印加電圧 4	V <sub>MAX4</sub>	-0.3 ~ +32	V	VCC 端子電圧
最大印加電圧 5	V <sub>MAX5</sub>	-0.3 ~ +32	V	LATCH 端子電圧
DRAIN 端子電流 (パルス)	I <sub>DD</sub>	3.0	A	P <sub>W</sub> = 10 μs, Duty cycle = 1 %
許容損失	Pd	1.00	W	(Note 1)
最高接合部温度	T <sub>jmax</sub>	150	°C	
保存温度範囲	T <sub>stg</sub>	-55 ~ +150	°C	

注意 1: 印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施していただけるようご検討をお願いします。

注意 2: 最高接合部温度を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。最高接合部温度を超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなど、最高接合部温度を超えないよう許容損失にご配慮ください。

(Note 1) ガラスエポキシ 1 層基板 (74.2 mm x 74.2 mm x 1.6 mm) に実装時。周囲温度 Ta 25 °C 以上で使用する場合は 8 mW/°C で減少します。

熱損失

次の条件内で IC が動作するように、熱設計を行ってください。  
(下記の温度は保証値のため、必ずマージンを考慮してください。)

- 周囲温度 Ta が 105 °C 以下であること。
- IC の損失が許容損失 Pd 以下であること。

熱軽減特性は次の通りです。(74.2 mm x 74.2 mm x 1.6 mm ガラスエポキシ 1 層基板実装時)

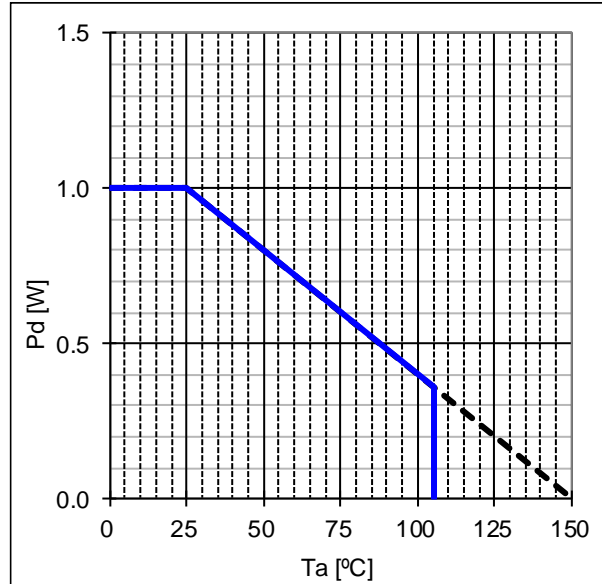


Figure 15. DIP7K Thermal Dissipation Characteristic

## 推奨動作条件

項目	記号	最小	標準	最大	単位	条件
動作電源電圧範囲 1	$V_H$	-	-	650	V	VH 端子電圧
動作電源電圧範囲 2	$V_{DRAIN}$	-	-	800	V	DRAIN 端子電圧
動作電源電圧範囲 3	$V_{CC}$	11.9	-	25.5	V	VCC 端子電圧
動作温度	$T_{opr}$	-40	-	+105	°C	

## 電気的特性 MOSFET 部

(特に指定のない限り  $T_a = 25\text{ °C}$ 、 $V_{CC} = 15\text{ V}$ )

項目	記号	最小	標準	最大	単位	条件
DRAIN 端子電圧	$V_{(BR)DS}$	800	-	-	V	$I_D = 1\text{ mA}$ , $V_{GS} = 0\text{ V}$
DRAIN 端子漏れ電流	$I_{DSS}$	-	-	100	$\mu\text{A}$	$V_{DS} = 800\text{ V}$ , $V_{GS} = 0\text{ V}$
オン抵抗	$R_{DS(ON)}$	-	6.0	8.4	$\Omega$	$I_D = 0.25\text{ A}$ , $V_{GS} = 10\text{ V}$

## 電気的特性 起動回路部

(特に指定のない限り  $T_a = 25\text{ °C}$ 、 $V_{CC} = 15\text{ V}$ )

項目	記号	最小	標準	最大	単位	条件
起動電流	$I_{START1}$	1.50	5.50	10.20	mA	VH 端子電圧 = 100 V VCC 端子電圧 = 10 V
VH 端子 OFF 電流	$I_{START2}$	5	10	20	$\mu\text{A}$	VH 端子電圧 = 100 V
VH UVLO 電圧	$V_{HUVLO}$	65	80	95	V	
放電機能 ON 遅延時間 1	$t_{DISON1}$	102	130	158	ms	
放電機能 ON 遅延時間 2	$t_{DISON2}$	204	260	316	ms	

## 電気的特性 制御 IC 部

(特に指定のない限り  $T_a = 25\text{ °C}$ 、 $V_{CC} = 15\text{ V}$ )

項目	記号	最小	標準	最大	単位	条件
回路電流						
スイッチング動作時電流	$I_{ON1}$	-	0.60	1.20	mA	FB 端子電圧 = 2.0 V DRAIN 端子: オープン
バースト動作時電流	$I_{ON2}$	0.20	0.35	0.50	mA	FB 端子電圧 = 0.0 V
OFF 時電流	$I_{OFF}$	10	20	30	$\mu\text{A}$	起動時かつ VCC 端子電圧 = 14.5 V

## 電氣的特性 制御 IC 部 — 続き

(特に指定のない限り Ta = 25 °C、VCC = 15 V)

項目	記号	最小	標準	最大	単位	条件
VCC 端子 保護機能						
VCC UVLO 電圧 1	V <sub>UVLO1</sub>	14.50	15.50	16.50	V	VCC 端子電圧上昇時
VCC UVLO 電圧 2	V <sub>UVLO2</sub>	9.50	10.20	10.90	V	VCC 端子電圧下降時
VCC UVLO ヒステリシス	V <sub>UVLO3</sub>	-	5.30	-	V	V <sub>UVLO3</sub> = V <sub>UVLO1</sub> - V <sub>UVLO2</sub>
VCC OVP 電圧	V <sub>OVP</sub>	26.0	27.5	29.0	V	VCC 端子電圧上昇時
ラッチ解除 VCC 端子電圧	V <sub>RESET</sub>	-	V <sub>UVLO2</sub> - 0.5	-	V	
VCC リチャージ開始電圧	V <sub>CHG1</sub>	10.20	11.20	12.20	V	
VCC リチャージ停止電圧	V <sub>CHG2</sub>	14.00	15.00	16.00	V	
ラッチマスク時間	t <sub>LATCH</sub>	50	100	150	μs	
TSD 温度 1	T <sub>SD1</sub>	120	145	170	°C	温度上昇時 <sup>(Note 1)</sup>
TSD 温度 2	T <sub>SD2</sub>	90	115	140	°C	温度下降時 <sup>(Note 1)</sup>
DC/DC ドライバ部						
スイッチング周波数 1	f <sub>SW1</sub>	94	100	106	kHz	
スイッチング周波数 2	f <sub>SW2</sub>	30	45	60	kHz	
周波数ホッピング幅	f <sub>DEL</sub>	-	6.0	-	kHz	
最大デューティ	D <sub>MAX</sub>	65	75	85	%	
周波数低減開始 FB 端子電圧	V <sub>DLT1</sub>	1.14	1.24	1.34	V	
周波数低減終了 FB 端子電圧	V <sub>DLT2</sub>	0.88	0.98	1.08	V	
FB 端子バースト電圧 1	V <sub>BST1</sub>	0.70	0.80	0.90	V	FB 端子電圧下降時
FB 端子バースト電圧 2	V <sub>BST2</sub>	0.76	0.86	0.96	V	FB 端子電圧上昇時
FB 端子プルアップ電圧	V <sub>FB</sub>	3.92	4.00	4.08	V	
FB 端子プルアップ抵抗	R <sub>FB</sub>	23	30	37	kΩ	
FB OLP 電圧 1	V <sub>FOLP1</sub>	2.50	2.80	3.10	V	FB 端子電圧上昇時
FB OLP 電圧 2	V <sub>FOLP2</sub>	2.30	2.60	2.90	V	FB 端子電圧下降時
FB OLP ON 検出タイマ	t <sub>FOLP1</sub>	40	64	88	ms	
FB OLP OFF タイマ	t <sub>FOLP2</sub>	332	512	692	ms	
過電流検出部						
過電流検出電流 1	I <sub>PEAK1</sub>	0.110	0.130	0.150	A	t <sub>ON</sub> = 0 μs
過電流検出電流 2	I <sub>PEAK2</sub>	0.192	0.240	0.288	A	t <sub>ON</sub> = 10 μs
過電流検出遅延時間	t <sub>PEAK</sub>	-	300	-	ns	<sup>(Note 1)</sup>
急峻過電流検出	I <sub>DPEAK</sub>	-	I <sub>PEAK1</sub> × 2	-	A	
急峻過電流検出時間	t <sub>DPEAK</sub>	70	128	160	μs	
Leading Edge Blanking 時間	t <sub>LEB</sub>	-	300	-	ns	<sup>(Note 1)</sup>
外部ラッチ機能部						
外部ラッチ検出電圧	V <sub>LATCH</sub>	7.80	8.50	9.20	V	
LATCH 端子プルアップ電流	I <sub>LATCH</sub>	250	320	390	μA	
LATCH 端子プルダウン抵抗	R <sub>LATCH</sub>	120	215	300	Ω	

(Note 1) 全数測定はしていません。

特性データ (参考データ)

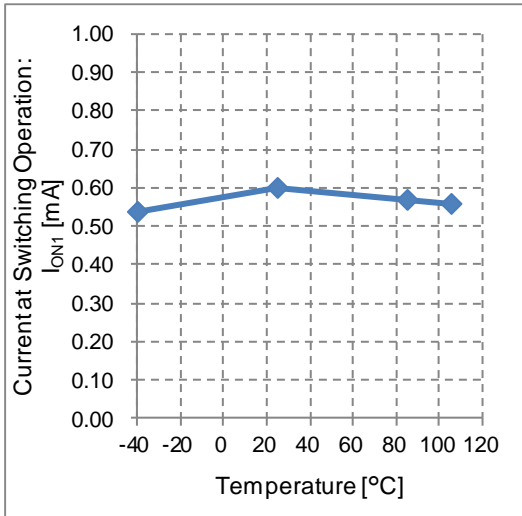


Figure 16. Current at Switching Operation vs Temperature

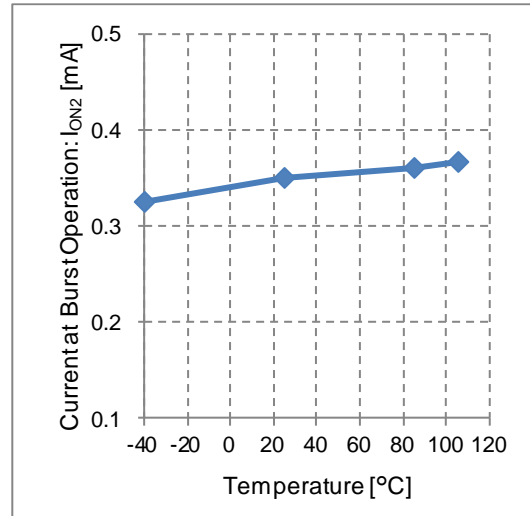


Figure 17. Current at Burst Operation vs Temperature

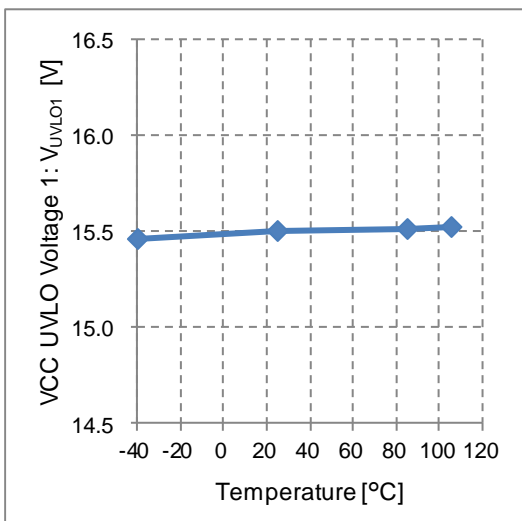


Figure 18. VCC UVLO Voltage 1 vs Temperature

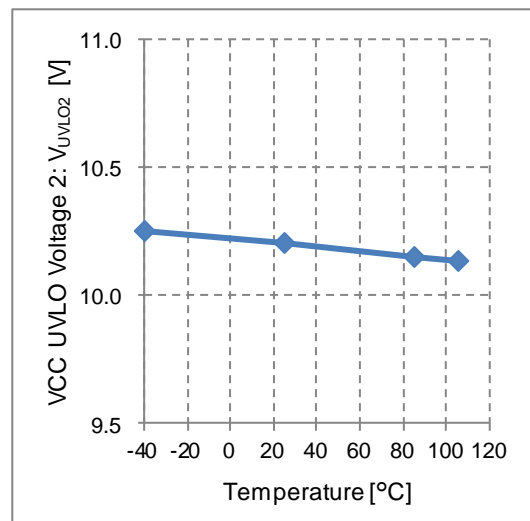


Figure 19. VCC UVLO Voltage 2 vs Temperature

特性データ (参考データ) — 続き

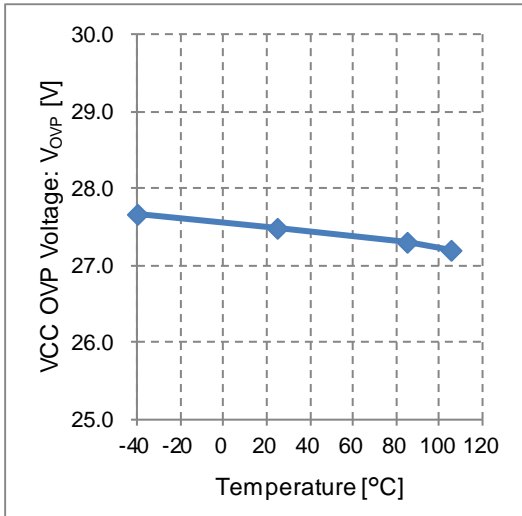


Figure 20. VCC OVP Voltage vs Temperature

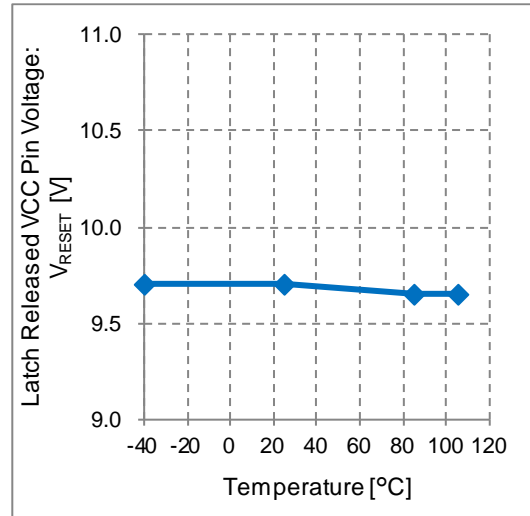


Figure 21. Latch Released VCC Pin Voltage vs Temperature

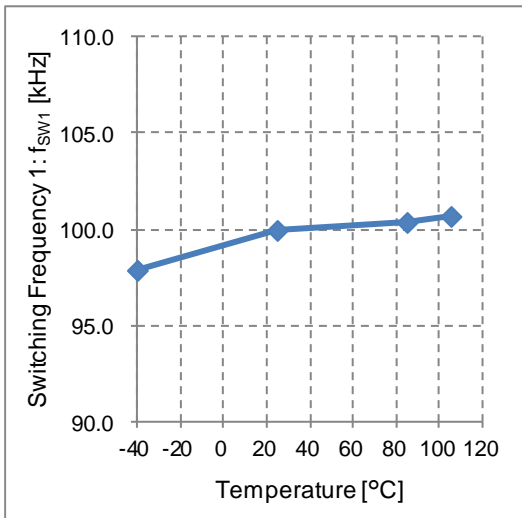


Figure 22. Switching Frequency 1 vs Temperature

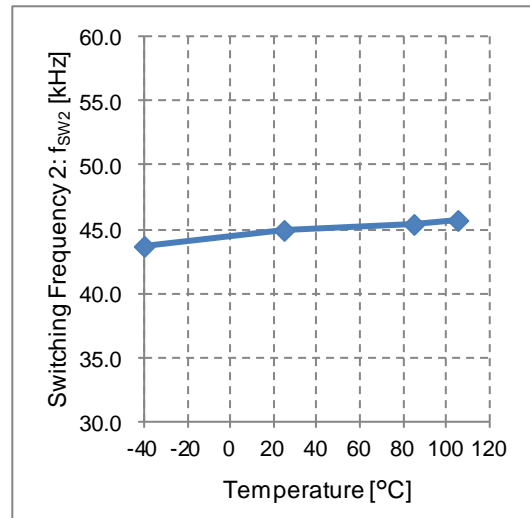


Figure 23. Switching Frequency 2 vs Temperature

特性データ (参考データ) — 続き

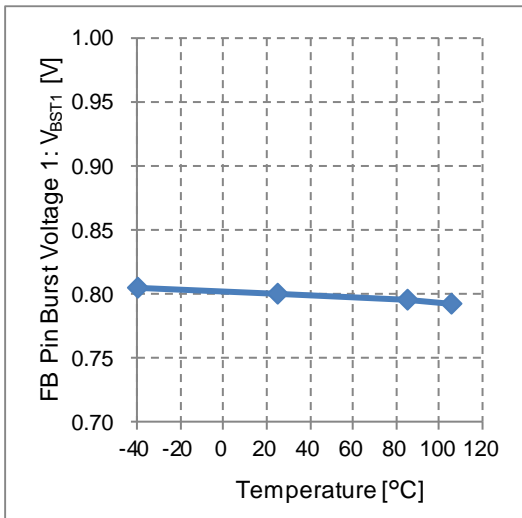


Figure 24. FB Pin Burst Voltage 1 vs Temperature

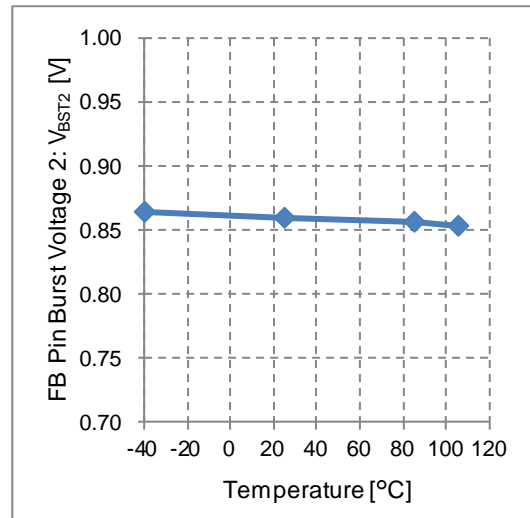


Figure 25. FB Pin Burst Voltage 2 vs Temperature

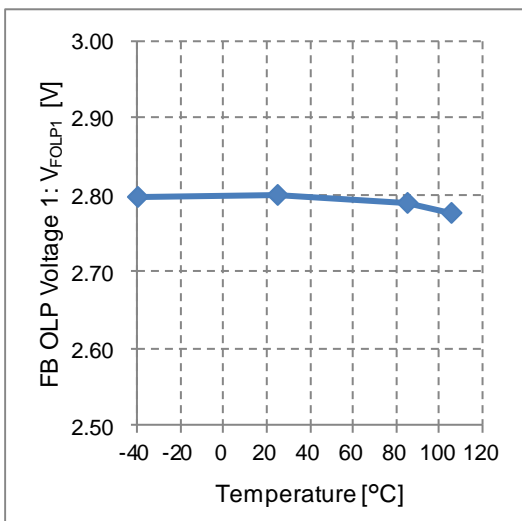


Figure 26. FB OLP Voltage 1 vs Temperature

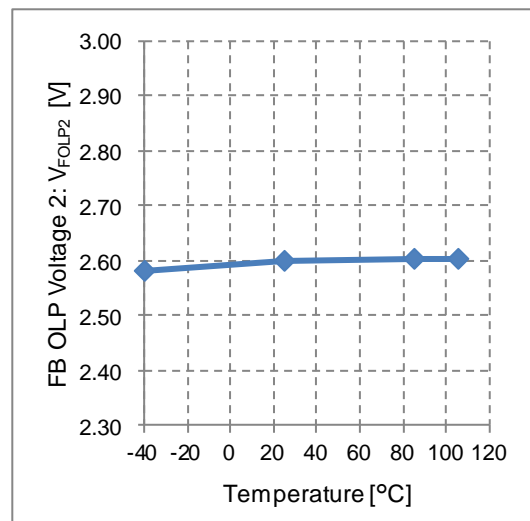


Figure 27. FB OLP Voltage 2 vs Temperature

特性データ (参考データ) — 続き

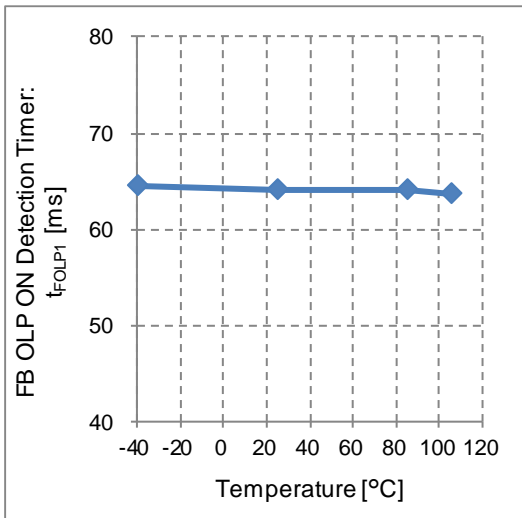


Figure 28. FB OLP ON Detection Timer vs Temperature

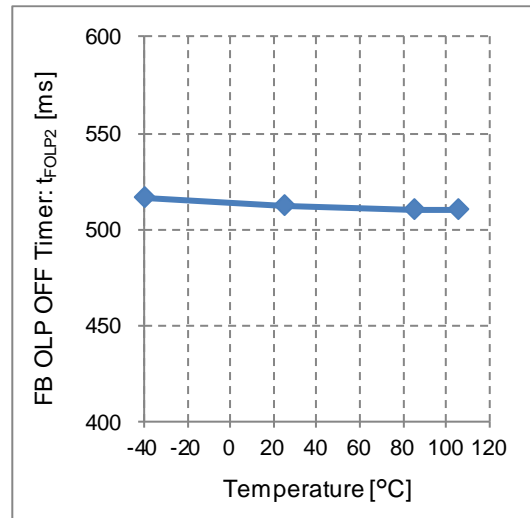


Figure 29. FB OLP OFF Timer vs Temperature

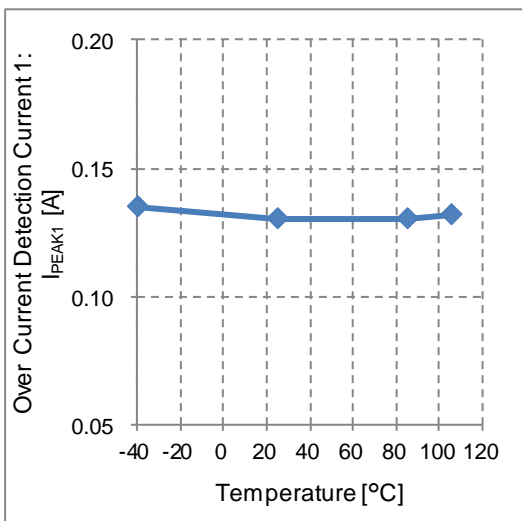


Figure 30. Over Current Detection Current 1 vs Temperature

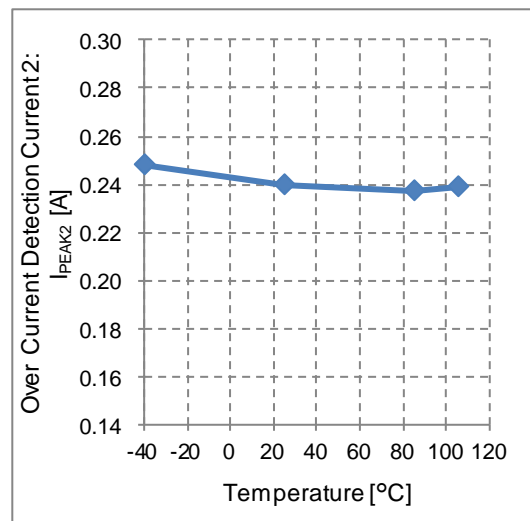


Figure 31. Over Current Detection Current 2 vs Temperature

特性データ (参考データ) — 続き

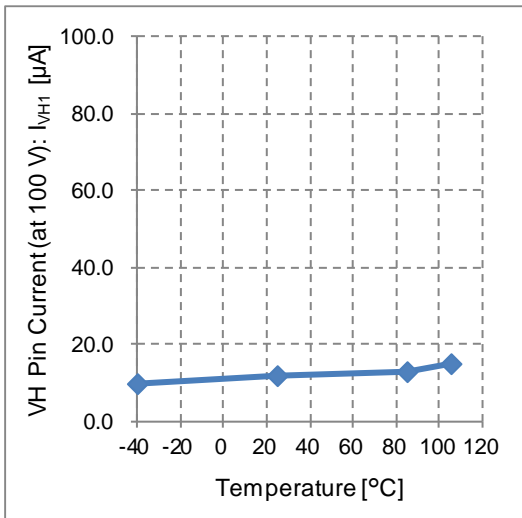


Figure 32. VH Pin Current (at 100 V) vs Temperature

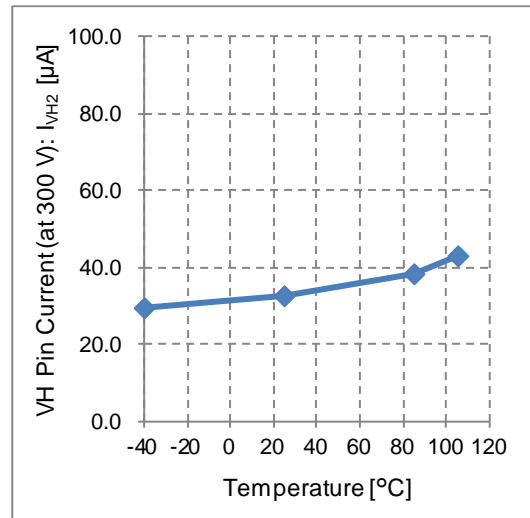


Figure 33. VH Pin Current (at 300V) vs Temperature

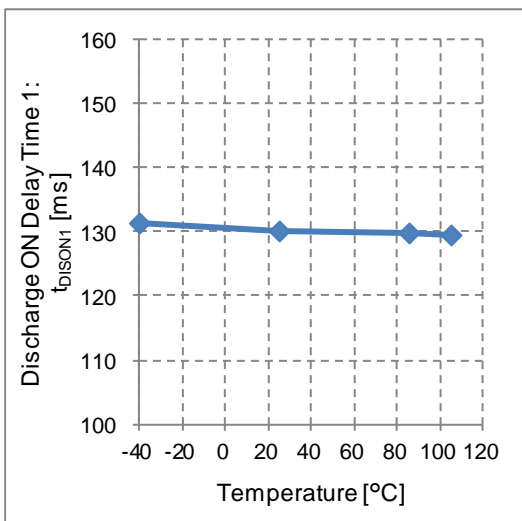


Figure 34. Discharge ON Delay Time 1 vs Temperature

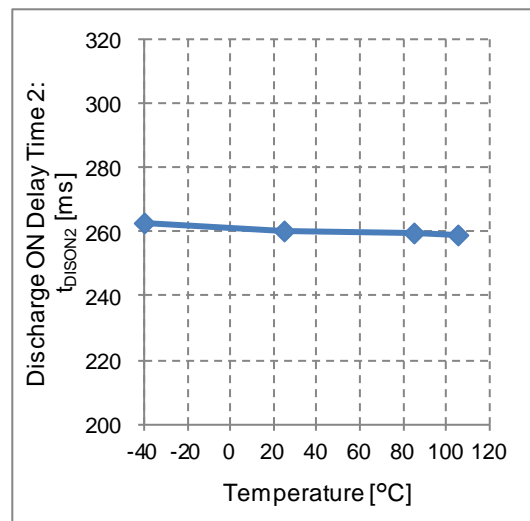


Figure 35. Discharge ON Delay Time 2 vs Temperature

特性データ (参考データ) — 続き

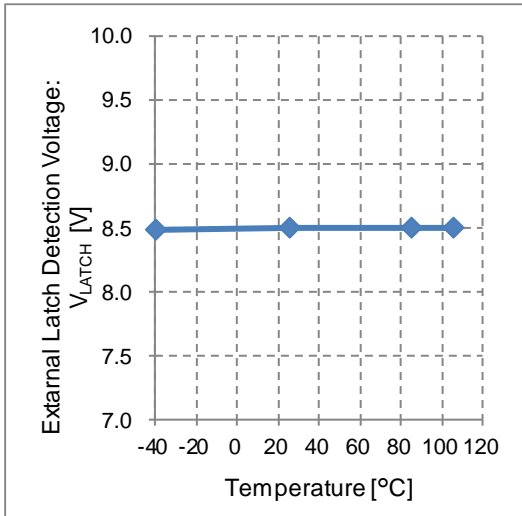


Figure 36. External Latch Detection Voltage vs Temperature

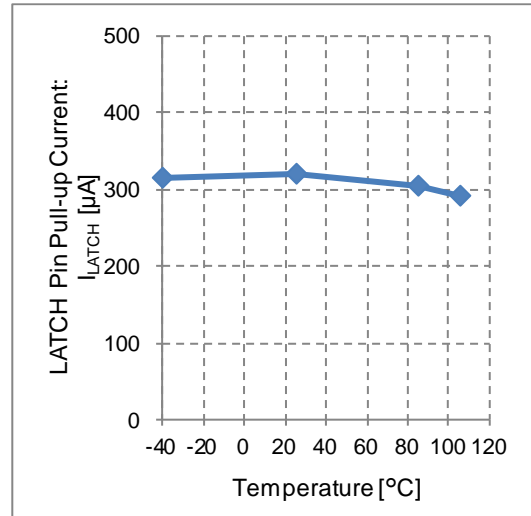


Figure 37. LATCH Pin Pull-up Current vs Temperature

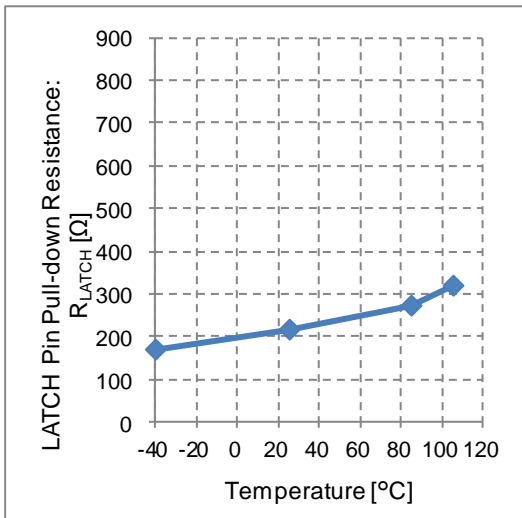
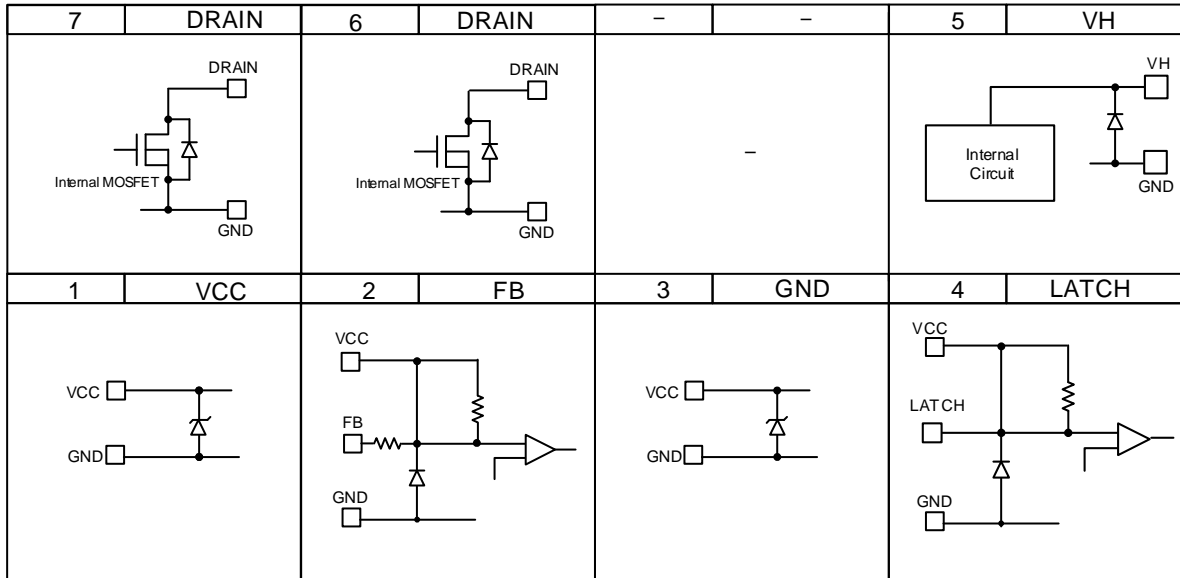


Figure 38. LATCH Pin Pull-down Resistance vs Temperature

入出力等価回路図



**使用上の注意****1. 電源の逆接続について**

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。

**2. 電源ラインについて**

基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。グラウンドラインについても、同様のパターン設計を考慮してください。また、LSI のすべての電源端子について電源-グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量低下が起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

**3. グラウンド電位について**

グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。

**4. グラウンド配線パターンについて**

小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

**5. 推奨動作条件について**

推奨動作条件で規定される範囲で IC の機能・動作を保証します。また、特性値は電気的特性で規定される各項目の条件下においてのみ保証されます。

**6. ラッシュカレントについて**

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

**7. セット基板での検査について**

セット基板での検査時に、インピーダンスの低い端子にコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

**8. 端子間ショートと誤装着について**

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けた場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

**9. 未使用の入力端子の処理について**

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

## 使用上の注意 — 続き

## 10. 各入力端子について

本 IC は、各素子間に素子分離のための P+アイソレーションと、P 基板を有しています。この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。

例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、

○抵抗では、GND > (端子 A)の時、トランジスタ(NPN)では GND > (端子 B)の時、P-N 接合が寄生ダイオードとして動作します。

○また、トランジスタ(NPN)では、GND > (端子 B)の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。

IC の構造上、寄生素子は電位関係によって必然的に行われます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND(P 基板)より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。アプリケーションにおいて電源端子と各端子電圧が逆になった場合、内部回路または素子を損傷する可能性があります。例えば、外付けコンデンサに電荷がチャージされた状態で、電源端子が GND にショートされた場合などです。また、電源端子直列に逆流防止のダイオードもしくは各端子と電源端子間にバイパスのダイオードを挿入することを推奨します。

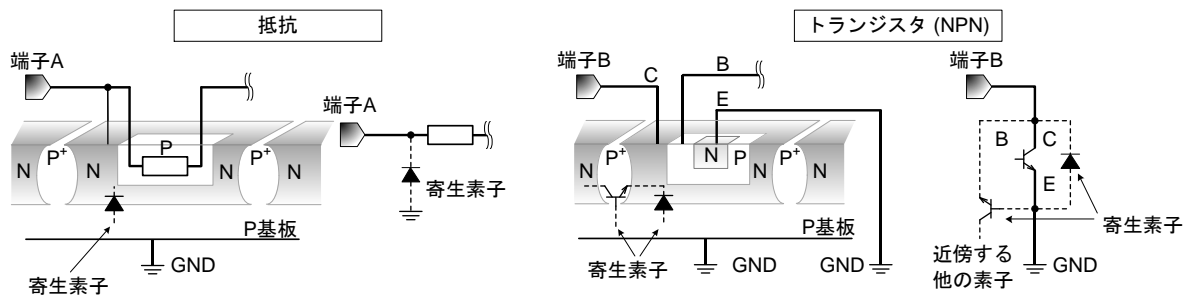


Figure 39. IC 構造例

## 11. セラミック・コンデンサの特性変動について

外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮のうえ、定数を決定してください。

## 12. 温度保護回路について

IC を熱破壊から防ぐための温度保護回路を内蔵しております。最高接合部温度内でご使用いただきますが、万が一最高接合部温度を超えた状態が継続すると、温度保護回路が動作し出力パワー素子が OFF します。その後チップ温度  $T_j$  が低下すると回路は自動で復帰します。なお、温度保護回路は絶対最大定格を超えた状態での動作となりますので、温度保護回路を使用したセット設計などは、絶対に避けてください。

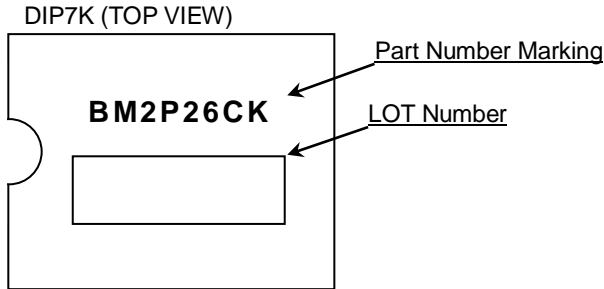
## 13. 過電流保護回路について

出力には電流能力に応じた過電流保護回路が内部に内蔵されているため、負荷ショート時には IC 破壊を防止しますが、この保護回路は突発的な事故による破壊防止に有効なもので、連続的な保護回路動作、過渡時でのご使用に対応するものではありません。

発注形名情報

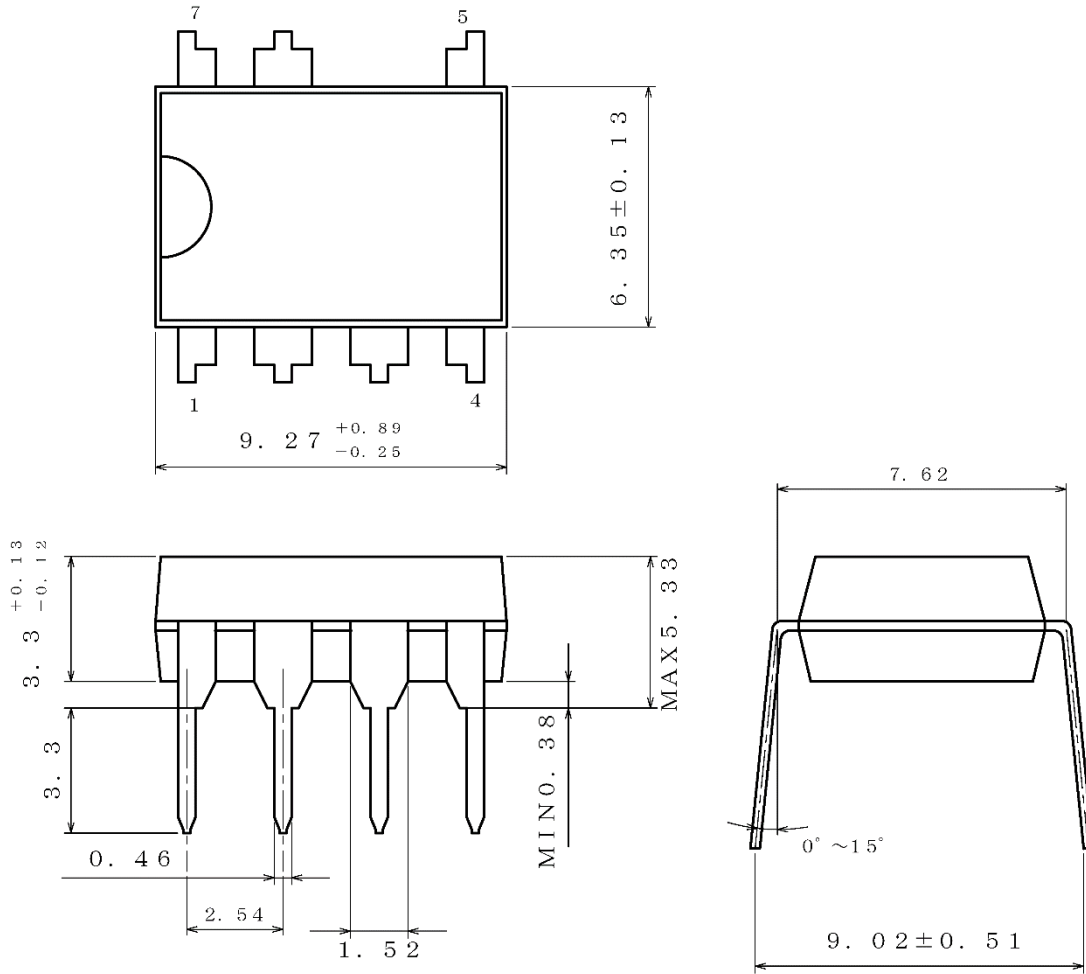
B M 2 P 2 6 C K - Z

標印図



外形寸法図と包装・フォーミング仕様

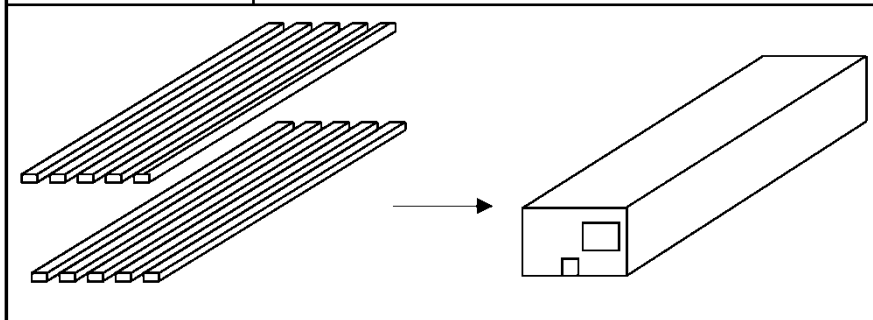
Package Name	DIP7K
--------------	-------



(UNIT : mm)  
 PKG : DIP7K  
 Drawing No. EX001-0076

<包装形態、包装数量、包装方向>

包装形態	コンテナチューブ
包装数量	2000pcs
包装方向	1コンテナチューブ内での製品方向は一定



## 改訂履歴

日付	版	変更内容
2019.07.11	001	新規作成

# ご注意

## ローム製品取扱い上の注意事項

1. 本製品は一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器等）への使用を意図して設計・製造されております。したがって、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器<sup>(Note 1)</sup>、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
  - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
  - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
3. 本製品は、一般的な電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
  - ①水・油・薬液・有機溶剤等の液体中でのご使用
  - ②直射日光・屋外暴露、塵埃中でのご使用
  - ③潮風、Cl<sub>2</sub>、H<sub>2</sub>S、NH<sub>3</sub>、SO<sub>2</sub>、NO<sub>2</sub>等の腐食性ガスの多い場所でのご使用
  - ④静電気や電磁波の強い環境でのご使用
  - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
  - ⑥本製品を樹脂等で封止、コーティングしてのご使用。
  - ⑦はんだ付けの後に洗浄を行わない場合(無洗浄タイプのフラックスを使用される場合は除く。ただし、残渣については十分に確認をお願いします。)又は、はんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合
  - ⑧本製品が結露するような場所でのご使用。
4. 本製品は耐放射線設計はなされておられません。
5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
6. パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
7. 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

## 実装及び基板設計上の注意事項

1. ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
2. はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

## **応用回路、外付け回路等に関する注意事項**

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

## **静電気に対する注意事項**

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。(人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等)

## **保管・運搬上の注意事項**

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
  - ①潮風、Cl<sub>2</sub>、H<sub>2</sub>S、NH<sub>3</sub>、SO<sub>2</sub>、NO<sub>2</sub>等の腐食性ガスの多い場所での保管
  - ②推奨温度、湿度以外での保管
  - ③直射日光や結露する場所での保管
  - ④強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き(梱包箱に表示されている天面方向)で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

## **製品ラベルに関する注意事項**

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

## **製品廃棄上の注意事項**

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

## **外国為替及び外国貿易法に関する注意事項**

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

## **知的財産権に関する注意事項**

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等(ソフトウェア含む)との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

## **その他の注意事項**

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

**一般的な注意事項**

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。