

絶対最大定格 (Ta=25°C)

項 目	記号	定 格	単位	条 件
最大印加電圧 1	V _{max1}	-0.3~30	V	VCC
最大印加電圧 2	V _{max2}	-0.3~6.5	V	SOURCE, FB, BR
最大印加電圧 3	V _{max3}	650	V	DRAIN
ドレイン電流 パルス	I _{DP}	10.40	A	P _w =10us, Duty cycle=1% (BM2P011)
ドレイン電流 パルス	I _{DP}	5.20	A	P _w =10us, Duty cycle=1% (BM2P031)
ドレイン電流 パルス	I _{DP}	2.60	A	P _w =10us, Duty cycle=1% (BM2P051)
ドレイン電流 パルス	I _{DP}	1.30	A	P _w =10us, Duty cycle=1% (BM2P091)
許容損失	P _d	2000	mW	
動作温度範囲	T _{opr}	-40 ~ +105	°C	
最大ジャンクション温度	T _{JMAX}	150	°C	
保存温度範囲	T _{str}	-55 ~ +150	°C	

(Note1) 74.2x74.2x1.6mm (ガラスエポキシ 2 層基板) に実装時。Ta=25°C以上で使用する時は 16 mW/°Cで減じる。

推奨動作条件 (Ta=25°C)

項 目	記号	定 格	単位	条 件
電源電圧範囲 1	V _{CC}	8.9~26.0	V	VCC 端子電圧
電源電圧範囲 2	V _{DRAIN}	~650	V	DRAIN 端子電圧

MOSFET 部 電気的特性 (特に指定のない限り Ta=25°C, VCC=15V)

項目	記号	仕様			単位	条件
		最小	標準	最大		
[MOSFET Block]						
ドレイン・ソース間電圧	$V_{(BR)DDS}$	650	-	-	V	$I_D=1mA / V_{GS}=0V$
ドレイン漏れ電流	I_{DSS}	-	-	100	uA	$V_{DS}=650V / V_{GS}=0V$
オン抵抗	$R_{DS(ON)}$	-	1.4	2.0	Ω	$I_D=0.25A / V_{GS}=10V$ (BM2P011)
オン抵抗	$R_{DS(ON)}$	-	2.4	3.6	Ω	$I_D=0.25A / V_{GS}=10V$ (BM2P031)
オン抵抗	$R_{DS(ON)}$	-	4.0	5.5	Ω	$I_D=0.25A / V_{GS}=10V$ (BM2P051)
オン抵抗	$R_{DS(ON)}$	-	8.5	12.0	Ω	$I_D=0.25A / V_{GS}=10V$ (BM2P091)

制御 IC 部 電気的特性 (特に指定のない限り Ta=25℃、VCC=15V)

項目	記号	仕様			単位	条件
		最小	標準	最大		
[回路電流]						
回路電流(ON)1	I _{ON1}	700	950	1200	μA	FB=2.0V(PULSE 動作時) BM2P011
回路電流(ON)1	I _{ON1}	550	775	1050	μA	FB=2.0V(PULSE 動作時) BM2P031
回路電流(ON)1	I _{ON1}	410	600	790	μA	FB=2.0V(PULSE 動作時) BM2P051
回路電流(ON)1	I _{ON1}	350	500	650	μA	FB=2.0V(PULSE 動作時) BM2P091
回路電流(ON)2	I _{ON2}	-	400	500	μA	FB=0.0V(バースト動作時)
[VCC 端子 保護機能]						
VCC UVLO 電圧 1	V _{UVLO1}	12.50	13.50	14.50	V	VCC 上昇時
VCC UVLO 電圧 2	V _{UVLO2}	7.50	8.20	8.90	V	VCC 下降時
VCC UVLO ヒステリシス	V _{UVLO3}	-	5.30	-	V	V _{UVLO3} = V _{UVLO1} - V _{UVLO2}
VCC OVP 電圧 1	V _{OVP1}	26.0	27.5	29.0	V	VCC 上昇時
ラッチ解除 VCC 電圧	V _{LATCH}	-	V _{UVLO2} -0.5	-	V	
VCC リチャージ開始電圧	V _{CHG1}	7.70	8.70	9.70	V	
VCC リチャージ停止電圧	V _{CHG2}	12.00	13.00	14.00	V	
ラッチマスク時間	T _{LATCH}	50	100	150	us	
サーマルシャットダウン温度	T _{SD}	118	145	-	°C	制御 IC 部
PWM 方式 DC/DC ドライバ部]						
発振周波数 1	F _{SW1}	60	65	70	KHz	FB=2.00V
発振周波数 2	F _{SW2}	20	25	30	KHz	FB=0.40V
周波数ホッピング幅 1	F _{DEL1}	-	4.0	-	KHz	FB=2.0V
ホッピング変動周波数	F _{CH}	75	125	175	Hz	
ソフトスタート時間 1	T _{SS1}	0.30	0.50	0.70	ms	
ソフトスタート時間 2	T _{SS2}	0.60	1.00	1.40	ms	
ソフトスタート時間 3	T _{SS3}	1.20	2.00	2.80	ms	
ソフトスタート時間 4	T _{SS4}	4.80	8.00	11.20	ms	
最大 DUTY	D _{max}	68.0	75.0	82.0	%	
FB 端子プルアップ抵抗	R _{FB}	23	30	37	kΩ	
FB / CS ゲイン	Gain	-	4.00	-	V/V	
FB バースト電圧	V _{BST}	0.300	0.400	0.500	V	FB 下降時
周波数低減開始 FB 電圧	V _{DLT}	1.100	1.250	1.400	V	
FB OLP 電圧 1a	V _{FOLP1A}	2.60	2.80	3.00	V	過負荷検出 (FB 上昇時)
FB OLP 電圧 1b	V _{FOLP1B}	-	2.60	-	V	過負荷検出 (FB 下降時)
FB OLP ON 検出タイマー	T _{FOLP1}	40	64	88	ms	
FB OLP 起動タイマー	T _{FOLP1b}	26	32	38	ms	
FB OLP OFF タイマー	T _{FOLP2}	358	512	666	ms	
[過電流検出部]						
過電流検出電圧	V _{CS}	0.380	0.400	0.420	V	Ton=0us
過電流検出電圧 SS1	V _{CS_SS1}	-	0.100	-	V	0[ms] ~ Tss1[ms]
過電流検出電圧 SS2	V _{CS_SS2}	-	0.150	-	V	Tss1 [ms] ~ Tss2 [ms]
過電流検出電圧 SS3	V _{CS_SS3}	-	0.200	-	V	Tss2 [ms] ~ Tss3[ms]
過電流検出電圧 SS4	V _{CS_SS4}	-	0.300	-	V	Tss3 [ms] ~ Tss4 [ms]
Leading Edge Blanking 時間	T _{LEB}	-	250	-	ns	
過電流検出 AC 補正係数	K _{CS}	12	20	28	mV/us	
SOURCE 端子ショート保護電圧	V _{CSSHT}	0.020	0.050	0.080	V	
[起動回路部]						
起動電流 1	I _{START1}	0.100	0.500	1.000	mA	VCC= 0V
起動電流 2	I _{START2}	1.000	3.000	6.000	mA	VCC=10V
OFF 電流	I _{START3}	-	10	20	uA	UVLO 解除後の DRAIN 端子からの 流入電流。(MOSFET OFF 時)
起動電流切り替え電圧	V _{SC}	0.800	1.500	2.100	V	

制御 IC 部 電気的特性 (特に指定のない限り Ta=25°C、VCC=15V)

項目	記号	仕様			単位	条件
		最小	標準	最大		
[BR 端子]						
BR 端子 UVLO 検出電圧 1	V _{BR1}	0.45	0.50	0.55	V	BR 上昇時
BR 端子 UVLO 検出電圧 2	V _{BR2}	0.29	0.35	0.41	V	BR 下降時
BR 端子 UVLO ヒステリシス電圧	V _{BR3}	-	0.15	-	V	V _{BR3} =V _{BR1} -V _{BR2}
BR 端子 UVLO 検出遅延時間 1	T _{BR1}	50	100	150	us	BR 上昇時
BR 端子 UVLO 検出遅延時間 2	T _{BR2}	150	256	350	ms	BR 下降時
BR 端子 OVP 検出電圧 1	V _{BR4}	2.00	2.10	2.20	V	BR 上昇時
BR 端子 OVP 検出電圧 2	V _{BR5}	1.90	2.00	2.10	V	BR 下降時
BR 端子 OVP ヒステリシス電圧	V _{BR6}	-	0.10	-	V	V _{BR6} =V _{BR4} -V _{BR5}
BR 端子 OVP 検出遅延時間 1	T _{BR3}	50	100	150	us	BR 上昇時
BR 端子 OVP 検出遅延時間 2	T _{BR4}	50	100	150	us	BR 下降時

ピン配置

Table 1. ピン配置

NO.	Pin Name	I/O	Function	ESD Diode	
				VCC	GND
1	SOURCE	I/O	MOSFET SOURCE 端子	○	○
2	BR.	I	AC 電圧 入力端子	-	○
3	GND	I/O	GND pin	○	-
4	FB	I	フィードバック信号入力端子	-	○
5	VCC	I	電源入力端子	-	○
6	DRAIN	I/O	MOSFET DRAIN 端子	-	-
7	DRAIN	I/O	MOSFET DRAIN 端子	-	-

入出力等価回路図

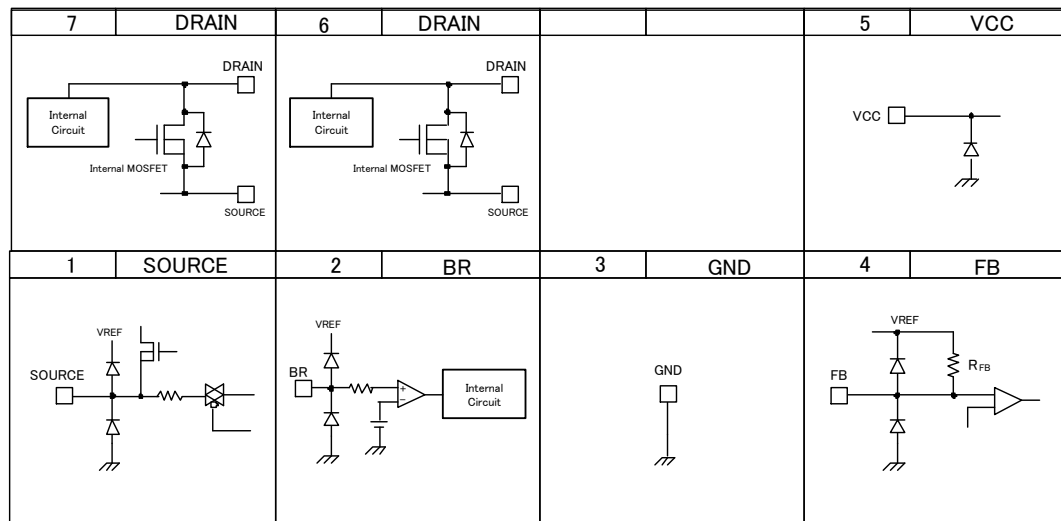


Figure 2. 入出力等価回路図

ブロックダイアグラム

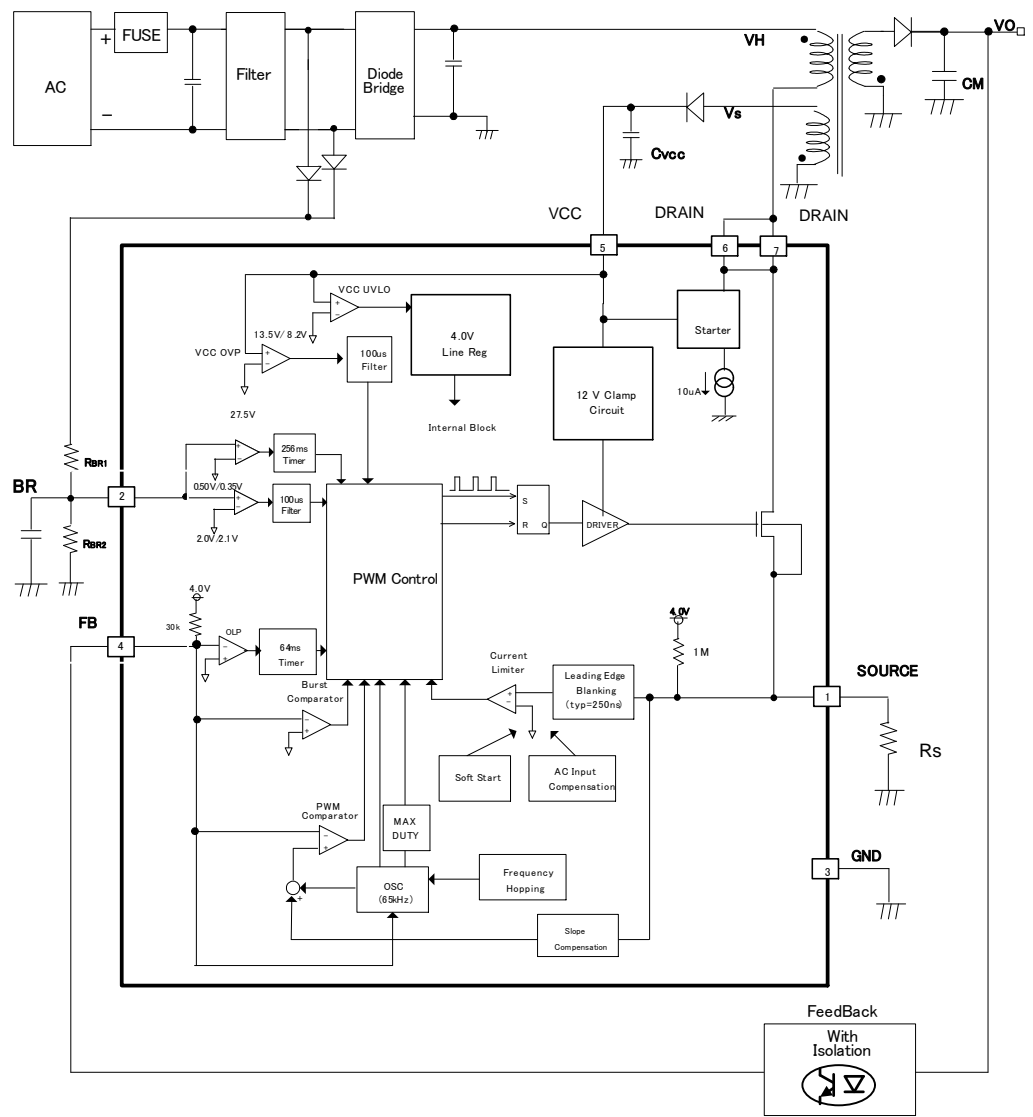


Figure 3. ブロックダイアグラム

各ブロックの説明

(1)起動回路 (DRAIN : 6,7pin)

本 IC は、起動回路(650V 耐圧)を内蔵しています。そのため、低待機電力かつ高速起動が可能となります。起動後は、アイドリング電流 I_{START3} (typ=10uA) のみの消費電力となります。起動時間の参考値を Figure 6 に示します。C_{VCC}=10uF 時は、0.1sec 以下の起動が可能です。

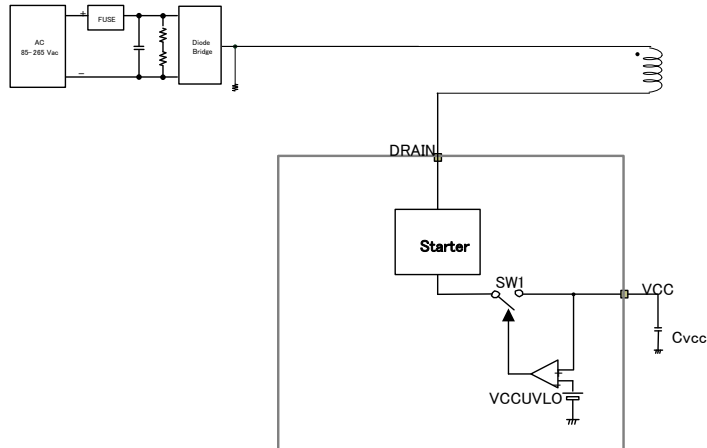


Figure 4. 起動回路ブロック図

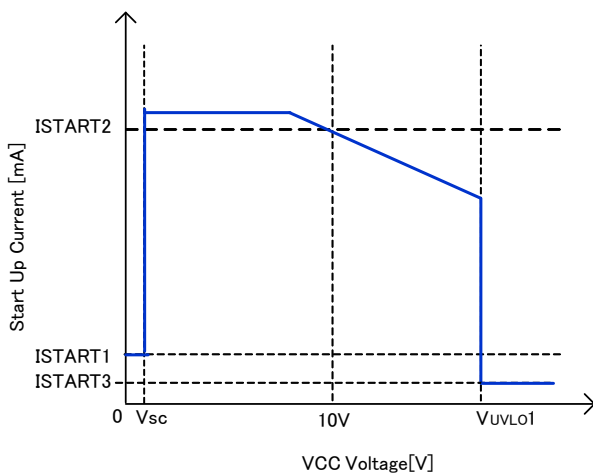


Figure 5. 起動電流 vs VCC 電圧

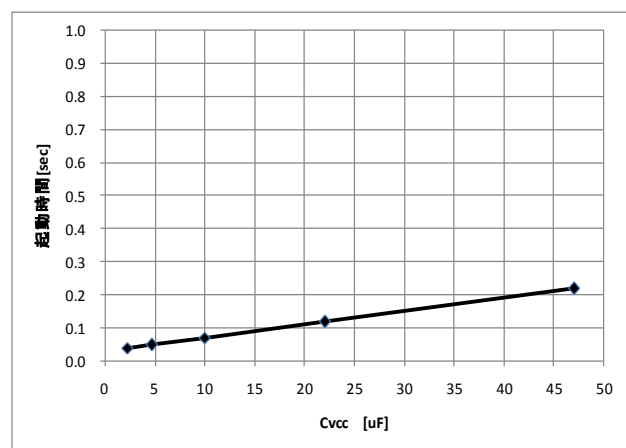


Figure 6. 起動時間 (参考値)

*起動電流は、DRAIN 端子からの電流です。

ex) Vac=100V 時、起動回路単体の消費電力
 $P_{VH} = 100V \cdot \sqrt{2} \cdot 10\mu A = 1.41mW$

ex) Vac=240V 時、起動回路単体の消費電力
 $P_{VH} = 240V \cdot \sqrt{2} \cdot 10\mu A = 3.38mW$

(2)起動シーケンス (起動ソフトスタート動作、軽負荷動作、過負荷保護による自己復帰動作)

起動シーケンスを Figure 7 に示します。

各々の詳細な説明は、各章で説明します。

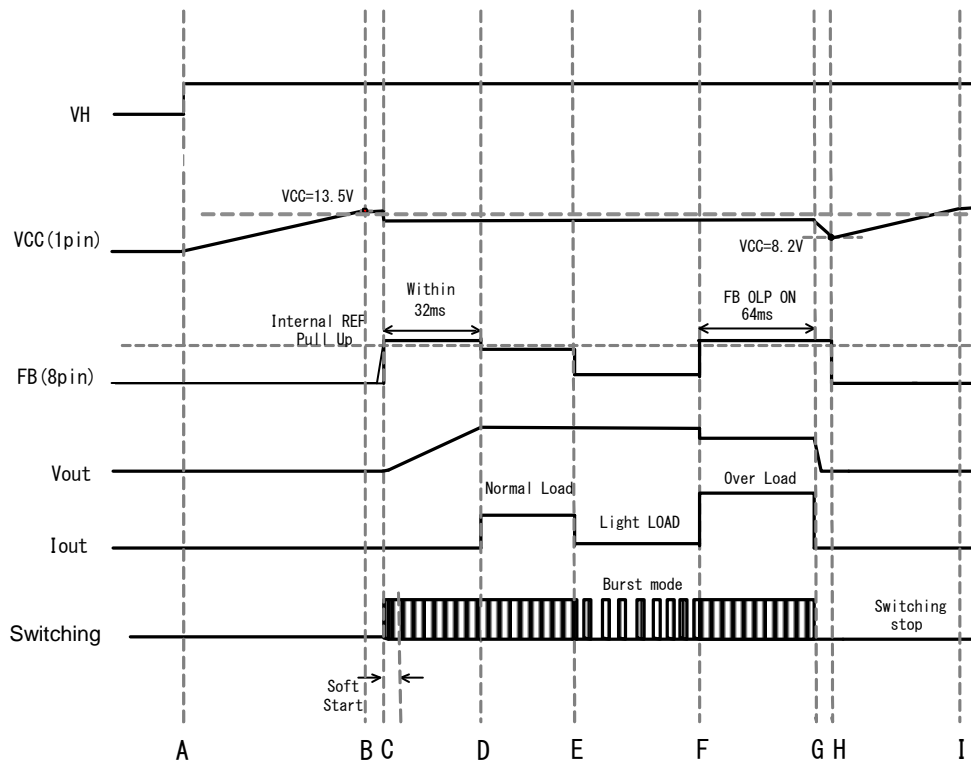


Figure 7. 起動シーケンス タイムチャート

- A: 入力電圧 V_H が印加
- B: VCC 電圧が上昇し、VCC 電圧 $> V_{UVLO1}$ ($13.5V_{typ}$) を超えると IC 動作開始。他の保護機能=正常と判断した場合、スイッチング動作を開始します。起動開始から 2 次側出力電圧が一定以上になるまでの間、VCC 端子消費電流によって VCC 電圧が降下します。VCC 電圧 $< V_{CHG1}$ ($8.7V_{typ}$) となった場合は VCC リチャージ回路が動作します。
- C: ソフトスタート機能を有しており、過度な電圧上昇、電流上昇が起こらないように、過電流リミッタ値を制限します。
- D: スイッチング動作が開始すると、VOUT が上昇します。出力電圧が安定すると補助巻き線を介して、VCC 電圧も安定します。VCCUVLO 解除開始後、出力電圧は T_{FOLP1b} ($32ms_{typ}$) 以内に規定の電圧となるように設定してください。
- E: 軽負荷時、FB 電圧 $< V_{BST}$ ($0.40V_{typ}$) となると、消費電力を抑えるためバースト動作となります。バースト動作時は、低消費電流モードとなります。
- F: FB 電圧 $> V_{FOLP1A}$ ($\approx 2.8V_{typ}$) の時、過負荷動作となります。
- G: FB 電圧 $> V_{FOLP1A}$ ($\approx 2.8V_{typ}$) で FBOLP 検出期間が T_{FOLP1} ($64ms_{typ}$) 以上続いた場合、スイッチング停止します。FB 電圧 $< V_{FOLP1B}$ の状態になると、IC 内部 FB OLP のタイマーはリセットされます。
- H: VCC 電圧 $< V_{UVLO2}$ ($8.2V_{typ}$) 以下になると、再起動します。
- I: IC の回路電流が減少し、VCC 電圧が上昇します。(B と同様)

(3) VCC 端子保護機能

本 IC には VCC 端子の低電圧保護機能 VCC UVLO (Under Voltage Protection) と過電圧保護機能 VCC OVP (Over Voltage Protection), および VCC 電圧が低下した場合に動作する VCC 充電機能が内蔵されています。VCC UVLO、VCC OVP 機能は VCC 電圧が低下時や過大時にスイッチング用 MOSFET の破壊を防止するための機能です。

VCC 充電機能は VCC 電圧低下時に起動回路より高電圧ラインから充電を行い、二次側出力電圧を安定化します。

(3-1) VCC UVLO / VCC OVP 機能

VCC UVLO は電圧ヒステリシスを持つ自己復帰型の保護、VCC OVP はラッチ型の保護となります。VCCOVP には、 T_{LATCH} (typ=100us) のマスク時間が内蔵しています。これは、VCC 端子電圧 $> V_{OVP1}$ (typ=27.5V) の状態が、 T_{LATCH} (typ=100us) 続いた場合に、検出を行います。

この機能により、VCC 端子に発生するサージ、etc をマスクします。

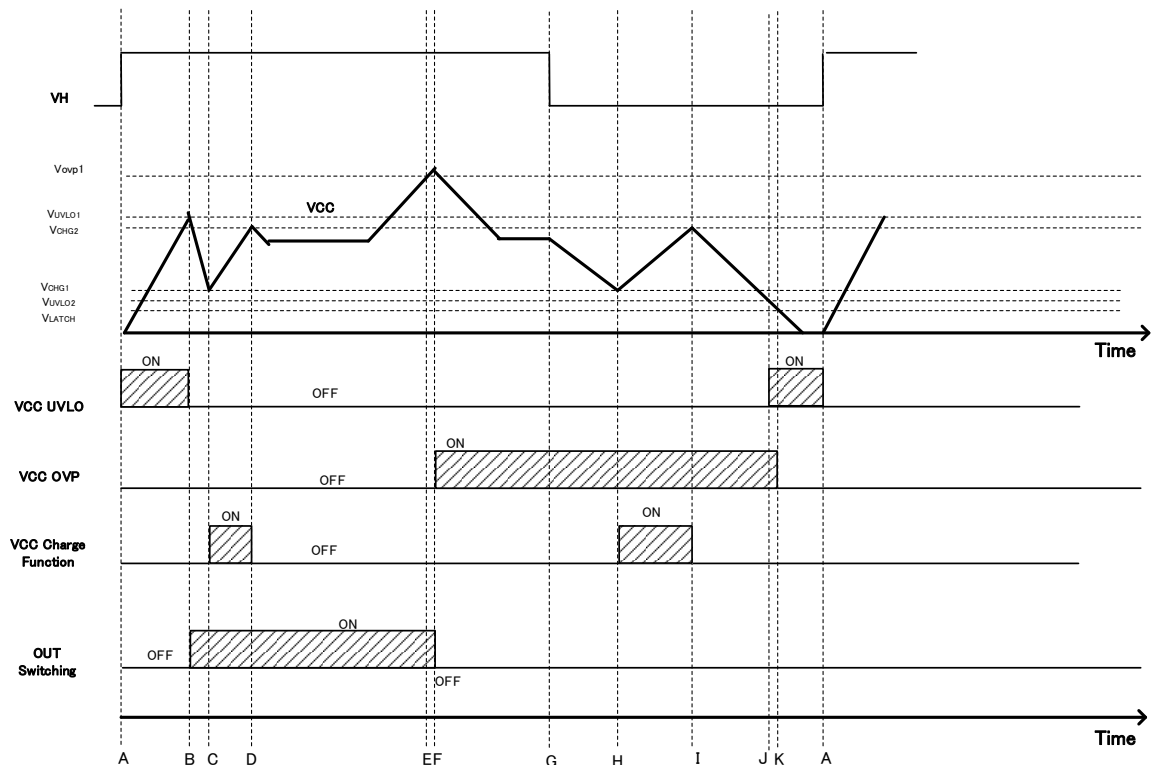


Figure 8. VCC UVLO / OVP タイムチャート

- A: DRAIN 端子電圧印加、VCC 端子電圧が上昇開始
- B: VCC 端子電圧 $> V_{UVLO1}$ 、VCC UVLO 機能が解除され、DC/DC 動作開始します。
- C: VCC 端子電圧 $< V_{CHG1}$ 、VCC 充電機能が動作して VCC 端子電圧を上昇します。
- D: VCC 端子電圧 $> V_{CHG2}$ 、VCC 充電機能が停止します。
- E: VCC 端子電圧 $> V_{OVP1}$ で VCCOVP 検出します。
- F: VCC 端子電圧 $> V_{OVP1}$ の状態が T_{LATCH} (typ = 100us) 続いたとき、VCCOVP 機能によりラッチ停止します。
- G: 高電圧ライン VH が低下。
- H: C と同じです。
- I: D と同じです。
- J: VCC $< V_{UVLO2}$ 、VCC UVLO 機能が動作して、スイッチング停止します。
- K: VCC $< V_{LATCH}$ ラッチ解除されます。

(3-2) VCC 充電機能

一度 VCC 端子 $> V_{UVLO1}$ となり IC が起動してから、その後に VCC 端子電圧が VCC 端子 $< V_{CHG1}$ に低下すると、VCC 充電機能が動作します。このとき DRAIN 端子から起動回路を通して VCC 端子を充電します。この動作により、VCC 起動不良が発生しません。

VCC 端子を充電して、VCC 端子 $> V_{CHG2}$ に上昇しますと、充電を終了します。この動作を Figure 9 に示します。

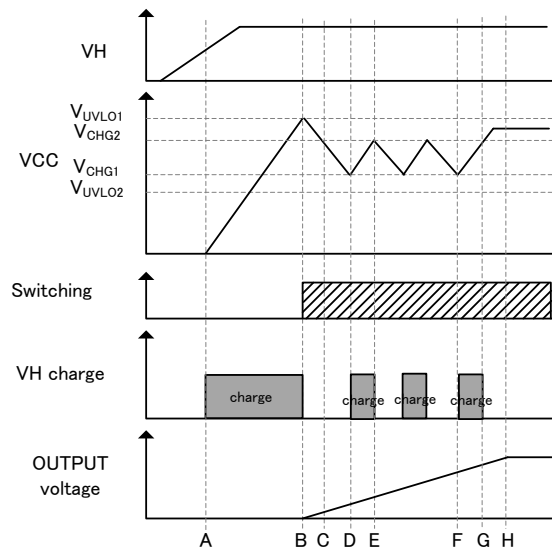


Figure 9. VCC 端子充電動作

- A: DRAIN 端子電圧が上昇して、VCC 充電機能により VCC 端子に充電開始
- B: VCC 端子電圧 $> V_{UVLO1}$ 、VCC UVLO 機能が解除され、VCC 充電機能が停止し、DC/DC 動作開始します。
- C: 起動時、出力電圧が低いため VCC 端子電圧が低下します。
- D: VCC 端子電圧 $< V_{CHG1}$ 、VCC 充電機能が動作して VCC 端子電圧を上昇します。
- E: VCC 端子電圧 $> V_{CHG2}$ 、VCC 充電機能が停止します。
- F: VCC 端子電圧 $< V_{CHG1}$ 、VCC 充電機能が動作して VCC 端子電圧を上昇します。
- G: VCC 端子電圧 $> V_{CHG2}$ 、VCC 充電機能が停止します。
- H: 出力電圧が起動終了し、補助巻線より VCC 端子に充電され、VCC 端子が安定します。

(4) DC/DC ドライバー (PWM コンパレータ、周波数 Hopping、Slope 補償、OSC、バースト)

本 IC はカレントモード PWM 制御を行います。

内部発振器により、スイッチング周波数 (65kHz typ) は固定されています。

スイッチング周波数ホッピング機能を内蔵しており、スイッチング周波数は Figure 10 に示すように変動します。変動周期は 125Hz です。

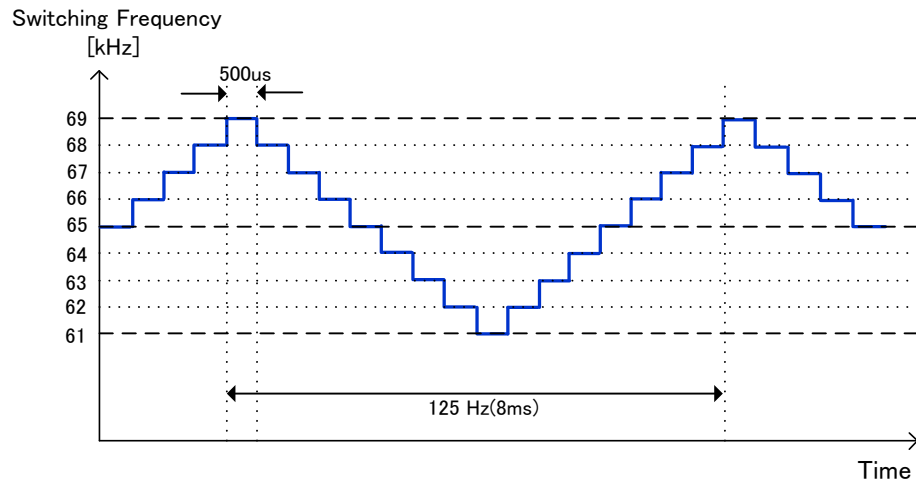


Figure 10. 周波数ホッピング機能

MAXDUTY=75%(typ), MIN Pulse 幅=400ns(typ) に固定されています。

カレントモード制御では、DUTY サイクルが 50%を超えるとサブハーモニック発振を起こす場合があります。この対策としてスロープ補償回路を内蔵しています。

軽負荷時低消費電力を実現するために、バーストモード回路と周波数低減回路を内蔵しています。

FB 端子は、内部電源に R_{FB} (30k Ω .typ) でプルアップされています。2 次側出力電圧 (2 次側負荷電力) により、FB 端子電圧が変化します。FB 端子電圧をモニタして、バーストモード動作と周波数低減動作に入ります。

Figure 11 に FB 電圧及び、スイッチング周波数、DC/DC 動作状態を示します。

- ・ mode1: バースト動作
- ・ mode2: 周波数低減動作 (最大周波数を低減します。)
- ・ mode3: 固定周波数動作 (最大周波数で動作します。)
- ・ mode4: 過負荷動作 (過負荷状態を検知してパルス動作を止めます。)

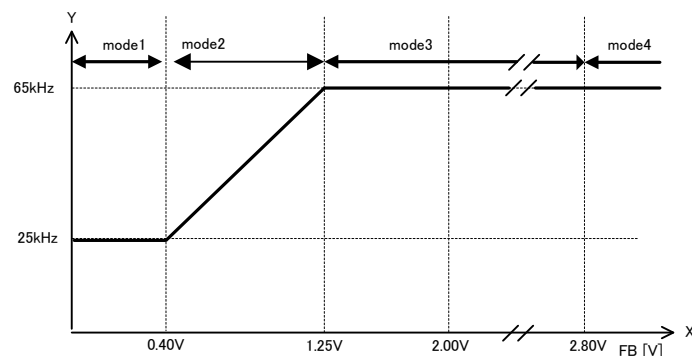


Figure 11. FB 端子電圧によるスイッチング動作状態遷移

(5) 過電流リミッタ

スイッチングサイクルごとの過電流リミッタを内蔵しています。

SOURCE 端子がある一定電圧を超えると、スイッチングを停止します。

AC 電圧補正機能が内蔵しています。この機能は、時間とともに過電流リミッタレベルを増加させることにより、AC 電圧の変化に対して、最大電力を補正する機能となります。Figure 12,13,14 に示します。

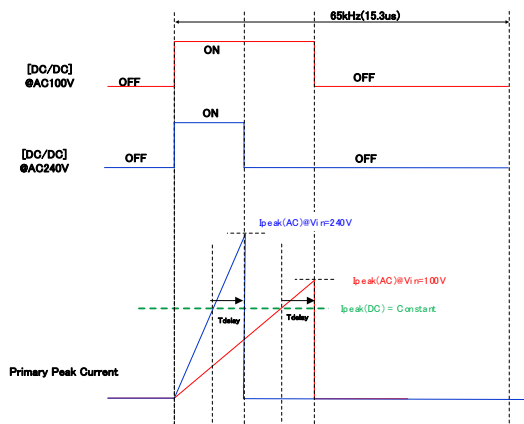


Figure 12. AC 電圧補正機能なしの場合

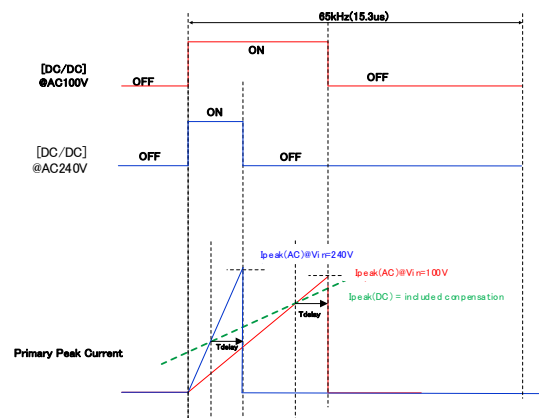


Figure 13. AC 電圧補正機能ありの場合

過負荷モードに入る 1 次側ピーク電流は下記の式で決定されます。

1 次側ピーク電流 $I_{peak} = V_{cs}/R_s + V_{dc}/L_p \cdot T_{delay}$

V_{cs} : IC 内部の過電流リミッタ電圧、 R_s : 電流検出抵抗、 V_{dc} 入力 DC 電圧、 L_p : 1 次側インダクタンス値、 T_{delay} : 過電流リミッタ検出後の遅れ時間

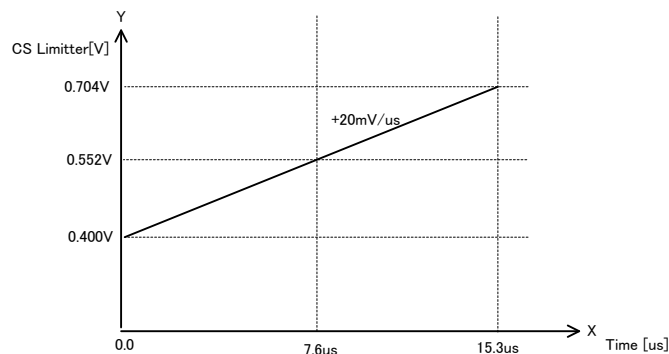


Figure 14. 過電流リミッタ電圧

(6) L.E.B 時間

通常、ドライブ用 MOSFET のターン ON 時に、各容量成分や駆動電流などでサージ電流が発生します。このとき、SOURCE 電圧が上昇するため、過電流リミッタ回路が誤検出する可能性があります。この誤検出防止用に、DRAIN 端子が H→L に切り替わってから 250nsec 間 SOURCE 電圧をマスクする L.E.B 機能 (Leading Edge Blanking 機能) が内蔵されています。

(7) SOURCE 端子ショート保護

SOURCE 端子がショートになった場合、過度の熱が IC にかかり、破壊する可能性があります。
破壊を防止するために、ショート保護回路が内蔵されています。

(8) SOURCE 端子オープン保護

SOURCE 端子が OPEN になった場合、ノイズ等により過度の熱が IC にかかり、破壊する可能性があります。
破壊を防止するために、オープン保護回路が内蔵されています。(自己復帰保護)

(9) 出力過負荷保護機能 (FB OLP コンパレータ)

出力過負荷保護機能とは 2 次側出力の負荷状態を FB 電圧でモニタし、過負荷状態時にスイッチング停止する機能です。

過負荷状態では、出力電圧が低下するためフォトカプラに電流が流れなくなり、FB 電圧は上昇します。

FB 電圧 $> V_{FOLP1A}$ (2.8Vtyp) の状態が T_{FOLP1} (64ms typ) 以上続いた場合、過負荷状態と判断して、スイッチング停止します。FB 端子 $> V_{FOLP1A}$ (2.8Vtyp) の状態から、 T_{FOLP1} (64ms typ) 以内に FB 端子 $< V_{FOLP1B}$ (2.6Vty) よりも低下した場合は、過負荷保護のタイマーがリセットされます。 T_{FOLP1} (64ms typ) の間はスイッチング動作を行います。起動時、FB 端子は IC 内部電圧に抵抗プルアップされているため、 V_{FOLP1A} (2.8Vtyp) 以上の電圧から動作します。そのため、起動時は必ず T_{FOLP1} (64ms typ) 以内に FB 電圧が V_{FOLP1B} (2.6Vtyp) 以下になるように、2 次側出力電圧の起動時間を設定してください。

一度、FBOLP を検出してからの復帰は、 T_{FOLP2} (512ms typ) 間後となります

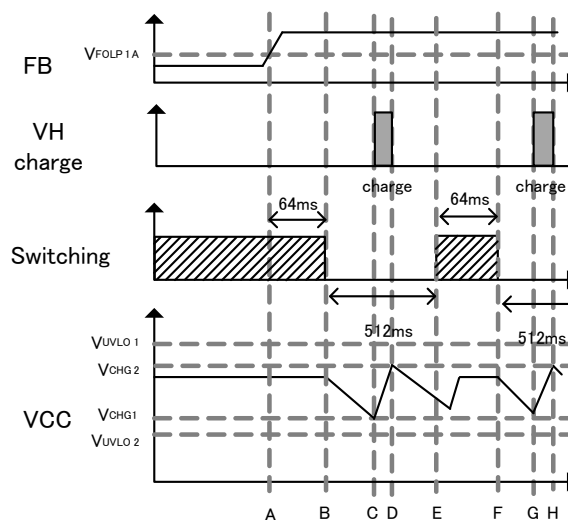


Figure 15. 過負荷保護 自己復帰

- A: $FB > V_{FOLP1A}$ のため、FBOLP コンパレータが過負荷を検出。
- B: A の状態が T_{FOLP1} (typ=64ms) 以上続くと、FB OLP 検出から、 T_{FOLP1} (64 ms typ) 後にスイッチングを停止します。
- C: 過負荷保護によりスイッチング停止中、VCC 電圧が低下して VCC 端子電圧 $< V_{CHG1}$ になると VCC 充電機能が動作して VCC 端子電圧を上昇します。
- D: VCC 充電機能により VCC 端子電圧 $> V_{CHG2}$ になると VCC 充電機能が停止します。
- E: B の時点から T_{FOLP2} (typ =512ms) が経過すると、ソフトスタート動作でスイッチングを開始します。
- F: 過負荷状態が続いている場合は $FB > V_{FOLP1A}$ の状態が続き、E の時点から T_{FOLP1} (typ=64ms) の期間経過するとスイッチングを停止します。
- G: スwitchング停止中、VCC 電圧が低下して VCC 端子電圧 $< V_{CHG1}$ になると VCC 充電機能が動作して、VCC 端子電圧を上昇します。
- H: VCC 充電機能により VCC 端子電圧 $> V_{CHG2}$ になると VCC 充電機能が停止します。

(10) 入力電圧保護機能

本 IC は、入力電圧をモニターする BR 端子 UVLO、OVP 機能を内蔵しています。

入力電圧をモニターし、IC の破壊を防ぎます。接続方法としては、AC 電圧及び DC 電圧の 2 種類のモニターが可能です。

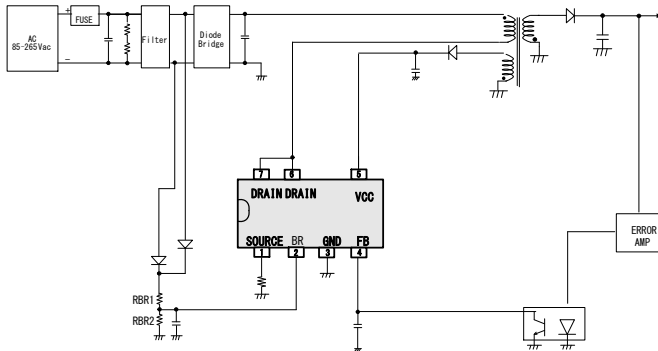


Figure 16(a). AC 電圧モニター設定

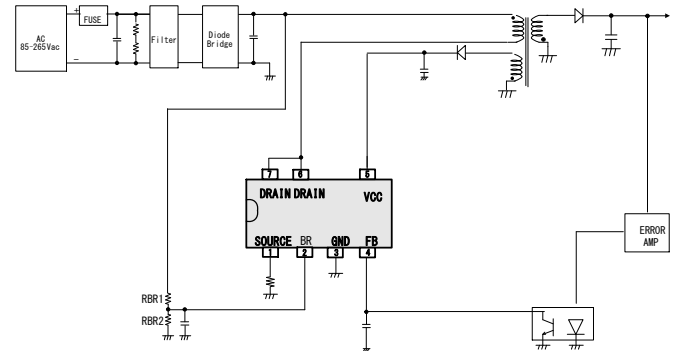


Figure 16(b). DC 電圧モニター設定

BR UVLO は、入力電圧が低い時の IC 破壊を防ぎます。

保護回路の動作モード

各保護機能の動作モードを Table2 に示します。

Table 2. 保護回路の動作モード

Function	Operation mode
VCC Under Voltage Locked Out	Auto recovery
VCC Over Voltage Protection	Latch (with 100us timer)
TSD	Latch (with 100us timer)
FB Over Limited Protection	Auto recovery (with 64ms timer)
SOURCE Open Protection	Auto recovery
BR UVLO	Auto recovery (with 256ms)
BR OVP	Auto recovery (with 100us timer)

シーケンス

シーケンス図を Figure.17 に示します。

すべての状態において、VCC<8.2V となった場合は、OFF モードに遷移します。

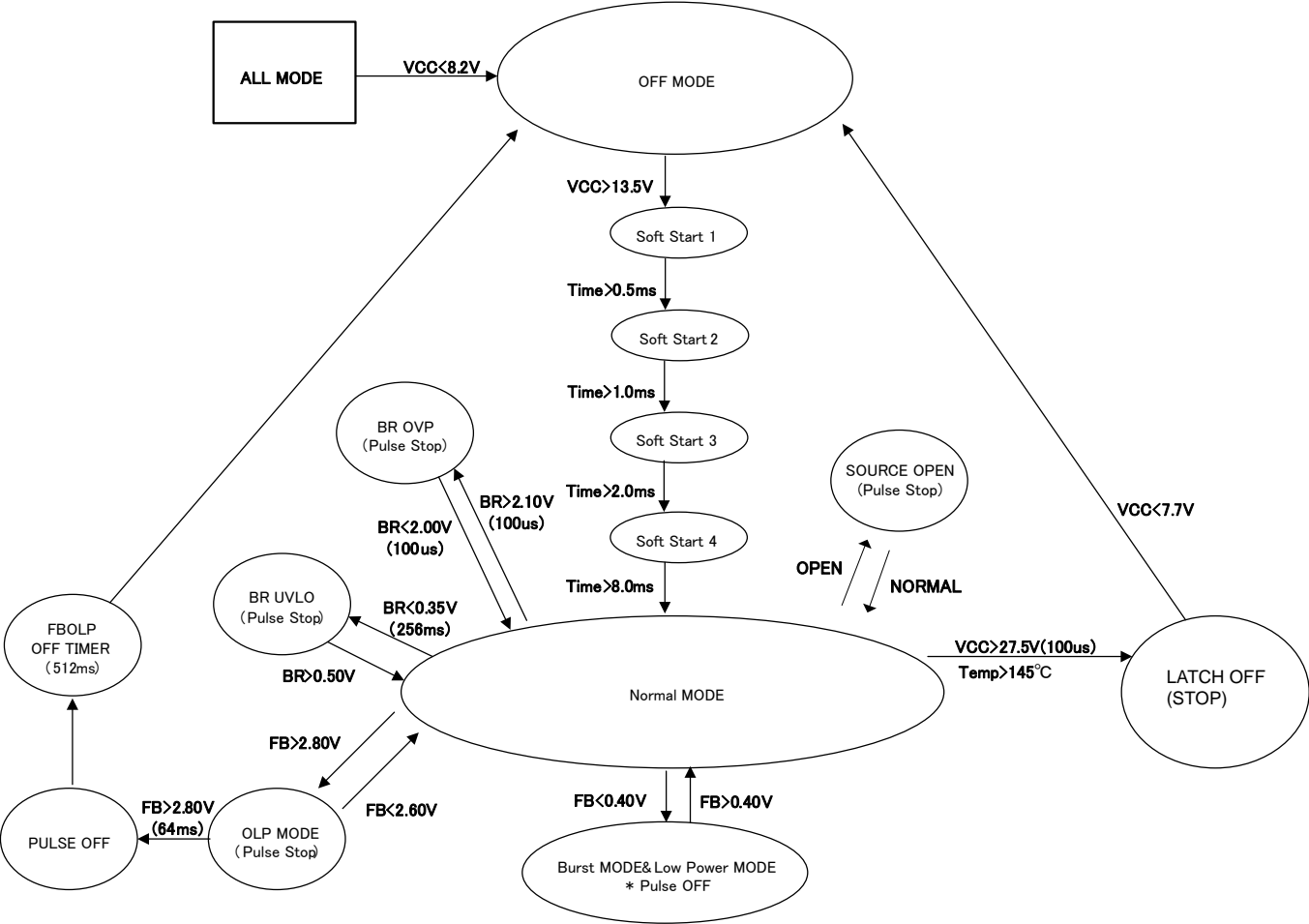


Figure 17. 状態遷移図

熱損失について

熱設計において、次の条件内で動作させてください。

1. 周囲の温度 T_a が 105°C 以下であること。
2. IC の損失が許容損失 P_d 以下であること。

熱軽減特性は次の通りです。(PCB : $74.2\text{mm} \times 74.2\text{mm} \times 1.6\text{mm}$ ガラスエポキシ 2 層基板実装時)

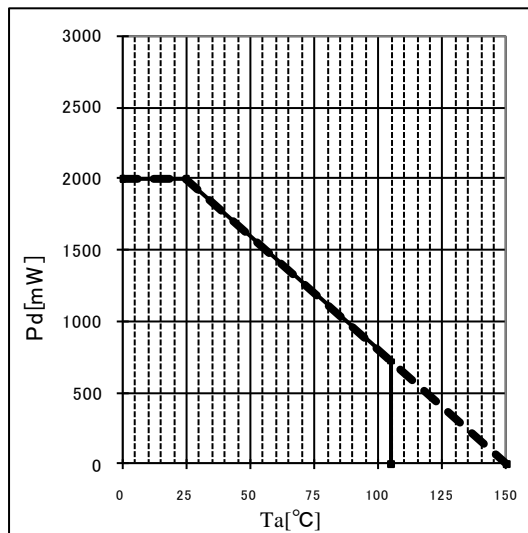
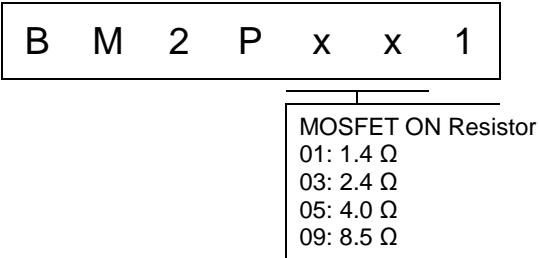
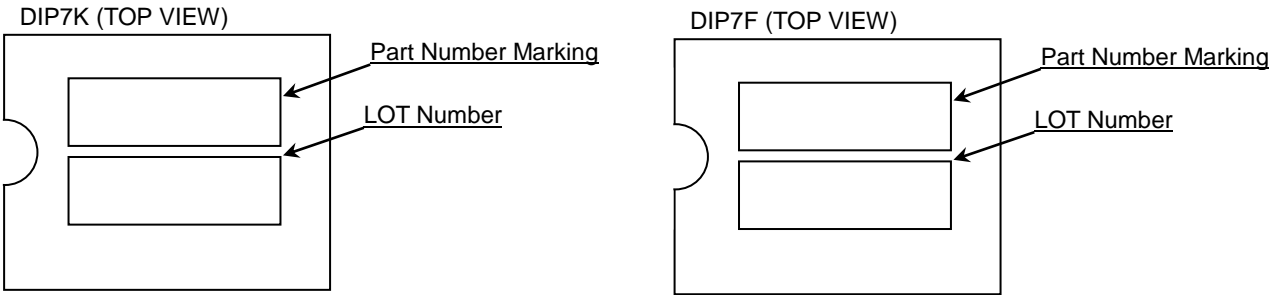


Figure 18. 熱軽減特性

発注形名セレクション

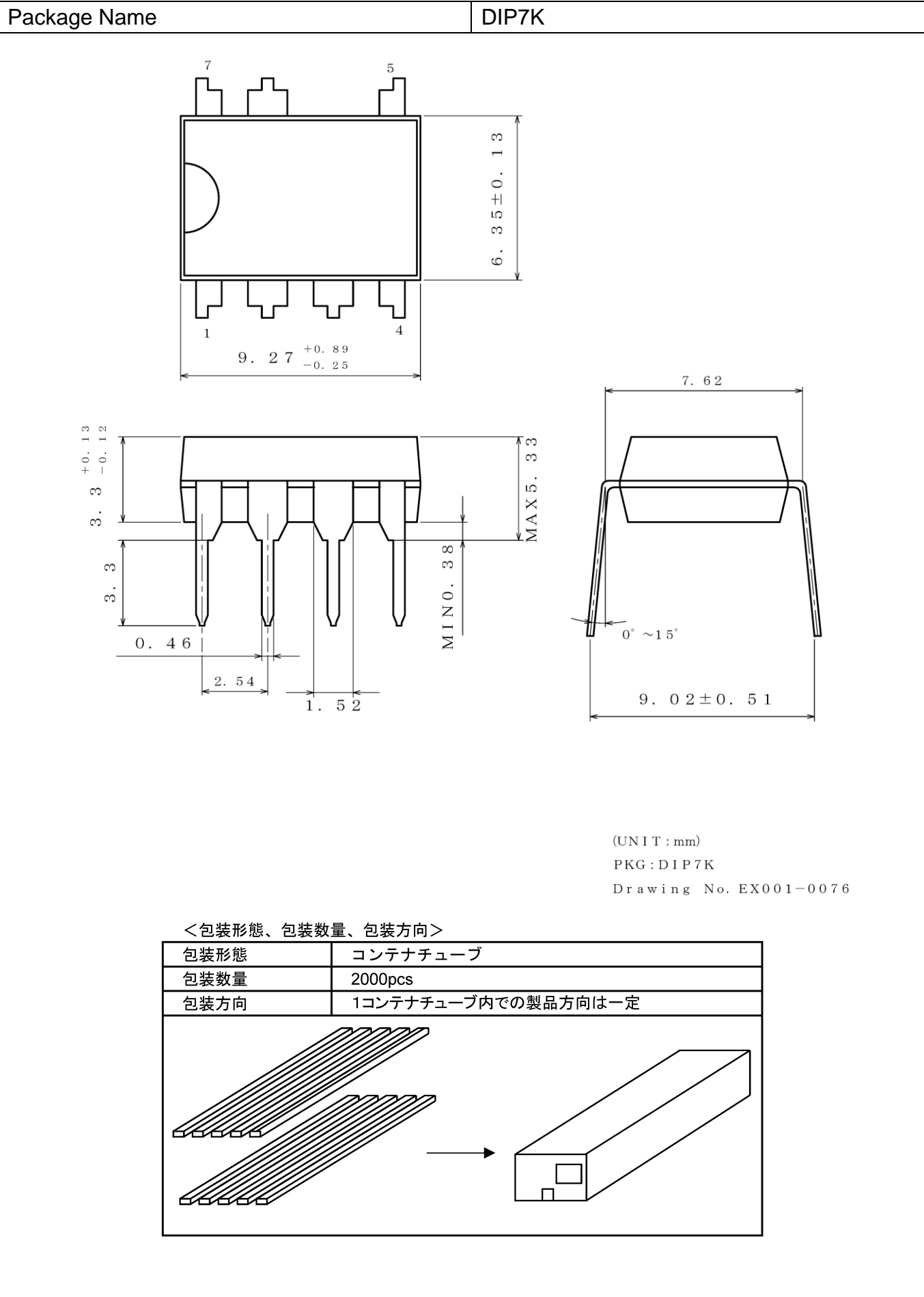


標印図

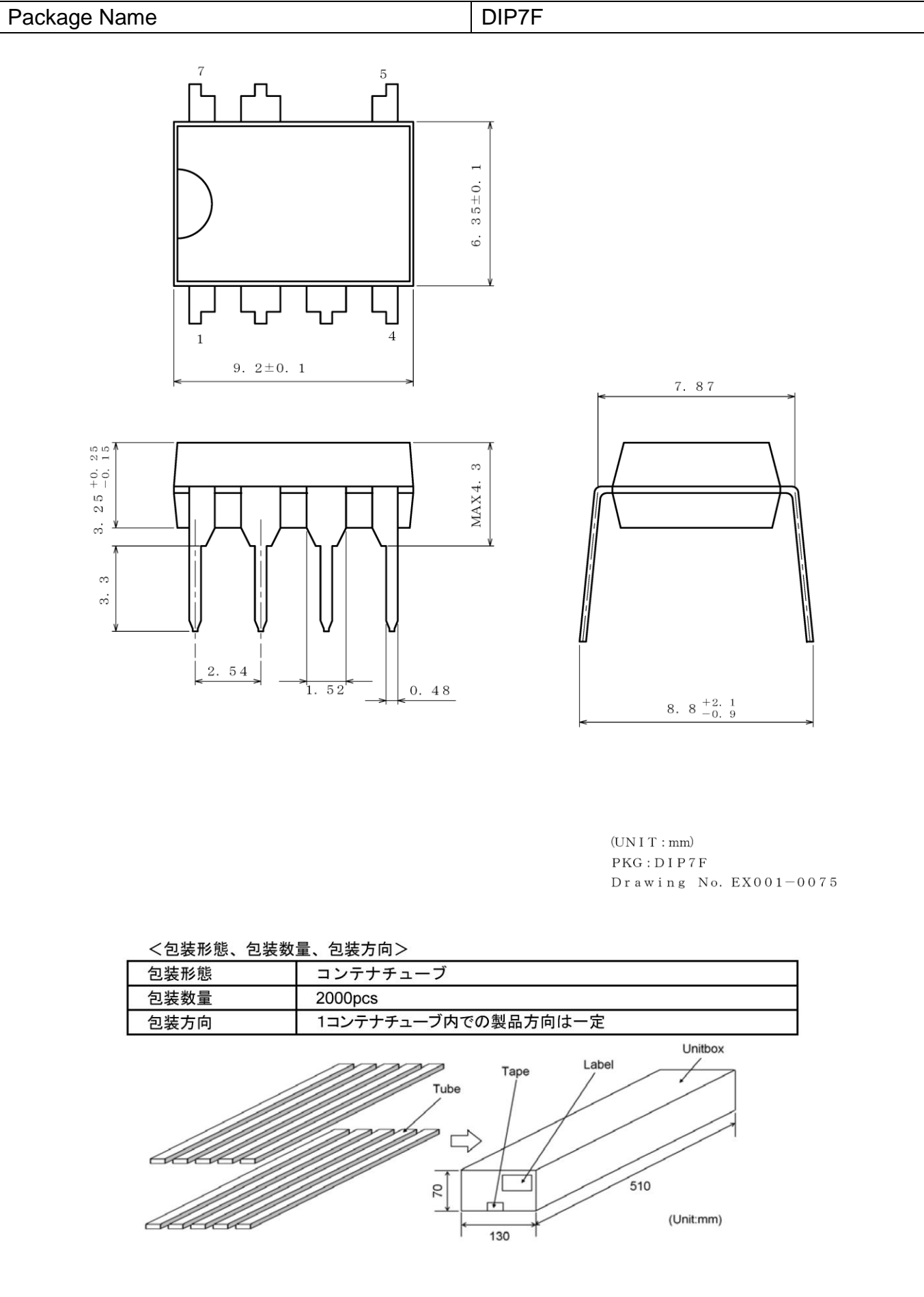


Part Number Marking	Product Name	MOSFET ON resistor
BM2P011	BM2P011	1.4 Ω
BM2P031	BM2P031	2.4 Ω
BM2P051	BM2P051	4.0 Ω
BM2P091	BM2P091	8.5 Ω

外形寸法図と包装・フォーミング仕様



外形寸法図と包装・フォーミング仕様



使用上の注意

1. 電源の逆接続について

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れる等の対策を施してください。

2. 電源ラインについて

基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。その際、デジタル系電源とアナログ系電源は、それらが同電位であっても、デジタル系電源パターンとアナログ系電源パターンは分離し、配線パターンの共通インピーダンスによるアナログ電源へのデジタル・ノイズの回り込みを抑止してください。GND ラインについても、同様のパターン設計を考慮してください。

また、LSI のすべての電源端子について電源-GND 端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量ぬげが起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

3. GND 電位について

GND 端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、GND 端子以外のすべての端子が GND 以下の電圧にならないようにしてください。

4. GND 配線パターンについて

小信号 GND と大電流 GND がある場合、大電流 GND パターンと小信号 GND パターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号 GND の電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品の GND の配線パターンも変動しないよう注意してください。GND ラインの配線は、低インピーダンスになるようにしてください。

5. 熱設計について

万一、許容損失を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。本仕様書の絶対最大定格に記載しています許容損失は、70mm x 70mm x 1.6mm ガラスエポキシ基板実装時、放熱板なし時の値であり、これを超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用する等の対策をして、許容損失を超えないようにしてください。

6. 推奨動作条件について

この範囲であればほぼ期待通りの特性を得ることが出来る範囲です。電気特性については各項目の条件下において保証されるものです。推奨動作範囲内であっても電圧、温度特性を示します。

7. ラッシュカレントについて

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、GND パターン配線の幅、引き回しに注意してください。

8. 強電磁界中の動作について

強電磁界中でのご使用では、まれに誤動作する可能性がありますのでご注意ください。

9. セット基板での検査について

セット基板での検査時に、インピーダンスの低いピンにコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

10. 端子間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けした場合、IC が破壊する恐れがあります。また、出力と電源および GND 間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

使用上の注意 — 続き

11. 未使用の入力端子の処理について

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくは GND に接続するようにしてください。

12. 各入力端子について

本 IC はモノリシック IC であり、各素子間に素子分離のための P+アイソレーションと、P 基板を有しています。この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。

例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、

○抵抗では、GND > (端子 A) の時、トランジスタ (NPN) では GND > (端子 B) の時、P-N 接合が寄生ダイオードとして動作します。

○また、トランジスタ (NPN) では、GND > (端子 B) の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。

IC の構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND (P 基板) より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。アプリケーションにおいて電源端子と各端子電圧が逆になった場合、内部回路または素子を損傷する可能性があります。例えば、外付けコンデンサに電荷がチャージされた状態で、電源端子が GND にショートされた場合などです。また、電源端子直列に逆流防止のダイオードもしくは各端子と電源端子間にバイパスのダイオードを挿入することを推奨します。

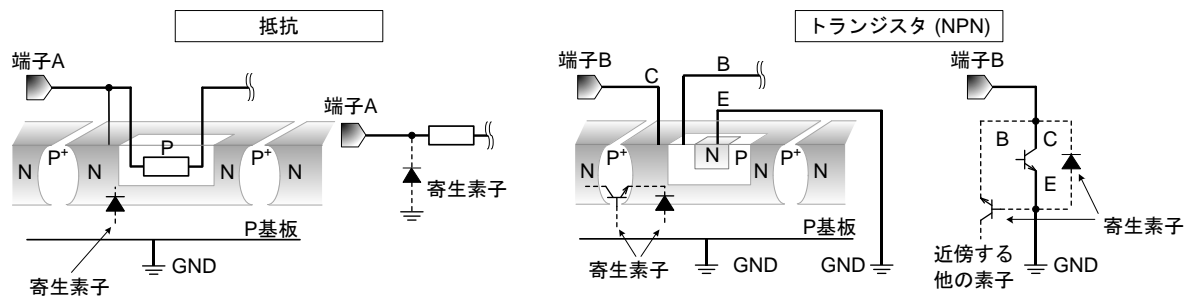


Figure 19. モノリシック IC 構造例

13. セラミック・コンデンサの特性変動について

外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮の上定数を決定してください。

14. 安全動作領域について

本製品を使用する際には、出力トランジスタが絶対最大定格及び ASO を越えないよう設定してください。

15. 温度保護回路について

IC を熱破壊から防ぐための温度保護回路を内蔵しております。許容損失範囲内でご使用いただきますが、万が一 許容損失を超えた状態が継続すると、チップ温度 T_j が上昇し温度保護回路が動作し出力パワー素子が OFF します。その後チップ温度 T_j が低下しても停止状態が継続するため、動作を再開するためには電源を再投入する必要があります。なお、温度保護回路は絶対最大定格を超えた状態での動作となりますので、温度保護回路を使用したセット設計等は、絶対に避けてください。

16. 過電流保護回路について

出力には電流能力に応じた過電流保護回路が内部に内蔵されているため、負荷ショート時には IC 破壊を防止しますが、この保護回路は突発的な事故による破壊防止に有効なもので、連続的な保護回路動作、過渡時でのご使用に対応するものではありません。

改訂履歴

日付	版	変更内容
2012.07.19	001	新規作成
2013.11.18	003	P7 タイミングチャート 説明文訂正 P8 VCCUVLO/VCCOVP 説明文訂正 タイミングチャート 説明文訂正 P11 過電流リミッタ 説明文訂正 L.E.B 時間 誤記訂正 P12 出力過負荷保護機能 説明文訂正 タイミングチャート 説明文訂正
2015.05.15	004	P13 保護回路の動作モード表 訂正 P14 シーケンス図 訂正
2015.09.24	005	P2 MOSFET 部 説明文追加 P4 BR 端子 UVLO 検出電圧 1 数値訂正 P4 BR 端子 UVLO 検出電圧 2 数値訂正 P4 BR 端子 OVP 検出電圧 1 数値訂正 P4 BR 端子 OVP 検出電圧 2 数値訂正 P8 VCC UVLO/VCC OVP 説明文訂正 P9 VCC 充電機能 説明文訂正 P10 DC/DC ドライバー 説明文追加 P11 L.E.B 時間 説明文訂正
2017.03.07	006	P1 パッケージ高さ標記方法変更 P4 BR 端子 OVP ヒステリシス電圧 標記方法変更 P5 Figure3 変更 P7 VCCUVLO 電圧 数値訂正 P8 Figure8 表記方法訂正 P14 Figure17 表記訂正
2019.04.22	007	P1 製品名に区分を追記 P1 パッケージ種類の追加及びサイズ変更 P17, P18 外形寸法図を修正

ご注意

ローム製品取扱い上の注意事項

1. 本製品は一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器等）への使用を意図して設計・製造されております。したがって、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器^(Note 1)、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
 - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
 - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
3. 本製品は、一般的な電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
 - ①水・油・薬液・有機溶剤等の液体中でのご使用
 - ②直射日光・屋外暴露、塵埃中でのご使用
 - ③潮風、Cl₂、H₂S、NH₃、SO₂、NO₂ 等の腐食性ガスの多い場所でのご使用
 - ④静電気や電磁波の強い環境でのご使用
 - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
 - ⑥本製品を樹脂等で封止、コーティングしてのご使用。
 - ⑦はんだ付けの後に洗浄を行わない場合（無洗浄タイプのフラックスを使用される場合は除く。ただし、残渣については十分に確認をお願いします。）又は、はんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合
 - ⑧本製品が結露するような場所でのご使用。
4. 本製品は耐放射線設計はなされておられません。
5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
6. パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
7. 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

1. ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
2. はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。
その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。（人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等）

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
 - ①潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所での保管
 - ②推奨温度、湿度以外での保管
 - ③直射日光や結露する場所での保管
 - ④強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き（梱包箱に表示されている天面方向）で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等（ソフトウェア含む）との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。