

AC/DC コンバータ IC

スイッチング MOSFET 内蔵
PWM 方式 DC/DC コンバータ IC

BM2P064H-Z BM2P104H-Z BM2P134H-Z

概要

AC/DC 用 PWM 方式 DC/DC コンバータである本シリーズは、あらゆる製品に最適なシステムを供給します。絶縁、非絶縁両方に対応しており、低消費電力コンバータを容易に設計することが可能です。730 V 耐圧起動回路内蔵により、低消費電力に貢献します。電流モード制御を用いているため、サイクルごとに電流制限がかけられ、帯域幅と過度応答にすぐれた性能を発揮します。スイッチング周波数は固定方式で 65 kHz、100 kHz、130 kHz です。軽負荷時には、周波数低減を行い、高効率を実現します。周波数ホッピング機能を内蔵しており、低 EMI に貢献します。本製品は 730 V 耐圧スーパージャンクション MOSFET を内蔵しています。

特長

- スwitchング周波数 = 65 kHz、100 kHz、130 kHz
- PWM カレントモード方式
- 周波数ホッピング機能内蔵
- 軽負荷時バースト動作
- 周波数低減機能
- 730 V 起動回路内蔵
- 730 V スーパージャンクション MOSFET 内蔵
- VCC 端子 低電圧保護
- VCC 端子 過電圧保護
- サイクルごとの過電流リミッタ機能
- 過電流リミッタ AC 電圧補正機能
- ソフトスタート機能
- ブラウン IN/OUT 機能
- 高精度 AC 過電圧保護機能
- ZT 端子 OVP 機能

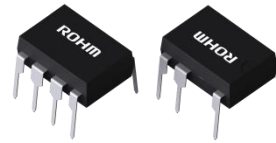
重要特性

- 動作電源電圧範囲:
VCC 端子: 10.90 V ~ 30.00 V
DRAIN 端子: 730 V (Max)
- 通常動作電流: 1.00 mA (Typ)
- バースト時電流: 0.30 mA (Typ)
- スwitchング周波数
1A (BM2P064H-Z): 65 kHz (Typ)
1B (BM2P104H-Z): 100 kHz (Typ)
1C (BM2P134H-Z): 130 kHz (Typ)
- 動作温度範囲: -40 °C ~ +105 °C
- MOSFET ON 抵抗: 3.00 Ω (Typ)

パッケージ

DIP7AK:

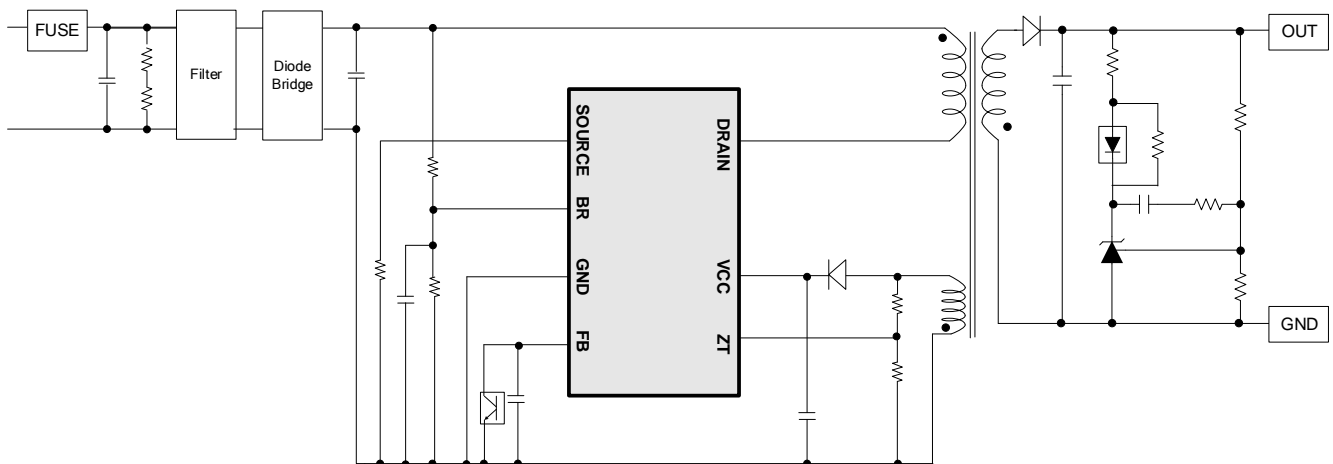
W (Typ) x D (Typ) x H (Max)

9.27 mm x 6.35 mm x 8.63 mm
pitch 2.54 mm

用途

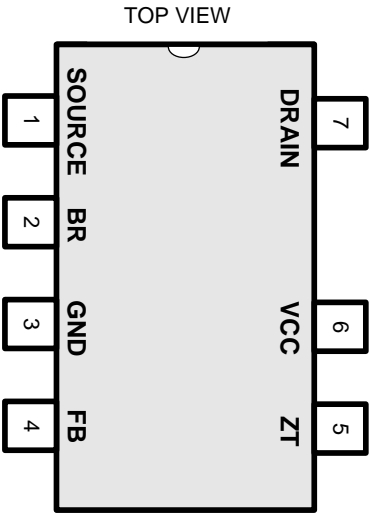
家電製品、アダプタ等

基本アプリケーション回路



○製品構造：シリコンを主材料とした半導体集積回路 ○耐放射線設計はしてありません

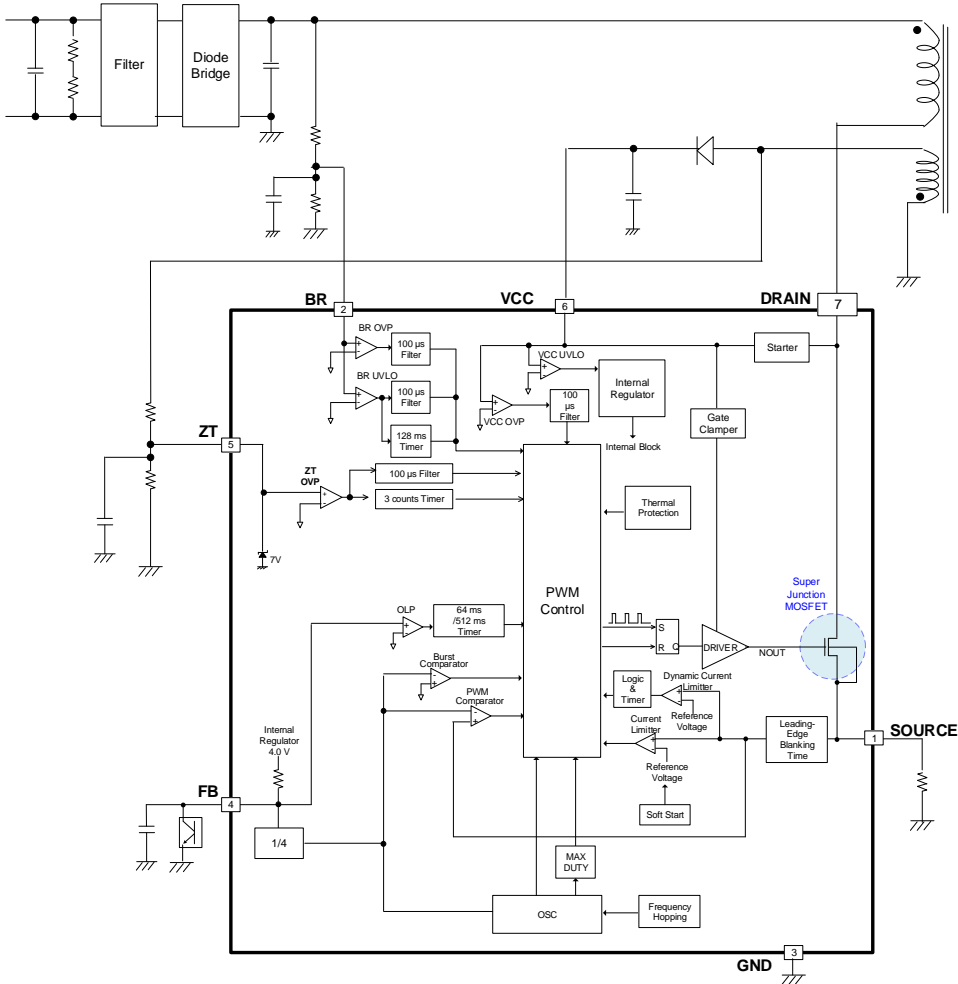
端子配置図



端子説明

端子番号	端子名	I/O	機能	ESD Diode	
				VCC	GND
1	SOURCE	I/O	MOSFET SOURCE 端子	-	✓
2	BR	I	AC 電圧検出端子	-	✓
3	GND	I/O	GND 端子	✓	-
4	FB	I	フィードバック信号入力端子	-	✓
5	ZT	I	補助巻き線入力端子	-	✓
6	VCC	I	電源端子	-	✓
7	DRAIN	I/O	MOSFET ドレイン端子	-	✓

ブロック図



各ブロック動作説明

1. 起動回路 (DRAIN: 7 pin)

本 IC は、起動回路 (730 V 耐圧) を内蔵しています。そのため、低待機電力かつ高速起動が可能です。起動後の消費電流は、OFF 電流 I_{START3} (Typ = 10 μ A) になります。

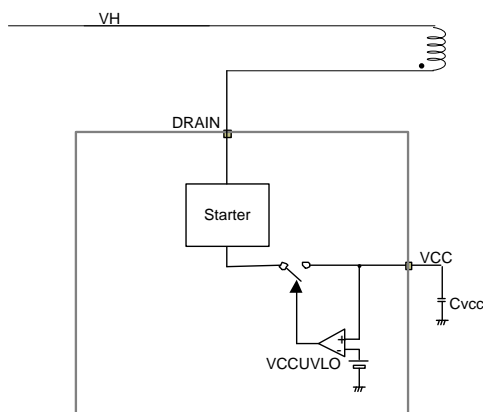


Figure 1. 起動回路ブロック図

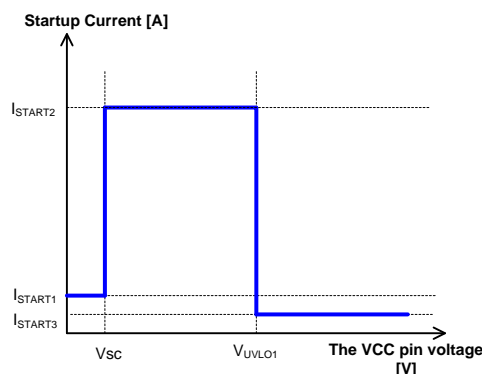


Figure 2. 起動電流 vs VCC 端子電圧

2. 起動シーケンス (ソフトスタート動作、軽負荷動作、過負荷保護による自己復帰動作)

起動シーケンスを Figure 3 に示します。各々の詳細な説明は、各章で説明します。

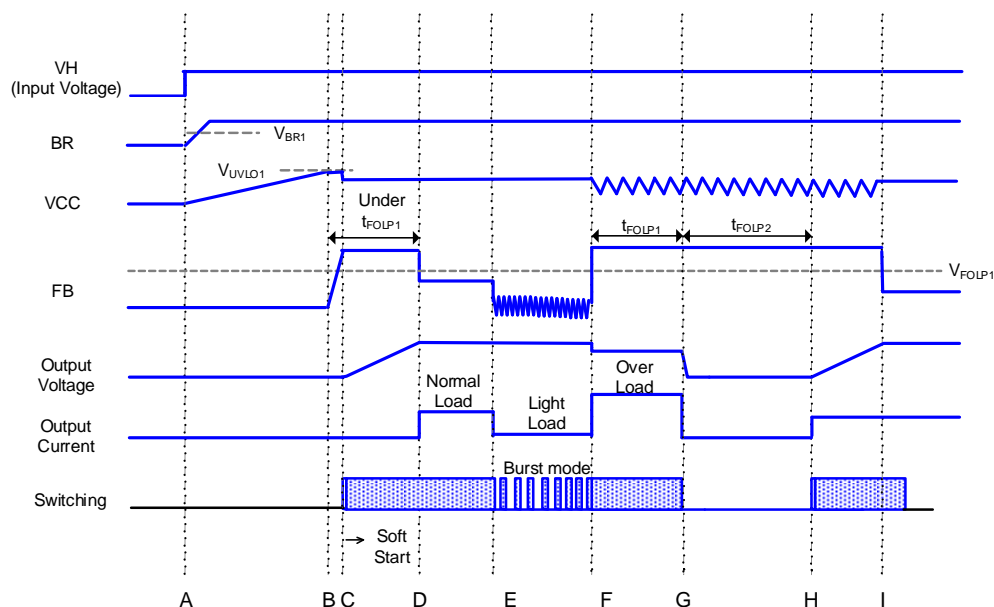


Figure 3. 起動シーケンス タイムチャート

- A: 入力電圧 V_H が印加。 V_H が印加されたため、 BR 電圧が V_{BR1} (Typ = 0.650 V) を超えます。
- B: VCC 端子電圧が V_{UVLO1} (Typ = 15.50 V) を超えると IC 動作を開始します。
他の保護機能が正常と判断した場合、スイッチング動作を開始します。
起動開始から 2 次側出力電圧が一定以上になるまでの間、 VCC 端子消費電流によって VCC 端子電圧が降下します。
 VCC 端子電圧 $\leq V_{CHG1}$ (Typ = 10.70 V) となった場合は、 VCC 充電回路が動作します。
- C: ソフトスタート機能を伴ってスイッチング動作が開始し、過度な電圧上昇や電流上昇が起こらないように、過電流リミッタ値を制限します。出力電圧は t_{FOLP1} (Typ = 64 ms) 以内に規定の電圧となるように設定してください。
- D: 出力電圧が安定すると、 VCC 端子電圧も安定します。
- E: 軽負荷時、 FB 電圧 $\leq V_{BST1}$ (Typ = 0.400 V) となると、消費電力を抑えるためバースト動作となります。
- F: FB 電圧 $\geq V_{FOLP1}$ (Typ = 3.30 V) のとき、過負荷動作となります。
- G: FB 電圧 $\geq V_{FOLP1}$ (Typ = 3.30 V) で t_{FOLP1} (Typ = 64 ms) 以上続いた場合、スイッチング停止します。 FB 電圧 $\leq V_{FOLP2}$ (Typ = 3.10 V) の状態になると、IC 内部 FB OLP のタイマはリセットされます。
- H: スwitching 停止が t_{FOLP2} (Typ = 512 ms) 以上続くとスイッチングを開始します。
- I: D と同様

各ブロック動作説明 — 続き

3. VCC 端子保護機能

本 IC は VCC 端子に下記の保護機能を内蔵しています。

- 1) 低電圧保護機能: VCC UVLO (Under Voltage Lockout)
- 2) 過電圧保護機能: VCC OVP (Over Voltage Protection)
- 3) VCC 充電機能

VCC 充電機能は起動時などに起動回路を通して高電圧ラインから VCC 端子に充電を行います。

(1) VCC 端子低電圧保護 / VCC 端子過電圧保護

VCC UVLO と VCC OVP は電圧ヒステリシスを持つ自己復帰型の保護機能です。

VCC OVP は VCC 端子電圧 $\geq V_{OVP1}$ (Typ = 32.0 V) の場合にスイッチング停止し、VCC 端子電圧 $\leq V_{OVP2}$ (Typ = 24.0 V) で通常動作再開します。

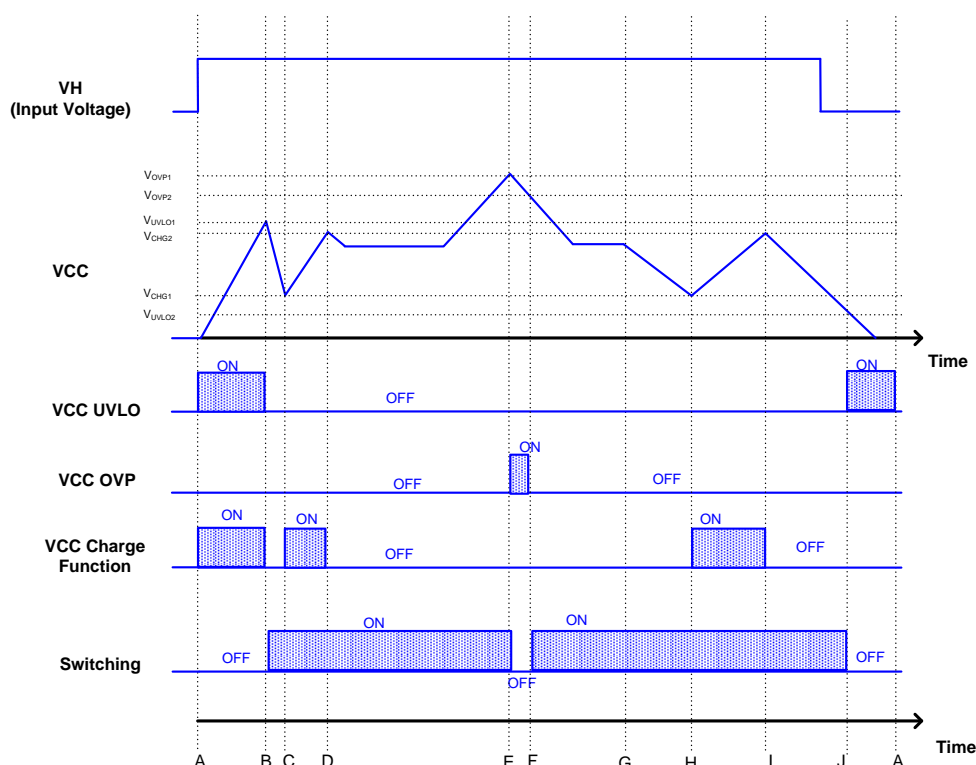


Figure 4. VCC UVLO / VCC OVP / VCC 充電機能 タイムチャート

- A: VCC 端子電圧が上昇を開始します。
- B: VCC 端子電圧 $\geq V_{UVLO1}$ (Typ = 15.50 V) のとき、VCC UVLO 機能が解除され、DC/DC 動作を開始します。
- C: VCC 端子電圧 $\leq V_{CHG1}$ (Typ = 10.70 V) のとき、VCC 充電機能が動作して VCC 端子電圧が上昇します。
- D: VCC 端子電圧 $\geq V_{CHG2}$ (Typ = 15.00 V) のとき、VCC 充電機能が停止します。
- E: VCC 端子電圧 $\geq V_{OVP1}$ (Typ = 32.0 V) の状態が t_{COMP1} (Typ = 100 μ s) 続いたとき、VCC OVP 機能によりスイッチング停止します。
- F: VCC 端子電圧 $\leq V_{OVP2}$ (Typ = 24.0 V) のとき、スイッチング動作を再開します。
- G: VCC 端子電圧が低下開始。
- H: C と同様
- I: D と同様
- J: 入力電圧 VH が低下したため、VCC 端子電圧 $\leq V_{UVLO2}$ (Typ = 10.20 V) となり、VCC UVLO 機能が動作してスイッチング停止します。

(2) VCC 充電機能

IC は VCC 端子電圧 $\geq V_{UVLO1}$ (Typ = 15.50 V) のときに起動します。その後、VCC 端子電圧 $\leq V_{CHG1}$ (Typ = 10.70 V) に低下すると、VCC 充電機能が動作します。このとき DRAIN 端子から起動回路を通して VCC 端子を充電します。この動作により、VCC 起動不良を防止します。VCC 充電機能は、一度動作すると VCC 端子電圧 $\geq V_{CHG2}$ (Typ = 15.00 V) に上昇するまで動作を続け、VCC 端子電圧 $\geq V_{CHG2}$ (Typ = 15.00 V) となった時点で充電を終了します。

各ブロック動作説明 — 続き

4. DC/DC ドライバ (PWM コンパレータ、周波数 Hopping、Slope 補償、OSC、パースト)

本 IC は、カレントモード PWM 制御を行います。内部発振器により、FB 電圧 $\geq V_{DLT1}$ (Typ = 1.25 V) ではスイッチング周波数が固定されます。また、スイッチング周波数ホッピング機能を内蔵しています。

最大 DUTY = 75 % (Typ)、最小 Pulse 幅 = 500 ns (Typ) に固定されています。

カレントモード制御では、DUTY サイクルが 50 % を超えるとサブハーモニック発振を起こすことがあるため、対策としてスロープ補償回路を内蔵しています。

軽負荷時に低消費電力を達成するために、パーストモード回路と周波数低減回路を内蔵しています。

FB 端子は、内部電源に R_{FB} (Typ = 30 k Ω) でプルアップされています。2 次側出力電圧 (2 次側負荷電力) によって FB 端子電圧が変化します。FB 端子電圧をモニタして、パースト動作と周波数低減動作が決まります。

(1) 周波数低減回路

Figure 5A から Figure 5C に FB 電圧及び、スイッチング周波数、DC/DC 動作状態を示します。

- mode 1: パースト動作にはヒステリシスがあり、FB 電圧 $\leq V_{BST1}$ (Typ = 0.400 V) の時にスイッチングが停止、FB 電圧 $\geq V_{BST2}$ (Typ = 0.450 V) の時にスイッチングが再開します。
- mode 2: FB 電圧 $\leq V_{DLT2}$ (Typ = 0.65 V) では、周波数 = f_{SW2} (Typ = 25.0 kHz or 27.0 kHz or 35.0 kHz) となり、 $V_{DLT2} < \text{FB 電圧} \leq V_{DLT1}$ では、周波数は $f_{SW2} \sim f_{SW1}$ 間で変化します。
- mode 3: 固定周波数 f_{SW1} (Typ = 65.0 kHz、100.0 kHz、130.0 kHz) で動作します。
- mode 4: t_{FOLP1} (Typ = 64 ms) の期間、過負荷状態を検知すると、 t_{FOLP2} (Typ = 512 ms) の期間スイッチングを停止する保護動作となります。

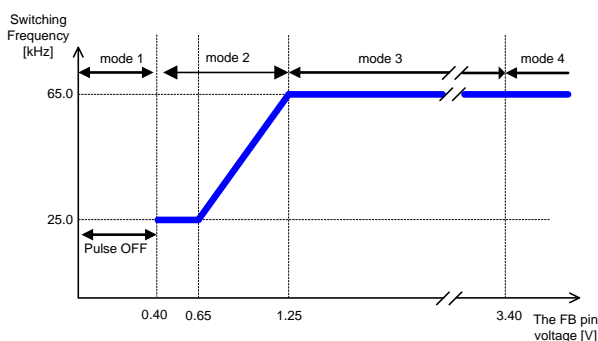


Figure 5A. スイッチング周波数 vs FB 端子電圧 (BM2P064H-Z)

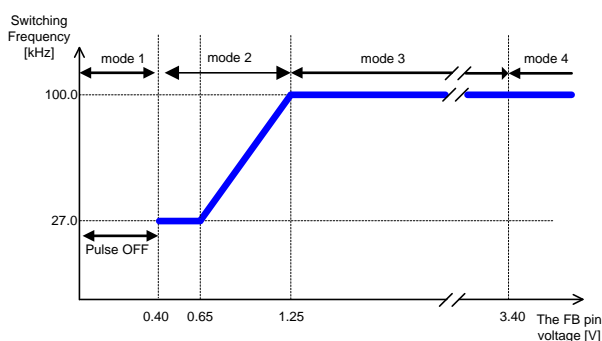


Figure 5B. スイッチング周波数 vs FB 端子電圧 (BM2P104H-Z)

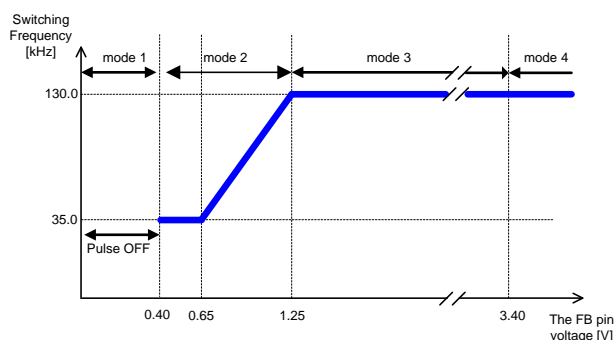


Figure 5C. スイッチング周波数 vs FB 端子電圧 (BM2P134H-Z)

(2) 周波数ホッピング機能

周波数ホッピング機能は、ランダムに周波数を変化させることで、低 EMI を実現します。

周波数の振れ幅は、基本周波数に対して $\pm 6\%$ 以内です。

4. DC/DC ドライバ — 続き

(3) 過電流リミッタ

スイッチングサイクルごとの過電流リミッタを内蔵しています。過電流リミッタは 1 パルスに対して、SOURCE 端子電圧が V_{CSA} (Typ = 0.400 V) または V_{CSB} (Typ = 0.300 V) 以上になると、遅延時間後にターン OFF する動作です。遅延時間は V_{CSA} (Typ = 0.400 V) または V_{CSB} (Typ = 0.300 V) に到達するまでの時間によって変化します。この遅延時間により、AC 電圧補正機能が動作しています。SOURCE 端子電圧が V_{CSA} (Typ = 0.400 V) または V_{CSB} (Typ = 0.300 V) に到達するまでの時間と追加の遅延時間の関係を Figure 6A から 6C に示します。

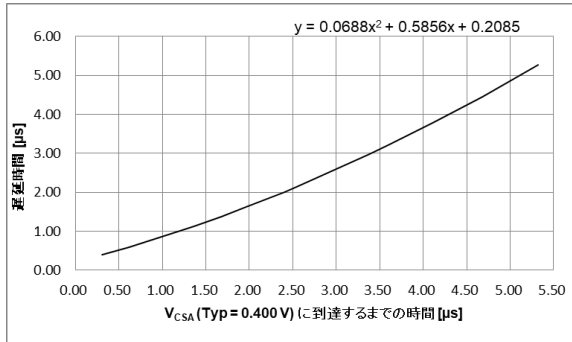


Figure 6A. 遅延時間 vs V_{CSA} (Typ = 0.400 V) に到達するまでの時間(BM2P064H-Z)

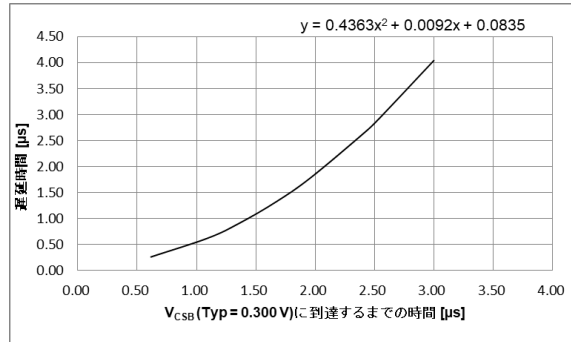


Figure 6B. 遅延時間 vs V_{CSB} (Typ = 0.300 V) に到達するまでの時間(BM2P104H-Z)

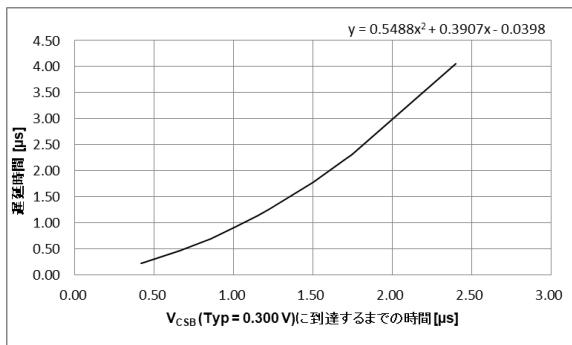


Figure 6C. 遅延時間 vs V_{CSB} (Typ = 0.300 V) に到達するまでの時間(BM2P134H-Z)

I_p は下記の式で計算されます。

$$I_p = \frac{V_{in}}{L_p} \times (t_{ON} + t_D + t_{DELAY}) \quad [A]$$

V_{in} : 入力 AC 電圧

L_p : 一次側インダクタンス値

t_{ON} : V_{CSA} (V_{CSB}) までの時間

t_D : IC で追加される遅延時間 (Figure 6A から Figure 6C 参照)

t_{DELAY} : IC 固有の遅延時間 (Typ = 0.2 μs)

最終的にはアプリケーション評価確認を行い、センス抵抗等の調整をしてください。

4. DC/DC ドライバ — 続き

(4) 急峻過電流リミッタ

本 IC には急峻過電流リミッタ回路を内蔵しています。SOURCE 電圧が 2 回連続で V_{DCS} (Typ = 1.050 V) 以上になった場合に、 t_{DCS} (Typ = 128 μ s) 間、パルス動作を停止します。

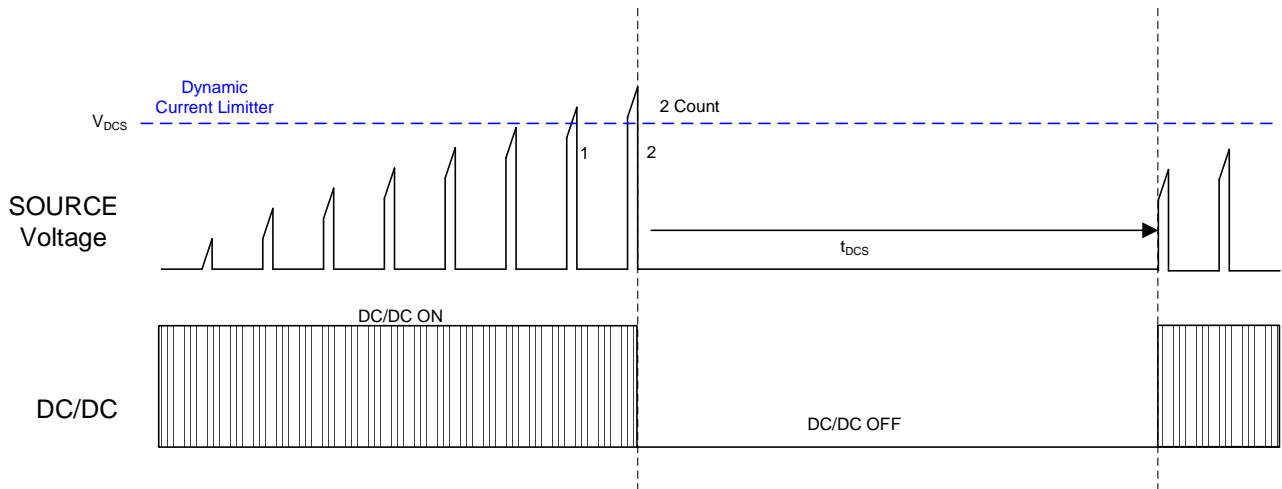


Figure 7. スイッチング周波数 状態遷移

(5) ソフトスタート動作

起動時に過度な電圧上昇、電流上昇が起こらないように、過電流リミッタ値を制限します。詳細を Figure 8 に示します。過電流リミッタ値は時間とともに変化させることで、ソフトスタート動作を実現します。

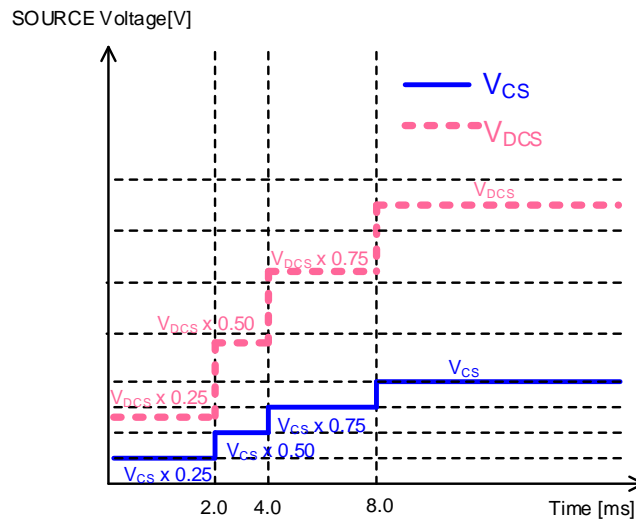


Figure 8. SOURCE 端子電圧 vs 時間

(6) L.E.B. 時間

MOSFET のターン ON 時、各容量成分や駆動電流などでサージ電流が発生します。このとき、SOURCE 電圧が上昇するため、過電流リミッタ回路が誤検出する可能性があります。この誤検出防止用にターン ON 後に t_{LEB} (Typ = 250 ns) の間、SOURCE 電圧をマスクする L.E.B.機能 (Leading Edge Blanking 機能) が内蔵されています。

各ブロック動作説明 — 続き

5. SOURCE 端子ショート保護

SOURCE 端子がショートした場合、過度の熱が IC にかかり破壊する可能性があります。破壊を防止するために、ショート保護回路が内蔵されています。この機能は、SOURCE 端子電圧 $\leq V_{CSSHT}$ (Typ = 0.060 V) を検出した時に t_{CSSHT} (Typ = 2.0 μ s) の ON 幅でスイッチングをターン OFF します。

6. 出力過負荷保護機能 (FB OLP コンパレータ)

出力過負荷保護機能とは、負荷状態をモニタし、過負荷状態時にスイッチング停止する機能です。FB 端子電圧で過負荷状態を判断し、FB 電圧 $\geq V_{FOLP1}$ (Typ = 3.30 V) 時に検出、FB 電圧 $\leq V_{FOLP2}$ (Typ = 3.10 V) 時に解除を行います。過負荷状態では出力電圧が低下し、この状態が t_{FOLP1} (Typ = 64 ms) 間続いた場合、過負荷状態と判断してスイッチング停止します。FB OLP を検出してからの復帰時間は t_{FOLP2} (Typ = 512 ms) です。

7. BR 端子保護機能 (ブラウン IN/OUT 機能)

本 IC は BR 端子に下記の保護機能を内蔵しています。

- 1) 過電圧保護機能: BR 端子 OVP (Over Voltage Protection)
- 2) 低電圧保護機能: BR 端子 UVLO (Under Voltage Lockout)

(1) BR 端子過電圧保護機能

過電圧状態が t_{BROVP} (TYP = 100 μ s) まで続いたとき、BR OVP 機能は BR 端子を通して入力電圧をモニターして、過電圧検出時にスイッチング停止することで、過電圧による MOSFET 等の破壊を防ぎます。BR 端子には、誤動作防止のためにコンデンサを接続してください。

例) 入力電圧 309.4 Vac のときに BR 端子 OVP 機能を動作させる場合

$$\frac{(R_{BR1}+R_{BR2}) \times V_{BROVP1}}{R_{BR2} \times \sqrt{2}} = 309.4 \quad [\text{Vac}] \quad * \text{DC 換算で } 437.4 \text{ V}$$

この式から、 $R_{BR1} = 3.91 \text{ M}\Omega$ 、 $R_{BR2} = 27 \text{ k}\Omega$ に設定します。

このとき、BR 端子の OVP 解除電圧は一意に下記のように決定します。

$$\frac{(R_{BR1}+R_{BR2}) \times V_{BROVP2}}{R_{BR2} \times \sqrt{2}} = 288.7 \quad [\text{Vac}] \quad * \text{DC 換算で } 408.3 \text{ V}$$

ヒステリシス電圧は 20.7 Vac となります。

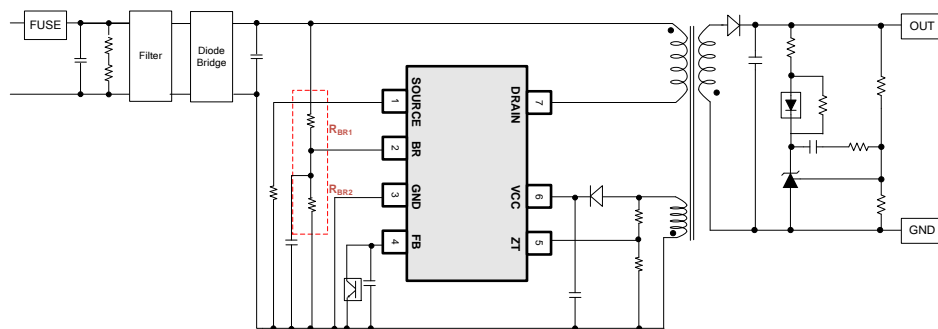


Figure 9. ブラウン IN/OUT 回路例

(2) BR 端子低電圧保護機能

本 IC は、BR 端子を通して入力電圧をモニタする UVLO 機能を内蔵しています。入力電圧をモニタし、低電圧時の過電流による IC 発熱を防ぎます。BR 端子 UVLO 解除時は t_{BR1} (TYP = 100 μ s) 後にソフトスタートによる起動を行います。(1) で決定した R_{BR1} と R_{BR2} から、BR 端子 UVLO 検出時は、 t_{BR2} (TYP = 128 ms) 後に IC が停止します。BR 端子 UVLO 検出電圧は一意に決定されます。

$$\frac{(R_{BR1}+R_{BR2}) \times V_{BR1}}{R_{BR2} \times \sqrt{2}} = 67.0 \quad [\text{Vac}]$$

$$\frac{(R_{BR1}+R_{BR2}) \times V_{BR2}}{R_{BR2} \times \sqrt{2}} = 56.7 \quad [\text{Vac}]$$

ヒステリシスは 10.3 Vac となります。

各ブロック動作説明 — 続き

8. ZT 端子過電圧保護

ZT OVP はパルス検知/DC 検知の 2 つの保護があり、どちらもラッチ保護となります。

(1) パルス検知

連続 3 回のスイッチングで、ZT 端子電圧が V_{ZTOVP} (Typ = 3.500 V) 以上になった後、同様の状態が t_{ZTOVP} (Typ = 100 μ s) の期間継続した場合に検出を行います。

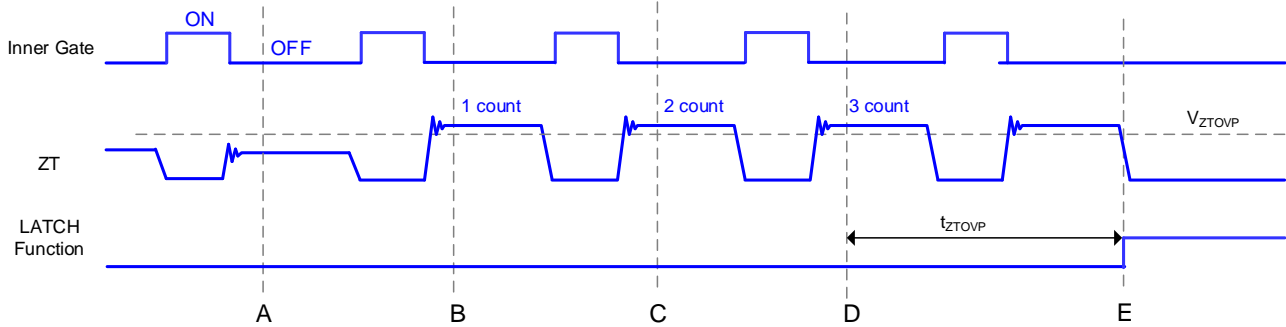


Figure 10. ZT 端子過電圧保護(パルス検知)

- A: ZT 端子電圧 $< V_{ZTOVP}$ (Typ = 3.500 V) のため通常動作
- B: ZT 端子電圧 $\geq V_{ZTOVP}$ (Typ = 3.500 V) を検出
- C: 2 度目の ZT 端子電圧 $\geq V_{ZTOVP}$ (Typ = 3.500 V) を検出
- D: 3 度目の ZT 端子電圧 $\geq V_{ZTOVP}$ (Typ = 3.500 V) を検出。連続 3 パルスを検出したため、タイマが動作開始。
- E: D の時点から t_{ZTOVP} (Typ = 100 μ s) が経過し、ラッチ停止します。

(2) DC 検知

ZT 端子電圧 $\geq V_{ZTOVP}$ (Typ = 3.500 V) の状態が、 t_{ZTOVP} (Typ = 100 μ s) 間続いた場合に検出を行います。

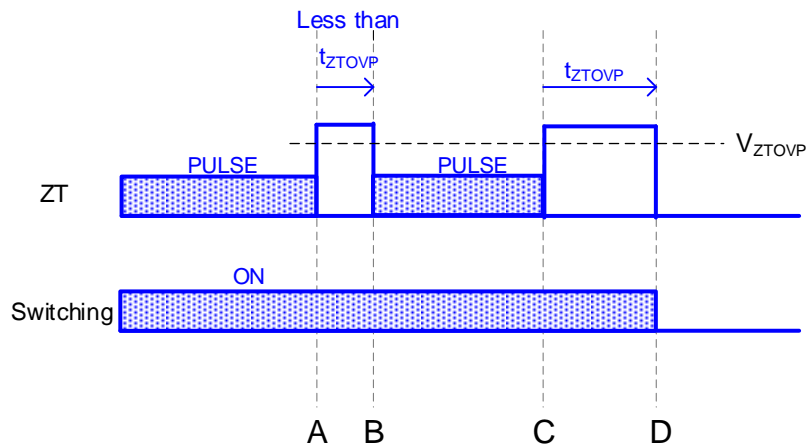


Figure 11. ZT 端子過電圧保護(DC 検知)

- A: ZT 端子電圧 $\geq V_{ZTOVP}$ (Typ = 3.500 V)
- B: ZT 端子電圧 $\geq V_{ZTOVP}$ (Typ = 3.500 V) の状態が t_{ZTOVP} (Typ = 100 μ s) 未満のため、通常動作を継続
- C: ZT 端子電圧 $\geq V_{ZTOVP}$ (Typ = 3.500 V)
- D: ZT 端子電圧 $\geq V_{ZTOVP}$ (Typ = 3.500 V) の状態が t_{ZTOVP} (Typ = 100 μ s) 続いたため、ラッチ停止

各ブロック動作説明 — 続き

9. ZT トリガマスク機能

スイッチングのターン ON/OFF 時に ZT 端子にノイズが重畳します。その時、ZT 端子部が誤動作しないように、ターン OFF から t_{ZTMASK} (Typ = 0.60 μ s) の間、検知機能を OFF します。

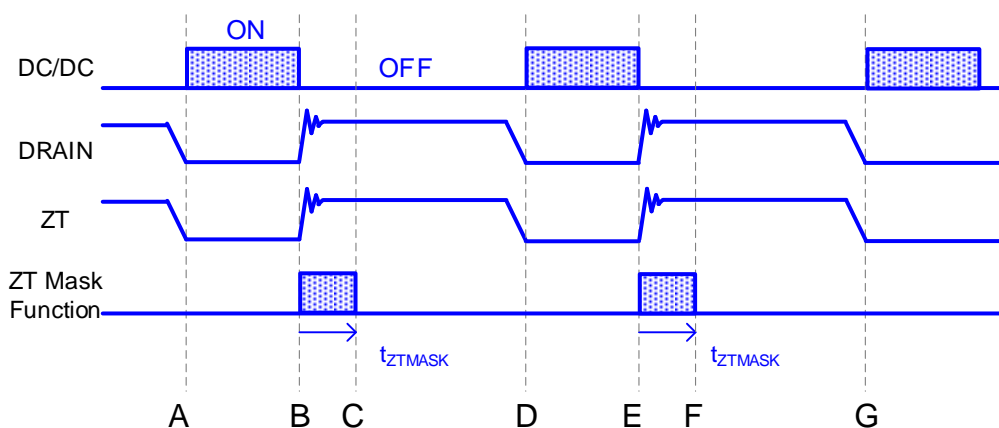


Figure 12. ZT トリガマスク機能 タイムチャート

A: DC/DC OFF→ON

B: DC/DC ON→OFF

C: ZT 端子にノイズが発生するため、 t_{ZTMASK} (Typ = 0.60 μ s) は、ZT 端子の保護機能を動作させません。

D: A と同様

E: B と同様

F: C と同様

G: A と同様

絶対最大定格 (Ta = 25 °C)

項 目	記号	定 格	単位	条 件
最大印加電圧 1	V _{MAX1}	-0.3 ~ +650.0	V	DRAIN
		-0.3 ~ +730.0	V	DRAIN(tpulse < 10 μs) (Note 2)
最大印加電圧 2	V _{MAX2}	-0.3 ~ +35.0	V	VCC
最大印加電圧 3	V _{MAX3}	-0.3 ~ +6.5	V	BR、FB、SOURCE、ZT
ドレイン電流(DC)	I _{DD1}	1.7	A	
ドレイン電流(パルス)	I _{DD2}	4.0	A	パルス幅 = 10 μs、 Duty cycle = 1 %
許容損失	Pd	1.00	W	(Note 1)
最高接合部温度	T _{jmax}	150	°C	
保存温度範囲	T _{stg}	-55 ~ +150	°C	

注意 1: 印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施していただくようお願いいたします。

注意 2: 最高接合部温度を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。最高接合部温度を超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなど、最高接合部温度を超えないよう許容損失にご配慮ください。

(Note 1) 70 mm x 70 mm x 1.6 mm (ガラスエポキシ 1 層基板) に実装時。Ta = 25 °C 以上で使用する時は 8.0 mW/°C で減少します。

(Note 2) Duty は 1 % 未満です。

熱損失

熱設計において、次の条件内で動作させてください。

1. 周囲の温度 Ta が 105 °C 以下であること。
2. IC の損失が許容損失 Pd 以下であること。

熱軽減特性は次の通りです。(PCB: 70 mm x 70 mm x 1.6 mm ガラスエポキシ 1 層基板実装時)

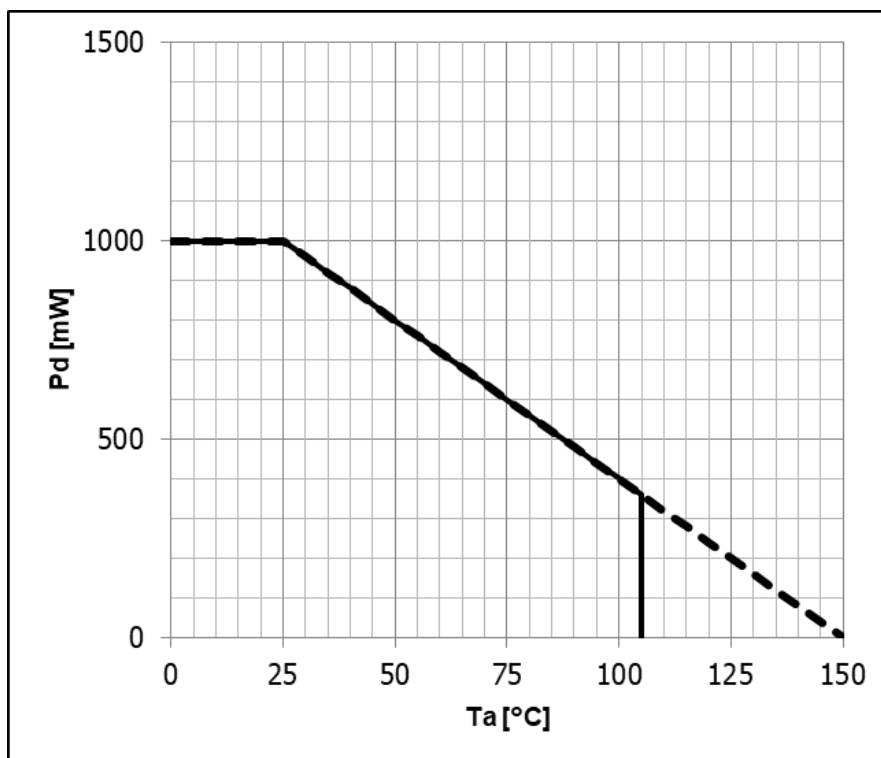


Figure 13. 熱軽減特性

推奨動作条件

項 目	記号	最小	標準	最大	単位	条 件
電源電圧範囲 1	V _{DRAIN}	-	-	650	V	DRAIN
		-	-	730	V	DRAIN(tpulse < 10 μs) (Note 3)
電源電圧範囲 2	V _{CC}	10.90	15.00	30.00	V	VCC (Note 2)
動作温度	Topr	-40	+25	+105	°C	周囲温度

(Note 2) VCC 端子電圧が 8.7 V 未満の範囲では、VCC 充電機能が動作します。(P-4 [3-2] VCC 充電機能参照)

(Note 3) Duty は 1 % 未満です。

推奨外部定数

項 目	記号	推奨範囲	単位	条 件
BR 端子コンデンサ	C _{BR}	0.01 以上	μF	

電気的特性 MOSFET 部 (特に指定のない限り Ta = 25 °C、VCC = 15 V)

項 目	記号	最小	標準	最大	単位	条 件
ドレイン・ソース間電圧	V _{DD}	650	-	-	V	I _D = 1 mA、V _{GS} = 0 V
		730	-	-	V	I _D = 1 mA、V _{GS} = 0 V tpulse < 10 μs
ドレイン漏れ電流	I _{DSS}	-	0	100	μA	V _{DS} = 650 V、V _{GS} = 0 V
ON 抵抗	R _{DS(ON)}	-	3.00	4.00	Ω	I _D = 0.5 A、V _{GS} = 10 V

電気的特性 起動回路部 (特に指定のない限り Ta = 25 °C、VCC = 15 V)

項 目	記号	最小	標準	最大	単位	条 件
起動電流 1	I _{START1}	0.100	0.300	0.600	mA	VCC = 0 V
起動電流 2	I _{START2}	3.00	5.50	8.50	mA	VCC = 10 V
OFF 電流	I _{START3}	-	10	20	μA	
起動電流切り替え電圧	V _{SC}	0.400	0.800	1.200	V	

電氣的特性 制御 IC 部 (特に指定のない限り Ta = 25 °C、VCC = 15 V)

項 目	記号	最小	標準	最大	単位	条 件
[回路電流]						
回路電流(ON) 1	I _{ON1}	-	1000	1800	μA	パルス動作時、V _{FB} = 2.0 V、 DRAIN = オープン
回路電流(ON) 2	I _{ON2}	150	300	450	μA	バースト動作時、V _{FB} = 0.3 V
[VCC 端子 保護機能]						
VCC UVLO 電圧 1	V _{UVLO1}	14.50	15.50	16.50	V	VCC 上昇時
VCC UVLO 電圧 2	V _{UVLO2}	9.50	10.20	10.90	V	VCC 下降時
VCC UVLO ヒステリシス	V _{UVLO3}	-	5.30	-	V	V _{UVLO3} = V _{UVLO1} - V _{UVLO2}
VCC OVP 電圧 1	V _{OVP1}	30.0	32.0	34.0	V	VCC 上昇時
VCC OVP 電圧 2	V _{OVP2}	-	24.0	-	V	VCC 下降時
VCC OVP ヒステリシス	V _{OVP3}	-	8.0	-	V	
VCC OVP タイマ	t _{COMP1}	50	100	150	μs	
ラッチ解除 VCC 電圧	V _{LATCH}	-	V _{UVLO2} - 0.5	-	V	
VCC 充電開始電圧	V _{CHG1}	9.70	10.70	11.70	V	
VCC 充電停止電圧	V _{CHG2}	14.00	15.00	16.00	V	
過温度保護 1 (Note 3)	T _{SD1}	150	175	200	°C	制御 IC 部 T _j 上昇時
過温度保護 2 (Note 3)	T _{SD2}	-	100	-	°C	制御 IC 部 T _j 下降時
過温度保護 ヒステリシス	T _{SD3}	-	75	-	°C	
過温度保護 タイマ	t _{COMP2}	50	100	150	μs	
[PWM 方式 DC/DC ドライバ部]						
スイッチング周波数 1A	f _{SW1A}	61.5	65.0	68.5	kHz	V _{FB} = 2.0 V (BM2P064H-Z)
スイッチング周波数 2A	f _{SW2A}	20.0	25.0	30.0	kHz	V _{FB} = 0.5 V (BM2P064H-Z)
周波数ホッピング幅 1A	f _{DEL1A}	-	4.0	-	kHz	V _{FB} = 2.0 V (BM2P064H-Z)
スイッチング周波数 1B	f _{SW1B}	95.0	100.0	105.0	kHz	V _{FB} = 2.0 V (BM2P104H-Z)
スイッチング周波数 2B	f _{SW2B}	17.0	27.0	37.0	kHz	V _{FB} = 0.5 V (BM2P104H-Z)
周波数ホッピング幅 1B	f _{DEL1B}	-	6.0	-	kHz	V _{FB} = 2.0 V (BM2P104H-Z)
スイッチング周波数 1C	f _{SW1C}	122.0	130.0	138.0	kHz	V _{FB} = 2.0 V (BM2P134H-Z)
スイッチング周波数 2C	f _{SW2C}	20	35	50	kHz	V _{FB} = 0.5 V (BM2P134H-Z)
周波数ホッピング幅 1C	f _{DEL1C}	-	8.0	-	kHz	V _{FB} = 2.0 V (BM2P134H-Z)
最小 Pulse 幅 (Note 4)	t _{MIN}	-	500	-	ns	
ソフトスタート時間 1	t _{SS1}	1.20	2.00	2.80	ms	
ソフトスタート時間 2	t _{SS2}	2.40	4.00	5.60	ms	
ソフトスタート時間 3	t _{SS3}	4.80	8.00	11.20	ms	
最大 DUTY	D _{MAX}	68.0	75.0	82.0	%	
FB 端子プルアップ抵抗	R _{FB}	23	30	37	kΩ	
FB / CS ゲイン	Gain	-	4.00	-	V/V	
FB バースト電圧 1	V _{BST1}	0.300	0.400	0.500	V	V _{FB} 下降時
FB バースト電圧 2	V _{BST2}	0.350	0.450	0.550	V	V _{FB} 上昇時
周波数低減開始 FB 電圧	V _{DLT1}	1.10	1.25	1.40	V	
周波数低減終了 FB 電圧	V _{DLT2}	0.50	0.65	0.80	V	
FB OLP 電圧 1	V _{FOLP1}	3.10	3.30	3.50	V	過負荷検出 (V _{FB} 上昇時)
FB OLP 電圧 2	V _{FOLP2}	2.90	3.10	3.30	V	過負荷解除 (V _{FB} 下降時)
FB OLP ON タイマ	t _{FOLP1}	40	64	88	ms	
FB OLP OFF タイマ	t _{FOLP2}	358	512	666	ms	
過電流検出電圧 A	V _{CSA}	0.380	0.400	0.420	V	BM2P064H-Z
過電流検出電圧 B	V _{CSB}	0.280	0.300	0.320	V	BM2P104H-Z、BM2P134H-Z
急峻過電流検出電圧	V _{DCS}	0.950	1.050	1.150	V	
急峻過電流検出タイマ	t _{DCS}	64	128	196	μs	
Leading Edge Blanking 時間	t _{LEB}	-	250	-	ns	(Note 4)
SOURCE 端子ショート保護電圧	V _{CSSHT}	0.030	0.060	0.090	V	
SOURCE ショート保護時間	t _{CSSHT}	1.0	2.0	3.0	μs	

(Note 3) 過温度保護は最高接合部温度を超えた範囲での動作となります。最高接合部温度を超えた動作に対して、熱破壊に対する保証はできません。そのため、必ず最高接合部温度以下で動作させるように設計してください。

(Note 4) 全数測定はしていません。

電氣的特性 制御 IC 部 (特に指定のない限り Ta = 25 °C 、 VCC = 15 V) — 続き

項 目	記号	最小	標準	最大	単位	条 件
[BR 端子 機能]						
BR 端子 UVLO 検出電圧 1	V _{BR1}	0.590	0.650	0.710	V	V _{BR} 上昇時
BR 端子 UVLO 検出電圧 2	V _{BR2}	0.490	0.550	0.610	V	V _{BR} 下降時
BR 端子 UVLO ヒステリシス電圧	V _{BR3}	-	0.10	-	V	V _{BR3} = V _{BR1} - V _{BR2}
BR 端子 UVLO 検出遅延時間 1	t _{BR1}	50	100	150	μs	V _{BR} 上昇時
BR 端子 UVLO 検出遅延時間 2	t _{BR2}	64	128	196	ms	V _{BR} 下降時
BR 端子 OVP 検出電圧 1	V _{BROVP1}	2.955	3.000	3.045	V	V _{BR} 上昇時
BR 端子 OVP 検出電圧 2	V _{BROVP2}	2.688	2.800	2.912	V	V _{BR} 下降時
BR 端子 OVP ヒステリシス電圧	V _{BROVP3}	-	0.20	-	V	V _{BROVP3} = V _{BROVP1} - V _{BROVP2}
BR 端子 OVP 検出遅延時間	t _{BROVP}	50	100	150	μs	V _{BR} 上昇時
[ZT 端子 機能]						
ZT OVP 電圧	V _{ZTOVP}	3.250	3.500	3.750	V	
ZT OVP タイマ	t _{ZTOVP}	50	100	150	μs	
ZT トリガ マスク時間	t _{ZTMASK}	-	0.60	-	μs	(Note 4)

(Note 4) 全数測定はしていません。

保護回路の動作モード

各保護機能の動作モードを Table1 に示します。

Table 1. 保護回路の動作モード

機能	VCC 端子 低電圧保護	VCC 端子 過電圧保護	過温度保護	FB 端子出 力 過負荷保護	SOURCE 端子 ショート 保護	BR 端子 低電圧保護	BR 端子 過電圧保護	ZT 端子 過電圧保護
検出	VCC < V _{UVLO2} (VCC 下降時)	VCC > V _{OVP1} (VCC 上昇時)	T _j > T _{SD1} (T _j 上昇時)	V _{FB} > V _{FOLP1} (V _{FB} 上昇時)	SOURCE < V _{CSSHT} (t _{CSSHT} = 2.0 μs)	V _{BR} < V _{BR2} (V _{BR} 下降時)	V _{BR} < V _{BROVP1} (V _{BR} 上昇時)	V _{ZT} > V _{ZTOVP} (パルス)
解除	VCC > V _{UVLO1} (VCC 上昇時)	VCC < V _{OVP2} (VCC 下降時)	T _j < T _{SD2} (T _j 下降時)	V _{FB} < V _{FOLP2} (V _{FB} 下降時)	パルスごとに解除	V _{BR} > V _{BR1} (V _{BR} 上昇時)	V _{BR} > V _{BROVP2} (V _{BR} 下降時)	V _{ZT} < V _{ZTOVP} (パルス)
検出タイム	-	100 μs	100 μs	64 ms	-	128 ms	100 μs	3 カウント + 100 μs
解除タイム	-	-	-	512 ms	-	100 μs	-	-
方式	自動復帰	自動復帰	自動復帰	自動復帰	自動復帰	自動復帰	自動復帰	ラッチ

応用回路例

フライバック回路例を Figure 14 に示します。

DRAIN 電圧はターン OFF 時にリングング等で高電圧が発生しますので、ご注意ください。

本 IC では、730V まで動作可能となっています。

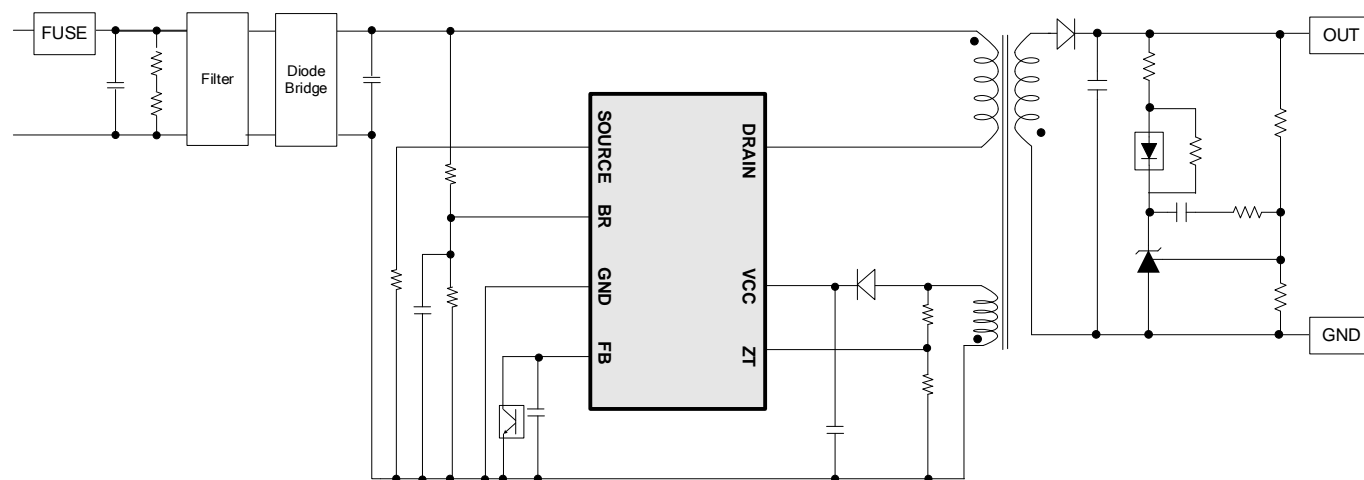


Figure 14. フライバックアプリケーション図

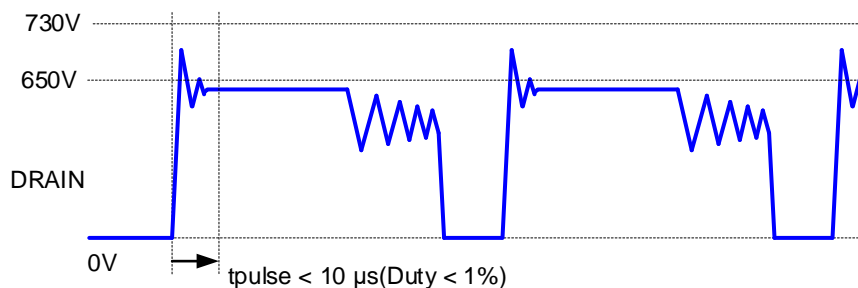
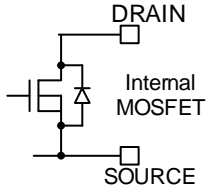
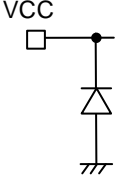
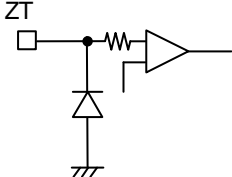
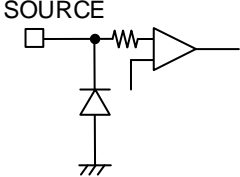
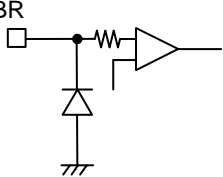
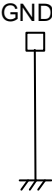
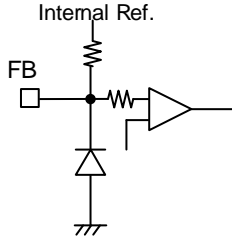


Figure 15. ドレイン端子リングング波形

入出力等価回路図

7	DRAIN	-	-	6	VCC	5	ZT
		-					
1	SOURCE	2	BR	3	GND	4	FB
							

使用上の注意

1. 電源の逆接続について

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。

2. 電源ラインについて

基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。グラウンドラインについても、同様のパターン設計を考慮してください。また、LSI のすべての電源端子について電源-グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量低下が起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

3. グラウンド電位について

グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。

4. グラウンド配線パターンについて

小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

5. 推奨動作条件について

推奨動作条件で規定される範囲で IC の機能・動作を保証します。また、特性値は電気的特性で規定される各項目の条件下においてのみ保証されます。

6. ラッシュカレントについて

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

7. セット基板での検査について

セット基板での検査時に、インピーダンスの低い端子にコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

8. 端子間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けした場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

9. 未使用の入力端子の処理について

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

使用上の注意 — 続き

10. 各入力端子について

本 IC は、各素子間に素子分離のための P+アイソレーションと、P 基板を有しています。この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。

例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、

○抵抗では、 $GND > (\text{端子 A})$ の時、トランジスタ(NPN)では $GND > (\text{端子 B})$ の時、P-N 接合が寄生ダイオードとして動作します。

○また、トランジスタ(NPN)では、 $GND > (\text{端子 B})$ の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。

IC の構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND(P 基板)より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。アプリケーションにおいて電源端子と各端子電圧が逆になった場合、内部回路または素子を損傷する可能性があります。例えば、外付けコンデンサに電荷がチャージされた状態で、電源端子が GND にショートされた場合などです。また、電源端子直列に逆流防止のダイオードもしくは各端子と電源端子間にバイパスのダイオードを挿入することを推奨します。

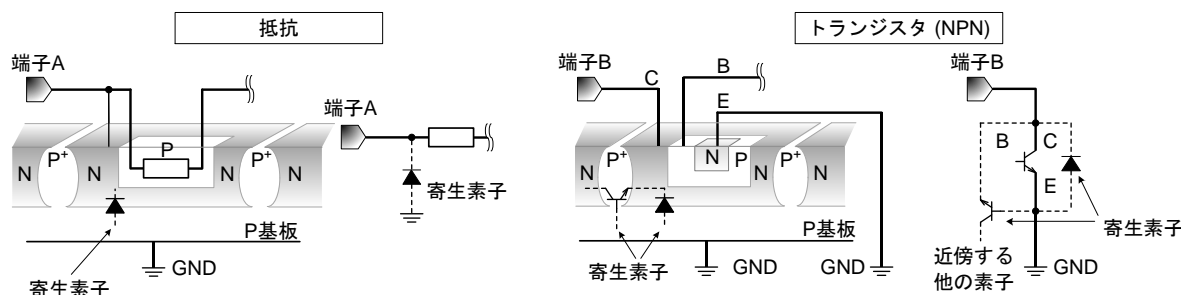


Figure 16. IC 構造例

11. セラミック・コンデンサの特性変動について

外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮のうえ定数を決定してください。

12. 温度保護回路について

IC を熱破壊から防ぐための温度保護回路を内蔵しております。最高接合部温度内でご使用いただきますが、万が一最高接合部温度を超えた状態が継続すると、温度保護回路が動作し出力パワー素子が OFF します。その後チップ温度 T_j が低下すると回路は自動で復帰します。なお、温度保護回路は絶対最大定格を超えた状態での動作となりますので、温度保護回路を使用したセット設計などは、絶対に避けてください。

13. 過電流保護回路について

出力には電流能力に応じた過電流保護回路が内部に内蔵されているため、負荷ショート時には IC 破壊を防止しますが、この保護回路は突発的な事故による破壊防止に有効なもので、連続的な保護回路動作、過渡時でのご使用に対応するものではありません。

発注形名情報

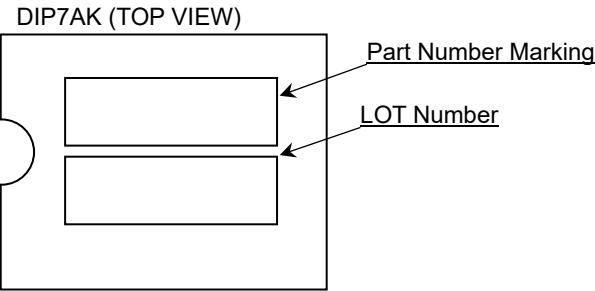
B M 2 P x x 4 H - Z

06: 65 kHz
10: 100 kHz
13: 130 kHz

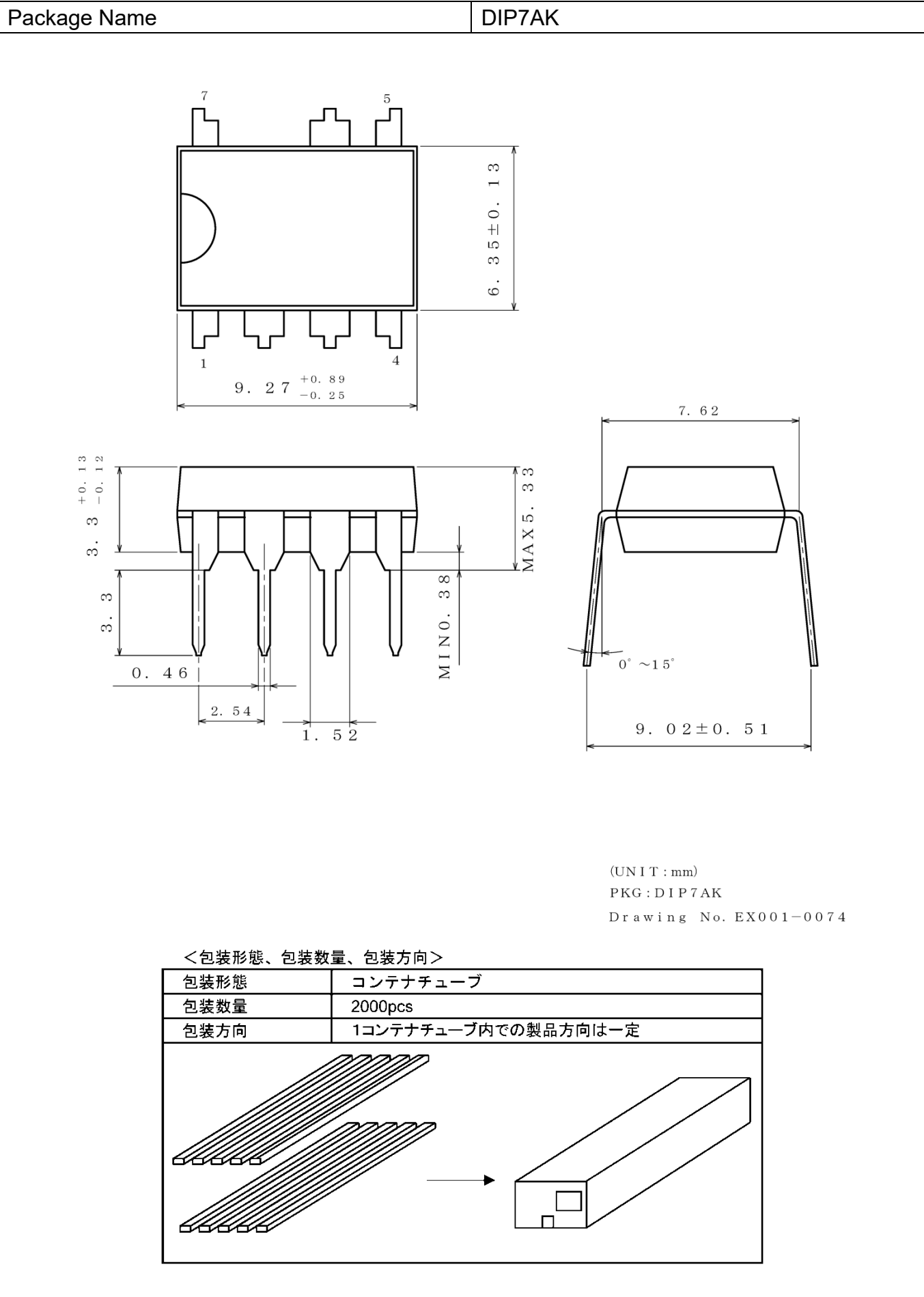
ラインアップ

Orderable Part Number	スイッチング 周波数(kHz)	MOSFET R _{DS(ON)} (Ω)	MOSFET Withstand Voltage (V)	パッケージ	Part Number Marking
BM2P064H-Z	65	3.00	730	DIP7AK	BM2P064H
BM2P104H-Z	100				BM2P104H
BM2P134H-Z	130				BM2P134H

標印図



外形寸法図と包装・フォーミング仕様



改訂履歴

日付	番号	変更内容
2020.07.09	001	新規登録
2020.11.24	002	P2 ブロック図差替え P8 BROVP の説明文追加/BRUVLO の説明文追加 P11 最大定格値変更 P14 BR 端子 OVP 検出遅延時間 電気的特性追加 P15 応用回路例追加

ご注意

ローム製品取扱い上の注意事項

1. 本製品は一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器等）への使用を意図して設計・製造されております。したがって、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器^(Note 1)、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
 - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
 - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
3. 本製品は、一般的な電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
 - ①水・油・薬液・有機溶剤等の液体中でのご使用
 - ②直射日光・屋外暴露、塵埃中でのご使用
 - ③潮風、Cl₂、H₂S、NH₃、SO₂、NO₂ 等の腐食性ガスの多い場所でのご使用
 - ④静電気や電磁波の強い環境でのご使用
 - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
 - ⑥本製品を樹脂等で封止、コーティングしてのご使用。
 - ⑦はんだ付けの後に洗浄を行わない場合（無洗浄タイプのフラックスを使用される場合は除く。ただし、残渣については十分に確認をお願いします。）又は、はんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合
 - ⑧本製品が結露するような場所でのご使用。
4. 本製品は耐放射線設計はなされておられません。
5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
6. パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
7. 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

1. ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
2. はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。
その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。（人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等）

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
 - ①潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所での保管
 - ②推奨温度、湿度以外での保管
 - ③直射日光や結露する場所での保管
 - ④強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き（梱包箱に表示されている天面方向）で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等（ソフトウェア含む）との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。