

AC/DC コンバータ IC

# 一次側フィードバック 900 V MOSFET 内蔵疑似共振 フライバックコンバータ IC

BM2QH0x13FS-Z

## 概要

本シリーズは一次側フィードバック方式の AC/DC 制御 IC です。900 V 化した MOSFET、起動回路、抵抗を内蔵することにより、部品削減、低待機電力に貢献します。制御方式は疑似共振を採用し、低 EMI、高効率を実現します。一次側フィードバック動作時のサンプリングタイミングの最適化によりロードレギュレーション特性を大幅に改善します。パッケージには高放熱・面実装タイプの SSOP-A20\_16A を採用し、実装費削減に貢献します。

## 特長

- 一次側フィードバックによりフォトカプラ不要
- 疑似共振制御 / カレントモード
- 900 V 耐圧素子内蔵 / MOSFET / 起動回路 / 抵抗
- 周波数低減機能
- ブラウン IN / OUT 機能 (BR UVLO / BR OVP)
- VCC UVLO / VCC OVP
- FB 端子抵抗オープン保護
- タイムアウト機能
- 過電流リミッタ / AC 電圧補正機能
- 過負荷保護
- 急峻過電流保護
- SOURCE 端子オープン/ショート保護
- ソフトスタート機能
- TSD 機能

## 重要特性

- 動作電源電圧範囲  
VCC: 8.6 V ~ 30.0 V  
VH, DRAIN: 900 V (Max)
- スイッチング動作時電流 0.9 mA (Typ)
- 駆動停止時電流 0.80 mA (Typ)
- 最大周波数制限 120 kHz (Typ)
- 動作温度範囲 -40 °C ~ +125 °C

## パッケージ

W (Typ) x D (Typ) x H (Max)

SSOP-A20\_16A 8.7 mm x 7.8 mm x 2.0 mm  
pitch 0.8 mm



## ラインアップ

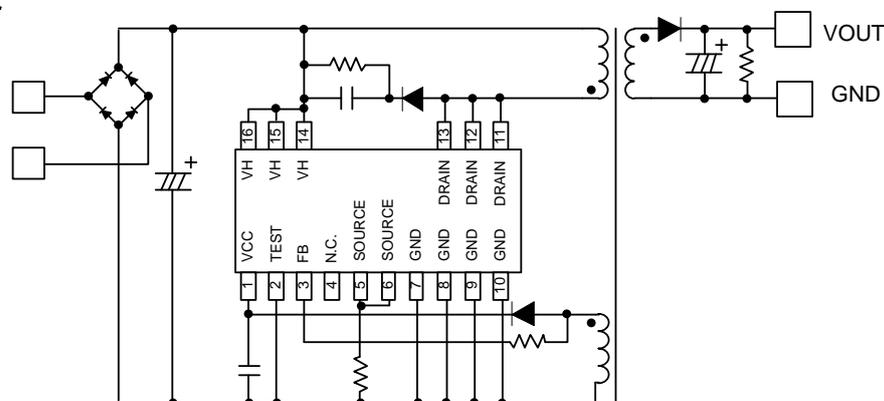
Product Name	MOSFET R <sub>ON</sub> (Typ)	BR UVLO V <sub>BRUVLO</sub> (Typ)	BR OVP V <sub>BR OVP</sub> (Typ)
BM2QH0A13FS-Z	12.9 Ω	84.6 V	-
BM2QH0B13FS-Z	12.9 Ω	-	-
BM2QH0C13FS-Z	12.9 Ω	98.7 V	705 V
BM2QH0D13FS-Z	12.9 Ω	84.6 V	705 V

B, D series are under development

## 用途

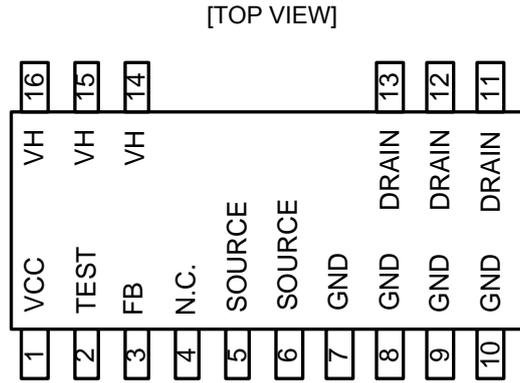
- エアコン、スマートメータ、シーリングファン、他

## 基本アプリケーション回路



○製品構造：シリコンを主材料とした半導体集積回路 ○耐放射線設計はしてありません

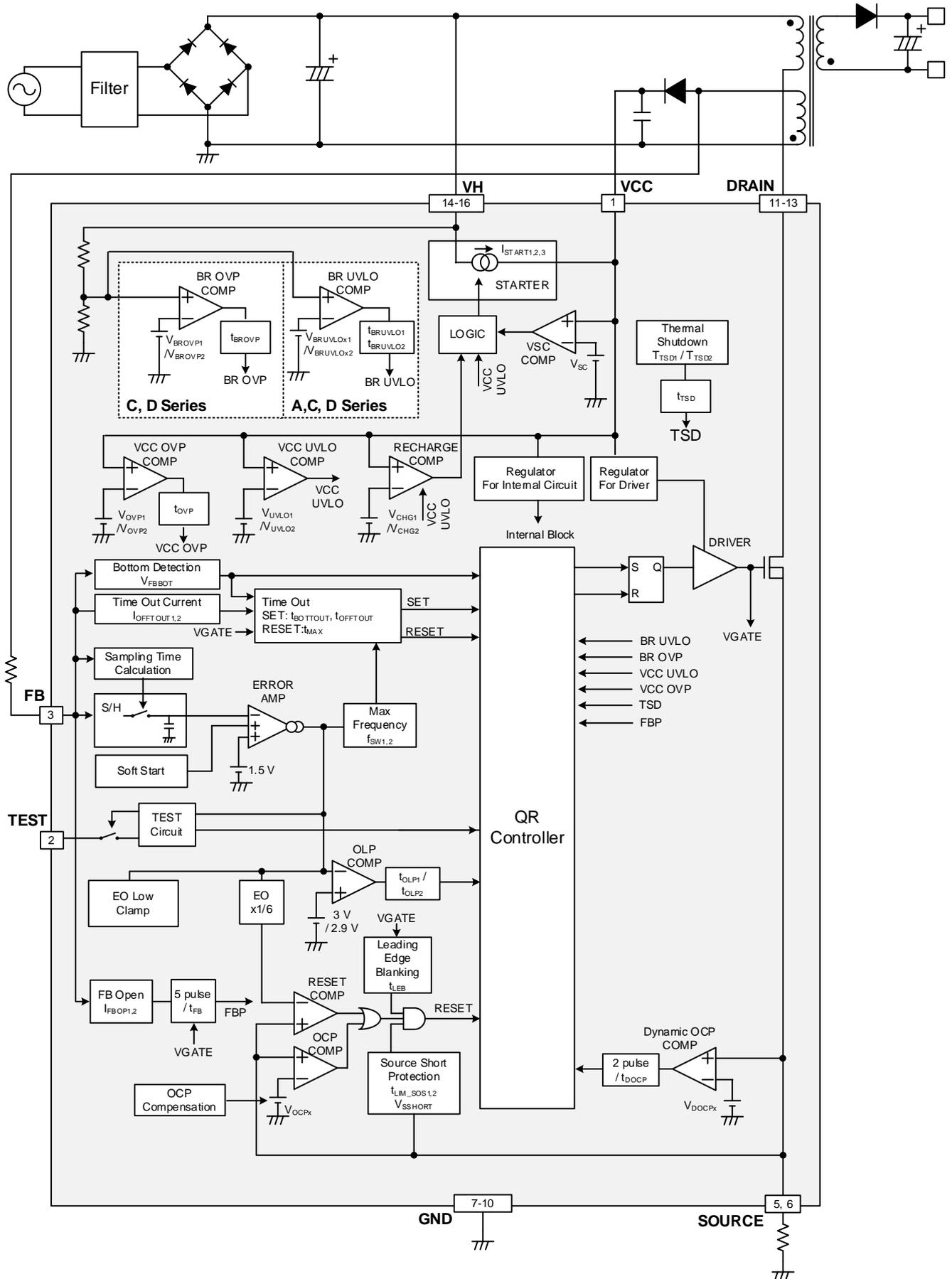
端子配置図



端子説明

No	Pin	I/O	Function	ESD Diode	
				VCC	GND
1	VCC	I	VCC Input	-	○
2	TEST	-	TEST Pin. Connect to GND	-	○
3	FB	I	Feed Back / Bottom Voltage Detection	-	○
4	N.C.	-	No Connection	-	-
5	SOURCE	I	MOSFET SOURCE	-	○
6	SOURCE	I	MOSFET SOURCE	-	○
7	GND	I/O	GND	○	-
8	GND	I/O	GND	○	-
9	GND	I/O	GND	○	-
10	GND	I/O	GND	○	-
11	DRAIN	I/O	MOSFET DRAIN	-	○
12	DRAIN	I/O	MOSFET DRAIN	-	○
13	DRAIN	I/O	MOSFET DRAIN	-	○
14	VH	I	High Voltage Input	-	○
15	VH	I	High Voltage Input	-	○
16	VH	I	High Voltage Input	-	○

ブロック図



各ブロック動作説明

1. 起動、停止

起動、停止時のタイミングチャートを示します。詳細は各章で説明します。

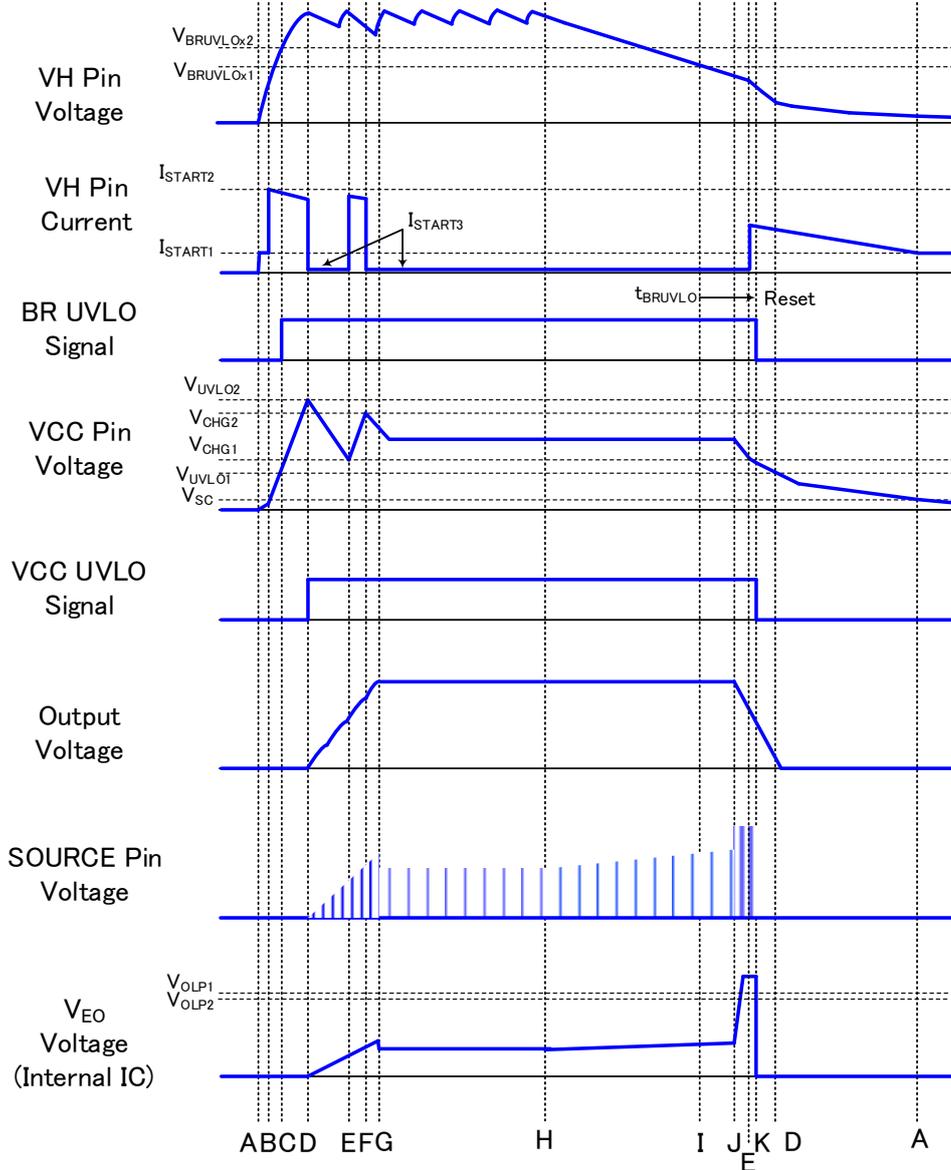


Figure 1. Startup and Shutdown Timing Chart

- A: AC 電圧が入力され、VH 端子電圧が上昇。VCC へ I<sub>START1</sub> の電流でチャージ。  
(I<sub>START1</sub> 電流の詳細については 1.1 起動回路を参照ください)
- B: VCC 電圧 > V<sub>SC</sub> となり、VCC 充電電流が I<sub>START2</sub> へ切り替え。  
(I<sub>START2</sub> 電流の詳細については 1.1 起動回路を参照ください)
- C: VH 電圧 > V<sub>BRUVLOx2</sub> となり、BR UVLO 解除。
- D: VCC 電圧 > V<sub>UVLO2</sub> となり、VCC UVLO 解除され、ソフトスタート機能が動作。  
VCC 充電電流が I<sub>START3</sub> へ切り替え。(I<sub>START3</sub> 電流の詳細については 1.1 起動回路を参照ください)
- E: VCC 電圧 < V<sub>CHG1</sub> となり、VCC 端子へチャージ開始。
- F: VCC 電圧 > V<sub>CHG2</sub> となり、VCC 端子へチャージ停止。
- G: 出力電圧が設定値に到達。
- H: AC 電圧入力停止。VH 電圧が放電。
- I: VH 電圧 < V<sub>BRUVLOx1</sub> となり、BR UVLO を検出。タイマカウント開始。
- J: VH 電圧が低下し、出力電圧、VCC 電圧も低下開始。
- K: VCC 電圧 < V<sub>UVLO1</sub> となり、VCC UVLO を検出し動作停止。BR UVLO タイマカウントリセット。

1. 起動、停止 — 続き

1.1 起動回路

本 IC は起動時の高速性・安全性を高めるため、様々な機能を内蔵しています。

スタータ回路

本回路は起動時に VH 端子から VCC へ電流供給することで高速起動を実現する回路です。チャージ電流は VCC 電圧の状態により制御されます。

VCC UVLO (Under Voltage Lockout) 回路

本回路は VCC 端子電圧  $< V_{UVLO1}$  となると、IC は動作を停止しリセットします。また、VCC 端子電圧  $> V_{UVLO2}$  となると、動作を再開します。

リチャージ機能

VCC 端子電圧  $> V_{UVLO1}$  となると、リチャージ機能が起動します。VCC 端子電圧  $< V_{CHG1}$  となると、VCC リチャージ機能が動作し、VH 端子から起動回路を通して  $I_{START2}$  電流で VCC 端子をチャージします。VCC 端子電圧  $> V_{CHG2}$  となると、 $I_{START3}$  の電流へ切り替えることでリチャージを終了します。

上記の動作についてタイミングチャートを示します。

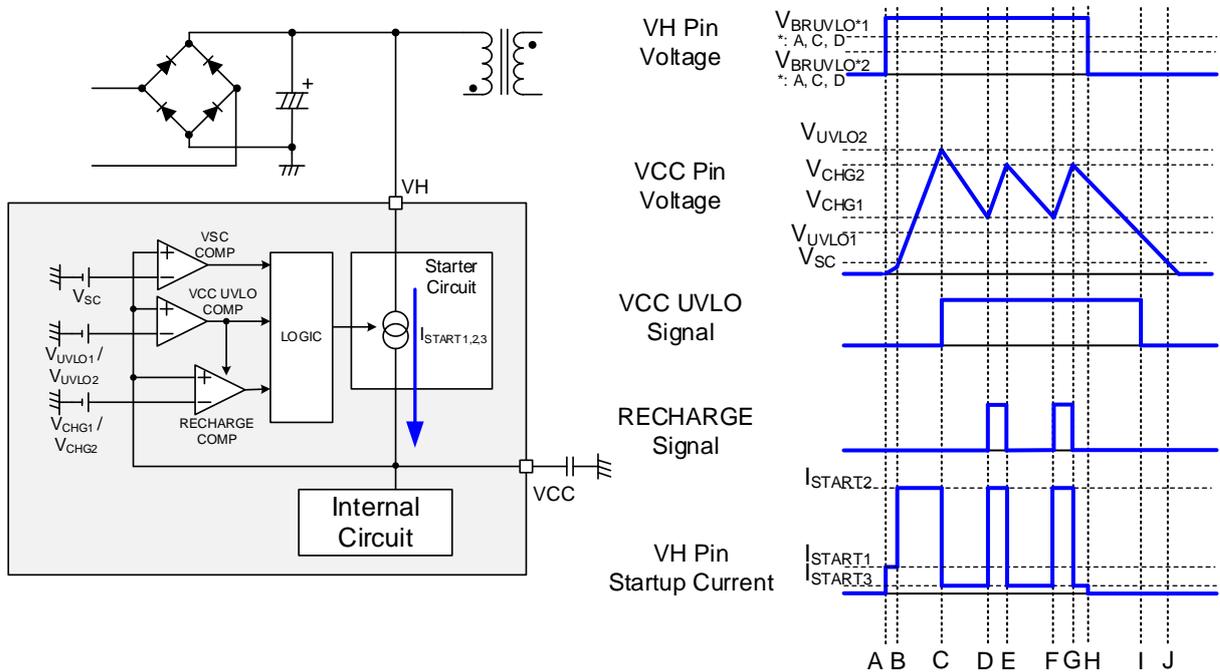


Figure 2. Start Up Block Diagram and Timing Chart

- A: AC 電圧が入力され、VH 端子電圧が上昇。VCC へ  $I_{START1}$  の電流でチャージ。
- B: VCC 電圧  $> V_{SC}$  となり、VCC 充電電流が  $I_{START2}$  へ切り替え。
- C: VCC 電圧  $> V_{UVLO2}$  となり、VCC UVLO 解除され、起動開始。
- D: VCC 電圧  $< V_{CHG1}$  となり、VCC 端子へチャージ開始。
- E: VCC 電圧  $> V_{CHG2}$  となり、VCC 端子へチャージ停止。
- F: VCC 電圧  $< V_{CHG1}$  となり、VCC 端子へチャージ開始。
- G: VCC 電圧  $> V_{CHG2}$  となり、VCC 端子へチャージ停止。
- H: VH 端子電圧減少。VH からの供給電流停止。
- I: VCC 電圧  $< V_{UVLO1}$  となり、VCC UVLO 検出され停止し、リセット。
- J: VCC 電圧  $< V_{SC}$  となり、VCC 充電電流が  $I_{START1}$  へ切り替え。(ただし VH 電圧低いため、供給電流なし)

VH 起動回路は起動専用回路です。IC 起動後に VH からのチャージ電流で動作を続けると、IC は回路電流  $\times$  VH 電圧の電力を消費し発熱します。その場合は補助巻線を使用して VCC に電源を供給するなど、VH 起動回路から常に電力が VCC へ供給されない回路構成としてください。  
また、VCC へプルダウンなど負荷を接続しないでください。IC への電力供給が不足し、起動不良の原因となる場合があります。

1.1 起動回路 — 続き

ソフトスタート機能

起動時の FET ラッシュ電流防止のため、ソフトスタート機能を内蔵しています。  
IC 内部 ERROR AMP の入力電圧  $V_{SS}$  を  $0.1 \text{ V/ms}$  のスルーレートで変化させることで、およそ  $15 \text{ ms}$  後に起動完了します。

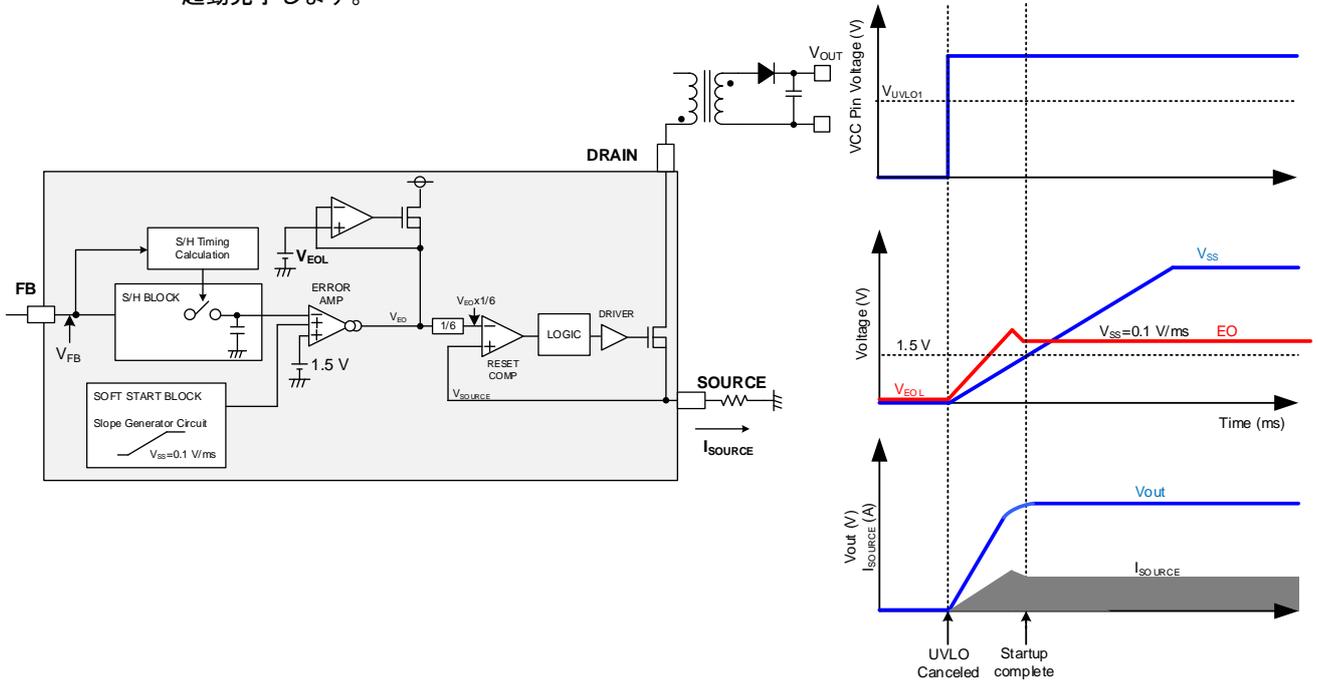


Figure 3. Soft Start Block Diagram and Timing Chart

BR UVLO (A, C, D series)

本 IC は高耐圧抵抗を内蔵しているため、ダイオードブリッジ後の電圧をモニタし、減電電圧保護 (BR UVLO) や過電圧保護 (BR OVP) の検出ができます。

BR UVLO は  $V_H$  端子電圧  $< V_{BRUVLOx1}$  となり、 $t_{BRUVLO1}$  経過すると IC は動作を停止し、リセットします。また、 $V_H$  端子電圧  $> V_{BRUVLOx2}$  となり、 $t_{BRUVLO2}$  経過すると、ソフトスタートで再起動します。

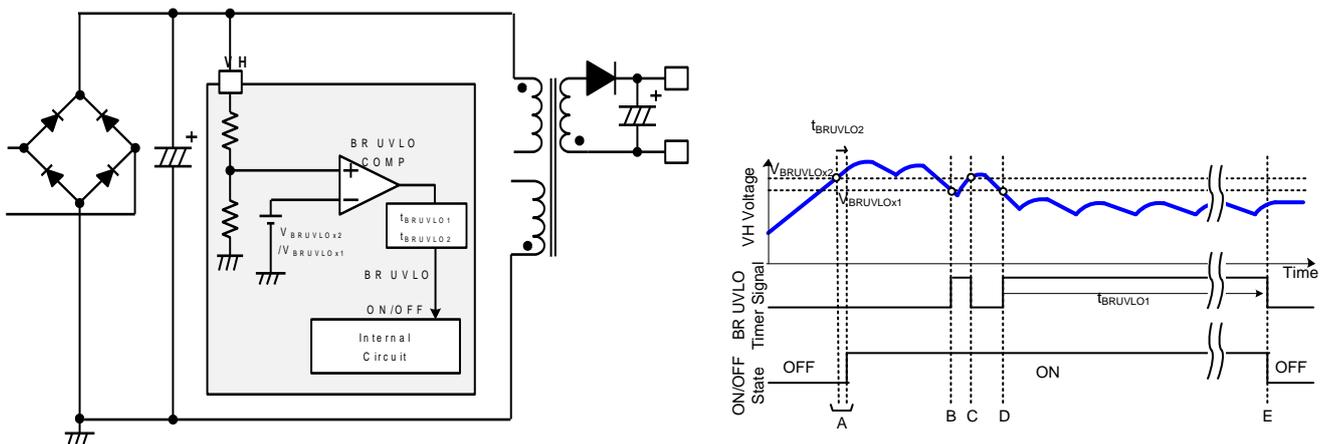


Figure 4. BR UVLO Block Diagram and Timing Chart

- A:  $V_H$  電圧  $> V_{BRUVLOx2}$  となり、BR UVLO を解除。 $t_{BRUVLO2}$  経過後起動開始。
- B:  $V_H$  電圧  $< V_{BRUVLOx1}$  となり、BR UVLO を検出。タイマカウント開始。
- C:  $V_H$  電圧  $> V_{BRUVLOx2}$  となり、BR UVLO を解除。タイマカウントリセット。
- D:  $V_H$  電圧  $< V_{BRUVLOx1}$  となり、BR UVLO を検出。タイマカウント開始。
- E:  $V_H$  電圧  $< V_{BRUVLOx1}$  の状態で、 $t_{BRUVLO1}$  が経過後し停止。

各ブロック動作説明 — 続き

2. 帰還制御

本 IC は一次側の補助巻線の電圧をモニタし、出力電圧を制御する一次側フィードバック方式を採用しています。それにより、二次側のシャントレギュレータやフォトカプラなどの帰還部品を大幅に削減することができます。また、独自のモニタ方式により二次側 DIODE 電流の流れ終わり付近で補助巻き線電圧をモニタするため、整流 DIODE の VF 電圧変動や、サージなどの影響を最小限に抑えることを可能としたため、安定した電圧出力を供給できます。

2.1 出力電圧設定

FB 端子

本 IC は補助巻線と FB 端子間に接続する抵抗  $R_{FB}$  により出力電圧を設定することができます。

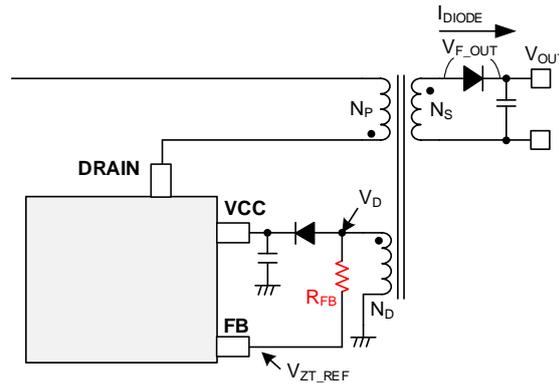


Figure 5. Output Control

出力電圧設定抵抗  $R_{FB}$  と二次側出力電圧  $V_{OUT}$  との関係は、下記式で表されます。

$$R_{FB} = \left\{ (V_{OUT} + V_{F\_OUT}) \times \frac{N_D}{N_S} - V_{ZTREF} \right\} \times 0.1 \quad [M\Omega]$$

各パラメータは下記の通りです。

- $R_{FB}$ : FB 端子接続抵抗
- $V_{OUT}$ : 二次側出力電圧
- $V_{F\_OUT}$ : 二次側 DIODE  $V_F$  電圧
- $N_D$ : 一次側補助巻き線数
- $N_S$ : 二次側巻き線数
- $V_{ZTREF}$ : 帰還動作時 FB 端子電圧

計算例

$$V_{OUT} = 15[V], \quad V_{F\_OUT} = 0.6[V], \quad N_D = 12 [turn], \quad N_S = 15 [turn], \quad V_{ZTREF} = 0.48 [V]$$

としたときの  $R_{FB}$  抵抗値は

$$R_{FB} = \left\{ (15 [V] + 0.6 [V]) \times \frac{12 [turn]}{15 [turn]} - 0.48[V] \right\} \times 0.1 = 1.2 \quad [M\Omega]$$

となります。

FB 端子は 10  $\mu A$  が流れるように制御されるハイインピーダンスラインとなります。よってスイッチングノイズの影響を受けやすいため、FB 端子からできる限り近い場所に設定抵抗を配置してください。また、DRAIN や補助巻き線などのクロストークにも十分配慮をお願いします。

また、FB 端子は補助巻き線の出力のサンプリングタイミングをモニタするため、容量を接続すると正確にサンプリングができなくなり、誤動作の原因となります。そのため、FB 端子への容量の接続はしないでください。

各ブロック動作説明 — 続き

3. 駆動制御

3.1 疑似共振制御

本 IC は疑似共振 (Quasi Resonant) 制御により高効率と低ノイズに貢献します。ON タイミングは補助巻線の共振動作時のボトム電圧で制御します。オフタイミングは ERROR AMP 出力 VEO と SOURCE 端子電圧で制御します。以下制御方法について詳細な説明を示します。

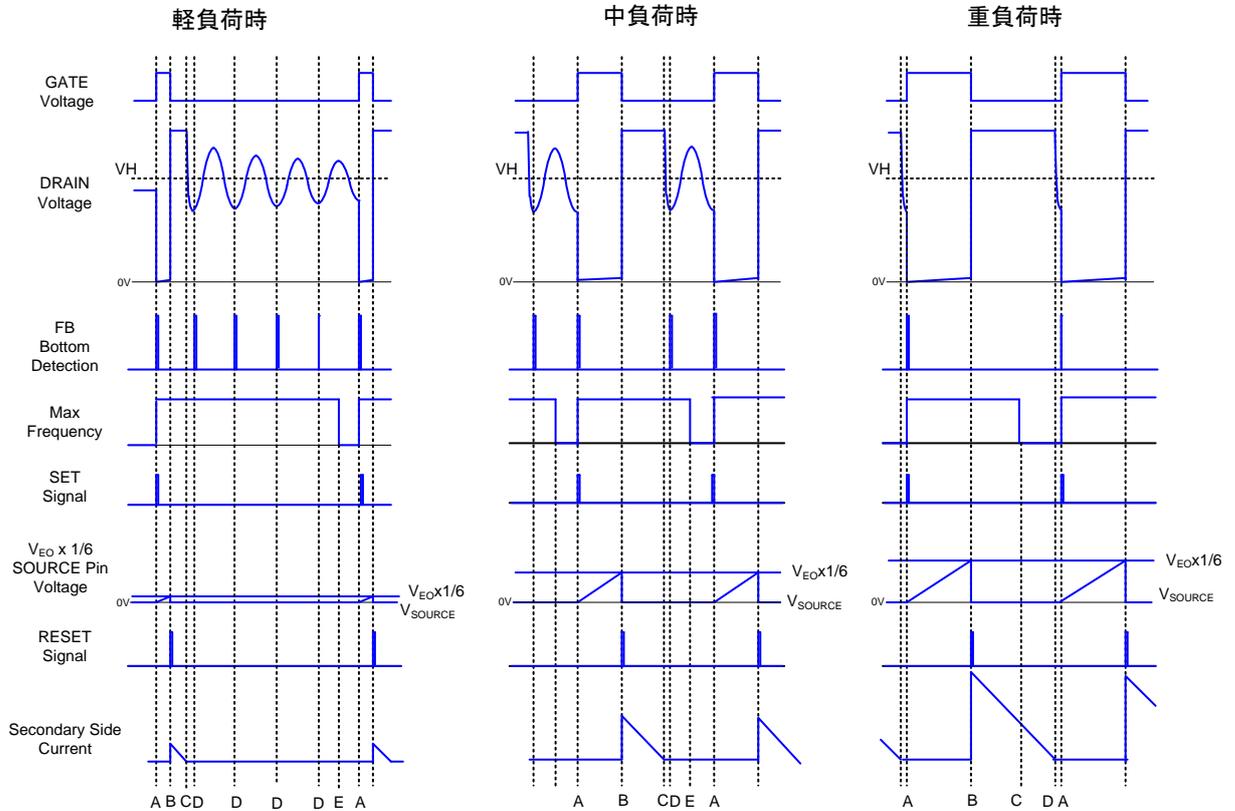


Figure 6. QR Control Timing Chart

■ 軽負荷・中負荷時の動作

最大周波数制限は  $V_{EO}$  に依存します (周波数低減機能)。軽負荷時は  $V_{EO}$  電圧が下がるため、最大周波数制限が遅くなります。

- A: DRAIN 端子のボトムを FB 端子で検知することで FET をオン。最大周波数制限カウント開始。
- B:  $V_{SOURCE} > V_{EO} \times 1/6$  となり、RESET 信号出力し、FET をオフ。二次側電流導通開始。
- C: 二次側電流停止し、DRAIN 端子に共振信号が発生。
- D: DRAIN 端子のボトムを FB 端子で検知するが、周波数制限によりマスク。
- E: 最大周波数制限カウント完了。
- A: DRAIN 端子のボトムを FB 端子で検知することで FET をオン。最大周波数制限カウント開始。

■ 重負荷時の動作

重負荷時動作では、 $V_{EO}$  電圧が上がるため、最大周波数制限が早くなり、一回目のボトムでオンします。このとき FET の最大 ON 時間は  $t_{MAX}$  で制限されます。

- A: DRAIN 端子のボトムを FB 端子で検知することで FET をオン。最大周波数制限カウント開始。
- B:  $V_{SOURCE} > V_{EO} \times 1/6$  となり、RESET 信号出力し、FET をオフ。二次側電流導通開始。
- C: 最大周波数制限カウント完了。
- D: 二次側電流停止し、DRAIN 端子に共振信号が発生。
- A: DRAIN 端子のボトムを FB 端子で検知することで FET をオン。最大周波数制限カウント開始。

3. 駆動制御 — 続き

3.2 タイムアウト機能

疑似共振制御方法では、ボトムを検知して FET をオンします。しかし、起動時や軽負荷時にはボトムを検知できないこともあるため、一定期間ボトム検出しない場合は強制的に FET をオンとするタイムアウト機能が必要となります。

起動時のタイムアウト機能

起動時、出力電圧ショート時など出力電圧が小さいため補助巻線に発生する電圧が小さくなり、ボトム電圧を検知できない場合、強制的に FET をオンします。

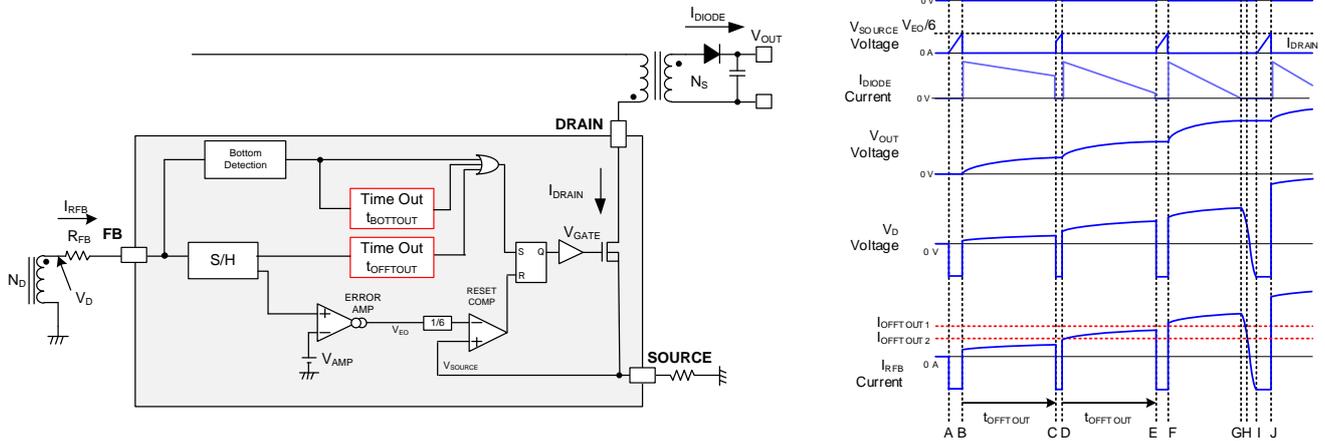


Figure 7. Time Out Block Diagram and Timing Chart

- A: スイッチング開始。
- B: SOURCE 電圧  $V_{SOURCE}$  が  $V_{EO}/6$  に達し FET オフ。この時  $I_{RFB} < I_{OFFTOUT1}$  のためタイムアウト開始。
- C:  $t_{OFFTOUT}$  が経過し強制的に FET オン。
- D: SOURCE 電圧  $V_{SOURCE}$  が  $V_{EO}/6$  に達し FET オフ。この時  $I_{RFB} < I_{OFFTOUT1}$  のためタイムアウト開始。
- E:  $t_{OFFTOUT}$  が経過し強制的に FET オン。
- F: SOURCE 電圧  $V_{SOURCE}$  が  $V_{EO}/6$  に達し FET オフ。この時  $I_{RFB} > I_{OFFTOUT1}$  のためタイムアウト停止。
- G: 二次側トランス電流放電完了。
- H:  $I_{RFB} < I_{OFFTOUT2}$  となる。
- I: ボトム検知により FET オン。
- J: SOURCE 電圧  $V_{SOURCE}$  が  $V_{EO}/6$  に達し FET オフ。

ボトムタイムアウト機能

軽負荷時など、共振信号が減衰してボトム信号を検知できない場合、強制的に FET をオンします。

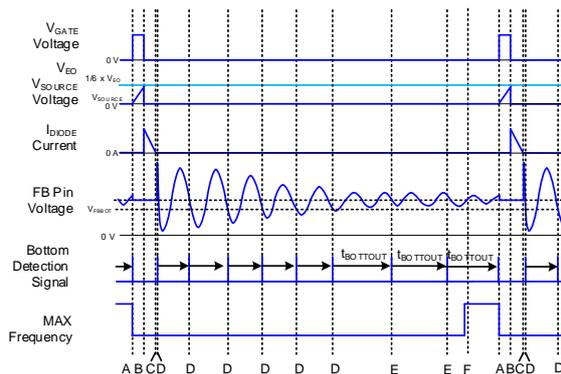


Figure 8. Bottom Time Out Timing Chart

条件: 軽負荷時で 1 周期が長い状態を想定します。

- A: ボトムタイムアウト時間  $t_{BOTOUT}$  が経過。FET オン。
  - B:  $V_{SOURCE} > V_{EO} \times 1/6$  となり、FET オフ。
  - C: 二次側電流導通終了し、FB 端子電圧共振開始。
  - D: FB 端子電圧  $< V_{FBBOT}$  となり、ボトム検出し、ボトムタイムアウトを再カウント。
  - E: FB 端子電圧  $> V_{FBBOT}$  となり、ボトムタイムアウト時間  $t_{BOTOUT}$  経過。
- しかし、MAX Frequency によりセット信号がマスクされる。
- F: MAX Frequency のマスク信号が解除される。
  - A: ボトムタイムアウト時間  $t_{BOTOUT}$  が経過。FET オン。

3. 駆動制御 — 続き

3.3 リーディングエッジブランキング (LEB) 機能

内蔵 FET がオンの瞬間、SOURCE 端子にサージ電圧発生し、オフしてしまう場合があります。そのため  $t_{LEB}$  の期間 SOURCE 電圧をマスクすることで、サージによる即 OFF 動作を防止します。

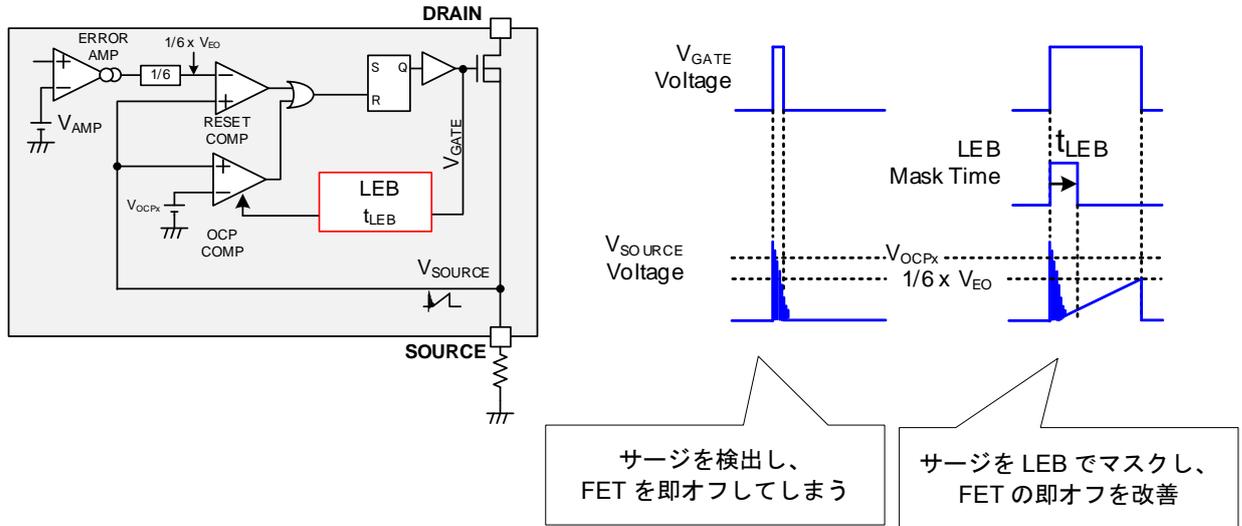


Figure 9. LEB Block Diagram and Timing Chart

3.4 EMI 軽減機能

本 IC では放射ノイズを低減させる機能を内蔵しています。

3.5 周波数低減機能

本 IC は周波数低減機能を内蔵しています。最大周波数制限は出力電力に応じて  $f_{sw2}$  から  $f_{sw1}$  まで変化します。

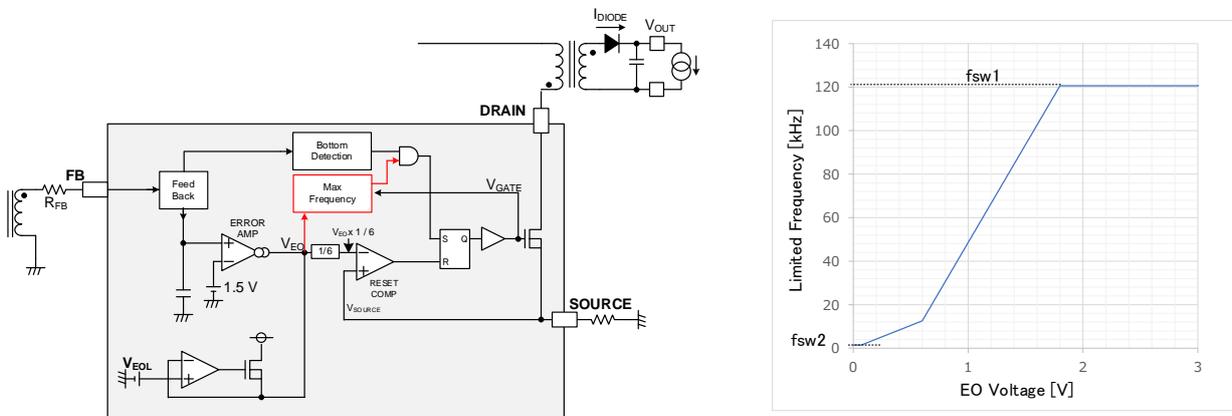


Figure 10. QR Frequency and Burst Control

各ブロック動作説明 — 続き

4. 保護機能

本 IC は様々な異常状態を検知し安全に保護します。

Table 1. Protect Function List (数値は Typ で記入)

■ 電源保護 温度保護

機能	VCC Under Voltage Lock Out (VCC UVLO)	BR Under Voltage Lock Out (BR UVLO)	VCC Over Voltage Protection (VCC OVP)	BR Over Voltage Protection (BR OVP)	Thermal Shutdown (TSD)
検出条件	VCC < 7.5 V	VH < 84.6 V (A, D series) VH < 98.7 V (C series)	VCC > 33.0 V	VH > 705 V (C, D series)	175 °C
解除条件	VCC > 9.5 V	VH > 98.7 V (A, D series) VH > 112.8 V (C series)	VCC < 30.0 V	VH < 634.5 V (C, D series)	100 °C
検出タイム	-	128 ms	120 μs	120 μs	120 μs
解除タイム	-	120 μs	-	-	-
方式	自動復帰	自動復帰	自動復帰	自動復帰	自動復帰
検出時動作	駆動停止	駆動停止	駆動停止	駆動停止	駆動停止

■ SOURCE 端子保護

機能	Over Current Protection (OCP)	Overload Protection (OLP)	Dynamic Over Current Protection (DOCP)	SOURCE Short Protection (SSP)
検出条件	V <sub>SOURCE</sub> > 0.325 V V <sub>H</sub> = 140 V 時 V <sub>SOURCE</sub> > 0.240 V V <sub>H</sub> = 400 V 時	SOURCE 端子出力設定電力以上	V <sub>SOURCE</sub> > 0.375 V V <sub>H</sub> = 140 V 時 V <sub>SOURCE</sub> > 0.290 V V <sub>H</sub> = 400 V 時	V <sub>SOURCE</sub> < 50 mV
解除条件	V <sub>SOURCE</sub> < 0.325 V V <sub>H</sub> = 140 V 時 V <sub>SOURCE</sub> < 0.240 V V <sub>H</sub> = 400 V 時	SOURCE 端子出力設定電力以下	V <sub>SOURCE</sub> < 0.375 V V <sub>H</sub> = 140 V 時 V <sub>SOURCE</sub> < 0.290 V V <sub>H</sub> = 400 V 時	V <sub>SOURCE</sub> > 50 mV
検出タイム	-	28 ms	2 パルス連続	4.0 μs V <sub>H</sub> = 140 V 時 1.6 μs V <sub>H</sub> = 400 V 時
解除タイム	-	200 ms	120 μs	-
方式	Pulse by pulse	自動復帰	自動復帰	Pulse by pulse
検出時動作	FET 強制オフ	駆動停止	FET 強制オフ	FET 強制オフ

4. 保護機能 — 続き

4.1 VCC OVP (VCC Over Voltage Protection)

VCC OVP は VCC 端子電圧 >  $V_{OVP1}$  の状態を  $t_{OVP}$  時間継続すると IC は停止します。また、VCC 端子電圧 <  $V_{OVP2}$  となると、動作を再開します。

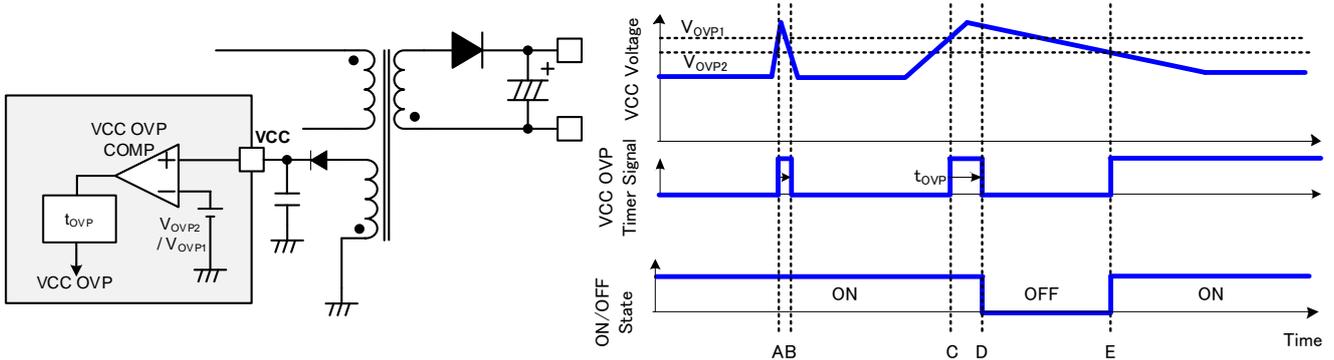


Figure 11. VCC OVP Block Diagram and Timing Chart

- A: VCC 電圧 >  $V_{OVP1}$  となり、VCC OVP タイマカウント開始。
- B: VCC 電圧 <  $V_{OVP2}$  となり、VCC OVP タイマカウントリセット。
- C: VCC 電圧 >  $V_{OVP1}$  となり、VCC OVP タイマカウント開始。
- D: VCC 電圧 >  $V_{OVP1}$  の状態で、 $t_{OVP}$  が経過し、VCC OVP 検出。IC 停止。
- E: VCC 電圧 <  $V_{OVP2}$  となり、VCC OVP を解除。動作開始。

4.2 BR OVP (BR Over Voltage Protection)

BR OVP は VH 端子電圧 >  $V_{BROVP1}$  の状態を  $t_{BROVP}$  時間継続すると IC は停止します。また、VH 端子電圧 <  $V_{BROVP2}$  となると、動作を再開します。

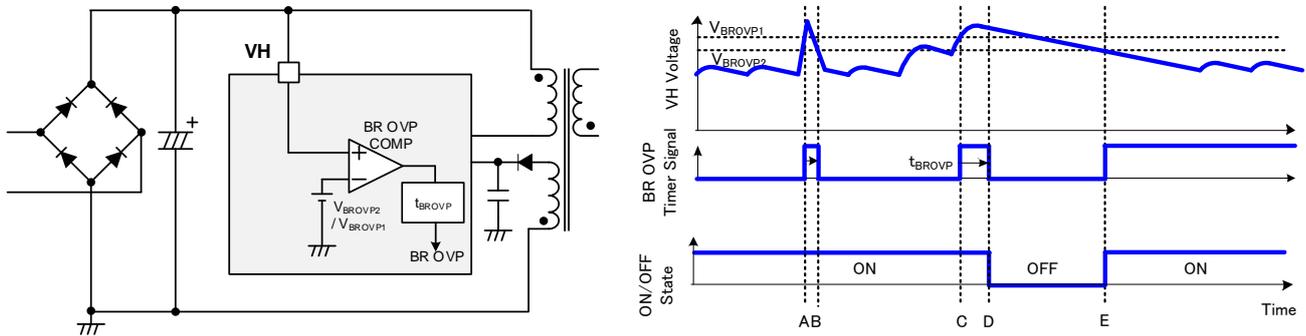


Figure 12. BR OVP Block Diagram and Timing Chart

- A: VH 電圧 >  $V_{BROVP1}$  となり、BR OVP タイマカウント開始。
- B: VH 電圧 <  $V_{BROVP2}$  となり、BR OVP タイマカウントリセット。
- C: VH 電圧 >  $V_{BROVP1}$  となり、BR OVP タイマカウント開始。
- D: VH 電圧 >  $V_{BROVP1}$  の状態で、 $t_{BROVP}$  が経過し、BR OVP 検出。IC 停止。
- E: VH 電圧 <  $V_{BROVP2}$  となり、BR OVP を解除。スロースタート状態から再起動。

4.3 TSD (Thermal Shutdown)

本 IC は過熱保護機能を内蔵しています。ジャンクション温度が  $T_{TSD1}$  となり、 $t_{TSD}$  経過すると検出し駆動を停止します。 $T_{TSD2}$  以下となるとスロースタート状態から再起動します。

4. 保護機能 — 続き

4.4 OCP (Over Current Protection)

OCP は SOURCE 端子電圧  $> V_{OCPx}$  となると、FET をオフします。OCP 検出電圧を入力 AC 電圧に応じて補正し、電源電圧依存性を改善します。

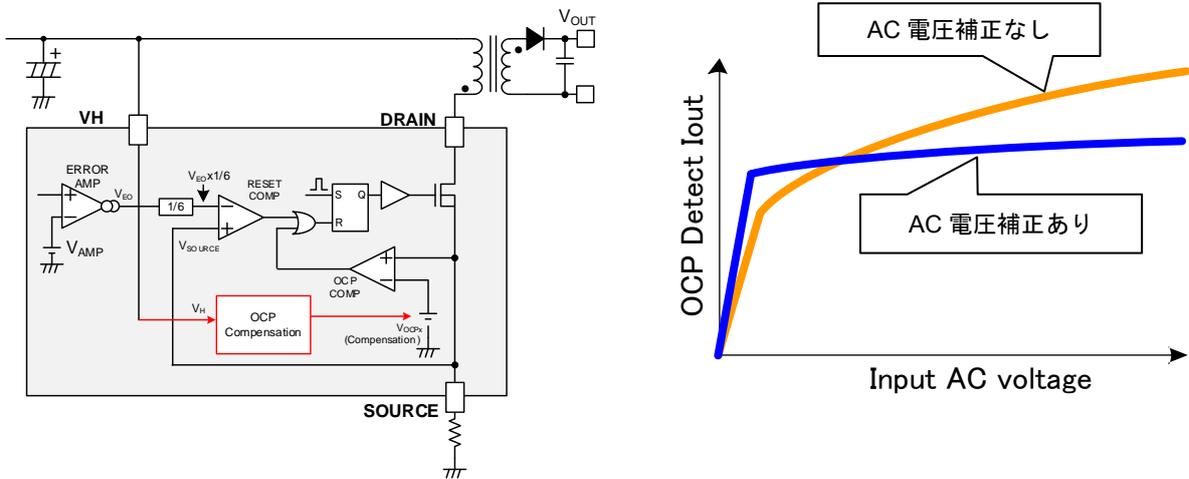


Figure 13. OCP Block Diagram and Timing Chart

OCP 検出電圧  $V_{OCPx}$  は下記の近似式で求めることができます。  
 ただし、保証値は  $V_{OCP1}$  ( $VH = 140 V$ ) と  $V_{OCP2}$  ( $VH = 400 V$ ) のときとなります。

$$V_{OCPx} = -0.075 \times \ln(VH) + 0.689 \quad [V]$$

各パラメータは下記の通りです。

- $V_{OCPx}$ : OCP 検出電圧
- $VH$ : DIODE 整流後電圧(DC 電圧)

計算例

$VH = 310 [V]$  としたときの OCP 検出電圧値  $V_{OCP}$  は

$$V_{OCPx} = -0.075 \times \ln(310 V) + 0.689 = 0.259 \quad [V]$$

となります。

4. 保護機能 — 続き

4.5 OLP (Overload Protection)

OLP は SOURCE 端子での設定電力以上で  $t_{OLP1}$  経過すると、駆動停止します。その後  $t_{OLP2}$  経過すると自動復帰し、スロースタートで再起動します。

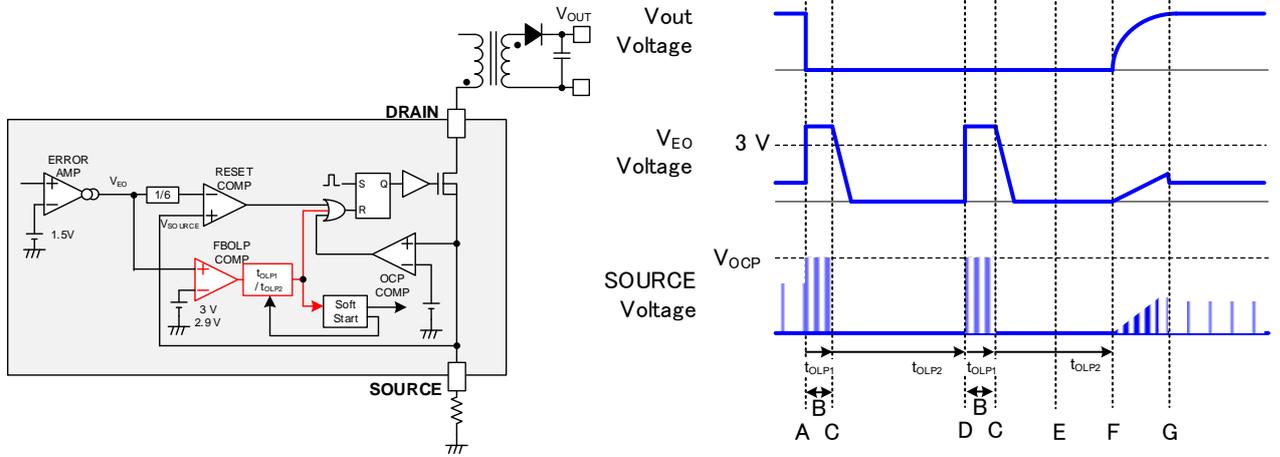


Figure 14. OLP Block Diagram and Timing Chart

- A: 出力電圧  $V_{OUT}$  を GND ショート。過負荷保護状態となり、タイマカウント開始。
- B:  $V_{OUT}$  電圧が GND であるため、タイムアウト動作で駆動。
- C:  $t_{OLP1}$  経過し、動作停止。
- D:  $t_{OLP2}$  経過後再起動。出力電圧  $V_{OUT}$  が GND ショート継続のため、タイマカウント開始。
- B:  $V_{OUT}$  電圧が GND であるため、タイムアウト動作で駆動。
- C:  $t_{OLP1}$  経過し、動作停止。
- E:  $V_{OUT}$  GND ショートを解除。
- F: ソフトスタートで再起動。
- G: 再起動完了。

4. 保護機能 — 続き

4.6 DOCP (Dynamic Over Current Protection)

本 IC には急峻 OCP 機能を内蔵しています。SOURCE 端子電圧が 2 回連続で  $V_{DOCPx}$  を超えた場合に、 $t_{DOCP}$  間パルス動作を停止します。DOCP 検出電圧は VH 端子電圧に依存します。

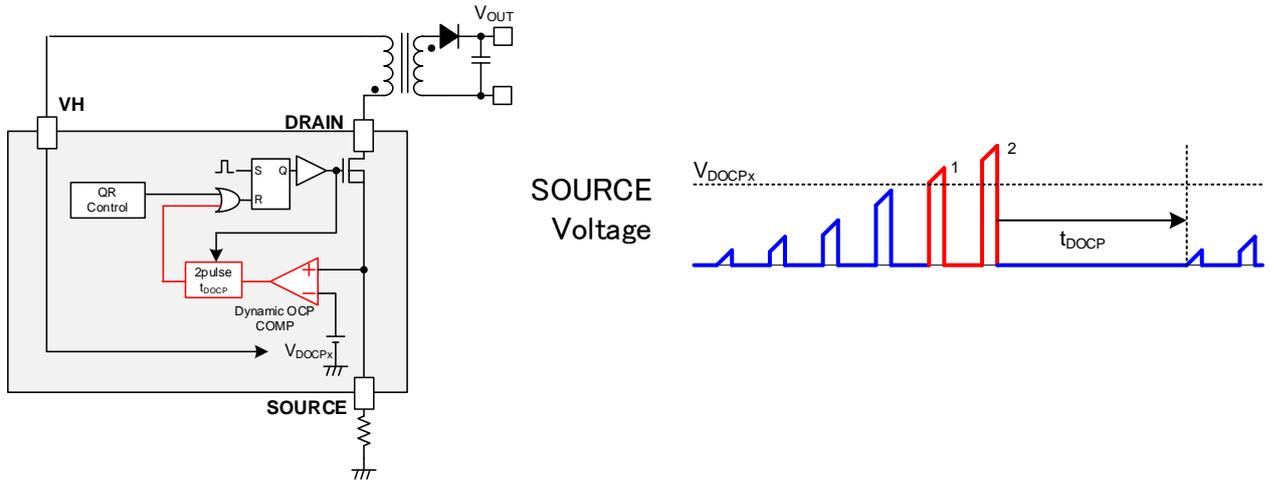


Figure 15. DOCP Block Diagram and Timing Chart

4.7 SSP (SOURCE Short Protection)

FET がオンした後、タイマ時間  $t_{LIM\_SOSx}$  経過した時の SOURCE 電圧が  $V_{SSHORT}$  電圧に達していない場合、FET を強制オフします。検出は pulse by pulse で行います。

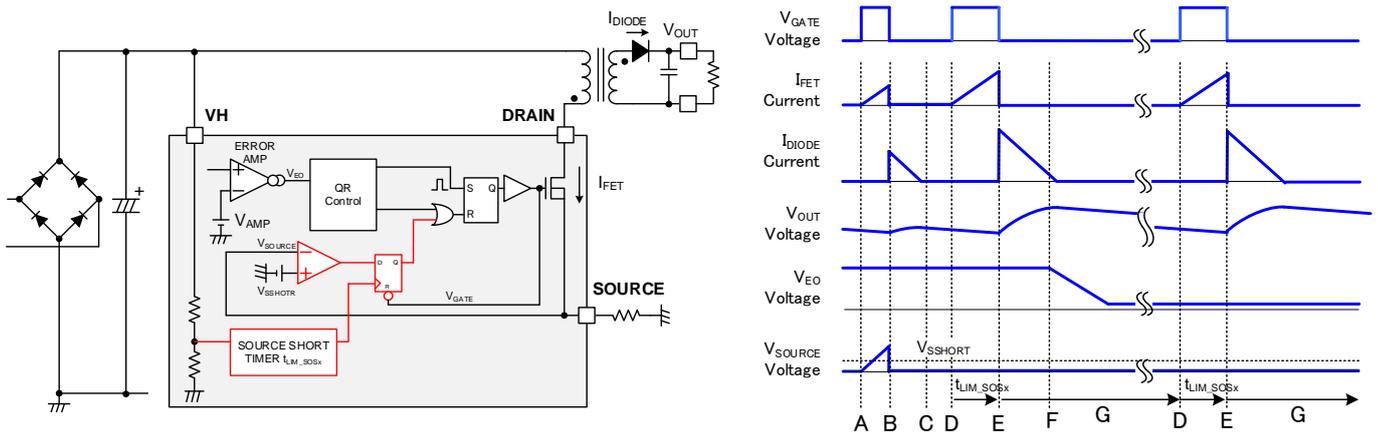


Figure 16. SOURCE Short Protection Block Diagram and Timing Chart

- A: 疑似共振制御により FET オン。
- B: 疑似共振制御により FET オフ。
- C: SOURCE 端子 GND ショート。
- D: 疑似共振制御により FET オン。
- E: SOURCE 端子 GND ショートのため、最大オン時間  $t_{LIM\_SOSx}$  経過し FET オフ。
- F: D-E 間で過剰に電力供給され出力上昇し、サンプリングタイミングで  $V_{EO}$  電圧低下。
- G:  $V_{EO}$  電圧低下したため周波数が低減された状態で制御。

この保護動作中は、 $t_{LIM\_SOSx}$  で決まった ON 時間となり、出力電圧は周波数を変動させて制御されます。そのため軽負荷時に出力電圧を過昇圧することがあります。その場合は、

- ・フリーダ抵抗を小さくする。
  - ・出力にツェナーダイオードを接続する。
- などで対策できます。

ただし、トランス仕様によっては最大オン時間  $t_{LIM\_SOSx}$  でコイルが飽和してしまう場合がありますので、ご注意ください。

絶対最大定格 (Ta = 25 °C)

項目	記号	定格	単位	条件
最大印加電圧 1	V <sub>MAX1</sub>	-0.3 ~ +900	V	DRAIN, VH
最大印加電圧 2	V <sub>MAX2</sub>	-0.3 ~ +6.5	V	SOURCE, FB
最大印加電圧 3	V <sub>MAX3</sub>	-0.3 ~ +40.0	V	VCC
ドレイン電流 (1 パルス)	I <sub>DP</sub>	1.0	A	P <sub>w</sub> = 10 μs, Duty cycle = 10 % Drain Voltage < 600 Vdc
最高接合部温度	T <sub>jmax</sub>	150	°C	
保存温度範囲	T <sub>stg</sub>	-55 ~ +150	°C	

注意 1: 印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施していただくようお願いいたします。

注意 2: 最高接合部温度を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。最高接合部温度を超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなど、最高接合部温度を超えないよう熱抵抗にご配慮ください。

部品設定 (Ta = 25 °C)

項目	記号	最小	標準	最大	単位	条件
VCC 端子接続容量	C <sub>VCC</sub>	4.7	10	-	μF	

熱抵抗 (Note 1)

項目	記号	熱抵抗(Typ)		単位
		1 層基板 (Note 3)	4 層基板 (Note 4)	
SSOP-A20_16A				
ジャンクション—周囲温度間熱抵抗	θ <sub>JA</sub>	123.1	65.7	°C/W
ジャンクション—パッケージ上面中心間熱特性パラメータ (Note 2)	Ψ <sub>JT</sub>	8	5	°C/W

(Note 1) JESD51-2A(Still-Air)に準拠。

(Note 2) ジャンクションからパッケージ (モールド部分) 上面中心までの熱特性パラメータ。

(Note 3) JESD51-3 に準拠した基板を使用。

(Note 4) JESD51-7 に準拠した基板を使用。

測定基板	基板材	基板寸法
1 層	FR-4	114.3 mm x 76.2 mm x 1.57 mmt

1 層目 (表面) 銅箔	
銅箔パターン	銅箔厚
実装ランドパターン + 電極引出し用配線	70 μm

測定基板	基板材	基板寸法
4 層	FR-4	114.3 mm x 76.2 mm x 1.6 mmt

1 層目 (表面) 銅箔		2 層目、3 層目 (内層) 銅箔		4 層目 (裏面) 銅箔	
銅箔パターン	銅箔厚	銅箔パターン	銅箔厚	銅箔パターン	銅箔厚
実装ランドパターン + 電極引出し用配線	70 μm	74.2 mm□ (正方形)	35 μm	74.2 mm□ (正方形)	70 μm

## 推奨動作条件

項目	記号	最小	標準	最大	単位
VCC 端子電源電圧範囲	V <sub>CC</sub>	8.6 (Note 1)	-	30.0	V
VH 端子電源電圧範囲	V <sub>H</sub>	-	-	900	V
動作温度	Topr	-40	-	+125	°C

(Note 1) VCC 端子電圧が 9.0 V 未満の範囲では、VCC 充電機能が動作します。(P-5 リチャージ機能参照)

電気的特性 MOSFET 部 (特に指定の無い限り T<sub>j</sub> = 25 °C)

項目	記号	最小	標準	最大	単位	条件
ドレイン電圧	V <sub>DS</sub>	900	-	-	V	I <sub>D</sub> = 1 mA, V <sub>GS</sub> = 0 V
ドレイン漏れ電流	I <sub>DSS</sub>	-	-	100	μA	V <sub>DS</sub> = 900 V, V <sub>GS</sub> = 0 V
オン抵抗	R <sub>ON</sub>	-	12.9	16.2	Ω	I <sub>D</sub> = 0.1 A, V <sub>GS</sub> = 10 V

電気的特性 起動 VH 部 (特に指定のない限り T<sub>j</sub> = -40 ~ +125 °C、V<sub>CC</sub> = 12 V)

項目	記号	最小	標準	最大	単位	条件
起動電流 1 (Note 3)	I <sub>START1</sub>	0.15	0.30	0.50	mA	V <sub>H</sub> = 100 V, V <sub>CC</sub> = 0 V
起動電流 2 (Note 3)	I <sub>START2</sub>	2.5	4.7	8.0	mA	V <sub>H</sub> = 100 V, V <sub>CC</sub> = 5 V
VH 端子オフ電流 (Note 3)	I <sub>START3</sub>	10	22	50	μA	V <sub>H</sub> = 100 V, V <sub>CC</sub> = 12 V
起動電流切り替え VH 電圧 (Note 3)	V <sub>SC</sub>	0.5	1.1	2.5	V	VCC 上昇時
BR UVLO 検出電圧 A (Note 2) (Note 3)	V <sub>BRUVLOA1</sub>	76.1	84.6	93.1	V	VH 電圧下降時 (A, D シリーズ)
BR UVLO 解除電圧 A (Note 2) (Note 3)	V <sub>BRUVLOA2</sub>	88.8	98.7	108.6	V	VH 電圧上昇時 (A, D シリーズ)
BR UVLO 検出電圧 C (Note 2) (Note 3)	V <sub>BRUVLOC1</sub>	88.8	98.7	108.6	V	VH 電圧下降時 (C シリーズ)
BR UVLO 解除電圧 C (Note 2) (Note 3)	V <sub>BRUVLOC2</sub>	101.5	112.8	124.1	V	VH 電圧上昇時 (C シリーズ)
BR UVLO 検出タイム	t <sub>BRUVLO1</sub>	94	128	173	ms	(A, C, D シリーズ)
BR UVLO 解除タイム	t <sub>BRUVLO2</sub>	80	120	180	μs	(A, C, D シリーズ)
BR OVP 検出電圧 (Note 2) (Note 3)	V <sub>BRROVP1</sub>	634.5	705.0	775.5	V	VH 電圧上昇 (C, D シリーズ)
BR OVP 解除電圧 (Note 2) (Note 3)	V <sub>BRROVP2</sub>	571.1	634.5	698.0	V	VH 電圧下降時 (C, D シリーズ)
BR OVP 検出タイム	t <sub>BRROVP</sub>	80	120	180	μs	(C, D シリーズ)

(Note 2) 連動項目です。

(Note 3) 25 °C 保証項目です。

電気的特性 コントロール IC 部 (特に指定のない限り  $T_j = -40\text{ }^\circ\text{C} \sim +125\text{ }^\circ\text{C}$ 、 $V_{CC} = 12\text{ V}$ )

項目	記号	最小	標準	最大	単位	条件
<b>VCC ブロック</b>						
駆動停止時回路電流	$I_{CC}$	0.5	0.8	1.1	mA	駆動停止時
スイッチング動作時電流 (Note 1)	$I_{CC13}$	0.6	0.9	1.2	mA	
VCC UVLO 検出電圧 (Note 2)	$V_{UVLO1}$	6.5	7.5	8.5	V	VCC 下降時
VCC UVLO 解除電圧 (Note 2)	$V_{UVLO2}$	8.5	9.5	10.5	V	VCC 上昇時
VCC UVLO ヒステリシス (Note 2)	$V_{UVLO3}$	-	2	-	V	$V_{UVLO3} = V_{UVLO2} - V_{UVLO1}$
VCC リチャージ開始電圧 (Note 2)	$V_{CHG1}$	7	8	9	V	
VCC リチャージ停止電圧 (Note 2)	$V_{CHG2}$	8	9	10	V	
VCC OVP 検出電圧 (Note 2)	$V_{OVP1}$	31	33	35	V	VCC 上昇時
VCC OVP 解除電圧 (Note 2)	$V_{OVP2}$	28	30	33	V	VCC 下降時
VCC OVP 検出時間	$t_{OVP}$	80	120	180	$\mu\text{s}$	
<b>ドライバブロック</b>						
最大スイッチング周波数 (Note 1)	$f_{SW1}$	100	120	132	kHz	
最小スイッチング周波数 (Note 1)	$f_{SW2}$	0.8	1.2	2.0	kHz	
リーディングエッジブランキング時間 (Note 4)	$t_{LEB}$	-	0.3	-	$\mu\text{s}$	
FET 最小オン時間 (Note 4)	$t_{MIN}$	-	0.35	-	$\mu\text{s}$	
FET 最大オン時間	$t_{MAX}$	29	40	54	$\mu\text{s}$	
<b>フィードバックブロック</b>						
12 V 設定時フィードバック電圧 (Note 1) (Note 3)	$V_{FB1}$	12.191	12.440	12.689	V	$R_{FB} = 1.2\text{ M}\Omega$
出力電圧温度補正 (Note 3) (Note 4)	$V_{FB2}$	-	-2.5	-	$\text{mV}/^\circ\text{C}$	$R_{FB} = 1.2\text{ M}\Omega$ , $T_a = 25\text{ }^\circ\text{C} \sim 125\text{ }^\circ\text{C}$
FB 端子電圧 (Note 3)	$V_{ZTREF}$	-	0.48	-	V	サンプリング時
ボトム検出電圧	$V_{FBBOT}$	0.20	0.38	0.55	V	
OLP 検出時間 (Note 1) (Note 2)	$t_{OLP1}$	20	28	40	ms	
OLP 解除時間 (Note 1) (Note 2)	$t_{OLP2}$	140	200	280	ms	
タイムアウト検出電流 (Note 1) (Note 2)	$I_{OFFTOUT1}$	3.0	4.5	6.5	$\mu\text{A}$	FB 電流
タイムアウト解除電流 (Note 1) (Note 2)	$I_{OFFTOUT2}$	3.5	5.0	7.0	$\mu\text{A}$	FB 電流
タイムアウト時間	$t_{OFFTOUT}$	50	70	90	$\mu\text{s}$	
ボトム タイムアウト時間	$t_{BOTOUT}$	3.0	5.5	8.0	$\mu\text{s}$	最終ボトムからの時間
FET オン時 FB 端子最大出力電流 (Note 1)	$I_{FB\_MAX}$	-1700	-900	-550	$\mu\text{A}$	FB = -0.2 V
強制オンタイム	$t_{FORCE}$	80	120	180	$\mu\text{s}$	

(Note 1)  $T_j = 25\text{ }^\circ\text{C}$  保証です。

(Note 2) 連動項目です。

(Note 3) 測定回路図 Figure 17 を参照ください。

(Note 4) 出荷検査していません。

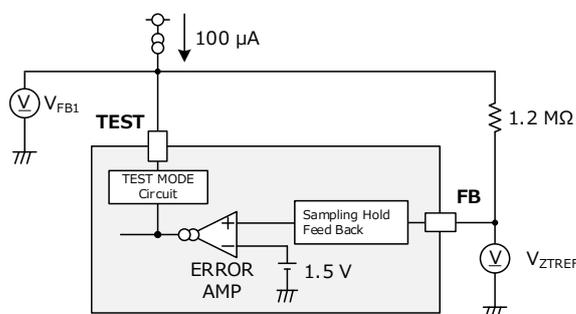


Figure 17. Feedback Voltage Measurement Circuit at Switching Stop Condition.

電氣的特性 — 続き (特に指定のない限り  $T_j = -40\text{ }^\circ\text{C} \sim +125\text{ }^\circ\text{C}$ 、 $V_{CC} = 12\text{ V}$ )

項目	記号	最小	標準	最大	単位	条件
<b>カレントセンスブロック</b>						
SOURCE 端子過電流保護電圧 1 (Note 1)	$V_{OCP1}$	300	325	350	mV	$V_H = 140\text{ V}$
SOURCE 端子過電流保護電圧 2 (Note 1)	$V_{OCP2}$	225	250	275	mV	$V_H = 400\text{ V}$
急峻過電流保護検出電圧 1 (Note 1)	$V_{DOCP1}$	340	375	410	mV	$V_H = 140\text{ V}$
急峻過電流保護検出電圧 2 (Note 1)	$V_{DOCP2}$	275	300	325	mV	$V_H = 400\text{ V}$
急峻過電流保護停止時間	$t_{DOCP}$	80	120	180	$\mu\text{s}$	
SOURCE 端子ショート検出電圧	$V_{SSHORT}$	0.03	0.05	0.08	V	
SOURCE 端子ショート時オン時間制限 1	$t_{LIM\_SOS1}$	2.5	4.0	6.5	$\mu\text{s}$	$V_H = 140\text{ V}$
SOURCE 端子ショート時オン時間制限 2	$t_{LIM\_SOS2}$	1.0	1.6	2.3	$\mu\text{s}$	$V_H = 400\text{ V}$
<b>温度保護</b>						
サーマルシャットダウン温度 1	$T_{TSD1}$	150	175	-	$^\circ\text{C}$	温度上昇時
サーマルシャットダウン温度 2	$T_{TSD2}$	-	100	-	$^\circ\text{C}$	温度降下時
サーマルシャットダウン時間	$t_{TSD}$	80	120	180	$\mu\text{s}$	

(Note 1) 運動項目です。

入出力等価回路

1   VCC	2   TEST	3   FB	4   N.C.
			—
5, 6   SOURCE	7, 8, 9, 10   GND	11, 12, 13   DRAIN	14, 15, 16   VH

応用回路例

フライバック回路とバックコンバータ回路例を示します。

FB 端子に接続する抵抗はハイインピーダンスのため、必ず FB 端子直近に配置し、できる限り配線を短くしてください。また、FB 端子は帰還端子であるため、容量を接続しないでください。誤動作の原因となります。

また、軽負荷時の電圧上昇を軽減するために出力ヘブリダ抵抗かツェナーダイオード、もしくはその両方を接続してください。

バックコンバータでは VH 端子にピークホールド回路が必要となります。

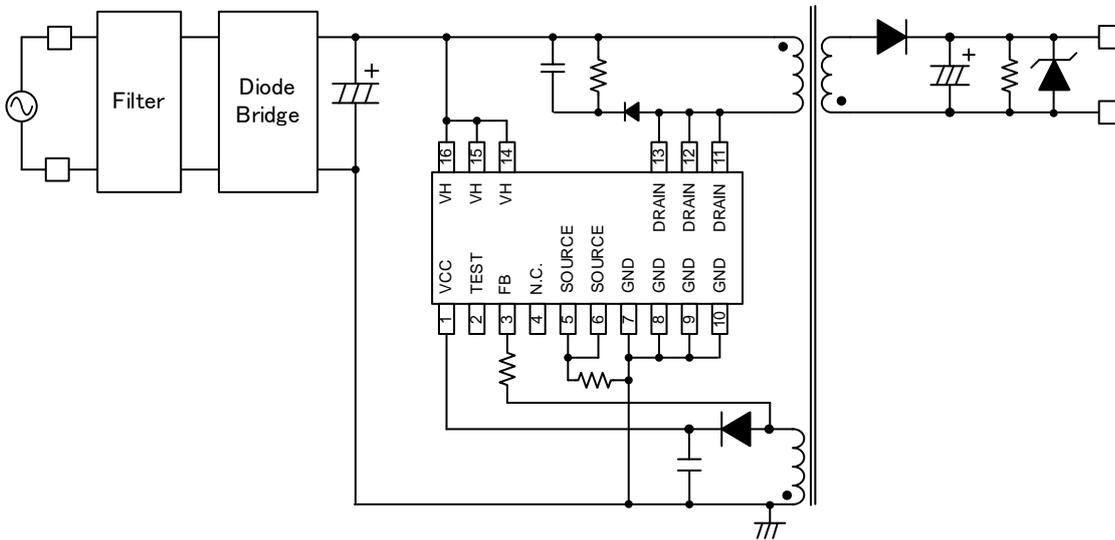


Figure 18. Flyback Converter Application Diagram

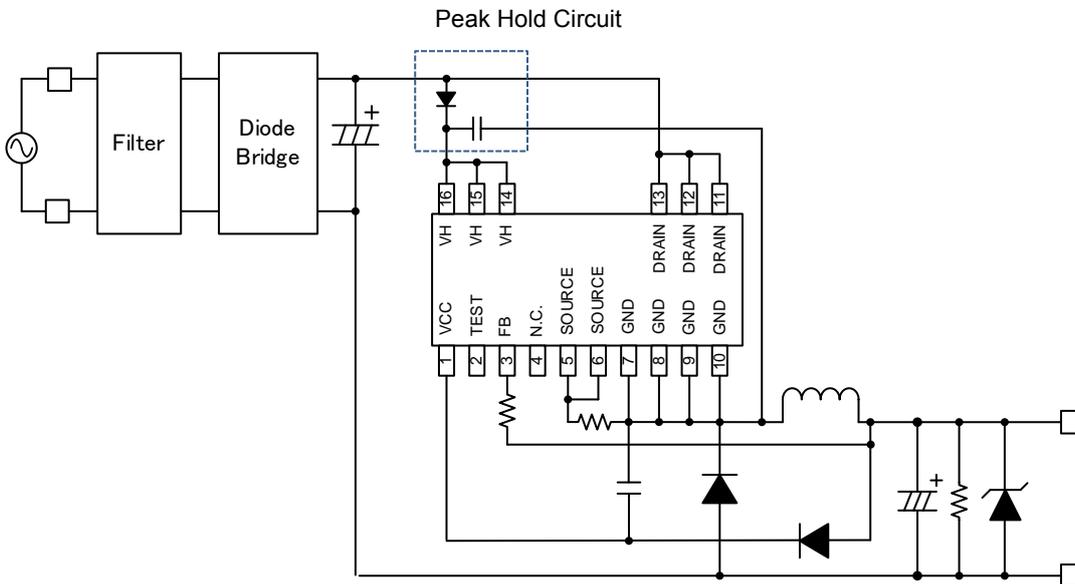


Figure 19. Buck Converter Application Diagram

特性データ (参考データ)

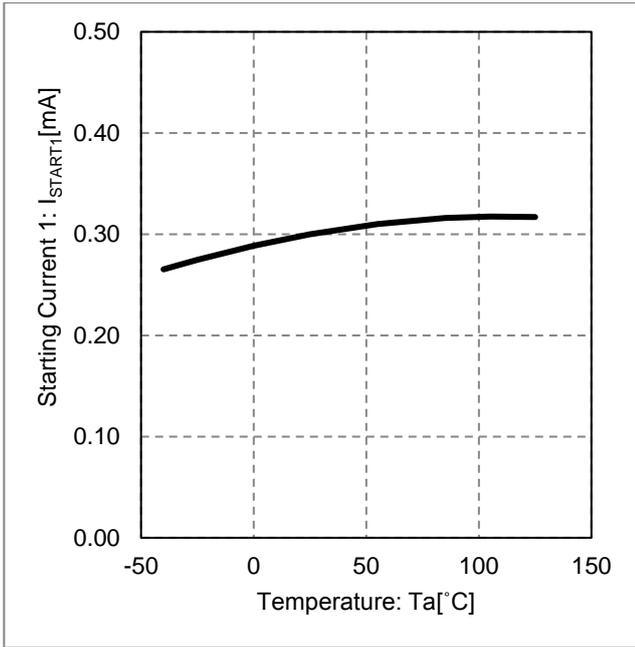


Figure 20. Starting Current 1 vs Temperature

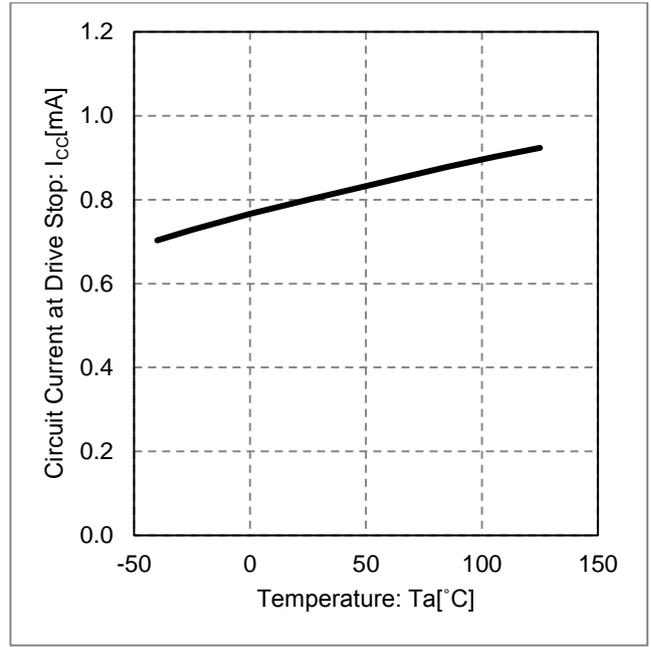


Figure 21. Circuit Current at Drive Stop vs Temperature

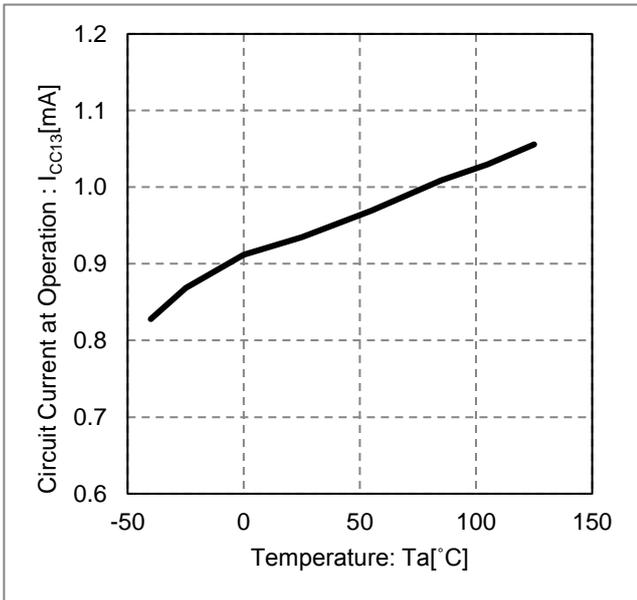


Figure 22. Circuit Current at Operation vs Temperature

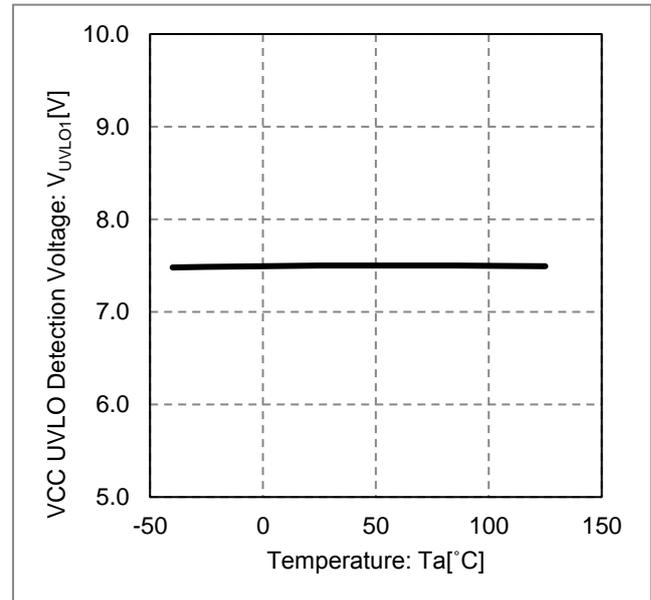


Figure 23. VCC UVLO Detection Voltage vs Temperature

特性データ (参考データ) — 続き

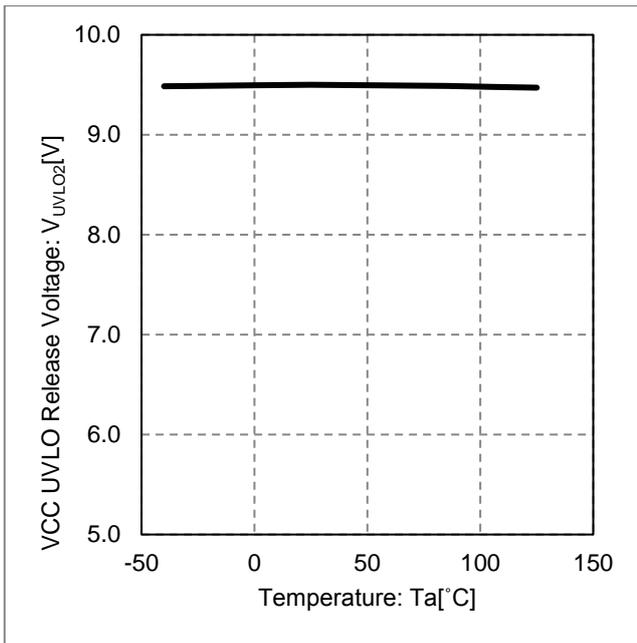


Figure 24. VCC UVLO Release Voltage vs Temperature

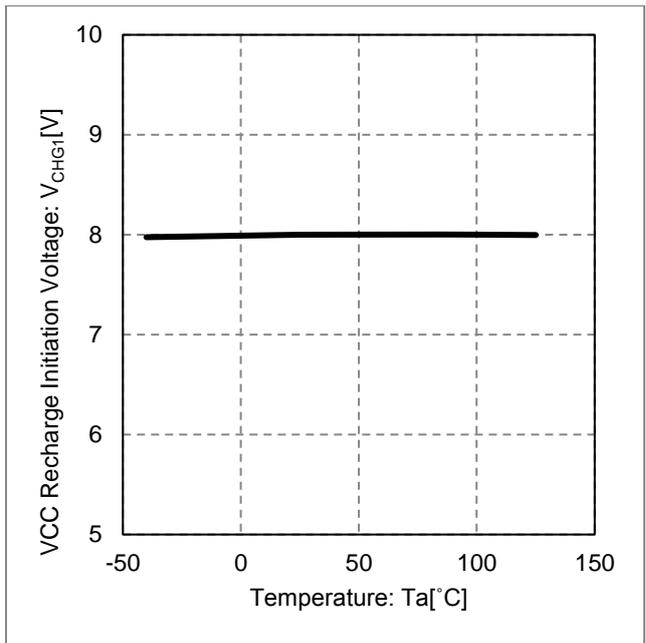


Figure 25. VCC Recharge Initiation Voltage vs Temperature

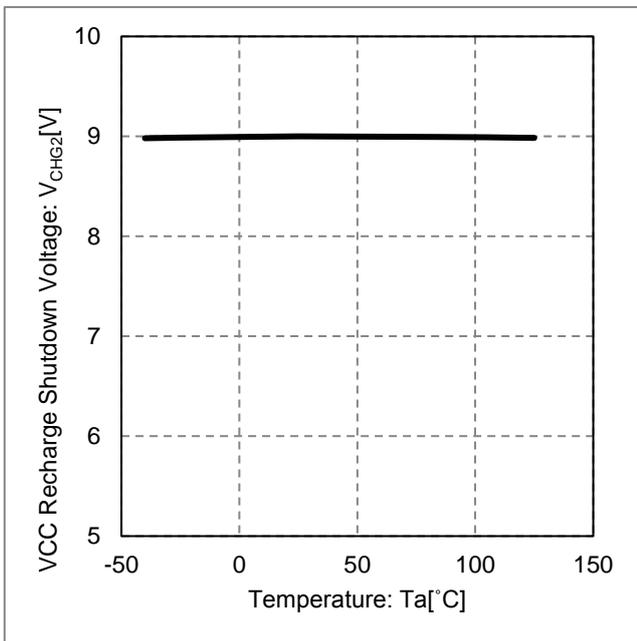


Figure 26. VCC Recharge Shutdown Voltage vs Temperature

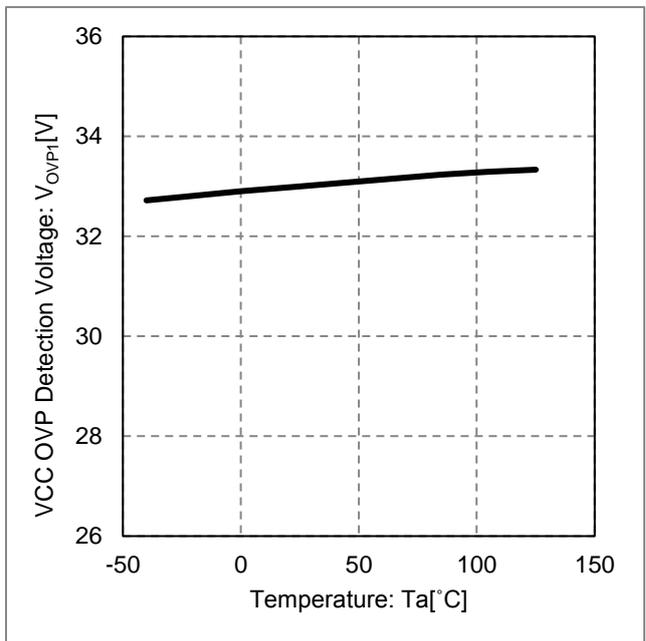


Figure 27. VCC OVP Detection Voltage vs Temperature

特性データ (参考データ) — 続き

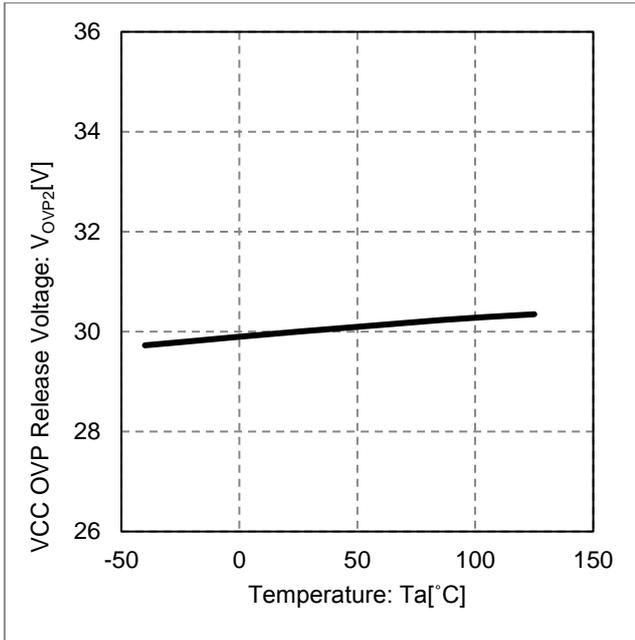


Figure 28. VCC OVP Release Voltage vs Temperature

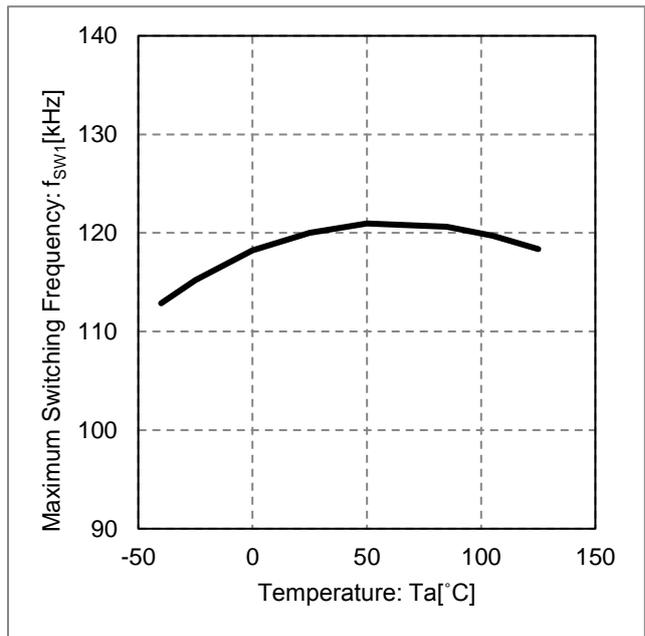


Figure 29. Maximum Switching Frequency vs Temperature

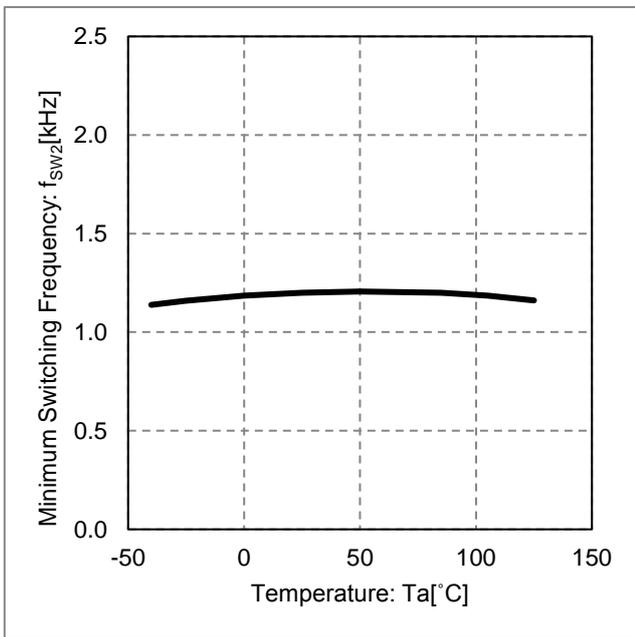


Figure 30. Minimum Switching Frequency vs Temperature

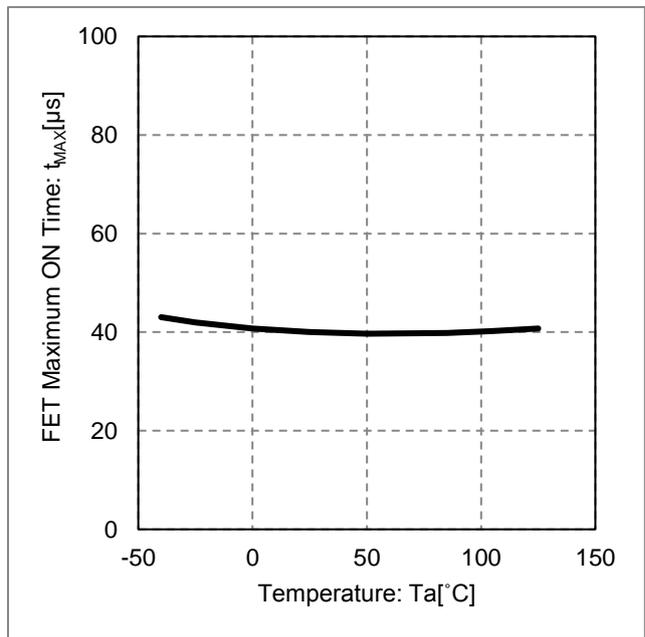


Figure 31. FET Maximum ON Time vs Temperature

特性データ（参考データ） — 続き

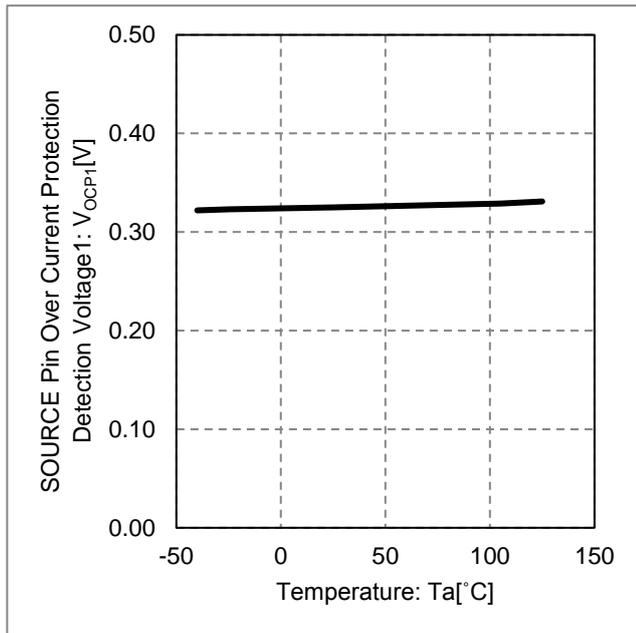


Figure 32. SOURCE Pin Over Current Protection Detection Voltage 1 vs Temperature

## 使用上の注意

## 1. 電源の逆接続について

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。

## 2. 電源ラインについて

基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。グラウンドラインについても、同様のパターン設計を考慮してください。また、LSI のすべての電源端子について電源-グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量低下が起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

## 3. グラウンド電位について

グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。

## 4. グラウンド配線パターンについて

小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

## 5. 推奨動作条件について

推奨動作条件で規定される範囲で IC の機能・動作を保証します。また、特性値は電気的特性で規定される各項目の条件下においてのみ保証されます。

## 6. ラッシュカレントについて

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

## 7. セット基板での検査について

セット基板での検査時に、インピーダンスの低い端子にコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

## 8. 端子間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けた場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

## 9. 未使用の入力端子の処理について

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

使用上の注意 — 続き

10. 各入力端子について

本 IC は、各素子間に素子分離のための P+アイソレーションと、P 基板を有しています。この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。

例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、

○抵抗では、GND > (端子 A)の時、トランジスタ(NPN)では GND > (端子 B)の時、P-N 接合が寄生ダイオードとして動作します。

○また、トランジスタ(NPN)では、GND > (端子 B)の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。

IC の構造上、寄生素子は電位関係によって必然的にできません。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND(P 基板)より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。アプリケーションにおいて電源端子と各端子電圧が逆になった場合、内部回路または素子を損傷する可能性があります。例えば、外付けコンデンサに電荷がチャージされた状態で、電源端子が GND にショートされた場合などです。また、電源端子直列に逆流防止のダイオードもしくは各端子と電源端子間にバイパスのダイオードを挿入することを推奨します。

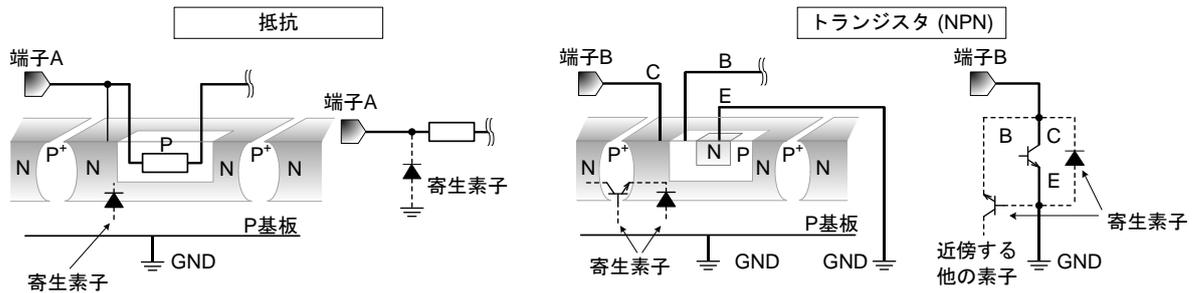


Figure 33. IC 構造例

11. セラミック・コンデンサの特性変動について

外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮のうえ、定数を決定してください。

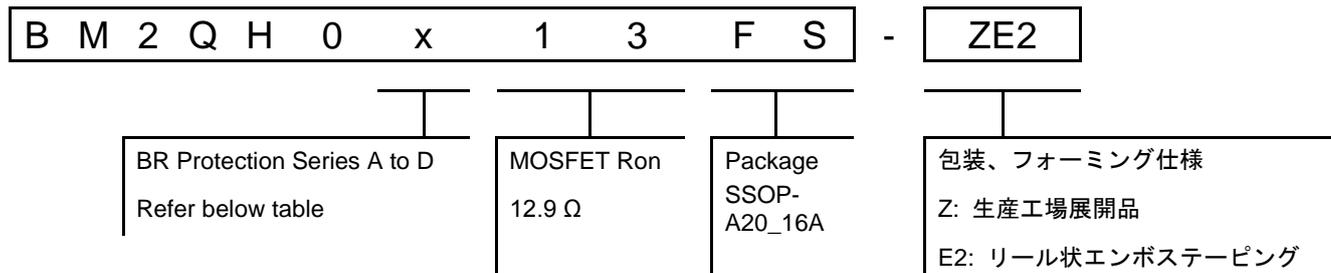
12. 温度保護回路について

IC を熱破壊から防ぐための温度保護回路を内蔵しております。最高接合部温度内でご使用いただきますが、万が一最高接合部温度を超えた状態が継続すると、温度保護回路が動作し出力パワー素子が OFF します。その後チップ温度 Tj が低下すると回路は自動で復帰します。なお、温度保護回路は絶対最大定格を超えた状態での動作となりますので、温度保護回路を使用したセット設計などは、絶対に避けてください。

13. 過電流保護回路について

出力には電流能力に応じた過電流保護回路が内部に内蔵されているため、負荷ショート時には IC 破壊を防止しますが、この保護回路は突発的な事故による破壊防止に有効なもので、連続的な保護回路動作、過渡時でのご使用に対応するものではありません。

発注形名情報

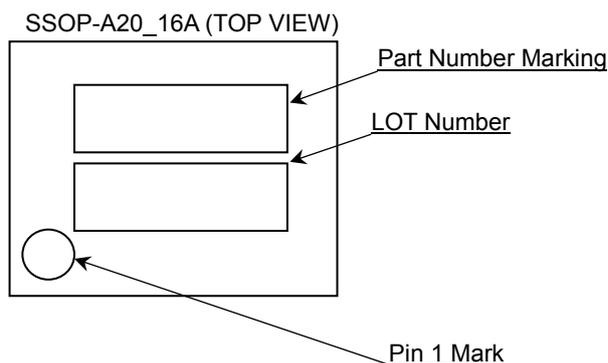


ラインアップ

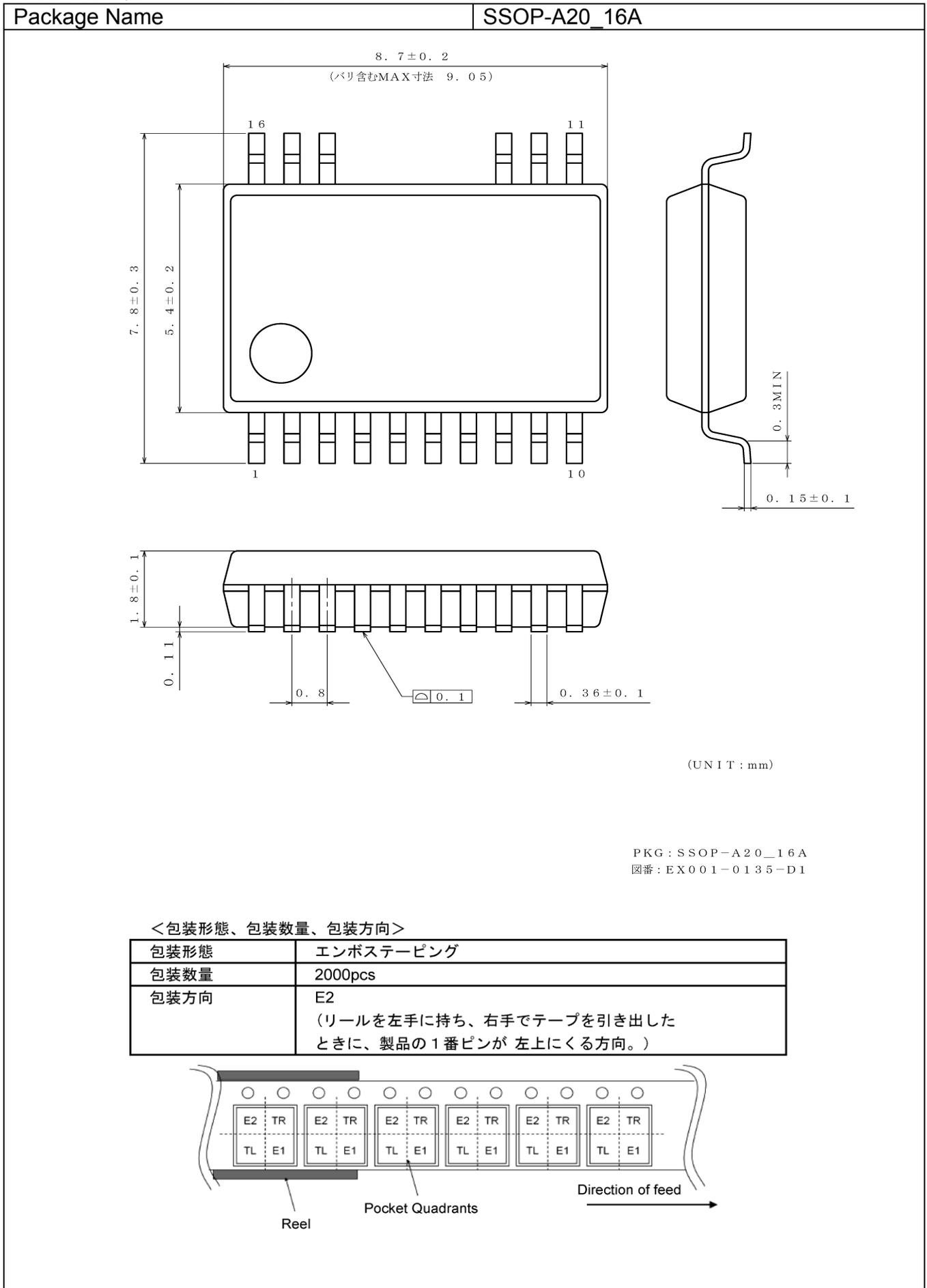
Part Number Marking	MOSFET Ron	BR UVLO (Typ)	BR OVP (Typ)	Package	Orderable Part Number
BM2QH0A13	12.9 Ω	84.6 V	-	SSOP- A20_16A	BM2QH0A13FS-ZE2
BM2QH0B13	12.9 Ω	-	-		BM2QH0B13FS-ZE2
BM2QH0C13	12.9 Ω	98.7 V	705 V		BM2QH0C13FS-ZE2
BM2QH0D13	12.9 Ω	84.6 V	705 V		BM2QH0D13FS-ZE2

B, D series are under development

標印図



外形寸法図と包装・フォーミング仕様



## 改訂履歴

日付	版	変更内容
2024.06.19	001	新規登録

# ご注意

## ローム製品取扱い上の注意事項

1. 本製品は一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器等）への使用を意図して設計・製造されております。したがって、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器<sup>(Note 1)</sup>、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
  - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
  - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
3. 本製品は、一般的な電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
  - ①水・油・薬液・有機溶剤等の液体中でのご使用
  - ②直射日光・屋外暴露、塵埃中でのご使用
  - ③潮風、Cl<sub>2</sub>、H<sub>2</sub>S、NH<sub>3</sub>、SO<sub>2</sub>、NO<sub>2</sub>等の腐食性ガスの多い場所でのご使用
  - ④静電気や電磁波の強い環境でのご使用
  - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
  - ⑥本製品を樹脂等で封止、コーティングしてのご使用。
  - ⑦はんだ付けの後に洗浄を行わない場合(無洗浄タイプのフラックスを使用される場合は除く。ただし、残渣については十分に確認をお願いします。)又は、はんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合
  - ⑧本製品が結露するような場所でのご使用。
4. 本製品は耐放射線設計はなされておられません。
5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
6. パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
7. 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

## 実装及び基板設計上の注意事項

1. ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
2. はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

## **応用回路、外付け回路等に関する注意事項**

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

## **静電気に対する注意事項**

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。(人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等)

## **保管・運搬上の注意事項**

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
  - ①潮風、Cl<sub>2</sub>、H<sub>2</sub>S、NH<sub>3</sub>、SO<sub>2</sub>、NO<sub>2</sub>等の腐食性ガスの多い場所での保管
  - ②推奨温度、湿度以外での保管
  - ③直射日光や結露する場所での保管
  - ④強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き(梱包箱に表示されている天面方向)で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

## **製品ラベルに関する注意事項**

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

## **製品廃棄上の注意事項**

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

## **外国為替及び外国貿易法に関する注意事項**

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

## **知的財産権に関する注意事項**

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等(ソフトウェア含む)との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

## **その他の注意事項**

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

**一般的な注意事項**

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。