

# 臨界モード制御

# 650 V Gan HEMT 内蔵 力率改善 IC

# BM3GF01MUV-LBZ BM3GF02MUV-LBZ

### 概要

本製品は産業機器市場へ向けたランクの製品です。 これらのアプリケーションとして、ご使用される場合に 最適な商品です。

BM3GF01MUV-LBZ, BM3GF02MUV-LBZ はスイッチン グデバイスとなる 650 V 耐圧 GaN HEMT と力率改善コ ンバータ (Power Factor Correction: PFC) を内蔵し、カ 率改善が必要な製品すべてに小型で最適なシステムを供 給します。

PFC 部は臨界モード制御を採用し、ゼロ電流検出により スイッチング損失低減とノイズ低減が可能です。

GaN HEMT を内蔵し、小型化と高効率に貢献します。 また、本 IC は ROHM 品の GaN 内蔵 QR IC と組み合わ せることで、PFC ON/OFF の外部制御が可能になります。 PFC が不要なスタンバイ時などに PFC を停止させるこ とで低待機電力に貢献します。

#### 特長

- 650 V 耐圧 GaN HEMT 内蔵
- 650 V 耐圧起動回路内蔵
- 臨界モード PFC
- ターン OFF のスルーレート調整端子
- 低 THD 回路内蔵
- PFCOFF 端子による ON/OFF 制御
- VCC 端子の UVLO 機能
- ZCD 補助巻線検知
- VS 端子による Static OVP 機能
- VS 端子によるエラーアンプ入力ショート保護
- 起動時過昇圧低減機能
- サイクル毎の過電流保護

### 重要特性

電源電圧範囲

VCC 端子: 10 V ~ 38 V DRAIN 端子: 650 V (Max)

動作電流:

BM3GF01MUV-LBZ 0.80 mA (Typ) BM3GF02MUV-LBZ 0.90 mA (Typ) PFC OFF 停止時電流: 130 µA (Typ)

動作温度範囲: -40 °C ~ +125 °C

GaN HEMT D-S ON 抵抗:

BM3GF01MUV-LBZ  $150 \text{ m}\Omega$ BM3GF02MUV-LBZ  $70 \text{ m}\Omega$ 

パッケージ VQFN41V8080K  $W(Typ) \times D(Typ) \times H(Max)$ 

8.0 mm x 8.0 mm x 1.0 mm Pitch 0.5 mm



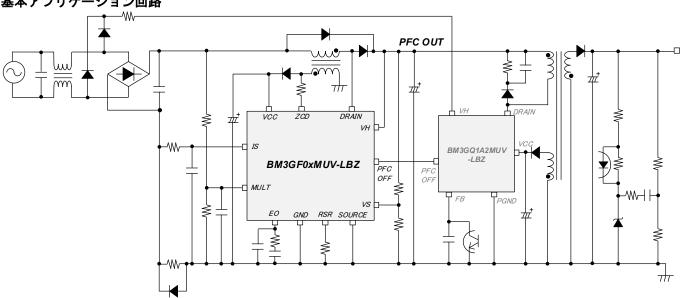
# ラインアップ

_	<del> </del>	
	Product Name	GaN HEMT D-S ON 抵抗
ſ	BM3GF01MUV-LBZ	150 mΩ
ſ	BM3GF02MUV-LBZ	70 mΩ

#### 用途

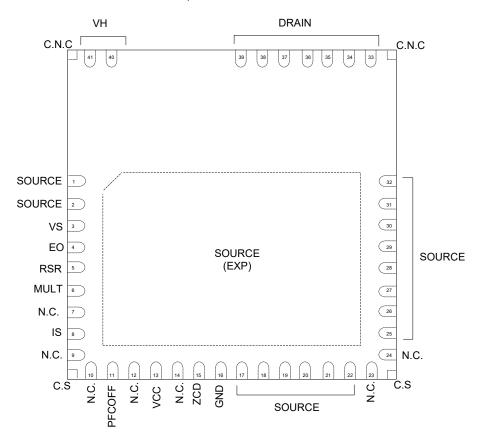
産業機器、 AC アダプタ、他

# 基本アプリケーション回路



# 端子配置図





# 端子説明

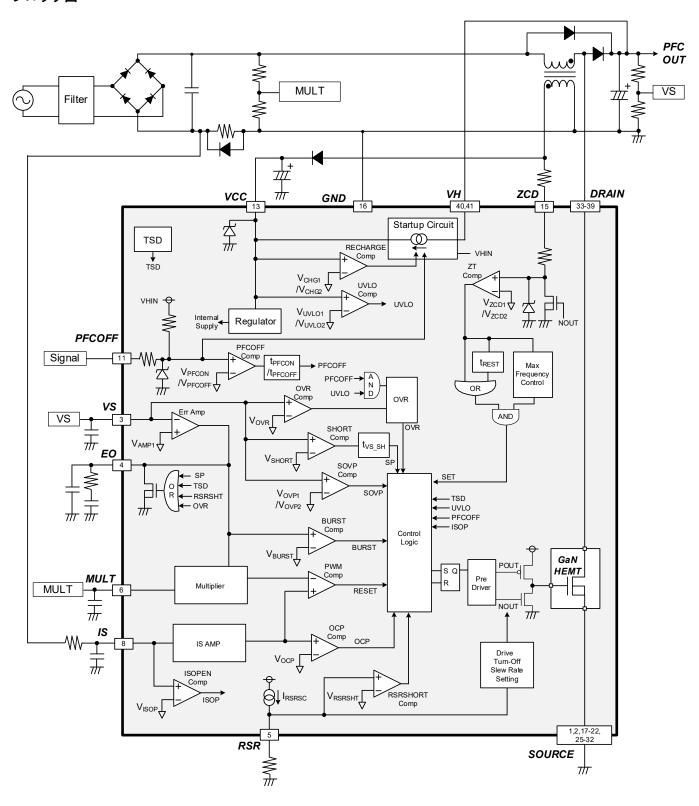
		ı	1				
端子番号	端子名	I/O	機能				
1, 2	SOURCE	I/O	GaN HEMT SOURCE 端子				
3	VS	I	フィードバック信号入力端子				
4	EO	I/O	エラーアンプ出力端子				
5	RSR	I	ターン OFF スルーレート調整端子				
6	MULT	I	Multiplier 入力端子				
7	N.C.	-	非接続				
8	IS	I	過電流検出端子				
9, 10	N.C.	-	非接続				
11	PFCOFF	- 1	PFC ON/OFF 設定端子				
12	N.C.	-	非接続				
13	VCC	I	電源入力端子				
14	N.C.	-	非接続				
15	ZCD	I	ゼロ電流検出端子				
16	GND	-	グランド端子				
17~22	SOURCE	I/O	GaN HEMT SOURCE 端子				
23, 24	N.C.	-	非接続				
25~32	SOURCE	I/O	GaN HEMT SOURCE 端子				
33~39	DRAIN	I	GaN HEMT DRAIN 端子				
40, 41	VH	I	起動回路端子				
-	C.S	-	コーナー端子 <sup>(Note 1) (Note 2)</sup>				
-	EXP	0	SOURCE 端子 <sup>(Note 3)</sup>				
-	C.N.C	-	コーナー端子、非接続 <sup>(Note 2)</sup>				
(Mote 1) 内部で SOUDCE 供	フルサルナルー・・						

(Note 1) 内部で SOURCE 端子に接続されています。

(Note 2) 他の端子には接続しないでください。

(Note 3) 内部で SOURCE 端子に接続されていますが、PCB上でも SOURCE 端子に接続してください。

# ブロック図



# 各ブロック動作説明

### 1. 起動回路

本ICは、起動回路を内蔵しています。そのため、低待機電力かつ高速起動が可能です。

PFCOFF 端子電圧が H の時、ISTART1 ~ ISTART3 が流れます。

起動後はアイドリング電流 ISTART3 のみの消費電力となります。

PFCOFF 端子電圧が L になると、Istart4のみが流れるため、待機電力がさらに小さくなります。

PFCOFF 端子で制御しない場合は、PFCOFF 端子はオープンにしてください。

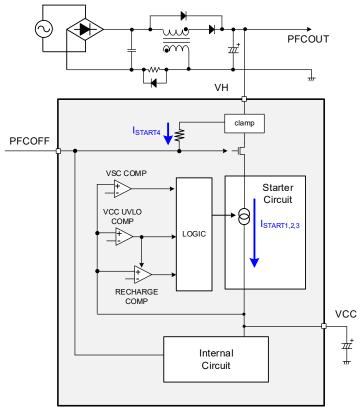


Figure 1. Block Diagram of Startup Circuit

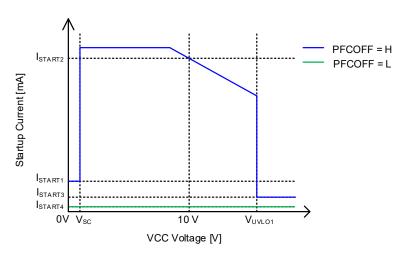


Figure 2. Startup Current vs VCC Pin Voltage

# 2 エンハンスメントモード GaN HEMT

本 IC はエンハンスメントモード(ノーマリオフ)GaN デバイスを内蔵しています。

デプレッションモード (ノーマリオン) GaN デバイスと Si MOSFET を直列に接続するカスコード・トポロジーと比較して、エンハンスメントモード GaN デバイスは、カスコードモード GaN デバイスと Si MOSFET との間の付加的な接続によって導入される寄生インダクタンスとスイッチング損失が小さいです。これらの特性はより優れたスイッチング性能を提供し、特に大電流アプリケーションにおいて顕著になります。

#### 3 VCC 端子保護機能

本 IC には VCC 端子の低電圧保護機能 VCC UVLO(Under Voltage Lock Out)と VCC 端子電圧が低下した場合に動作する VCC リチャージ機能を内蔵しています。

#### 3.1 VCC UVLO 機能

VCC 端子電圧 >  $V_{UVLO1}$ になると、スイッチングを開始します。 VCC 端子電圧 <  $V_{UVLO2}$ になると、スイッチングを停止します。この時、EO 端子電圧は 0 V までディスチャージされます。

#### 3.2 VCC リチャージ機能

一度 VCC 端子電圧 > Vuvloi となり IC が起動してから、その後に VCC 端子電圧 < VcHG1 になると、VCC リチャージ機能が動作します。このとき VH 端子から起動回路を通して VCC 端子に充電します。この動作により、VCC 起動不良は発生しません。

VCC 端子電圧を充電して、VCC 端子電圧 > VcHG2になると、充電を終了します。

#### 4 PFC ON/OFF 機能

本 IC は、ROHM 品の GaN 内蔵 QR IC と組み合わせることで、PFC ON/OFF の外部制御をすることが可能です。この機能により、PFC が不要なスタンバイ時などに PFC を停止させることで、低待機消費電力に貢献します。

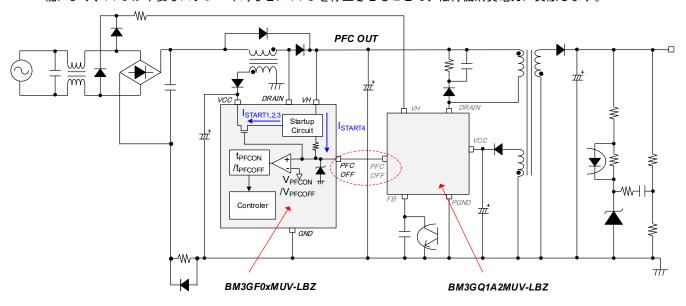


Figure 3. PFCOFF Pin Block Diagram

PFCOFF 端子電圧 < VPFCOFF になると、tPFCOFF 後に PFC は停止します。この時、VCC 端子と VH 端子間の電流ラインが 遮断されるため、IC の待機時の消費電流は Istart4 のみとなります。EO 端子電圧は 0 V までディスチャージされます。 PFCOFF 端子電圧 > VPFCON になると、tPFCON 後に PFC は駆動します。

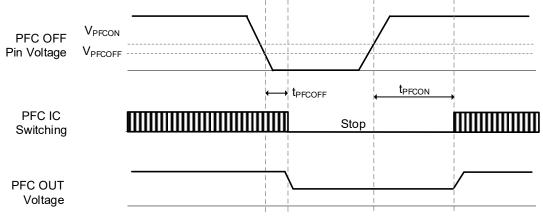


Figure 4. PFC ON/OFF Function

この機能を使用しない場合は、PFCOFF 端子をオープンにしてください。
PFCOFF 端子は入力プルアップ抵抗を備えているため、オープン時には PFCOFF 端子電圧は H となります。

# 5 力率改善回路 (PFC: Power Factor Correction) 部

カ率改善回路部は臨界モードの電圧制御方式です。 概略動作回路図を Figure 5、スイッチング動作を Figure 6 に示します。

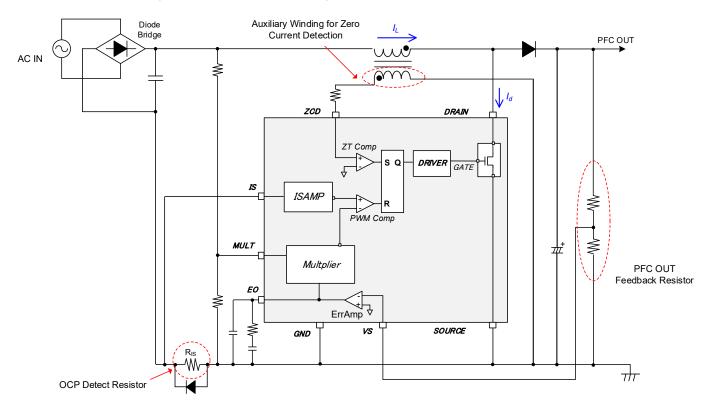


Figure 5. Operation Circuit Outline

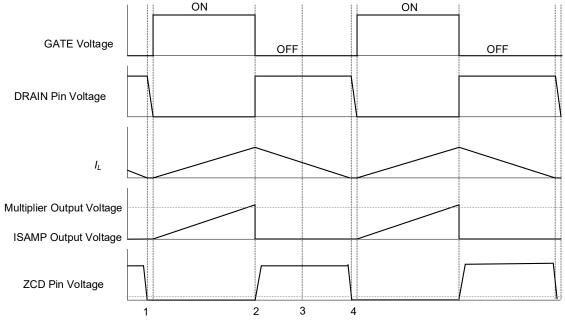


Figure 6. Switching Operation Timing Chart

#### スイッチング動作

- GaN HEMT が ON してインダクタ電流 L が増加します
- 2. Multiplier 出力電圧と ISAMP 出力電圧を比較して、生成信号が高くなると GaN HEMT を OFF させます。
- 3. GaN HEMT が OFF している間は L が 0 A になるまで減少します。
- 4. Lのゼロ点を ZCD 端子で検出して、GaN HEMT を ON します。

#### 6 ErrAMP

#### 6.1 GmAMP

VS端子は出力電圧の抵抗分圧点をモニタします。VS端子には、AC周波数 (50 Hz / 60 Hz)のリップル電圧が重畳します。GmAMPでは、このリップル電圧を除去し、除去後の電圧と $V_{AMP1}$ との誤差に応じて、EO端子電圧レベルを制御します。EO端子電圧が高くなると、DRAIN端子のON時間が長くなります。EO端子電圧が $V_{BURST}$ よりも低下すると、スイッチングを停止します。そのため、外部から強制的にEO端子をGNDにショートするとスイッチング動作を停止させることが可能になります。

エラーアンプの定数を設定して、AC周波数がEO端子に表れないように調整してください。その際には、必ず実アプリケーションにて確認を行ってください。

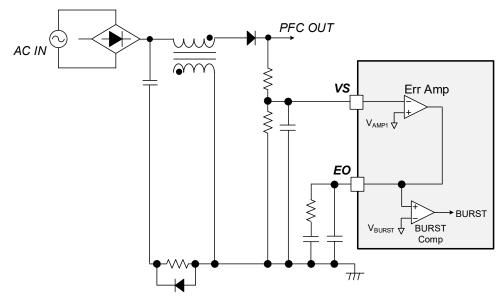


Figure 7. GmAMP Block Diagram

# 6.2 VS ショート保護機能 (SP)

VS 端子にはショート保護機能が内蔵されています。VS 端子電圧 < V<sub>SHORT</sub> の状態が  $t_{VS\_SH}$  以上続くとスイッチングを停止します。この時、EO 端子電圧は 0 V までディスチャージされます。

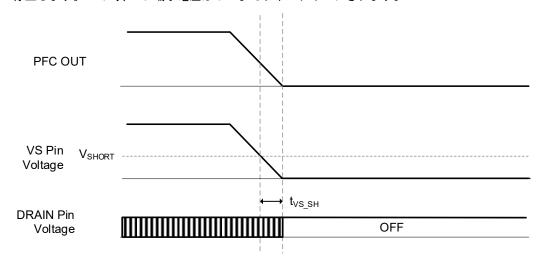


Figure 8. Operation of VS Short Protection

# 6 ErrAMP - 続き

# 6.3 VS 過電圧保護機能 (SOVP)

VS 端子電圧 > Vovp1 となると、即時スイッチングを停止します。VS 端子電圧 < Vovp2 となるとスイッチングを開始します。

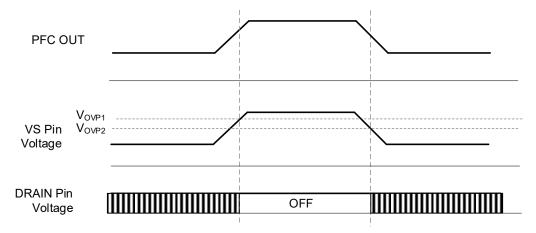


Figure 9. VS Over Voltage Protection Operation

# 6.4 起動時過昇圧低減機能 (OVR)

起動時に VS 端子電圧が Vovr まで上昇(出力電圧 -10 %に相当)すると、EO 端子電圧を強制的に VBURST までディスチャージします。EO 端子電圧が低くなると DRAIN 端子のパルス幅が細くなるので出力電圧の立ち上がりが緩やかになり、起動時の過昇圧を低減します。この機能は VCC UVLO 解除後または PFCOFF 端子によるスイッチング開始後 1 回のみ有効です。

#### 7 ZCD 端子

ゼロ電流検出回路はインダクタ電流のゼロクロスを検知するための機能です(Figure 10、Figure 11 参照)。 ZCD 端子電圧が Vzcd よりも高くなった後に Vzcd よりも低くなると、tzcd 後 GATE 出力が H になります。ZCD 端子電圧が Vzcd に満たない場合はリスタートタイマ動作になります。

リスタートタイマ動作では、GATE が L になってから  $t_{REST}$  経過すると GATE が H になります(Figure 12 参照)。 軽負荷時、スイッチング周波数が高くなりますが、本 IC は  $t_{SWMAX}$  で制限されるため、 $t_{SWMAX}$  よりも低い周波数でゼロクロス検知動作します。

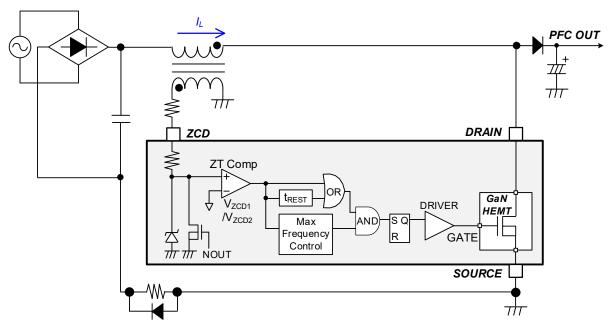


Figure 10. Zero Current Detection Circuit

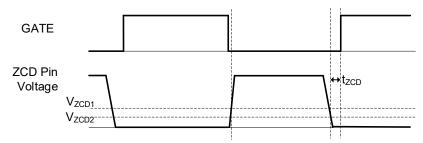


Figure 11. Zero Current Detection Operation

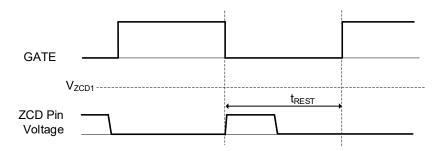


Figure 12. Restart Time Operation

#### 8 Multiplier

Figure 13 に示した通り、DRAIN 端子の ON 時間は Multiplier 出力と Vis で決まります。 Vis は下記の式で求めることができます。

$$V_{IS} = -K \times V_{MULT} \times (V_{EO} - V_{BURST})$$
 [V]

K: Multiplier gain  $V_{MULT}$ : MULT 端子電圧  $V_{EO}$ : EO 端子電圧  $V_{RIIRST}$ : バースト電圧

VMULT は MULT 端子の AC 電圧が入力されます。AC 電圧に伴って AC 電流を制御することで力率を改善します。また、Mulitpiler にはオフセット電圧があります。このオフセット電圧によって、AC 電圧が  $0 \lor (V_{MULT} = 0 \lor)$ の時、GATE の ON 幅が長くなります。ON 時間が長くなることでダイオードブリッジ出力電圧をよりディスチャージできるようになります。その結果ダイオードブリッジからの電流供給が止まりにくくなるため、AC 電流歪が改善します(Figure 13 参照)。

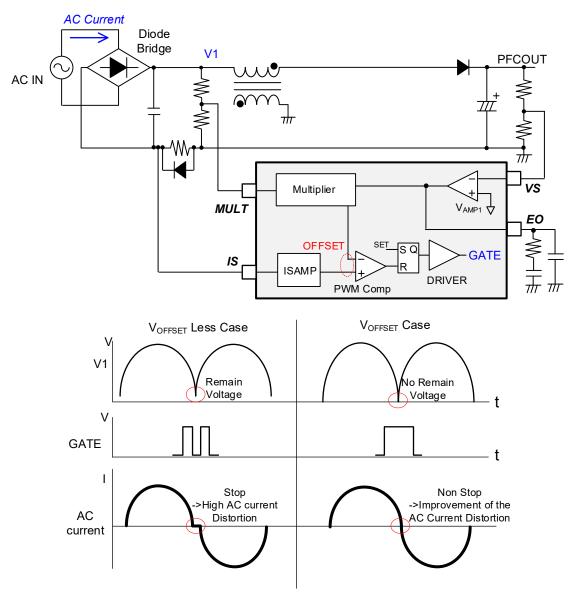


Figure 13. Improvement of the AC Current Distortion

#### 9 過電流保護機能 (OCP)

通常動作時、ターン OFF は EO 端子電圧と MULT 端子電圧から決定する ON 時間で決定されます。 しかし、IS端子電圧 < Vocpの時、過電流保護が動作し、パルスごとにゲートがターンOFFします。この保護によって、 GaN HEMTへの過電流を防ぎます。

過電流保護機能はON時間を制限する動作になりますので、この保護機能が動作するようなPFC負荷となった場合は、 PFC出力電圧が低下します。

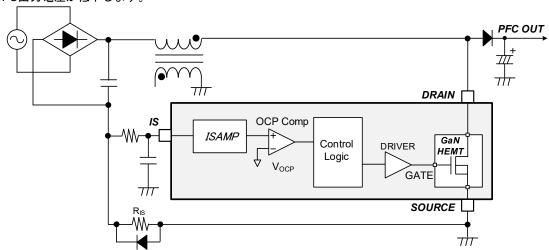


Figure 14. Current Limit Operation

# 10 IS 端子オープン保護 (ISOP)

IS 端子がオープンになった場合、過度の熱がかかり、IC が破壊する可能性があります。破壊を防止するために、オープン保護回路が内蔵されています(自己復帰保護)。 IS 端子電圧 > V<sub>ISOP</sub> になると、スイッチングが停止します。

#### 11 RSR 端子

RSR 端子は GaN HEMT のターン OFF のスルーレートを調整できます。RSR 端子に接続する抵抗によって、ターン OFF のスルーレート調整が可能です。 ターン ON のスルーレートは固定となります。

RSR 端子は  $10 \text{ k}\Omega$  以上の抵抗値を設定してください。RSR 端子がオープンの時、ターン OFF のスルーレートは SR1 となります。

RSR 端子にはショート保護が内蔵されており、RSR 端子電圧 < VRSRSHT になると、スイッチング動作が停止します。この時、EO 端子電圧は 0 V までディスチャージされます。

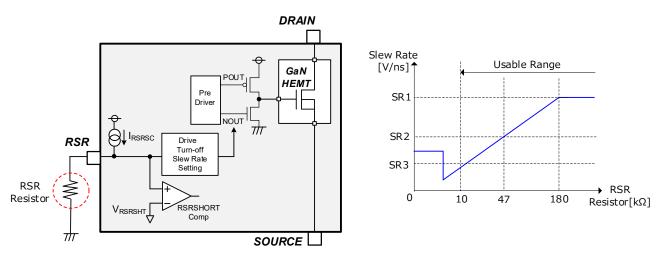


Figure 15. Turn-off Slew Rate Adjust Function

#### **12 TSD**

温度保護機能は自動復帰型です。ジャンクション温度が  $T_{SD1}$  を超えると温度保護機能が働き、スイッチングを停止します。この時、EO 端子電圧は 0~V までディスチャージされます。

ジャンクション温度が Tsp2 未満になるとスイッチングを再開します。

# 保護回路の動作モード

各保護機能の動作モードを Table 1 に示します。

Table 1. Operation Mode of Each Protective Circuit

lable 1. Operation Mode of Each Protective Circuit									
			保護動	作					
項目	内容	検出方法	検出時動作	解除方法	解除時動作				
VCC UVLO	VCC 端子 低電圧保護機能	VCC < V <sub>UVLO2</sub> (VCC 下降時)	スイッチング停止 EO 端子電圧放電	VCC > V <sub>UVLO1</sub> (VCC 上昇時)	起動動作開始				
OCP	過電流保護機能	IS <v<sub>OCP (IS 下降時)</v<sub>	スイッチング停止	サイクル毎	通常動作				
ISOP	IS 端子 オープン保護機能	IS > V <sub>ISOP</sub> (IS 上昇時)	スイッチング停止	IS < V <sub>ISOP</sub> (IS 下降時)	通常動作				
SP	VS 端子 ショート保護機能	VS < V <sub>SHORT</sub> (VS 下降時)	スイッチング停止 EO 端子電圧放電	VS > V <sub>SHORT</sub> (VS 上昇時)	通常動作				
SOVP	VS 端子 過電圧保護機能	VS > V <sub>OVP1</sub> (VS 上昇時)	スイッチング停止	VS <v<sub>OVP2 (VS 下降時)</v<sub>	通常動作				
RSRSHT	RSR 端子 ショート保護機能	RSR < V <sub>RSRSHT</sub>	スイッチング停止 EO 端子電圧放電	RSR > Vrsrsht	通常動作				
TSD	過熱保護機能	Tj > T <sub>SD1</sub>	スイッチング停止 EO 端子電圧放電	Tj < T <sub>SD2</sub>	通常動作				

# 絶対最大定格

記号	定格	単位	条件
V <sub>MAX1A</sub>	-0.3 <b>~</b> +650	V	DRAIN 端子電圧、VH 端子電圧
V <sub>MAX1B</sub>	-0.3 <b>~</b> +800	V	DRAIN 端子電圧 (tpulse < 1 μs) <sup>(Note 1)</sup>
V <sub>MAX2</sub>	-0.3 ~ +40	V	VCC 端子
V	0.2 - 16.5	W	SOURCE 端子、MULT 端子、VS 端子、EO 端子、
V <sub>MAX3</sub>	-0.3 ~ +0.5	V	RSR 端子、PFCOFF 端子
V <sub>MAX4</sub>	-4.0 <b>~</b> +0.3	V	IS 端子
I <sub>D1(RMS)</sub>	13.4	Α	DRAIN 端子 RMS 電流
I <sub>D1(PULSE)</sub>	42.3	Α	DRAIN 端子 パルス電流 (tpulse < 1 μs) <sup>(Note 1)</sup>
I <sub>D2(RMS)</sub>	20.9	Α	DRAIN 端子 RMS 電流
I <sub>D2(PULSE)</sub>	66.1	Α	DRAIN 端子 パルス電流 (tpulse < 1 μs) <sup>(Note 1)</sup>
I <sub>ZCD1</sub>	-3 ∼ +3	mA	ZCD 電流
Tjmax	+150	°C	
Tstg	-55 <b>~</b> +150	°C	
	VMAX1A VMAX1B VMAX2 VMAX3 VMAX4 ID1(RMS) ID1(PULSE) ID2(RMS) ID2(PULSE) IZCD1 Tjmax	V <sub>MAX1A</sub> -0.3 ~ +650  V <sub>MAX1B</sub> -0.3 ~ +800  V <sub>MAX2</sub> -0.3 ~ +40  V <sub>MAX3</sub> -0.3 ~ +6.5  V <sub>MAX4</sub> -4.0 ~ +0.3  I <sub>D1(RMS)</sub> 13.4  I <sub>D1(PULSE)</sub> 42.3  I <sub>D2(RMS)</sub> 20.9  I <sub>D2(PULSE)</sub> 66.1  I <sub>ZCD1</sub> -3 ~ +3  Tjmax +150	VMAX1A       -0.3 ~ +650       V         VMAX1B       -0.3 ~ +800       V         VMAX2       -0.3 ~ +40       V         VMAX3       -0.3 ~ +6.5       V         VMAX4       -4.0 ~ +0.3       V         ID1(RMS)       13.4       A         ID1(PULSE)       42.3       A         ID2(RMS)       20.9       A         ID2(PULSE)       66.1       A         IzcD1       -3 ~ +3       mA         Tjmax       +150       °C

注意 1: 印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモード など、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施していただけるよう ご検討お願いします。

注意 2: 最高接合部温度を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。最高接合部温度を超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなど、最高接合部温度を超えないよう熱抵抗にご配慮ください。
(Note 1) デューティは 1 %未満です。

#### 熱抵抗 (Note 2)

,								
項目	記号	熱抵抗	出丛					
· · · · · · · · · · · · · · · · · · ·	品石	1 層基板 <sup>(Noet 4)</sup>	4 層基板 <sup>(Note 5)</sup>	単位				
VQFN41V8080K								
ジャンクションー周囲温度間熱抵抗	θЈΑ	87.7	25.8	°C/W				
ジャンクションーパッケージ上面中心間熱特性パラメータ <sup>(Note 3)</sup>	$\Psi_{JT}$	30.6	12.7	°C/W				

(Note 2) JESD51-2A(Still-Air) に準拠。

(Note 3) ジャンクションからパッケージ(モールド部分)上面中心までの熱特性パラメータ。

(Note 4) JESD51-3 に準拠した基板を使用。

(Note 5) JESD51-5,7 に準拠した基板を使用。

	測定基板	基板材	基板寸法
	1層 FR-4		114.3 mm x 76.2 mm x 1.57 mmt
	1層目(表面)銅	箔	
	銅箔パターン	銅箔厚	
	実装ランドパターン +電極引出し用配線	70 µm	
- 1			

測定基板	基板材	基板寸法		サーマルビア <sup>(Note 6)</sup>		
<b>则足基似</b>	<b>基似的</b>	<b>基似</b> 的运	参似り 広 ピッチ		直径	
4 層	FR-4	114.3 mm x 76.2 mm	x 1.6 mmt	1.20 mm Ф0.30		
1層目(表面)銅	箔	2層目、3層目(内層	層) 銅箔	4 層目(裏面)銅箔		
銅箔パターン	銅箔厚	銅パターン	銅箔厚	銅箔パターン	銅箔厚	
実装ランドパターン +電極引出し用配線	70 μm	74.2 mm口(正方形)	35 µm	74.2 mm□(正方:	形) 70 µm	

(Note 6) 貫通ビア。1,2,4 層の銅箔と接続する。配置はランドパターンに従う。

# 推奨動作条件

項目	記号	最小	標準	最大	単位	条件
電源電圧範囲	V <sub>CC</sub>	10	15	38	V	VCC 端子電圧
動作温度	Topr	-40	+25	+125	°C	

# 外付け推奨範囲 (Ti = 25°C)

項目	記号	範囲	単位
VCC 端子接続容量	Cvcc	10 ~	μF
RSR 端子接続抵抗	R <sub>RSR</sub>	12 ~	kΩ
IS 端子フィルタ抵抗	Risfil	~ 2.0	kΩ

電気的特性 (特に指定のない限り Tj = -40°C ~ +125°C、Vcc = 15 V)

項目	記号	最小	標準	最大	単位	条件
GaN HEMT]					•	
	V <sub>(BR)DSS1</sub>	650	-	-	V	VCC 端子電圧 = 0 V
DRAIN-SOURCE 耐圧電圧	V <sub>(BR)DSS2</sub>	800	-	-	V	VCC 端子電圧 = 0 V tpulse < 1 μs <sup>(Note 1)</sup>
	I <sub>DSS1</sub>	-	-	100	μA	V <sub>DS</sub> = 650 V, Tj = 25 °C
DRAIN 端子漏れ電流	I <sub>DSS2</sub>	-	4.5	-	μA	V <sub>DS</sub> = 650 V, Tj = 150 °C
DRAIN-SOURCE	R <sub>DS1A(ON)</sub>	-	150	195	mΩ	I <sub>D</sub> = 0.5 A VCC 端子電圧 = 15 V, Tj = 25 °C BM3GF01MUV-LBZ
ON 抵抗 1	R <sub>DS1H(ON)</sub>	-	295	-	mΩ	I <sub>D</sub> = 0.5 A VCC 端子電圧 = 15 V, Tj = 150 °C BM3GF01MUV-LBZ I <sub>D</sub> = 0.5 A
DRAIN-SOURCE	R <sub>DS2A(ON)</sub>	-	70	85	mΩ	VCC 端子電圧 = 15 V, Tj = 25 °C BM3GF02MUV-LBZ
ON 抵抗 2	R <sub>DS2H(ON)</sub>	-	135	-	mΩ	I <sub>D</sub> = 0.5 A VCC 端子電圧 = 15 V,Tj = 150 °C BM3GF02MUV-LBZ
SOURCE-DRAIN 逆電圧	V <sub>SD</sub>	-	3.5	-	V	│
出力容量 1	C <sub>OSS1</sub>	-	24.5	-	pF	VCC 端子電圧 = 0 V V <sub>D</sub> = 400 V f = 1 MHz
出力容量 2	C <sub>OSS2</sub>	-	49.9	-	pF	VCC 端子電圧 = 0 V V <sub>D</sub> = 400 V f = 1 MHz
[回路電流]	·		•			
回路電流(ON)1A	I <sub>ON1A</sub>	-	0.70	1.20	mA	VS 端子電圧 = 0 V BM3GF01MUV-LBZ
回路電流(ON)1B	I <sub>ON1B</sub>	-	0.75	1.25	mA	VS 端子電圧 = 0 V BM3GF02MUV-LBZ
回路電流(ON)2A	I <sub>ON2A</sub>	-	0.80	1.50	mA	50 kHz スイッチング時 BM3GF01MUV-LBZ
回路電流(ON)2B	I <sub>ON2B</sub>	-	0.90	1.60	mA	50 kHz スイッチング時 BM3GF02MUV-LBZ
回路電流(ON)3	Іомз	70	130	230	μA	PFC OFF 状態
[VCC 保護機能]	- I	1	1	II.	ı	1
· VCC UVLO 電圧 1	V <sub>UVLO1</sub>	12	13	14	V	VCC 端子電圧 上昇時
VCC UVLO 電圧 2	V <sub>UVLO2</sub>	7	8	9	V	VCC 端子電圧 下降時
VCC UVLO ヒステリシス	V <sub>UVLO3</sub>	-	5	-	V	V <sub>UVLO3</sub> = V <sub>UVLO1</sub> - V <sub>UVLO2</sub>
VCC 端子リチャージ開始電圧	V <sub>CHG1</sub>	8	9	10	V	
VCC 端子リチャージ終了電圧	V <sub>CHG2</sub>	9	10	11	V	
TSD 温度 1	T <sub>SD1</sub>	150	175	200	°C	温度上昇時
TSD 温度 2	T <sub>SD2</sub>	-	150	-	°C	温度下降時
[Gm アンプブロック]						VO WIZER AV
VS 端子プルアップ電流	Ivs	2 465	0.1	0.5	μA	VS 端子電圧 = 0 V
Gm アンプ基準電圧 1 Gm アンプ基準電圧 2	V <sub>AMP1</sub>	2.465 2.455	2.500 2.500	2.535 2.545	V	Tj = 25 °C Tj = -40 °C ~ +125 °C
GIII アフフ基準電圧2 Gm アンプ基準電圧			2.300			
ラインレギュレーション	V <sub>AMP_LINE</sub>	-		10	mV	VCC 端子電圧 = 10 V ~ 38 V
Gm アンプ トランスコンダクタンス	T <sub>VS</sub>	80	100	130	μA/V	EO 端子電圧 = 2.5 V Tj = 25 °C
Gm アンプソース電流	IEO_SOURCE	6.25	12.50	25.00	μA	VS 端子電圧 = 2.3 V
Gm アンプシンク電流	I <sub>EO_SINK</sub>	6.25	12.50	25.00	μA	VS 端子電圧 = 2.7 V

(Note 1) デューティは 1 %未満です。

電気的特性 (特に指定のない限り Tj = -40 °C ~ +125 °C、V<sub>cc</sub> = 15 V) - 続き

も式的特性 (特に指定のない限	7 IJ40 C	, 10 TIZ	, C. VCC	- 13 V)	一一机己	
項目	記号	最小	標準	最大	単位	条件
[EO ブロック]						
EO 端子 L 電圧	V <sub>EOL</sub>	-	1.6	1.8	V	VS 端子電圧 = 2.7 V
バースト電圧	V <sub>BURST</sub>	1.8	1.9	-	V	
EO 端子ディスチャージ電流	leo	0.8	1.8	3.6	mA	VCC 端子電圧 = 12 V EO 端子電圧 = 1.0 V
[MULT ブロック]						
MULT 端子プルアップ電流	I <sub>MULT</sub>	-	0.12	0.50	μΑ	MULT 端子電圧 = 0 V
MULT 端子動作電圧範囲	V <sub>MULT</sub>	0 <b>~</b> 2.5	0 <b>~</b> 3.5	-	>	
EO 端子動作電圧範囲	V <sub>EOD</sub>	V <sub>BURST</sub> ~ 2.9	V <sub>BURST</sub> <b>~</b> 3.4	-	V	
Multiplier Gain	К	0.09	0.14	0.19	1/V	MULT 端子電圧 = 0.5 V EO 端子電圧 = 3.0 V
[ZCD ブロック]						
ZCD 端子スレッショルド電圧 1	V <sub>ZCD1</sub>	0.8	0.9	1.0	V	ZCD 端子電圧上昇時
ZCD 端子スレッショルド電圧 2	V <sub>ZCD2</sub>	0.55	0.67	0.79	V	ZCD 端子電圧下降時
ZCD 端子出力遅延時間	tzcD	-	200	520	ns	
入力クランプ電圧(High)	V <sub>IH</sub>	6.2	6.8	-	V	シンク電流 = 3 mA
入力クランプ電圧(Low)	V <sub>IL</sub>	-0.40	-0.18	-	V	ソース電流 = -3 mA
リスタートタイマ	t <sub>REST</sub>	15	30	45	μs	
最大スイッチング周波数	fswmax	225	250	275	kHz	Tj = 25 °C
[VS 保護ブロック]						
VS 端子ショート保護検出電圧	V <sub>SHORT</sub>	0.090 x V <sub>AMP1</sub>	0.120 x V <sub>AMP1</sub>	0.150 x V <sub>AMP1</sub>	V	
VS 端子ショート保護検出時間	t <sub>VS_SH</sub>	50	150	300	μs	
起動時過昇圧低減検出電圧	V <sub>OVR</sub>	-	0.9 x V <sub>AMP1</sub>	-	٧	
VS 端子過電圧保護検出電圧 1	V <sub>OVP1</sub>	1.065 x V <sub>AMP1</sub>	1.080 x V <sub>AMP1</sub>	1.095 x V <sub>AMP1</sub>	V	VS 端子電圧上昇時 Tj = 25 °C
VS 端子過電圧保護検出電圧 2	V <sub>OVP2</sub>	1.020 x V <sub>AMP1</sub>	1.040 x V <sub>AMP1</sub>	1.060 x V <sub>AMP1</sub>	V	VS 端子電圧下降時 Tj = 25 °C
[IS ブロック]	•			•		
過電流保護電圧	V <sub>OCP</sub>	-0.415	-0.400	-0.385	V	
出力遅延時間	tDELAY	-	400	600	ns	
IS 端子ソース電流	Is_source	-	10	-	μA	IS 端子電圧 = 0 V
IS 端子オープン保護検出電圧	VISOP	0.05	0.20	0.35	V	

電気的特性 (特に指定のない限り Tj = -40 °C ~ +125 °C、Vcc = 15 V) – 続き

				,					
項目	記号	最小	標準	最大	単位	条件			
[PFCOFF ブロック]									
PFC ON 電圧	V <sub>PFCON</sub>	1.5	1.6	1.7	V				
PFC OFF 電圧	V <sub>PFCOFF</sub>	1.3	1.4	1.5	V				
PFC ON/OFF ヒステリシス	V <sub>PFCHYS</sub>	-	0.20	-	V				
PFC ON 遅延時間	tpfcon	1.15	1.92	2.70	ms				
PFC OFF 遅延時間	tpfcoff	50	100	150	μs				
[RSR ブロック]									
ターンオフスルーレート 1	SR1	-	30	-	V/ns	RSR 端子オープン V <sub>D</sub> = 400 V <sup>(Note 2)</sup>			
ターンオフスルーレート 2	SR2	-	11	-	V/ns	RSR 端子 = 47 kΩ V <sub>D</sub> = 400 V <sup>(Note 2)</sup>			
ターンオフスルーレート3	SR3	-	5	-	V/ns	RSR 端子 = 10 kΩ V <sub>D</sub> = 400 V <sup>(Note 2)</sup>			
RSR 端子ショート検出電圧	VRSRSHT	0.015	0.040	0.065	V				
RSR 端子ソース電流	I <sub>RSRSC</sub>	7	10	13	μA				
[起動回路ブロック]									
起動電流 1	ISTART1	0.1	0.3	1.0	mA	VCC 端子電圧 = 0 V Tj = 25 °C			
起動電流 2	ISTART2	1.0	3.0	6.0	mA	VCC 端子電圧 = 10 V Tj = 25 °C			
OFF 電流	I <sub>START3</sub>	-	32	50	μΑ	UVLO 解除後の DRAIN 端子から の流入電流 (MOSFET OFF 時)			
OFF 電流_PFCOFF モード	ISTART4	-	4	15	μA	PFCOFF 端子 = L			
起動電流切り替え電圧	Vsc	0.7	1.1	1.5	V	Tj = 25 °C			

(Note 2) 出荷検査していません。

# **特性データ** (参考データ)

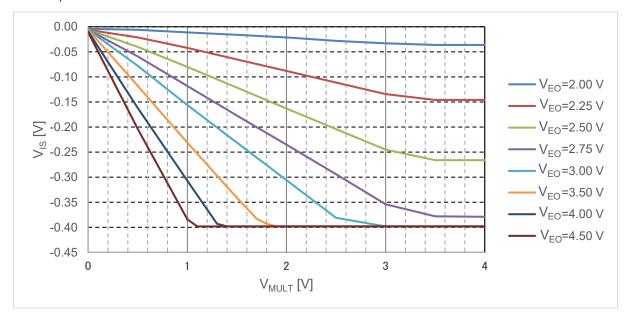


Figure 16. V<sub>IS</sub> vs V<sub>MULT</sub>

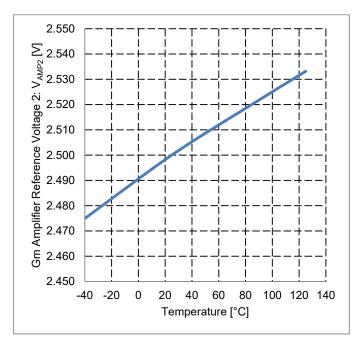


Figure 17. Gm Amplifier Reference Voltage 2 vs Temperature

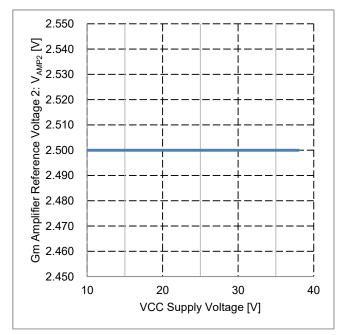


Figure 18. Gm Amplifier Reference Voltage 2 vs VCC Supply Voltage

# 特性データ - 続き (参考データ)

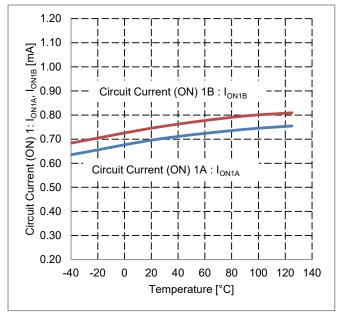


Figure 19. Circuit Current (ON) 1 vs Temperature

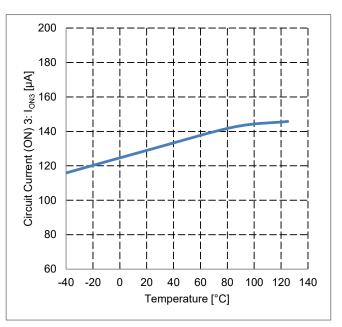


Figure 20. Circuit Current (ON) 3 vs Temperature

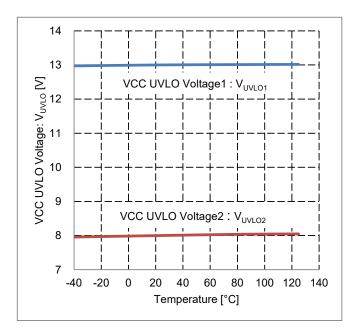


Figure 21. VCC UVLO Voltage vs Temperature

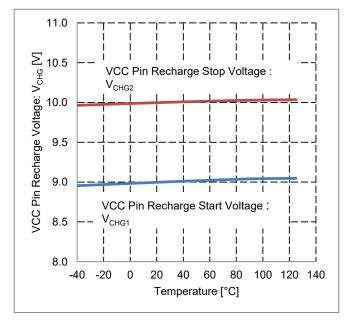


Figure 22. VCC Pin Recharge Voltage vs Temperature

# 特性データ - 続き (参考データ)

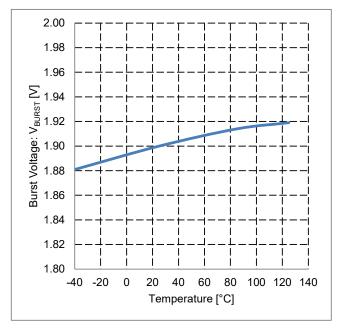


Figure 23. Burst Voltage vs Temperature

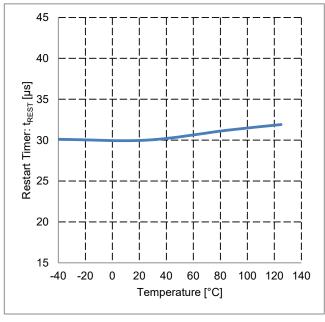


Figure 25. Restart Timer vs Temperature

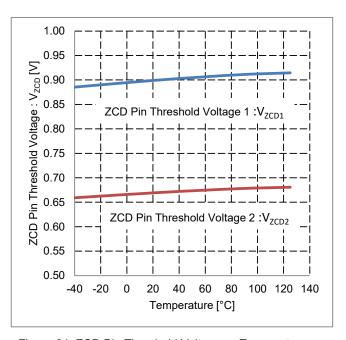


Figure 24. ZCD Pin Threshold Voltage vs Temperature

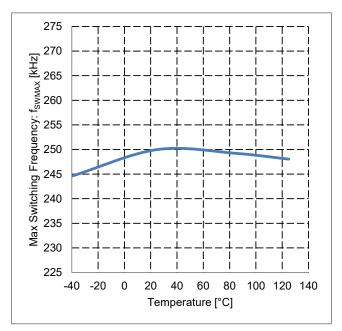


Figure 26. Max Switching Frequency vs Temperature

# 特性データ - 続き (参考データ)

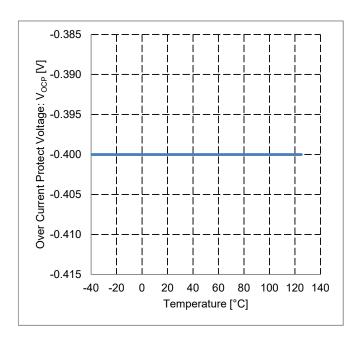


Figure 27. Over Current Protect Voltage vs Temperature

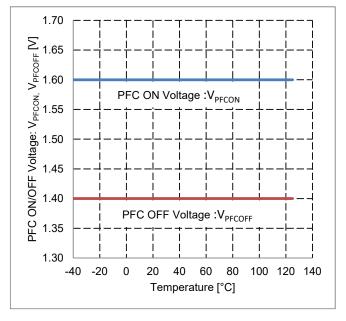


Figure 29. PFC ON/OFF Voltage vs Temperature

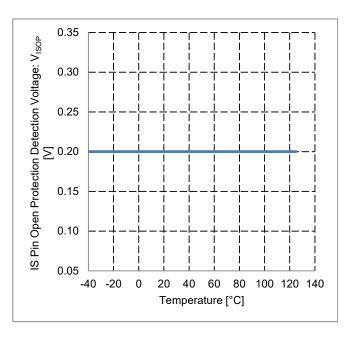


Figure 28. IS Pin Open Protection Detection Voltage vs Temperature

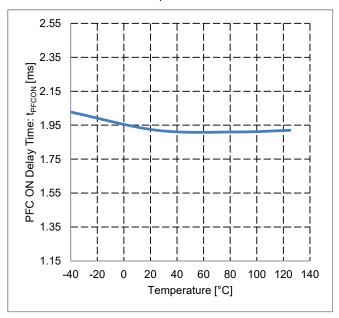
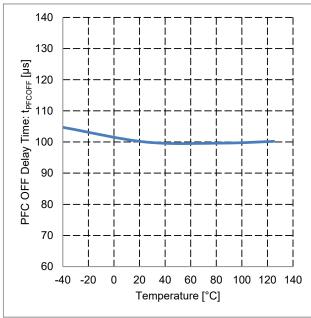


Figure 30. PFC ON Delay Time vs Temperature

# 特性データ - 続き (参考データ)





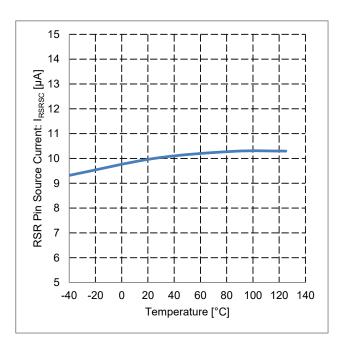
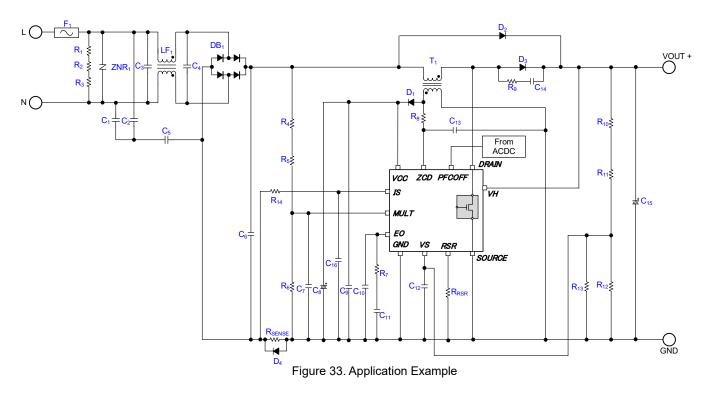


Figure 32. RSR Pin SOURCE Current vs Temperature

#### 応用回路例



#### 1 出力電圧設定

出力電圧は VS 端子へ接続されるフィードバック抵抗にて決まります。

$$V_{OUT} = \left(1 + \frac{(R_{10} + R_{11})}{(R_{12}//R_{13})}\right) \times V_{AMP1} = \left(1 + \frac{1582 \, k\Omega}{10 \, k\Omega}\right) \times 2.5 \, V = 398$$
 [V]

 $R_{10}+R_{11}$ : 出力フィードバックの上側抵抗値

 $R_{12}//R_{13}$ : 出力フィードバックの下側合成抵抗値

 $V_{AMP1}$ : Gm アンプ基準電圧 1

# 2 インダクタンスの算出

Vout = 400 V、 出力電力 = 200 W の場合の参考値

 $L = 250 \, \mu H$ 

Lを大きく設定したほうが THD は下がりますが、部品サイズは大きくなります。

# 3 VCC 端子の外付け設定

VCC 端子にコンデンサを付けることによってスイッチング時における VCC 端子電圧変動を少なくできます。

VCC 端子コンデンサには耐圧 50 V 以上、10 µF 以上の電解コンデンサをお勧めいたします。

また、起動抵抗とトランスの補助巻線から VCC 端子電圧を生成する場合、起動時間、保護検出時の VCC 端子電圧評価を実機にてご確認ください。起動後にスイッチング停止状態になると IC の消費電流が減りますので起動抵抗によって VCC 端子電圧が上昇する場合があります。VCC 端子電圧ディスチャージ機能により VCC 端子の過電圧破壊を防止します。

この機能により起動抵抗値を小さくすることができ、起動時間を速くすることができます。

# 基板設計上の注意

#### 1 部品配置について

Figure 34 の破線内の部品についてはなるべく IC 直近に配置してください。また、スイッチングラインやインダクタ、DRAIN などの大電流ラインとの干渉を避ける部品配置をしてください。

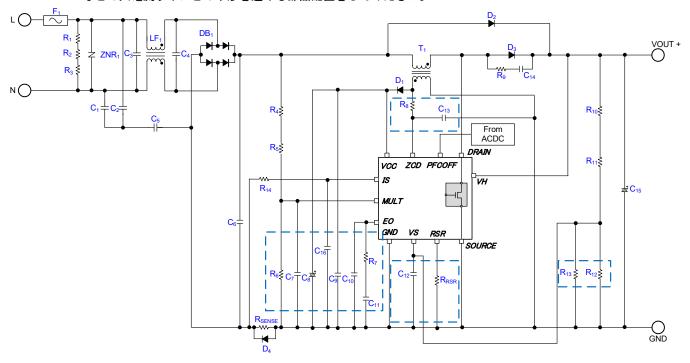


Figure 34. Parts Placement

### 2 GND 配線引き回しについて

Figure 35 の赤線は大電流が流れる GND 配線になります。各ライン独立配線し、太く短く引いてください。青線は IC の GND になります。IC の GND 及び IC 周辺部品の GND を共通にしてください。

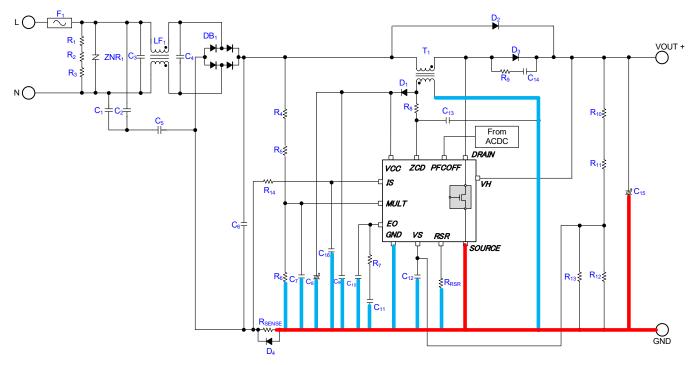


Figure 35. GND Line Layout

# 基板設計上の注意 - 続き

# 3 大電流ラインについて

Figure 36 の赤線部分は回路電流が多く流れます。赤線部分は太く短く引いてください。また、ノイズが大きいラインにもなるので近くに IC やインピーダンスが高いラインの引き回しは避けてください。

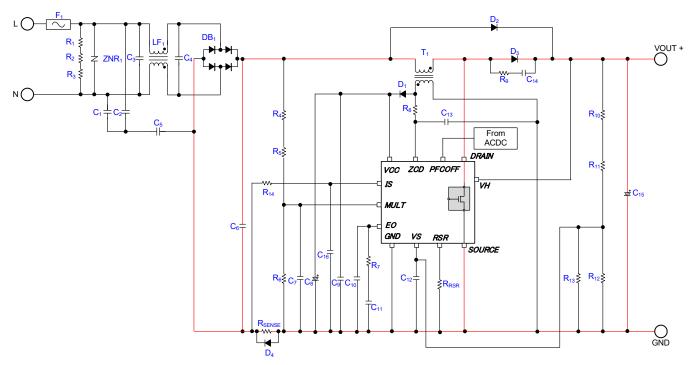
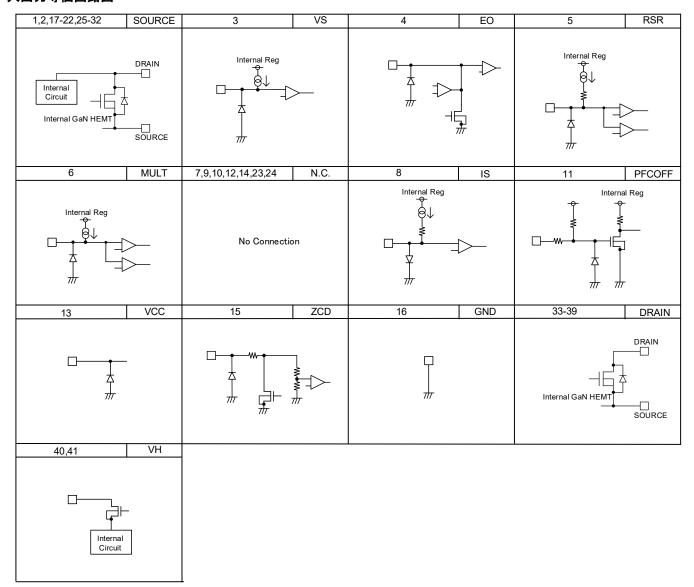


Figure 36. High Current Line Layout

# 入出力等価回路図



#### 使用上の注意

#### 1. 電源の逆接続について

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。

#### 2. 電源ラインについて

基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。グラウンドラインについても、同様のパターン設計を考慮してください。また、LSIのすべての電源端子について電源ーグラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量低下が起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

# 3. グラウンド電位について

機能的に負電位を入出力する端子を除き、グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子、負電位入出力端子以外の端子がグラウンド以下の電圧にならないようにしてください。

#### 4. グラウンド配線パターンについて

小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

#### 5. 推奨動作条件について

推奨動作条件で規定される範囲で IC の機能・動作を保証します。また、特性値は電気的特性で規定される各項目の条件下においてのみ保証されます。

#### 6. ラッシュカレントについて

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

#### 7. セット基板での検査について

セット基板での検査時に、インピーダンスの低い端子にコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

#### 8. 端子間ショートと誤装着について

プリント基板に取り付ける際、ICの向きや位置ずれに十分注意してください。誤って取り付けた場合、ICが破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

#### 9. 未使用の入力端子の処理について

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

#### 使用上の注意 - 続き

#### 10. 各入力端子について

本 IC は、各素子間に素子分離のための P+アイソレーションと、P 基板を有しています。

この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。

例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、

〇抵抗では、GND > (端子 A)の時、トランジスタ(NPN)では GND > (端子 B)の時、P-N 接合が寄生ダイオード として動作します。

〇また、トランジスタ(NPN)では、GND > (端子 B)の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。

IC の構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND(P 基板)より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。アプリケーションにおいて電源端子と各端子電圧が逆になった場合、内部回路または素子を損傷する可能性があります。例えば、外付けコンデンサに電荷がチャージされた状態で、電源端子が GND にショートされた場合などです。また、電源端子直列に逆流防止のダイオードもしくは各端子と電源端子間にバイパスのダイオードを挿入することを推奨します。

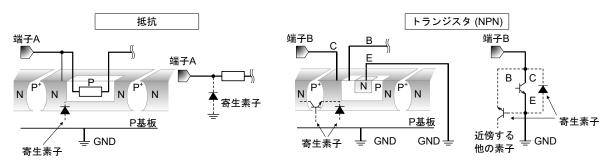


Figure 37. IC 構造例

#### 11. セラミック・コンデンサの特性変動について

外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮のうえ、定数を決定してください。

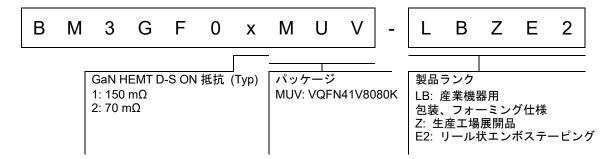
#### 12. 温度保護回路について

IC を熱破壊から防ぐための温度保護回路を内蔵しております。最高接合部温度内でご使用いただきますが、万が一最高接合部温度を超えた状態が継続すると、温度保護回路が動作し出力パワー素子が OFF します。その後チップ温度 Tj が低下すると回路は自動で復帰します。なお、温度保護回路は絶対最大定格を超えた状態での動作となりますので、温度保護回路を使用したセット設計などは、絶対に避けてください。

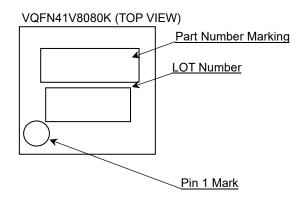
# 13. 過電流保護回路について

出力には電流能力に応じた過電流保護回路が内部に内蔵されているため、負荷ショート時には IC 破壊を防止しますが、この保護回路は突発的な事故による破壊防止に有効なもので、連続的な保護回路動作、過渡時でのご使用に対応するものではありません。

# 発注形名情報



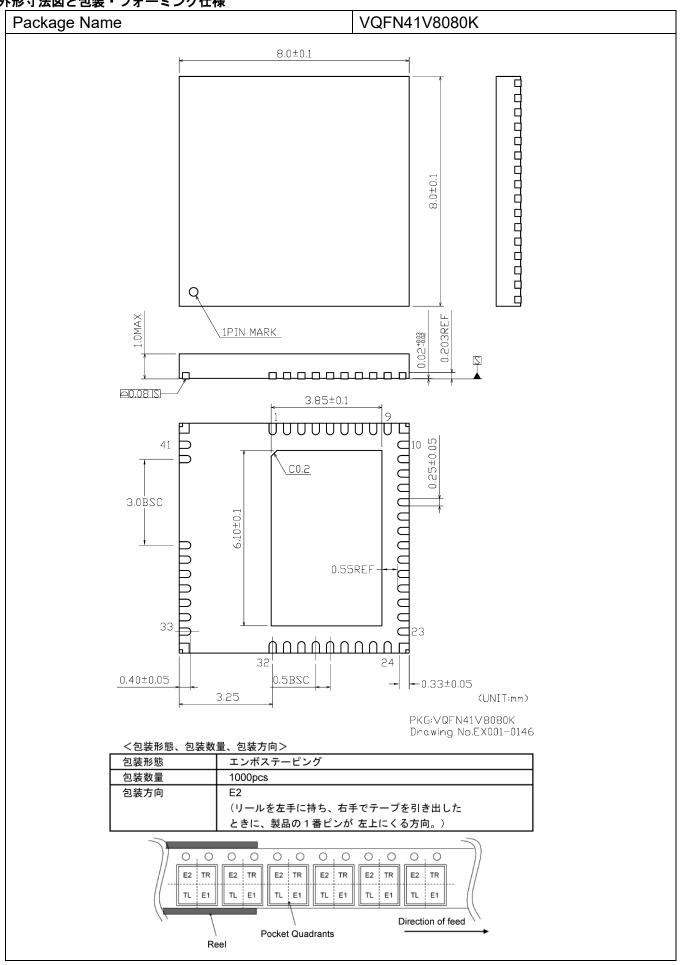
# 標印図



# ラインアップ

Part Number Marking	Orderable Part Number	GaN HEMT D-S ON Resister (Typ)
M3GF01MUV	BM3GF01MUV-LBZE2	150 mΩ
M3GF02MUV	BM3GF02MUV-LBZE2	70 mΩ

# 外形寸法図と包装・フォーミング仕様



# 改訂履歴

日付	版	変更内容
2025.01.21	001	新規作成

# ご注意

# ローム製品取扱い上の注意事項

1. 極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害 の発生に関わるような機器又は装置 (医療機器(Note 1)、航空宇宙機器、原子力制御装置等)(以下「特定用途」という) への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文 書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

Ī	日本	USA	EU	中国
Ī	CLASSⅢ	CLASSIII	CLASSIIb	Ⅲ類
	CLASSIV		CLASSⅢ	<b>山</b> 規

- 2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
  - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
  - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
- 3. 本製品は、下記に例示するような特殊環境での使用を配慮した設計はなされておりません。したがいまして、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
  - ①水・油・薬液・有機溶剤等の液体中でのご使用
  - ②直射日光・屋外暴露、塵埃中でのご使用
  - ③潮風、Cl<sub>2</sub>、H<sub>2</sub>S、NH<sub>3</sub>、SO<sub>2</sub>、NO<sub>2</sub> 等の腐食性ガスの多い場所でのご使用
  - ④静電気や電磁波の強い環境でのご使用
  - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合
  - ⑥本製品を樹脂等で封止、コーティングしてのご使用
  - ⑦はんだ付けの後に洗浄を行わない場合(無洗浄タイプのフラックスを使用される場合は除く。ただし、残渣については十分に確認をお願いします。)又は、はんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合 ⑧結露するような場所でのご使用
- 4. 本製品は耐放射線設計はなされておりません。
- 5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
- 6. パルス等の過渡的な負荷(短時間での大きな負荷)が加わる場合は、お客様製品に本製品を実装した状態で必ず その評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、 本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
- 7. 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度 測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
- 8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
- 9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

# 実装及び基板設計上の注意事項

- 1. ハロゲン系(塩素系、臭素系等)の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能 又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
- 2. はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせて頂きます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。 その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

Notice-PAA-J Rev.004

# 応用回路、外付け回路等に関する注意事項

- 1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラッキ等を考慮して十分なマージンをみて決定してください。
- 2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、 実際に使用する機器での動作を保証するものではありません。したがいまして、お客様の機器の設計において、回路や その定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行って ください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

# 静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。(人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等)

# 保管・運搬上の注意事項

- 1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがあります のでこのような環境及び条件での保管は避けてください。
  - ① 潮風、Cl<sub>2</sub>、H<sub>2</sub>S、NH<sub>3</sub>、SO<sub>2</sub>、NO<sub>2</sub>等の腐食性ガスの多い場所での保管
  - ② 推奨温度、湿度以外での保管
  - ③ 直射日光や結露する場所での保管
  - ④ 強い静電気が発生している場所での保管
- 2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
- 3. 本製品の運搬、保管の際は梱包箱を正しい向き(梱包箱に表示されている天面方向)で取り扱いください。天面方向が 遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する 危険があります。
- 4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

### 製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

#### 製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

# 外国為替及び外国貿易法に関する注意事項

本製品は、外国為替及び外国貿易法に定めるリスト規制貨物等に該当するおそれがありますので、輸出する場合には、ロームへお問い合わせください。

# 知的財産権に関する注意事項

- 1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
- 2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等(ソフトウェア含む)との組み合わせに起因して 生じた紛争に関して、何ら義務を負うものではありません。
- 3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権 そ の他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。 ただし、本製品を通 常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

# その他の注意事項

- 1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
- 2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
- 3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
- 4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

Notice-PAA-J Rev.004

# 一般的な注意事項

- 1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
- 2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
- 3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。

Notice – WE Rev.001