

650 V GaN HEMT 内蔵 疑似共振 AC/DC コンバータ

BM3GQ1A2MUV-LBZ

概要

本製品は産業機器市場へ向けたランクの製品です。
これらのアプリケーションとして、ご使用される場合に
最適な商品です。

BM3GQ1A2MUV-LBZ は、コンセントがあるすべての製品に最適なシステムを提供する疑似共振型 AC/DC コンバータです。疑似共振動作はソフトスイッチングを可能にし、EMI を低減することが可能です。

650 V GaN HEMT と電流検出抵抗が一体化されているので、設計を容易化できます。

バースト動作は、軽負荷時の電力損失を低減します。

BM3GQ1A2MUV-LBZ には、ソフトスタート機能、パースト動作機能、サイクルごとの過電流保護、過電圧保護、過負荷保護などの各種保護機能が内蔵されています。

特長

- 650 V GaN HEMT 内蔵
- 疑似共振型（低 EMI）
- 周波数低減機能
- 軽負荷時のバースト動作
- VCC UVLO (Under Voltage Lock Out)
- サイクルごとの過電流保護回路
- ソフトスタート機能
- ZT 端子トリガマスク機能
- ZT OVP（過電圧保護）
- AC UVLO (Under Voltage Lock Out)
- Xコンデンサ放電機能

重要特性

- 動作電源電圧範囲:
VCC: 7.4 V ~ 55.0 V
DRAIN: 650 V (Max)
- 通常動作電流: 800 μ A (Typ)
- バーストモード動作電流: 500 μ A (Typ)
- 最大動作周波数: 120 kHz (Typ)
- 過電流検出電流: 6.000 A (Typ)
- GaN HEMT ON 抵抗: 150 m Ω (Typ)
- 動作温度: -40 $^{\circ}$ C ~ +125 $^{\circ}$ C

パッケージ

VQFN41V8080K

W (Typ) x D (Typ) x H (Max)

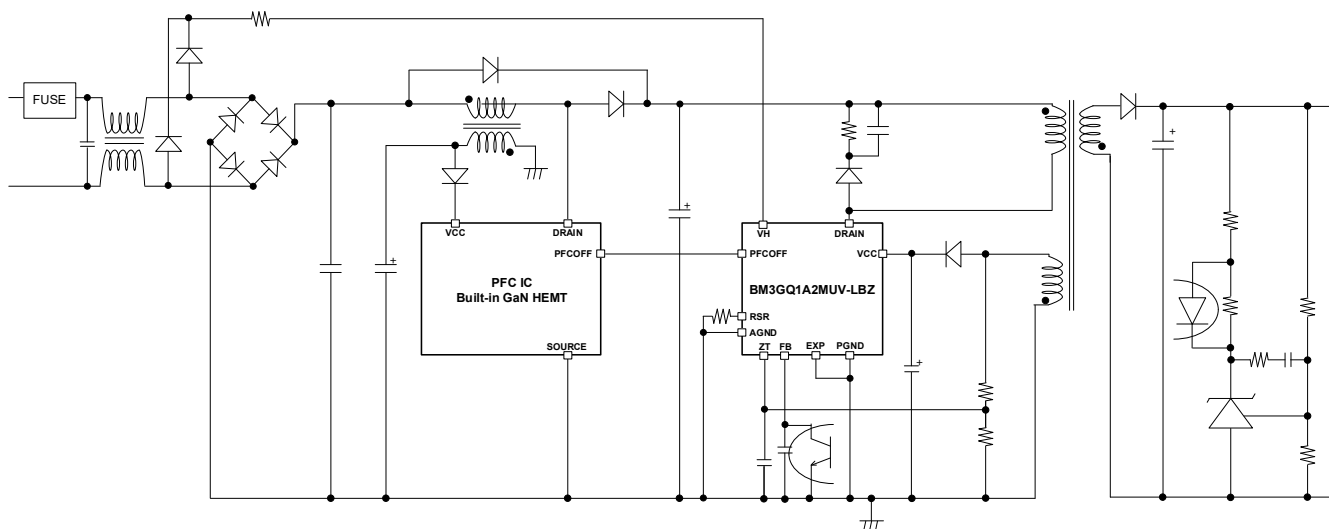
8.0 mm x 8.0 mm x 1.0 mm
ピッチ 0.5 mm



用途

- 産業機器、ACアダプタ、家電など

基本アプリケーション回路



○製品構造：シリコンを主材料とした半導体集積回路 ○耐放射線設計はしていません

www.rohm.co.jp

© 2022 ROHM Co., Ltd. All rights reserved.

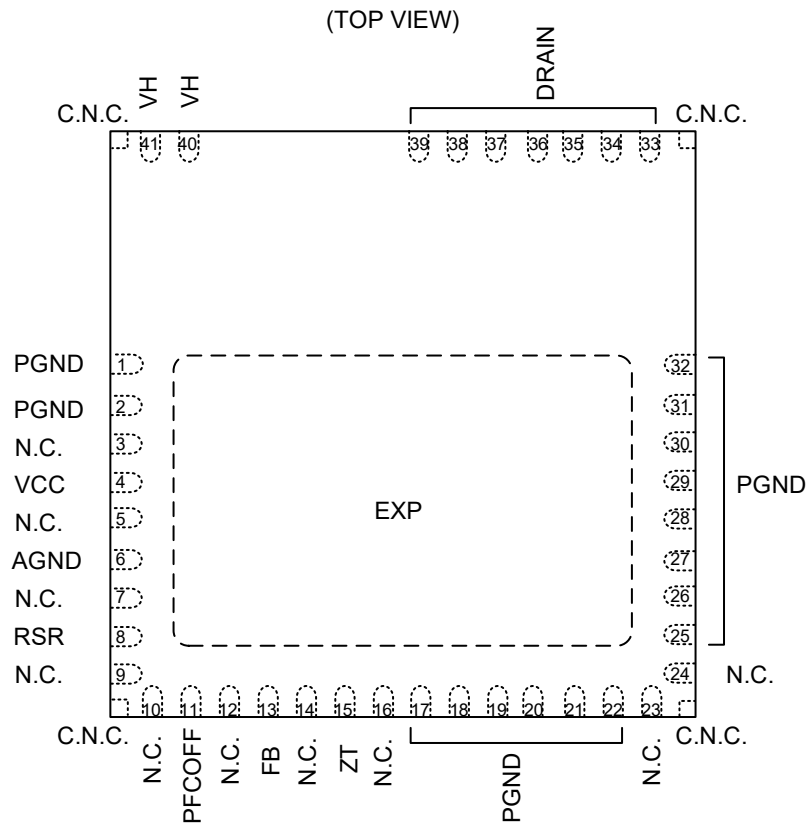
TS722111 • 14 • 001

1/35

TSZ02201-0F2F0A100120-1-1

2024.08.06 Rev.001

端子配置図

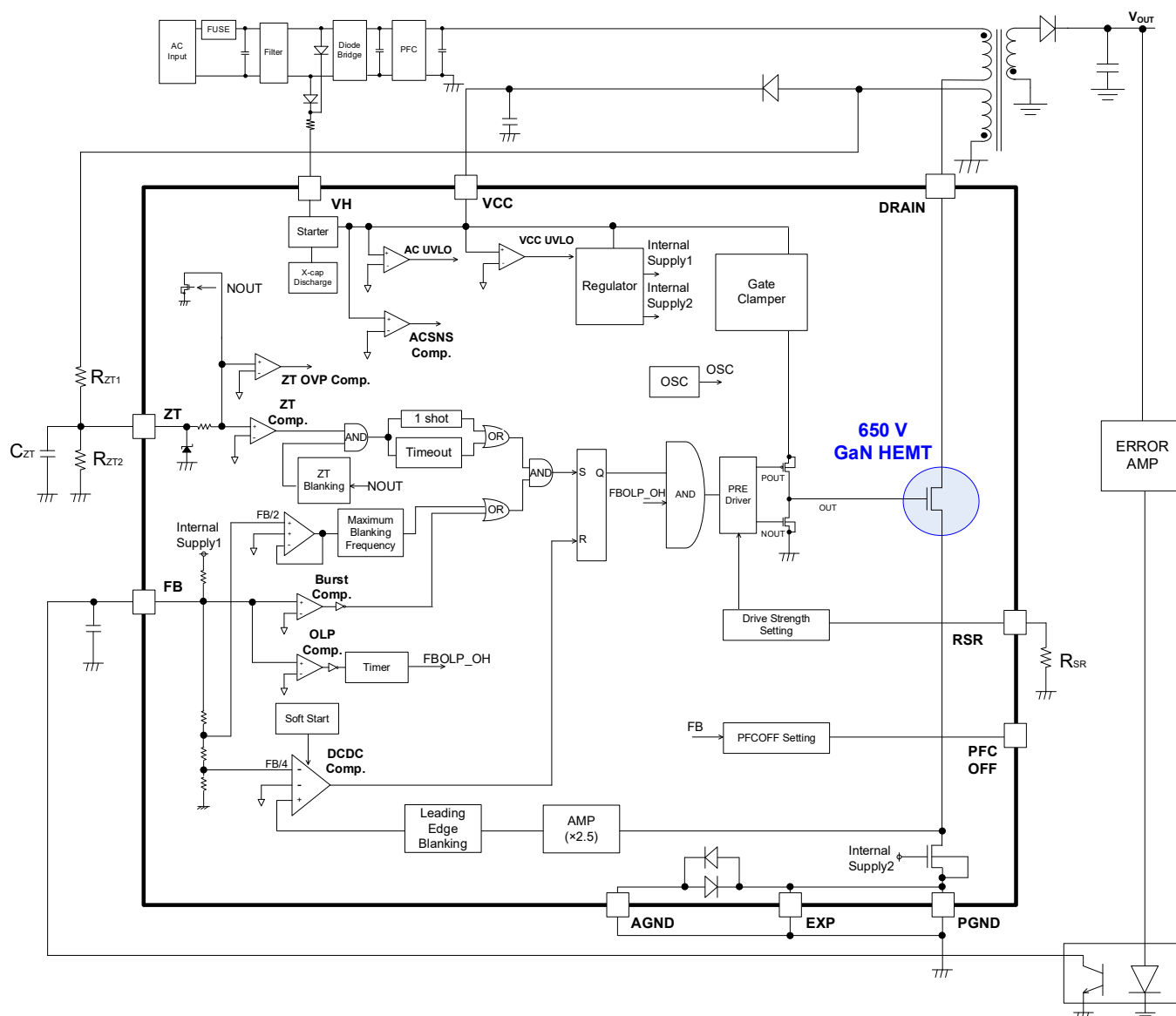


端子説明

端子番号	端子名	I/O	機能
1, 2, 17-22, 25-32	PGND	O	パワー-GND 端子
3, 5, 7, 9, 10, 12, 14, 16, 23, 24	N.C.	-	非接続端子 ^(Note 1)
4	VCC	I	電源入力端子
6	AGND	O	アナログ GND 端子 ^(Note 2)
8	RSR	I	ゲート駆動強度調整端子
11	PFCOFF	O	PFCOFF 信号出力端子
13	FB	I	フィードバック信号入力端子
15	ZT	I	ゼロ電流検出端子
33-39	DRAIN	I	GaN HEMT DRAIN 端子
40, 41	VH	I	起動電流入力 / AC 電圧モニタ
-	EXP	O	パワー-GND 端子 ^(Note 3)
-	C.N.C.	-	コーナー端子、非接続 ^(Note 1)

(Note 1) 他の端子には接続しないでください。
(Note 2) PCB 上で PGND 端子に接続してください。
(Note 3) 内部で PGND 端子に接続されていますが、PCB 上でも PGND 端子に接続してください。

ブロック図



各ブロック動作説明

1 起動回路

本 IC は、起動回路を内蔵しています。そのため、低待機電力かつ高速起動が可能です。
AC 入力電圧印加時、起動回路を介して、VH 端子から VCC 端子に起動電流が流れます。
VCC 端子電圧が上昇し、VCC UVLO が解除された後、起動電流は停止します。

1.1 AC UVLO (Under Voltage Lock Out)

AC 電源投入時、VH 端子に交流電圧が発生します。

VCC 端子電圧が充電され V_{UVLO1} を超えた後、VH 端子のピーク電圧が V_{INLVP} を超えるまでは、スイッチングを開始しません。VH 端子のピーク電圧が V_{INLVP} を超えると、AC UVLO が解除され、スイッチングが開始されます。AC 電源を停止し、 t_{INLVP} の間、VH 端子のピーク電圧が V_{INLVP} 未満になると、AC UVLO が検出され、スイッチングが停止します。

1.2 X コンデンサ放電機能

t_{INLVP} を超える時間、AC 電圧が検出されない場合（プラグ抜き時など）は、X コンデンサ放電機能が動作を開始します。

X コンデンサは起動回路を通して AGND に放電されます。

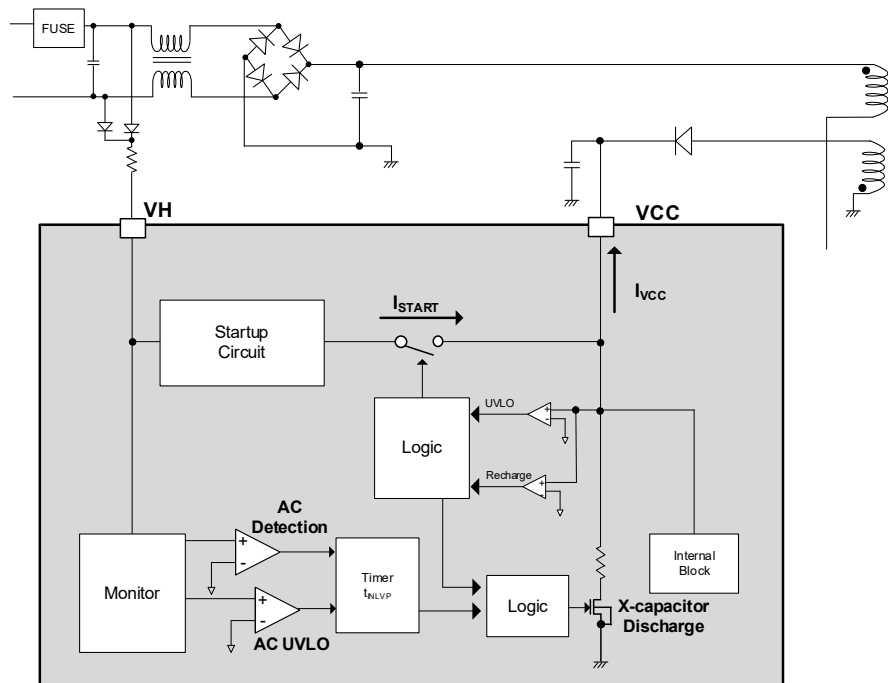


Figure 1. Block Diagram of the VH Pin and the VCC Pin

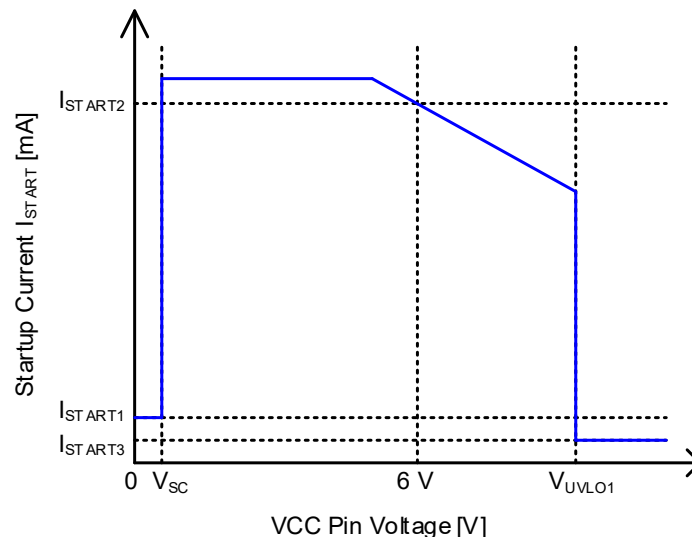


Figure 2. Startup Current vs VCC Pin Voltage

1.2 X コンデンサ放電機能 — 続き

X コンデンサ放電機能のタイミングチャートを Figure 3 に示します。

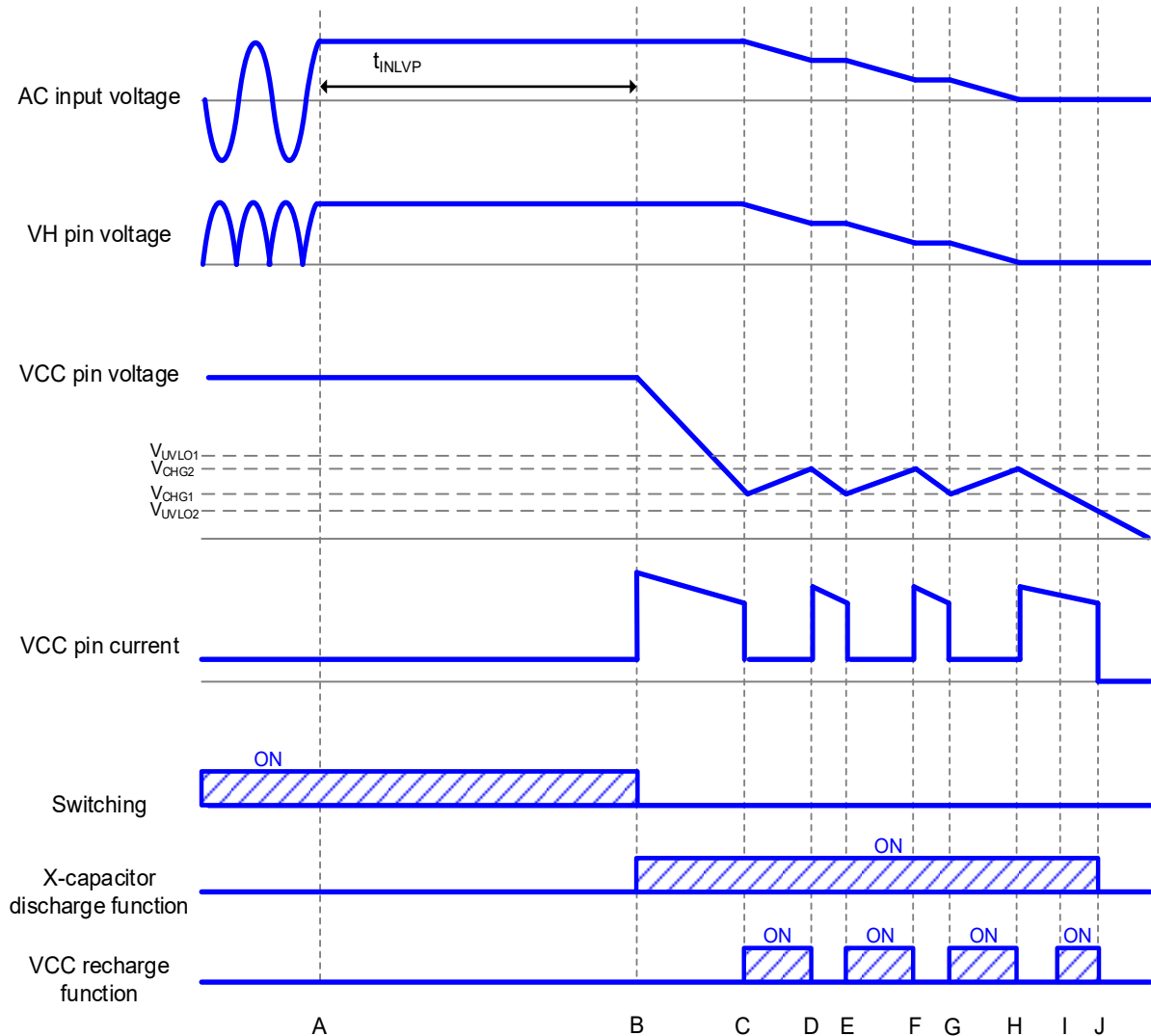


Figure 3. Timing Chart of X-capacitor Discharge Function

- A: AC 入力電圧が OFF になります。
- B: A から t_{INLVP} 後、スイッチングが停止し、X コンデンサ放電機能が動作します。
- C: VCC 端子電圧が V_{CHG1} 未満になると、VCC リチャージ動作を開始します。
- D: VCC 端子電圧が V_{CHG2} を超えると、VCC のリチャージ動作は停止します。
- E: C と同じ。
- F: D と同じ。
- G: C と同じ。
- H: D と同じ。
- I: VCC 端子電圧が V_{CHG1} 未満になると、VCC リチャージ機能が動作します。ただし、VH 端子電圧が低い
ため、VCC 端子への電流供給は減少し、VCC 端子電圧は降下し続けます。
- J: VCC 端子電圧が V_{UVLO2} 未満になると VCC UVLO が動作します。

各ブロック動作説明 - 続き

2 起動シーケンス

起動シーケンスを Figure 4 に示します。

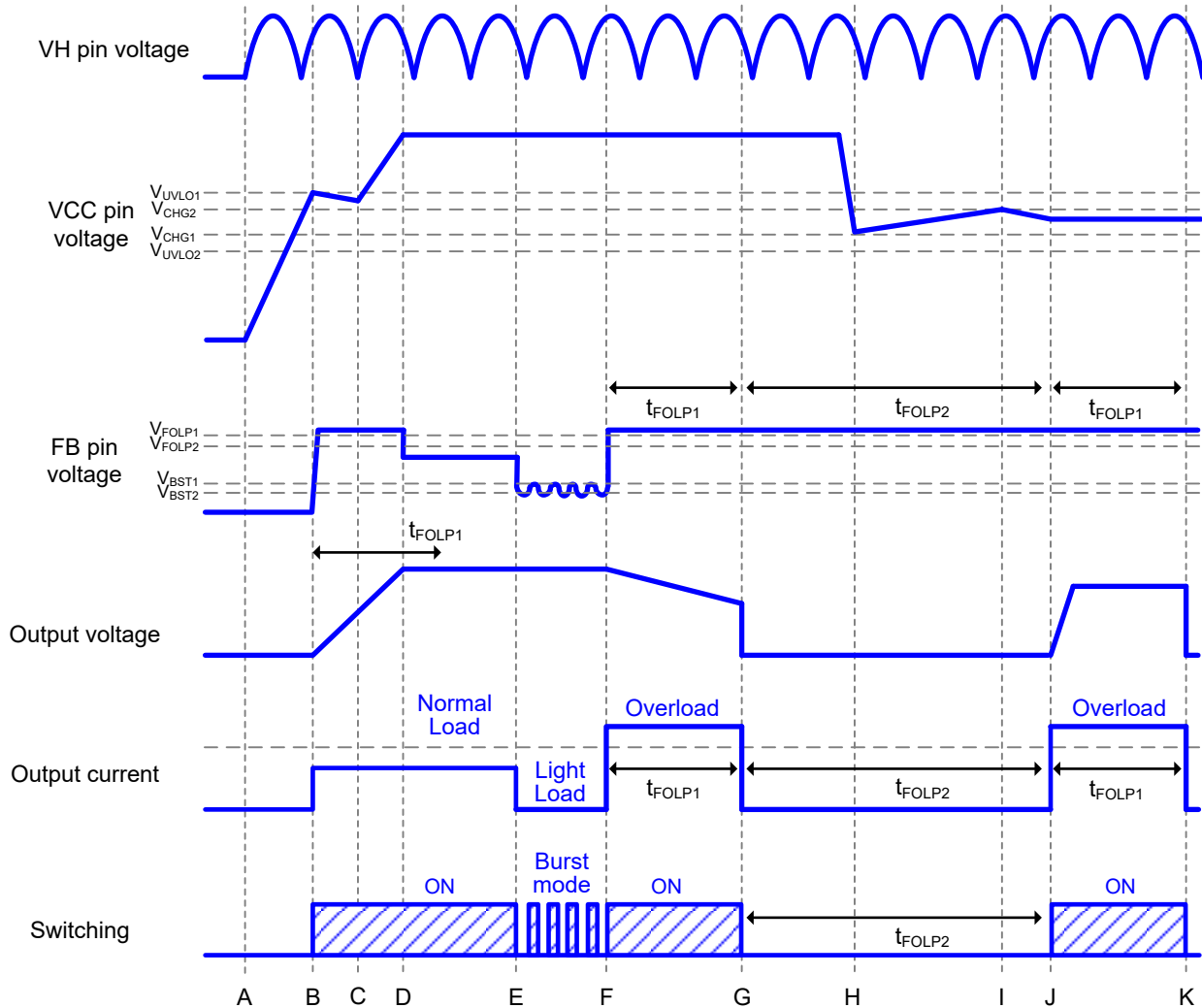


Figure 4. Startup Sequence Timing Chart

- A: VH 端子電圧が印加され、VCC 端子電圧が上昇します。
- B: VCC 端子電圧が V_{UVLO1} を超えると IC が動作を開始します。また、他の保護機能が正常であると判断した場合は、スイッチング動作を開始します。ソフトスタート機能により過電流検出電流を制限し、出力電圧、電流上昇時のオーバーシュートを防ぎます。スイッチング動作を開始すると、出力電圧が上昇します。
- C: 起動から出力電圧が一定値を超えるまでは、VCC 端子電圧は VCC 端子消費電流分だけ降下します。
- D: 出力コンデンサは、出力電圧が t_{FOLP1} 以内に、狙い値まで上昇するように設定してください。
- E: 軽負荷時、FB 端子電圧が V_{BST2} 未満になると、バースト動作を開始して電力損失を低減します。FB 端子電圧が V_{BST1} を超えると、バースト動作を終了します。
- F: FB 端子電圧が V_{FOLP1} を超えると過負荷動作を開始します。
- G: FB 端子電圧が t_{FOLP1} の間 V_{FOLP1} を超えると、FB OLP により、 t_{FOLP2} の間スイッチングを停止します。FB 端子電圧が V_{FOLP2} 未満になると、FB OLP 検出タイマ (t_{FOLP1}) がリセットされます。
- H: VCC 端子電圧が V_{CHG1} 未満になると、VCC リチャージ機能が動作します。
- I: VCC 端子電圧が V_{CHG2} を超えると、VCC リチャージ機能が停止します。
- J: G から t_{FOLP2} 後、ソフトスタート動作によりスイッチング動作を再開します。
- K: G と同じ。

各ブロック動作説明 – 続き

3 VCC 端子保護機能

本 IC は、VCC 端子に以下に示す保護機能を内蔵しています。

3.1 VCC UVLO (Under Voltage Lock Out)

電圧ヒステリシスを持つ自動復帰型のコンパレータです。

3.2 VCC リチャージ機能

VCC 端子電圧が V_{UVLO1} を超えて動作を開始した後、VCC 端子電圧が V_{CHG1} 未満になった場合、VCC のリチャージ機能が動作します。このとき、VCC 端子は起動回路を介して VH 端子からリチャージされます。VCC 端子電圧が V_{CHG2} を超えると、リチャージ機能は停止します。

4 DC/DC コンバータ機能

BM3GQ1A2MUV-LBZ は、PFM（パルス周波数変調）モード制御を採用しています。FB 端子と ZT 端子をモニタし、最適化された DC/DC システムを提供します。GaN HEMT の ON 幅（ターン OFF）は FB 端子、OFF 幅（ターン ON）は ZT 端子で制御します。

4.1 ON 幅の決定（ターン OFF）

ON 幅は FB 端子で制御されます。FB 端子電圧と、DRAIN 電流によって発生するセンス電圧を比較することで決定されます。また、Figure 5 に示すようにコンパレータのしきい値レベルは、FB 端子電圧によって変化します。 I_{LIM1} と I_{LIM2} は VH 端子のピーク電圧に応じて変化します（PFCOFF 機能を参照）。

モード 1: バースト動作

モード 2: 周波数低減動作

モード 3: 最大周波数動作

モード 4: 過負荷動作（過負荷検出時、スイッチング動作停止）

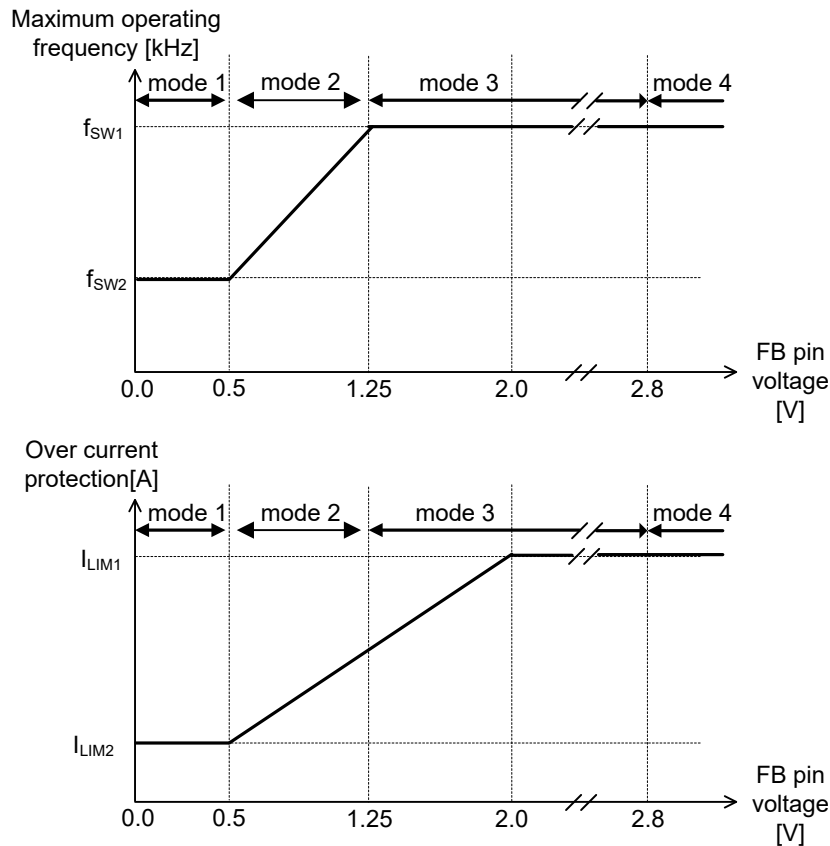


Figure 5. State Transition of Switching Frequency

4 DC/DC コンバータ機能 — 続き

4.2 L.E.B. (Leading Edge Blanking) 機能

GaN HEMT が ON すると、各コンデンサ部品と駆動電流によってサージ電流が発生します。そのため、一時的に DRAIN 端子電流が上昇し、過電流保護回路に誤検出が発生することがあります。BM3GQ1A2MUV-LBZ は、検出エラーを防止するために L.E.B. 機能を備えています。この機能は、GaN HEMT が ON になった後、 t_{LEB} の間過電流検出をマスクします。

4.3 OFF 幅の決定 (ターン ON)

ZT 端子で OFF 幅を制御します。スイッチング OFF の間、コイルに蓄えられた電力は、二次側出力コンデンサに供給されます。この過程が終了すると、二次側にそれ以上電流が流れなくなるため、GaN HEMT の DRAIN 端子電圧が低下します。その結果、補助巻線電圧も低下します。ZT 端子には R_{ZT1} と R_{ZT2} で抵抗分圧された電圧が、印加されます。この電圧レベルが V_{ZT1} 未満になると、ZT コンパレータによりスイッチングが ON します。ZT 端子のゼロ電流の瞬間を正確に検出するには、 C_{ZT} 、 R_{ZT1} 、及び R_{ZT2} (ブロック図参照) を使用して、時定数を調整します。また、本 IC には ZT 端子トリガマスク機能と ZT 端子トリガタイムアウト機能があります。

4.4 ZT 端子トリガマスク機能

GaN HEMT が OFF すると ZT 端子にノイズが発生する可能性があります。このとき ZT コンパレータは t_{ZTMASK} の間マスクされ、ZT コンパレータの誤検出を防止します (Figure 6)。

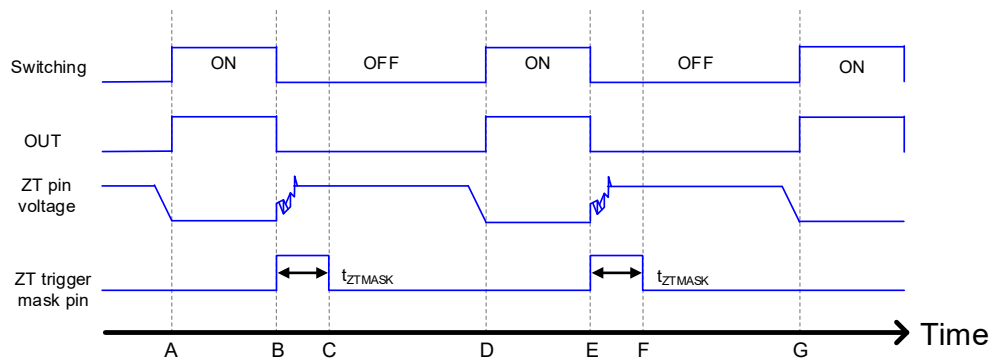


Figure 6. ZT Pin Trigger Mask Function

- A: スイッチが ON します。
- B: スイッチが OFF します。
- C: ZT 端子にノイズが発生するため、スイッチが OFF してから t_{ZTMASK} の間、ZT コンパレータはマスクされます。
- D: A と同じ。
- E: B と同じ。
- F: C と同じ。
- G: A と同じ。

4 DC/DC コンバータ機能 — 続き

4.5 ZT 端子トリガタイムアウト機能

ZT 端子トリガタイムアウト機能 1

起動時や、ZT 端子のショート、出力電圧の低下により、ZT 端子電圧が V_{ZT2} 未満の状態が t_{ZTOUT1} の間、継続した場合、スイッチが強制的に ON します。 t_{ZTOUT1} は、ソフトスタートの状態によって $t_{ZTOUT1X}$ (X = A to E) に変化します。

ZT 端子トリガタイムアウト機能 2

ZT コンパレータがボトムを検出した後、 t_{ZTOUT2} 以内に次のボトムが検出されない場合、スイッチが強制的に ON します。ZT コンパレータが信号を 1 回検出した後にこの機能が動作します。そのため、起動時や出力電圧低下時には動作しません。補助巻線電圧が下がることで、IC がボトムを検出できない場合の機能です。

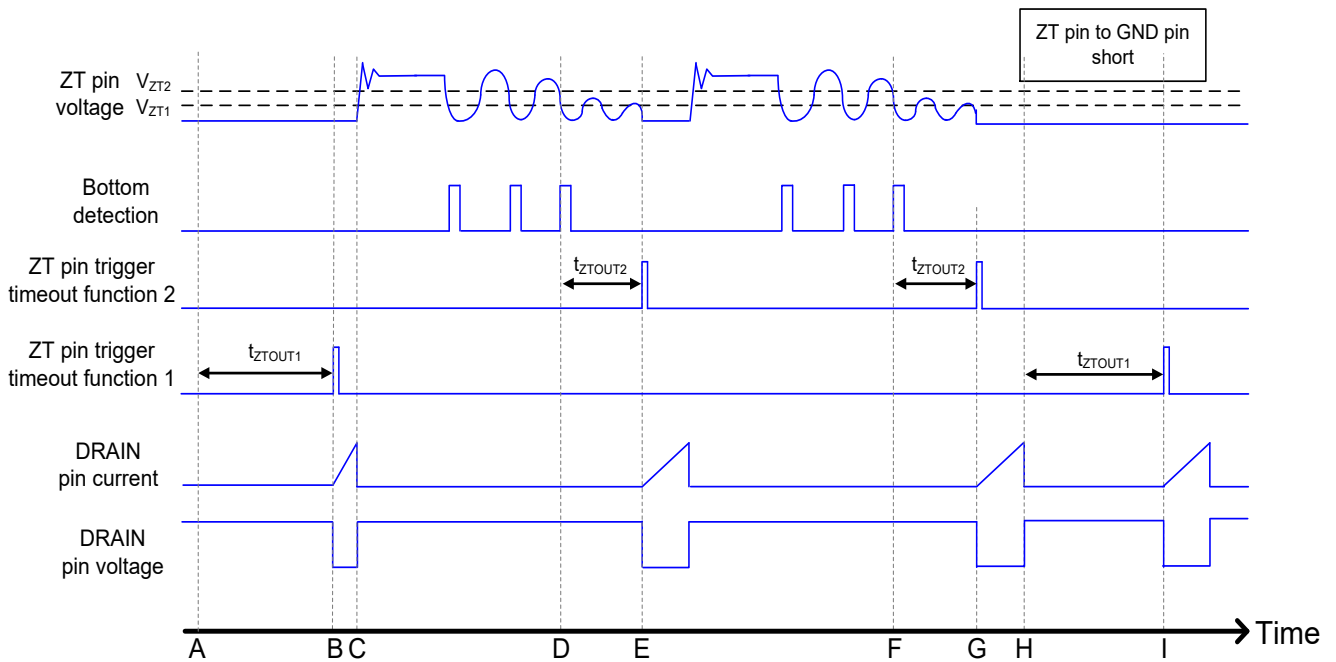


Figure 7. ZT Pin Trigger Timeout Function

- A: 起動時、ZT 端子電圧が 0 V であるため、ZT 端子トリガタイムアウト機能 1 により動作を開始します。
- B: ZT 端子トリガタイムアウト機能 1 により、 t_{ZTOUT1} 後にスイッチが ON します。
- C: スwitchが OFF します。
- D: ZT コンパレータがボトムを検出した後、共振が減衰し、ZT 端子電圧は V_{ZT2} 未満になります。
- E: ZT 端子トリガタイムアウト機能 2 により、D から t_{ZTOUT2} 後にスイッチが ON します。
- F: D と同じ。
- G: E と同じ。
- H: ZT 端子が GND とショートされます。
- I: B と同じ。

各ブロック動作説明 — 続き

5 ソフトスタート機能

通常、AC 電源を印加している間は、突入電流が発生します。BM3GQ1A2MUV-LBZ はソフトスタート機能を搭載し、起動時の出力電圧のオーバーシュートと異常電流を防止します。ソフトスタート機能は、起動後に以下の動作を行います (Figure 8)。

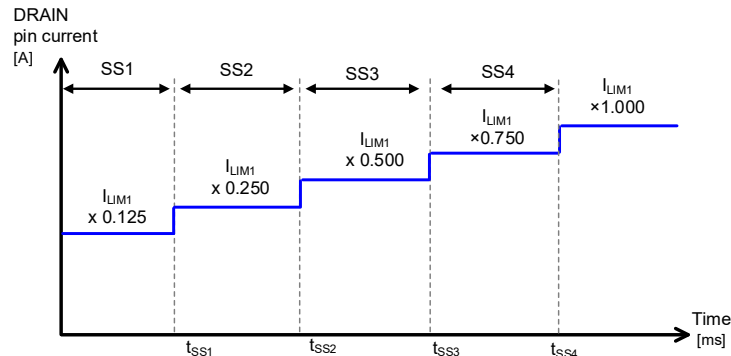


Figure 8. Soft Start Function

6 FB OLP (過負荷保護)

過負荷保護機能は自動復帰モードで動作します。FB 端子で二次出力電流の過負荷状態をモニタし、過負荷状態検出時にスイッチングを停止する機能です。過負荷状態ではフォトカプラに電流が流れなくなり、FB 端子電圧が上昇します。 t_{FOLP1} の間 FB 端子電圧が V_{FOLP1} を超えた状態が継続すると、 t_{FOLP2} の間、過負荷保護機能によりスイッチングを停止します。一度 V_{FOLP1} を超えた後、 t_{FOLP1} 以内に FB 端子電圧が V_{FOLP2} 未満になると、過負荷保護タイマがリセットされます。起動時はプルアップ抵抗により、FB 端子電圧は V_{FOLP1} を超えた状態で動作を開始します。したがって、 t_{FOLP1} 以内に FB 端子電圧が V_{FOLP2} 未満になるように設計する必要があります。つまり、二次側の出力電圧の立ち上がり時間は、IC 起動後 t_{FOLP1} 以内である必要があります。

7 ZT OVP (過電圧保護) 機能

ZT OVP (過電圧保護) 機能は、自動復帰モードで動作します。 t_{MASK} の間、ZT 端子電圧が V_{ZTOVP} を超えると、過電圧保護により t_{ZTOVP} の間、スイッチング動作を停止します。

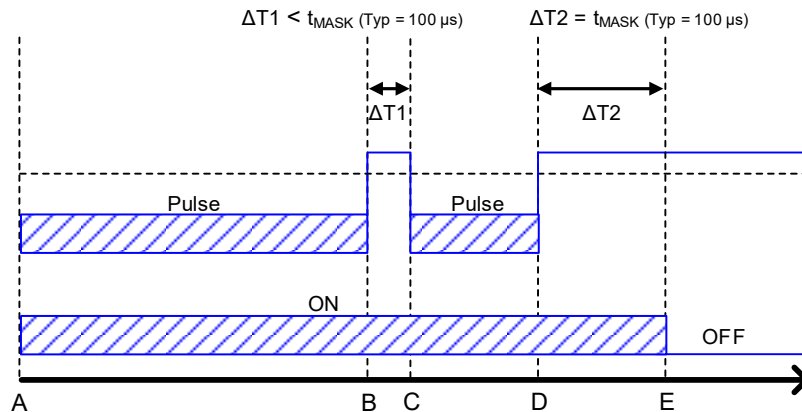


Figure 9. ZT OVP Function

- A: スイッチングが開始し、ZT 端子はパルス動作を開始します。
- B: ZT 端子電圧が V_{ZTOVP} を超えた状態になります。
- C: t_{MASK} 以内に ZT 端子電圧が V_{ZTOVP} 未満になった場合、通常動作に戻ります。
- D: ZT 端子電圧が V_{ZTOVP} を超えた状態になります。
- E: t_{MASK} の間、ZT 端子電圧が V_{ZTOVP} を超えた状態が続くと、スイッチングが停止します。

各ブロック動作説明 — 続き

8 温度保護機能

温度保護機能は自動復帰型です。ジャンクション温度が t_{rSD} の間 T_{SD1} を超えると温度保護機能が働き、スイッチングを停止します。ジャンクション温度が T_{SD2} 未満になるとスイッチングを再開します。

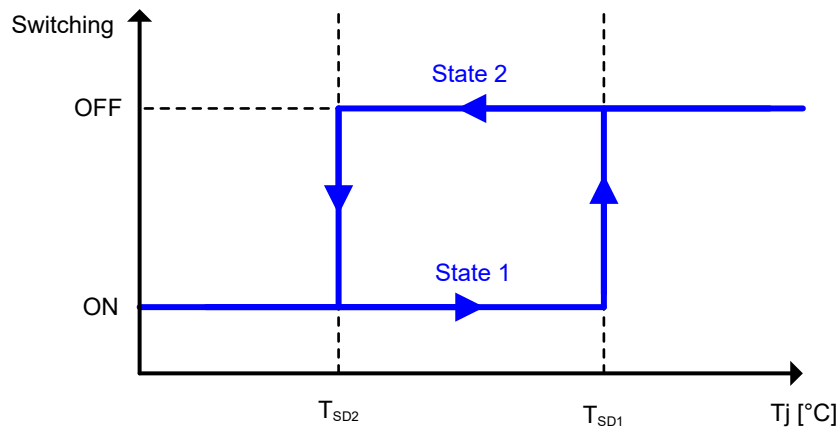


Figure 10. Thermal Shutdown Function

9 ドライブ強度設定機能

一般的に、効率と EMI との間にはトレードオフがあります。スイッチングスルースピードが高くなると、スイッチング損失が減少する一方で、スイッチングノイズが増加します。RSR 端子と AGND 端子間の抵抗値 (R_{SR}) を選択することにより、ターン OFF DRAIN スルースピード (SR_{OFF}) を調整することができます。 R_{SR} と SR_{OFF} の関係は Figure 62 に示され、 R_{SR} が 150 k Ω を超える場合は、 SR_{OFF} は SR_{OFF2} にクランプされます。これにより EMI フィルタのスペース、PCB レイアウトなどの特定のアプリケーションに応じて、スイッチング速度を最適化できます。RSR 端子からは定電流 I_{RSR} が出力され、 R_{SR} と I_{RSR} によって発生する RSR 端子電圧をモニタします。RSR 端子電圧が V_{RSRS} 未満になると、RSR ショート保護を検出し、スイッチングを停止します。

各ブロック動作説明 — 続き

10 PFCOFF 機能

BM3GQ1A2MUV-LBZ は、軽負荷時の効率を向上させるために、PFCOFF 機能を搭載しています。PFCOFF 端子の入出力等価ブロック図を Figure 11 に、PFCOFF 機能のタイミングチャートを Figure 12 に示します。PFCOFF スイッチが ON 状態の場合、 t_{PFCOFF} の間、FB 端子電圧が V_{PFCON} を超えると、PFCOFF スイッチが OFF 状態になります。 V_{PFCON} は VH 端子ピーク電圧によって、 V_{PFCONX} ($X = 1$ to 5) に変化します。一方、PFCOFF スイッチが OFF 状態の場合、 t_{PFCOFF} の間、FB 端子が V_{PFCOFF} 未満であると、PFCOFF スイッチが ON 状態になります。

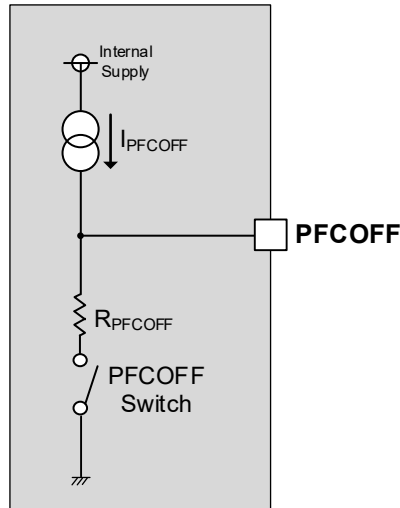


Figure 11. IO Equivalence Block Diagram of the PFCOFF Pin

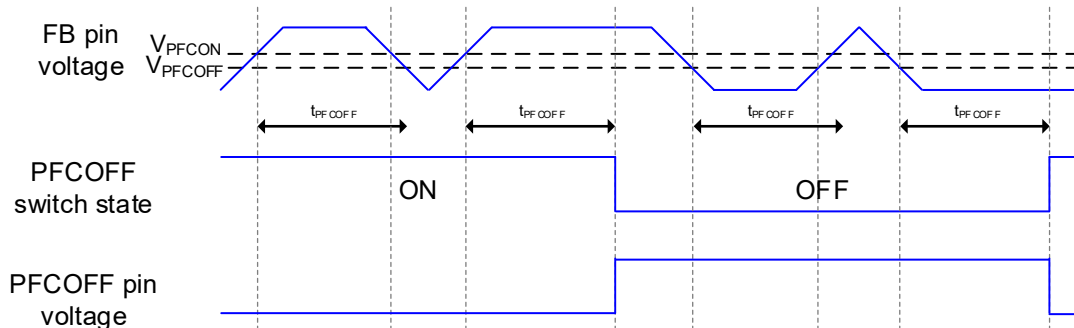


Figure 12. Timing Chart of the PFCOFF Function (In case of PFCOFF pin = OPEN)

PFCOFF スイッチが ON 状態のとき、 I_{LIM1} と I_{LIM2} は VH 端子のピーク電圧によってそれぞれ I_{LIM1X} ($X = A$ to G)、 I_{LIM2X} ($X = A$ to G) に変化します。PFCOFF スイッチが OFF 状態の場合、 I_{LIM1} と I_{LIM2} はそれぞれ I_{LIM1G} と I_{LIM2G} に固定されます。ただし、PFCOFF 端子を AGND 端子にショートすると、 I_{LIM1} と I_{LIM2} はそれぞれ I_{LIM1G} と I_{LIM2G} に常に固定されます。また、PFCOFF 端子を $47\text{ k}\Omega$ でプルダウンすると、 I_{LIM1} 及び I_{LIM2} は常に VH 端子のピーク電圧によってそれぞれ I_{LIM1X} ($X = A$ to G)、 I_{LIM2X} ($X = A$ to G) に変化します。

絶対最大定格

項目	記号	定格	単位	条件
最大印加電圧 1	V _{MAX1}	-0.3 ~ +57	V	VCC 端子
最大印加電圧 2	V _{MAX2}	-0.3 ~ +6.5	V	FB 端子、ZT 端子、PFCOFF 端子、RSR 端子
最大印加電圧 3	V _{MAX3}	-0.3 ~ +650	V	VH 端子電圧
最大印加電圧 4	V _{MAX4A}	-7 ~ +650	V	DRAIN 端子電圧
	V _{MAX4B}	-7 ~ +800	V	DRAIN 端子パルス電圧(t _{PULSE} < 1μs) ^(Note 1)
DRAIN 端子電流(RMS)	I _{DRAIN(RMS)}	10	A	DRAIN 端子 RMS 電流
DRAIN 端子電流(PULSE)	I _{DRAIN(PULSE)}	30	A	DRAIN 端子パルス電流(t _{PULSE} < 1μs) ^(Note 1)
ZT 端子最大電流	I _{SZT}	±3.0	mA	
最高接合部温度	T _{jmax}	150	°C	
保存温度範囲	T _{stg}	-55 ~ +150	°C	

注意 1 : 印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施していただくようお願いいたします。

注意 2 : 最高接合部温度を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。最高接合部温度を超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなど、最高接合部温度を超えないよう熱抵抗にご配慮ください。
(Note 1) Duty は 1 % 未満です。

熱抵抗 ^(Note 2)

項目	記号	熱抵抗(Typ)		単位
		1 層基板 ^(Note 4)	4 層基板 ^(Note 5)	
VQFN41V8080K				
ジャンクション—周囲温度間熱抵抗	θ _{JA}	87.7	25.8	°C/W
ジャンクション—パッケージ上面中心間熱特性パラメータ ^(Note 3)	Ψ _{JT}	30.6	12.7	°C/W

(Note 2) JESD51-2A(Still-Air)に準拠。

(Note 3) ジャンクションからパッケージ（モールド部分）上面中心までの熱特性パラメータ。

(Note 4) JESD51-3 に準拠した基板を使用。

(Note 5) JESD51-5,7 に準拠した基板を使用。

測定基板	基板材	基板寸法
1 層	FR-4	114.3 mm x 76.2 mm x 1.57 mmt

1 層目（表面）銅箔	
銅箔パターン	銅箔厚
実装ランドパターン + 電極引出し用配線	70 μm

測定基板	基板材	基板寸法	サーマルビア ^(Note 6)	
			ピッチ	直径
4 層	FR-4	114.3 mm x 76.2 mm x 1.6 mmt	1.20 mm	Φ0.30 mm

1 層目（表面）銅箔		2 層目、3 層目（内層）銅箔		4 層目（裏面）銅箔	
銅箔パターン	銅箔厚	銅箔パターン	銅箔厚	銅箔パターン	銅箔厚
実装ランドパターン + 電極引出し用配線	70 μm	74.2 mm□（正方形）	35 μm	74.2 mm□（正方形）	70 μm

(Note 6) 貫通ビア。1,2,4 層の銅箔と接続する。配置はランドパターンに従う。

推奨動作条件

項 目	記号	最小	標準	最大	単位	条 件
動作電源電圧範囲 1	V _{CC}	7.4	15.0	55.0	V	VCC 端子電圧
動作電源電圧範囲 2	V _{DRAIN}	-	-	650	V	DRAIN 端子電圧
動作電源電圧範囲 3	V _H	-	-	375	V	VH 端子ピーク電圧
VH 端子抵抗値範囲	R _{VH}	-	-	470	Ω	
RSR 端子-AGND 端子間抵抗値範囲	R _{SR}	10	-	-	kΩ	
動作温度	Topr	-40	-	+125	°C	周囲温度

電气的特性 (特に指定のない限り $V_{CC} = 15\text{ V}$, $T_a = -40\text{ }^{\circ}\text{C} \sim +125\text{ }^{\circ}\text{C}$)

項目	記号	最小	標準	最大	単位	条件
[パワーブロック]						
DRAIN ブレークダウン電圧	$V_{(BR)DSS1}$	650	-	-	V	DRAIN 端子電圧
	$V_{(BR)DSS2}$	800	-	-	V	DRAIN 端子電圧 ($t_{PULSE} < 1\text{ }\mu\text{s}$) (Note 1)
DRAIN 漏れ電流	I_{DSS1}	-	-	10	μA	$V_{DRAIN} = 650\text{ V}$, $V_{FB} = 0\text{ V}$, $T_a = 25\text{ }^{\circ}\text{C}$
	I_{DSS2}	-	10	-	μA	$V_{DRAIN} = 650\text{ V}$, $V_{FB} = 0\text{ V}$, $T_a = 150\text{ }^{\circ}\text{C}$
GaN HEMT ON 抵抗	R_{ON1A}	-	150	195	$\text{m}\Omega$	$I_{DRAIN} = 4\text{ A}$, $T_a = 25\text{ }^{\circ}\text{C}$
	R_{ON1B}	-	360	-	$\text{m}\Omega$	$I_{DRAIN} = 4\text{ A}$, $T_a = 150\text{ }^{\circ}\text{C}$
センス FET ON 抵抗	R_{ON2A}	-	50	65	$\text{m}\Omega$	$I_{DRAIN} = 4\text{ A}$, $T_a = 25\text{ }^{\circ}\text{C}$
	R_{ON2B}	-	83	-	$\text{m}\Omega$	$I_{DRAIN} = 4\text{ A}$, $T_a = 150\text{ }^{\circ}\text{C}$
DRAIN 端子 – PGND 端子 ON 抵抗	R_{ON3A}	-	200	260	$\text{m}\Omega$	$R_{ON3A} = R_{ON1A} + R_{ON2A}$, $T_a = 25\text{ }^{\circ}\text{C}$
	R_{ON3B}	-	443	-	$\text{m}\Omega$	$R_{ON3B} = R_{ON1B} + R_{ON2B}$, $T_a = 150\text{ }^{\circ}\text{C}$
[起動回路]						
起動電流 1	I_{START1}	0.1	0.3	1.0	mA	$V_{CC} = 0\text{ V}$
起動電流 2	I_{START2}	1.0	3.0	9.0	mA	$V_{CC} = 6\text{ V}$
OFF 電流	I_{START3}	-	10	25	μA	
起動時電流切替電圧	V_{SC}	0.45	0.75	1.05	V	$T_a = 25\text{ }^{\circ}\text{C}$
AC UVLO 電圧	V_{INLVP}	75	85	95	V	VH 端子ピーク電圧
AC UVLO 停止タイマ	t_{INLVP}	89	128	167	ms	
[動作電流]						
スタンバイ電流	I_{STB}	-	80	120	μA	$V_{CC} = 6\text{ V}$
通常動作電流	I_{ON1}	-	800	1600	μA	FB 端子電圧 = 2.0 V (パルス動作時)
バースト動作電流	I_{ON2}	-	500	750	μA	FB 端子電圧 = 0.0 V (バースト動作時)
[VCC 端子保護機能]						
VCC UVLO 電圧 1	V_{UVLO1}	8.9	9.5	10.1	V	VCC 端子電圧上昇時
VCC UVLO 電圧 2	V_{UVLO2}	6.1	6.5	6.9	V	VCC 端子電圧下降時
VCC UVLO ヒステリシス電圧	V_{UVLO3}	-	3.0	-	V	$V_{UVLO3} = V_{UVLO1} - V_{UVLO2}$
VCC リチャージ開始電圧	V_{CHG1}	6.6	7.0	7.4	V	VCC 端子電圧下降時
VCC リチャージ停止電圧	V_{CHG2}	7.5	8.0	8.5	V	VCC 端子電圧上昇時
VCC リチャージヒステリシス電圧	V_{CHG3}	-	1.0	-	V	$V_{CHG3} = V_{CHG2} - V_{CHG1}$
サーマルシャットダウン温度 1	T_{SD1}	150	175	200	$^{\circ}\text{C}$	温度上昇時 (Note 2) (Note 3)
サーマルシャットダウン温度 2	T_{SD2}	-	100	-	$^{\circ}\text{C}$	温度下降時 (Note 2) (Note 3)
サーマルシャットダウンヒステリシス	T_{SD3}	-	75	-	$^{\circ}\text{C}$	(Note 2) (Note 3)
サーマルシャットダウン検出タイマ	t_{TSD}	50	100	200	μs	

(Note 1) Duty は 1%未満です。

(Note 2) 過熱保護は、最大接合温度を超えて動作します。本 IC は、最大接合温度を超えて動作した場合の熱破壊を保証できません。

常に最大接合温度以下で動作させてください。

(Note 3) 出荷検査は行っていない。

電气的特性 (特に指定のない限り $V_{CC} = 15\text{ V}$, $T_a = -40\text{ }^{\circ}\text{C} \sim +125\text{ }^{\circ}\text{C}$) — 続き

項目	記号	最小	標準	最大	単位	条件
[DC/DC コンバータ]						
FB 端子プルアップ抵抗	R_{FB}	21	30	39	k Ω	
過電流検出電流 1A	I_{LIM1A}	5.520	6.000	6.480	A	FB 端子電圧 = 2.0 V VH ピーク < 127 V
過電流検出電流 2A	I_{LIM2A}	1.305	1.500	1.695	A	FB 端子電圧 = 0.5 V VH ピーク < 127 V
過電流検出電流 1B	I_{LIM1B}	4.539	5.100	5.661	A	FB 端子電圧 = 2.0 V 127 V < VH ピーク < 170 V
過電流検出電流 2B	I_{LIM2B}	1.083	1.275	1.467	A	FB 端子電圧 = 0.5 V 127 V < VH ピーク < 170 V
過電流検出電流 1C	I_{LIM1C}	4.005	4.500	4.995	A	FB 端子電圧 = 2.0 V 170 V < VH ピーク < 212 V
過電流検出電流 2C	I_{LIM2C}	0.956	1.125	1.294	A	FB 端子電圧 = 0.5 V 170 V < VH ピーク < 212 V
過電流検出電流 1D	I_{LIM1D}	3.738	4.200	4.662	A	FB 端子電圧 = 2.0 V 212 V < VH ピーク < 255 V
過電流検出電流 2D	I_{LIM2D}	0.892	1.050	1.208	A	FB 端子電圧 = 0.5 V 212 V < VH ピーク < 255 V
過電流検出電流 1E	I_{LIM1E}	3.577	4.020	4.463	A	FB 端子電圧 = 2.0 V 255 V < VH ピーク < 297 V
過電流検出電流 2E	I_{LIM2E}	0.854	1.005	1.156	A	FB 端子電圧 = 0.5 V 255 V < VH ピーク < 297 V
過電流検出電流 1F	I_{LIM1F}	3.471	3.900	4.329	A	FB 端子電圧 = 2.0 V 297 V < VH ピーク < 339 V
過電流検出電流 2F	I_{LIM2F}	0.828	0.975	1.122	A	FB 端子電圧 = 0.5 V 297 V < VH ピーク < 339 V
過電流検出電流 1G	I_{LIM1G}	3.310	3.720	4.130	A	FB 端子電圧 = 2.0 V VH ピーク > 339 V
過電流検出電流 2G	I_{LIM2G}	0.790	0.930	1.070	A	FB 端子電圧 = 0.5 V VH ピーク > 339 V
リーディングエッジブランキング時間	t_{LEB}	-	180	-	ns	(Note 1)
最小 ON 幅	t_{MIN}	-	300	-	ns	(Note 1)
最大動作周波数 1	f_{SW1}	104	120	136	kHz	FB 端子電圧 = 2.0 V
最大動作周波数 2	f_{SW2}	21	35	49	kHz	FB 端子電圧 = 0.5 V
FB 端子バースト電圧 1	V_{BST1}	0.30	0.35	0.40	V	FB 端子電圧上昇時
FB 端子バースト電圧 2	V_{BST2}	0.25	0.30	0.35	V	FB 端子電圧下降時
FB 端子バーストヒステリシス電圧	V_{BST3}	-	0.05	-	V	
FB 端子周波数低減開始電圧	V_{FBSW1}	0.45	0.50	0.55	V	
FB 端子周波数低減終了電圧	V_{FBSW2}	1.15	1.25	1.35	V	
ZT 端子コンパレータ電圧 1	V_{ZT1}	30	60	90	mV	ZT 端子電圧下降時
ZT 端子コンパレータ電圧 2	V_{ZT2}	60	90	120	mV	ZT 端子電圧上昇時
ZT 端子コンパレータヒステリシス電圧	V_{ZT3}	-	30	-	mV	$V_{ZT3} = V_{ZT2} - V_{ZT1}$
ZT 端子トリガマスク時間	t_{ZTMASK}	0.25	0.60	0.95	μs	(Note 1)
ZT 端子トリガタイムアウト時間 1A	$t_{ZTOUT1A}$	21.0	30.0	39.0	μs	ソフトスタート時間 1 の状態
ZT 端子トリガタイムアウト時間 1B	$t_{ZTOUT1B}$	18.4	26.3	34.2	μs	ソフトスタート時間 2 の状態
ZT 端子トリガタイムアウト時間 1C	$t_{ZTOUT1C}$	15.7	22.5	29.3	μs	ソフトスタート時間 3 の状態
ZT 端子トリガタイムアウト時間 1D	$t_{ZTOUT1D}$	13.1	18.8	24.5	μs	ソフトスタート時間 4 の状態
ZT 端子トリガタイムアウト時間 1E	$t_{ZTOUT1E}$	10.5	15.0	19.5	μs	通常状態
ZT 端子トリガタイムアウト時間 2	t_{ZTOUT2}	3.5	5.0	6.5	μs	
最大 ON 時間	t_{ONMAX}	31.5	45.0	58.5	μs	

(Note 1) 出荷検査は行っていない。

電气的特性 (特に指定のない限り $V_{CC} = 15\text{ V}$, $T_a = -40\text{ }^{\circ}\text{C} \sim +125\text{ }^{\circ}\text{C}$) - 続き

項目	記号	最小	標準	最大	単位	条件
[DC/DC 保護機能]						
ソフトスタート時間 1	t_{SS1}	0.7	1.0	1.3	ms	
ソフトスタート時間 2	t_{SS2}	1.4	2.0	2.6	ms	
ソフトスタート時間 3	t_{SS3}	2.8	4.0	5.2	ms	
ソフトスタート時間 4	t_{SS4}	5.6	8.0	10.4	ms	
FB OLP 電圧 1	V_{FOLP1}	2.5	2.8	3.1	V	FB 端子電圧上昇時
FB OLP 電圧 2	V_{FOLP2}	2.3	2.6	2.9	V	FB 端子電圧下降時
FB OLP 検出タイム	t_{FOLP1}	51	64	77	ms	
FB OLP 解除タイム	t_{FOLP2}	415	512	609	ms	
ZT OVP 電圧	V_{ZTOVP}	5.1	5.5	5.9	V	
ZT OVP 検出タイム	t_{MASK}	50	100	200	μs	
ZT OVP 解除タイム	t_{ZTOVP}	415	512	609	ms	
[PFCOFF 機能]						
PFCON FB 電圧 1	V_{PFCON1}	0.77	0.82	0.87	V	VH ピーク < 127 V
PFCON FB 電圧 2	V_{PFCON2}	0.85	0.90	0.95	V	127 V < VH ピーク < 170 V
PFCON FB 電圧 3	V_{PFCON3}	0.92	0.97	1.02	V	170 V < VH ピーク < 212 V
PFCON FB 電圧 4	V_{PFCON4}	0.95	1.01	1.07	V	212 V < VH ピーク < 297 V
PFCON FB 電圧 5	V_{PFCON5}	0.99	1.05	1.11	V	VH ピーク > 297 V
PFCOFF FB 電圧	V_{PFCOFF}	0.79	0.85	0.91	V	
PFCOFF タイマ	t_{PFCOFF}	830	1024	1218	ms	
PFCOFF 出力電流	I_{PFCOFF}	12.7	15.0	17.3	μA	
PFCOFF 端子プルダウン抵抗	R_{PFCOFF}	37.6	47.0	56.4	k Ω	
[RSR 機能]						
RSR 出力電流	I_{RSR}	9.2	10.0	10.8	μA	
RSR ショート保護電圧	V_{RSRS}	20	40	60	mV	
ターン OFF スルーレート 1	SR_{OFF1}	-	5.4	-	V/ns	$R_{SR} = 10\text{ k}\Omega$, $I_{DRAIN} = 4\text{ A}$ $V_{DRAIN} = 40\text{ V to } 360\text{ V}$ (Note 1)
ターン OFF スルーレート 2	SR_{OFF2}	-	43	-	V/ns	$R_{SR} = \text{OPEN}$, $I_{DRAIN} = 4\text{ A}$ $V_{DRAIN} = 40\text{ V to } 360\text{ V}$ (Note 1)

(Note 1) 出荷検査は行っていない。

特性データ (参考データ)

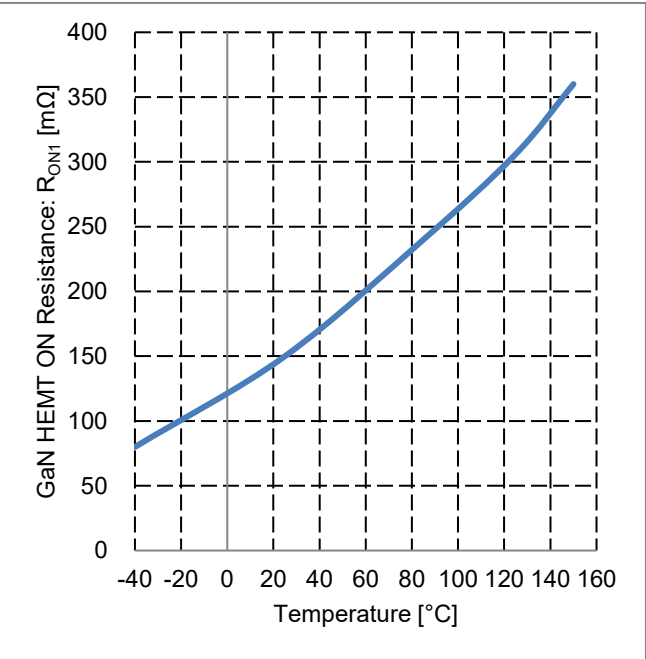


Figure 13. GaN HEMT ON Resistance vs Temperature

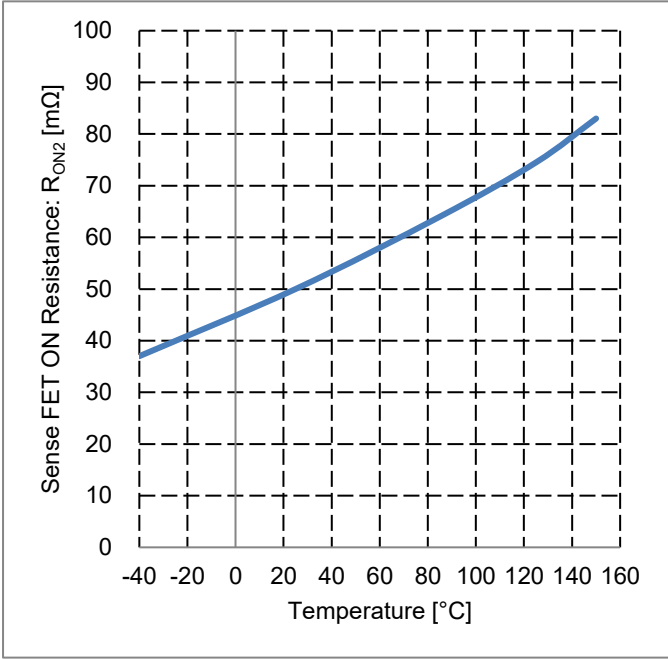


Figure 14. Sense FET ON Resistance vs Temperature

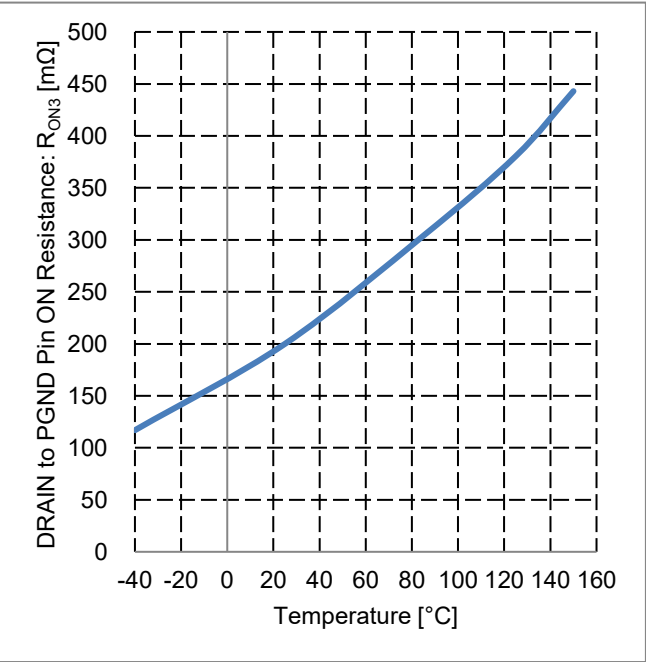


Figure 15. DRAIN to PGND Pin ON Resistance vs Temperature

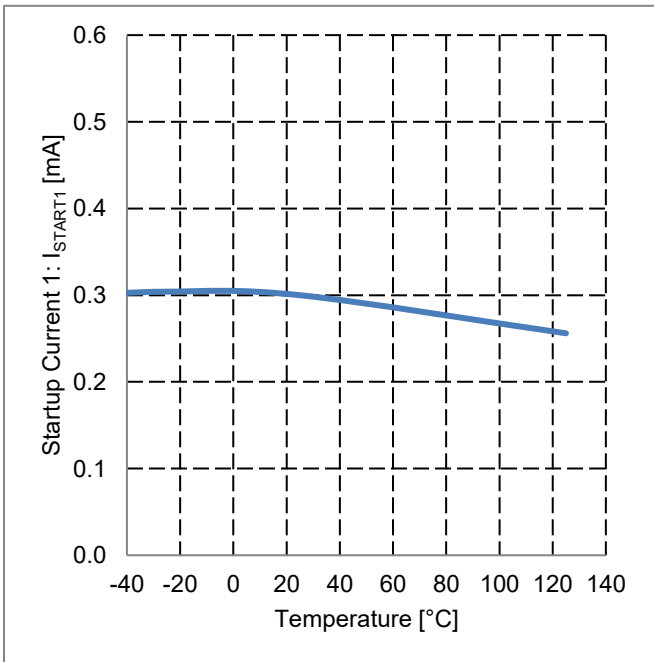


Figure 16. Startup Current 1 vs Temperature

特性データ (参考データ) — 続き

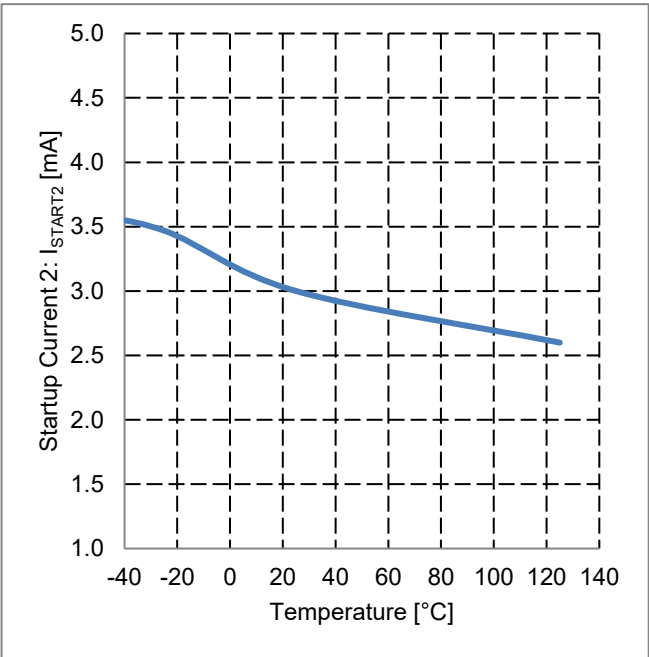


Figure 17. Startup Current 2 vs Temperature

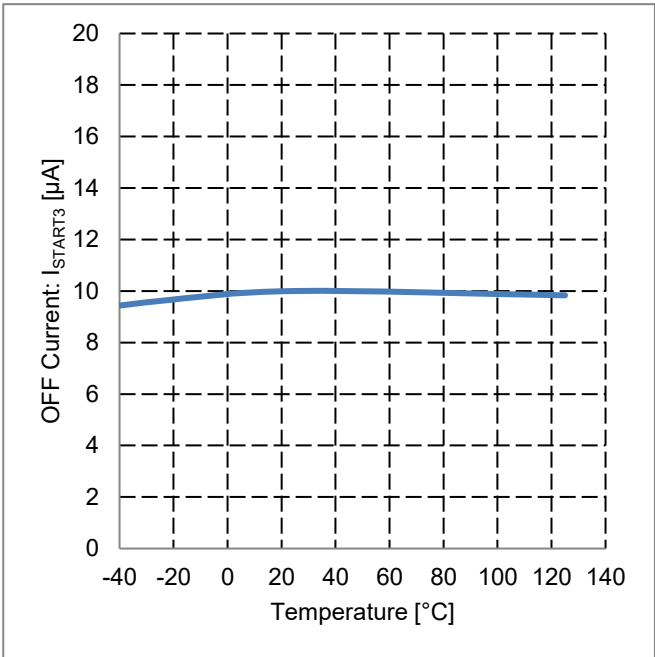


Figure 18. OFF Current vs Temperature

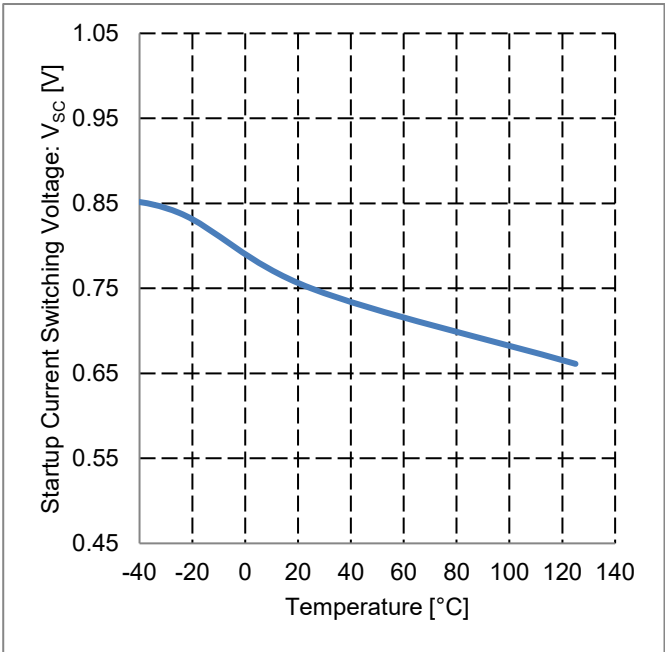


Figure 19. Startup Current Switching Voltage vs Temperature

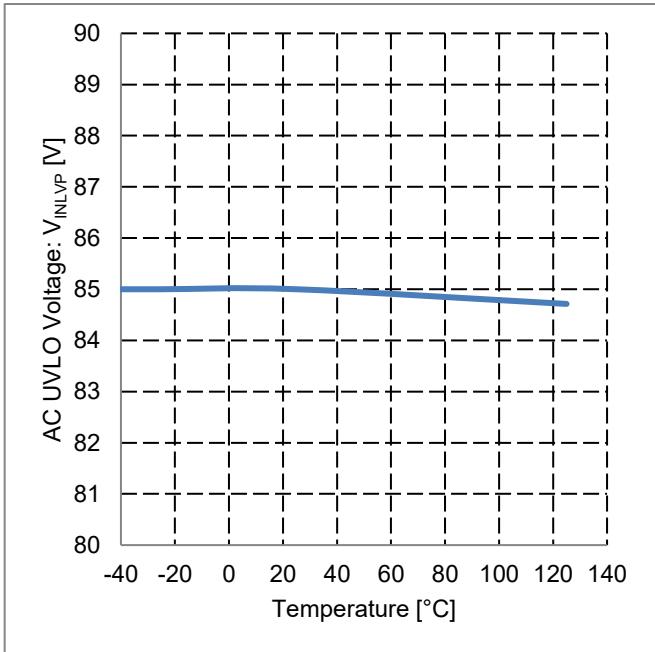


Figure 20. AC UVLO Voltage vs Temperature

特性データ（参考データ） — 続き

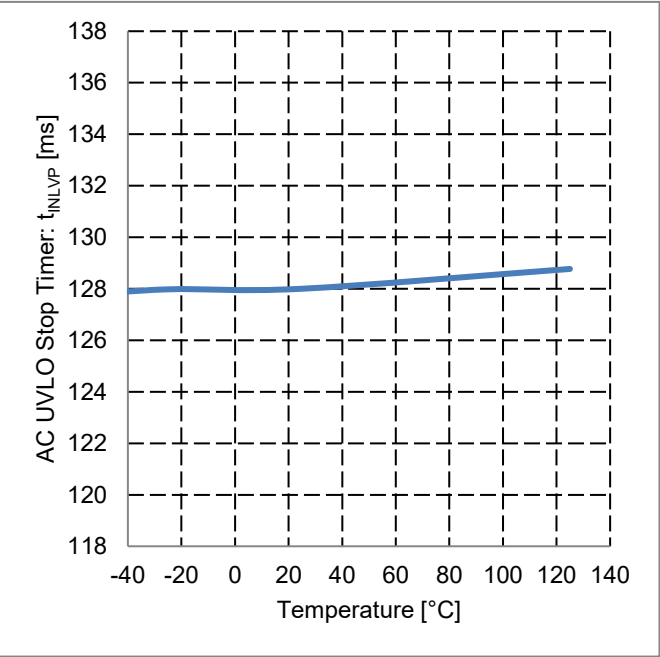


Figure 21. AC UVLO Stop Timer vs Temperature

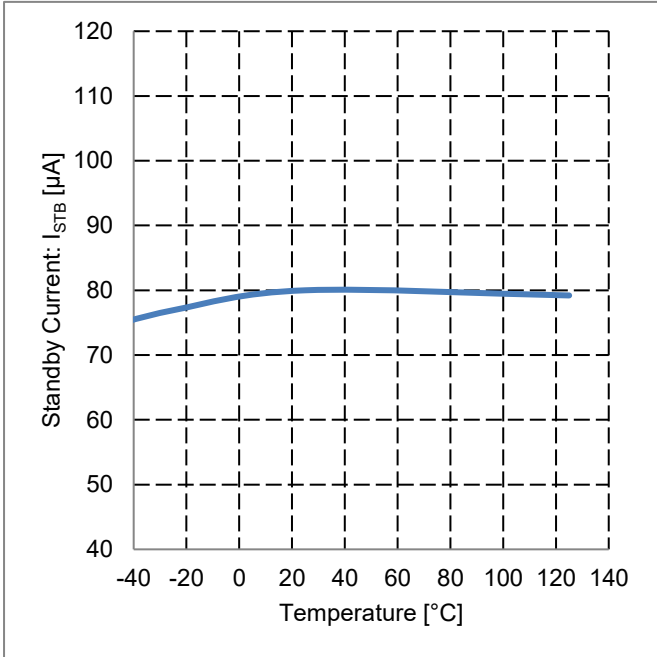


Figure 22. Standby Current vs Temperature

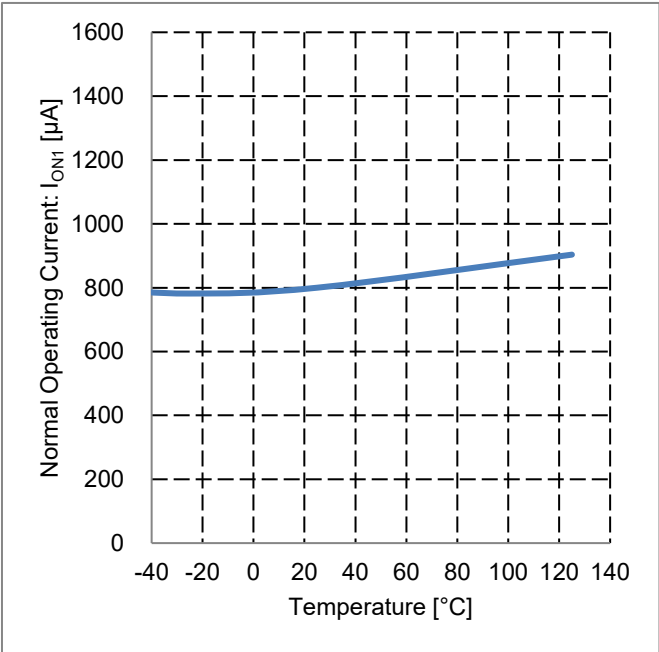


Figure 23. Normal Operating Current vs Temperature

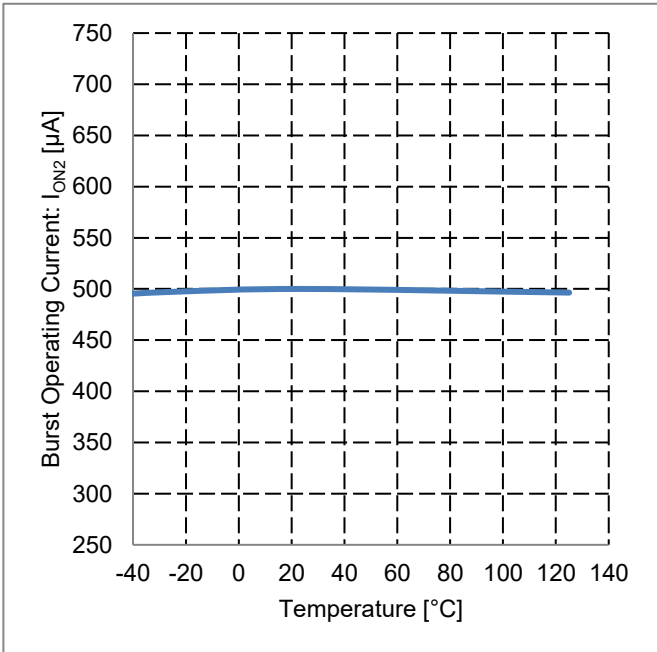


Figure 24. Burst Operating Current vs Temperature

特性データ（参考データ） — 続き

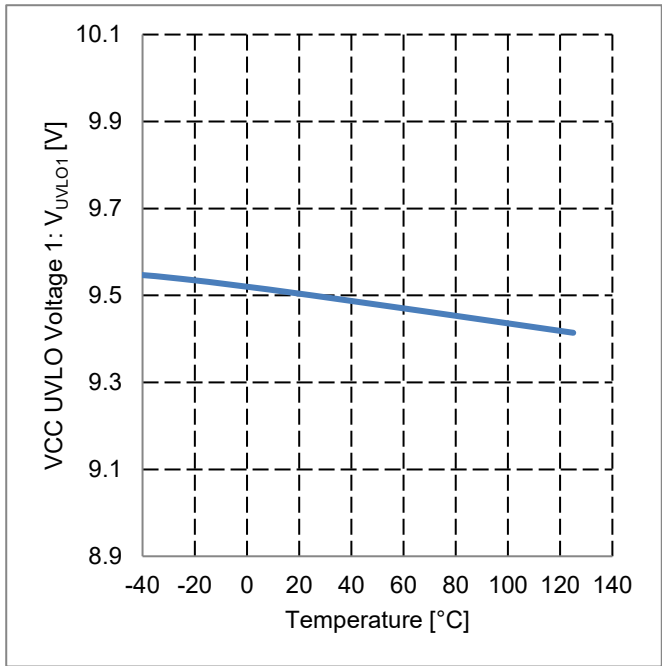


Figure 25. VCC UVLO Voltage 1 vs Temperature

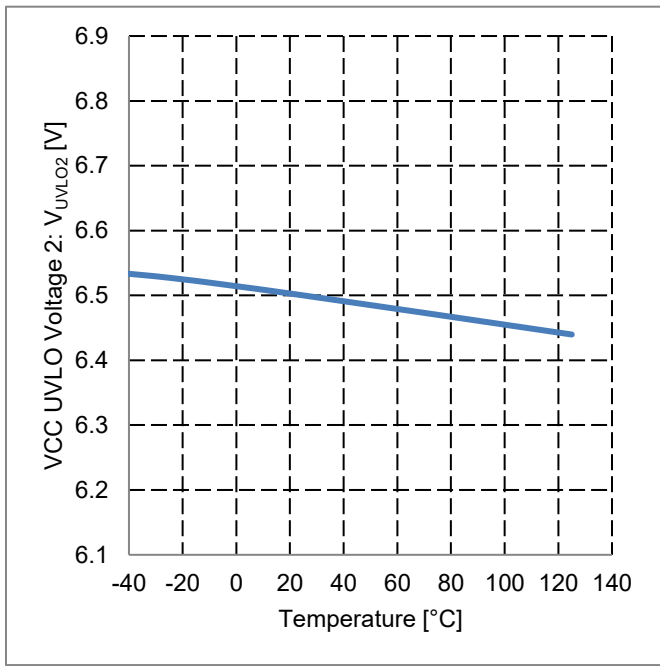


Figure 26. VCC UVLO Voltage 2 vs Temperature

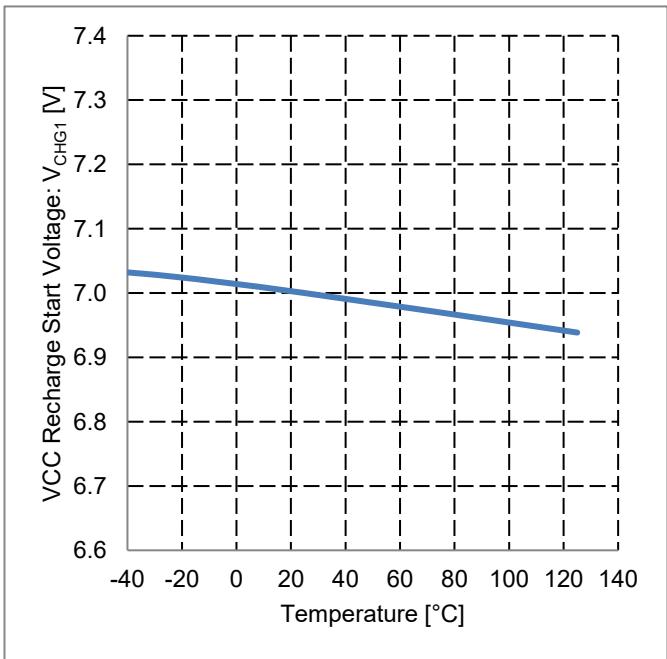


Figure 27. VCC Recharge Start Voltage vs Temperature

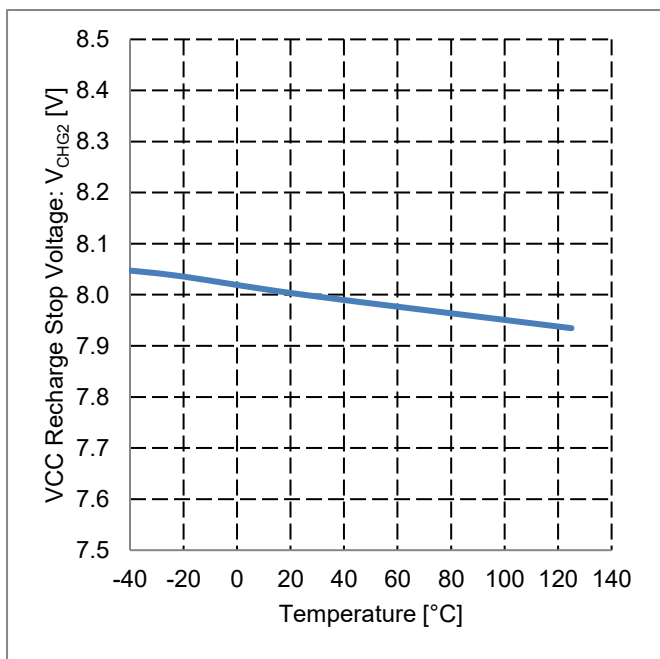


Figure 28. VCC Recharge Stop Voltage vs Temperature

特性データ（参考データ） — 続き

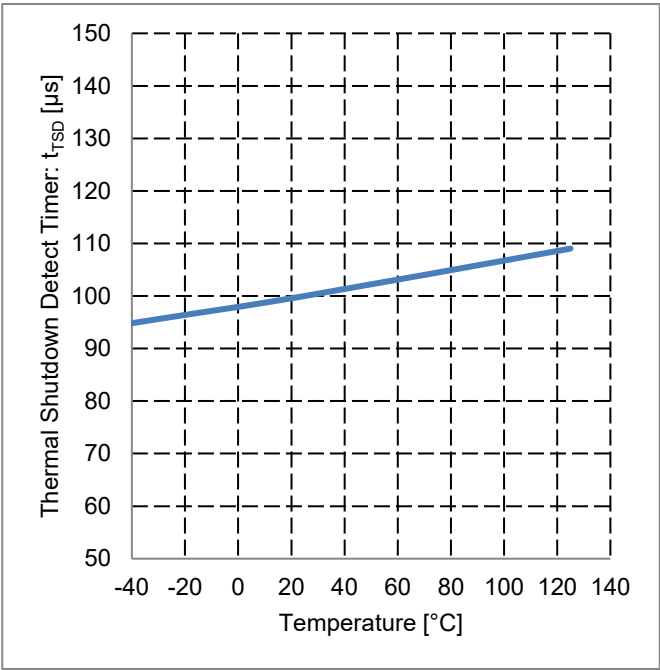


Figure 29. Thermal Shutdown Detect Timer vs Temperature

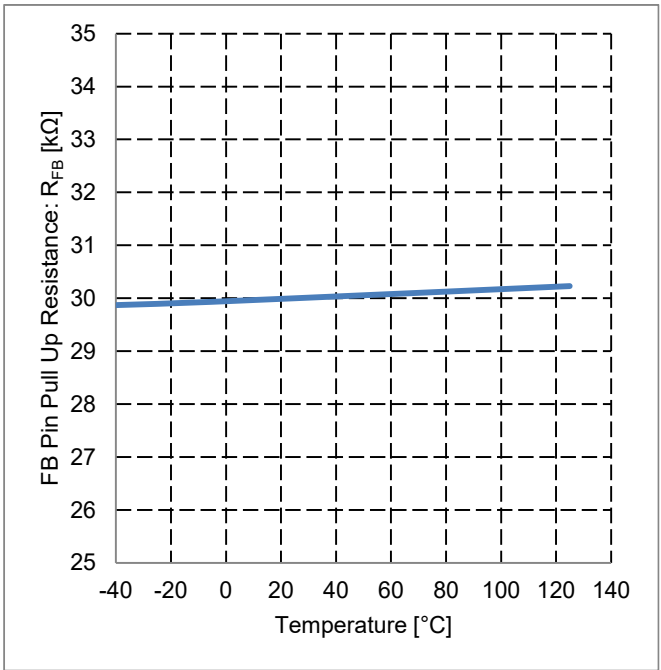


Figure 30. FB Pin Pull Up Resistance vs Temperature

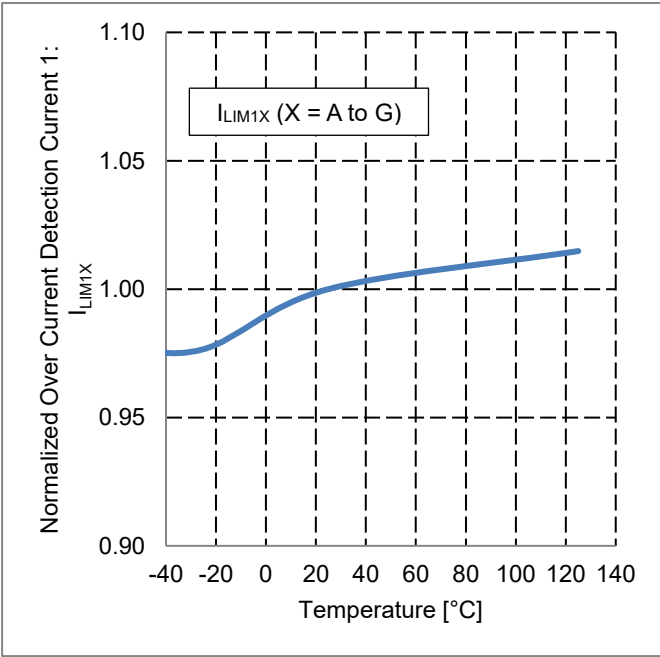


Figure 31. Normalized Over Current Detection Current 1 vs Temperature

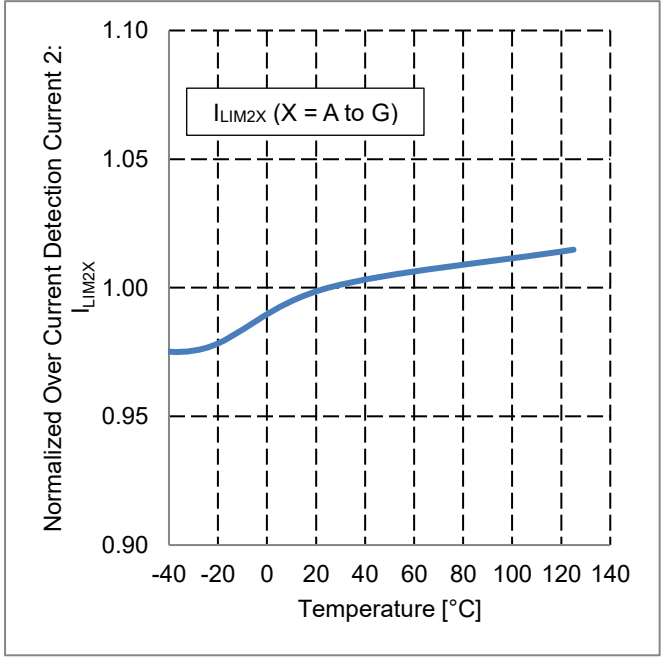


Figure 32. Normalized Over Current Detection Current 2 vs Temperature

特性データ（参考データ） — 続き

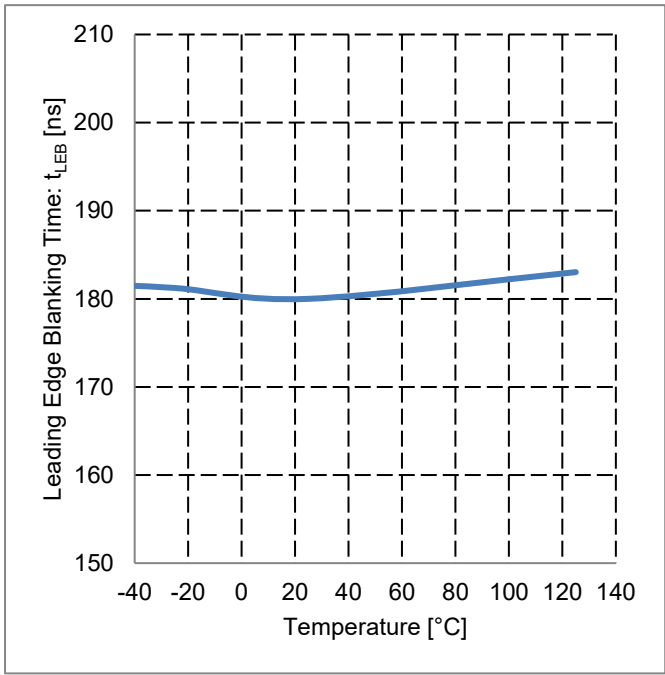


Figure 33. Leading Edge Blanking Time vs Temperature

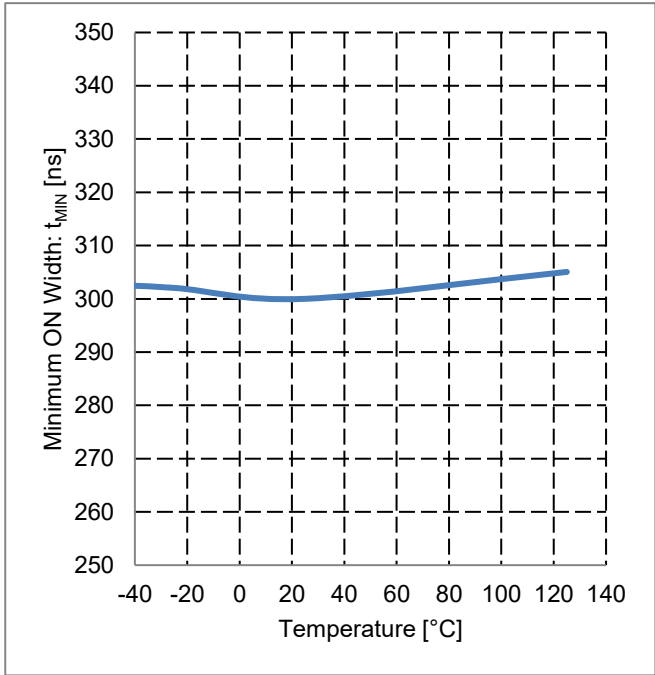


Figure 34. Minimum ON Width vs Temperature

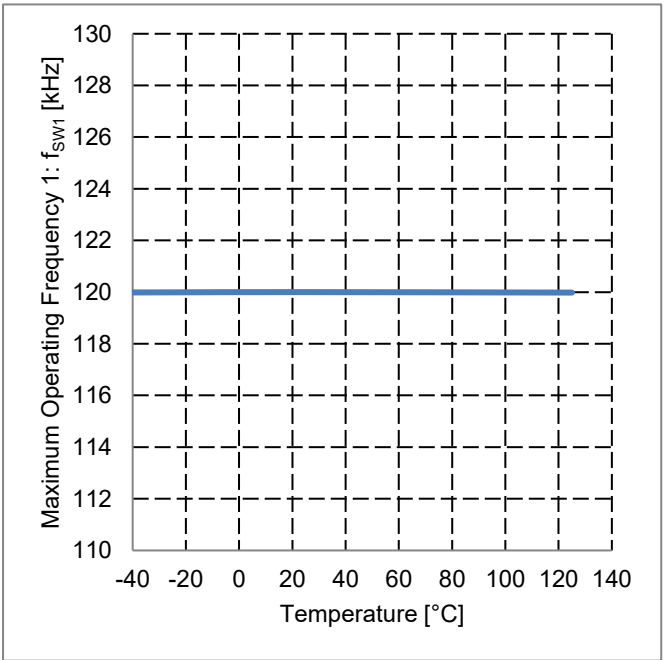


Figure 35. Maximum Operating Frequency 1 vs Temperature

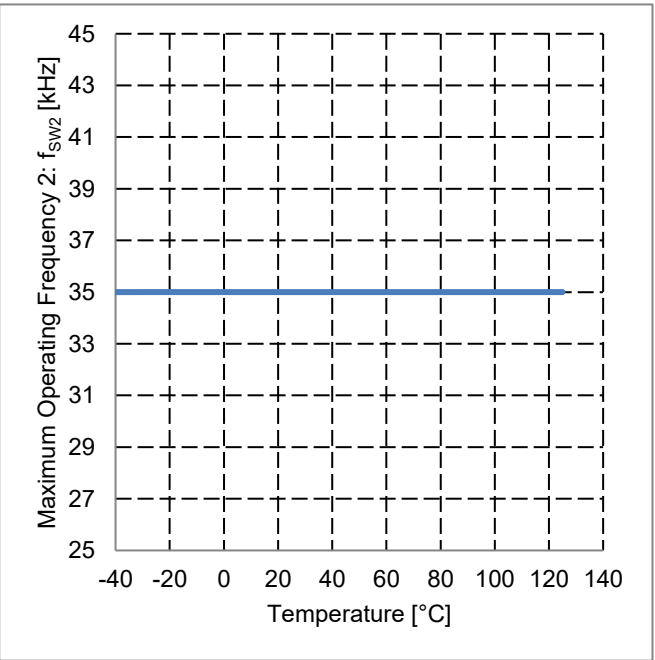


Figure 36. Maximum Operating Frequency 2 vs Temperature

特性データ（参考データ） — 続き

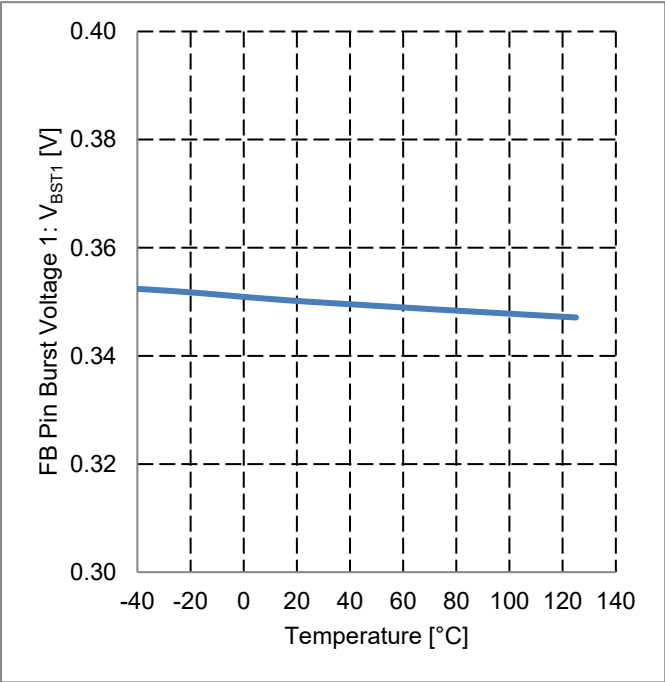


Figure 37. FB Pin Burst Voltage 1 vs Temperature

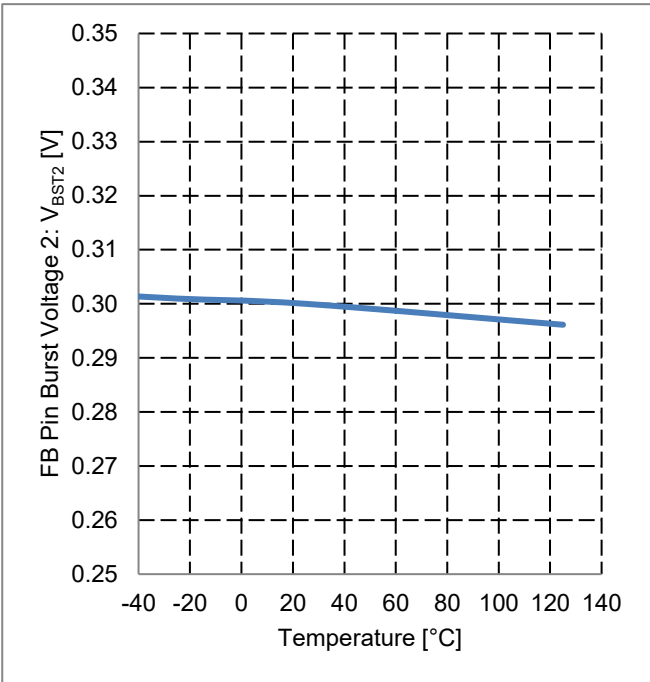


Figure 38. FB Pin Burst Voltage 2 vs Temperature

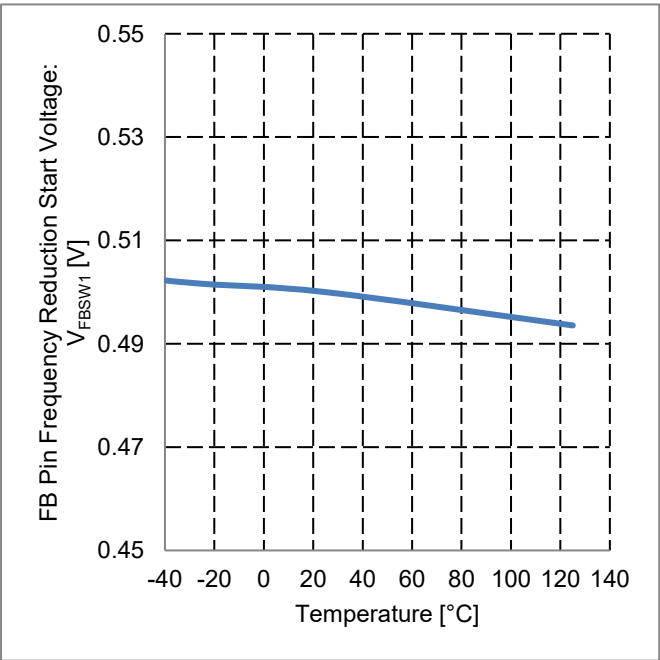


Figure 39. FB Pin Frequency Reduction Start Voltage vs Temperature

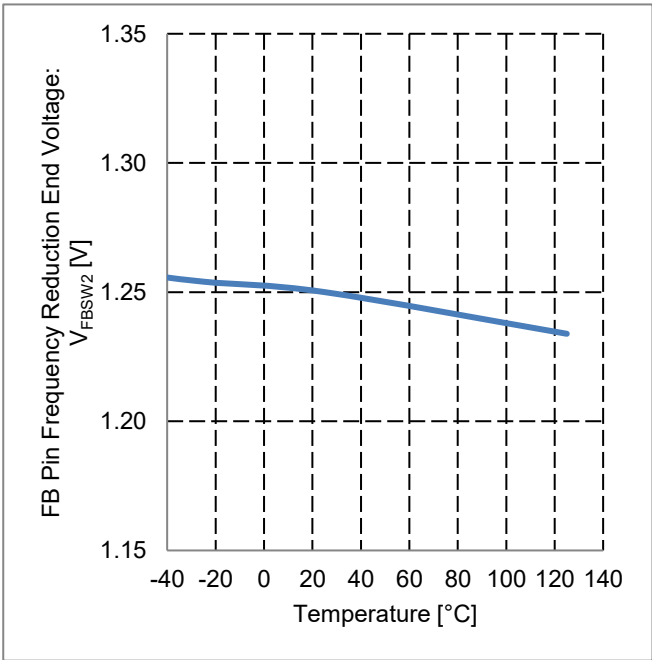


Figure 40. FB Pin Frequency Reduction End Voltage vs Temperature

特性データ（参考データ） — 続き

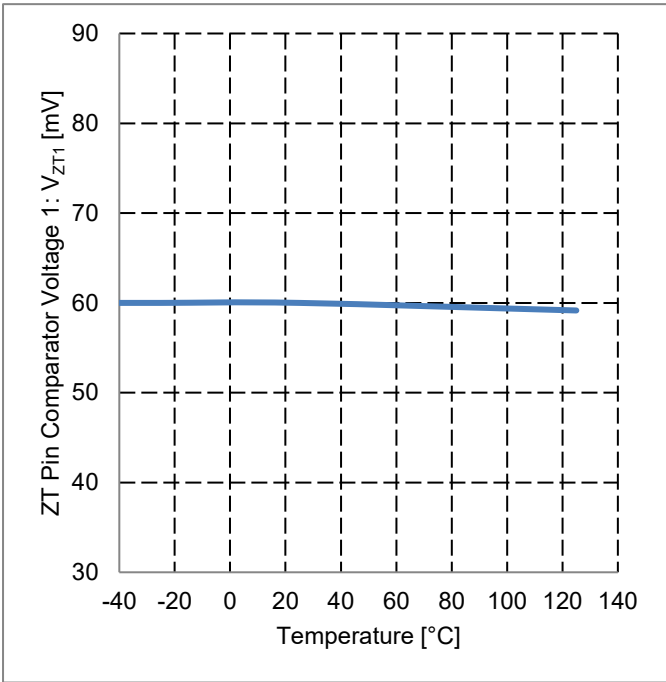


Figure 41. ZT Pin Comparator Voltage 1 vs Temperature

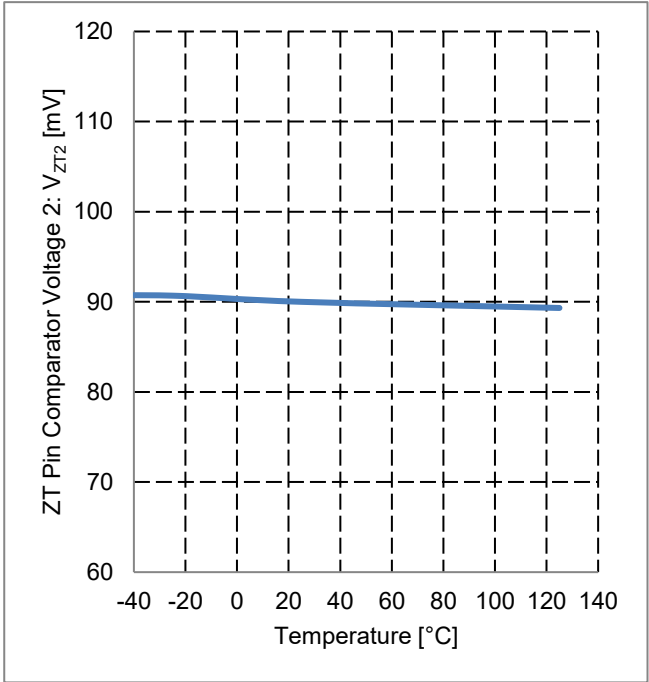


Figure 42. ZT Pin Comparator Voltage 2 vs Temperature

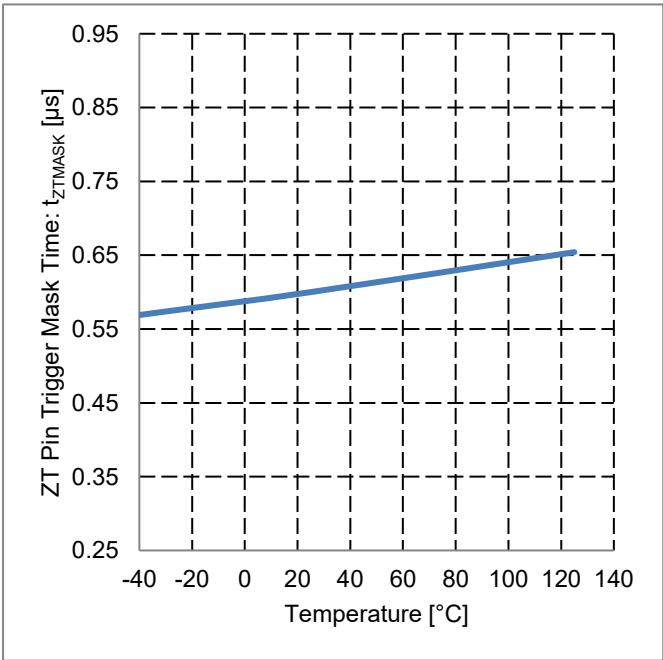


Figure 43. ZT Pin Trigger Mask Time vs Temperature

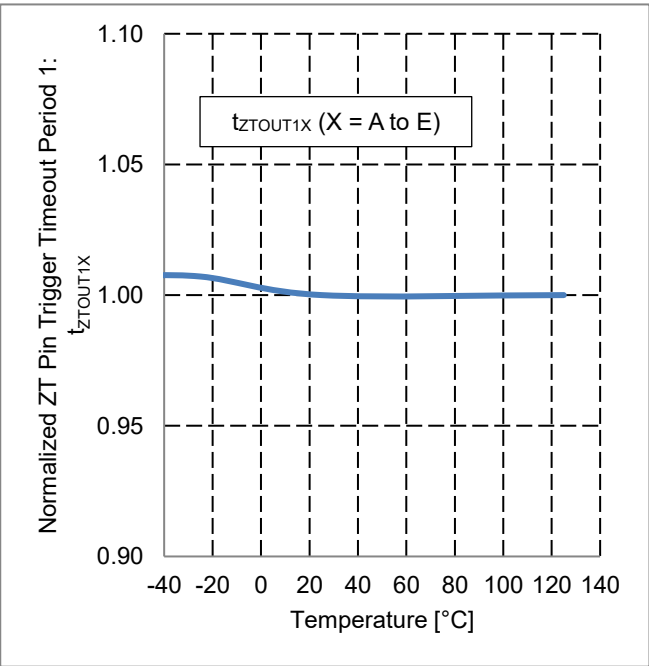


Figure 44. Normalized ZT Pin Trigger Mask Timeout Period 1 vs Temperature

特性データ（参考データ） — 続き

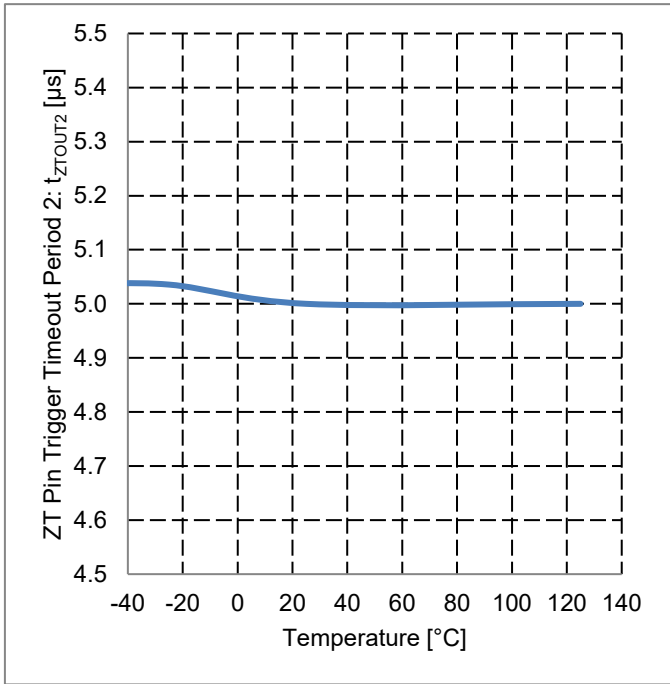


Figure 45. ZT Pin Trigger Timeout Period 2 vs Temperature

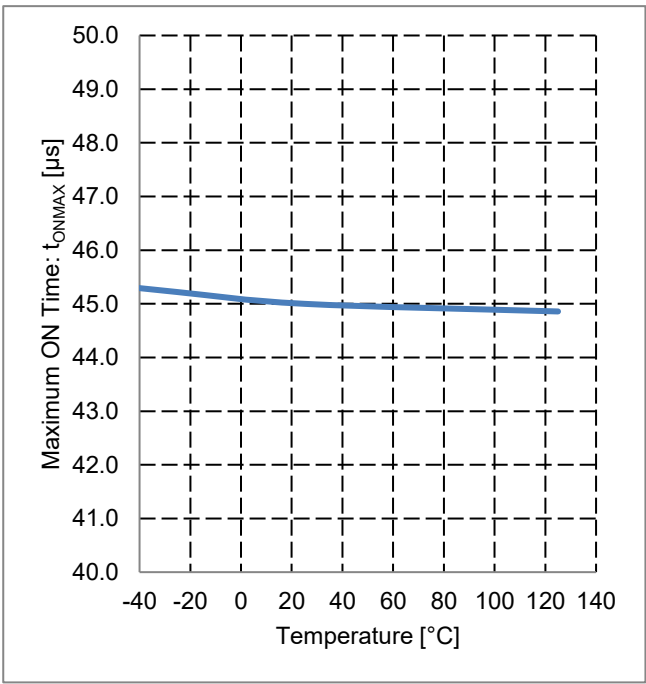


Figure 46. Maximum ON Time vs Temperature

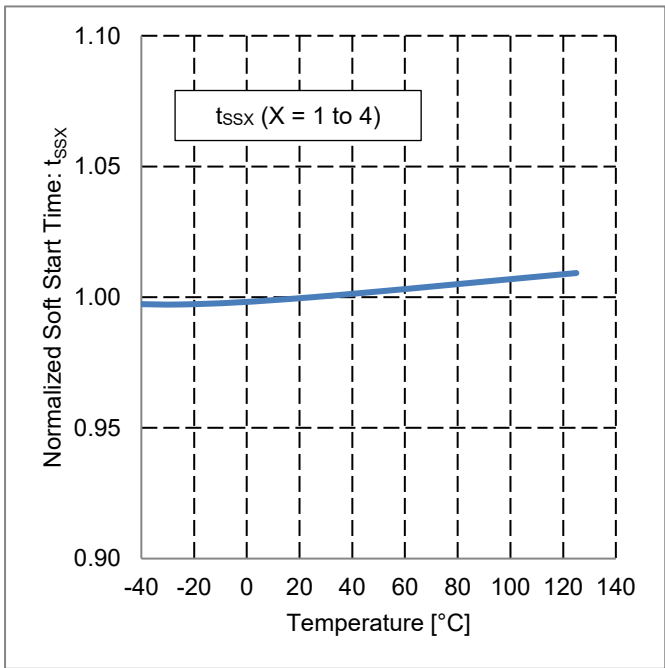


Figure 47. Normalized Soft Start Time vs Temperature

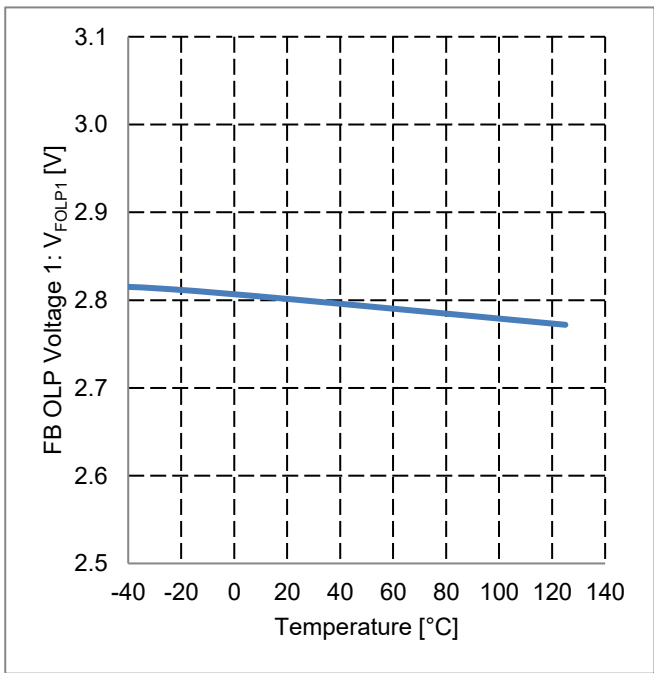


Figure 48. FB OLP Voltage 1 vs Temperature

特性データ（参考データ） — 続き

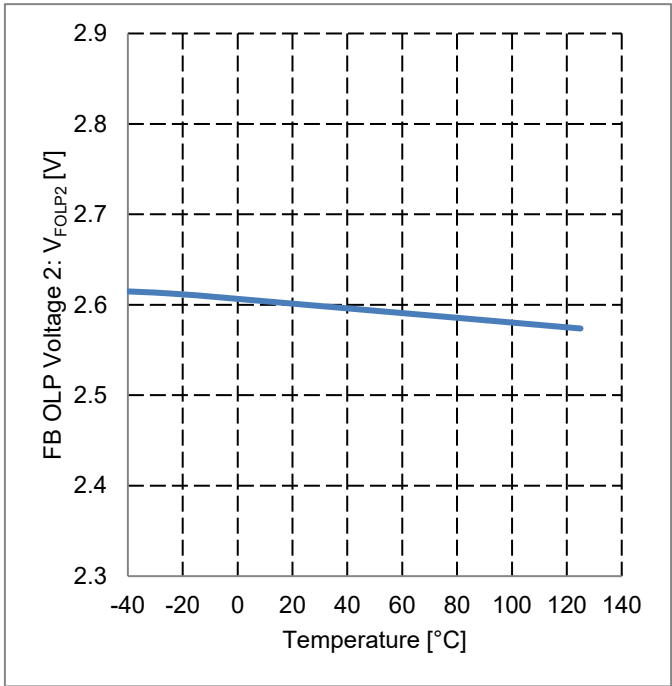


Figure 49. FB OLP Voltage 2 vs Temperature

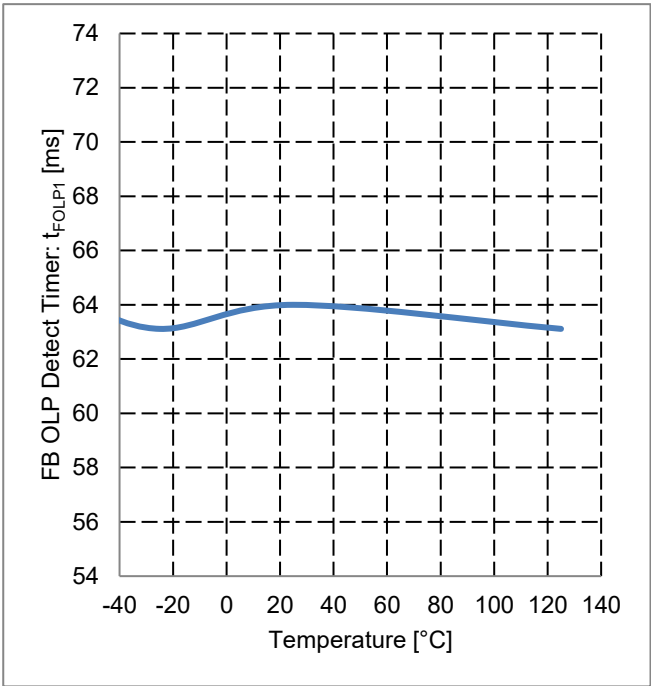


Figure 50. FB OLP Detect Timer vs Temperature

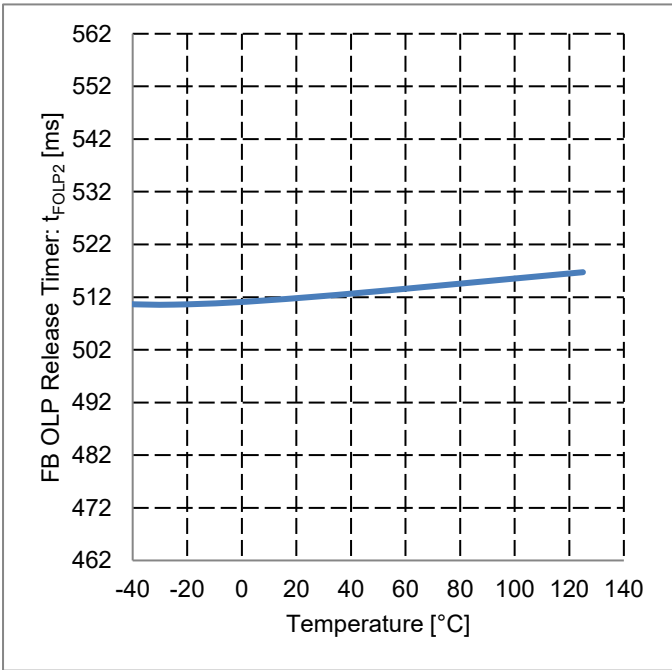


Figure 51. FB OLP Release Timer vs Temperature

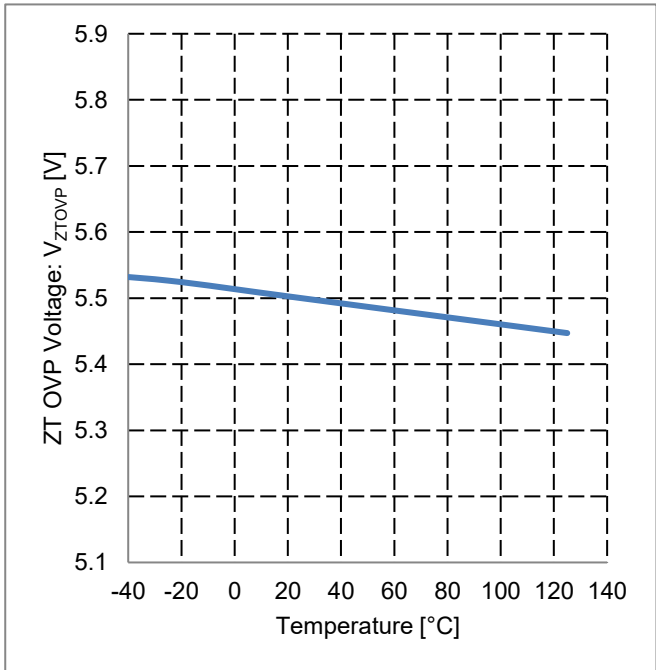


Figure 52. ZT OVP Voltage vs Temperature

特性データ（参考データ） — 続き

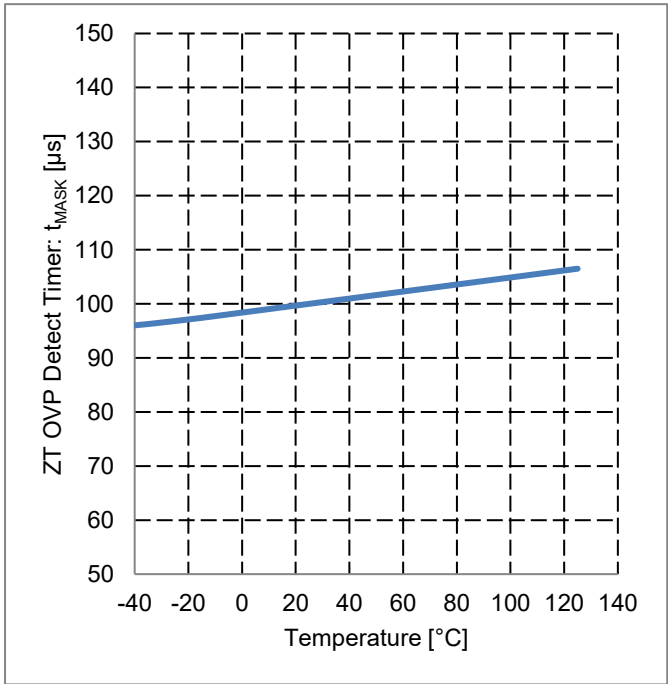


Figure 53. ZT OVP Detect Timer vs Temperature

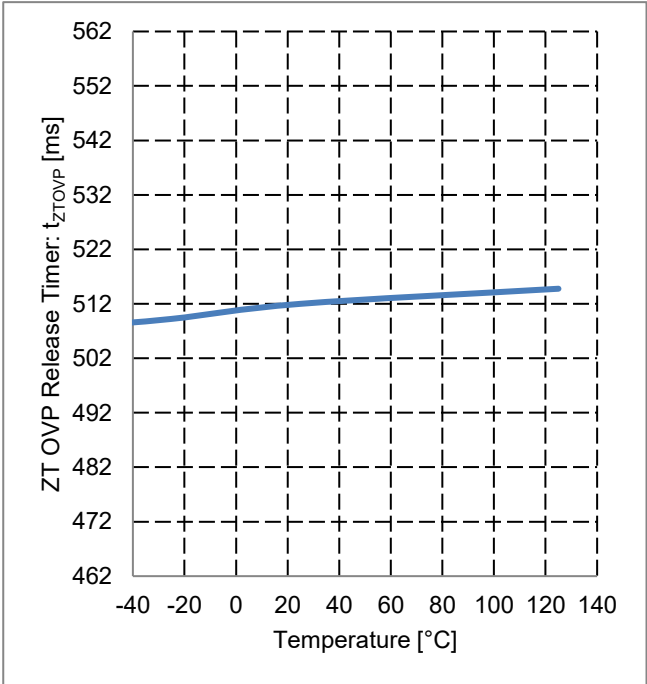


Figure 54. ZT OVP Release Timer vs Temperature

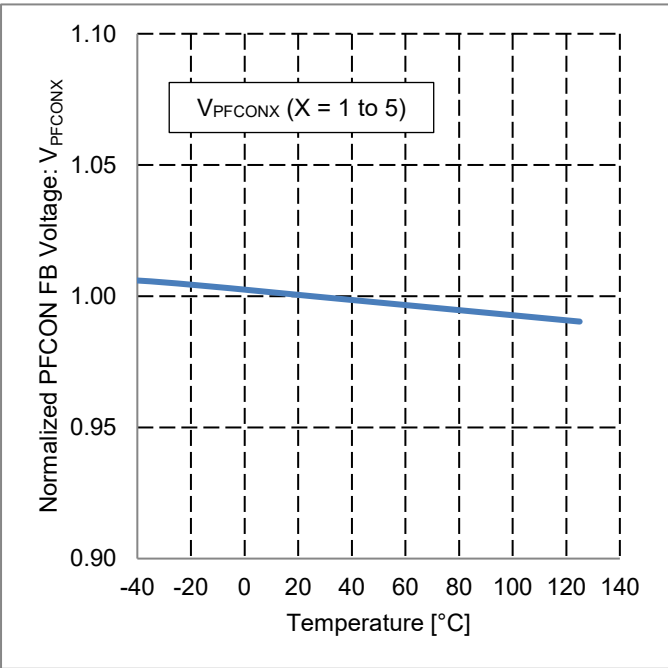


Figure 55. Normalized PFCN FB Voltage vs Temperature

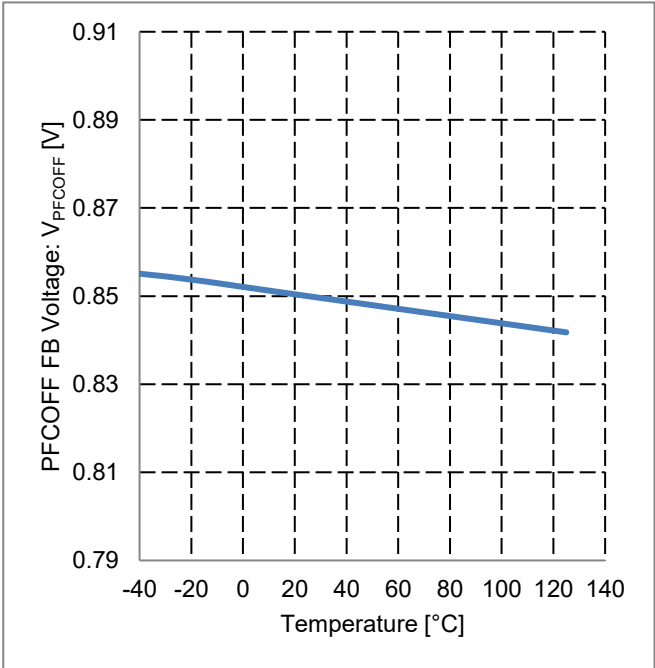


Figure 56. PFCOFF FB Voltage vs Temperature

特性データ（参考データ） — 続き

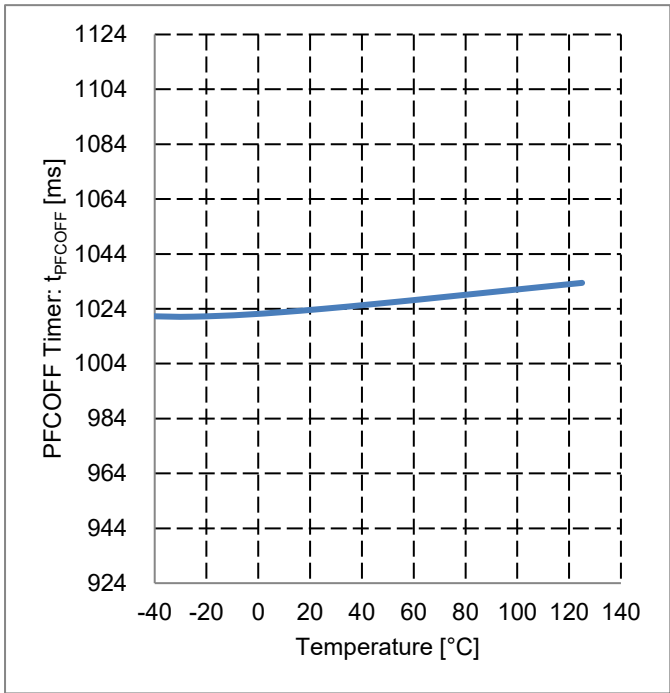


Figure 57. PFCOFF Timer vs Temperature

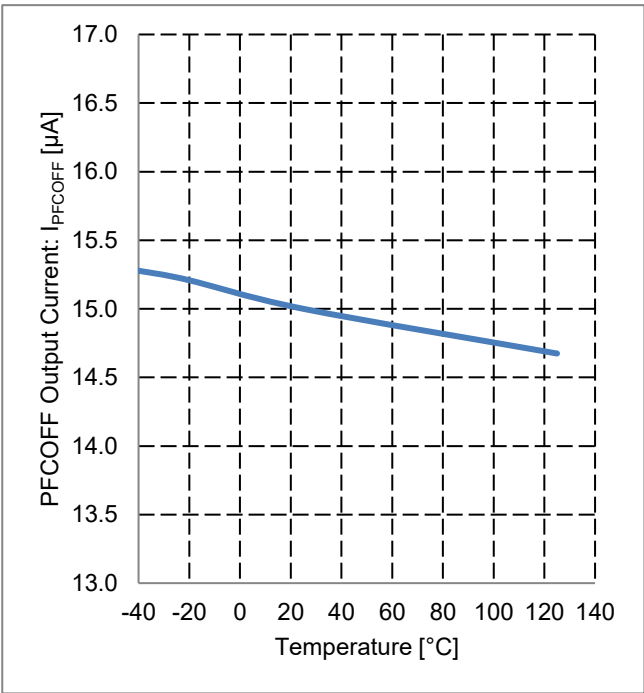


Figure 58. PFCOFF Output Current vs Temperature

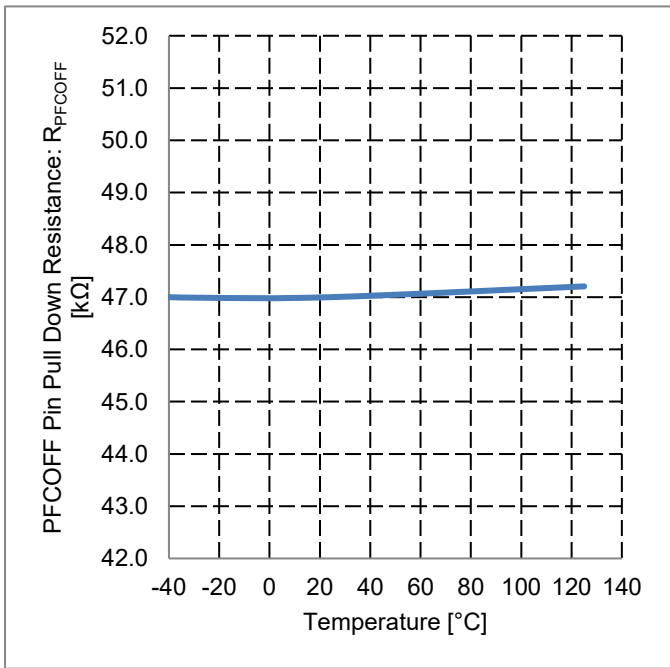


Figure 59. PFCOFF Pin Pull Down Resistance vs Temperature

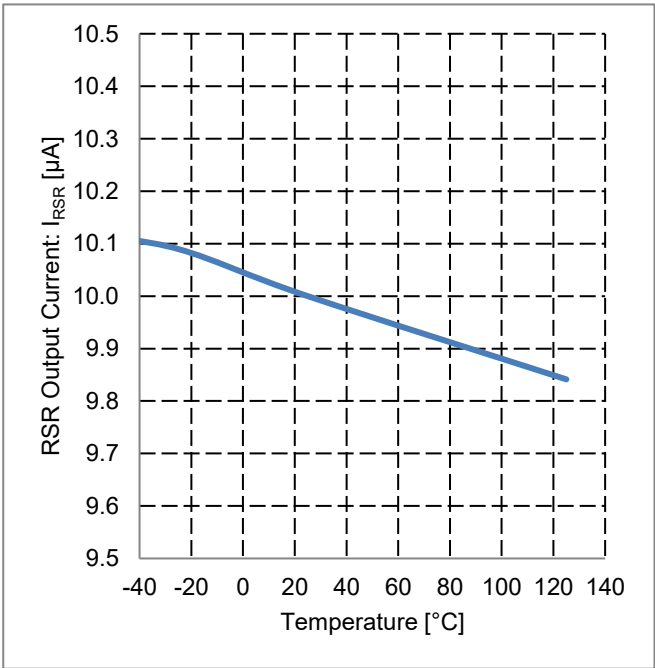


Figure 60. RSR Output Current vs Temperature

特性データ（参考データ） — 続き

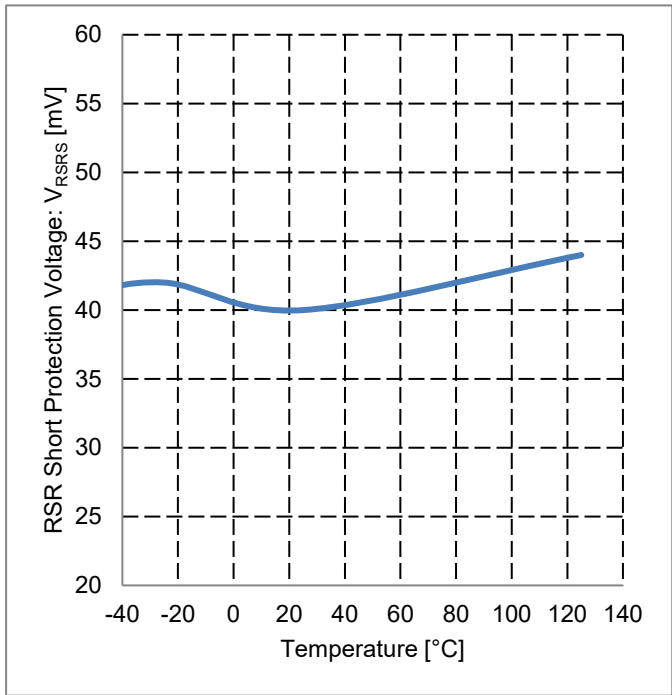


Figure 61. RSR Short Protection Voltage vs Temperature

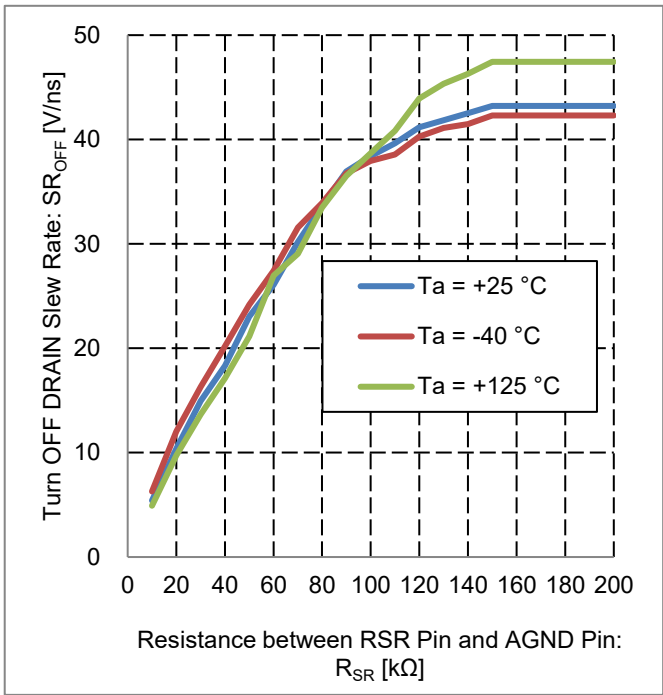
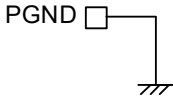
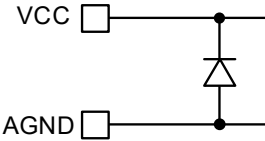
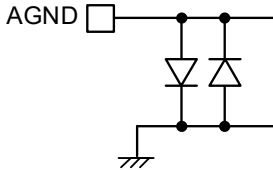
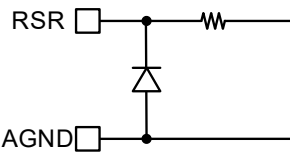
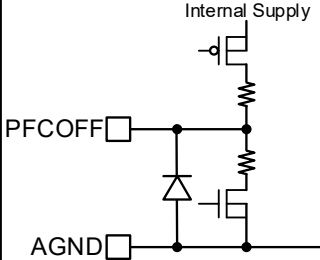
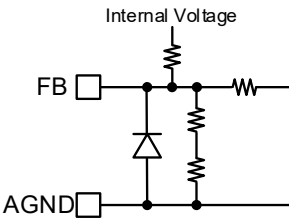
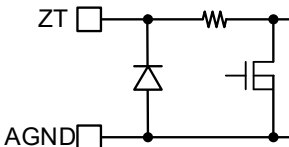
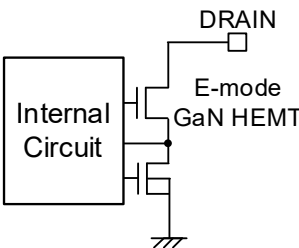
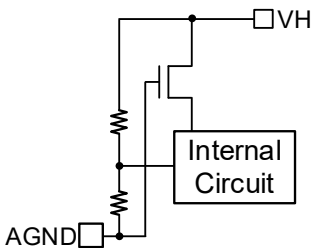
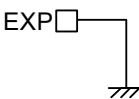


Figure 62. Turn OFF DRAIN Slew Rate vs Resistance between RSR Pin and AGND Pin

入出力等価回路図

1, 2, 17-22, 25-32		PGND		3, 5, 7, 9, 10, 12, 14, 16, 23, 24		N.C.		4		VCC		6		AGND	
				—											
8		RSR		11		PFCOFF		13		FB		15		ZT	
															
33-39		DRAIN		40, 41		VH		-		EXP					
															

使用上の注意

1. 電源の逆接続について

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。

2. 電源ラインについて

基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。グラウンドラインについても、同様のパターン設計を考慮してください。また、LSI のすべての電源端子について電源-グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量低下が起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

3. グラウンド電位について

グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。

4. グラウンド配線パターンについて

小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

5. 推奨動作条件について

推奨動作条件で規定される範囲で IC の機能・動作を保証します。また、特性値は電気的特性で規定される各項目の条件下においてのみ保証されます。

6. ラッシュカレントについて

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

7. セット基板での検査について

セット基板での検査時に、インピーダンスの低い端子にコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

8. 端子間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けした場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

9. 未使用の入力端子の処理について

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

使用上の注意 — 続き

10. 各入力端子について

本 IC は、各素子間に素子分離のための P+アイソレーションと、P 基板を有しています。この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。

例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、

○抵抗では、 $GND > (\text{端子 A})$ の時、トランジスタ(NPN)では $GND > (\text{端子 B})$ の時、P-N 接合が寄生ダイオードとして動作します。

○また、トランジスタ(NPN)では、 $GND > (\text{端子 B})$ の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。

IC の構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子に $GND(P \text{ 基板})$ より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。アプリケーションにおいて電源端子と各端子電圧が逆になった場合、内部回路または素子を損傷する可能性があります。例えば、外付けコンデンサに電荷がチャージされた状態で、電源端子が GND にショートされた場合などです。また、電源端子直列に逆流防止のダイオードもしくは各端子と電源端子間にバイパスのダイオードを挿入することを推奨します

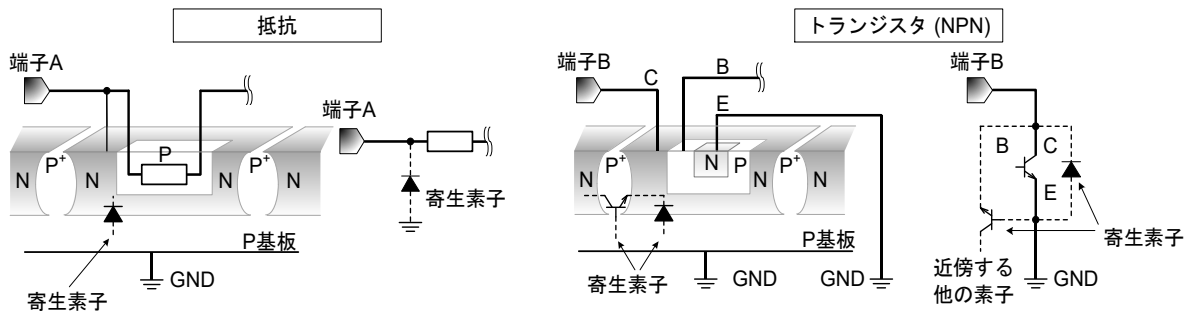


Figure 63. IC 構造例

11. セラミック・コンデンサの特性変動について

外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮のうえ、定数を決定してください。

12. 温度保護回路について

IC を熱破壊から防ぐための温度保護回路を内蔵しております。最高接合部温度内でご使用いただきますが、万が一最高接合部温度を超えた状態が継続すると、温度保護回路が動作し出力パワー素子が OFF します。その後チップ温度 T_j が低下すると回路は自動で復帰します。なお、温度保護回路は絶対最大定格を超えた状態での動作となりますので、温度保護回路を使用したセット設計などは、絶対に避けてください。

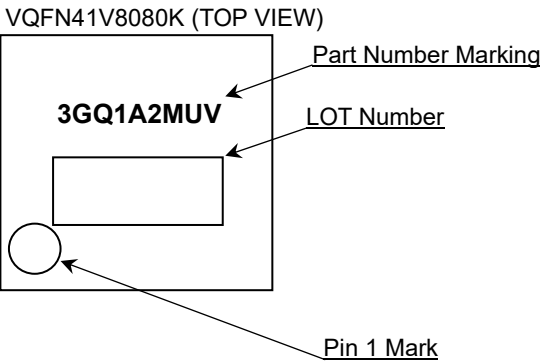
13. 過電流保護回路について

出力には電流能力に応じた過電流保護回路が内部に内蔵されているため、負荷ショート時には IC 破壊を防止しますが、この保護回路は突発的な事故による破壊防止に有効なもので、連続的な保護回路動作、過渡時でのご使用に対応するものではありません。

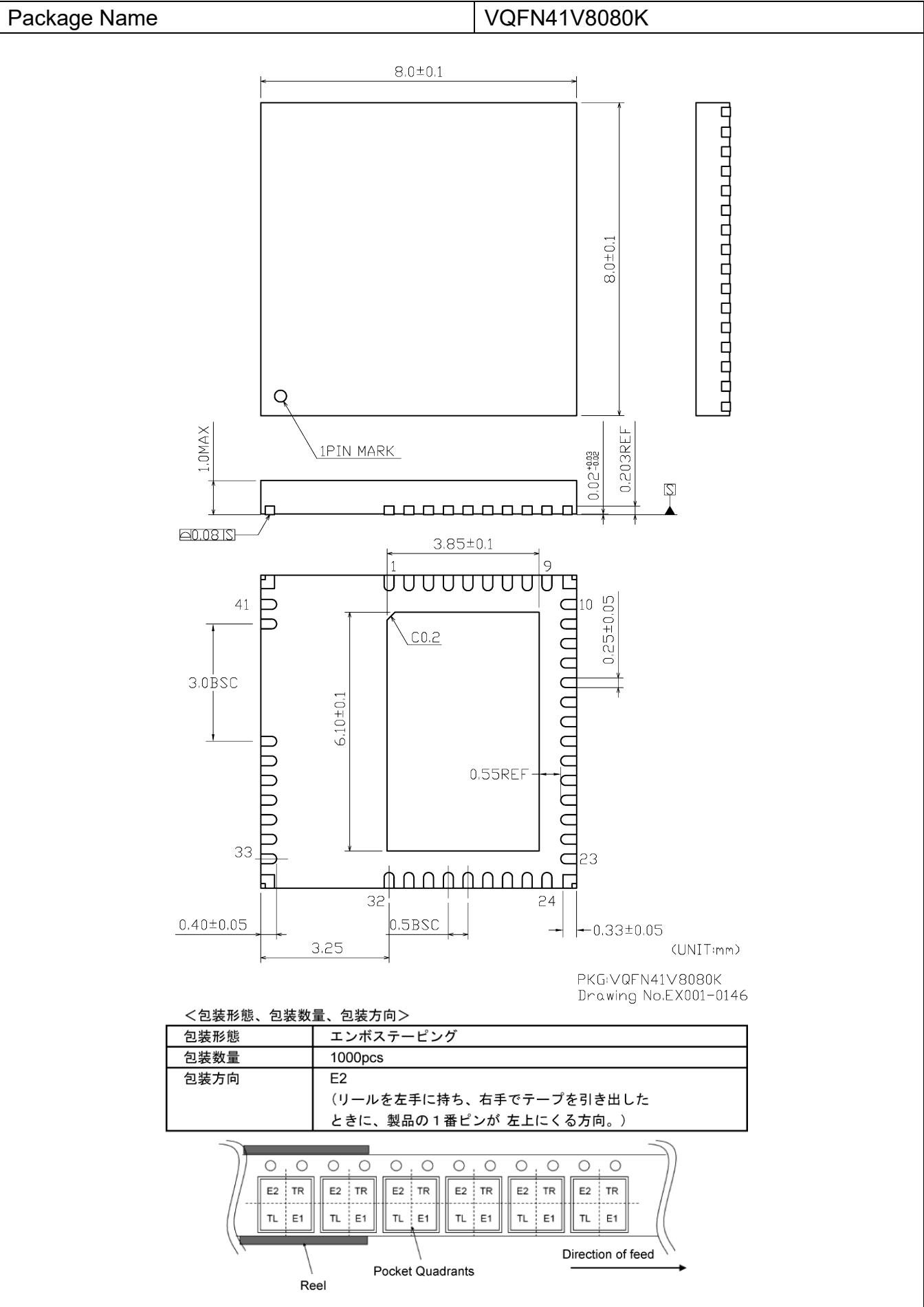
発注形名情報

B M 3 G Q 1 A 2 M U V											-	L B Z E 2								
G: 内蔵 GaN HEMT Q: 疑似共振 AC/DC											パッケージ MUV: VQFN41V8080K					製品ランク LB: 産業機器用 包装、フォーミング仕様 Z: 生産工場展開品 E2: リール状エンボステーピング				

標印図



外形寸法図と包装・フォーミング仕様



改訂履歴

日付	版	変更内容
2024.08.06	001	新規作成

ご注意

ローム製品取扱い上の注意事項

- 極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器^(Note 1)、航空宇宙機器、原子力制御装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

- 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
 - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
 - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
- 本製品は、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
 - ①水・油・薬液・有機溶剤等の液体中でのご使用
 - ②直射日光・屋外暴露、塵埃中でのご使用
 - ③潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所でのご使用
 - ④静電気や電磁波の強い環境でのご使用
 - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合
 - ⑥本製品を樹脂等で封止、コーティングしてのご使用
 - ⑦はんだ付けの後に洗浄を行わない場合(無洗浄タイプのフラックスを使用される場合は除く。ただし、残渣については十分に確認をお願いします。)又は、はんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合
 - ⑧結露するような場所でのご使用
- 本製品は耐放射線設計はなされておられません。
- 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
- パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
- 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
- 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
- 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

- ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
- はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。
その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。（人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等）

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
 - ① 潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所での保管
 - ② 推奨温度、湿度以外での保管
 - ③ 直射日光や結露する場所での保管
 - ④ 強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き（梱包箱に表示されている天面方向）で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は、外国為替及び外国貿易法に定めるリスト規制貨物等に該当するおそれがありますので、輸出する場合には、ロームへお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等（ソフトウェア含む）との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。