

定電流 LED ドライバ 車載用 LED ランプ向け 定電流コントローラ

BD18343FV-M

概要

BD18343FV-Mは70V高耐圧の車載用LEDランプ向け定電流コントローラです。本IC1つで外付けPNPトランジスタを最大10個駆動可能です。またスタンバイ機能を内蔵しているのでセットの低消費電力化に貢献できます。LEDオープン検出、出力地絡保護、過電圧ミュート機能、LED異常状態入出力機能が内蔵されており高い信頼性を実現することができます。

重要特性

- 入力電圧範囲 : 4.5 V ~ 19 V
- FB 端子電圧精度 : 650 mV ±3 %
@Ta=25 °C ~ 125 °C
- スタンバイ電流 : 0 μA(Typ)
- 動作温度範囲 : -40 °C ~ +125 °C

パッケージ

SSOP-B16

W(Typ) x D(Typ) x H(Max)

5.00 mm x 6.40 mm x 1.35 mm

特長

- AEC-Q100 対応^(Note 1)
- PWM 調光機能
- LED オープン検出
- 出力地絡保護機能(SCP)
- 過電圧ミュート機能(OVM)
- 減電時 LED オープン検出マスク機能
- LED 異常信号入出力機能(PBUS)

(Note 1) Grade1

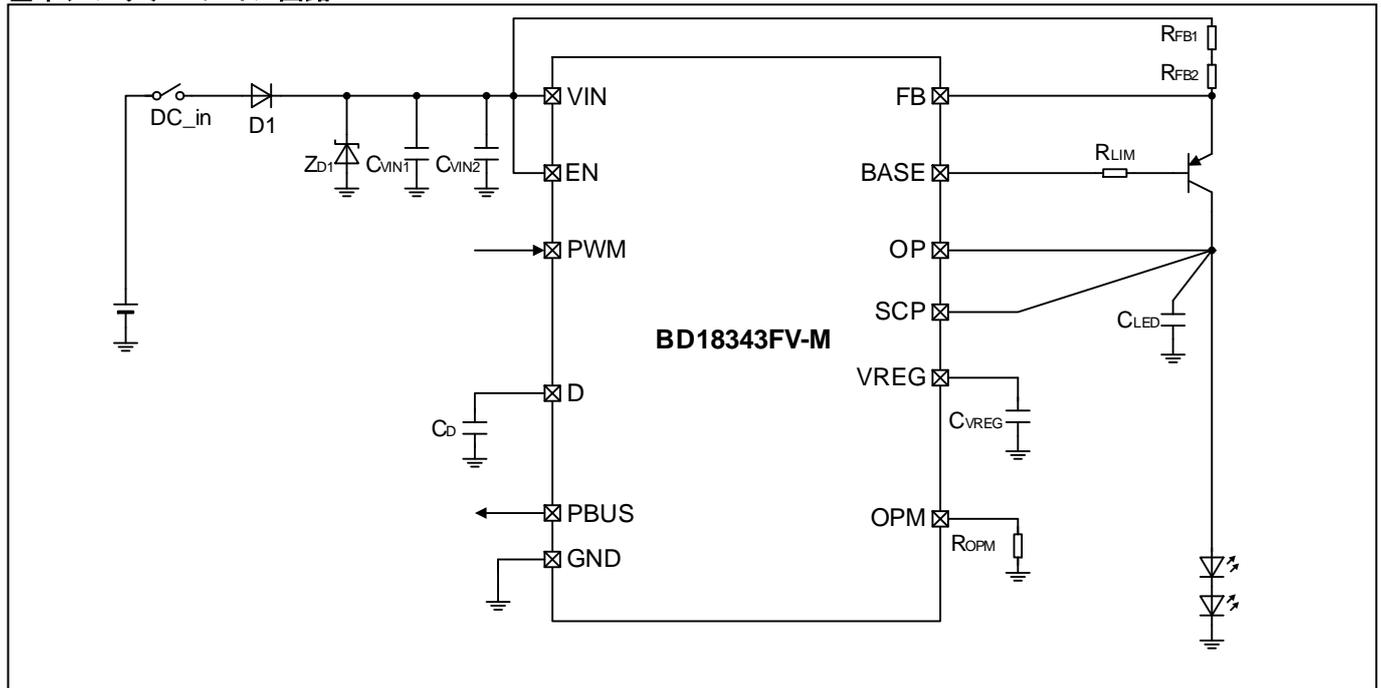


SSOP-B16

用途

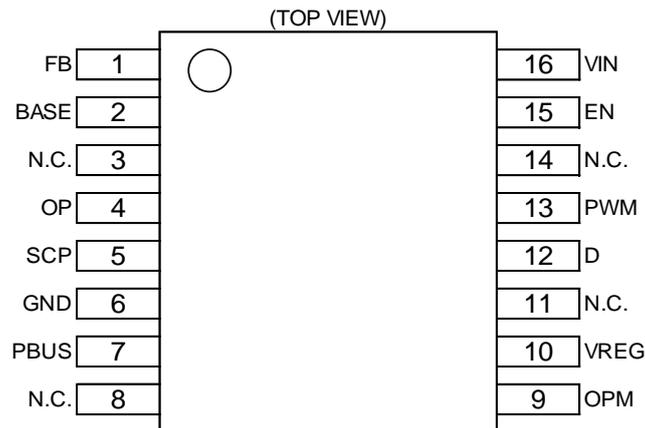
- 車載エクステリアランプ用
(リアランプ、ターンランプ、DRL/Position ランプ、フォグラмп等)
- 車載インテリアランプ用
(エアコンランプ、室内灯、クラスタ照明等)

基本アプリケーション回路



○製品構造：シリコンを主材料とした半導体集積回路 ○耐放射線設計はしていません

端子配置図

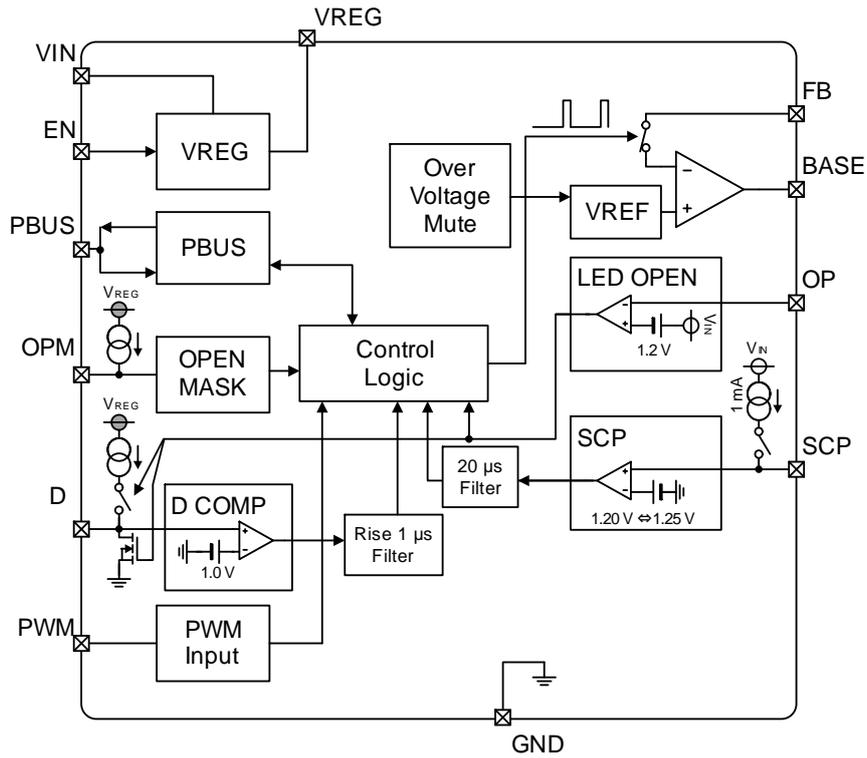


端子説明

端子番号	端子名	機能
1	FB	フィードバック電圧入力
2	BASE	PNP トランジスタ BASE 接続
3	N.C.	非接続端子 <i>(Note 1)</i>
4	OP	LED オープン検出入力
5	SCP	出力地絡保護入力
6	GND	GND
7	PBUS	異常状態フラグ出力 / 出力電流オフ制御入力
8	N.C.	非接続端子 <i>(Note 1)</i>
9	OPM	減電時 LED オープン検出 マスク電圧設定用抵抗接続
10	VREG	内部基準電圧出力用コンデンサ接続
11	N.C.	非接続端子 <i>(Note 1)</i>
12	D	LED オープン検出マスク時間設定用コンデンサ接続
13	PWM	PWM 調光信号入力
14	N.C.	非接続端子 <i>(Note 1)</i>
15	EN	イネイブル入力
16	VIN	電源電圧入力

(Note 1) 非接触端子はオープンにしてください。

ブロック図



絶対最大定格 (Ta=25°C)

項目	記号	定格	単位
電源電圧(VIN)	V _{IN}	-0.3 ~ +70.0	V
EN、PWM 端子電圧	V _{EN} 、V _{PWM}	-0.3 ~ +70.0	V
FB、BASE、OP、SCP 端子電圧	V _{FB} 、V _{BASE} 、V _{OP} 、V _{SCP}	-0.3 ~ V _{IN} +0.3	V
VIN-FB、VIN-BASE 端子間電圧	V _{IN_FB} 、V _{IN_BASE}	-0.3 ~ +5.0	V
PBUS、VREG 端子電圧	V _{PBUS} 、V _{REG}	-0.3 ~ +7.0	V
OPM、D 端子電圧	V _{OPM} 、V _D	-0.3 ~ V _{REG} +0.3	V
保存温度範囲	T _{stg}	-55 ~ +150	°C
最高接合部温度	T _{jmax}	150	°C

注意 1 : 印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施して頂くようご検討をお願いします。

注意 2 : 最高接合部温度を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。最高接合部温度を超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなど、最高接合部温度を越えないよう熱抵抗にご配慮ください。

熱抵抗 (Note 1)

項目	記号	熱抵抗(Typ)		単位
		1層基板 (Note 3)	4層基板 (Note 4)	
SSOP-B16				
ジャンクション—周囲温度間熱抵抗	θ_{JA}	140.9	77.2	°C/W
ジャンクション—パッケージ上面中心間熱特性パラメータ (Note 2)	Ψ_{JT}	6	5	°C/W

(Note 1) JESD51-2A(Still-Air)に準拠。

(Note 2) ジャンクションからパッケージ (モールド部分) 上面中心までの熱特性パラメータ。

(Note 3) JESD51-3に準拠した基板を使用。

(Note 4) JESD51-7に準拠した基板を使用。

測定基板	基板材	基板寸法
1層	FR-4	114.3 mm x 76.2 mm x 1.57 mmt

1層目 (表面) 銅箔	
銅箔パターン	銅箔厚
実装ランドパターン + 電極引出し用配線	70 μ m

測定基板	基板材	基板寸法
4層	FR-4	114.3 mm x 76.2 mm x 1.6 mmt

1層目 (表面) 銅箔		2層目、3層目 (内層) 銅箔		4層目 (裏面) 銅箔	
銅箔パターン	銅箔厚	銅箔パターン	銅箔厚	銅箔パターン	銅箔厚
実装ランドパターン + 電極引出し用配線	70 μ m	74.2 mm \square (正方形)	35 μ m	74.2 mm \square (正方形)	70 μ m

推奨動作条件

項目	記号	最小	標準	最大	単位
VIN 端子電圧 ^(Note 1) ^(Note 2)	V_{IN}	4.5	13.0	19.0	V
PWM 入力周波数範囲	f_{PWM}	100	-	5000	Hz
PWM 最小パルス幅 ^(Note 3)	t_{MIN}	10	-	-	μs
動作温度	T_{opr}	-40	-	+125	$^{\circ}C$

(Note 1) ASO を超えないこと。

(Note 2) 起動時は一度 5V 以上の電圧を印加してください。値は一旦 5V 以上にした後の電圧範囲です。

(Note 3) 外付け PNP トランジスタ 2SAR573DFHG(ROHM)を 1 pcs 接続時、PWM 端子にパルス入力時も同様です。

動作条件

項目	記号	最小	最大	単位
VIN 端子接続コンデンサ 1	C_{VIN1}	1.0	-	μF
VIN 端子接続コンデンサ 2	C_{VIN2} ^(Note 4)	0.047	-	μF
VREG 端子接続コンデンサ	C_{VREG} ^(Note 5)	1.0	4.7	μF
LED アノード接続コンデンサ	C_{LED}	0.10	0.68	μF
LED 電流設定抵抗	R_{FB1} 、 R_{FB2} ^(Note 6)	0.8	6.5	Ω
減電時 LED オープン検出 マスク電圧設定抵抗	R_{OPM}	25	55	$k\Omega$
LED オープン検出 マスク時間設定コンデンサ	C_D ^(Note 5)	0.001	0.100	μF
ベース電流制限用抵抗	R_{LIM}	機能説明 5 参照		Ω
外付け PNP トランジスタ	Q_1	(Note 7)		-

(Note 4) セラミック・コンデンサ推奨。ローム推奨品(0.1 μF GCM155R71H104KE37 murata)

(Note 5) セラミック・コンデンサ推奨。LED オープン検出マスク時間が PWM パルス幅を超えないよう設定してください。

(機能説明 5 LED オープン検出機能参照)

(Note 6) 外付け PNP トランジスタ 2SAR573DFHG(ROHM)を 1pcs 接続時

(Note 7) 本製品を使用する際には、ドライブする外付け PNP トランジスタは推奨部品である 2SAR573DFHG を使用してください。

推奨部品以外を使用する際は、部品の仕様(hfe、寄生容量)を十分確認のうえ、実機での評価をお願いします。

hfe はベース電流制限抵抗の設計時に確認してください。(機能説明 5 参照)

寄生容量については I_{LED} のオーバーシュートを実機にて評価をお願いします。(機能説明 8 PWM 調光動作時の I_{LED} パルス幅評価例 参照)

電氣的特性

(特に指定のない限り Ta=-40 °C ~ +125 °C、V_{IN}=13 V、C_{VREG}=1.0 μF、PNP トランジスタ=2SAR573DFHG)

項目	記号	規格値			単位	条件
		最小	標準	最大		
[回路電流 I_{VIN}]						
回路電流スタンバイモード時	I _{VIN1}	-	0	10	μA	V _{EN} =0 V V _{FB} =V _{IN}
回路電流ノーマルモード時	I _{VIN2}	-	2.0	5.0	mA	V _{EN} =V _{IN} 、V _{FB} =V _{IN} -1.0 V Base Current Subtracted
回路電流 LED オープン検出時	I _{VIN3}	-	2.0	5.0	mA	V _{EN} =V _{IN} 、V _{FB} =V _{IN} -1.0 V
回路電流 PBUS L 入力時	I _{VIN4}	-	2.0	5.0	mA	V _{EN} =V _{IN} 、V _{FB} =V _{IN} -1.0 V V _{PBUS} =0 V
[VREG 電圧]						
VREG 端子電圧	V _{REG}	4.85	5.00	5.15	V	I _{VREG} =-100 μA Ta=25 °C ~ 125 °C
		4.75	5.00	5.25	V	I _{VREG} =-100 μA Ta=-40 °C ~ +125 °C
VREG 端子電流能力	I _{VREG}	-1.0	-	-	mA	
[DRV]						
FB 端子電圧	V _{FBREG}	630	650	670	mV	V _{FBREG} =V _{IN} -V _{FB} R _{FB1} =R _{FB2} =1.8 Ω、 Ta=25 °C ~ 125 °C
		617	650	683	mV	V _{FBREG} =V _{IN} -V _{FB} R _{FB1} =R _{FB2} =1.8 Ω、 Ta=-40 °C ~ +125 °C
FB 端子流入電流	I _{FB}	7.5	15	30	μA	V _{FB} =V _{IN}
BASE 端子シンク電流能力	I _{BASE}	10	-	-	mA	V _{FB} =V _{IN} 、V _{BASE} =V _{IN} -1.5 V Ta=25 °C
BASE 端子プルアップ抵抗	R _{BASE}	0.5	1.0	1.5	kΩ	V _{PWM} =0V V _{FB} =V _{IN} 、V _{BASE} =V _{IN} -1.0 V
[過電圧ミュート機能(OVM)]						
過電圧ミュート開始電圧	V _{OVMs}	20.0	22.0	24.0	V	ΔV _{FB} =10.0 mV ΔV _{FB} =V _{FB} (@V _{IN} =13 V)- V _{FB} (@V _{IN} =V _{OVMs})
過電圧ミュートゲイン	V _{OVMG}	-	-25	-	mV/V	ΔV _{FB} /ΔV _{IN}

電気的特性 - 続き

(特に指定のない限り Ta=-40 °C ~ +125 °C、V_{IN}=13 V、C_{VREG}=1.0 μF、PNP トランジスタ=2SAR573DFHG)

項目	記号	規格値			単位	条件
		最小	標準	最大		
[PWM 入力]						
入力 H 電圧	V _{PWMH}	2.2	-	-	V	
入力 L 電圧	V _{PWML}	-	-	0.6	V	
PWM 端子流出電流	I _{PWM}	-	17	50	μA	V _{PWM} =0 V
PWM 端子リーク電流	I _{PWM_LEAK}	-	-	10	μA	V _{PWM} =V _{IN}
[LED オープン検出]						
LED オープン検出電圧	V _{OPD}	1.1	1.2	1.3	V	V _{OPD} =V _{IN} -V _{OP}
OP 端子流入電流	I _{OP}	19	21	23	μA	V _{OP} =V _{IN} -0.5 V
[減電時 LED オープン検出マスク機能]						
OPM 端子ソース電流	I _{OPM}	38	40	42	μA	
減電時 LED オープン検出マスク VIN 端子電圧	V _{IN_OPM}	V _{OPM} x 5.9	V _{OPM} x 6.0	V _{OPM} x 6.1	V	
OPM 端子入力電圧範囲	V _{OPM_R}	1.0	-	2.2	V	
[LED オープン検出マスク時間設定 D 機能]						
入カスレッシュヨルド電圧	V _{DH}	0.9	1.0	1.1	V	
D 端子ソース電流	I _{DSOURCE}	100	230	400	μA	
D 端子 ON 抵抗	R _D	-	-	950	Ω	I _{D_EXT} =100 μA

電気的特性 - 続き

(特に指定のない限り Ta=-40 °C ~ +125 °C、V_{IN}=13 V、C_{VREG}=1.0 μF、PNP トランジスタ=2SAR573DFHG)

項目	記号	規格値			単位	条件
		最小	標準	最大		
[出力地絡保護(SCP)]						
出力地絡保護電圧	V _{SCPD}	1.10	1.20	1.30	V	
出力地絡保護解除電圧	V _{SCPR}	1.15	1.25	1.35	V	
出力地絡保護ヒステリシス電圧	V _{SCPHYS}	-	50	-	mV	
SCP 端子ソース電流	I _{SCP}	0.2	1.0	2.0	mA	
SCP 端子ソース電流 ON 電圧	V _{SCP2}	1.15	1.30	1.45	V	
SCP 保護動作遅延時間	t _{SCP}	10	20	45	μs	
[PBUS]						
入力 H 電圧	V _{PBUSH}	2.4	-	-	V	
入力 L 電圧	V _{PBUSL}	-	-	0.6	V	
ヒステリシス電圧	V _{PBUSHYS}	-	200	-	mV	
PBUS 端子ソース電流	I _{PBUS}	75	150	300	μA	V _{EN} =5 V
PBUS 端子出力 L 電圧	V _{PBUS_OL}	-	-	0.6	V	I _{PBUS_EXT} =3 mA
PBUS 端子出力 H 電圧	V _{PBUS_OH}	3.5	4.5	5.5	V	I _{PBUS_EXT} =-10 μA
PBUS 端子リーク電流	I _{PBUS_LEAK}	-	-	10	μA	V _{PBUS} =7 V
[EN]						
入力 H 電圧	V _{ENH}	2.4	-	-	V	
入力 L 電圧	V _{ENL}	-	-	0.6	V	
ヒステリシス電圧	V _{ENHYS}	-	60	-	mV	
入力流入電流	I _{EN}	-	7	15	μA	V _{EN} =5 V
[UVLO VIN]						
UVLO 検出電圧	V _{UVLOD}	3.88	4.10	4.32	V	V _{IN} : Sweep down
UVLO 解除電圧	V _{UVLOR}	4.25	4.50	4.75	V	V _{IN} : Sweep up、 V _{REG} > 3.75 V
UVLO ヒステリシス電圧	V _{HYS}	-	0.4	-	V	

特性データ (参考データ)

(特に指定のない限り $T_a=25\text{ }^\circ\text{C}$ 、 $V_{IN}=13\text{ V}$ 、 $C_{VREG}=1.0\text{ }\mu\text{F}$ 、PNP トランジスタ=2SAR573DFHG)

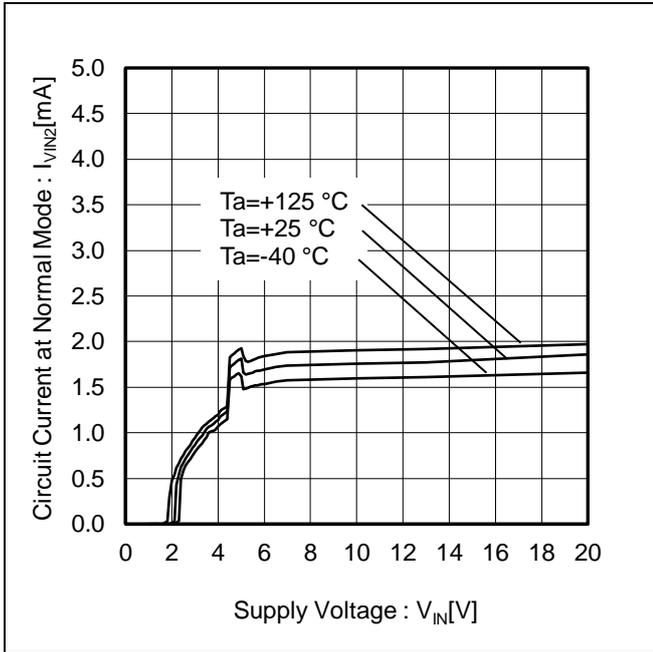


Figure 1. 回路電流ノーマルモード時 vs 電源電圧

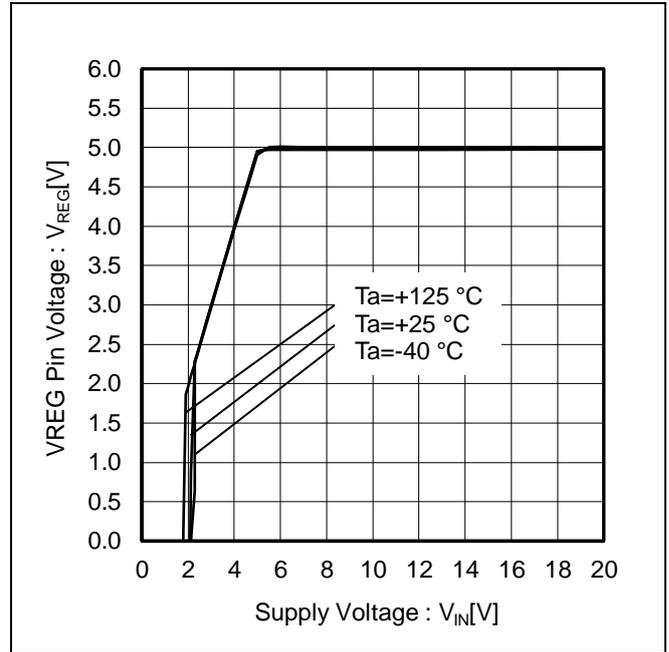


Figure 2. VREG 端子電圧 vs 電源電圧

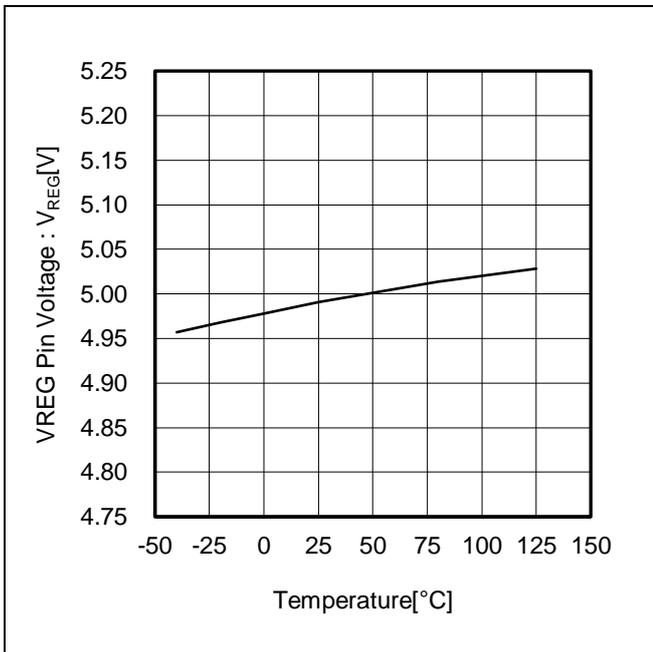


Figure 3. VREG 端子電圧 vs 温度

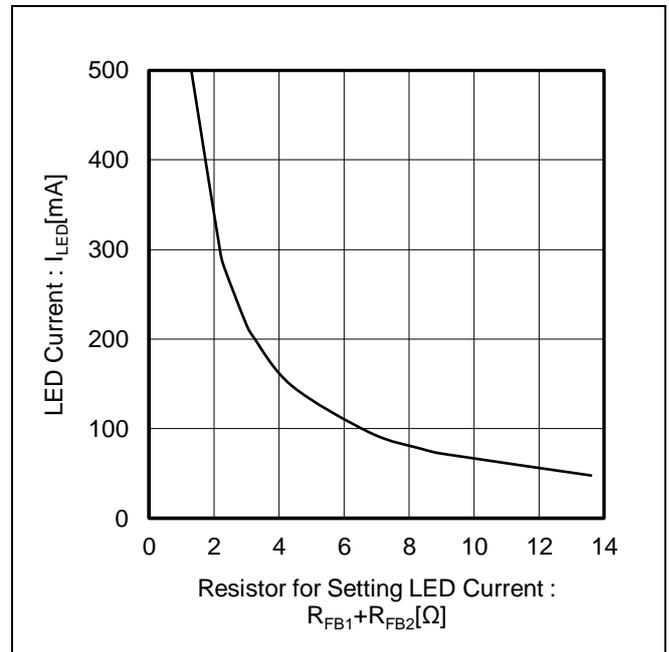


Figure 4. LED 電流 vs LED 電流設定抵抗

特性データ (参考データ) - 続き

(特に指定のない限り Ta=25 °C、VIN=13 V、C_{VREG}=1.0 μF、PNP トランジスタ=2SAR573DFHG)

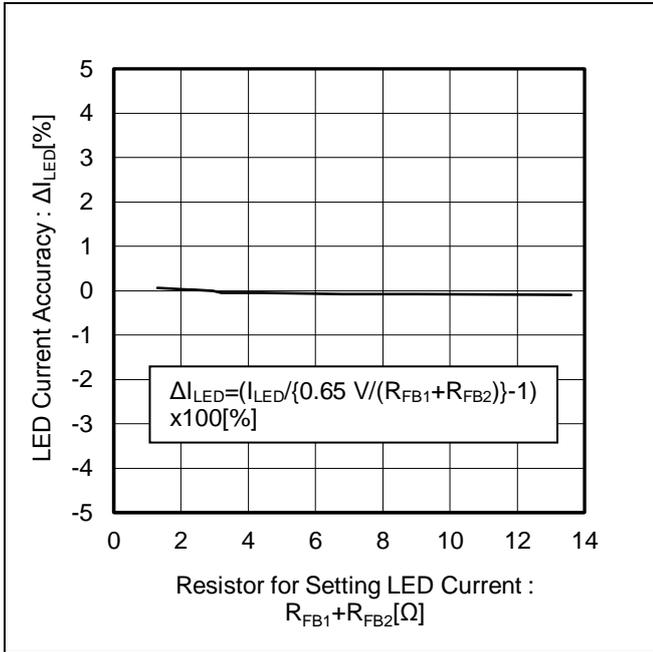


Figure 5. LED 電流精度 vs LED 電流設定抵抗

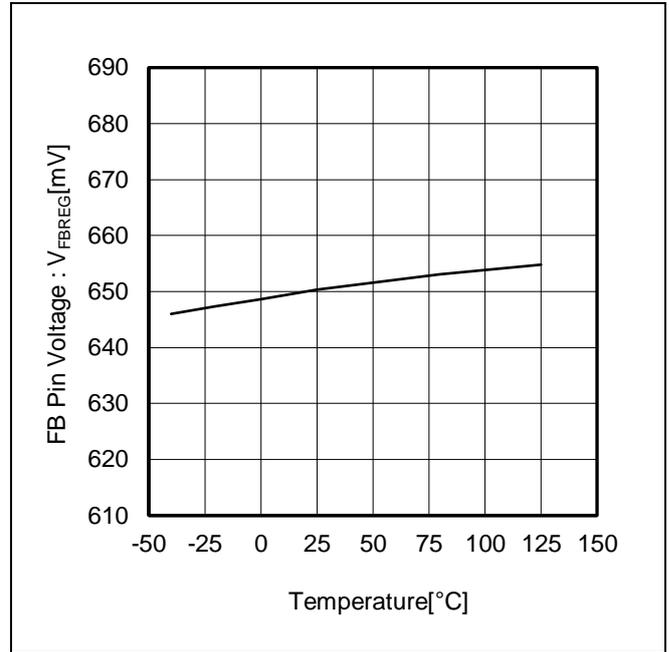


Figure 6. FB 端子電圧 vs 温度

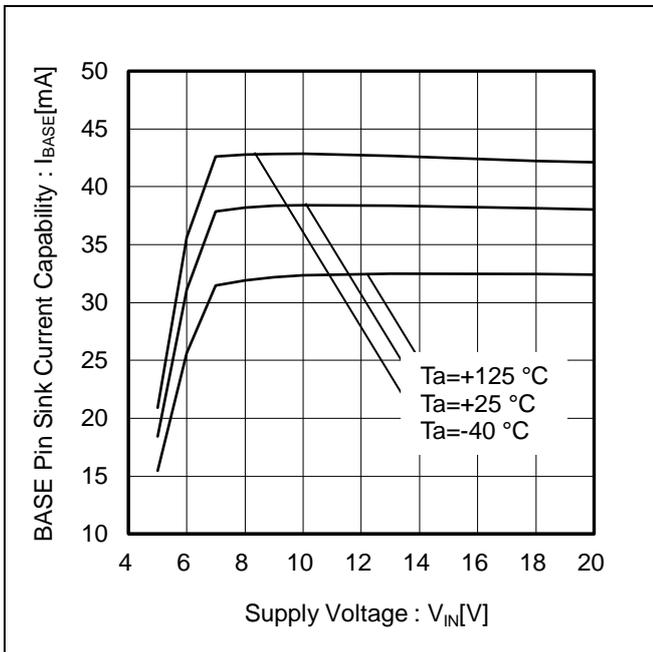


Figure 7. BASE 端子シンク電流能力 vs 電源電圧

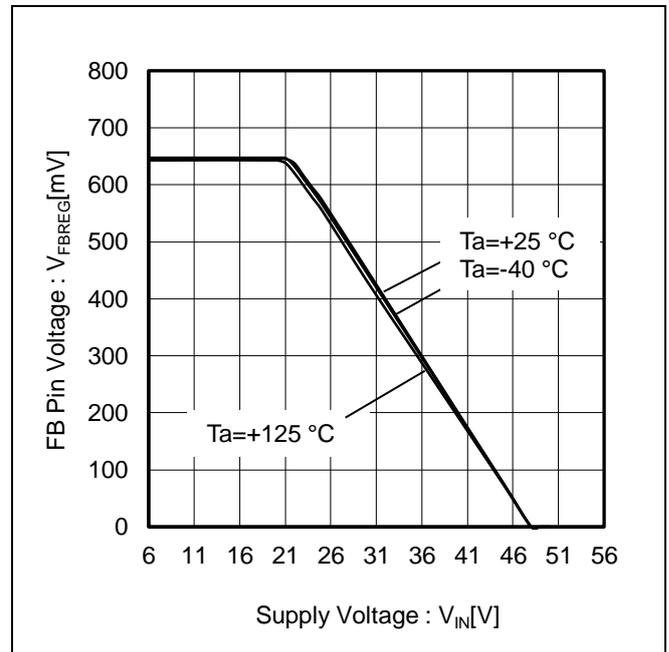


Figure 8. FB 端子電圧 vs 電源電圧

特性データ（参考データ） - 続き

（特に指定のない限り $T_a=25\text{ }^\circ\text{C}$ 、 $V_{IN}=13\text{ V}$ 、 $C_{VREG}=1.0\text{ }\mu\text{F}$ 、PNP トランジスタ=2SAR573DFHG）

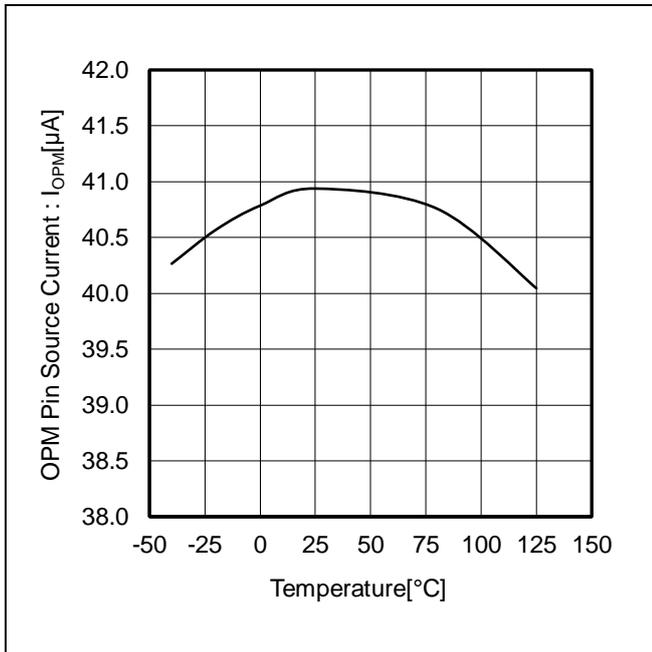


Figure 9. OPM 端子ソース電流 vs 温度

機能説明

(特に指定のない限り $T_a=25^\circ\text{C}$ 、 $V_{IN}=13\text{V}$ 、PNP トランジスタ=2SAR573DFHG、数値は Typ 値を記載しています)

1. LED 電流設定

LED 電流 I_{LED} は LED 電流設定抵抗 R_{FB1} 、 R_{FB2} の値によって設定することができます。

$$I_{LED} = \frac{V_{FBREG}}{R_{FB1} + R_{FB2}} \quad [\text{A}]$$

V_{FBREG} : FB 端子電圧 650 mV(Typ)

・ LED 電流設定抵抗の接続方法について

LED 電流設定抵抗は下図のように必ず 2 pcs 以上直列に接続してください。

1 pcs のみ接続の場合、抵抗両端ショート時（基板上のパターンショート等）、外付け PNP トランジスタ及び LED に大電流が流れ、破壊する可能性がありますのでご注意ください。

PNP トランジスタ定格電流及び LED 定格電流と R_{FB1} 、 R_{FB2} は以下の関係を満たすよう設定してください。

$$I_{LED_MAX} > I_{PNP_MAX} > \frac{V_{FBREG}}{\text{Min}(R_{FB1}, R_{FB2})} \quad [\text{A}]$$

I_{LED_MAX} : LED 定格電流
 I_{PNP_MAX} : PNP トランジスタ定格電流
 V_{FBREG} : FB 端子電圧 650 mV(Typ)
 $\text{Min}(R_{FB1}, R_{FB2})$: R_{FB1} 、 R_{FB2} の最小抵抗値

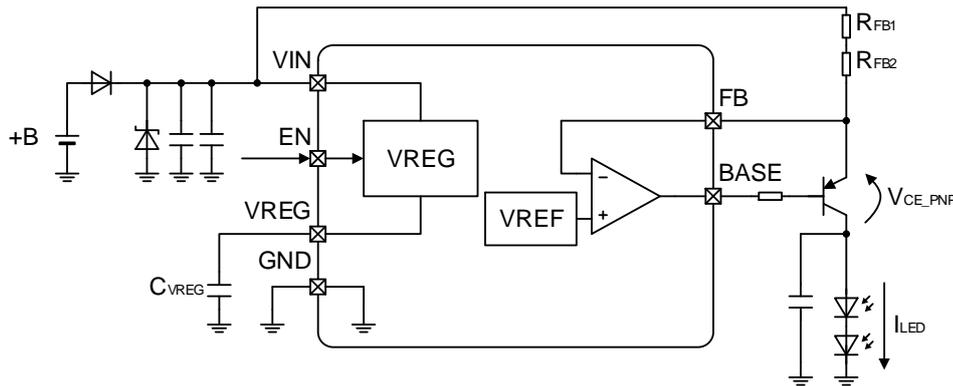


Figure 10. LED 電流設定

・ 定電流制御可能範囲について

LED 電流 I_{LED} の定電流制御可能範囲は、以下の範囲で求めることが可能です。

$$V_{IN} \geq V_{f_LED} \times N + V_{CE_PNP} + V_{FBREG} \quad [\text{V}]$$

V_{IN} : VIN 端子電圧
 V_{f_LED} : LED Vf
 N : LED 段数
 V_{CE_PNP} : 外付け PNP トランジスタ コレクターエミッタ間飽和電圧
 V_{FBREG} : FB 端子電圧 650 mV(Typ)

2. 基準電圧(VREG)

VIN 入力電圧から基準電圧 VREG 5.0 V(Typ) を生成します。この電圧は内部回路の電源として使用し、また LSI 外で端子を High 電圧に固定する時に使用します。VREG 端子には位相補償容量として $C_{VREG}=1.0\ \mu\text{F} \sim 4.7\ \mu\text{F}$ の接続をお願い致します。

C_{VREG} が接続されていない場合、基準電圧が発振するなど回路動作が著しく不安定になります。

VREG 端子電圧は本 LSI 以外の電源として使用しないでください。

VREG 回路には UVLO 機能を内蔵しており、VREG 端子電圧が 4.00 V(Typ) 以上で IC が動作し、VREG 端子電圧が 3.75 V(Typ) 以下でシャットダウン状態となります。

機能説明 - 続き

3. 動作対応表

V_{IN} 端子電圧 V_{IN} が 22.0 V(Typ)を上回ると LED 電流を制限し、外付け PNP トランジスタの発熱を抑制することが可能です。また、OP 端子、SCP 端子の状態により LED オープン状態または地絡状態を検出し、LED 電流を OFF します。PBUS 端子に Low 入力された場合も、LED 電流を OFF します。

その他に減電圧保護 UVLO と LSI 過熱保護 TSD を内蔵しており高い信頼性を実現することが可能です。

各機能の詳細については機能説明を参照してください。

動作モード	PWM 端子	検出条件		LED 電流 (I _{LED})	PBUS 端子
		【検出】	【解除】		
スタンバイ モード ^(Note 1)	-	V _{EN} ≤ 0.6 V	V _{EN} ≥ 2.4 V	OFF ^(Note 3)	Hi-Z
ノーマルモード (LED 電流 ON)	V _{PWM} ≥ 2.2 V(Min)	-	-	50 mA ~ 400 mA	High 4.5 V(Typ)
ノーマルモード (LED 電流 OFF)	V _{PWM} ≤ 0.6 V(Max)	-	-	OFF ^(Note 3)	High 4.5 V(Typ)
過電圧ミュート	-	V _{IN} > 22.0 V(Typ)	V _{IN} ≤ 22.0 V(Typ)	機能説明 10 参照	High 4.5 V(Typ)
LED オープン 検出 ^(Note 2)	-	V _{OP} ≥ V _{IN} - 1.2 V(Typ)	V _{OP} < V _{IN} - 1.2 V(Typ)	OFF ^(Note 3)	Low
出力地絡保護 (SCP)	-	V _{SCP} ≤ 1.20 V(Typ)	V _{SCP} ≥ 1.25 V(Typ)	OFF ^(Note 3)	Low
PBUS 制御 OFF	-	V _{PBUS} ≤ 0.6 V	V _{PBUS} ≥ 2.4 V	OFF ^(Note 3)	V _{PBUS} ≤ 0.6 V 入力
UVLO	-	V _{IN} ≤ 4.10 V(Typ) or V _{REG} ≤ 3.75 V(Typ)	V _{IN} ≥ 4.50 V(Typ) or V _{REG} ≥ 4.00 V(Typ)	OFF ^(Note 3)	High
TSD	-	T _j ≥ 175 °C(Typ)	T _j ≤ 150 °C(Typ)	OFF ^(Note 3)	Hi-Z

(Note 1) 回路電流 0 μA(Typ)

(Note 2) LED 電流 OFF までの動作シーケンスは機能説明 5 LED オープン検出機能を参照してください。

(Note 3) BASE 端子シンク電流を OFF し、LED 電流 I_{LED} を OFF 状態にします。

機能説明 - 続き

4. PWM 調光動作

下図のように PWM 端子にパルス信号を入力する場合はパルス信号の H 電圧を **2.2 V 以上**、L 電圧を **0.6 V 以下**にしてください。また PWM 信号の最小幅は必ず **10 μ s 以上**に設定してください。

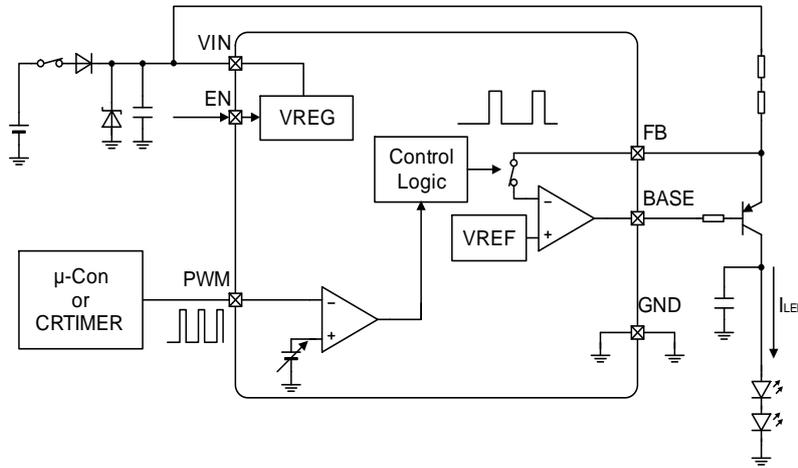


Figure 11. PWM 端子に外部からパルス信号を入力する場合

機能説明 - 続き

5. LED オープン検出機能

いずれかのLEDがオープン状態となった場合、OP 端子電圧 $V_{OP} \geq V_{IN} - 1.2 \text{ V(Typ)}$ となることにより IC は LED オープン検出を行います。OP 端子電圧 $V_{OP} \geq V_{IN} - 1.2 \text{ V(Typ)}$ となると、D 端子ソース電流 ($230 \mu\text{A(Typ)}$) が ON し LED オープン検出マスク時間設定コンデンサ C_D に充電を開始します。D 端子電圧 $V_{DH} \geq 1.0 \text{ V(Typ)}$ となると $1 \mu\text{s(Typ)}$ 経過後 BASE 端子シンク電流 I_{BASE} をラッチ OFF し、PBUS 端子電圧 V_{PBUS} を Low 出力します。

【ベース電流制限抵抗 R_{LIM} について】

LED オープン時の OP 端子電圧 V_{OP} は以下の式で決定されます。

(外付け PNP トランジスタはコレクタがオープン状態となると飽和領域に入るため以下のような式となります。)

$$V_{OP} = V_{IN} - \{(R_{FB1} + R_{FB2}) \times I_{BASE_MAX} + V_{CE_PNP}\} \quad [V]$$

$$I_{BASE_MAX} = 6.0 \text{ V} / R_{LIM} \quad [A]$$

$$(I_{BASE_MAX} < 80 \text{ mA})$$

R_{FB1}, R_{FB2} : LED 電流設定抵抗

I_{BASE_MAX} : BASE 端子シンク最大電流

R_{LIM} : ベース電流制限用抵抗

V_{CE_PNP} : 外付け PNP トランジスタ コレクター-エミッタ間電圧 (ただし $I_{CE} = I_{OP}(23 \mu\text{A(Max)})$)

LED オープン時の OP 端子電圧が $V_{OP} > V_{IN} - 1.2 \text{ V(Typ)}$ となるようにベース電流制限抵抗 R_{LIM} の値を決定してください。またベース電流制限抵抗は LED 通常時に必要なベース電流を確保するため、以下の式を満たすよう設定してください。

$$4.0 / R_{LIM} > I_{LED} / hfe_{MIN} \quad [A]$$

hfe_{MIN} : 外付け PNP トランジスタ 最小 hfe

D 端子では OP 端子電圧が $V_{OP} > V_{IN} - 1.2 \text{ V(Typ)}$ となってから BASE 端子シンク電流 I_{BASE} をラッチ OFF するまでのマスク時間 t_D を以下の式にしたがって設定することが可能です。マスク時間は PWM 調光時の ON パルス幅 t_{ON} 以下に設定してください。

$$t_{ON} > t_D = \frac{C_D \times V_{DH}}{I_{DSOURCE}} \quad [s]$$

t_{ON} : PWM 調光時の ON パルス幅 (CRT 電圧の立ち下がり時間)

C_D : LED オープン検出マスク時間設定コンデンサ

V_{DH} : D 端子入力スレッショルド電圧、 1.0 V(Typ)

$I_{DSOURCE}$: D 端子ソース電流、 $230 \mu\text{A(Typ)}$

LED 電流ラッチ OFF 状態の解除条件は EN を再投入 (再投入時の EN 端子電圧 L 時間: $50 \mu\text{s}$ 以上必要) または UVLO ($V_{IN} \leq 4.10 \text{ V(Typ)}$ or $V_{REG} \leq 3.75 \text{ V(Typ)}$) 状態にする必要があります。

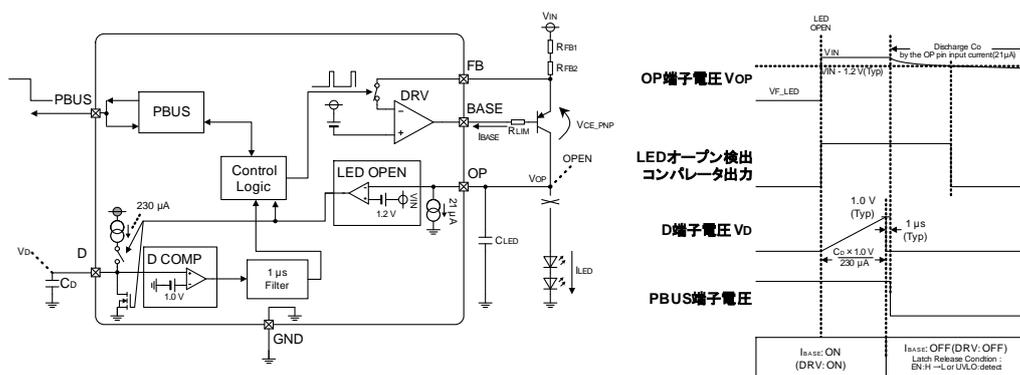


Figure 12. LED オープン検出タイミングチャート

機能説明 - 続き

6. 減電時 LED オープン検出マスク機能

VIN 端子電圧立ち上げまたは立ち下げ時、LED オープン検出の誤検出を防止するため減電時 LED オープン検出マスク機能を内蔵しています。LED がオープン状態の場合でも、VIN 端子電圧が減電時 LED オープン検出マスク VIN 端子電圧 V_{IN_OPM} を上回るまでは LED オープン検出は行いません。 V_{IN_OPM} を超えた後、機能説明 5 のシーケンスを経て LED 電流をラッチ OFF (BASE 端子シンク電流 I_{BASE} をラッチ OFF)、PBUS を Low 出力します。減電時 LED オープン検出マスク VIN 端子電圧 V_{IN_OPM} の設定は以下の式を満たすように設定してください。(OPM 端子電圧は 1.0 V ~ 2.2 V の範囲で設定してください。)

$$V_{IN_OPM} \geq V_{IN_OPERR} \quad [V]$$

V_{IN_OPM} : 減電時 LED オープン検出マスク VIN 端子電圧

V_{IN_OPERR} : 減電時 LED オープン誤検出 VIN 端子電圧

$$V_{IN_OPM} = V_{OPM} \times 6.0(Typ) \quad [V]$$

$$V_{OPM} = I_{OPM} \times R_{OPM} \quad [V]$$

$$V_{IN_OPERR} = V_{f_LED} \times N + V_{OPD} \quad [V]$$

V_{OPM} : OPM 端子電圧

I_{OPM} : OPM 端子ソース電流、40 μ A(Typ)

R_{OPM} : OPM 端子接続抵抗

V_{f_LED} : LED Vf

N : LED 段数

V_{OPD} : LED オープン検出電圧、1.2 V(Typ)

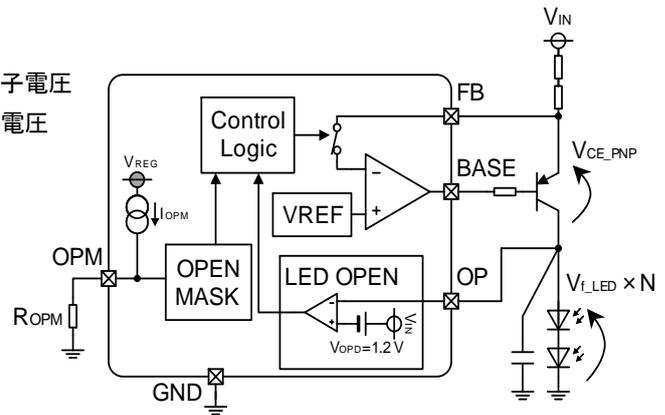


Figure 13. 減電時 LED オープン検出マスク機能

・熱分散用抵抗や OP 端子-LED アノード間に抵抗やダイオードを接続する場合

LED に流す電流が大きく外付け PNP トランジスタの発熱を抑える必要がある場合などに LED と直列に熱分散用抵抗を接続する場合や、LED を複数列駆動する場合、また LED オープン検出のスレッシュホールド電圧を調整する抵抗を接続する場合、上記の V_{IN_OPERR} を求める式が異なります。詳細は BD1834x FV-M シリーズの Application Note に記載しておりますのでそちらをご確認ください。

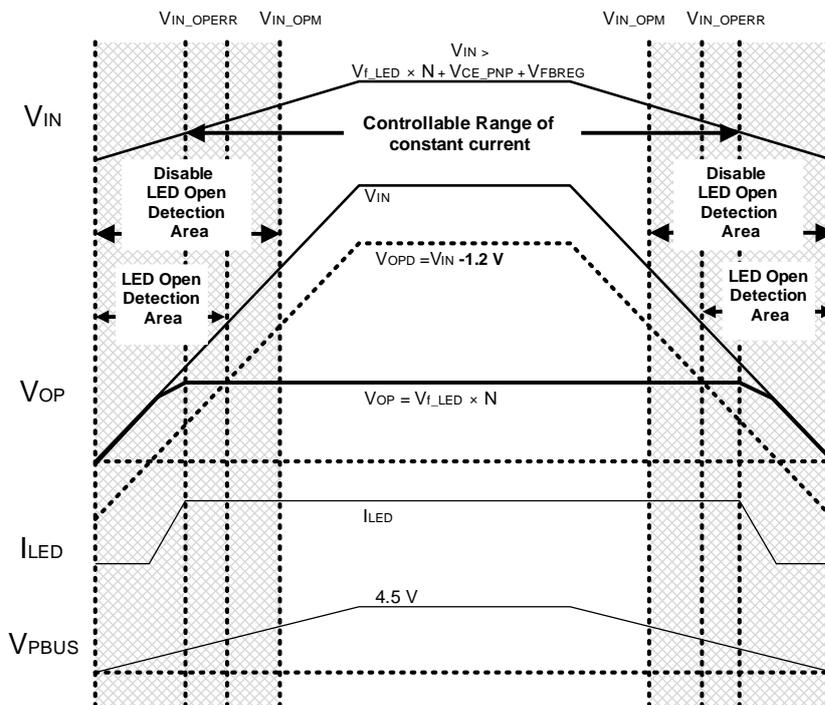


Figure 14. 減電時 LED オープン検出マスク VIN 端子電圧及び減電時 LED オープン誤検出 VIN 端子電圧

機能説明 - 続き

7. 出力地絡保護(SCP)

外付け PNP トランジスタのコレクタが GND にショートされた場合、SCP 端子電圧が低電圧になることにより出力地絡保護を行います。SCP 端子電圧 $V_{SCP} \leq 1.2 \text{ V(Typ)}$ となると地絡保護動作遅延時間 t_{SCP} ($20 \mu\text{s(Typ)}$) 経過後、外付け PNP トランジスタを OFF して PNP トランジスタの熱破壊を防止し、PBUS 端子を Low にして異常を外部に知らせることが可能です。

出力地絡保護動作は電源起動時の誤動作を防止するため、UVLO 解除後、 $V_{CRT} > 2.0 \text{ V(Typ)}$ となるまでは動作しません。また電源起動時から出力地絡状態 ($V_{SCP} < 1.2 \text{ V(Typ)}$) の場合は UVLO 解除後、 $V_{CRT} > 2.0 \text{ V(Typ)}$ の条件を満たすと $60 \mu\text{s(Typ)}$ 経過後、出力地絡保護動作を行います。

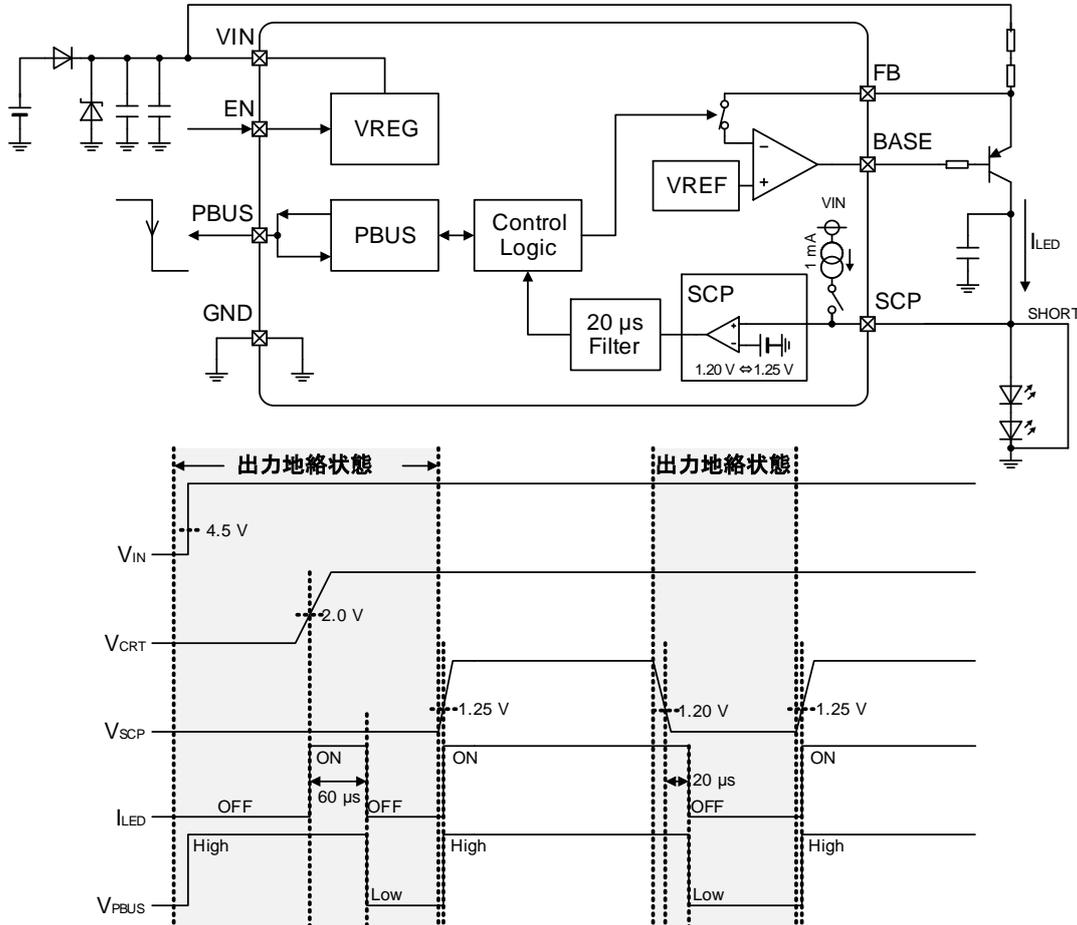


Figure 15. 出力地絡保護(SCP)

・ SCP 端子ソース電流について

SCP 端子は $V_{SCP} < 1.3 \text{ V}$ となると出力地絡保護の誤動作を防止するため SCP 端子ソース電流 (1 mA(Typ)) を流します。

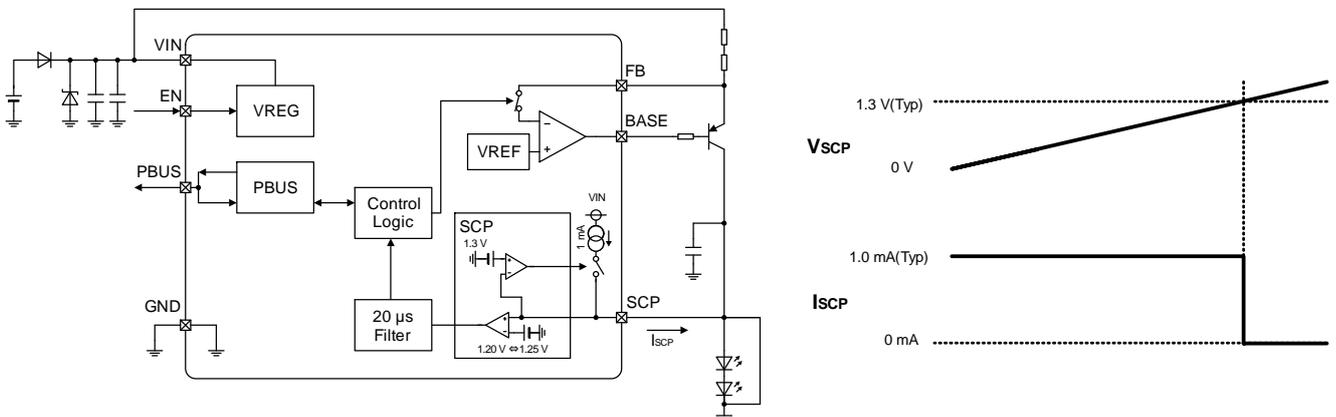


Figure 16. SCP 端子ソース電流

機能説明 - 続き

8. LED アノード接続コンデンサ C_{LED}

PWM 調光動作モード時、LED アノードが **Hi-Z** になる区間があります。外部からのノイズ等 (Note 1) で LED アノード電圧が低下し、出力地絡保護が誤検出することを防ぐため、必ず LED のアノードと GND ピンの直近間にコンデンサ C_{LED} を接続してください。

接続するコンデンサの容量範囲は以下の範囲で設定してください。

$$0.1 \leq C_{LED} \leq 0.68 \quad [\mu\text{F}]$$

C_{LED} を $0.1 \mu\text{F} \sim 0.68 \mu\text{F}$ の範囲内で設定する場合でも、LED 電流 I_{LED} の波形なまりが発生するため PWM 調光動作モード時の I_{LED} パルス幅評価をお願いします。

評価例については次頁をご参照ください。

また $0.68 \mu\text{F}$ を超えるコンデンサを接続した場合、電源投入時の立ち上がり時間が数十 ms 程度になる可能性がありますのでご注意ください。

(Note 1) 伝播ノイズ、放射ノイズ、配線間またはコネクタ間のクロストークなど

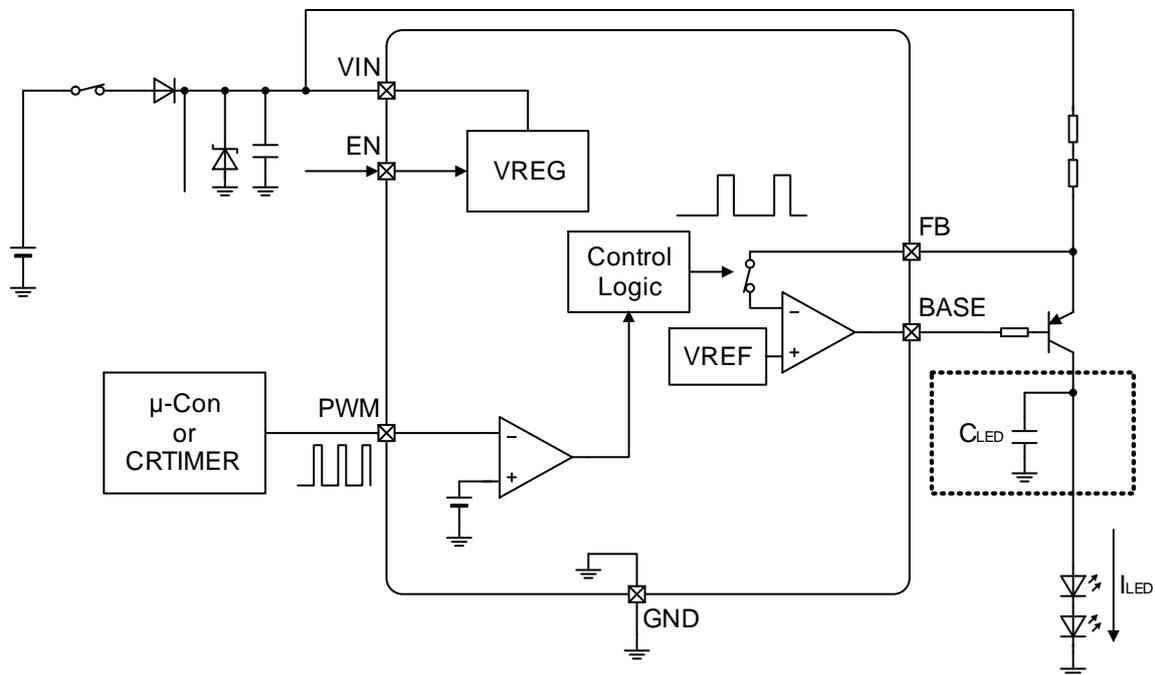


Figure 17. LED アノード接続コンデンサ

機能説明 - 続き

PWM 調光動作 I_{LED}パルス幅評価例

Condition : +B=13 V

T_a=25 °C

LED=1 Strings

PWM 入力信号 : 500 Hz、ON Duty=0.5 %、0 V↔5 V

PNP Tr. : 1parallel	I _{LED} =50 mA	I _{LED} =500 mA
C _{LED} =0.1 μF		
	Rise Time	Rise Time
	2.0μs	1.9μs
	Fall Time	Fall Time
	0.9μs	0.7μs
OverShoot	OverShoot	
≒ 0mA	1mA (0.2%)	
C _{LED} =0.47 μF		
	Rise Time	Rise Time
	7.4μs	4.4μs
	Fall Time	Fall Time
	5.3μs	2.5μs
OverShoot	OverShoot	
≒ 0mA	≒ 0mA	
PNP Tr. : 5parallel	I _{LED} =50 mA	I _{LED} =200 mA
C _{LED} =0.1 μF		
	Rise Time	Rise Time
	1.5μs	2.2μs
	Fall Time	Fall Time
	0.6μs	0.5μs
OverShoot	OverShoot	
22mA (4.4%)	10mA (1%)	
C _{LED} =0.47 μF		
	Rise Time	Rise Time
	2.8μs	2.4μs
	Fall Time	Fall Time
	1.4μs	0.8μs
OverShoot	OverShoot	
≒ 0mA	56mA (5.6%)	

機能説明 - 続き

9. PBUS 機能

PBUS 端子は異常信号を入出力する端子です。

LED のオープンや出力地絡などの異常が起きた場合、PBUS 端子を High から Low 出力し、外部に異常を知らせることが可能です。また外部より PBUS 端子を High から Low に制御すると、LED 電流を OFF にすることができます。

本 LSI を複数使用して複数の LED を駆動する場合、下記の図に示すように、各 CH の PBUS 端子を接続することにより、万 LED のオープンや出力地絡が起きても全列の LED を一括して OFF 制御することが可能です。

PBUS 端子使用上の注意

耐圧、内部スレッシュホールド電圧等が異なるため BD1834xFV-M シリーズ以外の PBUS 端子には接続しないでください。

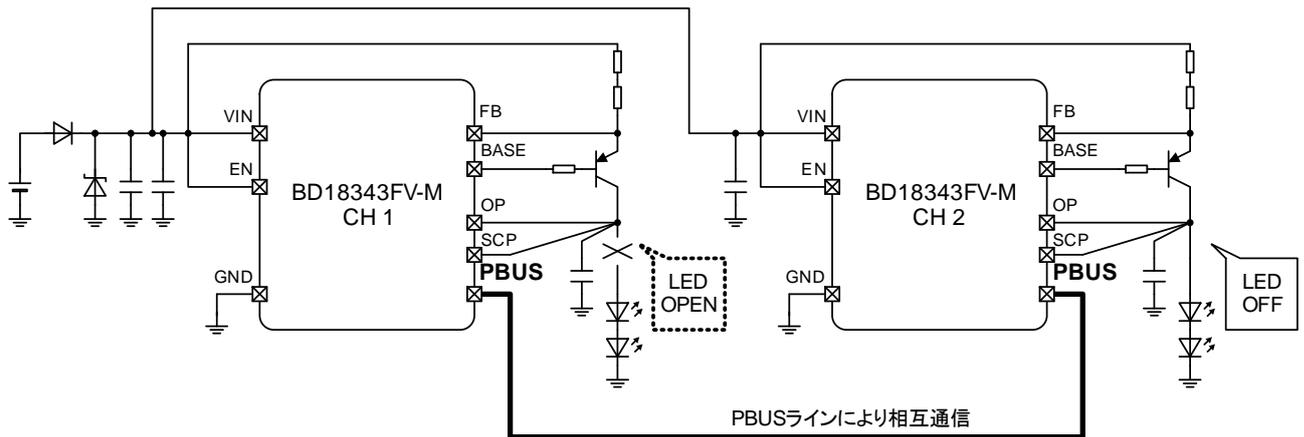


Figure 18. PBUS 機能

▼LED オープンによる保護動作例

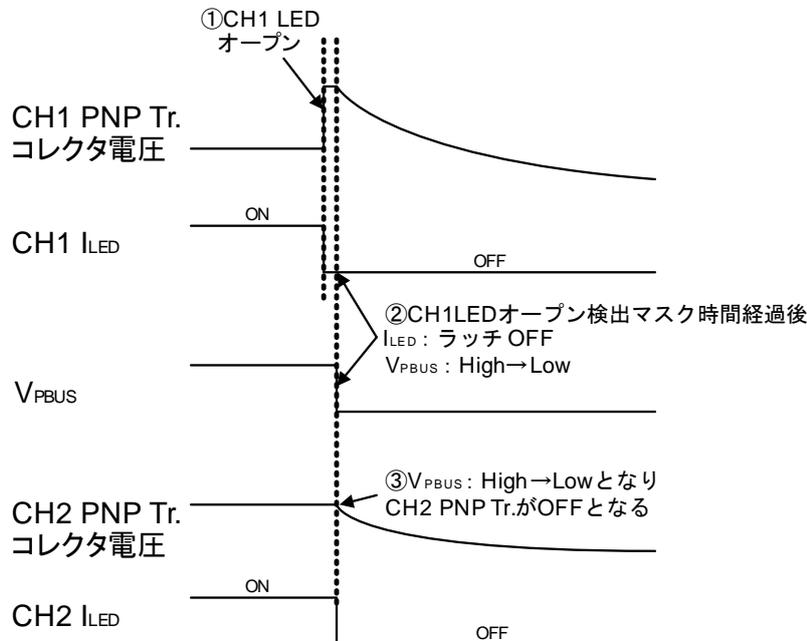


Figure 19. 保護動作例

LED オープンで CH1 の PBUS が High から Low 出力となります。PBUS が Low となることにより、他の CH2 の LED ドライバが異常を検知して、自身の LED を OFF 制御します。OFF 時は、PNP トランジスタコレクタ電圧は 1.3 V(Typ) にクランプし、出力地絡保護動作することを防ぎます。

機能説明 - 続き

10. 過電圧ミュート機能(OVM)

V_{IN} 端子電圧 V_{IN} が 22.0 V(Typ)を上回ると、過電圧ミュート機能が動作し、外付け PNP トランジスタの発熱上昇を抑えるため LED 電流 I_{LED} を減少させます。
LED 電流 I_{LED} を制御する FB 端子電圧 V_{FBREG} は -25 mV/V(Typ)で減衰していきます。

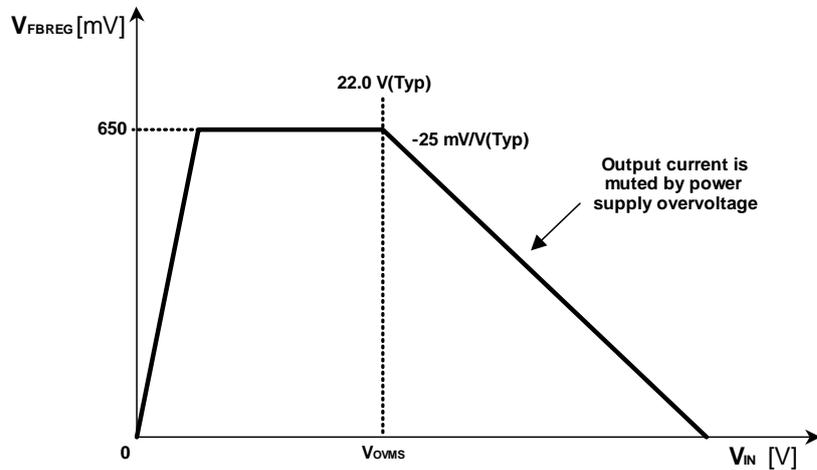
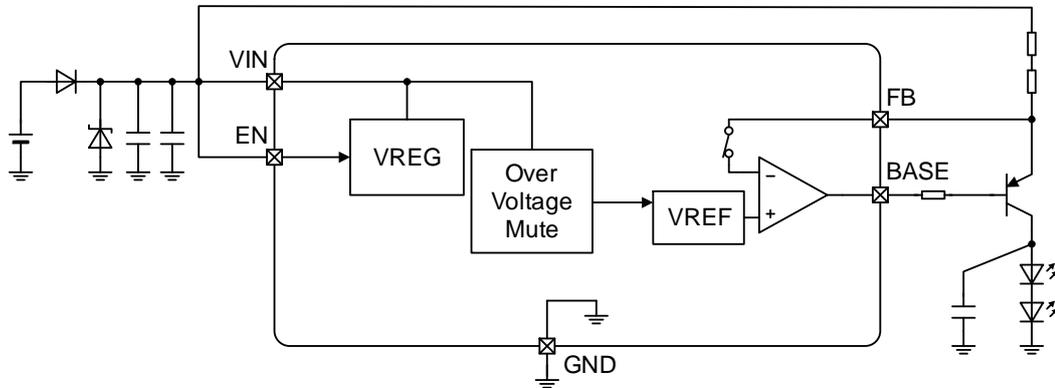


Figure 20. 過電圧ミュート機能 (OVM)

11. 減電圧保護(UVLO)

電源投入時や電源瞬断時の IC 誤動作を防止するための保護回路です。
本 IC では V_{IN} 電圧用の UVLO VIN、V_{REG} 電圧用の UVLO VREG2 つの UVLO 回路を搭載しています。
UVLO を検知すると BASE 端子シンク電流を OFF して LED 電流 I_{LED} を OFF 制御します。
以下に各 UVLO 回路のスレッシュホールド条件を記載します。

動作モード	検出条件		LED 電流 (I _{LED})	PBUS 端子
	【検出】	【解除】		
UVLO VIN	V _{IN} ≤ 4.10 V(Typ)	V _{IN} ≥ 4.50 V(Typ)	OFF ^(Note 1)	High 4.5 V(Typ)
UVLO VREG	V _{REG} ≤ 3.75 V(Typ)	V _{REG} ≥ 4.00 V(Typ)	OFF ^(Note 1)	High 4.5 V(Typ)

(Note 1) BASE 端子シンク電流を OFF し、LED 電流 I_{LED} を OFF 状態にします。

タイミングチャート

(特に指定のない限り Ta=25°C、VIN=13V、PNP トランジスタ=2SAR573DFHG、LED2 段、数値は Typ 値を記載しています)

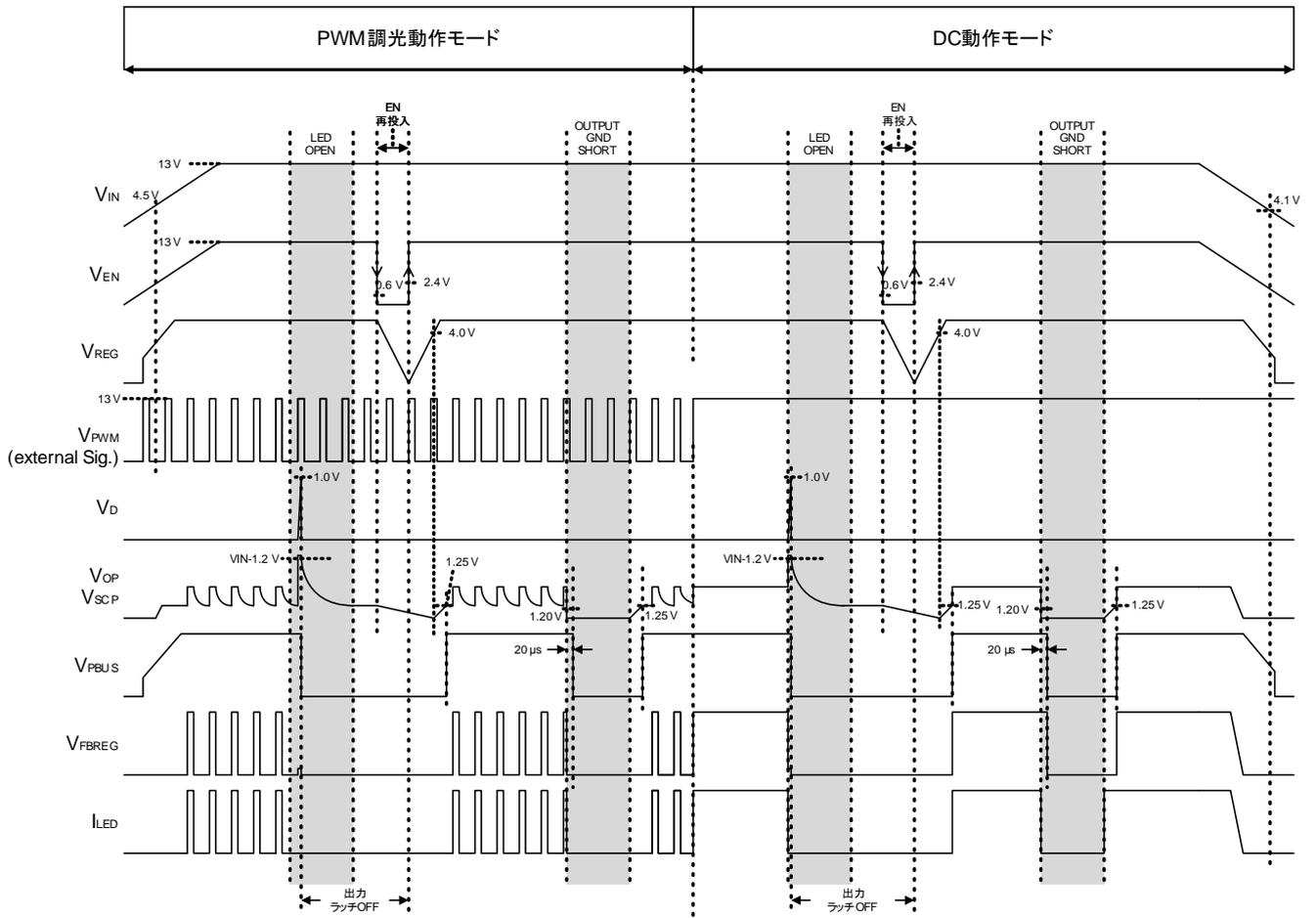


Figure 21. タイミングチャート

応用回路例

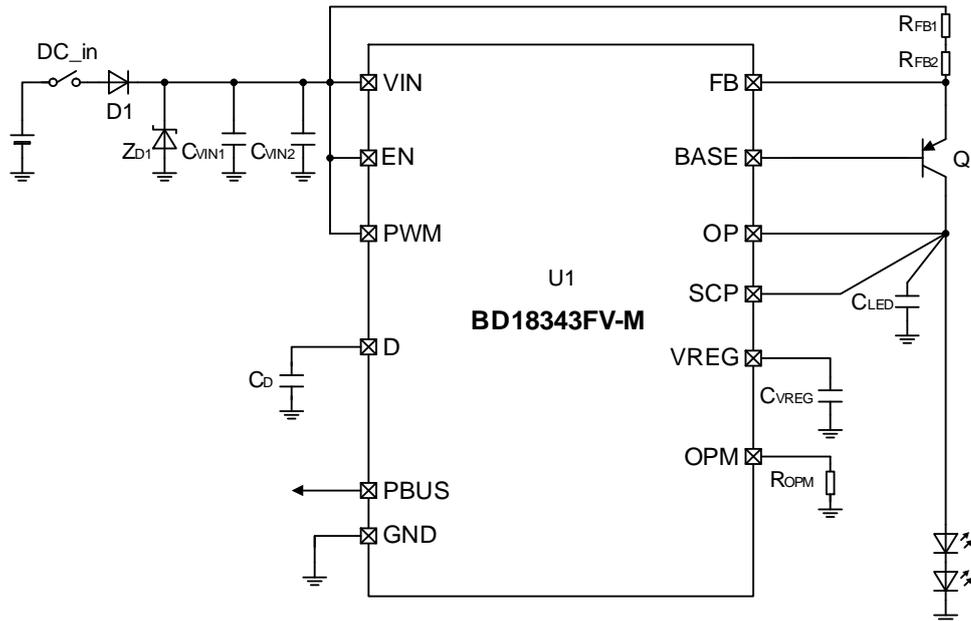
(1) $I_{LED}=120\text{ mA}$ 

Figure 22. 応用回路例 1
(I_{LED} 120 mA、LED 白色 2 段)

推奨部品リスト 1 (I_{LED} 120 mA、LED 白色 2 段)

Parts	No	Parts Name	Value	Unit	Product Maker
IC	U1	BD18343FV-M	-	-	ROHM
Diode	D1	RFN2LAM6STF	-	-	ROHM
	Z _{D1}	TND12H-220KB00AAA0	-	-	NIPPON CHEMICON
Transistor PNP	Q1	2SAR573DFHG	-	-	ROHM
Resistor	R _{FB1}	LTR10EVHFL2R70	2.7	Ω	ROHM
	R _{FB2}	LTR10EVHFL2R70	2.7	Ω	ROHM
	R _{OPM}	MCR03EZPFX3902	39	kΩ	ROHM
Capacitor	C _{VIN1}	GCM32ER71H475KA40	4.7	μF	murata
	C _{VIN2}	GCM155R71H104KE37	0.1	μF	murata
	C _{VREG}	GCM188R71E105KA49	1.0	μF	murata
	C _D	GCM155R11H103KA40	0.01	μF	murata
	C _{LED}	GCM155R71H104KE37	0.1	μF	murata

(Note 1) Z_{D1}についてはバッテリーラインの試験規格に応じて実装してください。

部品選定時には以下のことに注意してください。

1. 外付け PNP トランジスタについて

本製品を使用する際には、ドライブする外付け PNP トランジスタは推奨部品である 2SAR573DFHG を使用してください。推奨部品以外を使用する際は、部品の仕様 (h_{fe}、寄生容量) を十分確認のうえ、実機での評価をお願いします。h_{fe} はベース電流制限抵抗の設計時に確認してください。(機能説明 5 参照)

寄生容量については容量値が小さいほど I_{LED} のオーバーシュートは小さくなります。そのため推奨部品よりも寄生容量値が小さいものを選定してください。また基板レイアウトによって寄生容量値が変動する可能性がありますので実機にて I_{LED} のオーバーシュート評価をお願いします。(機能説明 8 PWM 調光動作時の I_{LED} パルス幅評価例参照)

2. 電源急峻変動について

本製品は ISO7637-2 の試験条件にて確認しております。

規格外の変動が電源に入力された場合、出力にピーク電流など想定を超える変動が起きる可能性があります。

規格外の変動が想定される場合は使用される LED の定格を十分確認のうえ、実機での評価をお願いします。

応用回路例 - 続き

(2) $I_{LED}=150\text{ mA}$ 、3列駆動

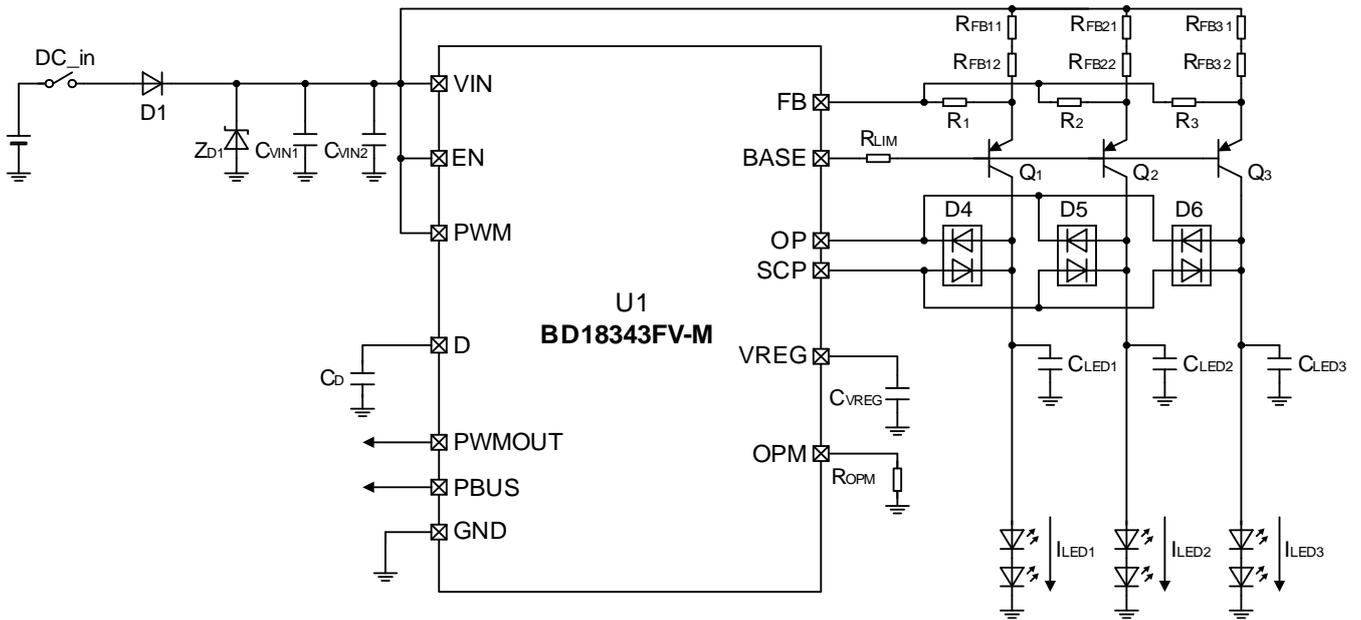


Figure 23. 応用回路例 2
 ($I_{LED1 \sim 3} 150\text{ mA}$ 、LED 白色 2 段 x 3)

上記のような複数列駆動に関しては詳細を BD1834xFV-M シリーズの Application Note に記載しておりますのでご参照ください。

熱損失について

熱設計に関しては以下の式を満たすよう設計してください。

$$P_d > P_C$$

$$P_d = (1/\theta_{JA}) \times (T_{jmax} - T_a) \text{ or } (1/\Psi_{JT}) \times (T_{jmax} - T_T)$$

$$P_C = V_{IN} \times I_{VIN2} + V_{BASE} \times I_{BASE}$$

P_d : 許容損失

P_C : 消費電力

V_{IN} : VIN 端子電圧

I_{VIN2} : ノーマルモード時回路電流

V_{BASE} : BASE 端子電圧

I_{BASE} : BASE 端子シンク電流

θ_{JA} : Tj と Ta 間の熱抵抗

Ψ_{JT} : Tj とモールド表面中心までの熱特性パラメータ

T_{jmax} : 最高接合部温度(150 °C)

T_a : 周囲温度

T_T : モールド表面中心温度

入出力等価回路図

端子番号	端子名	端子等価回路図	端子番号	端子名	端子等価回路図
1	FB		9	OPM	
2	BASE		10	VREG	
3	N.C.		11	N.C.	
4	OP		12	D	
5	SCP		13	PWM	
6	GND	-	14	N.C	
7	PBUS		15	EN	
8	N.C		16	VIN	-

使用上の注意**1. 電源の逆接続について**

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。

2. 電源ラインについて

基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。グラウンドラインについても、同様のパターン設計を考慮してください。また、LSI のすべての電源端子について電源-グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量低下が起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

3. グラウンド電位について

グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。

4. グラウンド配線パターンについて

小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

5. 推奨動作条件について

推奨動作条件で規定される範囲で IC の機能・動作を保証します。また、特性値は電気的特性で規定される各項目の条件下においてのみ保証されます。

6. ラッシュカレントについて

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

7. セット基板での検査について

セット基板での検査時に、インピーダンスの低いピンにコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

8. 端子間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けた場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

9. 未使用の入力端子の処理について

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

使用上の注意 — 続き

10. 各入力端子について

本 IC はモノリシック IC であり、各素子間に素子分離のための P+アイソレーションと、P 基板を有しています。この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。

例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、

○抵抗では、GND > (端子 A)の時、トランジスタ(NPN)では GND > (端子 B)の時、P-N 接合が寄生ダイオードとして動作します。

○また、トランジスタ(NPN)では、GND > (端子 B)の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。

IC の構造上、寄生素子は電位関係によって必然的にできません。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND(P 基板)より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。アプリケーションにおいて電源端子と各端子電圧が逆になった場合、内部回路または素子を損傷する可能性があります。例えば、外付けコンデンサに電荷がチャージされた状態で、電源端子が GND にショートされた場合などです。また、電源端子直列に逆流防止のダイオードもしくは各端子と電源端子間にバイパスのダイオードを挿入することを推奨します。

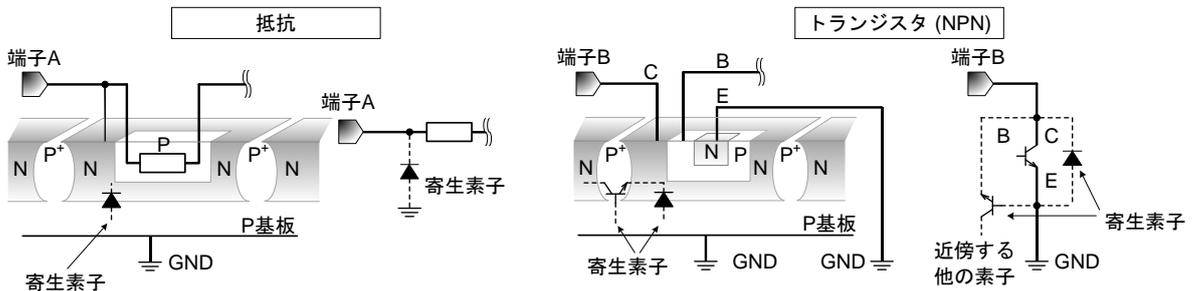


Figure 24. モノリシック IC 構造例

11. セラミック・コンデンサの特性変動について

外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮のうえ定数を決定してください。

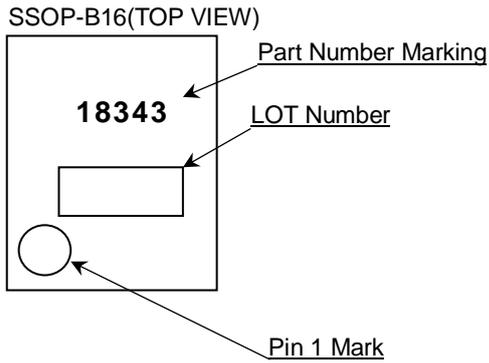
12. 温度保護回路について

IC を熱破壊から防ぐための温度保護回路を内蔵しております。最高接合部温度内でご使用いただきますが、万が一最高接合部温度を超えた状態が継続すると、温度保護回路が動作し出力パワー素子が OFF します。その後チップ温度 T_j が低下すると回路は自動で復帰します。なお、温度保護回路は絶対最大定格を超えた状態での動作となりますので、温度保護回路を使用したセット設計などは、絶対に避けてください。

発注形名情報

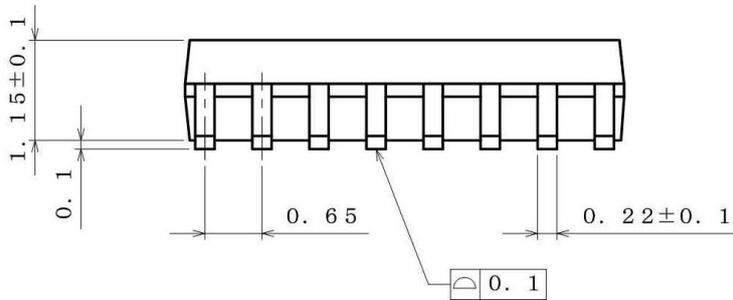
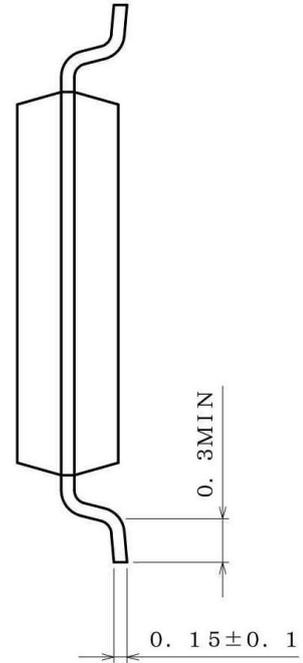
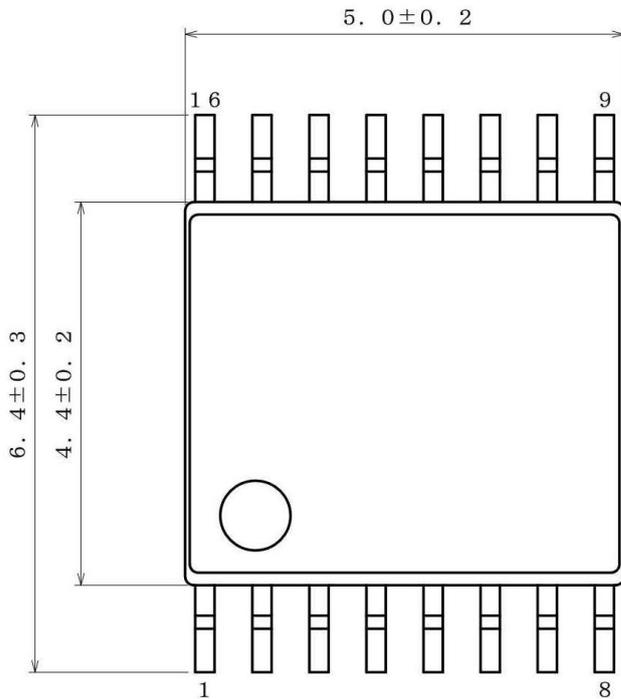


標印図



外形寸法図と包装・フォーミング仕様

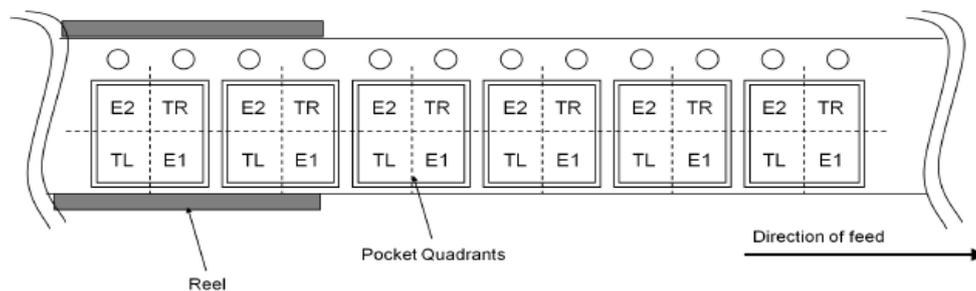
Package Name	SSOP-B16
--------------	----------



(UNIT : mm)
 PKG : SSOP-B16
 Drawing No. B0771

<包装仕様>

包装形態	エンボステーピング
包装数量	2500pcs
包装方向	E2 (リールを左手に持ち、右手でテープを引き出したときに) 製品の1番ピンが左上にくる方向



改訂履歴

日付	版	変更内容
2018.09.18	001	新規作成

ご注意

ローム製品取扱い上の注意事項

- 極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器^(Note 1)、航空宇宙機器、原子力制御装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

- 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
 - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
 - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
- 本製品は、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
 - ①水・油・薬液・有機溶剤等の液体中でのご使用
 - ②直射日光・屋外暴露、塵埃中でのご使用
 - ③潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所でのご使用
 - ④静電気や電磁波の強い環境でのご使用
 - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合
 - ⑥本製品を樹脂等で封止、コーティングしてのご使用
 - ⑦はんだ付けの後に洗浄を行わない場合(無洗浄タイプのフラックスを使用された場合も、残渣の洗浄は確実にを行うことをお勧め致します)、又ははんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合
 - ⑧結露するような場所でのご使用
- 本製品は耐放射線設計はなされておられません。
- 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
- パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
- 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
- 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
- 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

- ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
- はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。（人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等）

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
 - ① 潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所での保管
 - ② 推奨温度、湿度以外での保管
 - ③ 直射日光や結露する場所での保管
 - ④ 強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き（梱包箱に表示されている天面方向）で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は、外国為替及び外国貿易法に定めるリスト規制貨物等に該当するおそれがありますので、輸出する場合には、ロームへお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等（ソフトウェア含む）との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。