

車載向け 100mA 固定出力 LDO レギュレータ

BDxxFA1MG-M

●概要

BDxxFA1MG-M は、出力電流 0.1A を供給可能なレギュレータです。出力電圧は 5.0V です。パッケージはセットの小型化に貢献できる SSOP5 を採用しております。出力短絡などによる破壊から IC を保護する過電流保護回路、過負荷状態などによる熱破壊から IC を保護する温度保護回路を内蔵しております。
またセラミックコンデンサ対応で、セットの小型化、高寿命化に貢献します。

●特長

- AEC - Q100 対応 (Note1)
- 高精度基準電圧回路内蔵
- 過電流保護回路を内蔵 (OCP)
- 温度保護回路を内蔵 (TSD)
- シャットダウンスイッチ付
- ソフトスタート機能 (Note1 Grade2)

●パッケージ

SSOP5

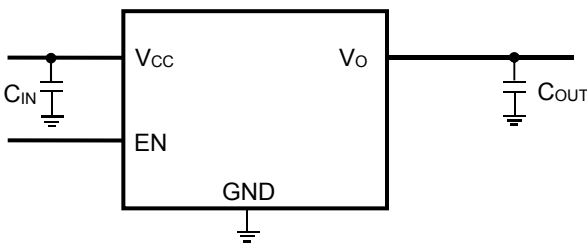
W(Typ) D(Typ) H(Max)
2.90mm x 2.80mm x 1.25mm



●重要特性

- 入力電源電圧範囲: $V_{o}+3.0V$ to 25.0V
- 出力電圧: 5.0V
- 最大出力電流: 0.1A (Max)
- シャットダウン時回路電流: 0 μ A(Typ)
- 動作温度範囲: -40°C to +105°C

●基本アプリケーション回路



C_{IN} 、 C_{OUT} : セラミックコンデンサ

●発注形名情報

B D x x F A 1 M G						-	MTR
ローム形名	出力電圧 50:5.0V	耐圧 F:30V	出力電流 A1:0.1A	“M”: シリーズ	パッケージ G:SSOP5	製品ランク M:車載ランク製品 包装、フォーミング仕様 TR:リール状エンボステーピング	

○製品構造：シリコンモノシリック集積回路 ○耐放射線設計はしてありません。

●ブロック図

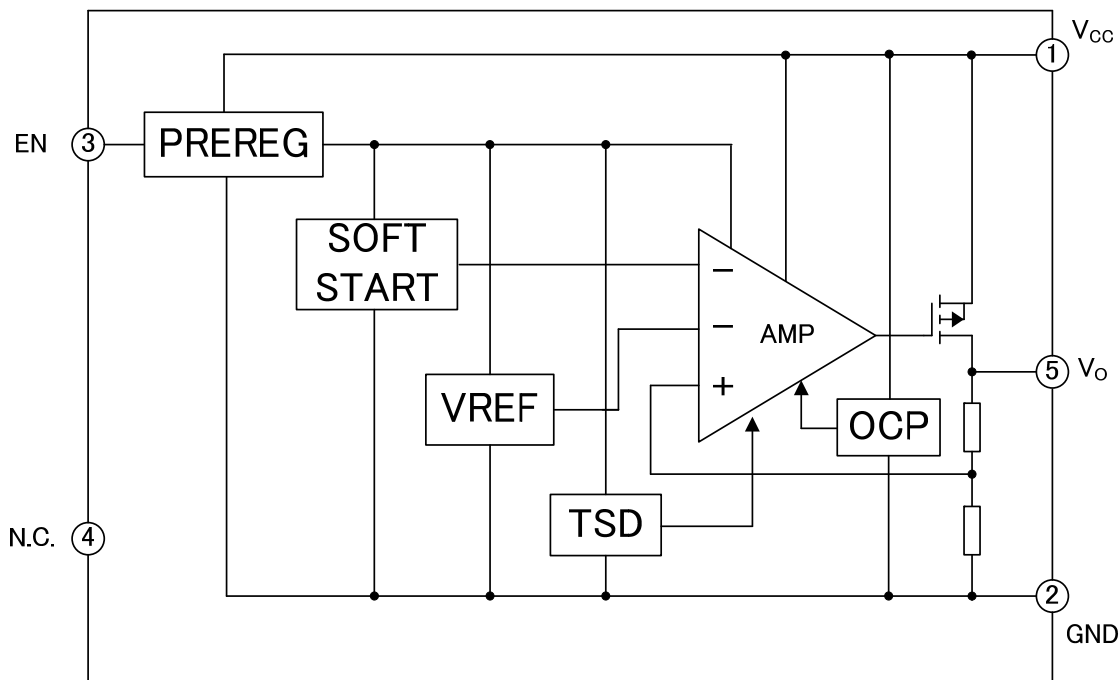


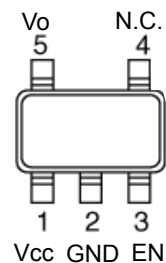
Figure 1. ブロック図

ブロック名	機能	動作
PREREG	内部定電圧源	内部回路に電源供給する
SOFT START	ソフトスタート	起動時に、出力の立ち上がりを制御する
VREF	内部基準電圧	基準電圧を生成する
AMP	エラーアンプ	電気信号を増幅し、出力パワートランジスタを駆動する
OCP	過電流保護	出力短絡などで、電流能力を超えた過負荷時に OCP が動作して出力電流を制限する
TSD	温度保護	許容損失を超えた状態が継続したとき、チップ温度 T_j が上昇し、 T_{jmax} を超えると TSD が動作して出力を OFF する

●端子説明

端子番号	端子名	機能
1	Vcc	入力端子
2	GND	GND 端子
3	EN	イネーブル端子
4	N.C. (Note1)	ノンコネクション(オープンもしくは GND に接続してください)
5	Vo	出力端子

(Note1) N.C.(ノンコネクション)ピンはオープンとなっています。



●絶対最大定格

項目	記号	定格	単位
入力電源電圧	V _{CC}	-0.3 ~ +30.0 (Note1)	V
EN電圧	V _{EN}	-0.3 ~ +30.0	V
動作温度範囲	T _a	-40 ~ +105	°C
保存温度範囲	T _{stg}	-55 ~ +150	°C
接合部温度	T _{jmax}	+150	°C

(Note1) ただし T_{jmax} を超えないこと。

注意：印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施して頂けるようご検討をお願いします。

●推奨動作範囲 (Ta=-40°C to +105°C)

項目	記号	最小	最大	単位
入力電源電圧	V _{CC}	Vo+3.0	25.0	V
EN電圧	V _{EN}	0.0	25.0	V
出力電流	I _o	0.0	0.1	A

●推奨動作条件

項目	記号	最小	標準	最大	単位	条件
入力コンデンサ	C _{IN}	1.0 (Note2)	2.2	-	μF	セラミックコンデンサ推奨
出力コンデンサ	C _{OUT}	1.0 (Note2)	2.2	-	μF	セラミックコンデンサ推奨

(Note2) コンデンサの容量は温度特性、DC バイアス特性等を考慮して最小値を下回らないように設定してください。

●電気的特性

(特に指定のない限り V_{CC}=10V、V_{EN}=3V、T_a=-40°C to +105°C、標準値は T_a=25 °C)

項目	記号	温度	規格値			単位	条件
			最小	標準	最大		
シャットダウン時回路電流	I _{SD}	-40°C to +105°C	-	0	5	μA	V _{EN} =0V、OFFモード時
バイアス電流	I _{CC}	25°C	-	300	450	μA	
		-40°C to +105°C	-	-	500		
入力安定度	Reg.I	-40°C to +105°C	-1	+0.5	+1	%	V _{CC} =(Vo+3V)→25.0V
出力安定度	Reg.I _o	-40°C to +105°C	-1.5	+0.5	+1.5	%	I _o =0→0.1A
入出力電圧差	V _{CO}	-40°C to +105°C	-	1.5	3	V	I _o =0.1A
出力電圧精度	V _o	25°C	V _o × 0.985	V _o	V _o × 1.015	V	I _o =0.1A
		-40°C to +105°C	V _o × 0.98	V _o	V _o × 1.02		
EN Low電圧	V _{EN(Low)}	-40°C to +105°C	0	-	0.8	V	
EN High電圧	V _{EN(High)}	-40°C to +105°C	2.4	-	25.0	V	
ENバイアス電流	I _{EN}	-40°C to +105°C	1	3	9	μA	

●熱抵抗 (Note 1)

項目	記号	熱抵抗(Typ)		単位
		1層基板(Note 3)	4層基板(Note 4)	
SSOP5				
ジャンクションー周囲温度間熱抵抗	θ_{JA}	376.5	185.4	°C/W
ジャンクションーパッケージ上面中心間熱特性パラメータ(Note 2)	Ψ_{JT}	40	30	°C/W

(Note 1)JESD51-2A(Still-Air) に準拠。

(Note 2)ジャンクションからパッケージ (モールド部分) 上面中心までの熱特性パラメータ。

(Note 3)JESD51-3 に準拠した基板を使用。

測定基板	基板材	基板寸法
1層	FR-4	114.3mm x 76.2mm x 1.57mmt

1層目 (表面) 銅箔	
銅箔パターン	銅箔厚
実装ランドパターン + 電極引出し用配線	70 μ m

(Note 4)JESD51-5、7 に準拠した基板を使用。

測定基板	基板材	基板寸法
4層	FR-4	114.3mm x 76.2mm x 1.6mmt

1層目 (表面) 銅箔		2層目、3層目 (内層) 銅箔		4層目 (裏面) 銅箔	
銅箔パターン	銅箔厚	銅箔パターン	銅箔厚	銅箔パターン	銅箔厚
実装ランドパターン + 電極引出し用配線	70 μ m	74.2mm x 74.2mm	35 μ m	74.2mm x 74.2mm	70 μ m

●参考特性データ

■BD50FA1MG-M

(特に指定のない限り、 $T_a=25^\circ\text{C}$ 、 $V_{CC}=10\text{V}$ 、 $V_{EN}=3\text{V}$ 、 $C_{IN}=C_{OUT}=2.2\mu\text{F}$)

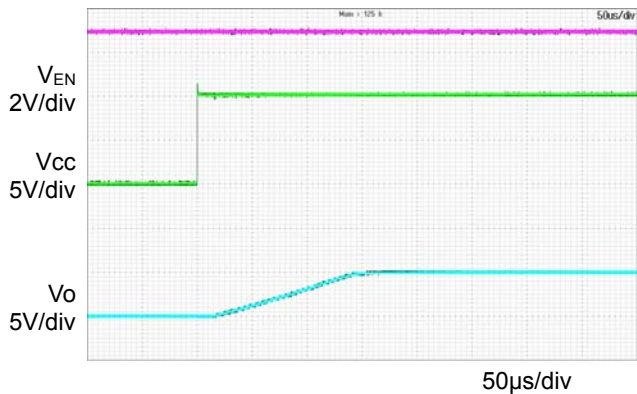


Figure 2. 入力シーケンス ($T_a=25^\circ\text{C}$)
($V_{CC} = 0\text{V}\rightarrow 10\text{V}$)

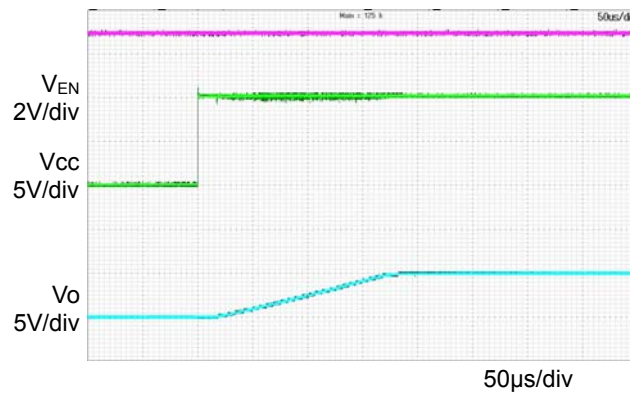


Figure 3. 入力シーケンス ($T_a=-40^\circ\text{C}$)
($V_{CC} = 0\text{V}\rightarrow 10\text{V}$)

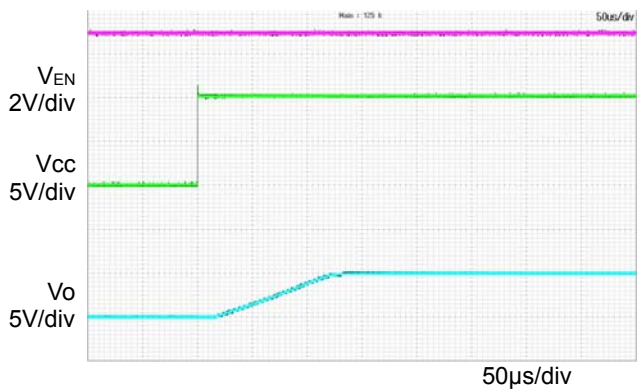


Figure 4. 入力シーケンス ($T_a=105^\circ\text{C}$)
($V_{CC} = 0\text{V}\rightarrow 10\text{V}$)

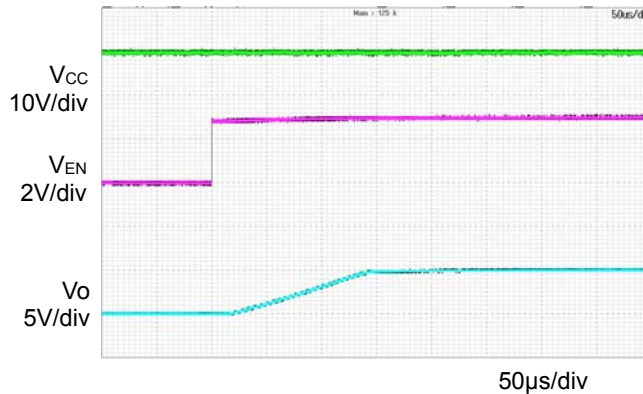


Figure 5. 入力シーケンス ($T_a=25^\circ\text{C}$)
($V_{EN} = 0\text{V}\rightarrow 3\text{V}$)

●参考特性データ

■BD50FA1MG-M

(特に指定のない限り、 $T_a=25^\circ\text{C}$ 、 $V_{CC}=10\text{V}$ 、 $V_{EN}=3\text{V}$ 、 $C_{IN}=C_{OUT}=2.2\mu\text{F}$)

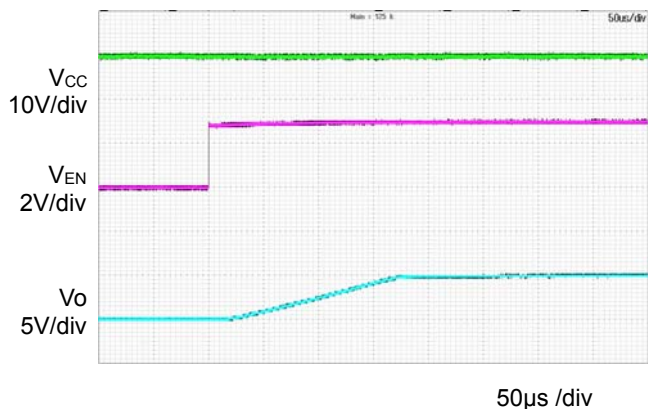


Figure 6. 入カシーケンス ($T_a=-40^\circ\text{C}$)
($V_{EN} = 0\text{V}\rightarrow 3\text{V}$)

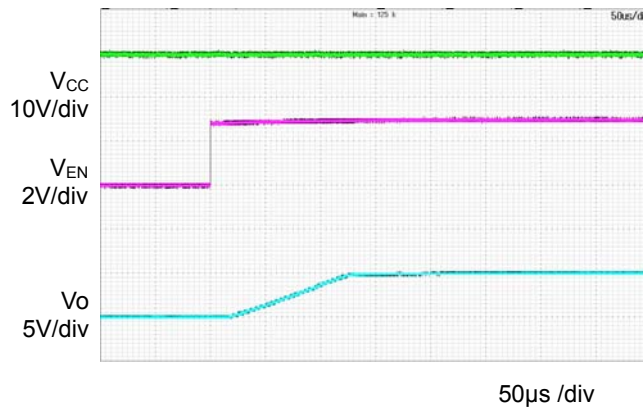


Figure 7. 入カシーケンス ($T_a=105^\circ\text{C}$)
($V_{EN} = 0\text{V}\rightarrow 3\text{V}$)



Figure 8. 過渡応答 ($T_a=25^\circ\text{C}$)
($I_o = 0\text{A}\rightarrow 0.1\text{A}$)

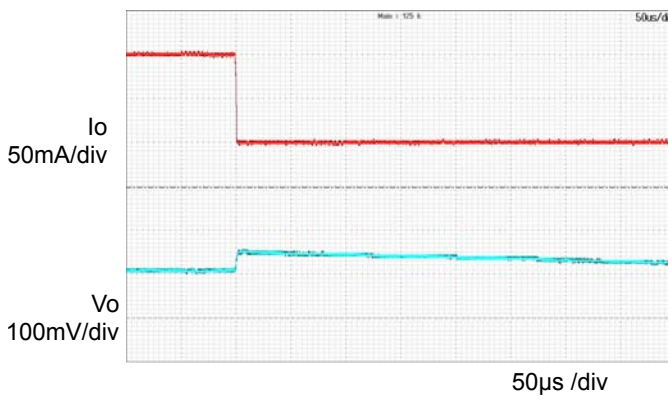


Figure 9. 過渡応答 ($T_a=25^\circ\text{C}$)
($I_o = 0.1\text{A}\rightarrow 0\text{A}$)

●参考特性データ

■BD50FA1MG-M

(特に指定のない限り、 $T_a=25^\circ\text{C}$ 、 $V_{CC}=10\text{V}$ 、 $V_{EN}=3\text{V}$ 、 $C_{IN}=C_{OUT}=2.2\mu\text{F}$)



Figure 10. 過渡応答 ($T_a=-40^\circ\text{C}$)
($I_o = 0\text{A} \rightarrow 0.1\text{A}$)



Figure 11. 過渡応答 ($T_a=-40^\circ\text{C}$)
($I_o = 0.1\text{A} \rightarrow 0\text{A}$)



Figure 12. 過渡応答 ($T_a=105^\circ\text{C}$)
($I_o = 0\text{A} \rightarrow 0.1\text{A}$)



Figure 13. 過渡応答 ($T_a=105^\circ\text{C}$)
($I_o = 0.1\text{A} \rightarrow 0\text{A}$)

●参考特性データ

■BD50FA1MG-M

(特に指定のない限り、 $T_a=25^\circ\text{C}$ 、 $V_{CC}=10\text{V}$ 、 $V_{EN}=3\text{V}$ 、 $C_{IN}=C_{OUT}=2.2\mu\text{F}$)

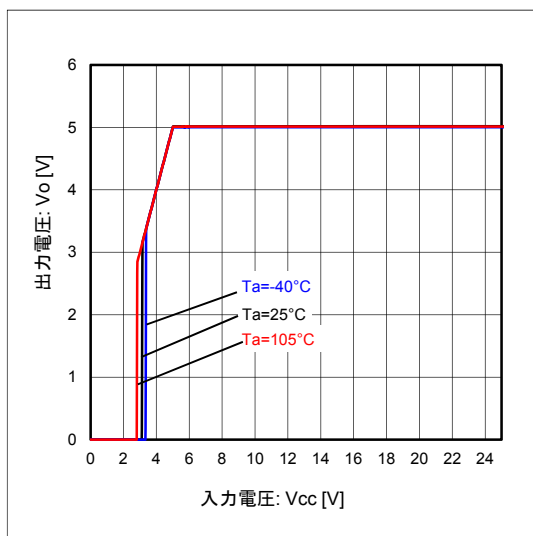


Figure 14. $V_{CC} - V_o$

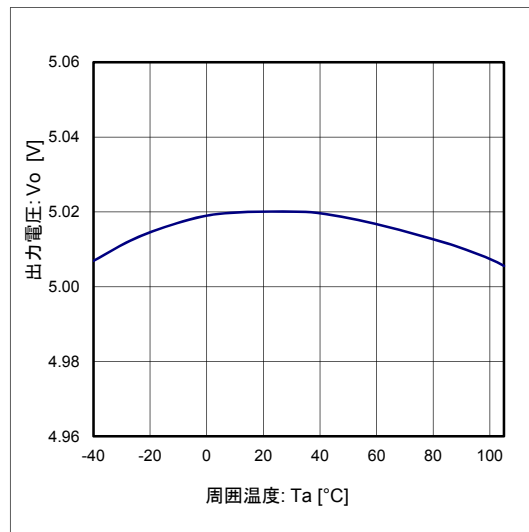


Figure 15. $T_a - V_o$
($I_o = 0\text{mA}$)

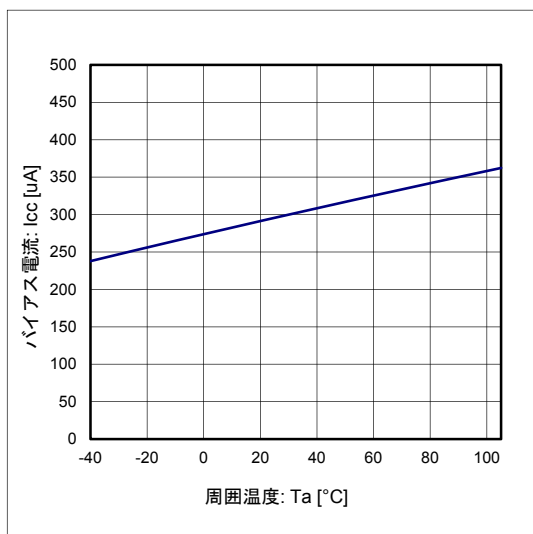


Figure 16. $T_a - I_{CC}$

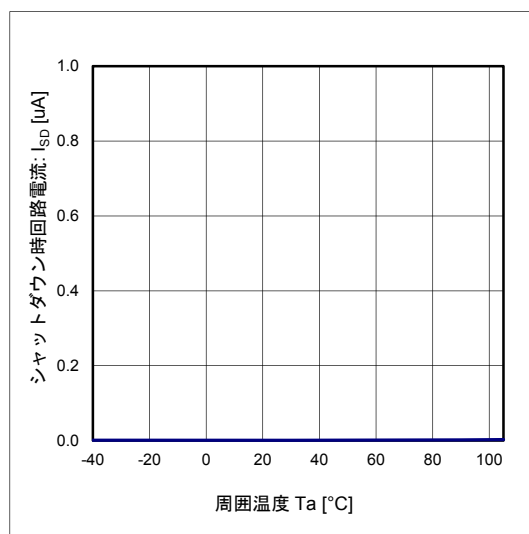


Figure 17. $T_a - I_{SD}$
($V_{EN}=0\text{V}$)

●参考特性データ

■BD50FA1MG-M

(特に指定のない限り、 $T_a=25^\circ\text{C}$ 、 $V_{CC}=10\text{V}$ 、 $V_{EN}=3\text{V}$ 、 $C_{IN}=C_{OUT}=2.2\mu\text{F}$)

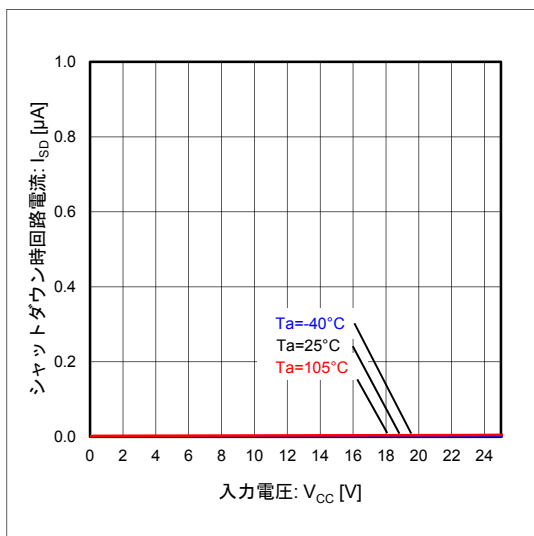


Figure 18. V_{CC} - I_{SD}
($V_{EN}=0\text{V}$)

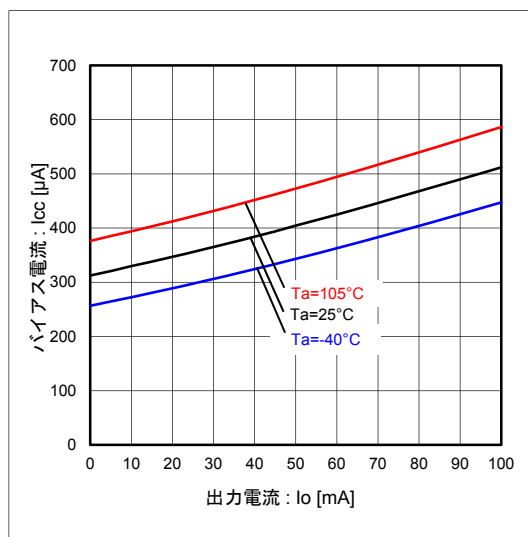


Figure 19. I_O - I_{CC}

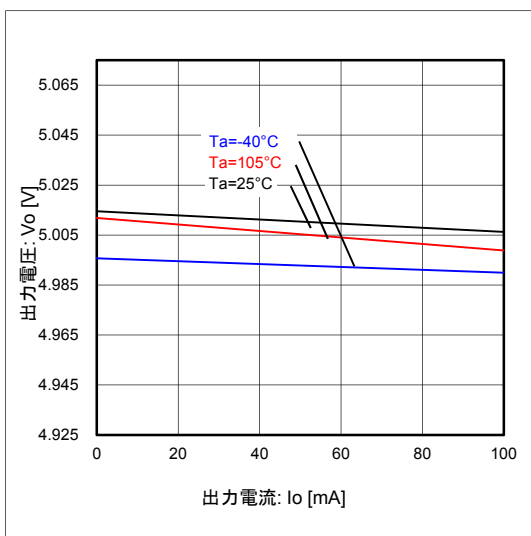


Figure 20. I_O - V_O

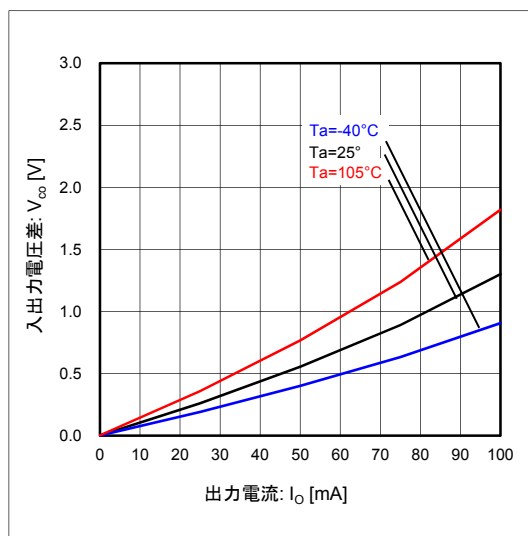


Figure 21. 入出力電圧差
($V_{CC}=4.75\text{V}$)

●参考特性データ

■BD50FA1MG-M

(特に指定のない限り、 $T_a=25^\circ\text{C}$ 、 $V_{CC}=10\text{V}$ 、 $V_{EN}=3\text{V}$ 、 $C_{IN}=C_{OUT}=2.2\mu\text{F}$)

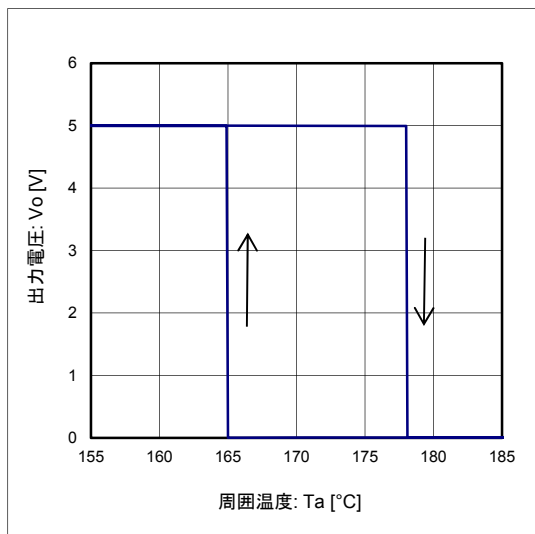


Figure 22. TSD
($I_o = 0\text{mA}$)

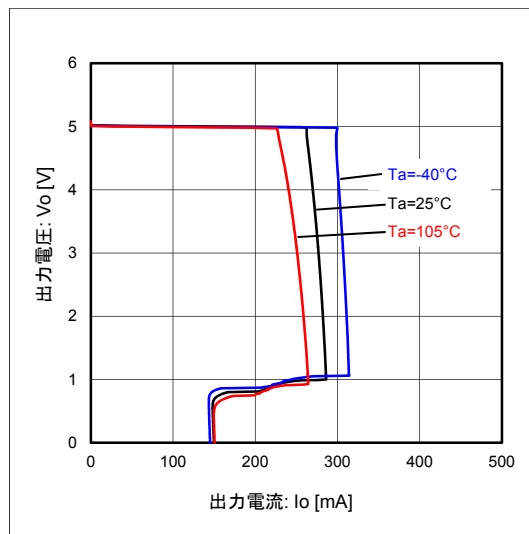


Figure 23. OCP

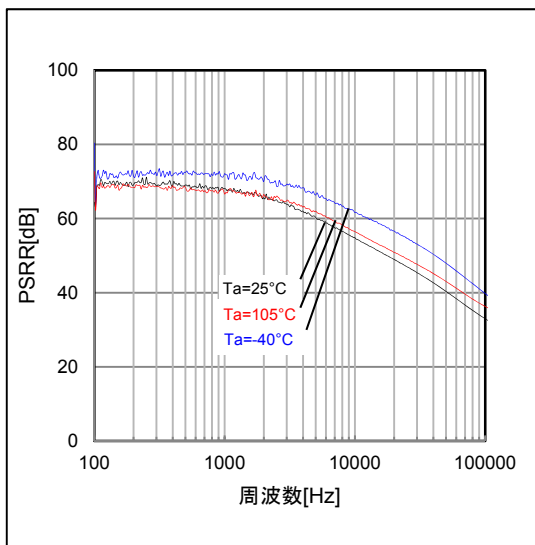


Figure 24. PSRR
(電源リップル=1Vrms、 $I_o = 50\text{mA}$)

● リニアレギュレータの入力にサージ印加時の保護

以下では入力に絶対最大定格を超えるサージが印加される場合の IC の保護方法について説明します。

1. 入力への正サージ印加について

入力に本 IC の絶対最大定格 30V を超える正サージが印加される場合は、下記 Figure 25 のように入力と GND 間にパワートランジスタの挿入をお願い致します。

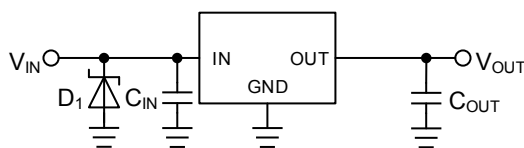


Figure 25. 入力に 30V を超えるサージが印加される場

2. 入力への負サージ印加について

入力に本 IC の絶対最大定格 -0.3V を超える負サージが印加される場合は、下記 Figure 26 のように入力と GND 間にショットキーダイオードの挿入をお願い致します。

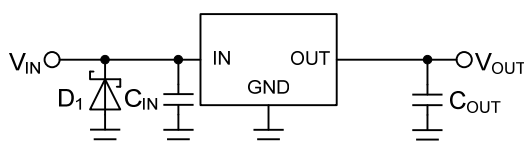


Figure 26. 入力に -0.3V を超える負サージが印加される場合

● リニアレギュレータの逆電圧保護

リニアレギュレータ IC は通常に入力電圧が出力電圧よりも高い状態で使用しますが、ある条件や回路構成においては出力電圧が入力電圧よりも高くなる場合があります。逆電圧や逆流電流によって IC を損傷する可能性があります。また、入力、出力端においても、逆接続やインダクタ成分により、ある条件で入出力電圧が逆転する場合があります。以下では電圧の条件が逆転する場合の IC の保護方法について説明します。

1. 入出力電圧の条件が逆転する場合について

MOS 型リニアレギュレータでは、出力 MOSFET のドレイン - ソース間に寄生素子としてボディーダイオードが存在します。入出力電圧が逆転すると、ボディーダイオードを通じて電流が出力から入力へ流れます。このボディーダイオードは寄生素子のため動作保証されていないので、素子の劣化や破壊が起こる可能性があります (Figure 27 を参照)。

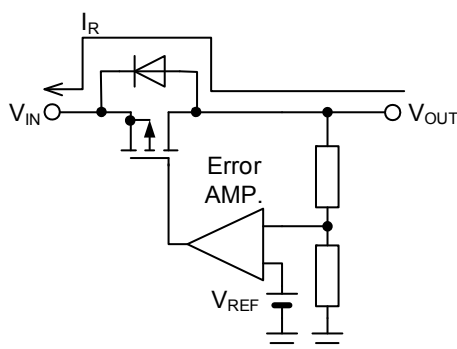


Figure 27. MOS 型の逆電流経路

対策として、逆電流が IC 内部を通らないようにするため、外部に逆電流バイパスダイオードを接続します (Figure 28 を参照)。バイパスダイオードは IC 内部回路よりも先にオンする必要があります。MOS 型リニアレギュレータでは内部回路がダイオードですので順方向電圧 V_F の低いものが必要になります。このバイパスダイオードの逆方向電流が大きいとシャットダウン機能がある IC で出力を OFF にしても、ダイオードのリーク電流が入力から出力へ多く流れますので、この値が小さいものを選択する必要があります。逆方向定格電圧は、使用する入出力電圧差よりも大きいものを選択します。順方向定格電流は、逆流電流値よりも大きいものを選択します。

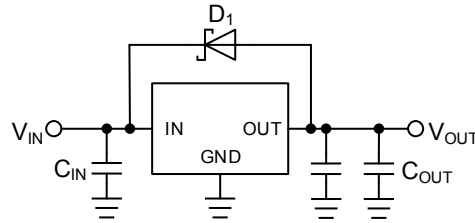


Figure 28. 逆電流バイパスダイオード

ショットキーバリアダイオードは順方向電圧 V_F が低く使用可能ですが、逆方向電流 I_R が大きなものが多いので、この値が小さいものを選択します。また逆方向電流 I_R の温度特性は高温で増加しますので、各メーカーのデータシートで詳細を確認してください。

入出力電圧の条件が逆転する場合でも下記 Figure 29 のように V_{IN} をオープンにしたときは、逆電流の経路が IC のバイアス電流のみになります。この場合は電流量が小さいため寄生素子の劣化や破壊は起こりませんので、逆電流バイパスダイオードは不要です。

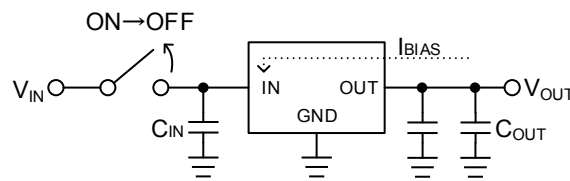


Figure 29. 入力をオープンにした場合

2. 入力の逆電圧保護

入りに電源を接続するとき、不注意によりプラスとマイナスを逆接続した場合、もしくは入力が GND 端子より低い電圧になる可能性がある場合は、IC の入力ピンと GND ピン間の静電破壊防止ダイオードに大電流が流れるため IC が破壊する場合があります (Figure 30 を参照)。

逆接続対策として最も簡単な方法は Figure 31 のようにショットキーバリアダイオードか整流ダイオードを電源と直列に接続します。ダイオードの順方向電圧 V_F の電圧降下があるため、 $V_F \times I_{OUT}$ の電力損失が発生します。整流ダイオードよりもショットキーバリアダイオードの方は V_F が低いため、多少は損失が小さくなります。ダイオードは発熱しますので許容損失にマージンがあるものを選択します。逆接続時はダイオードの逆方向電流が流れますがこれは僅かな値です。

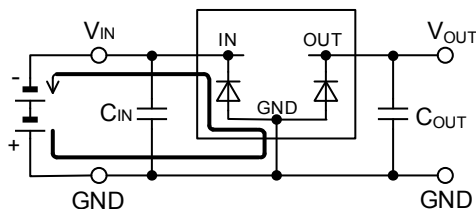


Figure 30. 入力を逆接続したときの電流経路

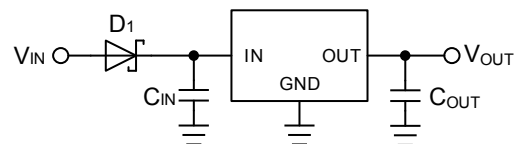


Figure 31. 逆接続対策 1

Figure 32 は P-ch MOSFET を電源に対して直列に接続する方法です。MOSFET のドレイン-ソース間にあるダイオードは、ボディダイオード (寄生素子) です。正しい接続では P-ch MOSFET が ON するため、ここでの電圧降下は MOSFET の ON 抵抗と出力電流 I_{OUT} を掛けた値になり、ダイオードによる電圧降下 (Figure 31 を参照) より小さいため、電力損失が小さくなります。逆接続時は、MOSFET は ON しないため電流は流れません。

MOSFET のゲート-ソース間(ディレーティングを考慮した)定格電圧を超える場合は、Figure 33 のようにゲート-ソース間を抵抗分割してゲート-ソース間電圧を下げてください。

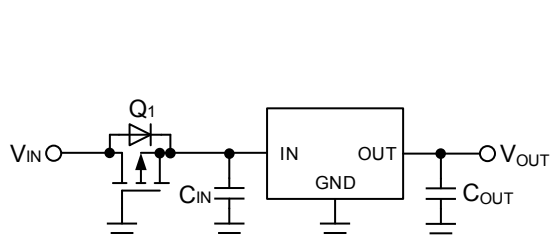


Figure 32. 逆接続対策 2

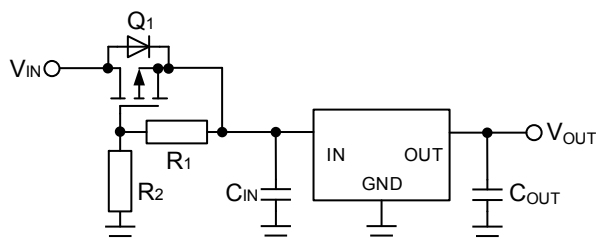


Figure 33. 逆接続対策 3

3. 出力にインダクタを接続する場合の逆電圧保護

出力負荷が誘導性負荷の場合は、出力電圧が OFF になった瞬間に誘導性負荷に蓄積されたエネルギーがグラウンドへ放出されます。IC の出力ピンと GND ピン間には静電破壊防止ダイオードがあり、このダイオードに大電流が流れるため IC が破壊する場合があります。これを防止するため、静電破壊防止ダイオードに並列にショットキーバリアダイオードを接続してください (Figure 34 を参照)。

また、IC の出力ピンと負荷が長いワイヤーで接続されている場合は誘導負荷になっている可能性がありますのでオシロスコープで波形を観測してください。その他にも、負荷がモータの場合は、モータの逆起電力により同様の電流が流れますのでダイオードが必要です。

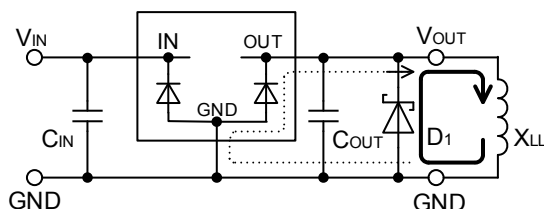


Figure 34. 誘導性負荷の電流経路 (出力 OFF 時)

●熱損失について

■SSOP5

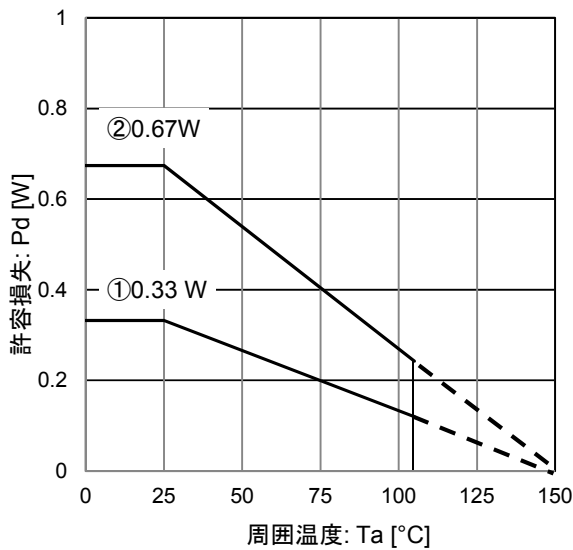


Figure 35. SSOP5 熱軽減曲線 (参考データ)

ローム標準 JEDEC 基板実装

基板①: 1層基板 (裏層銅箔 0mm × 0mm)

FR4(ガラエポ)基板 114.3mm × 76.2mm × 1.57mm

表層銅箔: ローム推奨ランドパターン + 測定用配線、銅箔厚 2oz

基板②: 4層基板(2、3層銅箔、裏層銅箔 74.2mm × 74.2mm)

FR4(ガラエポ)基板 114.3mm × 76.2mm × 1.6mm

表層銅箔: ローム推奨ランドパターン + 測定用配線、銅箔厚 2oz

2/3層銅箔: 74.2mm × 74.2mm、銅箔厚 1oz

裏層銅箔: 74.2mm × 74.2mm、銅箔厚 2oz

条件①: $\theta_{JA} = 376.5 \text{ }^\circ\text{C/W}$ 、 Ψ_{JT} (上面中心) = $40 \text{ }^\circ\text{C/W}$

条件②: $\theta_{JA} = 185.4 \text{ }^\circ\text{C/W}$ 、 Ψ_{JT} (上面中心) = $30 \text{ }^\circ\text{C/W}$

●熱設計

本製品は使用される入出力電圧差と負荷電流量、回路電流で消費電力が決定されます。周囲温度 $T_a = 25 \text{ }^\circ\text{C}$ 以上でご使用になる場合は Figure 35 の熱軽減曲線を参考にしてください。また周囲温度 $T_a = 25 \text{ }^\circ\text{C}$ でも、入力電圧と負荷電流の値によっては、チップ (接合部) 温度 T_j がかなり高温になっていることがありますので動作温度範囲内全てにおいて $T_j \leq T_{jmax} = 150 \text{ }^\circ\text{C}$ となるように設計してください。

万一、 $T_{jmax} = 150 \text{ }^\circ\text{C}$ を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。本仕様書に記載されております熱抵抗値は、JEDEC で推奨されている基板条件、環境での測定になるため、実使用環境とは異なる可能性があります。以下式にて T_j を算出していただき、十分にマージンを持った形で放熱性能を確保してください。

T_j は以下の 2 通りで考えることができます。

1. 周囲温度 T_a から T_j を求める場合

$$T_j = T_a + P_C \times \theta_{JA}$$

T_j : チップ (接合部) 温度
 T_a : 周囲温度
 P_C : 消費電力
 θ_{JA} : 熱抵抗
 (ジャンクション - 周囲温度間)

2. パッケージ上面中心温度 T_T から T_j を求める場合

$$T_j = T_T + P_C \times \Psi_{JT}$$

T_j : チップ (接合部) 温度
 T_T : パッケージ (モールド部分) 上面中心温度
 P_C : 消費電力
 Ψ_{JT} : 熱特性パラメータ
 (ジャンクション - パッケージ上面中心間)

消費電力 P_C は入出力の電圧差と負荷電流、回路電流より求めることができます。

$$P_C = (V_{CC} - V_O) \times I_O + V_{CC} \times I_{CC}$$

P_C : 消費電力
 V_{CC} : 入力電圧
 V_O : 出力電圧
 I_O : 出力電流
 I_{CC} : 回路電流

・計算例 (SSOP5)

$V_{CC} = 8.0V$ 、 $V_O = 5.0V$ 、 $I_O = 50mA$ 、 $I_{CC} = 400\mu A$ のとき消費電力 P_C は、

$$\begin{aligned} P_C &= (V_{CC} - V_O) \times I_O + V_{CC} \times I_{CC} \\ &= (8.0V - 5.0V) \times 50mA + 8.0V \times 400\mu A \\ &= 0.153W \end{aligned}$$

となります。

この時、最大周囲温度 $T_{max} = 105^\circ C$ 、 $\theta_{JA} = 185.4^\circ C/W$ (4層基板実装時) とすると、

$$\begin{aligned} T_j &= T_{max} + P_C \times \theta_{JA} \\ &= 105^\circ C + 0.153W \times 185.4^\circ C/W \\ &= 133.4^\circ C \end{aligned}$$

となります。

次に、実動作時のパッケージ(モールド部分)上面中心温度 $T_T = 100^\circ C$ 、 $\Psi_{JT} = 40^\circ C/W$ (1層基板実装時) とすると、

$$\begin{aligned} T_j &= T_T + P_C \times \Psi_{JT} \\ &= 100^\circ C + 0.153W \times 40^\circ C/W \\ &= 106.1^\circ C \end{aligned}$$

となります。

上記計算にてマージンを確保できない場合は、基板の銅箔面積を広げる、基板層数を増やす、サーマル Via の本数を増やすなどの方法で、放熱性能を向上させることができます。

●入出力コンデンサについて

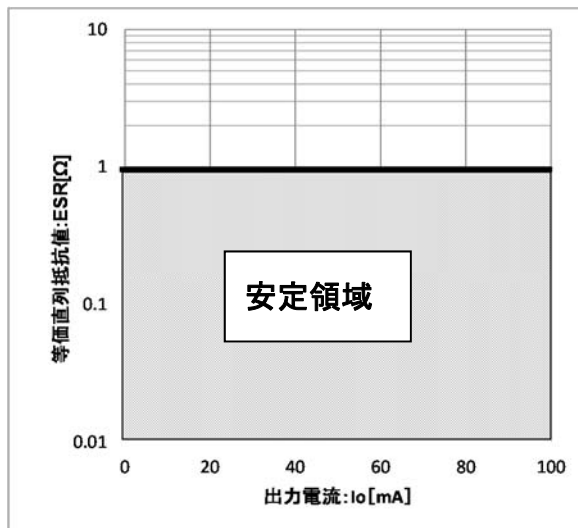
入力端子と GND 間、出力端子と GND 間のなるべくピンに近い位置にコンデンサを入れることを推奨いたします。入力端子と GND 間のコンデンサは電源インピーダンスが増加したときや引き回しが長い場合に有効となります。また、出力端子と GND 間の出力コンデンサは容量が大きいほど、安定度が増し出力負荷変動での特性も向上しますが、実装状態での確認をお願いいたします。また、セラミックコンデンサは一般的にばらつき・温度特性・直流バイアス特性があり、さらには使用条件により容量値が経時的に減少します。詳細のデータについては使用するメーカーにお問い合わせの上、セラミックコンデンサを選定していただくことをお勧めします。

●出力コンデンサの等価直列抵抗 (ESR) について

V_o - GND 間には発振止めのコンデンサを付加してください。コンデンサには一般的に ESR(Equivalent Series Resistance)があります。この ESR がある一定領域において、本 IC は安定動作します。安定領域に関しては右記の I_o -ESR 特性データを参照してください。

この特性データは出力に 2.2 μ F のセラミックコンデンサと抵抗を直列に組み合わせて、 $T_a = -40^{\circ}\text{C} \sim +105^{\circ}\text{C}$ 、 $V_{cc} \leq 25\text{V}$ の条件で測定しています。一般的にセラミックコンデンサ、タンタルコンデンサ、電解コンデンサの ESR はそれぞれ違います。使用されるコンデンサの ESR を確認し、安定領域内の範囲でのご使用をお願い致します。

ただし、測定方法の関係上、厳密には同容量の電解コンデンサの特性とは完全等価ではないのでご注意ください。また、基板の配線インピーダンスや入力電源インピーダンス、負荷のインピーダンスによっても特性が変化する為、ご使用になる実アプリケーション上での十分な確認をお願い致します。



●使用上の注意

1. 電源の逆接続について

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。

2. 電源ラインについて

基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。グラウンドラインについても、同様のパターン設計を考慮してください。また、LSI のすべての電源端子について電源-グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量低下が起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

3. グラウンド電位について

グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。

4. グラウンド配線パターンについて

小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で1点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

5. 熱設計について

万一、最高接合部温度を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。本仕様書の絶対最大定格に記載しています最高接合部温度を超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなどの対策をして、最高接合部温度を超えないようにしてください。

6. 推奨動作条件について

電気特性については各項目の条件下において保証されるものです。

7. ラッシュカレントについて

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

8. セット基板での検査について

セット基板での検査時に、インピーダンスの低いピンにコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

9. 端子間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けした場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

10. 未使用の入力端子の処理について

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

使用上の注意 — 続き

11. 各入力端子について

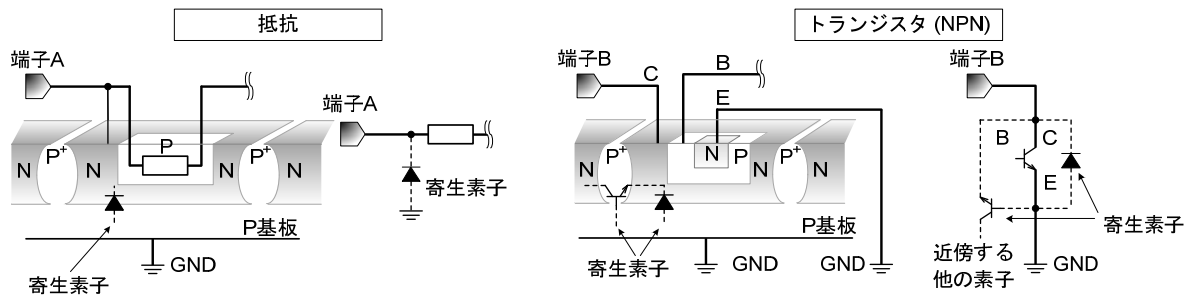
本 IC はモノリシック IC であり、各素子間に素子分離のための P+アイソレーションと、P 基板を有しています。この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。

例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、

○抵抗では、 $GND > (\text{端子 A})$ の時、トランジスタ(NPN)では $GND > (\text{端子 B})$ の時、P-N 接合が寄生ダイオードとして動作します。

○また、トランジスタ(NPN)では、 $GND > (\text{端子 B})$ の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。

IC の構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND(P 基板)より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。アプリケーションにおいて電源端子と各端子電圧が逆になった場合、内部回路または素子を損傷する可能性があります。例えば、外付けコンデンサに電荷がチャージされた状態で、電源端子が GND にショートされた場合などです。また、電源端子直列に逆流防止のダイオードもしくは各端子と電源端子間にバイパスのダイオードを挿入することを推奨します。



12. セラミック・コンデンサの特性変動について

外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮のうえ定数を決定してください。

13. 安全動作領域について

本製品を使用する際には、出力トランジスタが絶対最大定格を超えないよう設定してください。

14. 温度保護回路について

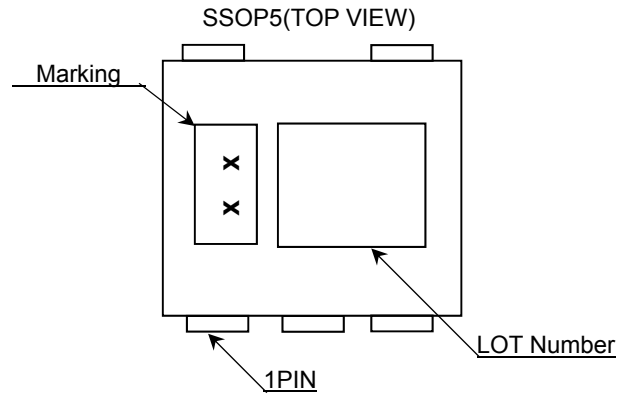
IC を熱破壊から防ぐための温度保護回路を内蔵しております。許容損失範囲内でご使用いただきますが、万が一許容損失を超えた状態が継続すると、チップ温度 T_j が上昇し温度保護回路が動作し出力パワー素子が OFF します。その後チップ温度 T_j が低下すると回路は自動で復帰します。なお、温度保護回路は絶対最大定格を超えた状態での動作となりますので、温度保護回路を使用したセット設計などは、絶対に避けてください。

15. 過電流保護回路について

出力には電流能力に応じた過電流保護回路が内部に内蔵されているため、負荷ショート時には IC 破壊を防止しますが、この保護回路は突発的な事故による破壊防止に有効なもので、連続的な保護回路動作、過渡時でのご使用に対応するものではありません。

●標印図

xx	出力電圧	標印
50	5.0V	XZ



●改訂記録

日付	Revision	改訂内容
2015.11.11	001	新規リリース
2016.02.03	002	P3 出力電圧精度(固定出力タイプ)規格値修正 入力電源電圧の Symbol を Vcc に統一 出力電圧の Symbol を Vo に統一
2017.02.15	003	P2 ブロック図の説明を追加 P3 電気的特性 温度範囲 25°Cと-40°C to 105°Cで重複している規格値を統合 P4 銅箔面積表記変更(74.2mm□ (正方形) → 74.2mm x 74.2mm) P5~7 Figure 2~13 C _{IN} 、C _{OUT} =1μF から推奨動作条件標準値 C _{IN} 、C _{OUT} =2.2μF のデータに変更 P9 Figure 21. Minimum Dropout Voltage をより適切な条件データ (Vcc=4.75V)に変更 P10 Figure 24. PSRR をより適切な条件データ(I _o =50mA)に変更 P11~13 リニアレギュレータの入力にサージ印加時の保護 追加 リニアレギュレータの逆電圧保護 追加 他セクションと重複する内容が記載されているため、Evaluation Board Circuit、Evaluation Parts List、Board Layout 削除 文書管理番号: TSZ02201-0GEG0A600050-1-1 → TSZ02201- 0G1G0A6000590-1-1

ご注意

ローム製品取扱い上の注意事項

- 極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器^(Note 1)、航空宇宙機器、原子力制御装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

- 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
 - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
 - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
- 本製品は、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
 - ①水・油・薬液・有機溶剤等の液体中でのご使用
 - ②直射日光・屋外暴露、塵埃中でのご使用
 - ③潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所でのご使用
 - ④静電気や電磁波の強い環境でのご使用
 - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合
 - ⑥本製品を樹脂等で封止、コーティングしてのご使用
 - ⑦はんだ付けの後に洗浄を行わない場合(無洗浄タイプのフラックスを使用された場合も、残渣の洗浄は確実にを行うことをお勧め致します)、又ははんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合
 - ⑧結露するような場所でのご使用
- 本製品は耐放射線設計はなされておられません。
- 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
- パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
- 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
- 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
- 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

- ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
- はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。(人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等)

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
 - ① 潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所での保管
 - ② 推奨温度、湿度以外での保管
 - ③ 直射日光や結露する場所での保管
 - ④ 強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き(梱包箱に表示されている天面方向)で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は、外国為替及び外国貿易法に定めるリスト規制貨物等に該当するおそれがありますので、輸出する場合には、ロームへお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等(ソフトウェア含む)との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。