

入力電圧 3.5 V ~ 36 V 出力スイッチ電流 4 A / 2.5 A / 1.25 A 1ch 降圧スイッチングレギュレータ

BD906xx-C series

概要

BD906xx-C seriesは外付け抵抗でスイッチング周波数を自由に設定可能な高耐圧 POWER MOSFET 内蔵スイッチングレギュレータです。広い入力電圧範囲 (3.5 V ~ 36 V、絶対最大定格 : 42V)、広い動作温度範囲 (-40 °C ~ +125 °C) が特長で、外部同期入力端子から入力された外部クロックとの同期動作も可能です。

特長

- AEC-Q100 対応 (Note 1)
 - Pch POWER MOSFET 内蔵
 - 100% ON Duty 動作
 - 外部同期機能
 - ソフトスタート機能 : 1.38 ms ($f_{sw} = 500 \text{ kHz}$)
 - カレントモード制御
 - 過電流保護機能
 - 低入力電圧誤動作防止機能
 - 温度保護機能
 - 負荷短絡保護機能
 - ハイパワー面実装 HRP7 パッケージ
 - ハイパワー小型面実装 HTSOP-J8 パッケージ
 - 42 V までロードダンプ対応
- (Note 1 : Grade 1)

重要特性

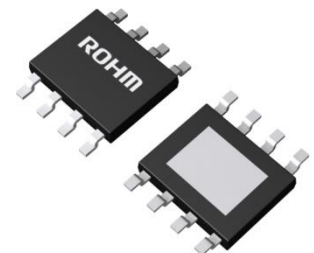
- 入力電圧範囲 : 3.5 V ~ 36 V
(ただし、一旦 3.9 V 以上にした後)
- 出力電圧範囲 : 0.8 V ~ V_{IN}
- 出力スイッチ電流 : 4 A / 2.5 A / 1.25 A (Max)
- スwitchング周波数範囲 : 50 kHz ~ 600 kHz
- 基準電圧精度 : $\pm 2 \%$ (-40 °C ~ +125 °C)
- シャットダウン時回路電流 : 0 μA (Typ)
- 動作温度範囲(T_a) : -40 °C ~ +125 °C

パッケージ

	W (Typ) x D (Typ) x H (Max)
HRP7	9.395 mm x 10.540 mm x 2.005 mm
HTSOP-J8	4.90mm x 6.00mm x 1.00mm



HRP7

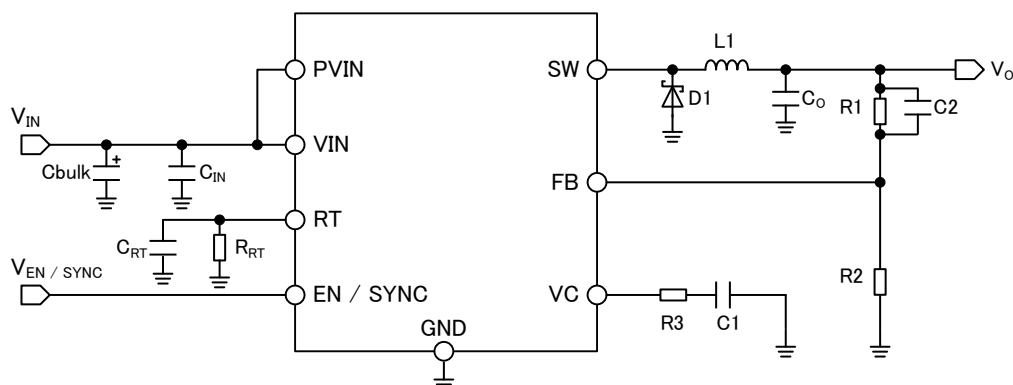


HTSOP-J8

用途

- 車載機器
(メーターパネル、カーマルチメディアなど)
- 産業機器
- その他電子機器

基本アプリケーション回路



ラインアップ

機種名	HRP7	BD90640HFP-C	BD90620HFP-C	-
	HTSOP-J8	BD90640EFJ-C BD90640UEFJ-C	BD90620EFJ-C BD90620UEFJ-C	BD90610EFJ-C BD90610UEFJ-C
出力スイッチ電流		4 A	2.5 A	1.25 A
入力電圧定格		42 V		
入力電圧範囲 (Note 1)		3.5 V ~ 36 V		
POWER MOSFET ON 抵抗		0.16 Ω (Typ)		
許容損失	HRP7 (Note 2)	6.98 W		
	HTSOP-J8 (Note 3)	3.10 W		

(Note 1) 一旦 3.9 V 以上にした後の入力電圧範囲です。

(Note 2) Ta = 25 °C 以上は 55.8 mW / °C で軽減します。

(JESD51-5, 7 に準拠した基板を使用。4 層 FR4 114.3 mm × 76.2 mm × 1.60 mm 表層銅箔 : ローム推奨ランドパターン + 測定用配線

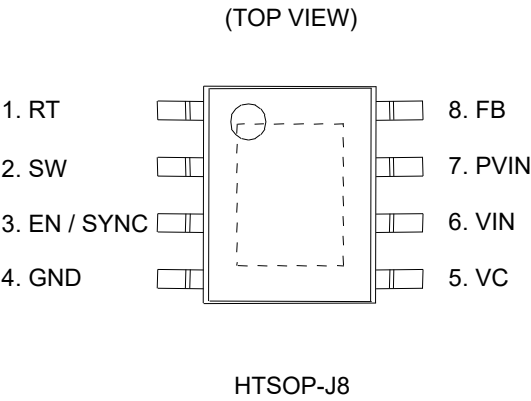
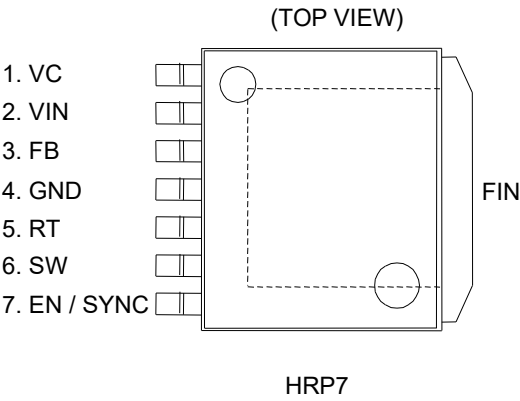
2 層、3 層、裏層銅箔面積 : 74.2 mm × 74.2 mm、銅箔厚(表裏層 / 内層) 70 μ m / 35 μ m、サーマルビア : ピッチ 1.2 mm 直径 Φ 0.30 mm)

(Note 3) Ta = 25 °C 以上は 24.8 mW / °C で軽減します。

(JESD51-5, 7 に準拠した基板を使用。4 層 FR4 114.3 mm × 76.2 mm × 1.60 mm 表層銅箔 : ローム推奨ランドパターン + 測定用配線

2 層、3 層、裏層銅箔面積 : 74.2 mm × 74.2 mm、銅箔厚(表裏層 / 内層) 70 μ m / 35 μ m、サーマルビア : ピッチ 1.2 mm 直径 Φ 0.30 mm)

端子配置図



端子説明

端子番号	端子名	機能
1	VC	エラーアンプ出力端子
2	VIN	電源入力端子
3	FB	出力電圧フィードバック端子
4	GND	GND 端子
5	RT	スイッチング周波数 設定抵抗接続端子
6	SW	出力端子
7	EN / SYNC	イネーブル端子、 外部クロック入力端子
FIN	-	GND 端子

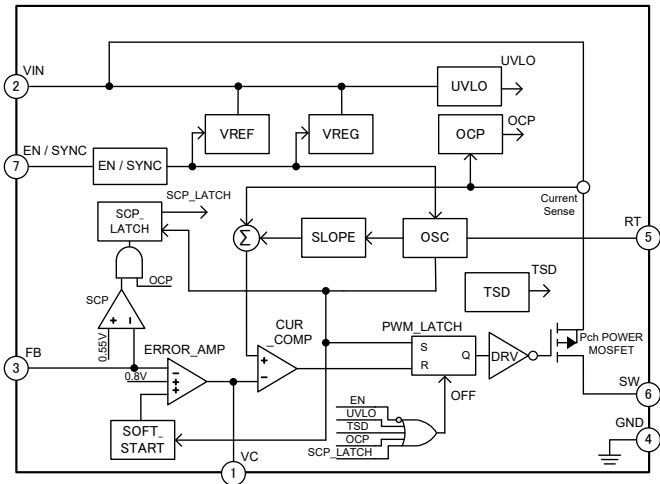
端子番号	端子名	機能
1	RT	スイッチング周波数 設定抵抗接続端子
2	SW	出力端子
3	EN / SYNC	イネーブル端子、 外部クロック入力端子
4	GND	GND 端子
5	VC	エラーアンプ出力端子
6	VIN (Note 1)	電源入力端子
7	PVIN (Note 1)	パワー系電源入力端子
8	FB	出力電圧フィードバック端子

(Note 1) VIN と PVIN は必ずショートしてご使用ください。

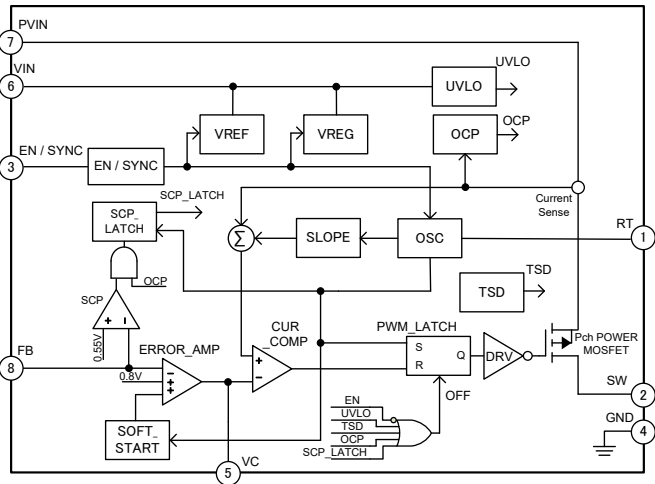
HRP7

HTSOP-J8

ブロック図



HRP7



HTSOP-J8

各ブロック動作説明

1. ERROR_AMP
基準電圧 0.8 V (Typ)と“FB”端子電圧を入力とする誤差増幅器です。エラーアンプ出力の“VC”により、スイッチングパルスの ON Duty 幅を制御します。“FB”端子を用いて出力電圧を設定します。また、“VC”端子に容量と抵抗を挿入することにより位相補償を調整できます。(p.17 ~ p.18 位相補償回路 R3、C1、C2 の選定 参照)
2. SOFT_START
電源投入時に ERROR_AMP の非反転入力電圧を徐々に上昇させ、スイッチングパルスの ON Duty を徐々に大きくすることにより、出力電圧のオーバーシュートを防止する機能です。ソフトスタート時間は 1.38 ms (Typ, $f_{sw} = 500$ kHz) です。この時間は、スイッチング周波数の設定によって変わります。(p.18 ソフトスタート時間 (T_{SS})の設定 参照)
3. EN / SYNC
“EN / SYNC”端子を 2.6 V 以上にすることにより回路を動作させることができます。また、“EN / SYNC”端子をオープンもしくは 0.8 V 以下にすることにより、回路をシャットダウンできます。また、“EN / SYNC”端子に外部クロックを印加することにより、外部同期動作が可能です。ただし、外部同期使用時は“RT”端子の外付け抵抗によりスイッチング周波数の許容範囲が制限されます。外部同期動作周波数の許容範囲は RT 設定周波数に対して 20 %以内となります。
例) $R_{RT} = 27$ k Ω の場合設定されたスイッチング周波数は 500 kHz なので、外部同期動作周波数の許容範囲は 400 kHz ~ 600 kHz となります。
4. OSC (Oscillator)
SLOPE に入力するパルス波を発生させる回路で“RT”端子と“GND”端子間に抵抗を接続することにより、50 kHz ~ 600 kHz のスイッチング周波数を設定できます。(p.16 Figure 13 参照)
OSC 出力は PWM_LATCH にクロック信号を送ります。また、OSC 出力はソフトスタート時間制御カウンタ、SCP_LATCH カウンタのクロックとしても使用しています。
5. SLOPE
OSC にて生成されたクロックからのこぎり波を生成するブロックです。生成されたのこぎり波は Current Sense と合成して CUR_COMP へ送られます。
6. CUR_COMP (Current Comparator)
Current Sense と SLOPE を合成したのこぎり波と ERROR_AMP の出力を比較した後、PWM_LATCH に信号を送ります。
7. PWM_LATCH
OSC 出力 (セット)と CUR_COMP 出力 (リセット)を入力するラッチ回路です。PWM 制御信号を出力します。
8. TSD (Thermal Shut Down)
温度保護回路です。IC の熱破壊・熱暴走を防止するために、チップ温度が上昇し約 175 °C (Typ)以上になると出力 Pch POWER MOSFET が OFF します。その後、チップ温度が一定温度に低下すると復帰します。ただし、温度保護回路は本来 IC 自身を保護する目的で内蔵しておりますので、チップ温度は $T_{jmax} = 150$ °C 未満での熱設計を行ってください。
9. OCP (Over Current Protection)
過電流保護回路です。出力 Pch POWER MOSFET が ON している時に、ドレイン-ソース間電圧 (ON 抵抗×負荷電流) が IC 内部で設定される基準電圧値を超えると過電流保護が動作します。また、この過電流保護は自己復帰型となっています。過電流保護が動作すると ON Duty が小さくなり、出力電圧が低下します。
ただし、これらの保護回路は突発的な事故による破壊防止に有効的なもので、連続的な保護回路動作 (例えば出力電流能力を大きく上回る負荷が常時接続される場合など)でのご使用は避けてください。
10. SCP (Short Current Protection) / SCP_LATCH
負荷短絡保護回路です。出力電圧が約 70 %以下になっていることを検出し、かつ過電流保護 (OCP)を検出すると出力 Pch POWER MOSFET を OFF します。この負荷短絡保護はスイッチング周期 $\times 1024$ [s]の間保持された後解除し、ソフトスタートを伴って再起動します。出力 Pch POWER MOSFET の OFF 時間を延ばすことで出力平均電流を小さくします。また、電源立ち上げ時は、起動不良を防止するため出力電圧が設定した電圧値に達するまでこの機能はマスクされています。
11. UVLO (Under Voltage Lock-Out)
低電圧誤動作防止回路です。電源起動時、または入力電圧低下時における内部回路の誤動作を防止します。電源電圧及び内部レギュレータ電圧をモニタしており、電源電圧が 3.24 V (Typ)以下になると出力 Pch POWER MOSFET が OFF します。UVLO 解除時はソフトスタートを伴って再起動します。
なお、UVLO の検出電圧値と解除電圧値には 280 mV (Typ)のヒステリシスを有しています。
12. DRV (Driver)
出力 Pch POWER MOSFET のゲートを駆動するドライバ回路です。本 IC では入力電源低電圧時にゲート駆動電圧を切り替えることで、入力電源低電圧時における出力 Pch POWER MOSFET の ON 抵抗値の増加を軽減しています。

絶対最大定格 (Ta = 25 °C)

項 目		記号	定 格	単位
入力電源電圧		V _{IN} , PV _{IN}	-0.3 ~ +42	V
EN / SYNC 端子電圧		V _{EN} / SYNC	-0.3 ~ V _{IN}	V
RT, VC, FB 端子電圧		V _{RT} , V _{VC} , V _{FB}	-0.3 ~ +7	V
許容損失 (Note1)	HRP7 (Note2)	Pd	6.98	W
	HTSOP-J8 (Note3)		3.10	
保存温度範囲		T _{stg}	-55 ~ +150	°C
最大接合部温度		T _{jmax}	150	°C

(Note 1) Pd を超えないこと。

(Note 2) Ta = 25 °C 以上は 55.8 mW / °C で軽減します。

(JESD51-5, 7 に準拠した基板を使用。4 層 FR4 114.3 mm × 76.2 mm × 1.60 mm 表層銅箔 : ローランド推奨ランドパターン + 測定用配線
2 層、3 層、裏層銅箔面積 : 74.2 mm × 74.2 mm、銅箔厚 (表裏層 / 内層) 70 μm / 35 μm、サーマルビア : ピッチ 1.2 mm 直径 Φ0.30 mm)

(Note 3) Ta = 25 °C 以上は 24.8 mW / °C で軽減します。

(JESD51-5, 7 に準拠した基板を使用。4 層 FR4 114.3 mm × 76.2 mm × 1.60 mm 表層銅箔 : ローランド推奨ランドパターン + 測定用配線
2 層、3 層、裏層銅箔面積 : 74.2 mm × 74.2 mm、銅箔厚 (表裏層 / 内層) 70 μm / 35 μm、サーマルビア : ピッチ 1.2 mm 直径 Φ0.30 mm)

注意 : 印加電圧及び動作周囲温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施して頂くようご検討をお願いします。

推奨動作条件

項 目		記号	動作範囲		単位
			Min	Max	
動作電源電圧 (Note 1)		V _{IN} , PV _{IN}	3.5	36	V
動作周囲温度		T _{opr}	-40	+125	°C
出力スイッチ電流 (Note2)	BD90640HFP-C BD90640EFJ-C BD90640UEFJ-C	I _{SW40}	-	4	A
	BD90620HFP-C BD90620EFJ-C BD90620UEFJ-C	I _{SW20}	-	2.5	A
	BD90610EFJ-C BD90610UEFJ-C	I _{SW10}	-	1.25	A
出力電圧設定		V _O	0.8	V _{IN}	V
最小 ON パルス幅		T _{ON_MIN}	250	-	ns
スイッチング周波数		f _{SW}	50	600	kHz
スイッチング周波数設定抵抗値		R _{RT}	22	330	kΩ
外部同期周波数		f _{SYNC}	50	600	kHz
RT 設定周波数に対する外部同期周波数設定		f _{SYNC_RT}	-20	+20	%
外部クロック ON Duty		D _{SYNC}	10	90	%
入力コンデンサ容量値		C _{IN}	2.4 (Note 3)	-	μF

(Note 1) 一旦 3.9 V 以上にした後の電圧範囲です。

(Note 2) 出力 DC 電流+コイルのリプル電流を含めた電流範囲です。

(Note 3) セラミックコンデンサを推奨します。容量はばらつき、温度特性、DC バイアス特性、経時変化を含めて最小を下回らないように設定してください (P.15 入力コンデンサ C_{IN} / C_{bulk} 定数の設定 参照)。また基板パターンやコンデンサの位置によって誤動作する可能性がありますので基板レイアウトの注意点(P.30)をご参照の上、設計をお願いします。

電氣的特性(特に指定のない限り $-40\text{ }^{\circ}\text{C} \leq T_a \leq +125\text{ }^{\circ}\text{C}$, $V_{IN} = 13.2\text{ V}$, $V_{EN}/\text{SYNC} = 5\text{ V}$ とする)

項 目		記号	規 格 値			単位	条 件
			最小	標準	最大		
【回路全体】							
シャットダウン時回路電流		I _{SDN}	-	0	5	μA	V _{EN / SYNC} = 0 V, Ta < 105 °C
回路電流		I _{IN}	-	2.2	3.3	mA	I _O = 0 A, V _{FB} = 2 V
【SW】							
POWER MOSFET ON 抵抗		R _{ON}	-	0.16	0.32	Ω	I _{SW} = 30 mA
過電流保護 動作出力 スイッチ電流 (Note 1)	BD90640HFP-C BD90640EFJ-C BD90640UEFJ-C	I _{SWLIMIT40}	4.0	6.4	-	A	
	BD90620HFP-C BD90620EFJ-C BD90620UEFJ-C	I _{SWLIMIT20}	2.5	4.3	-	A	
	BD90610EFJ-C BD90610UEFJ-C	I _{SWLIMIT10}	1.25	2.20	-	A	
出力リーク電流		I _{OLK}	-	0	5	μA	V _{IN} = 36 V, V _{EN / SYNC} = 0 V, Ta < 105 °C
【ERROR_AMP】							
基準電圧 1		V _{REF1}	0.792	0.800	0.808	V	V _{VC} = V _{FB} , Ta = 25 °C
基準電圧 2		V _{REF2}	0.784	0.800	0.816	V	V _{VC} = V _{FB}
基準電圧入力変動		ΔV _{REF}	-	0.5	-	%	3.5 V ≤ V _{IN} ≤ 36 V
入力バイアス電流		I _B	-1.0	-	+1.0	μA	
VC シンク電流		I _{VCSINK}	-76.5	-54.0	-31.5	μA	V _{VC} = 1.25 V, V _{FB} = 1.3 V
VC ソース電流		I _{VCSOURCE}	31.5	54.0	76.5	μA	V _{VC} = 1.25 V, V _{FB} = 0.3 V
相互コンダクタンス		G _{EA}	135	270	540	μA / V	I _{VC} = ±10 μA, V _{VC} = 1.25 V
ソフトスタート時間		T _{SS}	1.13	1.38	1.63	ms	R _{RT} = 27 kΩ
【CUR_COMP】							
相互コンダクタンス		G _{CS}	-	5.2	-	A / V	
【OSC】							
スイッチング周波数		f _{SW}	450	500	550	kHz	R _{RT} = 27 kΩ
周波数入力変動		Δf _{SW}	-	1	-	%	3.5 V ≤ V _{IN} ≤ 36 V
【EN / SYNC】							
スレッシュホールド電圧		V _{EN / SYNC}	0.8	1.9	2.6	V	
流入電流		I _{EN / SYNC}	-	23	50	μA	V _{EN / SYNC} = 5 V
【UVLO】							
UVLO 検出電圧		V _{UVLO_ON}	-	3.24	3.50	V	
UVLO 解除電圧		V _{UVLO_OFF}	-	3.52	3.90	V	
UVLO ヒステリシス		V _{UVLO_HYS}	-	280	-	mV	

(Note 1) 出力 DC 電流+コイルのリプル電流を含めた電流範囲です。

特性データ(参考データ)

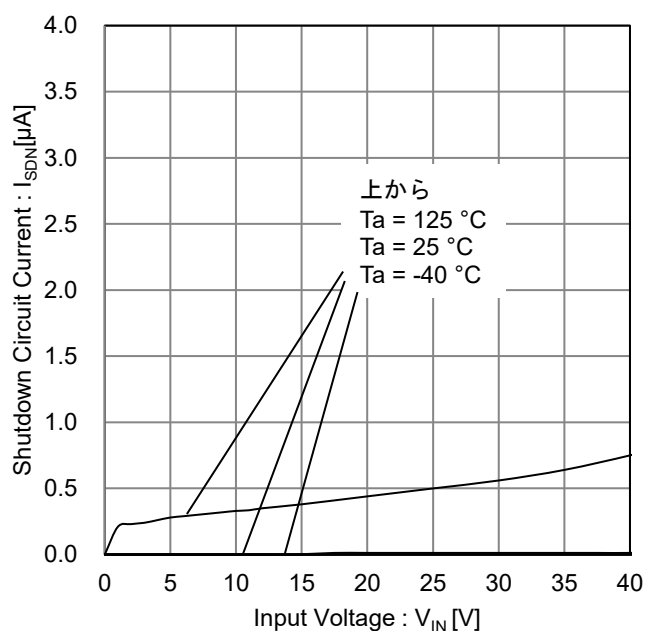


Figure 1. Shutdown Circuit Current vs Input Voltage
(シャットダウン時回路電流)

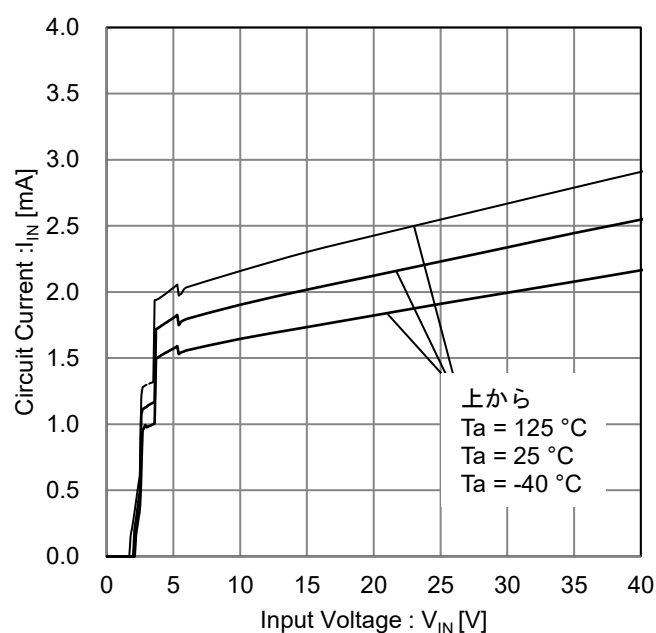


Figure 2. Circuit Current vs Input Voltage
(回路電流)

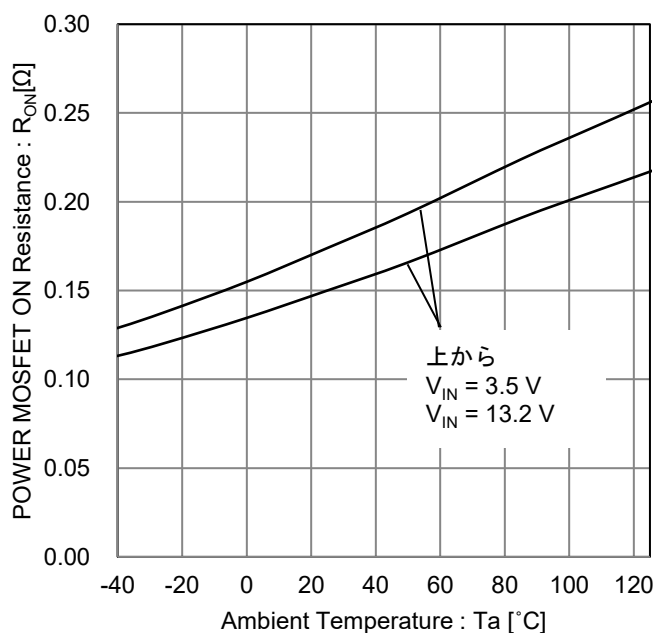


Figure 3. POWER MOSFET ON Resistance vs
Ambient Temperature
(POWER MOSFET ON 抵抗)

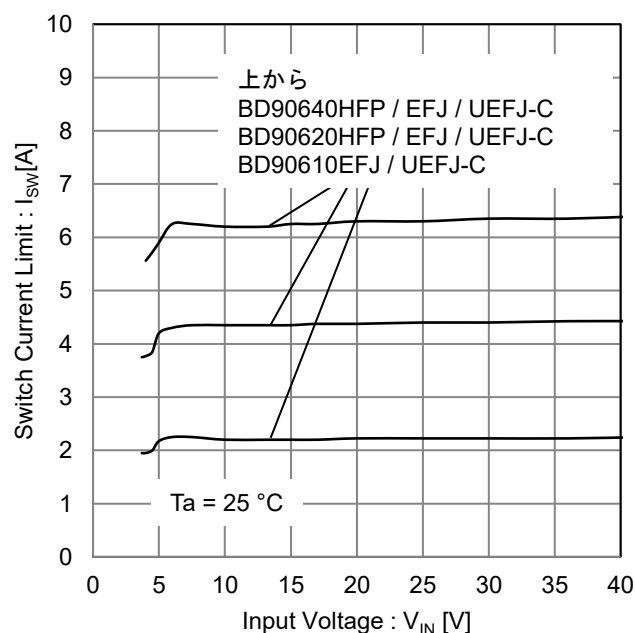
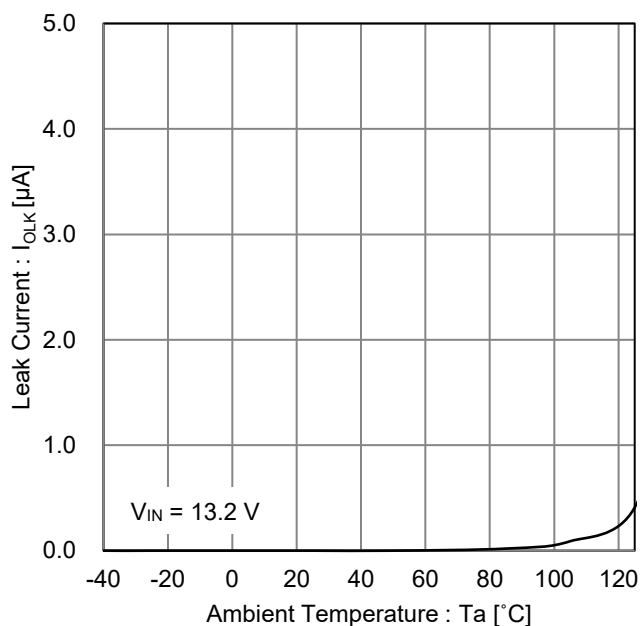
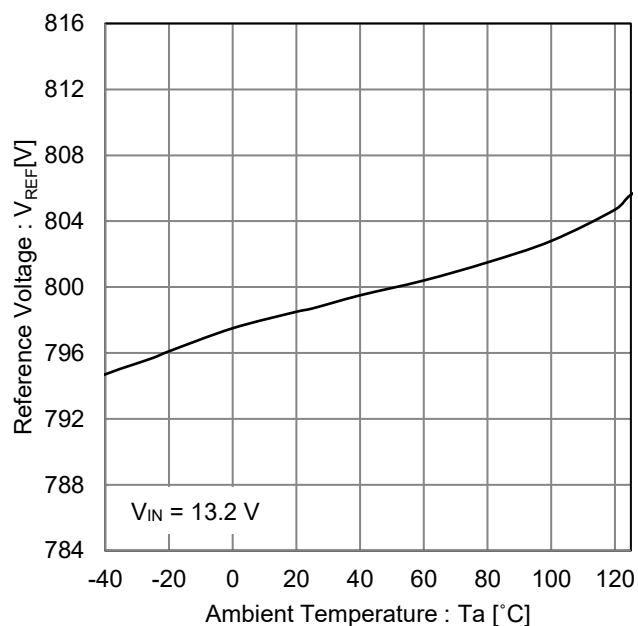
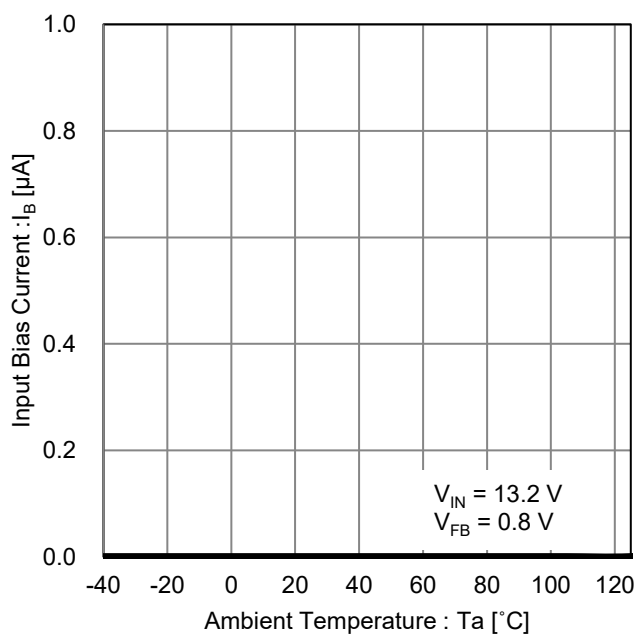
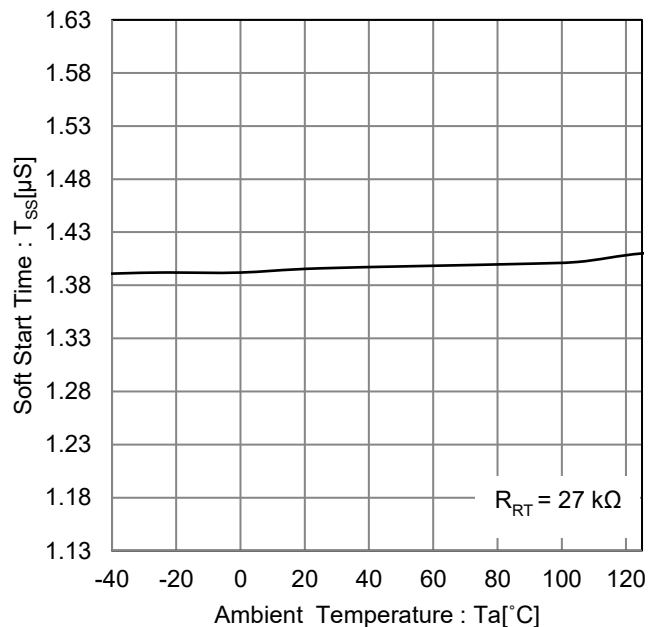


Figure 4. Switch Current Limit vs Input Voltage
(過電流保護動作出力スイッチ電流)

特性データ(参考データ) — 続き

Figure 5. Leak Current vs Ambient Temperature
(出力リーク電流)Figure 6. Reference Voltage vs Ambient Temperature
(基準電圧)Figure 7. Input Bias Current vs Ambient Temperature
(入力バイアス電流)Figure 8. Soft Start Time vs Ambient Temperature
(ソフトスタート時間)

特性データ(参考データ) — 続き

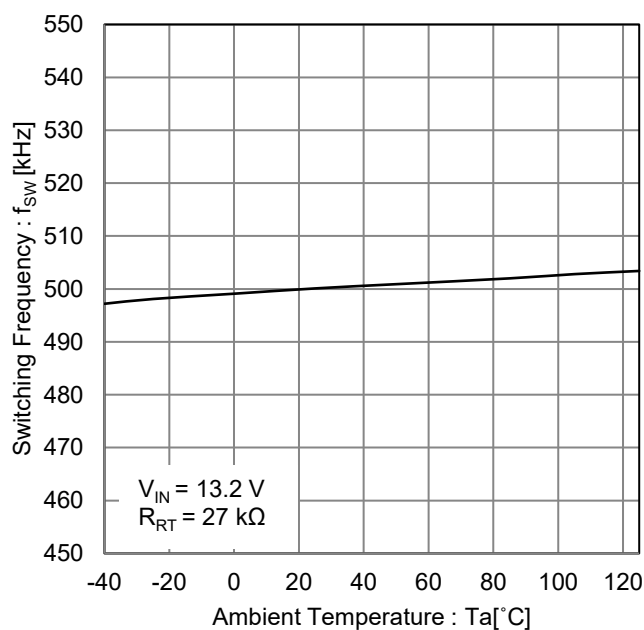


Figure 9. Switching Frequency vs Ambient Temperature
(スイッチング周波数)

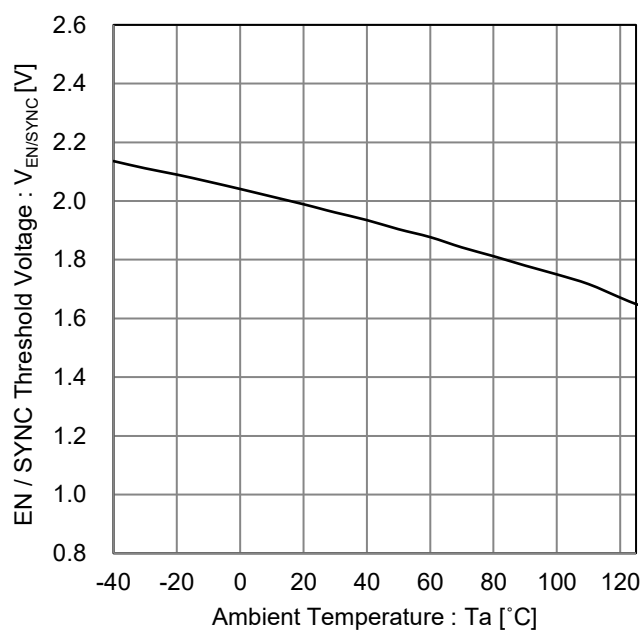


Figure 10. EN / SYNC Threshold Voltage
vs Ambient Temperature
(EN / SYNC スレッシュホールド電圧)

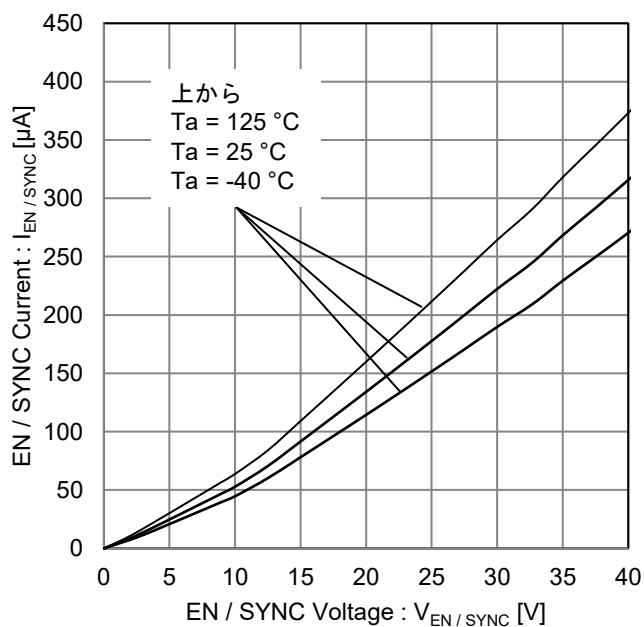


Figure 11. EN / SYNC Current vs EN / SYNC Voltage
(EN / SYNC 流入電流)

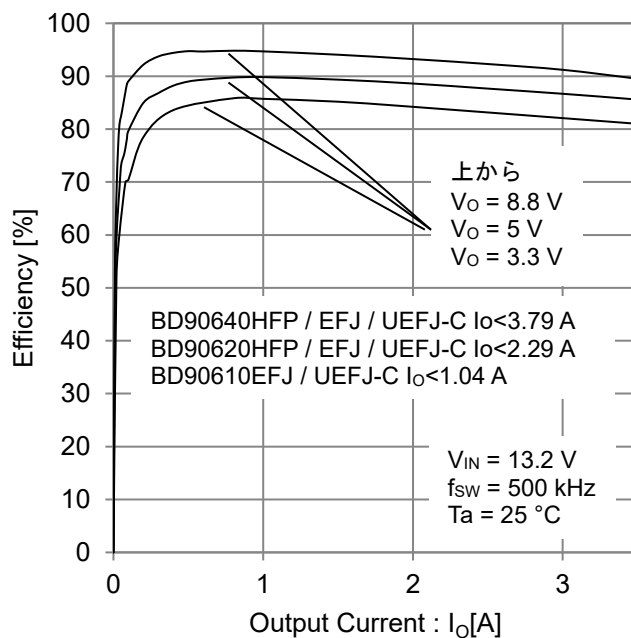
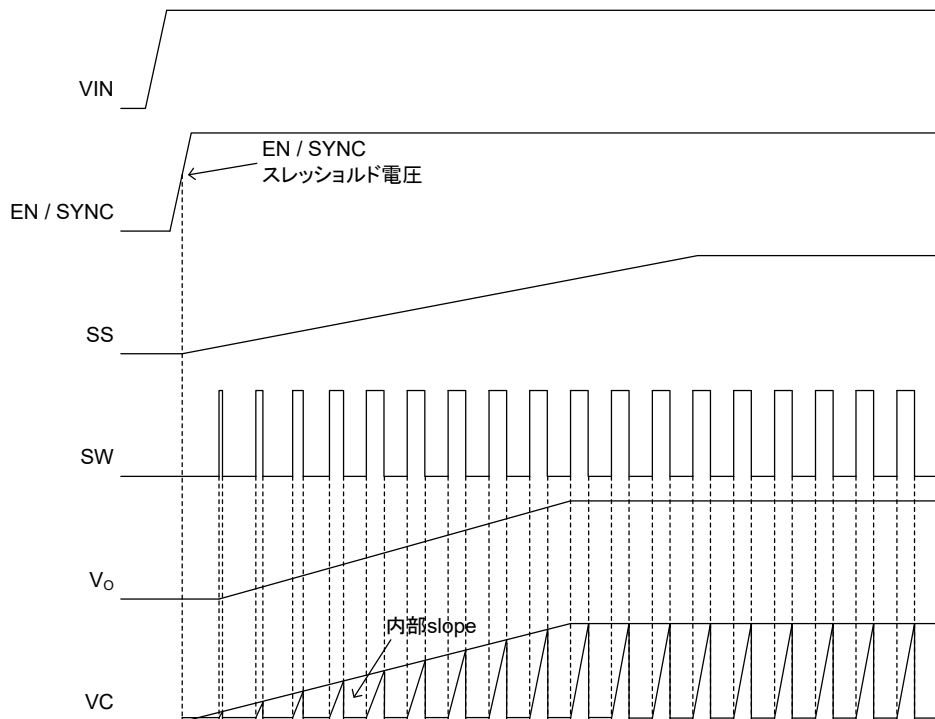


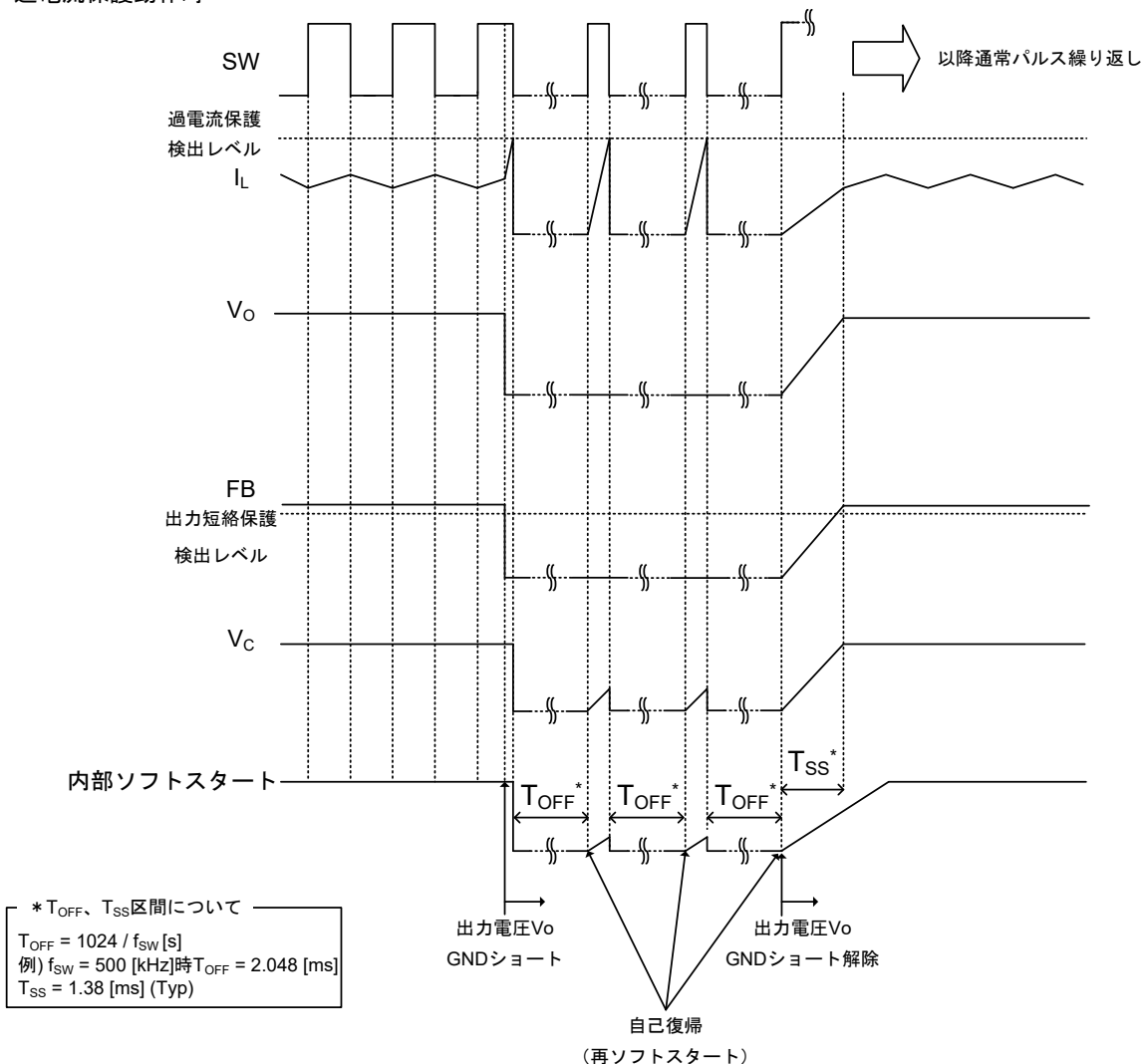
Figure 12. Efficiency vs Output Current
(効率)

タイミングチャート

1. 入力電源起動時



2. 過電流保護動作時



外部同期機能

外部同期動作を使用するには“RT”端子に周波数設定抵抗を接続した状態で“EN / SYNC”端子に外部クロック信号を入力します。外部同期使用時は“RT”端子の外付け抵抗によりスイッチング周波数の設定可能範囲が制限されます。設定可能範囲は RT 設定周波数に対して $\pm 20\%$ 以内となります。

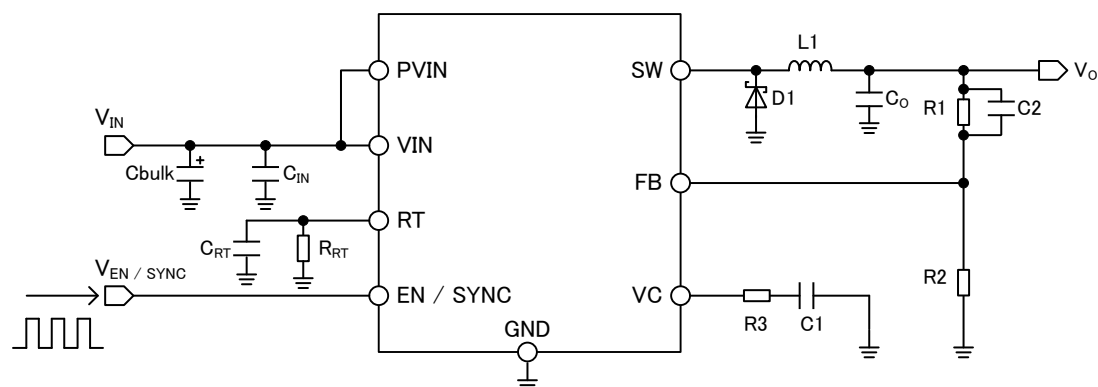
例) $R_{RT} = 27\text{ k}\Omega$ の場合

設定されたスイッチング周波数は 500 kHz なので、外部同期周波数の許容範囲は 400 kHz ~ 600 kHz となります。

また、外部クロックの LOW 電圧は 0.8 V 以下、HIGH 電圧は 2.6 V 以上 (HIGH 電圧が約 11 V 以上になると EN / SYNC 流入電流が増加しますので注意してください) に設定してください。

立ち上がり (下がり) のスルーレートは $20\text{ V}/\mu\text{s}$ 以上、ON Duty は 10 % ~ 90 % の範囲で設定してください。

なお、外部クロックの立ち上がりを 3 回検出した後、4 回目から同期します。

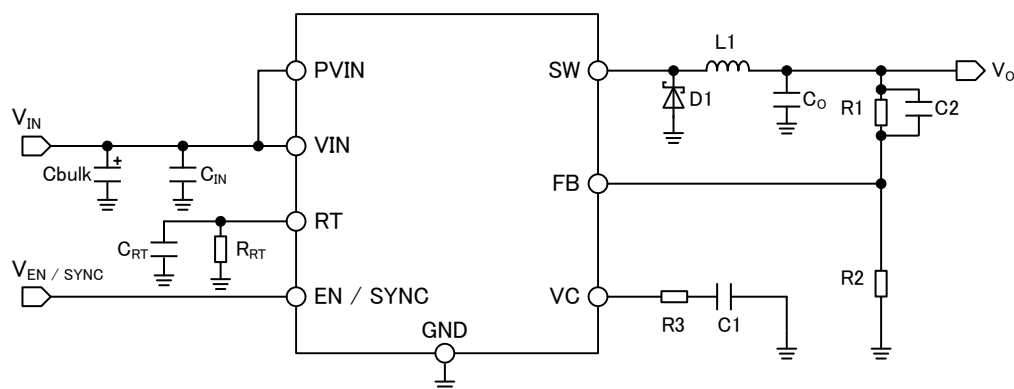


外部同期使用回路例

アプリケーション部品選定方法

電源を設計するにあたり必要なパラメータは下記になります。

項目	記号	仕様例
入力電圧	V_{IN}	6 V ~ 18 V
出力電圧	V_O	5 V
出力リップル電圧	ΔV_{PP}	20 mVp-p
出力電流	I_O	Min 1.0 A / Typ 1.5 A / Max 2.0 A
スイッチング周波数	f_{SW}	500 kHz
動作周囲温度	T_{opr}	-40 °C ~ +105 °C



アプリケーション回路例

1. 出力 L1 の選定

スイッチングレギュレータでは、負荷に連続的な電流を供給するために、出力電圧の平滑用の LC フィルタが必要です。インダクタンスは大きな値を選択すると、インダクタに流れるインダクタリップル電流 ΔI_L が小さくなり、出力リップル電圧 ΔV_{PP} が小さくなりますが、インダクタのサイズ・コストとのトレードオフになります。

インダクタンス値は次式により求められます。

$$L = \frac{(V_{IN(Max)} - V_O) \times V_O}{V_{IN(Max)} \times f_{SW} \times \Delta I_L} \quad [H]$$

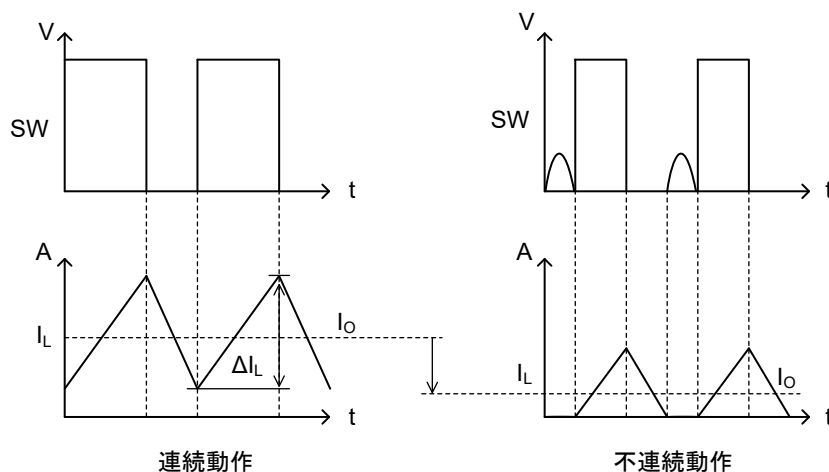
($V_{IN(Max)}$: 最大入力電圧)

ΔI_L は最大出力電流の 30 % 程度に設定します。

不連続動作を避ける場合は I_L が連続で流れ続けるように ΔI_L を設定します。連続動作する条件は次式により求められます。

$$I_O > \frac{(V_{IN(Max)} - V_O) \times V_O}{2 \times V_{IN(Max)} \times f_{SW} \times L} \quad [A]$$

(I_O : 負荷電流)



アプリケーション部品選定方法 — 続き

ΔI_L が小さくなると、インダクタのコア損失 (鉄損)、出力コンデンサの ESR による損失、 ΔV_{PP} が小さくなります。 ΔV_{PP} は次式により求められます。

$$\Delta V_{PP} = \Delta I_L \times ESR + \frac{\Delta I_L}{8 \times C_O \times f_{SW}} \quad [V] \quad \dots \dots (a)$$

(ESR : 出力コンデンサ等価直列抵抗、 C_O : 出力コンデンサ容量)

一般的にセラミックコンデンサは低 ESR であるため、 ΔI_L が大きくても目標の ΔV_{PP} を満足します。その場合、不連続動作で使用することも可能です。メリットとしてはインダクタンス値を小さく設定できることです。インダクタンス値が小さければ定格電流が大きく小型のインダクタを選択できるため、セットの省スペース化に貢献します。

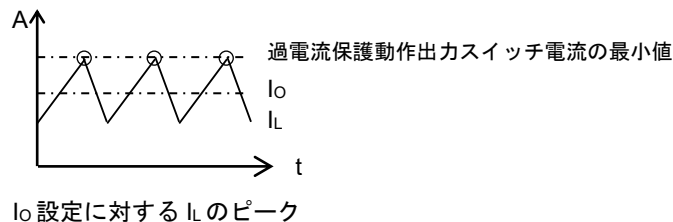
デメリットは、インダクタのコア損失の増加、最大出力電流低下です。また、出力コンデンサ C_O にその他のコンデンサ(電解コンデンサ、タンタルコンデンサ、導電性高分子など)をご使用の際はメーカーのデータシートより ESR を確認し、 ΔV_{PP} が許容範囲内に収まるように ΔI_L を決定します。

特に、電解コンデンサは低温時の容量低下が顕著であるため、 ΔV_{PP} が増大します。低温での使用時は注意が必要です。

なお、最大出力電流については、次式の通過電流保護動作出力スイッチ電流に制限されます。

$$I_{O(Max)} = I_{SWLIMIT(Min)} - \frac{\Delta I_L}{2} \quad [A]$$

($I_{O(Max)}$: 最大出力電流、 $I_{SWLIMIT(Min)}$: 過電流保護動作出力スイッチ電流の最小値)



カレントモード制御では ON Duty $\geq 50\%$ にて連続動作で動作している場合、サブハーモニック発振を起こす場合があります。本 IC には、サブハーモニック発振を防止する目的でスロープ補償回路が内蔵されております。サブハーモニック発振は出力スイッチ電流 I_L の増加率に依存しており、インダクタンス値を小さくし I_L の傾きを大きくすると、サブハーモニック発振を引き起こす可能性があります。また、インダクタンス値を大きくし I_L の傾きを小さくすると、十分な安定性を確保できない可能性があります。安定した動作をするためには、インダクタンス値は次式を満たす範囲にしてください。

$$L \geq \frac{2D-1}{2(1-D)} \times R_S \times \frac{V_{IN(Min)} - V_O}{m} \quad [H]$$

$$D = \frac{V_O}{V_{IN(Min)}}$$

$$m = 6 \times f_{SW} \times 10^{-6}$$

(D : スイッチングパルス ON Duty、 R_S : 電流帰還係数(4.0 $\mu A/A$)、 m : スロープ補償の電流の傾き)
 インダクタの種類には、シールドタイプ (閉磁路タイプ) を推奨します。ノイズの気にならない、コスト重視のアプリケーションであれば開磁路タイプでも問題ありません。その際、磁界放射により隣接する部品への影響が考えられるため、部品間に余裕のあるレイアウトを心がけてください。
 フェライト・コアタイプのインダクタについては特に、磁気飽和にご注意ください。すべての使用状態で、コアが飽和しない必要があります。定格電流の規定は各メーカーにより異なるので注意が必要です。
 アプリケーションの最大周囲温度における定格電流をメーカーにご確認ください。

アプリケーション部品選定方法 — 続き

2. 出力コンデンサ C_O の選定

出力コンデンサは、式(a)より必要な ESR に基づき選定します。ESR の小さなコンデンサを使用することで ΔV_{PP} を小さくできます。この要件を満たす最適な選択として、セラミックコンデンサがあります。セラミックコンデンサは低 ESR であることに加え、小型であるためセットの省スペース化にも貢献します。メーカーのデータシートより、ESR の周波数特性をご確認いただき、使用するスイッチング周波数での ESR が低いものをご選定ください。

セラミックコンデンサは DC バイアス特性が顕著であるため注意が必要です。通常セラミックコンデンサの定格電圧は、最大出力電圧の 2 倍以上が望まれます。定格電圧が高いものを選定することで、DC バイアス特性の影響を低減することができます。また、温度特性を良好に保つため、X7R 以上の特性のものを推奨します。大容量セラミックコンデンサは定格電圧が低いため、出力電圧が高いアプリケーションでは選択が困難になります。

その場合は、セラミックコンデンサを複数個並列に接続することや、電解コンデンサを選択することを推奨します。電解コンデンサをご使用の際は出力電圧の 1.2 倍以上の定格電圧のものをご選択ください。電解コンデンサは高耐圧、大容量、DC バイアス特性がほとんどなく、一般的に安価です。主な故障モードがオープンであることより、車載など信頼性の要求されるアプリケーションでは有効な選択です。デメリットとして、比較的 ESR が大きい、低温時の容量低下があります。低温時特に ΔV_{PP} が増大するため注意が必要です。また、ドライアップがあるため寿命の定義があるのもこのコンデンサの特徴です。

タンタルコンデンサ、導電性高分子ハイブリッドアルミ電解コンデンサについては電解コンデンサのデメリットである温度特性に関して、非常に良好な特性を持っています。また電解コンデンサと比べて ESR が小さいため、広い温度範囲で比較的小さなリップル電圧を得ることができます。電解コンデンサ同様、DC バイアス特性もほとんどないため設計を容易にします。通常、タンタルコンデンサは出力電圧の 2 倍、導電性高分子ハイブリッドアルミ電解コンデンサについては出力電圧の 1.2 倍程度の定格電圧のものを選択します。タンタルコンデンサのデメリットは故障モードがショートであること、耐圧が低いことです。車載など信頼性の要求されるアプリケーションでは一般的に選択されません。導電性高分子ハイブリッドアルミ電解コンデンサの故障モードはオープンであるため、信頼性の要求には有効ですが、デメリットとしては一般的に高価であることです。

出力 P_{ch} POWER MOSFET 降圧スイッチングレギュレータは入力電圧 V_{IN} を低下させ、入出力電圧間差が小さくなると 100 %ON Duty となる前にスイッチングパルスが抜け始めます。

それにより、スイッチングパルスが抜けると出力リップル電圧が増加する場合があります。

出力リップル電圧の改善が必要な場合、出力コンデンサ C_O に以下の対策の検討をお願いします。

- ・セラミックコンデンサ、導電性高分子ハイブリッドアルミ電解コンデンサなどの低 ESR コンデンサを使用。
- ・出力コンデンサ C_O の容量値の増加。

これらのコンデンサは定格リップル電流が規定されております。

次式で求まる出力リップル電流の RMS 値 I_{CO(RMS)} が定格リップル電流を超えないようご注意ください。

$$I_{CO(RMS)} = \frac{\Delta I_L}{\sqrt{12}} \quad [A]$$

また、出力につくすべてのコンデンサの合計値 C_{O(Max)} は次式を満たす範囲にしてください。

$$C_{O(Max)} < \frac{T_{SS(Min)} \times (I_{SWLIMIT(Min)} - I_{SWSTART(Max)})}{V_O} \quad [F]$$

(I_{SWLIMIT(Min)} : 過電流保護動作出力スイッチ電流の最小値、

T_{SS(Min)} : ソフトスタート時間の最小値、

I_{SWSTART(Max)} : 起動時に流れる負荷による出力スイッチ電流の最大値)

上記を外れると起動不良などが発生する可能性があります。特に容量値が極端に大きい場合、起動時の突入電流により過電流保護が動作し、出力が起動しない可能性がありますのでセットでの十分な確認をお願いします。

過渡応答性、ループの安定動作は C_O に依存します。位相補償回路の設定をご確認のうえご選定ください。

また、入力電圧変動、負荷変動が大きい場合などは、仕様に依りて実アプリケーションにて十分ご確認の上、容量値の決定をお願い致します。

アプリケーション部品選定方法 — 続き

3. 入力コンデンサ C_{IN} 、 C_{bulk} の選定

入力コンデンサには、デカップリングコンデンサ C_{IN} とバルクコンデンサ C_{bulk} の 2 種類があります。
 デカップリングコンデンサ C_{IN} にはセラミックコンデンサが必要です。このセラミックコンデンサは V_{IN} ピンの極力近くに配置することで効果を発揮します。容量値は 2.4 μF 以上、定格電圧は最大入力電圧の 1.2 倍以上、通常時入力電圧の 2 倍以上のものを推奨します。容量値はばらつき、温度特性、DC バイアス特性、経時変化を含めて最小を下回らないように設定してください。また基板パターンやコンデンサの位置によって誤動作する可能性がありますので基板レイアウトの注意点 (P.30) をご参照のうえ、設計をお願いします。

バルクコンデンサ C_{bulk} はオプションであり、ライン電圧の低下を防ぎ、入力電圧を保持するバックアップ電源の役割を果たします。バルクコンデンサ C_{bulk} には大容量の低 ESR 電解コンデンサが適しています。容量値はセットによって最適な値を選定する必要があります。その際、コンデンサの定格リップル電流を超えないようご注意ください。入力リップル電流の RMS 値は次式で求められます。

$$I_{CIN(RMS)} = I_{O(MAX)} \cdot \frac{\sqrt{V_O \times (V_{IN} - V_O)}}{V_{IN}} \quad [\text{A}]$$

($I_{CIN(RMS)}$) : 入力リップル電流 RMS 値)

また、車載など信頼性の必要なアプリケーションでは、電解コンデンサのドライアップに対応するため複数個並列に接続することを推奨します。セラミックコンデンサについてもショート破壊によるリスクを低減するため、2 直列+2 並列構造にすることをお勧めします。2 直列、2 並列構造をそれぞれ 1pack にまとめたものも各コンデンサメーカーでラインアップされているため、各メーカーへご確認ください。

容量値は電源から V_{IN} までの配線が長いなど、入力側のインピーダンスが高い場合は高容量が必要になります。実使用状態にて、過渡応答時の V_{IN} の低下によって、出力が OFF する、出力がオーバーシュートするなど動作に問題がないことを検証する必要があります。

4. 出力電圧設定抵抗 R_1 、 R_2 の選定

出力電圧は次式により求められます。

$$V_O = 0.8 \times \frac{R_1 + R_2}{R_2} \quad [\text{V}]$$

バイアス電流による誤差を小さくするため、帰還抵抗 R_2 は 30 k Ω 以下に設定してください。また、 $R_1 + R_2$ が小さいと電源効率が低下するため、帰還抵抗に流れる電流は出力電流 I_O に対して十分小さくなるよう設定してください。

アプリケーション部品選定方法 — 続き

5. ショットキーバリアダイオード D1 の選定

Diには順方向電圧が小さく、逆回復時間が短いショットキーバリアダイオードを使用します。
 選択するうえで重要なパラメータは、平均整流電流と直流逆方向電圧です。平均整流電流 $I_{F(AVG)}$ は次式で求められます。

$$I_{F(AVG)} = I_{O(MAX)} \times \frac{V_{IN(MAX)} - V_O}{V_{IN(MAX)}} \quad [A]$$

ショットキーバリアダイオード平均整流電流の絶対最大定格は、 $I_{F(AVG)}$ の 1.2 倍以上、直流逆方向電圧の絶対最大定格は最大入力電圧の 1.2 倍以上必要です。

ダイオードの損失 P_{Di} は次式で求められます。

$$P_{Di} = I_{O(MAX)} \times \frac{V_{IN(MAX)} - V_O}{V_{IN(MAX)}} \times VF \quad [W]$$

(VF : $I_{O(MAX)}$ 時の順方向電圧)

順方向電圧が小さく、逆回復時間が短いものを選択すると高効率が得られます。順方向電圧は Max0.65 V 以下のものをご選定ください。それより大きいものを使用すると内部素子破壊の恐れがあるのでご注意ください。

通常、ショットキーバリアダイオードの逆回復時間は無視できるほど短いため、スイッチング損失は無視できます。

出力短絡状態に耐える必要がある場合は、さらに余裕を持った定格と放熱能力が必要になります。

定格電流は過電流検出値の 1.5 倍程度必要です。

6. スイッチング周波数設定抵抗 R_{RT} 、 C_{RT} の選定

“RT”端子と“GND”端子間に抵抗を接続することにより、スイッチング周波数を設定することが可能です。

設定可能範囲は 50 kHz ~ 600 kHz で、抵抗値とスイッチング周波数の関係は下図のように決まります。

この範囲から外れた設定では、スイッチングが停止する可能性があり、動作保証できませんのでご注意ください。

また、 C_{RT} はスイッチング周波数を安定させるために必要となります。容量値の目安は 100pF です。実際には、PCB のレイアウトや配線の引き回し、使用する部品の種類、使用条件(温度など)により特性は変化します。必ず実機にて安定性の確認をしてください。

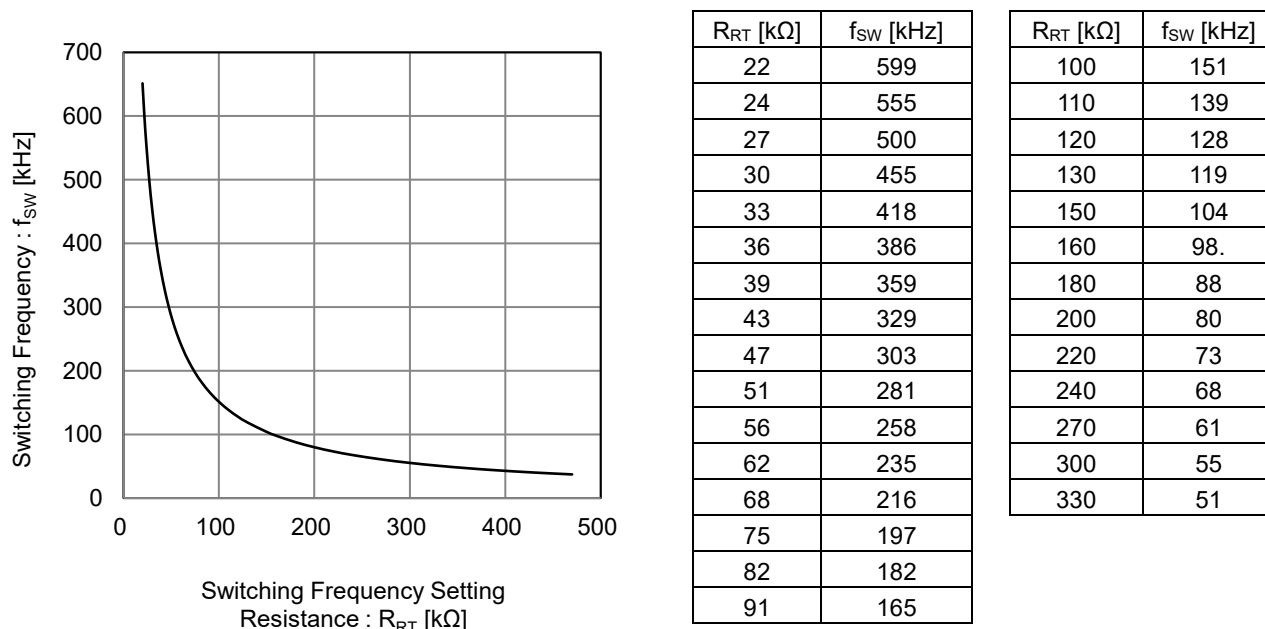


Figure 13. Switching Frequency
vs Switching Frequency Setting Resistance

アプリケーション部品選定方法 — 続き

7. 位相補償回路 R3、C1、C2 の選定

高い応答性能は、トータルゲインのゼロクロス周波数 f_c (ゲイン0 dBの周波数) を高く設定することで実現します。

ただし、安定性とのトレードオフの関係であることに注意が必要です。

また、スイッチングレギュレータアプリケーションはスイッチング周波数によりサンプリングされており、スイッチング周波数でのゲインを抑える必要があるため、ゼロクロス周波数はスイッチング周波数の1/10以下に設定する必要があります。まとめると、アプリケーションが目標とする特性は以下のようになります。

- ・ゼロクロス周波数 f_c 時の位相遅れが 135° 以下 (位相マージン 45° 以上)
- ・ゼロクロス周波数 f_c がスイッチング周波数の1/10以下

応答性を上げるためにはスイッチング周波数の高周波化が必要となります。

位相補償はCOMP端子に接続したコンデンサと抵抗で設定します。位相補償により安定性を得るコツは、系にできる2つの位相遅れ f_{P1} 、 f_{P2} の影響に対して位相進み f_{Z1} を挿入し、キャンセルすることです。

f_{P1} 、 f_{P2} 、 f_{Z1} はそれぞれ次式のように求まります。

$$f_{Z1} = \frac{1}{2\pi \times R3 \times C1} \quad [\text{Hz}]$$

$$f_{P1} = \frac{1}{2\pi \times C_O \times R_O} \quad [\text{Hz}]$$

$$f_{P2} = \frac{G_{EA}}{2\pi \times C1 \times A_V} \quad [\text{Hz}]$$

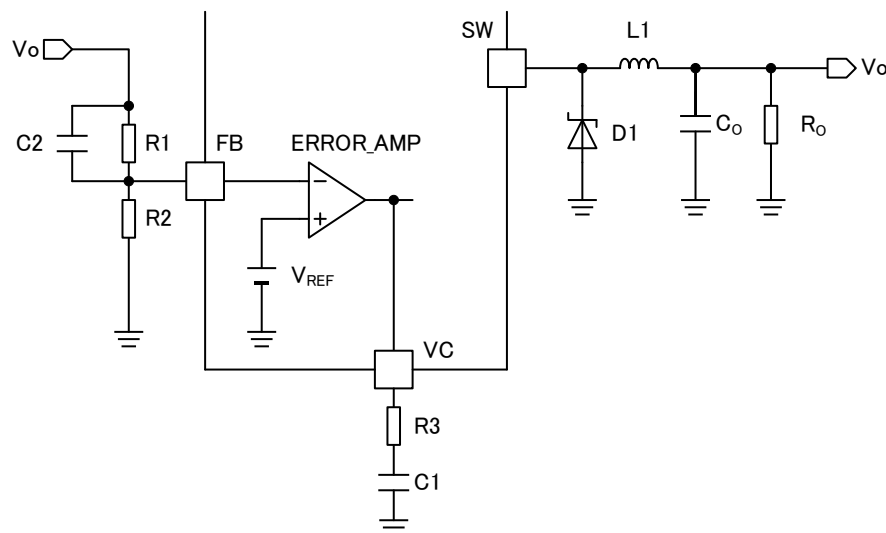
また、C2コンデンサを挿入することで位相進み f_{Z2} を追加することができます。

$$f_{Z2} = \frac{1}{2\pi \times R1 \times C2} \quad [\text{Hz}]$$

(R_O : 実負荷を想定した負荷抵抗 $[\Omega]$ = 出力電圧[V] / 出力負荷電流[A]、

G_{EA} : エラーアンプの相互コンダクタンス 270 $\mu\text{A/V}$ 、

A_V : エラーアンプの電圧利得 78 dB)



位相補償回路

アプリケーション部品選定方法 — 続き

これらの位相遅れと位相進みを適切な周波数に設定することで周波数特性の安定性を得ることができます。 f_{z1} 、 f_{z2} の設定の目安は下記の通りです。

- (1). f_{z1} は f_{p1} をキャンセルさせるために配置します。

例えば負荷電流が500 mA～3.5 Aのようなアプリケーションの場合、応用回路例1の定数設定(P.19)では f_{p1} 、 f_{z1} の設定の目安は以下のようになります。

$$0.5 \times f_{p1} \leq f_{z1} \leq 5 \times f_{p1}$$

(f_{p1} : 362 Hz [I_o =500 mA], 2.53 kHz [I_o =3.5 A] f_{z1} : 1.69 kHz)

- (2). f_{z2} はゼロクロス周波数(f_{zero})を高周波数側に伸ばす時もしくはゼロクロス周波数付近での位相余裕度改善が必要な際に設定します。

例えば応用回路例3の定数設定(P.23)では f_{z2} の設定の目安は以下のようになります。

$$0.5 \times f_{zero} \leq f_{z2} \leq 2 \times f_{zero}$$

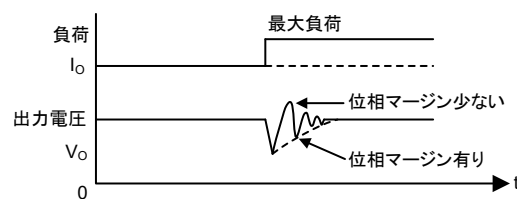
(f_{zero} : 31.6 kHz [I_o =400 mA] f_{z2} : 20.6 kHz)

実際にはPCBのレイアウトや配線の引き回し、使用する部品の種類、使用条件 (温度など) により特性は変化します。必ず実機にて安定性、応答性の確認をしてください。

実機での周波数特性の確認には、ゲインフェーズアナライザやFRAを使用します。測定方法などは各測定器メーカーにお問い合わせください。

また、これらの測定器がない場合は、負荷応答により位相余裕度を推し量る方法もあります。無負荷状態から最大負荷に変動させたときの出力の変動をモニタし、変動量が多い場合は応答性が低く、変動後のリングング回数が多い場合は位相余裕度が少ないといえます。目安としてはリングング2回以上です。

ただし、定量的な位相余裕度の確認はできません。



負荷応答

8. ソフトスタート時間 (T_{SS}) の設定

ソフトスタートは、起動時の出力電圧のオーバーシュートを防ぐために必要となります。ソフトスタート時間は、スイッチング周波数によって変わります。ソフトスタート時間のばらつきは±18.1 %です。

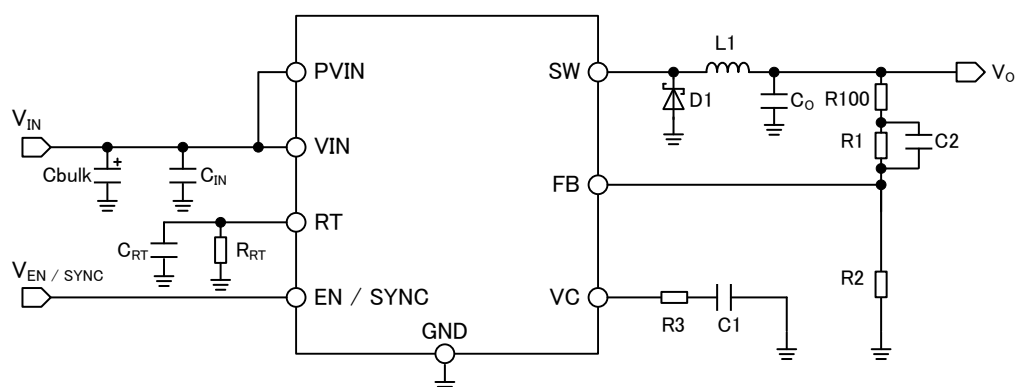
ソフトスタート時間の計算式を以下に示します。

$$T_{SS} = \frac{690.8}{f_{sw}} \text{ [s]}$$

応用回路例 1

パラメータ	シンボル	仕様例
機種名	IC	BD90640HFP-C BD90640EFJ-C BD90640UEFJ-C
入力電圧	V_{IN}	6 V ~ 18 V
出力電圧	V_O	5 V
出力リップル電圧	ΔV_{PP}	20 mVp-p
出力電流	I_O	Min 1.0 A / Typ 1.5 A / Max 2.0 A
スイッチング周波数	f_{SW}	500 kHz
動作周囲温度	T_{opr}	-40 °C ~ +105 °C

仕様例1



参考回路1

No	Package	Parameters	Part name(series)	Type	Manufacturer
R1	1608	43 kΩ, 1 %, 1 / 10 W	MCR03 series	Chip resistor	ROHM
R2	1608	8.2 kΩ, 1 %, 1 / 10 W	MCR03 series	Chip resistor	ROHM
R3	1608	20 kΩ, 1 %, 1 / 10 W	MCR03 series	Chip resistor	ROHM
R100	-	SHORT	-	-	-
R _{RT}	1608	27 kΩ, 1 %, 1 / 10 W	MCR03 series	Chip resistor	ROHM
C1	1608	4700 pF, R, 50 V	GCM series	Ceramic capacitor	Murata
C2	-	OPEN	-	-	-
C _{RT}	1608	100 pF, CH, 50 V	GCM series	Ceramic capacitor	Murata
C _{IN}	3225	4.7 μF, X7R, 50 V	GCM series	Ceramic capacitor	Murata
C _O	3225	44 μF (22 μF, X7R, 16 V × 2)	GCM series	Ceramic capacitor	Murata
Cbulk	-	220 μF, 50 V	CD series	Electrolytic capacitor	NICHICON
L1	W 9.7 x H 3.8 x L 10 mm ³	15 μH	CLF10040T-150M-H	Inductor	TDK
D1	CPD	Average I = 6 A Max	RB095BM-40FH	Schottky Diode	ROHM

部品選定例1

特性データ(応用回路例 1)

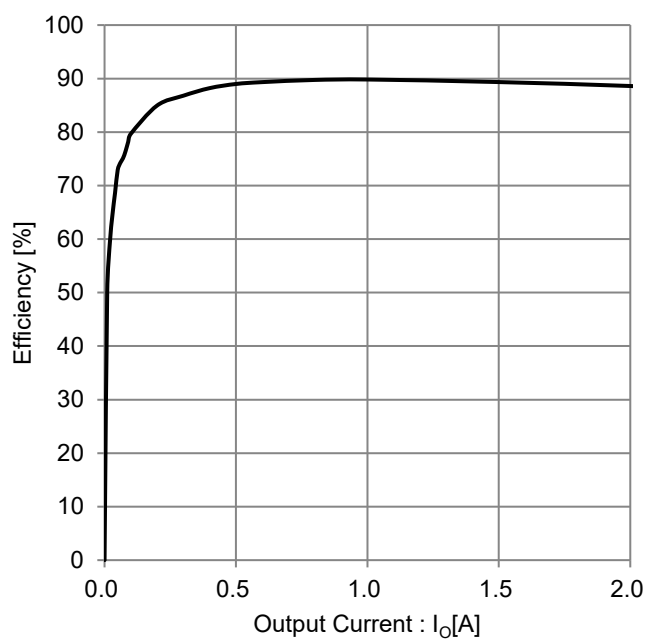


Figure 14. Efficiency vs Output Current
(効率 1 $V_{IN} = 13.2$ V)

Tektronix DPO5054

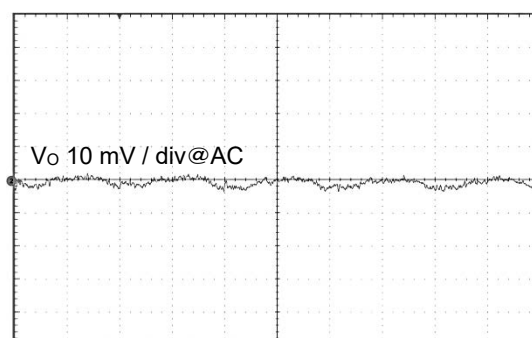


Figure 15. 出力リップル電圧 1
($V_{IN} = 13.2$ V, $I_O = 1.5$ A, 1 μ s / div)

FRA5087

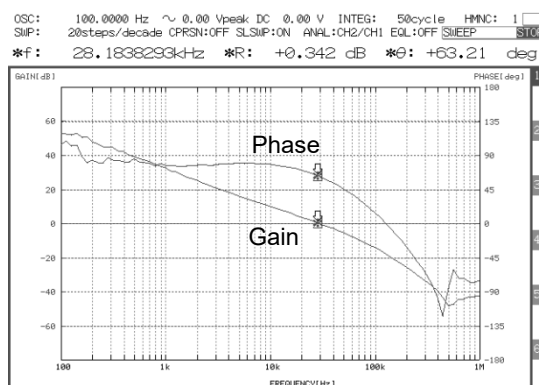


Figure 16. 周波数特性 1
($V_{IN} = 13.2$ V, $I_O = 1.5$ A)

Tektronix DPO5054

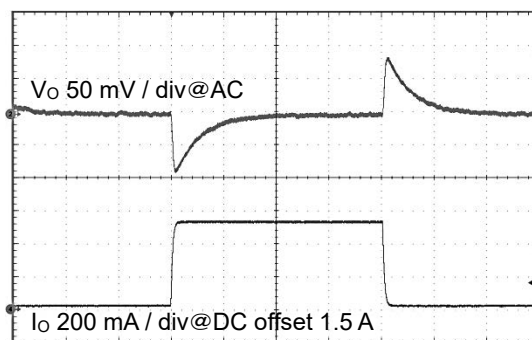
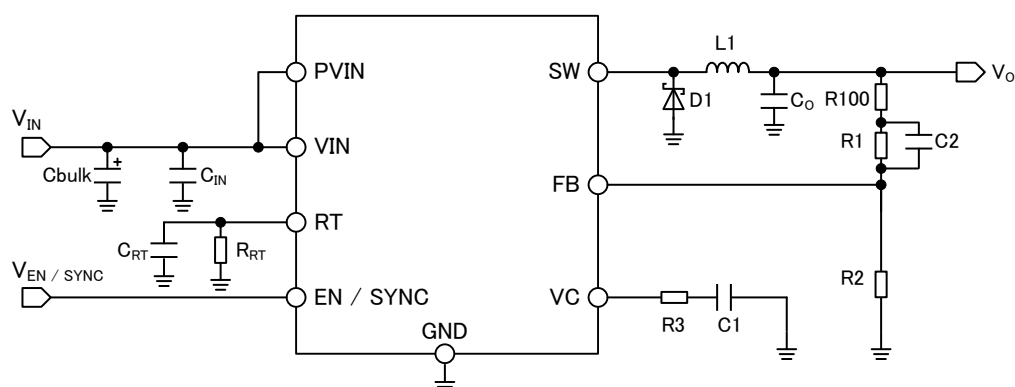


Figure 17. 負荷変動 1
($V_{IN} = 13.2$ V, $I_O = 1.5$ A $\rightarrow$ 2.0 A, 200 μ s / div)

応用回路例 2

パラメータ	シンボル	仕様例
機種名	IC	BD90620HFP-C BD90620EFJ-C BD90620UEFJ-C
入力電圧	V_{IN}	6 V ~ 18 V
出力電圧	V_O	5 V
出力リップル電圧	ΔV_{PP}	20 mVp-p
出力電流	I_O	Min 0.4 A / Typ 0.8 A / Max 1.5 A
スイッチング周波数	f_{SW}	500 kHz
動作周囲温度	T_{opr}	-40 °C ~ +105°C

仕様例2



参考回路2

No	Package	Parameters	Part name(series)	Type	Manufacturer
R1	1608	43 k Ω , 1 %, 1 / 10 W	MCR03 series	Chip resistor	ROHM
R2	1608	8.2 k Ω , 1 %, 1 / 10 W	MCR03 series	Chip resistor	ROHM
R3	1608	20 k Ω , 1 %, 1 / 10 W	MCR03 series	Chip resistor	ROHM
R100	-	SHORT	-	-	-
RRT	1608	27 k Ω , 1 %, 1 / 10 W	MCR03 series	Chip resistor	ROHM
C1	1608	4700 pF, R, 50 V	GCM series	Ceramic capacitor	Murata
C2	-	OPEN	-	-	-
CRT	1608	100 pF, CH, 50 V	GCM series	Ceramic capacitor	Murata
CIN	3225	4.7 μ F, X7R, 50 V	GCM series	Ceramic capacitor	Murata
CO	3225	44 μ F (22 μ F, X7R, 16 V $\times$ 2)	GCM series	Ceramic capacitor	Murata
Cbulk	-	220 μ F, 50 V	CD series	Electrolytic capacitor	NICHICON
L1	W 9.7 x H 3.8 x L 10 mm ³	22 μ H	CLF10040T-220M-H	Inductor	TDK
D1	CPD	Average I = 6 A Max	RB095BM-40FH	Schottky Diode	ROHM

部品選定例2

特性データ(応用回路例 2)

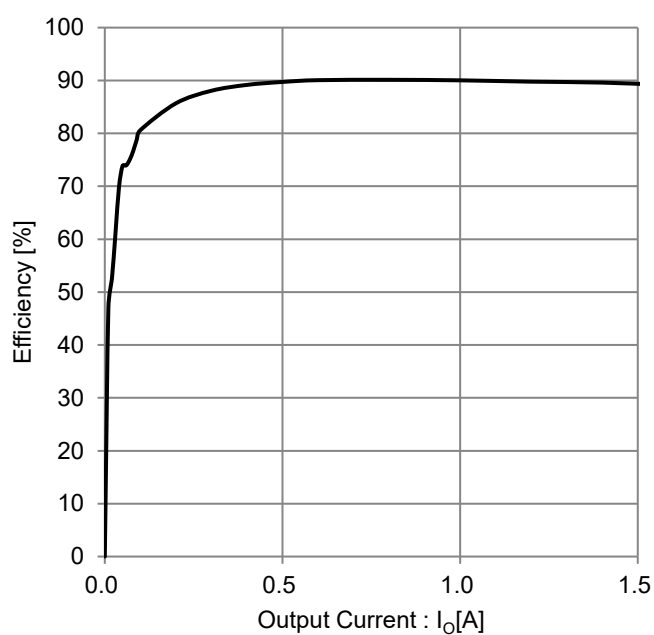


Figure 18. Efficiency vs Output Current
(効率 2 $V_{IN} = 13.2\text{ V}$)

Tektronix DPO5054

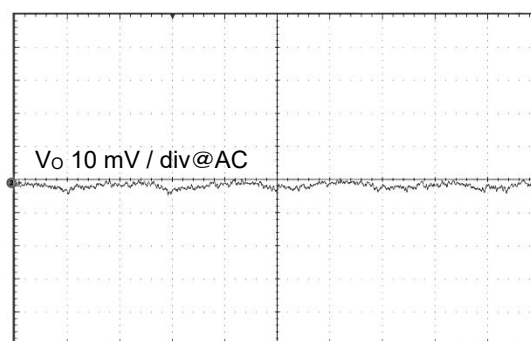


Figure 19. 出力リップル電圧 2
($V_{IN} = 13.2\text{ V}$, $I_O = 0.8\text{ A}$, $1\text{ }\mu\text{s} / \text{div}$)

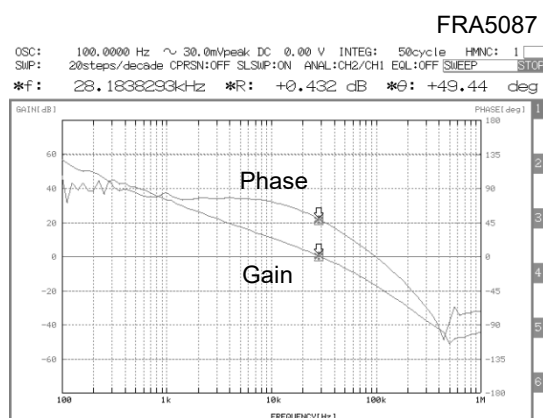


Figure 20. 周波数特性 2
($V_{IN} = 13.2\text{ V}$, $I_O = 0.8\text{ A}$)

Tektronix DPO5054

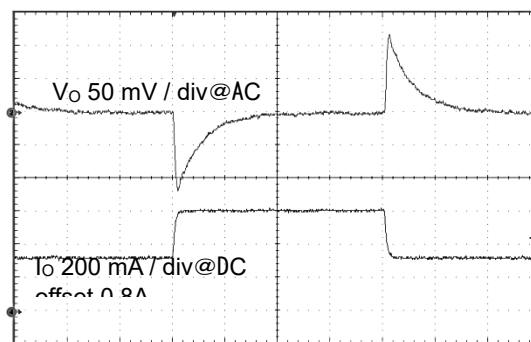
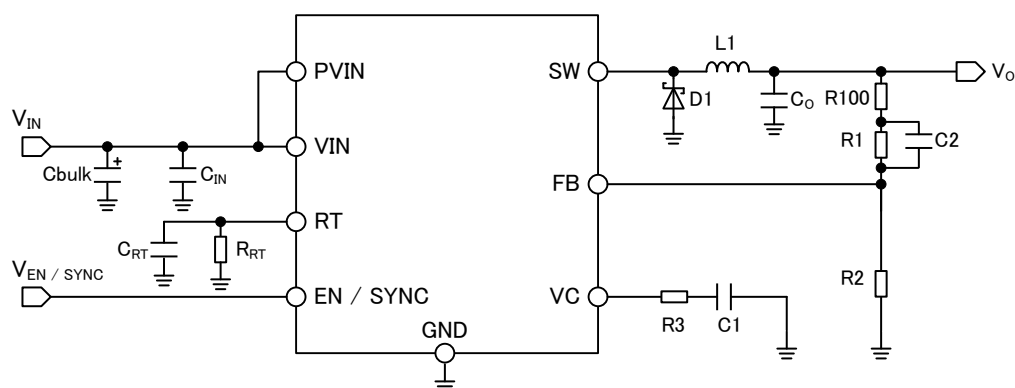


Figure 21. 負荷変動 2
($V_{IN} = 13.2\text{ V}$, $I_O = 0.8\text{ A} \rightarrow 1.5\text{ A}$, $200\text{ }\mu\text{s} / \text{div}$)

応用回路例 3

パラメータ	シンボル	仕様例
機種名	IC	BD90610EFJ-C BD90610UEFJ-C
入力電圧	V_{IN}	6 V ~ 18 V
出力電圧	V_O	5 V
出力リップル電圧	ΔV_{PP}	20 mVp-p
出力電流	I_O	Min 0.1 A / Typ 0.4 A / Max 0.8 A
スイッチング周波数	f_{SW}	500 kHz
動作周囲温度	T_{opr}	-40 °C ~ +105 °C

仕様例3



参考回路3

No	Package	Parameters	Part name(series)	Type	Manufacturer
R1	1608	43 k Ω , 1 %, 1 / 10 W	MCR03 series	Chip resistor	ROHM
R2	1608	8.2 k Ω , 1 %, 1 / 10 W	MCR03 series	Chip resistor	ROHM
R3	1608	33 k Ω , 1 %, 1 / 10 W	MCR03 series	Chip resistor	ROHM
R100	-	SHORT	-	-	-
RRT	1608	27 k Ω , 1 %, 1 / 10 W	MCR03 series	Chip resistor	ROHM
C1	1608	10000 pF, R, 50 V	GCM series	Ceramic capacitor	Murata
C2	1608	180pF, CH, 50V	GCM series	Ceramic capacitor	Murata
CRT	1608	100 pF, CH, 50 V	GCM series	Ceramic capacitor	Murata
CIN	3225	4.7 μ F, X7R, 50 V	GCM series	Ceramic capacitor	Murata
CO	3225	44 μ F (22 μ F, X7R, 16 V $\times$ 2)	GCM series	Ceramic capacitor	Murata
Cbulk	-	220 μ F, 50 V	CD series	Electrolytic capacitor	NICHICON
L1	W 9.7 x H 3.8 x L 10 mm ³	100 μ H	CLF10040T-101M-H	Inductor	TDK
D1	PMDS	Average I = 3 A Max	RB055L-40TF	Schottky Diode	ROHM

部品選定例3

特性データ(応用回路例 3)

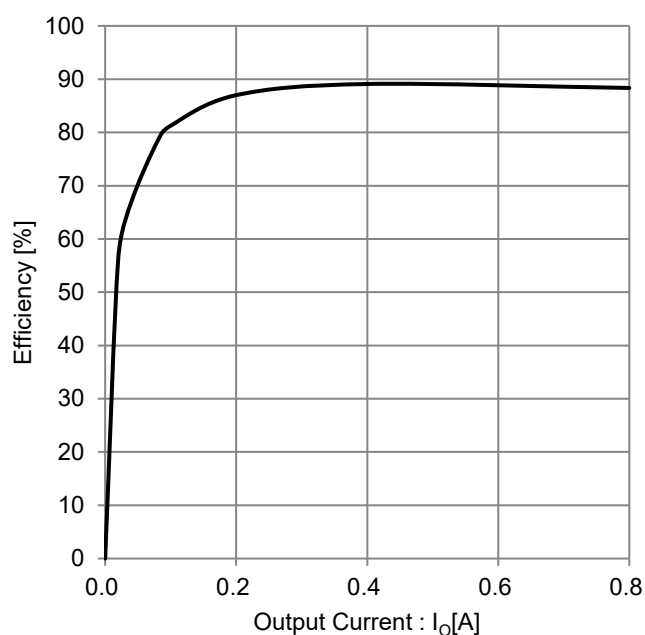


Figure 22. Efficiency vs Output Current
(効率 3 $V_{IN} = 13.2\text{ V}$)

Tektronix DPO5054

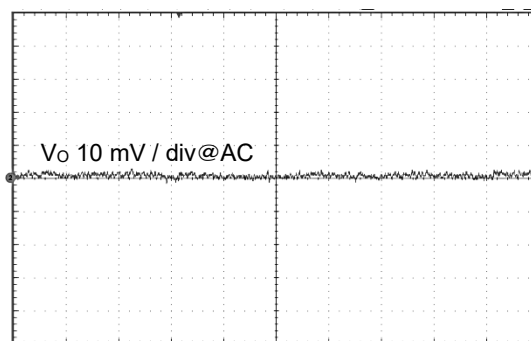


Figure 23. 出力リップル電圧 3
($V_{IN} = 13.2\text{ V}$, $I_O = 0.4\text{ A}$, $1\text{ }\mu\text{s / div}$)

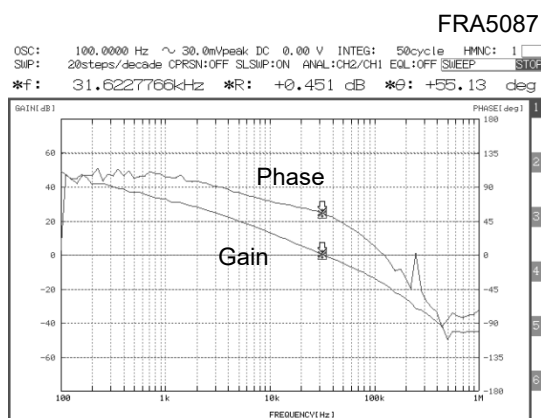


Figure 24. 周波数特性 3
($V_{IN} = 13.2\text{ V}$, $I_O = 0.4\text{ A}$)

Tektronix DPO5054

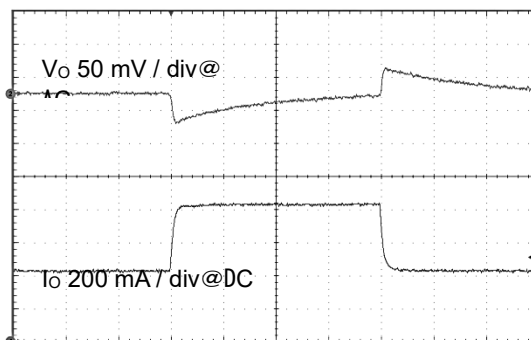
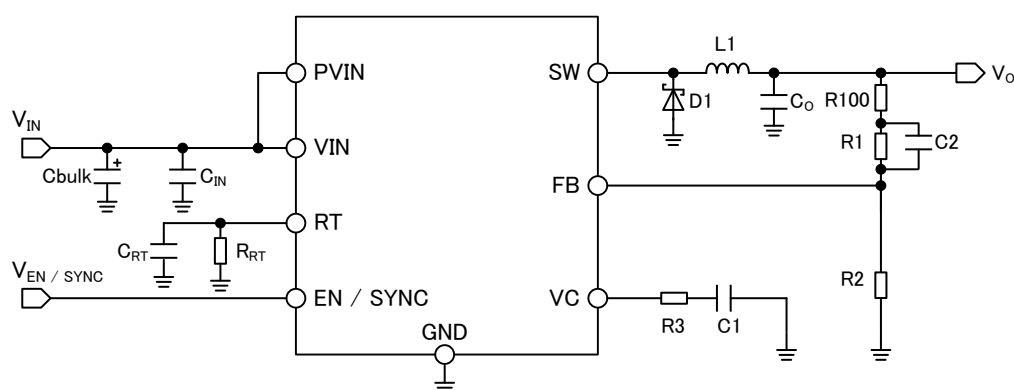


Figure 25. 負荷変動 3
($V_{IN} = 13.2\text{ V}$, $I_O = 0.4\text{ A} \rightarrow 0.8\text{ A}$, $200\text{ }\mu\text{s / div}$)

応用回路例 4

パラメータ	シンボル	仕様例
機種名	IC	BD90640HFP-C BD90640EFJ-C BD90640UEFJ-C
入力電圧	V_{IN}	3.5 V ~ 18 V
出力電圧	V_O	3.3 V
出力リップル電圧	ΔV_{PP}	20 mVp-p
出力電流	I_O	Min 1.0 A / Typ 1.5 A / Max 2.0 A
スイッチング周波数	f_{SW}	500 kHz
動作周囲温度	T_{opr}	-40 °C ~ +125 °C

仕様例4



参考回路4

No	Package	Parameters	Part name(series)	Type	Manufacturer
R1	1608	47 k Ω , 1 %, 1 / 10 W	MCR03 series	Chip resistor	ROHM
R2	1608	15 k Ω , 1 %, 1 / 10 W	MCR03 series	Chip resistor	ROHM
R3	1608	10 k Ω , 1 %, 1 / 10 W	MCR03 series	Chip resistor	ROHM
R100	-	SHORT	-	-	-
RRT	1608	27 k Ω , 1 %, 1 / 10 W	MCR03 series	Chip resistor	ROHM
C1	1608	6800 pF, R, 50 V	GCM series	Ceramic capacitor	Murata
C2	-	OPEN	-	-	-
CRT	1608	100 pF, CH, 50 V	GCM series	Ceramic capacitor	Murata
CIN	3225	4.7 μ F, X7R, 50 V	GCM series	Ceramic capacitor	Murata
CO	3225	44 μ F (22 μ F, X7R, 16 V $\times$ 2)	GCM series	Ceramic capacitor	Murata
Cbulk	-	220 μ F, 35 V $\times$ 2	CZ series	Electrolytic capacitor	NICHICON
L1	W 9.7 x H 3.8 x L 10 mm ³	15 μ H	CLF10040T-150M-D	Inductor	TDK
D1	CPD	Average I = 6 A Max	RB095BM-40FH	Schottky Diode	ROHM

部品選定例4

特性データ(応用回路例 4)

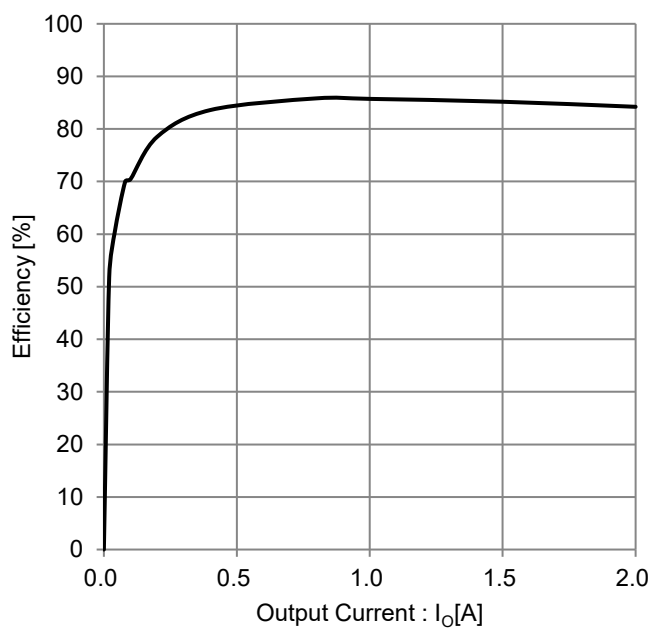


Figure 26. Efficiency vs Output Current
(効率 4 $V_{IN} = 13.2$ V)

Tektronix DPO5054

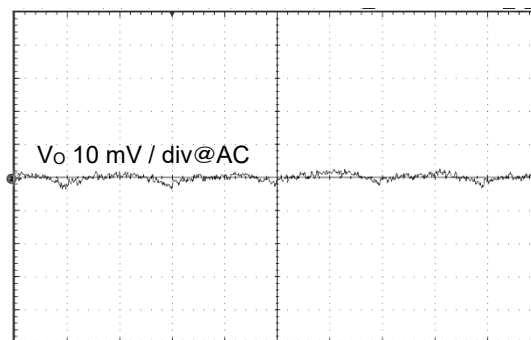


Figure 27. 出力リップル電圧 4
($V_{IN} = 13.2$ V, $I_O = 1.5$ A, 1 μ s / div)

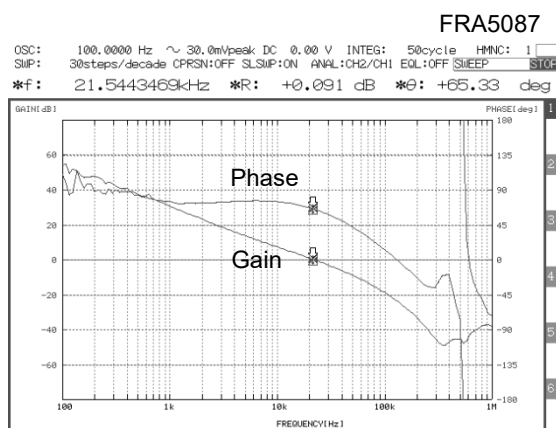


Figure 28. 周波数特性 4
($V_{IN} = 13.2$ V, $I_O = 1.5$ A)

Tektronix DPO5054

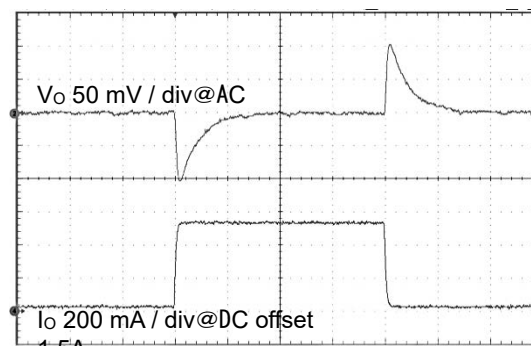
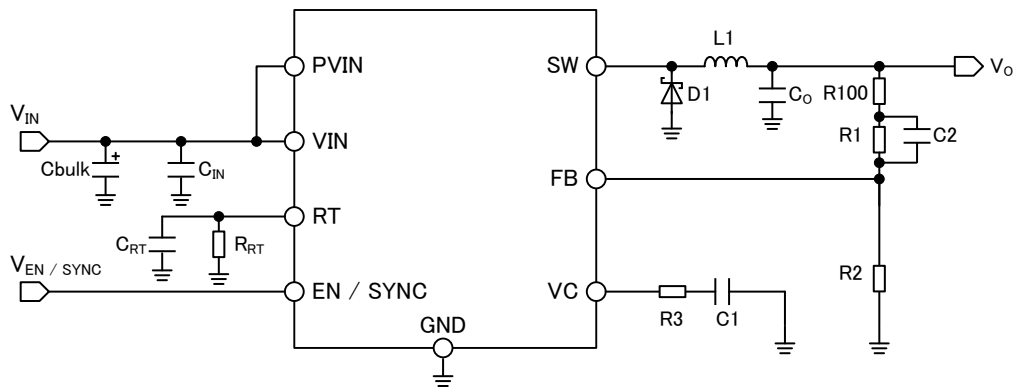


Figure 29. 負荷変動 4
($V_{IN} = 13.2$ V, $I_O = 1.5$ A $\rightarrow$ 2.0 A, 200 μ s / div)

応用回路例 5

パラメータ	シンボル	仕様例
機種名	IC	BD90640HFP-C BD90640EFJ-C BD90640UEFJ-C
入力電圧	V_{IN}	9 V ~ 18 V
出力電圧	V_O	8.8 V
出力リップル電圧	ΔV_{PP}	100 mVp-p
出力電流	I_O	Min 1.0 A / Typ 1.5 A / Max 2.0 A
スイッチング周波数	f_{SW}	500 kHz
動作周囲温度	T_{opr}	-40 °C ~ +125°C

仕様例5



参考回路5

No	Package	Parameters	Part name(series)	Type	Manufacturer
R1	1608	51 kΩ, 1 %, 1 / 10 W	MCR03 series	Chip resistor	ROHM
R2	1608	5.1 kΩ, 1 %, 1 / 10 W	MCR03 series	Chip resistor	ROHM
R3	1608	91 kΩ, 1 %, 1 / 10 W	MCR03 series	Chip resistor	ROHM
R100	-	SHORT	-	-	-
RRT	1608	27 kΩ, 1 %, 1 / 10 W	MCR03 series	Chip resistor	ROHM
C1	1608	10000 pF, R, 50 V	GCM series	Ceramic capacitor	Murata
C2	-	OPEN	-	-	-
CRT	1608	100 pF, CH, 50 V	GCM series	Ceramic capacitor	Murata
CIN	3225	4.7 μF, X7R, 50 V	GCM series	Ceramic capacitor	Murata
C0	-	270 μF, 25 V	HVP series	Hybrid capacitor	SUNCON
Cbulk	-	220 μF, 35 V × 2	CZ series	Electrolytic capacitor	NICHICON
L1	W 9.7 x H 3.8 x L 10 mm ³	22 μH	CLF10040T-220M-D	Inductor	TDK
D1	CPD	Average I = 6 A Max	RB095BM-40FH	Schottky Diode	ROHM

部品選定例5

特性データ(応用回路例 5)

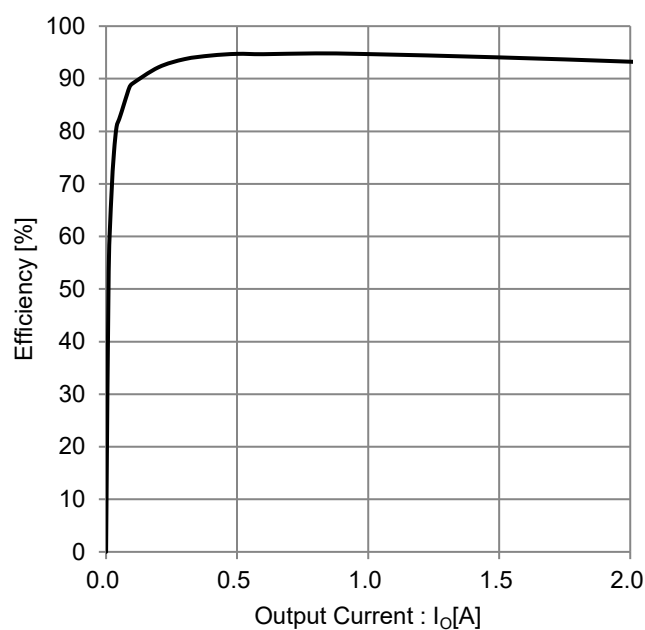


Figure 30. Efficiency vs Output Current
(効率 5 $V_{IN} = 13.2$ V)

Tektronix DPO5054

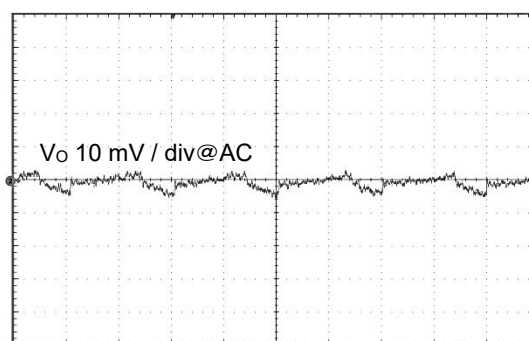


Figure 31. 出力リップル電圧 5
($V_{IN} = 13.2$ V, $I_O = 1.5$ A, 1 μ s / div)

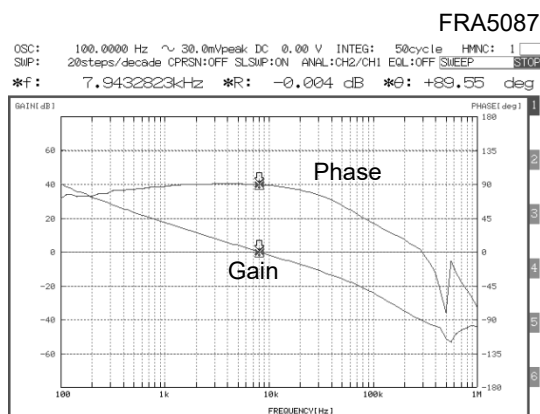


Figure 32. 周波数特性 5
($V_{IN} = 13.2$ V, $I_O = 1.5$ A)

Tektronix DPO5054

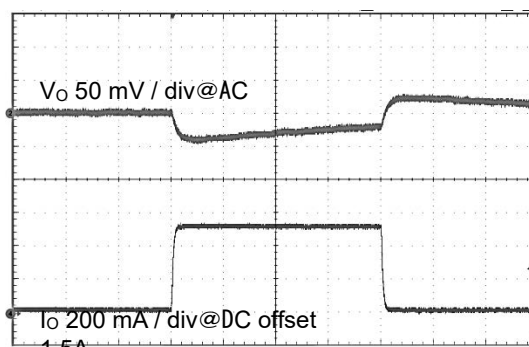


Figure 33. 負荷変動 5
($V_{IN} = 13.2$ V, $I_O = 1.5$ A $\rightarrow$ 2.0 A, 500 μ s / div)

車載電源供給ライン回路例

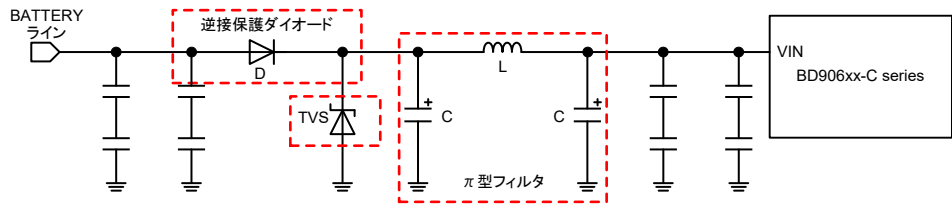


Figure 34. 車載電源供給ライン回路例

参考として、Figure 34 に車載電源供給ライン回路例を記載します。
π 型フィルタは、3 次 LC フィルタです。一般的には高周波用のデカップリングコンデンサと併用して使用します。大きな減衰特性を得られるため EMI フィルタとして良好な特性を得ることが可能です。なお、π 型フィルタを構成する部品は近接配置をしてください。
TVS (Transient Voltage Suppressors) は車載電源供給ラインの一次保護に使用されます。ロードダンブ状態の高いエネルギーに耐える必要があるため、一般的なツェナーダイオードでは不十分です。下記を推奨します。
逆接保護ダイオードは、BATTERY などの電源を誤って逆に接続した際の保護のために必要となります。

Device	Part name (series)	Manufacturer	Device	Part name (series)	Manufacturer
L	CLF series	TDK	TVS	SM8 series	Vishay
L	XAL series	Coilcraft	D	S3A thru S3M series	Vishay
C	CJ series / CZ series	NICHICON			

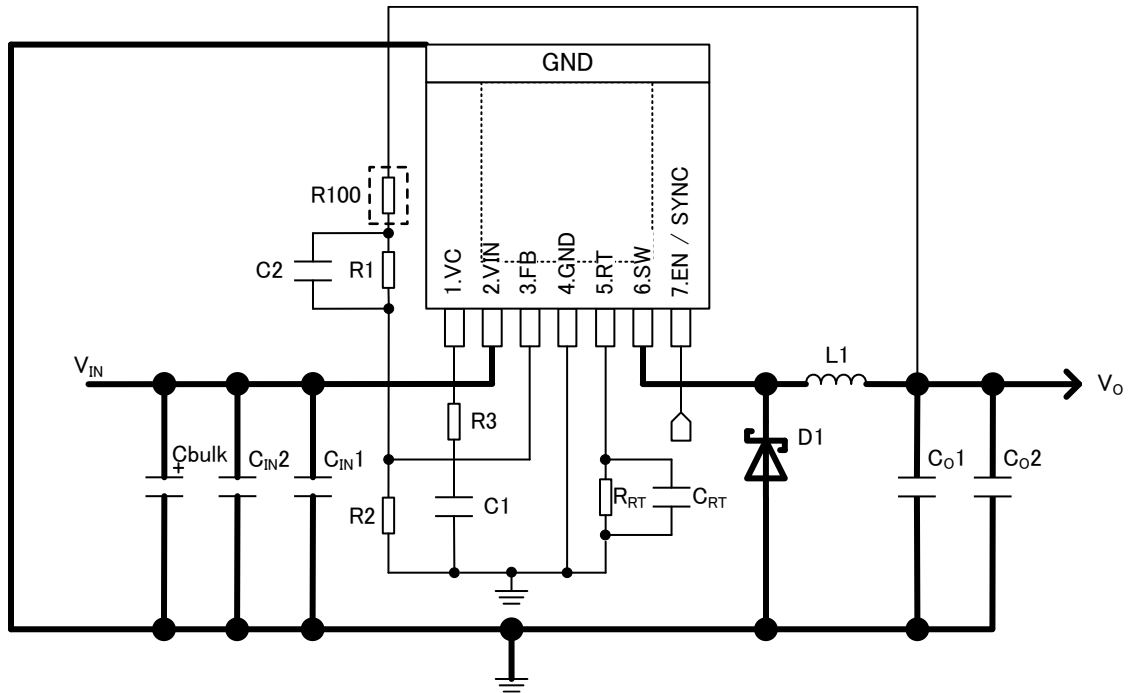
車載電源供給ライン回路部品例

推奨部品メーカー一覧

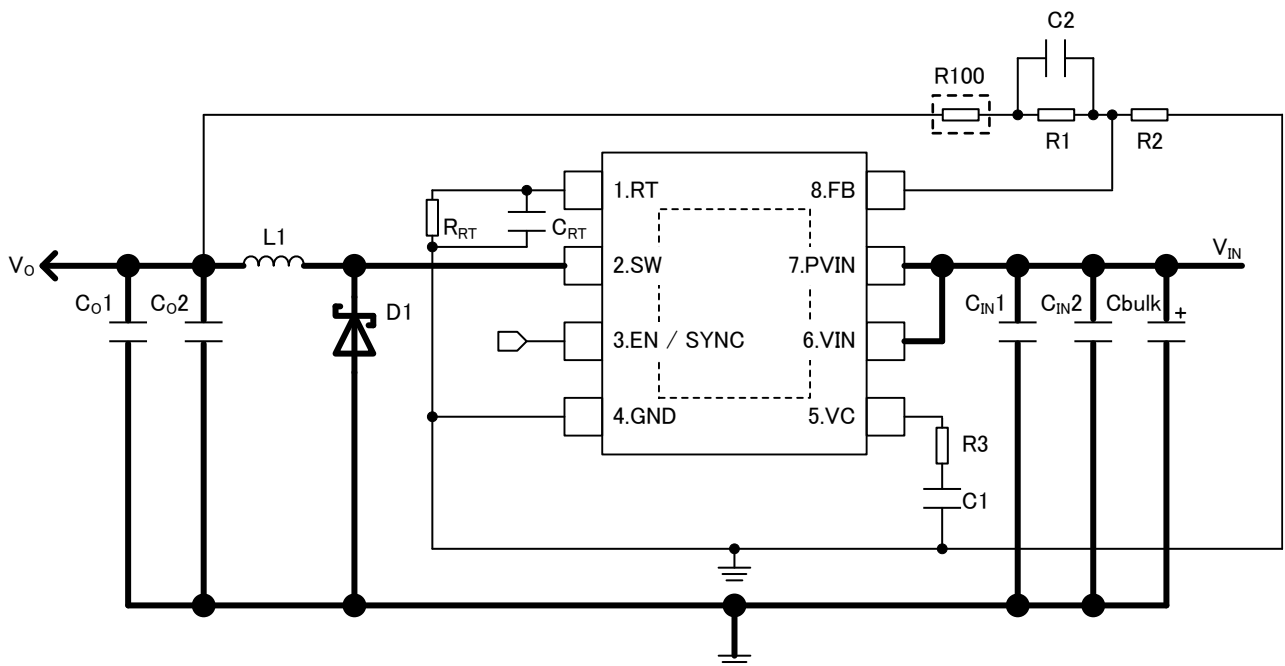
参考に推奨の部品メーカーを示します。

Type	Manufacturer	URL
Electrolytic capacitor	NICHICON	www.nichicon.com
Ceramic capacitor	Murata	www.murata.com
Inductor	TDK	www.global.tdk.com
Inductor	Coilcraft	www.coilcraft.com
Inductor	SUMIDA	www.sumida.com
Diode	Vishay	www.vishay.com
Diode / Resistor	ROHM	www.rohm.com

基板レイアウトの注意点



ICの裏面放熱板は GND に接続してください。
アプリケーション回路図 (HRP7)

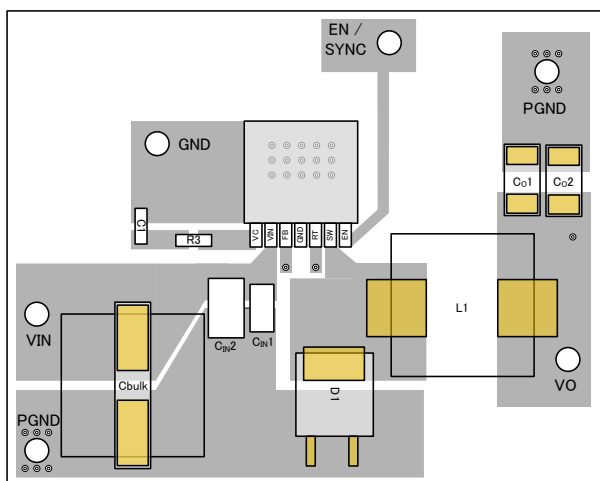


ICの裏面放熱板は GND に接続してください。
アプリケーション回路図 (HTSOP-J8)

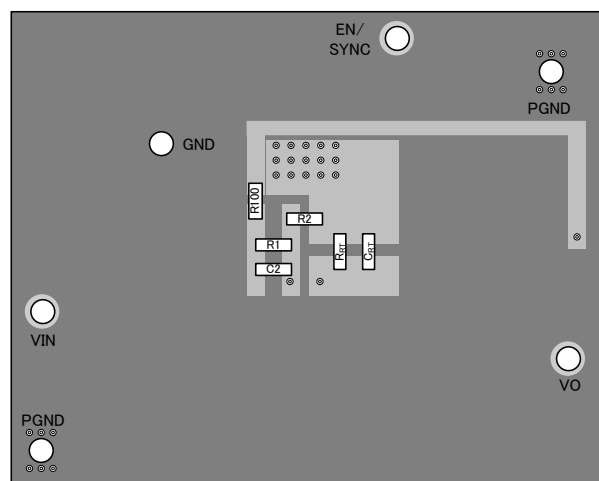
1. 太線の部分は幅広のパターンでできるだけ短くしてください。
2. 入力セラミックコンデンサ C_{IN} は、VIN 端子にできるだけ近い位置に配置してください。
3. R_{RT} は RT 端子にできるだけ近い位置に配置してください。
4. R1 と R2 は FB 端子にできるだけ近い位置に配置し、R1、R2 から FB 端子までの配線を短くしてください。
5. R1 と R2 は L1 からできるだけ離して配置してください。
6. パワー系 (ショットキーダイオード、入出力コンデンサ) GND と基準系 (RT、VC) GND を分けることにより、スイッチングノイズの影響が小さくなります。次項のレイアウトのように共通 GND 層にて接続してください。
7. R100 はフィードバックの周波数特性の測定用であり、オプションとなります。
R100 に抵抗を挿入することで、FRA などを用いてフィードバックの周波数特性 (位相余裕) を測定することができます。なお、通常時はショートしてご使用ください。

参考レイアウトパターン

HRP7

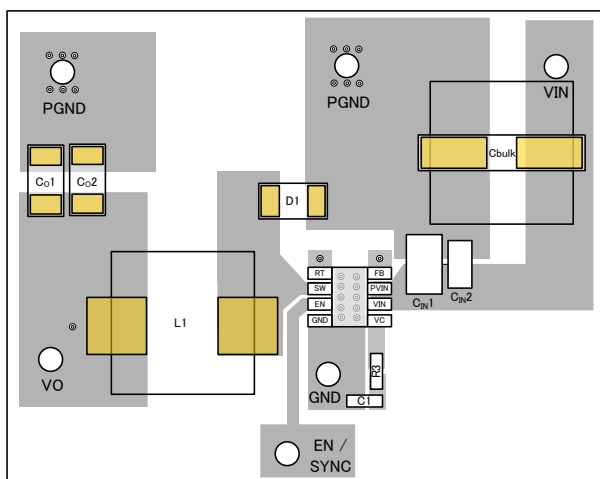


Top Layer

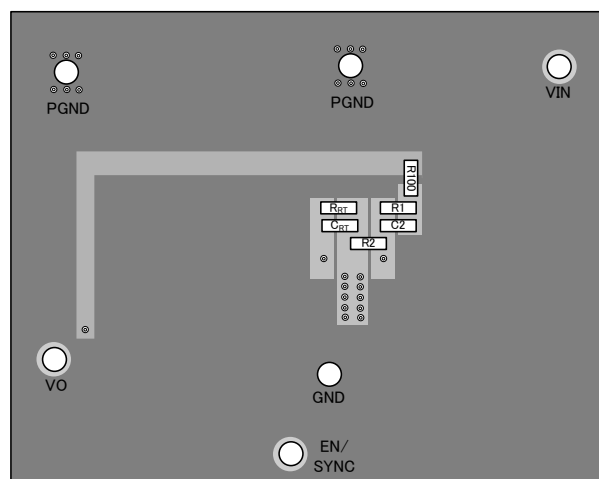


Bottom Layer

HTSOP-J8



Top Layer



Bottom Layer

熱損失について

熱設計において、次の条件内で動作させてください。
(下記温度は保証温度ですので、必ずマージンを考慮してください。)

1. 周囲温度 T_a が 125 °C 以下であること。
2. チップジャンクション温度 T_j が 150 °C 以下であること。

チップジャンクション温度 T_j は以下の 2 通りで考えることができます。

1. 実使用状態でのパッケージ上面中心温度 T_t から求める場合、

$$T_j = T_t + \psi_{JT} \times W$$

2. 周囲温度 T_a から求める場合、

$$T_j = T_a + \theta_{ja} \times W$$

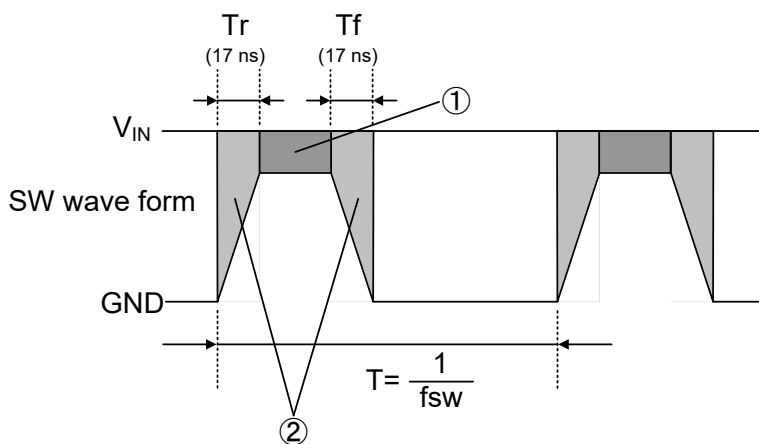
＜参考値＞	HRP7
θ_{jc}	Top : 22 °C / W Bottom : 2 °C / W
θ_{ja}	95.3 °C / W 1 層基板 17.9 °C / W 4 層基板
ψ_{JT}	5 °C / W 1 層基板 1 °C / W 4 層基板
基板サイズ	114.3 mm x 76.2 mm x 1.6 mm

＜参考値＞	HTSOP-J8
θ_{jc}	Top : 44 °C / W Bottom : 14 °C / W
θ_{ja}	189.4 °C / W 1 層基板 40.3 °C / W 4 層基板
ψ_{JT}	21 °C / W 1 層基板 5 °C / W 4 層基板
基板サイズ	114.3 mm x 76.2 mm x 1.6 mm

IC の熱損失 W は以下の式で求められます。

$$W = R_{ON} \times I_O^2 \times \frac{V_O}{V_{IN}} + V_{IN} \times I_{IN} + \frac{1}{2} \times (Tr + Tf) \times V_{IN} \times I_O \times f_{sw}$$

R_{ON} : POWER MOSFET ON 抵抗 [Ω] (p.7 特性データ(参考データ) 参照) I_O : 負荷電流 [A]
 V_O : 出力電圧 [V] V_{IN} : 入力電圧 [V] I_{IN} : 回路電流 [A] (p.7 特性データ(参考データ) 参照)
 Tr : スイッチング立ち上がり時間 [s] (Typ : 17ns) Tf : スイッチング立ち下がり時間[s] (Typ : 17ns)
 f_{sw} : スイッチング周波数 [Hz]



SW 波形

$$\textcircled{1} R_{ON} \times I_O^2$$

$$\textcircled{2} \frac{1}{2} \times (Tr + Tf) \times V_{IN} \times I_O \times \frac{1}{T}$$

$$= Tr \times V_{IN} \times I_O \times f_{sw}$$

熱軽減特性

HRP7

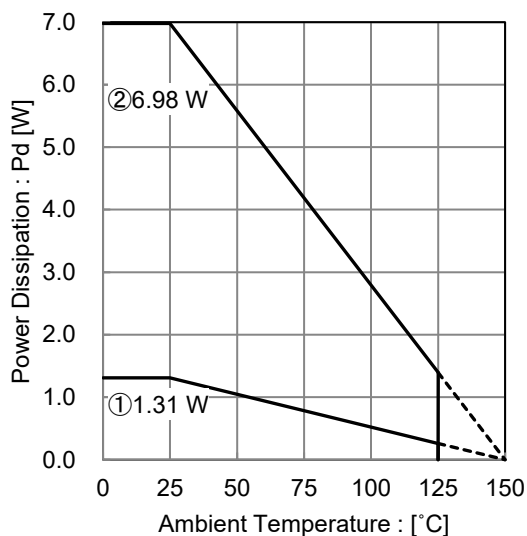


Figure 35. Power Dissipation vs Ambient Temperature
(熱軽減特性 (HRP7))

基板①：ローム標準基板 (JESD51-3 に準拠)

測定基板：1 層

基板材：FR-4

基板寸法：114.3 mm × 76.2 mm × 1.57 mm

1 層目 (表面) 銅箔：実装ランドパターン + 電極引出し用配線、銅箔厚 70 μm

基板②：ローム標準基板 (JESD51-5,7 に準拠)

測定基板：4 層

基板材：FR-4

基板寸法：114.3 mm × 76.2 mm × 1.6 mm

サーマルビア：ピッチ 1.20 mm、直径 Φ0.30 mm

1 層目 (表面) 銅箔：実装ランドパターン + 電極引出し用配線、銅箔厚 70 μm

2 層目、3 層目 (内層) 銅箔：74.2 mm × 74.2 mm、銅箔厚 35 μm

4 層目 (裏面) 銅箔：74.2 mm × 74.2 mm、銅箔厚 70 μm

条件①： $\theta_{ja} = 95.3 \text{ }^{\circ}\text{C} / \text{W}$

条件②： $\theta_{ja} = 17.9 \text{ }^{\circ}\text{C} / \text{W}$

HTSOP-J8

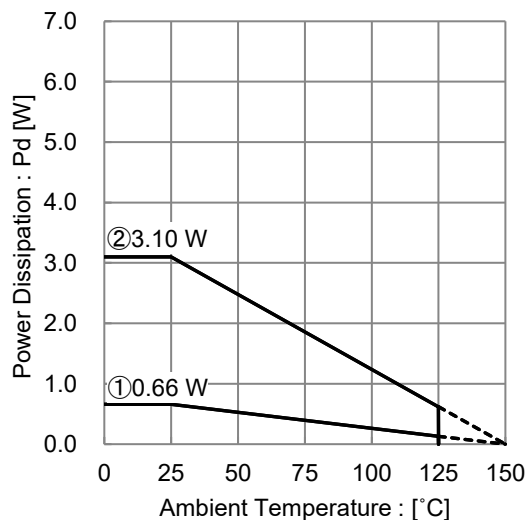


Figure 36. Power Dissipation vs Ambient Temperature
(熱軽減特性 (HTSOP-J8))

基板①：ローム標準基板 (JESD51-3 に準拠)

測定基板：1 層

基板材：FR-4

基板寸法：114.3 mm × 76.2 mm × 1.57 mm

1 層目 (表面) 銅箔：実装ランドパターン + 電極引出し用配線、銅箔厚 70 μm

基板②：ローム標準基板 (JESD51-5,7 に準拠)

測定基板：4 層

基板材：FR-4

基板寸法：114.3 mm × 76.2 mm × 1.6 mm

サーマルビア：ピッチ 1.20 mm、直径 Φ0.30 mm

1 層目 (表面) 銅箔：実装ランドパターン + 電極引出し用配線、銅箔厚 70 μm

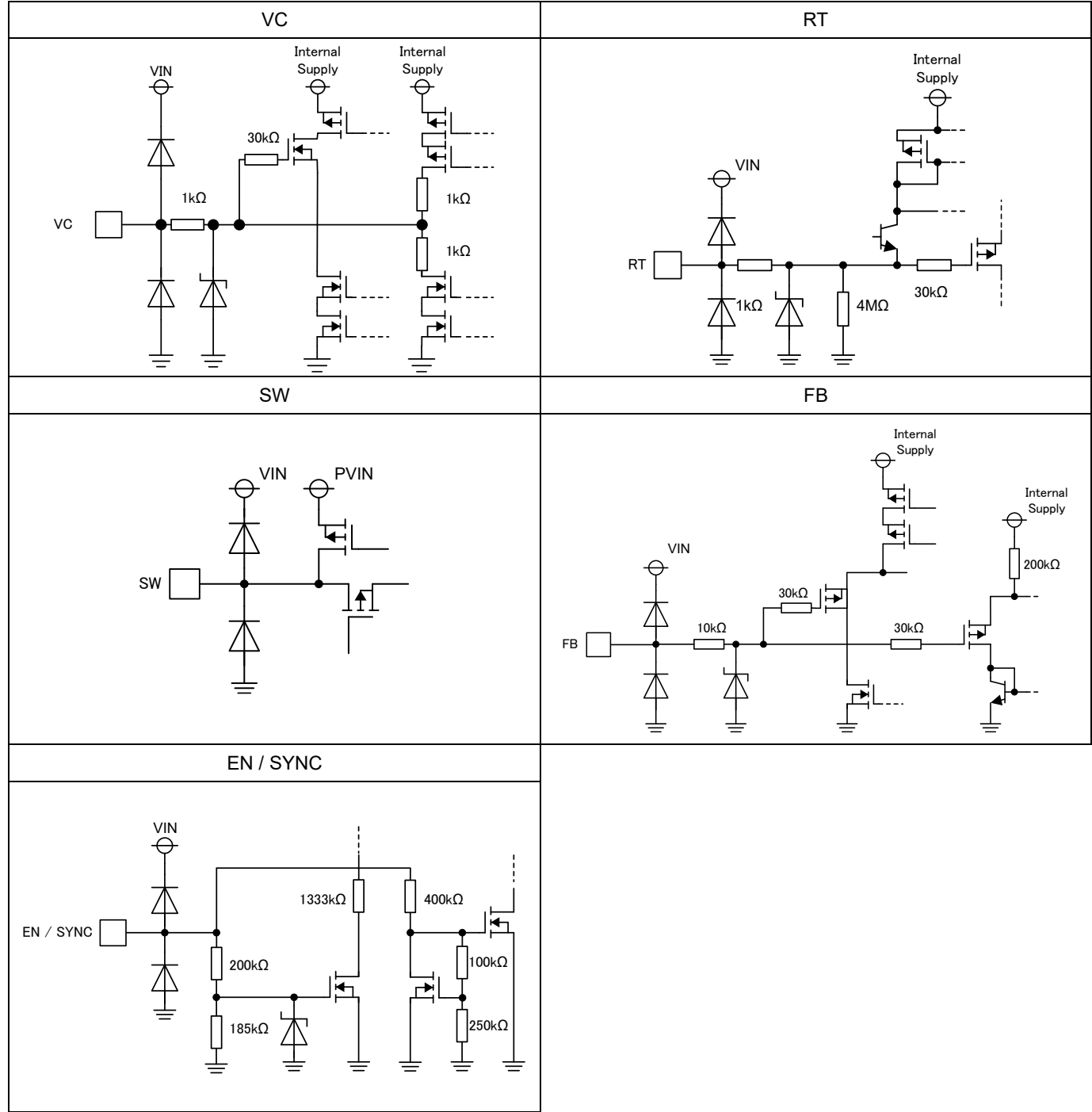
2 層目、3 層目 (内層) 銅箔：74.2 mm × 74.2 mm、銅箔厚 35 μm

4 層目 (裏面) 銅箔：74.2 mm × 74.2 mm、銅箔厚 70 μm

条件①： $\theta_{ja} = 189.4 \text{ }^{\circ}\text{C} / \text{W}$

条件②： $\theta_{ja} = 40.3 \text{ }^{\circ}\text{C} / \text{W}$

入出力等価回路図



使用上の注意

1. 電源の逆接続について

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。

2. 電源ラインについて

基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。その際、デジタル系電源とアナログ系電源は、それらが同電位であっても、デジタル系電源パターンとアナログ系電源パターンは分離し、配線パターンの共通インピーダンスによるアナログ電源へのデジタル・ノイズの回り込みを抑止してください。GND ラインについても、同様のパターン設計を考慮してください。

また、LSI のすべての電源端子について電源-GND 端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量抜けが起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

3. GND 電位について

L 負荷駆動端子については、L 負荷の逆起電力の影響で GND 以下に振れることが考えられます。L 負荷駆動端子が逆起電力によって負電位になる場合を除き、GND 端子はいかなる動作状態においても最低電位になるようにしてください。また実際に過渡現象を含め、GND 端子、L 負荷駆動端子以外のすべての端子が GND 以下の電圧にならないようにしてください。使用条件、環境及び L 負荷個々の特性によっては誤動作などの不具合が発生する可能性があります。IC の動作などに問題のないことを十分ご確認ください。

4. GND 配線パターンについて

小信号 GND と大電流 GND がある場合、大電流 GND パターンと小信号 GND パターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号 GND の電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品の GND の配線パターンも変動しないよう注意してください。GND ラインの配線は、低インピーダンスになるようにしてください。

5. 熱設計について

万一、許容損失を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。本仕様書の絶対最大定格に記載しています許容損失は、114.3 mm × 76.2 mm × 1.6 mm (FR4) 4 層基板実装時、放熱板なし時の値であり、これを超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなどの対策をして、許容損失を超えないようにしてください。

6. 推奨動作条件について

この範囲であればほぼ期待通りの特性を得ることができる範囲です。電気特性については各項目の条件下において保証されるものです。

7. ラッシュカレントについて

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、GND パターン配線の幅、引き回しに注意してください。

8. 強電磁界中の動作について

強電磁界中でのご使用では、まれに誤動作する可能性がありますのでご注意ください。

9. セット基板での検査について

セット基板での検査時に、インピーダンスの低いピンにコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

10. 端子間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けした場合、IC が破壊する恐れがあります。また、出力と電源及び GND 間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

11. 未使用の入力端子の処理について

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくは GND に接続するようにしてください。

使用上の注意 — 続き

12. 各入力端子について

本 IC はモノリシック IC であり、各素子間に素子分離のための P+アイソレーションと、P 基板を有しています。この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。

例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、

○抵抗では、 $GND > (\text{端子 A})$ の時、トランジスタ (NPN)では $GND > (\text{端子 B})$ の時、P-N 接合が寄生ダイオードとして動作します。

○また、トランジスタ (NPN)では、 $GND > (\text{端子 B})$ の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。

IC の構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND (P 基板)より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。アプリケーションにおいて電源端子と各端子電圧が逆になった場合、内部回路または素子を損傷する可能性があります。例えば、外付けコンデンサに電荷がチャージされた状態で、電源端子が GND にショートされた場合などです。また、電源端子直列に逆流防止のダイオードもしくは各端子と電源端子間にバイパスのダイオードを挿入することを推奨します。

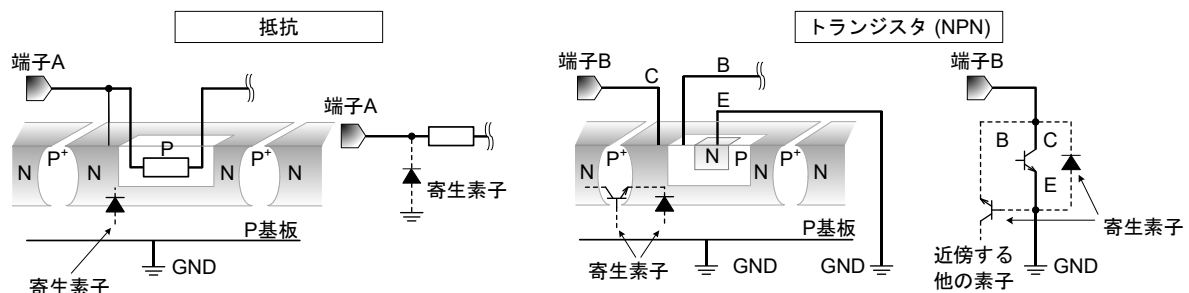


Figure 37. モノリシック IC 構造例

13. セラミックコンデンサの特性変動について

外付けコンデンサに、セラミックコンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮のうえ定数を決定してください。

14. 安全動作領域について

本製品を使用する際には、出力トランジスタが絶対最大定格及び ASO を超えないよう設定してください。

15. 温度保護回路について

IC を熱破壊から防ぐための温度保護回路を内蔵しております。許容損失範囲内でご使用いただきますが、万が一許容損失を超えた状態が継続すると、チップ温度 T_j が上昇し温度保護回路が動作し出力 Pch POWER MOSFET が OFF します。その後チップ温度 T_j が低下すると回路は自動で復帰します。なお、温度保護回路は絶対最大定格を超えた状態での動作となりますので、温度保護回路を使用したセット設計などは、絶対に避けてください。

16. 過電流保護回路について

出力には電流能力に応じた過電流保護回路が内蔵されているため、負荷ショート時には IC 破壊を防止しますが、この保護回路は突発的な事故による破壊防止に有効なもので、連続的な保護回路動作、過渡時でのご使用に対応するものではありません。

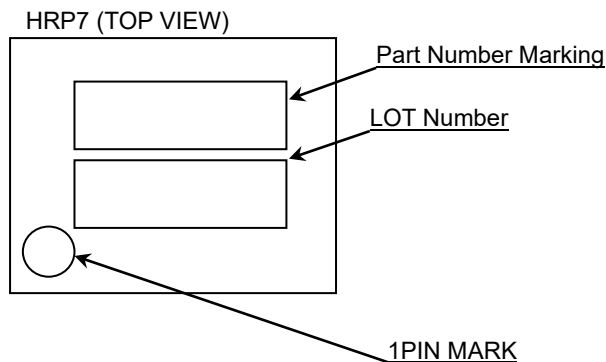
発注形名情報

B D 9 0 6 4 0 x H F P										-	C T R		
形名		出力スイッチ電流		生産ライン情報		パッケージ		製品ランク					
		90640 : 4 A		無 : 生産ライン A		HFP : HRP7		C : 車載グレード					
		90620 : 2.5 A		"U" : 生産ライン B		EFJ : HTSOP-J8		包装、フォーミング仕様					
		90610 : 1.25 A						TR : リール状エンボステーピング					
								E2 : リール状エンボステーピング					

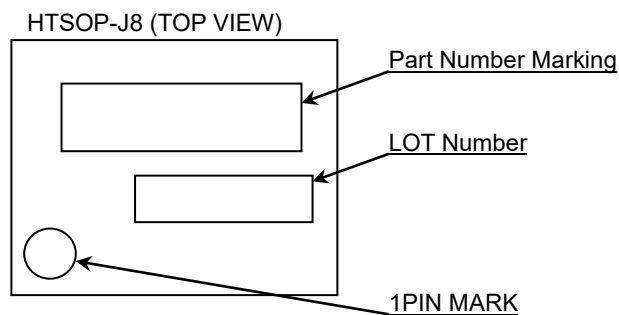
出力スイッチ電流	パッケージ	発注形名	備考
4 A	HRP7	BD90640HFP-CTR	-
	HTSOP-J8	BD90640EFJ-CE2	生産ライン A (Note 1)
	HTSOP-J8	BD90640UEFJ-CE2	生産ライン B (Note 1)
2.5 A	HRP7	BD90620HFP-CTR	-
	HTSOP-J8	BD90620EFJ-CE2	生産ライン A (Note 1)
	HTSOP-J8	BD90620UEFJ-CE2	生産ライン B (Note 1)
1.25 A	HTSOP-J8	BD90610EFJ-CE2	生産ライン A (Note 1)
	HTSOP-J8	BD90610UEFJ-CE2	生産ライン B (Note 1)

(Note 1) 生産ライン A : B は生産効率向上を目的に複数ライン構成となっています。
データシート内の保証特性に差異はありません。新規のご採用時には生産ライン B を推奨します。

標印図

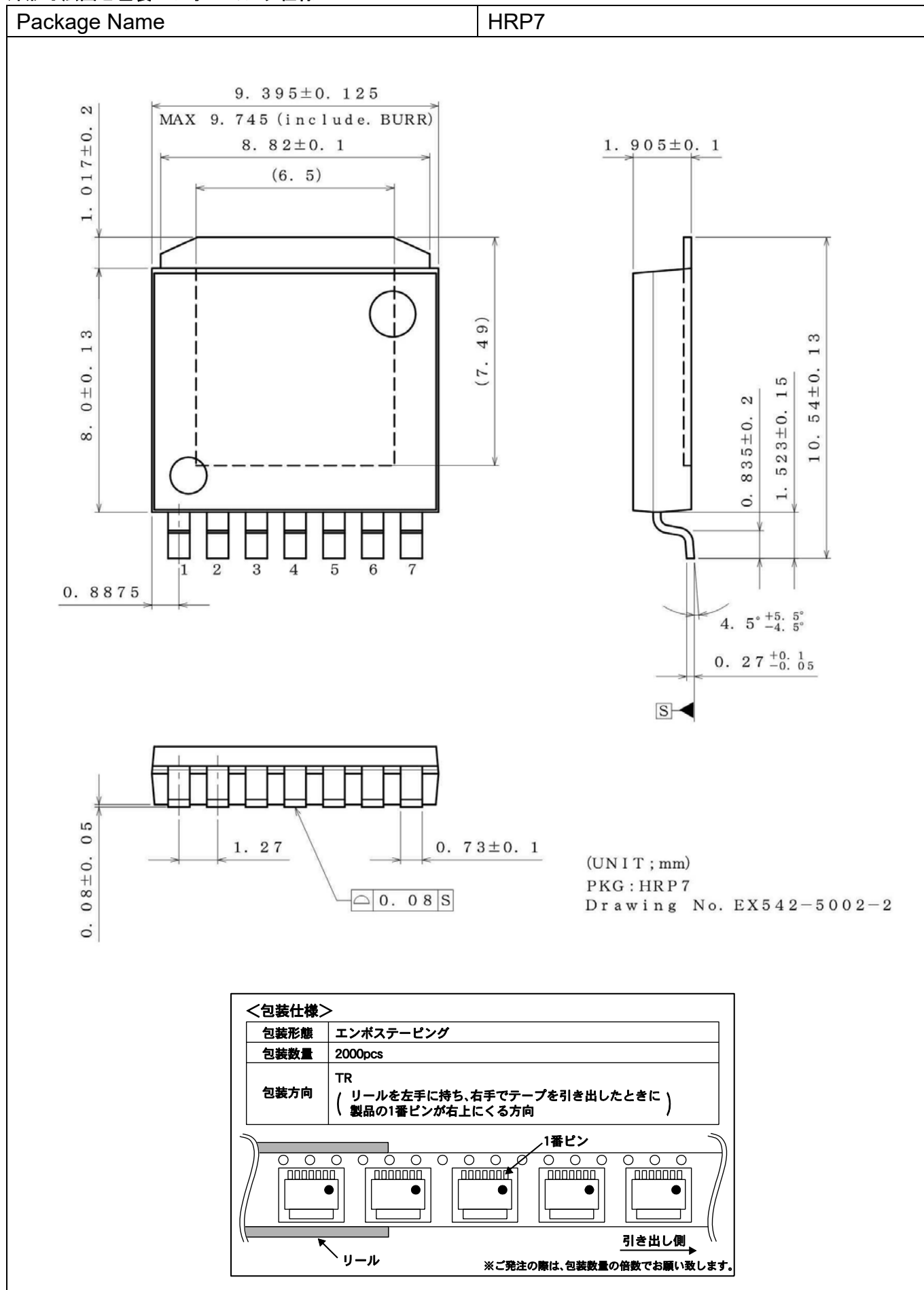


出力スイッチ電流	Part Number Marking	Part Number
4 A	BD90640HFP	BD90640HFP-CTR
2.5 A	BD90620HFP	BD90620HFP-CTR

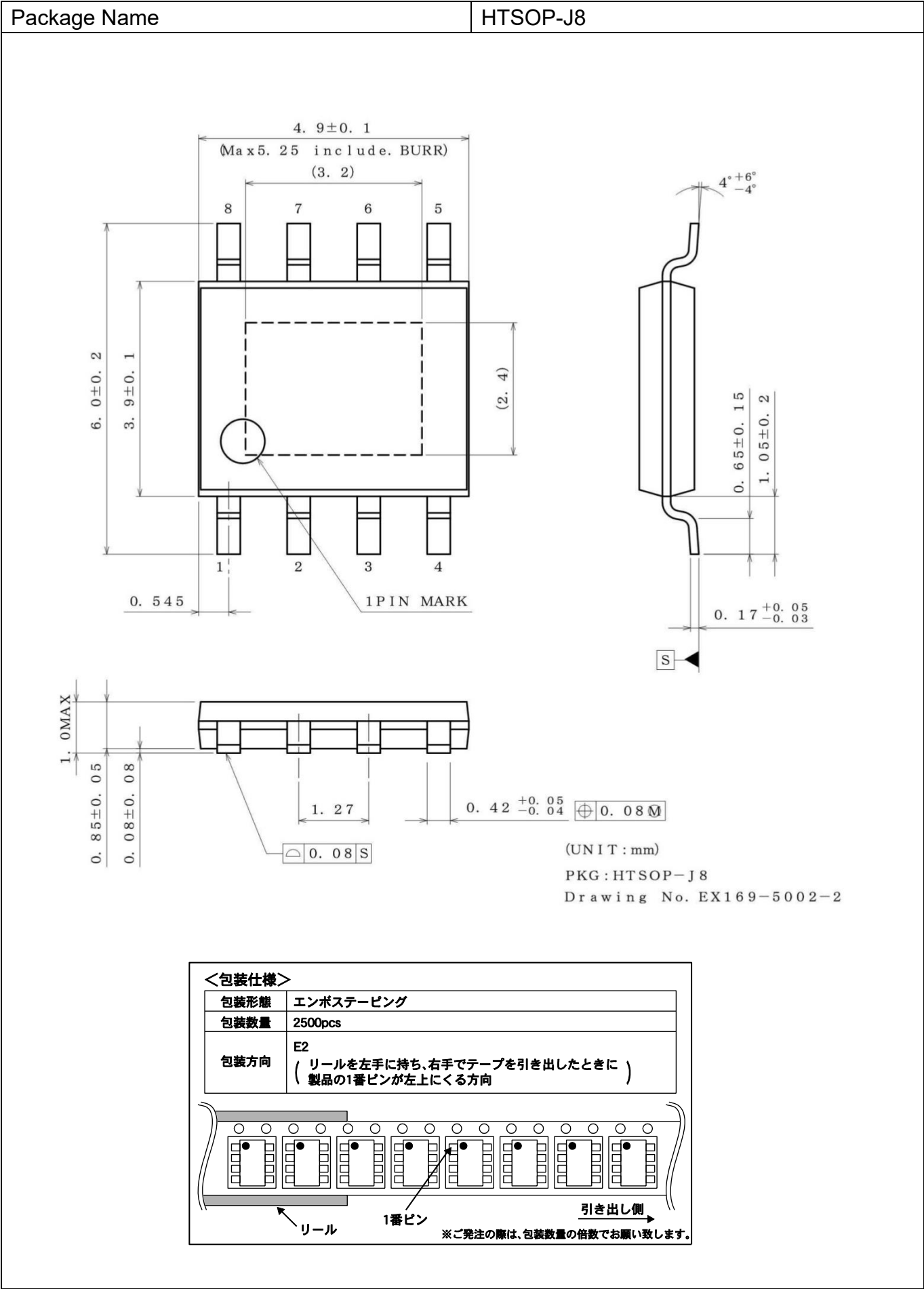


出力スイッチ電流	Part Number Marking	Part Number
4 A	D90640	BD90640EFJ-CE2
	90640U	BD90640UEFJ-CE2
2.5 A	D90620	BD90620EFJ-CE2
	90620U	BD90620UEFJ-CE2
1.25 A	D90610	BD90610EFJ-CE2
	90610U	BD90610UEFJ-CE2

外形寸法図と包装・フォーミング仕様



外形寸法図と包装・フォーミング仕様



改訂履歴

日付	Revision	変更内容
2014.1.6	001	新規登録
2014.4.7	002	P.6 過電流保護動作出力スイッチ電流：記号 [ISWLIMIT _{xx}]に変更 UVLO 検出電圧：最小/標準/最大 [- / 3.24 / 3.50]に変更 UVLO 解除電圧：最小/標準/最大 [- / 3.52 / 3.90]に変更 P.16 (7)位相補償回路の設定 1~2 行目削除 位相遅れの式 $f_{P1} \rightarrow f_{P2}$ に変更 P.18 部品リスト ダイオード (D1) の PKG を PMDS に変更 P.19 部品リスト C2 = 6.8 pF → OPEN に変更 P.21 基板レイアウトの注意点 ⑥～基準系 (RT、VC)GND～に変更
2014.10.17	003	HRP7 パッケージ版追加 P.5 推奨動作条件：入力コンデンサ容量値を追加
2014.11.21	004	P.17 位相補償回路：SBD 記号を変更 P.28 入出力等価回路 MOS 記号を変更
2015.9.15	005	全体：フォーマット変更 許容損失 (Note 2, Note 3)：評価ボード詳細条件追記 スイッチング周波数設定：CRT の設定について追記 位相補償回路の定数選定：設定方法の目安を記載 標印図[HRP7]：“BD90610HFP”を削除
2021.8.5	006	BD906xxUEFJ-C シリーズ追加

ご注意

ローム製品取扱い上の注意事項

- 極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器^(Note 1)、航空宇宙機器、原子力制御装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

- 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
 - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
 - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
- 本製品は、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
 - ①水・油・薬液・有機溶剤等の液体中でのご使用
 - ②直射日光・屋外暴露、塵埃中でのご使用
 - ③潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所でのご使用
 - ④静電気や電磁波の強い環境でのご使用
 - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合
 - ⑥本製品を樹脂等で封止、コーティングしてのご使用
 - ⑦はんだ付けの後に洗浄を行わない場合(無洗浄タイプのフラックスを使用される場合は除く。ただし、残渣については十分に確認をお願いします。)又は、はんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合
 - ⑧結露するような場所でのご使用
- 本製品は耐放射線設計はなされておられません。
- 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
- パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
- 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
- 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
- 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

- ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
- はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。
その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。（人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等）

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
 - ① 潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所での保管
 - ② 推奨温度、湿度以外での保管
 - ③ 直射日光や結露する場所での保管
 - ④ 強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き（梱包箱に表示されている天面方向）で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は、外国為替及び外国貿易法に定めるリスト規制貨物等に該当するおそれがありますので、輸出する場合には、ロームへお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等（ソフトウェア含む）との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。