1chip FET 内蔵タイプ スイッチングレギュレータ シリーズ

出力 1.5A 以下高効率降圧 スイッチングレギュレータ パワーMOSFET 内蔵タイプ

BD9151MUV

No.09027JBT11

●概要

ロームの高効率降圧スイッチングレギュレータ BD9151MUV は 2.8～5.5V の電源ラインから 1.8V,1.2V の低電圧を作る電源です。入力電源電圧のリセット回路と外付け Pch-MOSFET のゲートコントローラを内蔵しています。独自のパルススキップ制御方式と同期整流回路にて高効率化を実現します。カレントモード制御方式を採用しており、負荷急変における高速過渡応答を実現しています。

●特長

1) カレントモード PWM 制御方式により高速過渡応答実現
2) 同期整流内蔵(Pch/Nch FET)、SLLM™(Simple Light Load Mode)により全負荷領域高効率
3) ソフトスタート機能内蔵
4) 温度・UVLO 保護機能内蔵
5) タイマーラッチ式 ショート保護機能内蔵
6) シャットダウン機能内蔵 Icc=0μA(Typ.)
7) リセット機能内蔵
8) Pch MOSFET ゲートコントローラ内蔵
9) 高放熱小型面実装パッケージ VQFN020V4040 採用

●用途

DSP、マイコンや ASIC などの LSI 用電源

●絶対最大定格 (Ta=25℃)

項目	記号	定格	単位
電源電圧	AVcc	-0.3～+7*1	V
	PVcc	-0.3～+7*1	V
EN 電圧	VEN	-0.3～+7	V
SW 電圧	Vsw1	-0.3～+7	V
	Vsw2	-0.3～+7	V
許容損失	Pd1	0.34*2	W
	Pd2	0.70*3	W
	Pd3	2.21*4	W
	Pd4	3.56*5	W
動作温度範囲	Topr	-40～+85	℃
保存温度範囲	Tstg	-55～+150	℃
接合部温度	Tjmax	+150	℃

*1 Pd, ASO, 及び Tj=150℃を越えないこと。
*2 単体。
*3 1 層基板（74.2mm×74.2mm×1.6mmt, 表層放熱銅箔 10.29mm2）実装時。
*4 4 層基板（74.2mm×74.2mm×1.6mmt, 表層放熱銅箔 10.29mm2, 2,3 層に 5505mm2 銅箔積層）実装時。
*5 4 層基板（74.2mm×74.2mm×1.6mmt, 表層放熱銅箔 5505mm2, 各層に銅箔積層）実装時。

●動作条件 (Ta=-40～+85℃)

項目	記号	最小	標準	最大	単位
電源電圧	AVcc、PVcc	2.8	3.3	5.5	V
EN 電圧	VEN	0	-	5.5	V
SW 端子平均出力電流	Isw1	-	-	0.4*6	A
	Isw2	-	-	0.8*6	A

*6 Pd 及び ASO を越えないこと。

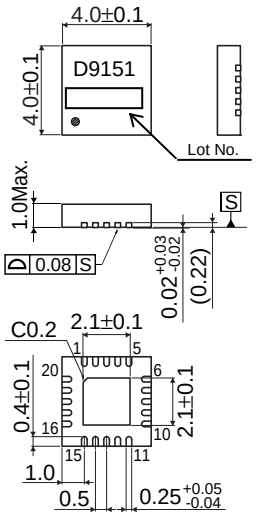
© 2009 ROHM Co., Ltd. All rights reserved.

●電気的特性

(特に指定のない限り Ta=25℃, AVCC=PVCC=3.3V, EN=AVCC)

項目	記号	規格値			単位	条件
		最小	標準	最大		
スタンバイ時回路電流	I_{STB}	-	0	10	μA	EN=0V
アクティブ時回路電流	I_{CC}	-	400	800	μA	
EN Low 電圧	V_{ENL}	-	GND	0.8	V	スタンバイ時
EN High 電圧	V_{ENH}	2	Vcc	-	V	アクティブ時
EN 流入電流	I_{EN}	-	1	10	μA	V_{EN}=2V
動作周波数	F_{OSC}	0.8	1.0	1.2	MHz	
Pch FET ON 抵抗	$R_{ONP}1$	-	0.27	0.46	Ω	AVCC=PVCC=3.3V
	$R_{ONP}2$	-	0.18	0.30	Ω	AVCC=PVCC=3.3V
Nch FET ON 抵抗	$R_{ONN}1$	-	0.27	0.46	Ω	AVCC=PVCC=3.3V
	$R_{ONN}2$	-	0.18	0.30	Ω	AVCC=PVCC=3.3V
I_{TH} シンク電流 1	$I_{THSI}1$	10	20	-	μA	VFB1=2.0V
I_{TH} ソース電流 1	$I_{THSO}1$	10	20	-	μA	VFB1=1.6V
I_{TH} シンク電流 2	$I_{THSI}2$	10	20	-	μA	VFB2=1.4V
I_{TH} ソース電流 2	$I_{THSO}2$	10	20	-	μA	VFB2=1.0V
帰還端子電圧 1	FB1	1.773	1.800	1.827	V	±1.5%
帰還端子電圧 2	FB2	1.182	1.200	1.218	V	±1.5%
UVLO 検出電圧	V_{UVLOL}	2.4	2.5	2.6	V	AVCC=3.3→0V
UVLO 解除電圧	V_{UVLOH}	2.45	2.6	2.8	V	AVCC=0→3.3V
リセット 検出電圧	$P_{G}1$	2.74	2.87	3.00	V	AVCC=3.3V→0V
リセット 解除電圧	$P_{G}2$	2.84	2.97	3.10	V	AVCC=0V→3.3V
リセット ON 抵抗	R_{ONPG}	-	140	240	Ω	
リセット Delay	T_{PG}	8	16	32	ms	
MONI 放電抵抗	R_{MONI}	-	110	190	Ω	AVCC=3.3V
PGATEB シンク電流	I_{PGATEB}	1.5	4	6.5	uA	
ソフトスタート時間	T_{SS}	0.25	0.5	1.0	ms	
タイマーラッチ時間	T_{LATCH}	0.5	1.0	2.0	ms	SCP/TSD 動作時
出力短絡検出電圧	$V_{SCP}1$	-	0.9	1.26	V	FB1=1.8→0V
	$V_{SCP}2$	-	0.6	0.84	V	FB2=1.2→0V

●外形寸法図



VQFN020V4040 (単位:mm)

Fig.1 BD9151MUV 外形寸法図

© 2009 ROHM Co., Ltd. All rights reserved.

●ブロック図

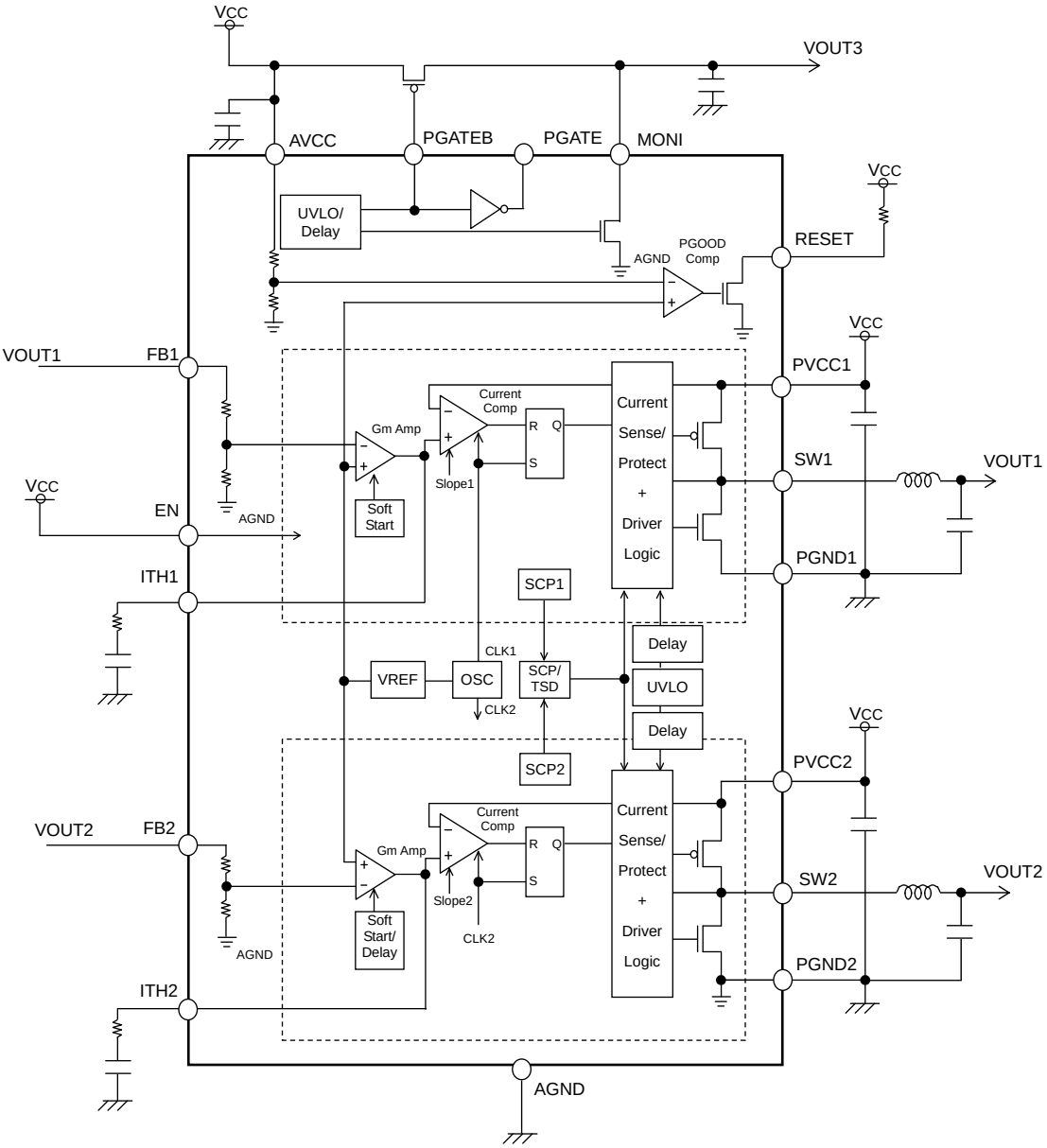


Fig.2　BD9151MUV ブロック図

●ピン配置機能

Pin No.	Pin 名	PIN 機能	Pin No.	Pin 名	PIN 機能
1	PGND2	Ch2 Low 側ソース端子	11	AGND	GND 端子
2	PGND2	Ch2 Low 側ソース端子	12	AVCC	電源入力端子
3	PVCC2	Ch2 High side FET ソース端子	13	PGATEB	外付け Pch MOS Gate ドライブピン (Low Active)
4	PVCC1	Ch1 High side FET ソース端子	14	PGATE	PGATEB 逆論理出力信号(High Active)
5	PGND1	Ch1 Low 側ソース端子	15	MONI	3.3V 出力モニタピン
6	SW1	Ch1 Pch/Nch FET ドレイン出力端子	16	ITH2	Ch2 GmAmp 出力端子 / 位相補償用コンデンサ接続ピン
7	SW1	Ch1 Pch/Nch FET ドレイン出力端子	17	FB2	Ch2 出力電圧検出端子
8	FB1	Ch1 出力電圧検出端子	18	EN	イネーブル端子 (High Active)
9	ITH1	Ch1 GmAmp 出力端子 / 位相補償用コンデンサ接続ピン	19	SW2	Ch2 Pch/Nch FET ドレイン出力端子
10	RESET	RESET 出力端子	20	SW2	Ch2 Pch/Nch FET ドレイン出力端子

© 2009 ROHM Co., Ltd. All rights reserved.

●特性データ【BD9151MUV】

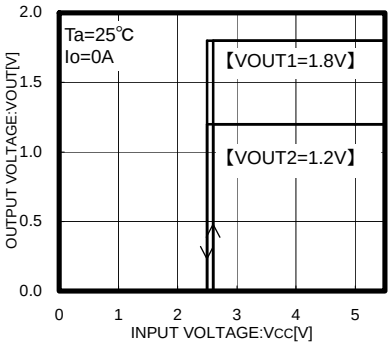


Fig.3 電源電圧-出力電圧

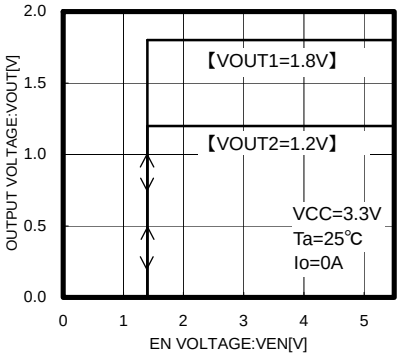


Fig.4 EN 電圧-出力電圧

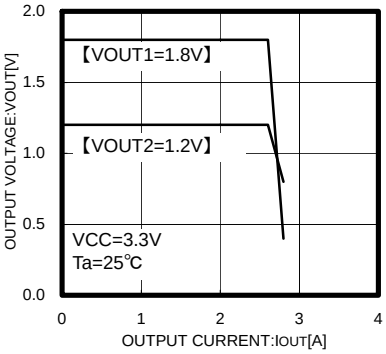


Fig.5 負荷電流-出力電圧

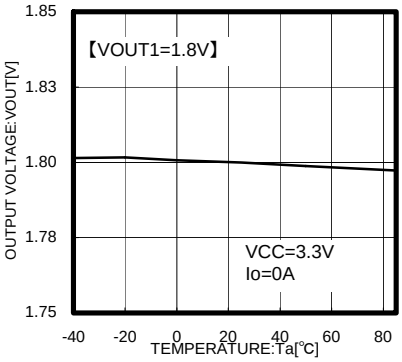


Fig. 6 温度-出力電圧

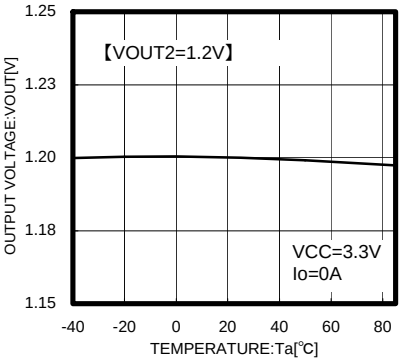


Fig. 7 温度-出力電圧

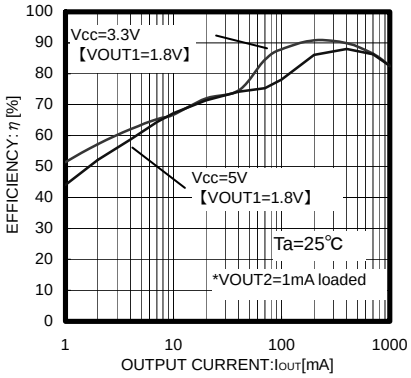


Fig.8 VOUT1 効率

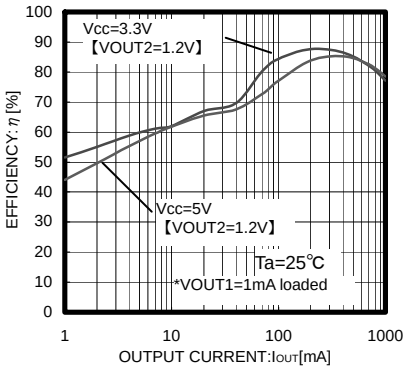


Fig.9 VOUT2 効率

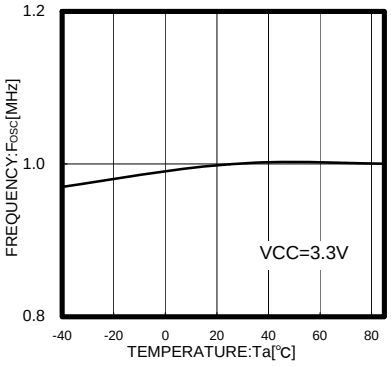


Fig.10 温度-動作周波数

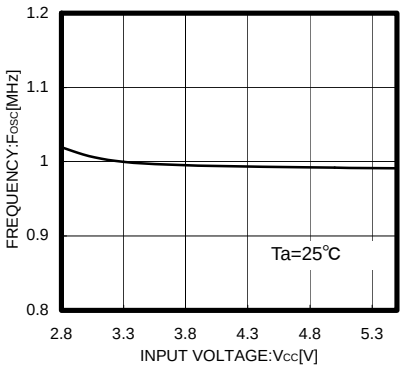


Fig.11 電源電圧-動作周波数

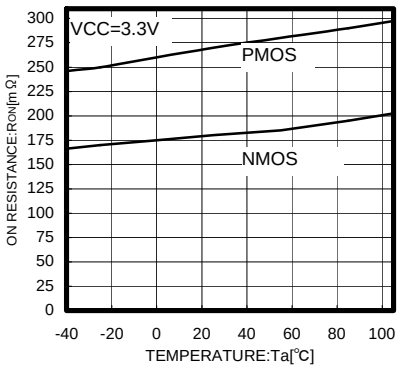


Fig.12 温度ー
NMOS・PMOS FET ON 抵抗

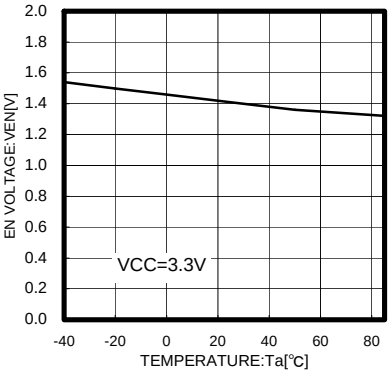


Fig.13 温度ー
EN スレッショルド電圧

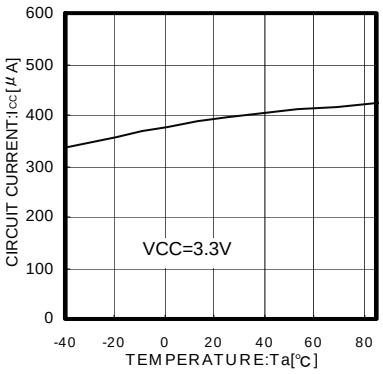


Fig.14 温度ー
アクティブ時回路電流

© 2009 ROHM Co., Ltd. All rights reserved.

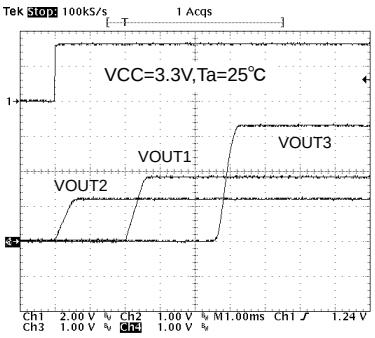


Fig.15 ソフトスタート波形
(Io1=0mA,Io2=0mA,Io3=0mA)

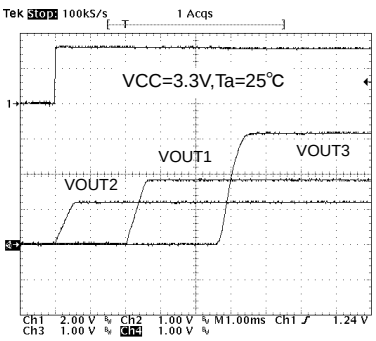


Fig.16 ソフトスタート波形
(Io1=400mA,Io2=800mA,Io3=600mA)

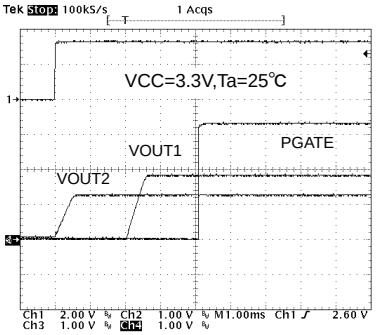


Fig.17 ソフトスタート波形
(Io1=0mA,Io2=0mA,PGATE)

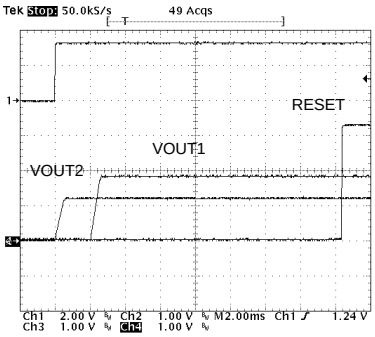


Fig.18 ソフトスタート波形
(Io1=0mA,Io2=0mA,RESET)

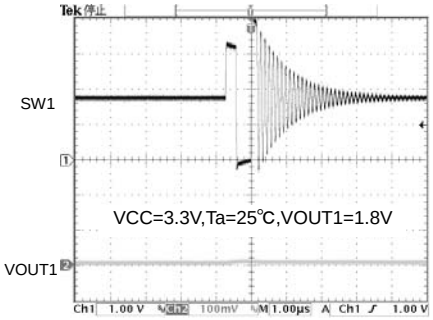


Fig.19 SW1 波形
(Io=0mA)

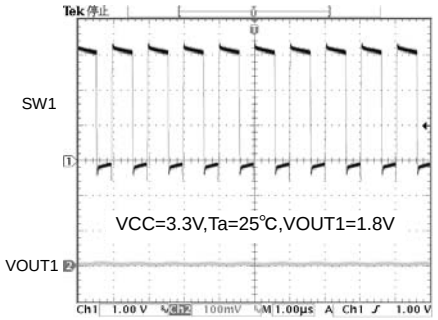


Fig.20 SW1 波形
(Io=400mA)

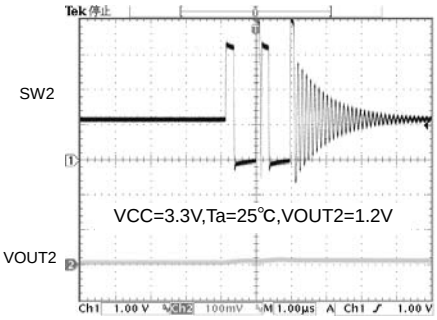


Fig.21 SW2 波形
(Io=0mA)

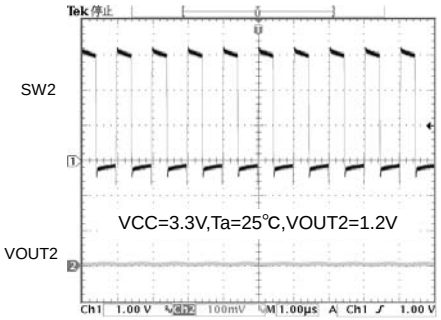


Fig.22 SW2 波形
(Io=800mA)

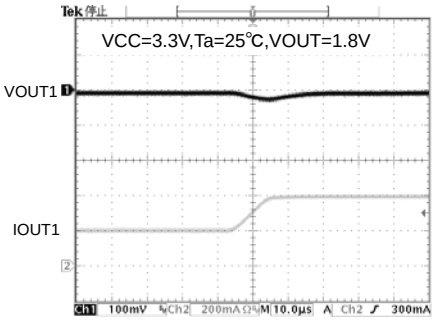


Fig.23 VOUT1 負荷応答
(Io=200mA→400mA / 10usec)

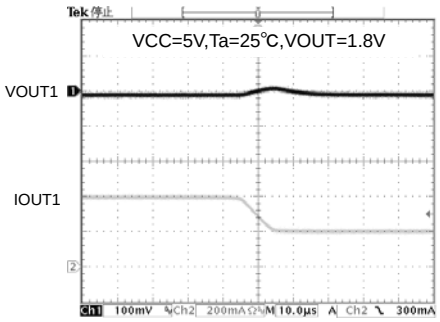


Fig.24 VOUT1 負荷応答
(Io=400mA→200mA/ 10usec)

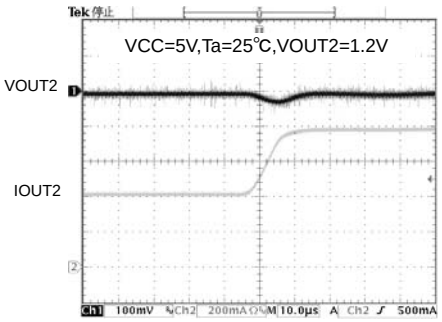


Fig.25 VOUT2 負荷応答
(Io=400mA→800mA/ 10usec)

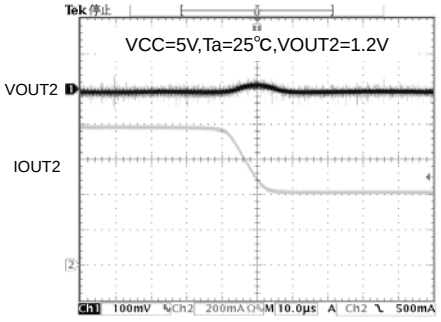


Fig.26 VOUT2 負荷応答
(Io=800mA→400mA/ 10usec)

© 2009 ROHM Co., Ltd. All rights reserved.

●動作説明

BD9151MUV はカレントモード PWM 制御方式により高速過渡応答を実現した、降圧型同期整流スイッチングレギュレータです。重負荷状態では Pulse Width Modulation(PWM)モードでスイッチング動作し、負荷が軽い時は効率を向上させるように SLLM™(Simple Light Load Mode)制御を行っています。

○同期整流

従来の DC/DC コンバータ IC より外付け整流素子分の消費電力を減らすことがき、貫通防止機能によって動作時の貫通電流を抑えることにより、セットの消費電力を低減します。

○カレントモード PWM 制御

電圧帰還にコイル電流を帰還するループを追加して PWM 制御信号を合成しています。

・PWM(Pulse Width Modulation)制御

PWM 発振周波数は 1MHz です。OSC から出力される SET 信号で Highside MOS FET がターン・オン(Lowside MOS FET はターン・オフ)し、コイル電流 I_L が増加します。電流検出比較器(Current Comp)で、電流帰還制御信号(SENSE=I_L の変換電圧)が電圧帰還制御信号(FB)と一致すると RESET 信号を出力し、固定周期の残りの期間ターン・オフ(Lowside MOS FET はターン・オン)します。PWM 制御はこれを繰り返します。

・SLLM™(Simple Light Load Mode)制御

重負荷の PWM から軽負荷に入る、または軽負荷から重負荷に入る時に通常の PWM 制御ループで動作させたままスイッチングパルスを OFF させるため、軽負荷⇔重負荷の切換などによる電圧ドロップや過渡応答性を劣化させることなくリニアに動作させることができます。

OSC の SET 信号と Current Comp 出力の RESET 信号で PWM 制御ループ動作はしますが、軽負荷状態になると RESET 信号が出力し続けるシステムになっており、スイッチングを OFF させるため、スイッチングパルスが間引かれる制御となります。スイッチングを間欠動作させることによりスイッチングロスを軽減し、効率を向上させることができます。

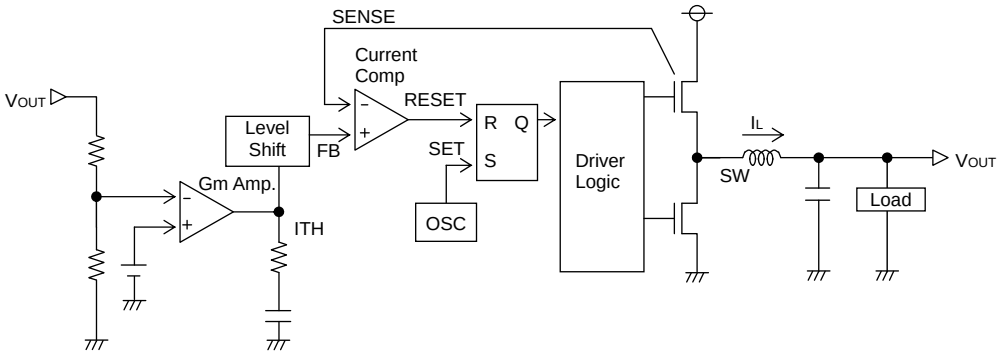


Fig.27 カレントモード PWM 制御ブロック図

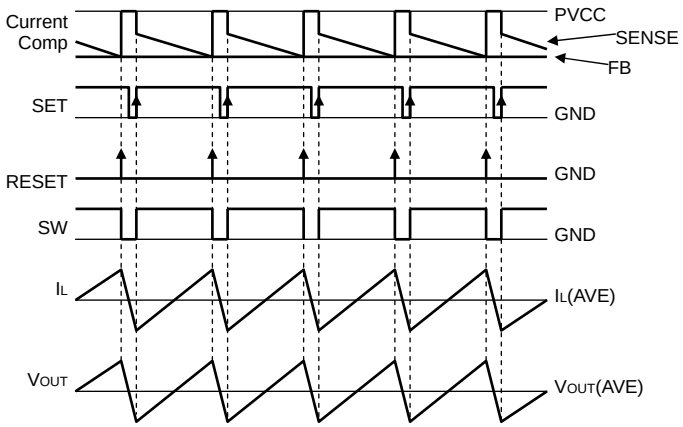


Fig.28 PWM スイッチングタイミングチャート

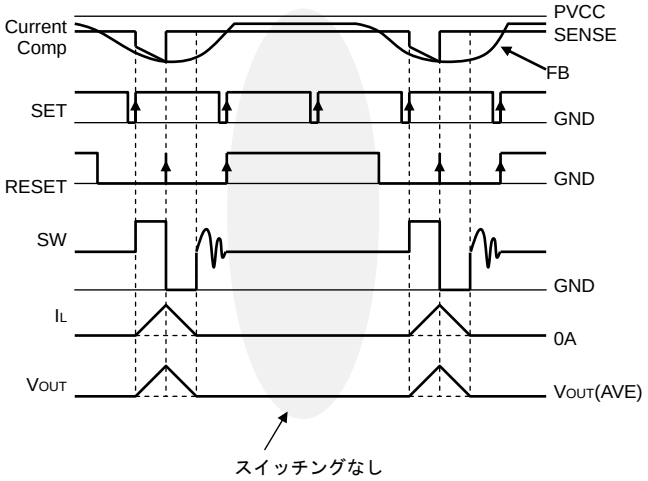


Fig.29 SLLM™ スイッチングタイミングチャート

© 2009 ROHM Co., Ltd. All rights reserved.

●各ブロック動作説明

・ソフトスタート機能
EN 端子を High にすると、ソフトスタート機能が働き起動時の電流に制限をかけながら緩やかに出力電圧が立ち上がりますので、出力電圧のオーバーシュートや突入電流を防ぐことができます。

・シャットダウン機能
EN 端子を Low にするとスタンバイモードとなり、基準電圧・内部発振器・ドライバなど全ての機能ブロックを OFF 状態とします。スタンバイ時の回路電流は 0μA(Typ.)です。

・UVLO 機能
BD9151MUV の出力電圧を確保できる入力電圧が供給されているかを検出します。また、出力のチャタリングを防ぐために検出電圧に 100mV(typ.)のヒステリシス幅を設けています。

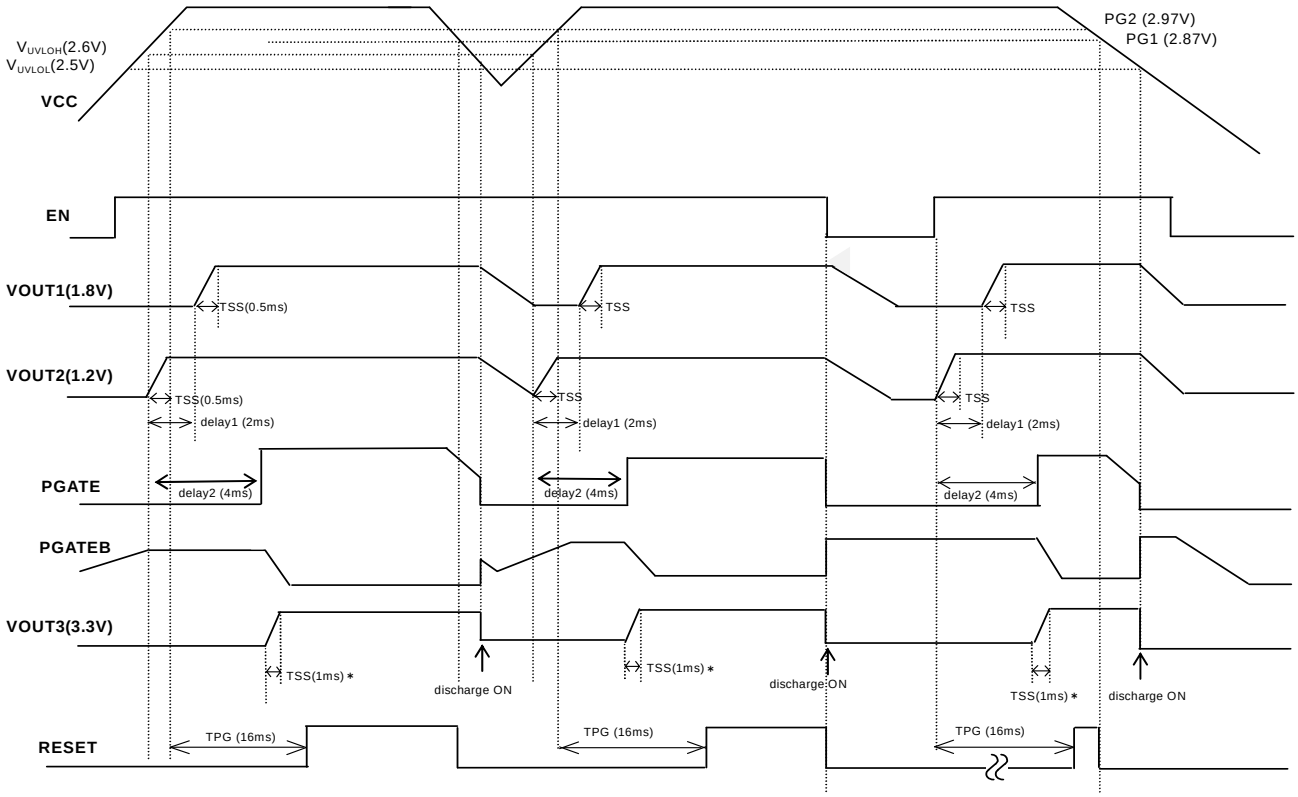
・リセット機能
AVCC 入力電圧が.2.97V(typ.)以上になると 16msec(typ.)の遅延の後 RESET を出力します。100mV(Typ.)のヒステリシスがあります。

・Pch MOSFET ゲートコントローラ機能
PGATEB 端子は、定電流で FET を ON させる機能があります。Pch MOSFET のゲートを接続することでソフトスタート ON することができます。

・ディスチャージ機能
MONI 端子は Nch MOS のオープンドレインです。UVLO 解除から 4msec(Typ.)の遅延の後に OFF 状態になります。
EN 端子の Low、UVLO の検出により Nch MOS が ON し接続先をディスチャージします。

・外部同期信号出力機能
PGATE 端子は、UVLO 解除から 4msec(Typ.)の遅延の後に、High アクティブを出力する端子です。

・起動シーケンス機能
BD9151MUV は出力電圧を UVLO 解除後から 2ch(1.2V)を出力し、UVLO 解除から 2msec(typ.)後に 1ch(1.8V)を出力し、最後に UVLO 解除から 4msec 後に PGATEB が動作し始め外付け Pch MOSFET が ON し 3ch(VCC 同電位)が出力されます。
OFF 時には、3ch 出力が MONI 端子によりディスチャージされ、1ch 出力と 2ch 出力は自然放電されます。



*VOUT3 の起動時間　TSS=1ms(BD9139MUV 使用時) Pch MOSFET を使用時はゲート容量に依存します。

Fig.30 ソフトスタート、シャットダウン、UVLO タイミングチャート

© 2009 ROHM Co., Ltd. All rights reserved.

・タイマーラッチ式ショート保護機能
出力には過電流保護回路を内蔵しており、電流制限をかけます。さらに出力短絡保護回路によって、負荷ショートモードなどを検出し保護回路が一定時間以上連続動作すると、出力が OFF 状態でラッチし IC の破壊を防止します。
EN を再投入するまたは、UVLO を再度解除することで出力が復帰します。

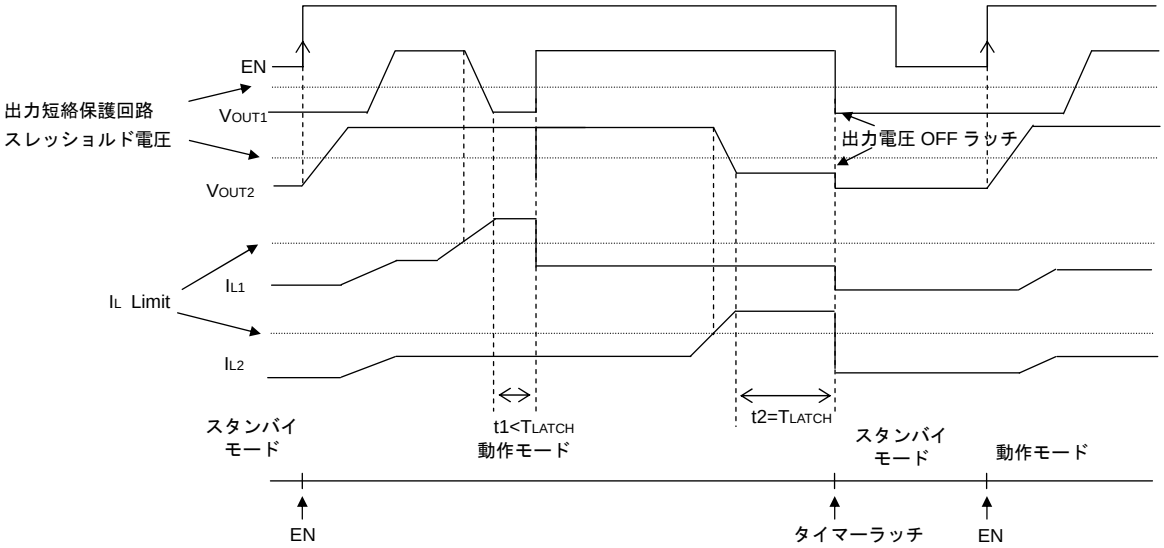


Fig.31 タイマーラッチ式ショート保護タイミングチャート

●スイッチング電源の効率について
効率 η は次式のように表せます。

$$\eta = \frac{V_{OUT} \times I_{OUT}}{V_{in} \times I_{in}} \times 100[\%] = \frac{P_{OUT}}{P_{in}} \times 100[\%] = \frac{P_{OUT}}{P_{OUT} + P_D \alpha} \times 100[\%]$$

スイッチングレギュレータの損失の要因 $P_D \alpha$ は、下記のようなものがあげられ、これらを軽減することで効率を向上させることができます。

損失の要因
1) コイル、FET の ON 抵抗による損失：PD(I^2R)
2) ゲート充放電損失：PD(Gate)
3) スイッチング損失：PD(SW)
4) コンデンサの ESR 損失：PD(ESR)
5) IC の動作電流損失：PD(IC)

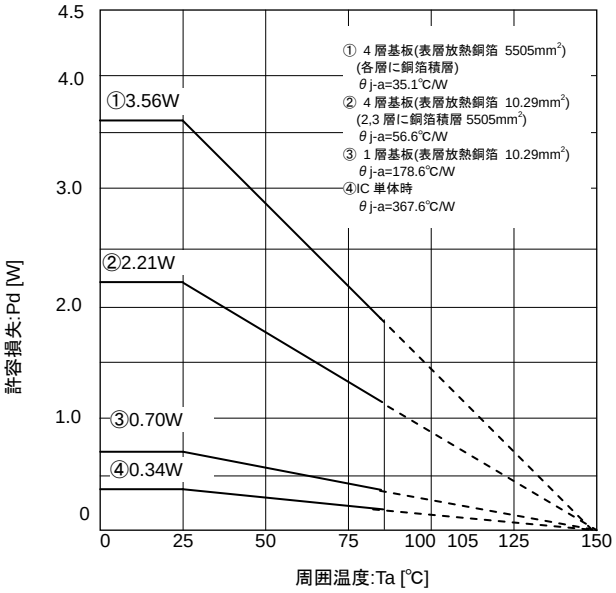
1)PD(I^2R)=$I_{OUT}^2 \times (R_{COIL}+R_{ON})$ (R_{COIL}[Ω]：コイルの DC 抵抗、R_{ON}[Ω]：FET の ON 抵抗、I_{OUT}[A]：出力電流)
2)PD(Gate)=$C_{gs} \times f \times V^2$ (Cgs[F]：FET のゲート容量、f[Hz]：スイッチング周波数、V[V]：FET のゲート駆動電圧)
3)PD(SW)= $\frac{V_{in}^2 \times C_{RSS} \times I_{OUT} \times f}{I_{DRIVE}}$ (C_{RSS}[F]：FET の逆伝達容量、I_{DRIVE}[A]：ゲートのピーク電流)
4)PD(ESR)=$I_{RMS}^2 \times ESR$ (I_{RMS}[A]：コンデンサのリップル電流、ESR[Ω]：等価直列抵抗)
5)PD(IC)=$V_{in} \times I_{CC}$ (I_{CC}[A]：回路電流)

© 2009 ROHM Co., Ltd. All rights reserved.

●許容損失、熱に関する検討

BD9151MUV は高効率のため、ほとんどのアプリケーションで大きな発熱などはなく、検討の必要はないと考えておりますが、低入力電圧、高出力電圧、重負荷、高温での使用時には検討する必要があります。

損失は、FET の ON 抵抗による導通損失のみ検討することとします。前途の損失にはその他にゲート充放電損失やスイッチング損失などがありますが、上記条件においては、導通損失が最も支配的になるからです。



$P=I_{OUT}^2 \times R_{ON}$

$R_{ON}=D \times R_{ONH}+(1-D)R_{ONL}$

D：ON デューティ(=V_{OUT}/V_{CC})

R_{ONH}：Highside MOS FET のオン抵抗

R_{ONL}：Lowside MOS FET のオン抵抗

I_{OUT}：出力電流

Fig.32 熱軽減特性 (VQFN020V4040)

例)V_{CC}=3.3V, V_{OUT1}=1.8V, V_{OUT2}=1.2V, R_{ONH1}=0.27Ω, R_{ONL1}=0.18ΩR_{ONH2}=0.27Ω, R_{ONL2}=0.18Ω

I_{OUT1}=0.4A、I_{OUT2}=0.8A のとき、

$D_1=V_{OUT1}/V_{CC}=1.8/3.3=0.55$

$D_2=V_{OUT2}/V_{CC}=1.2/3.3=0.36$ より

$R_{ON1}=0.55 \times 0.27+(1-0.55) \times 0.18$

$=0.1485+0.081$

$=0.2295[\Omega]$

$R_{ON2}=0.36 \times 0.27+(1-0.36) \times 0.18$

$=0.0972+0.1152$

$=0.2124[\Omega]$

$P=0.4^2 \times 0.2295+0.8^2 \times 0.2124=0.173[W]$

BD9151MUV は $R_{ONH}>R_{ONL}$ であり、ON デューティが大きいほど損失が大きくなります。以上の許容損失を考慮し、充分マージンを持った熱設計を行ってください。

© 2009 ROHM Co., Ltd. All rights reserved.

●外付け部品の選定

1.コイル(L)の選定

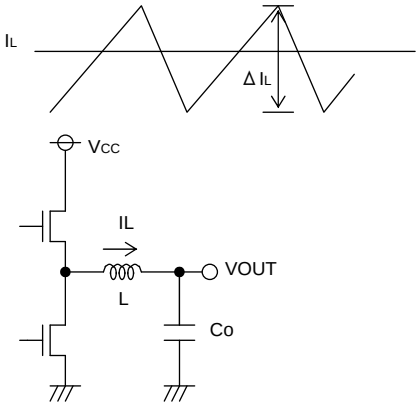


Fig.33 出力リップル電流

コイルの値は、出力リップル電流に大きく影響します。
式(1)のようにコイルが大きいほど、また、スイッチング周波数が高いほどリップル電流は下がります。

$$\Delta I_L = \frac{(V_{CC}-V_{OUT}) \times V_{OUT}}{L \times V_{CC} \times f} \text{ [A]} \cdots (1)$$

出力リップル電流の適当な設定値は、最大出力電流の 20%程度です。

$$\Delta I_L = 0.3 \times I_{OUT}\text{max. [A]} \cdots (2)$$

$$L = \frac{(V_{CC}-V_{OUT}) \times V_{OUT}}{\Delta I_L \times V_{CC} \times f} \text{ [H]} \cdots (3)$$

(ΔI_L:出力リップル電流、f:スイッチング周波数)

※コイルの定格電流値を越える電流をコイルに流しますと、コイルが磁気飽和を起こし、効率が低下します。
ピーク電流がコイルの定格電流値を超えないよう充分なマージンをもって選定してください。

例) BD9151MUV　V_{CC}=3.3V, V_{OUT}=1.8V, f=1.0MHz, ΔI_L=0.3×0.8A=0.24A のとき

$$L = \frac{(3.3-1.8) \times 1.8}{0.24 \times 3.3 \times 1.0M} = 2.02\mu \rightarrow 2.2[\mu H]$$

※コイルでの損失を少なくし、効率をよくするため、抵抗成分(DCR,ACR)の低いコイルを選定してください。

2.出力コンデンサ(Co)の選定

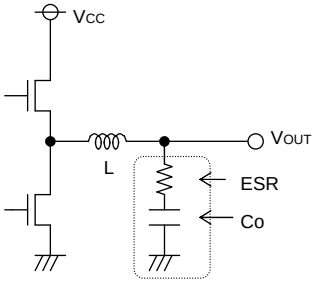


Fig.34 出力コンデンサ

出力側コンデンサは、出力電圧の安定領域やリップル電圧を平滑化するのに必要な等価直列抵抗を考慮して決定してください。

出力リップル電圧は、式(4)のように決定されます。

$$\Delta V_{OUT} = \Delta I_L \times ESR \text{ [V]} \cdots (4)$$

(ΔI_L:出力リップル電流、ESR:Co の等価直列抵抗)

※コンデンサの定格は、出力電圧に対し充分なマージンをもって選定してください。
ESR は小さい方が出力リップル電圧を小さくすることができます。
また、22μF～100μF 程度のセラミックコンデンサを推奨します。

© 2009 ROHM Co., Ltd. All rights reserved.

3.入力コンデンサ(Cin)の選定

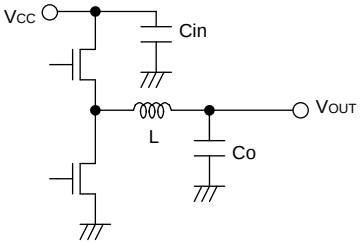


Fig.35 入力コンデンサ

入力側コンデンサの選定におきましては、大きな過渡電圧を防止するために大きなリップル電流に充分対応できる大きさの低 ESR の入力コンデンサである必要があります。リップル電流 I_{RMS} は式(5)で与えられます。

$$I_{RMS}=I_{OUT}\times\frac{\sqrt{V_{OUT}(V_{CC}-V_{OUT})}}{V_{CC}}\ [A]\cdot\cdot\cdot(5)$$

<ワースト条件> $I_{RMS(max.)}$

$V_{CC}=2\times V_{OUT}$ の時、$I_{RMS}=\frac{I_{OUT}}{2}$

例) BD9151MUV　V_{CC}=5.0V, V_{OUT}=1.8V, $I_{OUTmax.}$=0.4A のとき

$$I_{RMS}=2\times\frac{\sqrt{1.8(5.0-1.8)}}{5.0}=0.48[A_{RMS}]$$

また、入力コンデンサの ESR 損失を少なくし、効率をよくするために低 ESR の 10V 耐圧 22μF 程度のセラミックコンデンサを推奨します。

4.位相補償回路 R_{ITH},C_{ITH} の設定

カレントモード制御では、コイル電流が制御されているため、出力コンデンサと負荷抵抗からなる CR フィルターによるポール(位相遅れ)が低周波数領域に一つと、出力コンデンサとコンデンサの ESR によるゼロ(位相進み)が高周波領域に一つだけできます。そこで電力増幅段のポールをキャンセルするために、誤差増幅器の出力に下記のように C と R でゼロ点を追加するだけで簡単に補償できます。

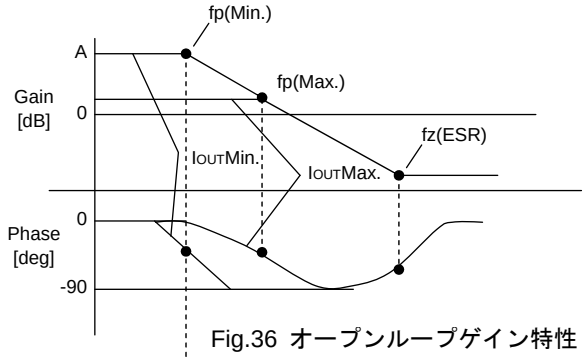


Fig.36 オープンループゲイン特性

$$f_p=\frac{1}{2\pi\times R_O\times C_O}$$

$$f_{z(ESR)}=\frac{1}{2\pi\times E_{SR}\times C_O}$$

電力増幅段のポールについて

出力電流が減少すると、負荷抵抗 R_O が増大しポールの周波数は低くなります。

$$f_{p(Min.)}=\frac{1}{2\pi\times R_{OMax.}\times C_O}\ [Hz]\leftarrow 軽負荷時$$

$$f_{p(Max.)}=\frac{1}{2\pi\times R_{OMin.}\times C_O}\ [Hz]\leftarrow 重負荷時$$

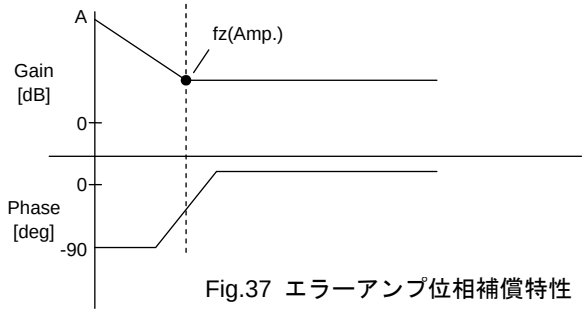


Fig.37 エラーアンプ位相補償特性

電力増幅段のゼロについて

出力コンデンサを大きくすると、ポール周波数は低くなりますが、ゼロ周波数は変化しません。(これは容量が 2 倍になるとコンデンサの ESR は 1/2 になるからです。)

$$f_{z(Amp.)}=\frac{1}{2\pi\times R_{ITH.}\times C_{ITH}}$$

© 2009 ROHM Co., Ltd. All rights reserved.

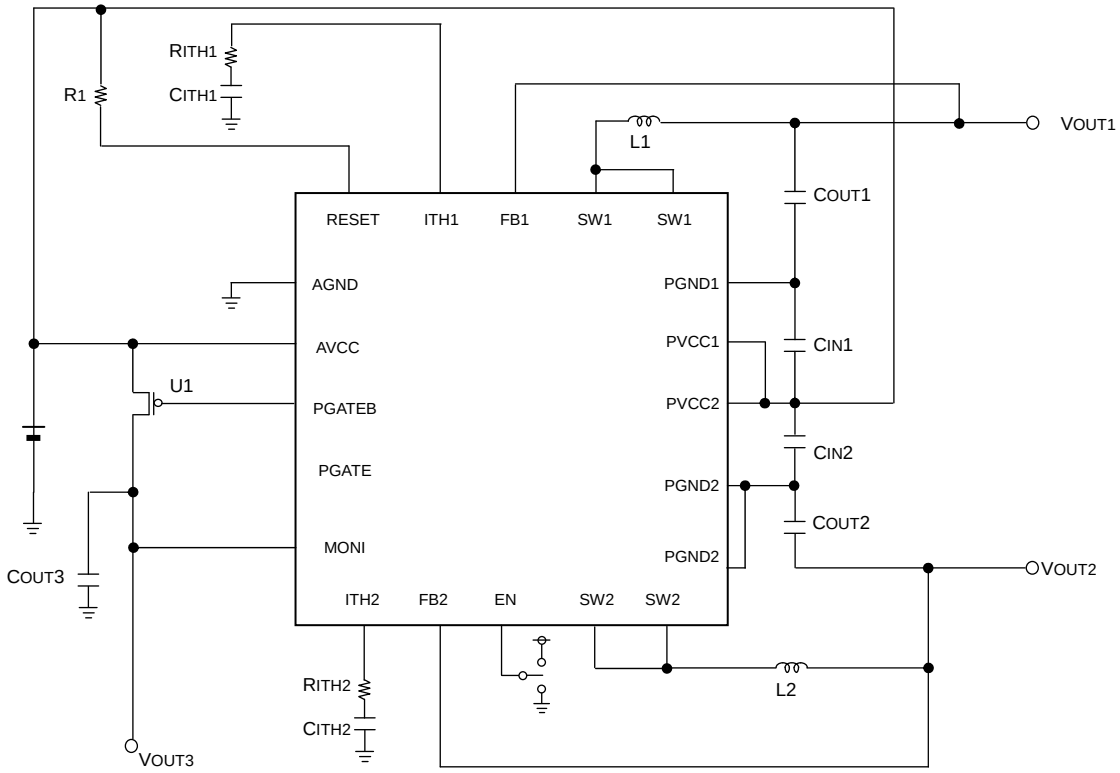


Fig.38 外付け部品概略図

安定した帰還ループを作るためには、次のように、出力コンデンサと負荷抵抗によってできるポール fp(Min.)をエラーアンプの CR ゼロ補正でキャンセルすることで実現されます。

$$f_{z(Amp.)} = f_{p(Min.)}$$

$$\longrightarrow \frac{1}{2\pi \times R_{ITH} \times C_{ITH}} = \frac{1}{2\pi \times R_{OMax.} \times C_{O}}$$

© 2009 ROHM Co., Ltd. All rights reserved.

●BD9151MUV　基板レイアウト時の注意点

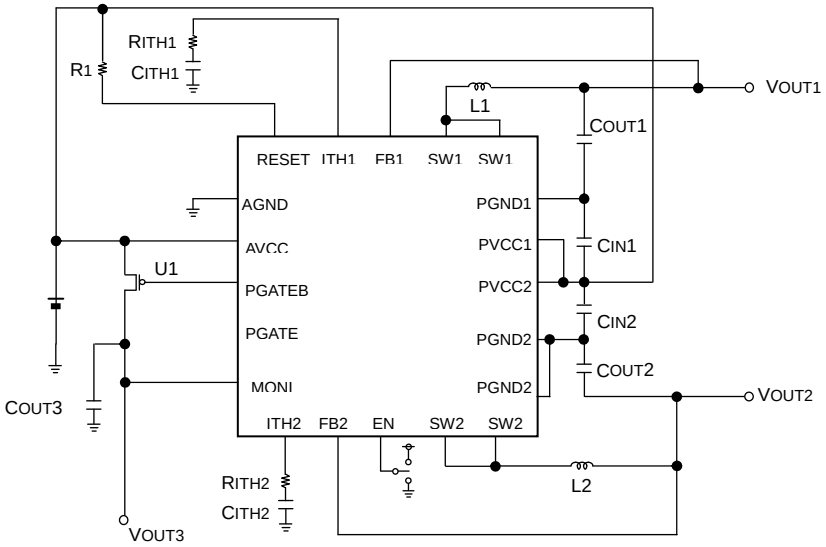


Fig.39 基板レイアウト簡易図

①入力のセラミックコンデンサ CIN は、IC の PVCC-PGND ピンに近い位置に、また出力コンデンサ Co は IC の PGND ピンに近い位置にレイアウトしてください。
②ITH-GND ピン間の CITH、RITH は出来るだけ配線の引き回しのないようレイアウトしてください。

※VQFN020V4040 (BD9151MUV)の裏面(放熱 PAD は基板で最も面積のとれる GND 電位にして実装してください。より放熱性を向上させることができます。

●上記アプリケーションでの推奨部品リスト

記号	品名	値	メーカー	型番
L1,2	コイル	2.2µH	TDK	LTF5022-2R2N3R2
			TAIYO YUDEN	NR3012T2R2M
CIN1,CIN2	セラミックコンデンサ	22µF	Murata	GRM32EB11A226KE20
Cout1,Cout2	セラミックコンデンサ	22µF	Murata	GRM31CB30J226KE18
CITH1	セラミックコンデンサ	330pF	Murata	GRM18 Series
RITH1	抵抗	22kΩ	Rohm	MCR03 Series
CITH2	セラミックコンデンサ	220pF	Murata	GRM18 Series
RITH2	抵抗	15kΩ	Rohm	MCR03 Series
U1	Pch FET	-	Rohm	RT1A040ZP
Cout3	セラミックコンデンサ	22µF	Murata	GRM31CB30J226KE18
R1	抵抗	10kΩ	Rohm	MCR03 Series

※推奨部品リスト例は推奨すべきものと確信しておりますが、ご使用にあたってはセットでの特性確認を十分にお願いします。また、スイッチングノイズ等の影響が大きい場合は、VCC-PVCC 間にローパスフィルタを、SW-PGND 間にショットキーダイオード(又はスナバ)を挿入するようにお願いします。その他外付け回路定数を変更してご使用になる時は静特性のみならず、過渡特性も含め外付け部品及び当社 IC のバラツキ等を考慮して十分マージンを見て決定してください。

© 2009 ROHM Co., Ltd. All rights reserved.

●入出力等価回路図

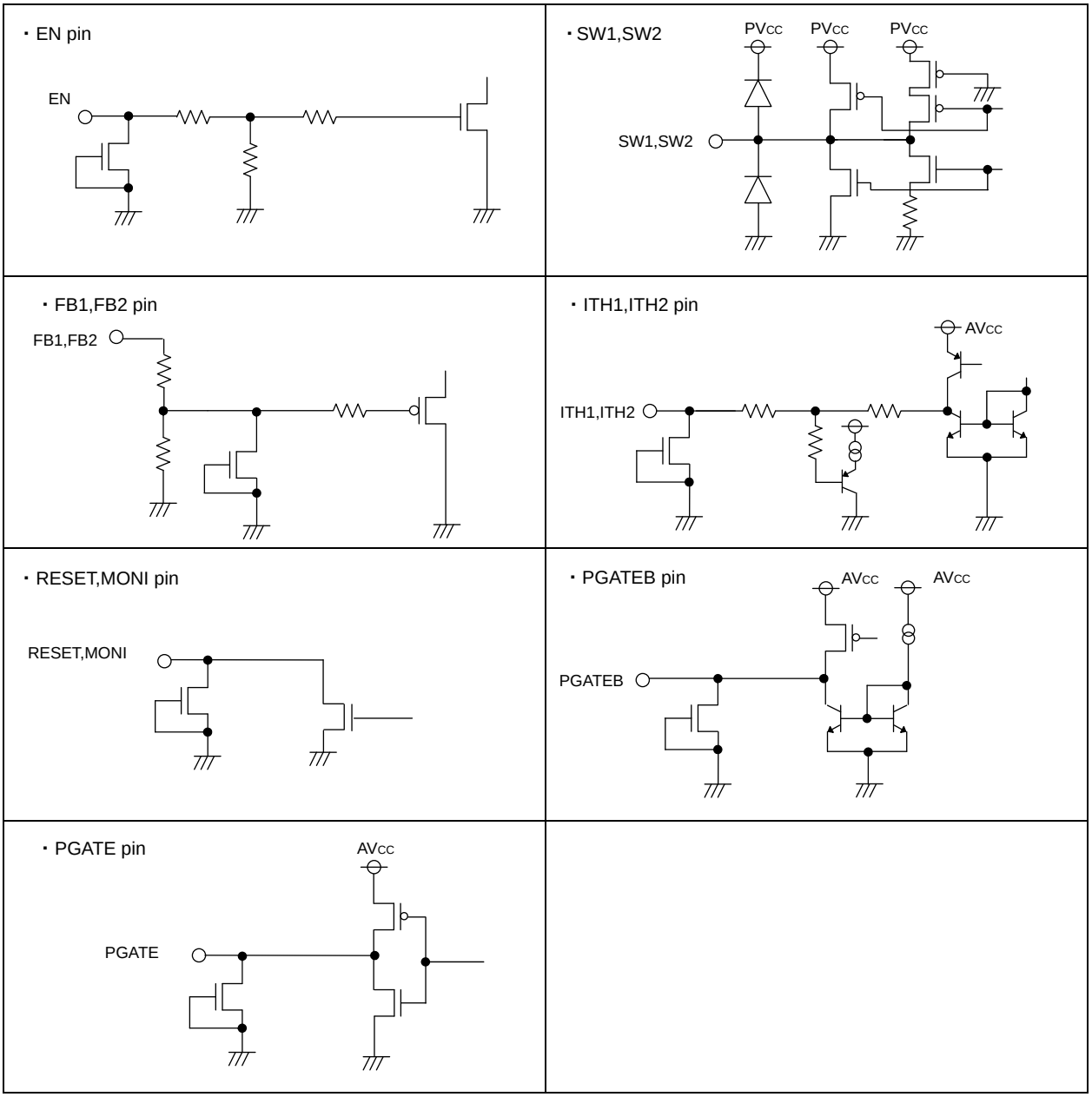


Fig.40 入出力等価回路図

© 2009 ROHM Co., Ltd. All rights reserved.

●使用上の注意

1.絶対最大定格について

本製品におきましては品質管理には十分注意を払っておりますが、印加電圧及び動作温度範囲等の絶対最大定格を越えた場合、破壊の可能性があります。破壊した場合、ショートモードもしくはオープンモード等、特定できませんので絶対最大定格を越えるような特殊モードが想定される場合、ヒューズ等、物理的な安全対策を施すようお願い致します。

2.GND 電位について

GND 端子の電位はいかなる動作状態においても、最低電位になるようにしてください。

3.端子間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けた場合、IC が破壊する恐れがあります。また出力間や出力と電源-GND 間に異物が入るなどしてショートした場合についても破壊の可能性があります。

4. 温度保護 (サーマルシャットダウン)回路について

温度保護 (サーマルシャットダウン)回路は、あくまでも熱的暴走から IC を遮断する事を目的とした回路であり、IC の保護及び保証を目的とはしておりません。よって、この回路を動作させて以降の連続使用および動作を前提とした使用はしないでください。

5.セット基板での検査について

セット基板での検査時に、インピーダンスの低いピンにコンデンサを接続する場合には、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行って下さい。また、静電気対策として、組み立て工程にはアースを施し、運搬や保存の際には十分にご注意下さい。また、検査工程での治具への接続時には必ず電源を OFF にしてから接続し検査を行い、電源を OFF にしてから取り外してください。

6.IC 端子入力について

BD9151MUV はモノリシック IC であり、各素子間に素子分離のための P^+アイソレーションと P 基板を有しています。
この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。
例えば Fig.41 のように抵抗とトランジスタが端子と接合されている場合、
〇抵抗では GND＞(端子 A)の時、トランジスタ(NPN)では GND＞(端子 B)の時、
　P-N 接合が寄生ダイオードとして動作します。
〇また、トランジスタ(NPN)では、GND＞(端子 B)の時、
　前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。
IC の構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって入力端子に GND(P 基板)より低い電圧を抑制するなど、寄生素子が動作するような使い方をしないように十分注意してください。

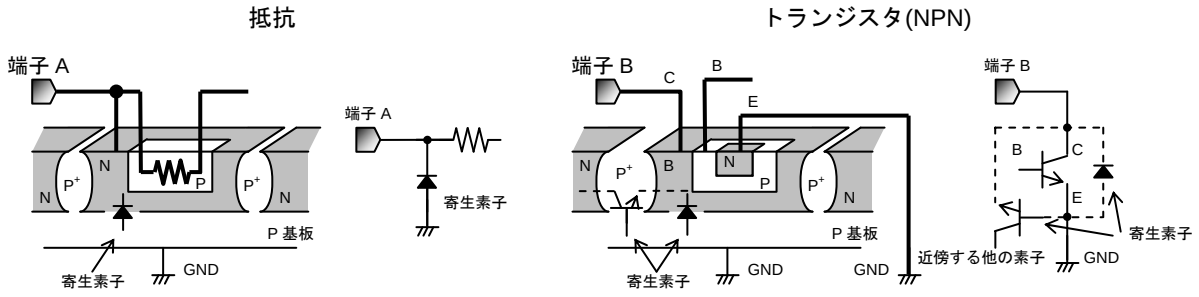


Fig.41 IC の簡易構造例

7.GND 配線パターンについて

小信号 GND と大電流 GND がある場合、大電流 GND パターンと小信号 GND パターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号 GND の電圧を変化させないように、セットの基準点で一点アースすることを推奨します。外付け部品の GND の配線パターンも変動しないように注意してください。

8. インダクタの選定について

インダクタの選定につきましては、直列抵抗成分(DCR)が 0.4Ω 以下のものを使用してください。DCR の大きなインダクタを使用されますと、起動時などにインダクタの損失等により出力電圧の低下を招きます。その状態を一定時間(ソフトスタート時間+タイマーラッチ時間)続けた場合、出力短絡保護回路が動作し、出力が OFF 状態でラッチします。DCR が 0.4Ω 以上のインダクタをご使用になる際には動作や特性の確認を十分に行い、過渡特性も含め当社の IC のバラつき等を考慮して十分なマージンを見て決定してください。また、いずれの場合においても電源電圧が動作条件内に立ち上がった後で EN をアクティブにし、出力電圧を起動させることを推奨します。

© 2009 ROHM Co., Ltd. All rights reserved.

●発注形名セレクション

B	D	9	1	5	1	M	U	V	-	E	2

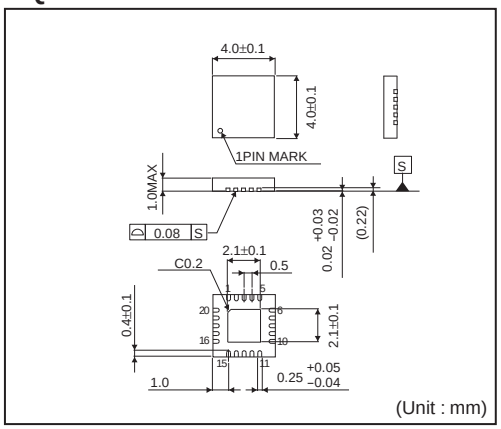
ローム形名

品番

パッケージ
MUV: VQFN20V4040

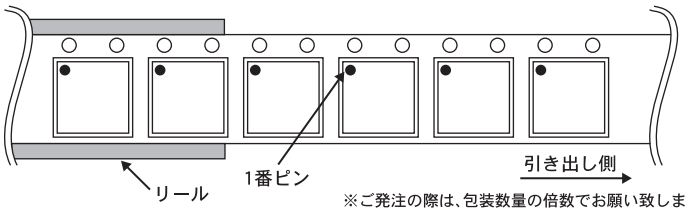
包装、フォーミング仕様
E2: リール状エンボステーピング
(VQFN20V4040)

VQFN020V4040



＜包装仕様＞

包装形態	エンボステーピング
包装数量	2500pcs
包装方向	E2 （リールを左手に持ち、右手でテープを引き出したときに製品の1番ピンが左上にくる方向）



※ご発注の際は、包装数量の倍数でお願い致します。

© 2009 ROHM Co., Ltd. All rights reserved.

ご注意

ローム製品取扱い上の注意事項

1. 本製品は一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器等）への使用を意図して設計・製造されております。従いまして、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険若しくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器(Note 1)、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASSⅢ	CLASSⅢ	CLASSⅡb	Ⅲ類
CLASSⅣ		CLASSⅢ	

2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
   ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
   ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。

3. 本製品は、一般的な電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記に例示するような特殊環境での使用を配慮した設計はなされておりません。従いまして、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
   ①水・油・薬液・有機溶剤等の液体中でのご使用
   ②直射日光・屋外暴露、塵埃中でのご使用
   ③潮風、Cl_2、H_2S、NH_3、SO_2、NO_2 等の腐食性ガスの多い場所でのご使用
   ④静電気や電磁波の強い環境でのご使用
   ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
   ⑥本製品を樹脂等で封止、コーティングしてのご使用。
   ⑦はんだ付けの後に洗浄を行わない場合(無洗浄タイプのフラックスを使用された場合も、残渣の洗浄は確実に行うことをお薦め致します)、又ははんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合。
   ⑧本製品が結露するような場所でのご使用。

4. 本製品は耐放射線設計はなされておりません。

5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。

6. パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。

7. 許容損失(Pd)は周囲温度(Ta)に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、ディレーティングカーブ範囲内であることをご確認ください。

8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。

9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

1. ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。

2. はんだ付けはリフローはんだを原則とさせて頂きます。なお、フロー方法でのご使用につきましては別途ロームまでお問い合わせください。
   詳細な実装及び基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

© 2014 ROHM Co., Ltd. All rights reserved.

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。

2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。従いまして、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施の上、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。（人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等）

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
   ①潮風、Cl_2、H_2S、NH_3、SO_2、NO_2 等の腐食性ガスの多い場所での保管
   ②推奨温度、湿度以外での保管
   ③直射日光や結露する場所での保管
   ④強い静電気が発生している場所での保管

2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認した上でご使用頂くことを推奨します。

3. 本製品の運搬、保管の際は梱包箱を正しい向き（梱包箱に表示されている天面方向）で取り扱いください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。

4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行った上でご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに QR コードが印字されていますが、QR コードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。従いまして、上記第三者の知的財産権侵害の責任、及び本製品の使用により発生するその他の責任に関し、ロームは一切その責任を負いません。

2. ロームは、本製品又は本資料に記載された情報について、ローム若しくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。

2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。

3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。

4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社若しくは第三者の商標又は登録商標です。

© 2014 ROHM Co., Ltd. All rights reserved.

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。

2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。

3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。

© 2014 ROHM Co., Ltd. All rights reserved.