

6V ~ 20V 入力 1A MOSFET 内蔵 1ch PWM 降圧 DC/DC コンバータ

BD9227F

概要

BD9227F は入力 20V、1A 電流出力に対応したパワー MOSFET 内蔵の非同期 PWM 制御降圧型 DC/DC コンバータです。動作周波数は内部回路によって 1MHz となっております。スローブ補償内蔵の電流モード制御方式により、簡易な位相補償設定を実現しております。過電流保護回路、温度保護回路、低電圧誤動作防止回路等の保護回路を内蔵しております。

特長

- 広い入力電圧範囲 : 6V to 20V
- 20V/200mΩ PchFET 内蔵
- 動作周波数 : 1.0MHz
- 電流モード制御
- 過電流保護(OCP)、低電圧誤動作防止(UVLO) 過電圧保護(OVP)、温度保護回路(TSD)内蔵
- SOP8 パッケージ

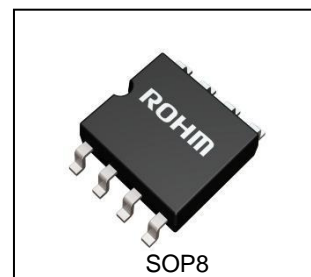
重要特性

- 入力電圧範囲 : 6V ~ 20V
- 基準電圧精度 PWM=H : $\pm 2.0\%$ ($\pm 1.0\%$ @ $T_a=25^\circ\text{C}$)
- 最大出力電流 : 1A (Max.)
- スイッチング周波数 : 1.0MHz (Typ.)
- 動作温度範囲 : $-40^\circ\text{C} \sim +85^\circ\text{C}$

パッケージ

SOP8

W(Typ) x D(Typ) x H(Max)
5.00mm x 6.20mm x 1.71mm



用途

- 家庭用機器
- VM モーター

基本アプリケーション回路

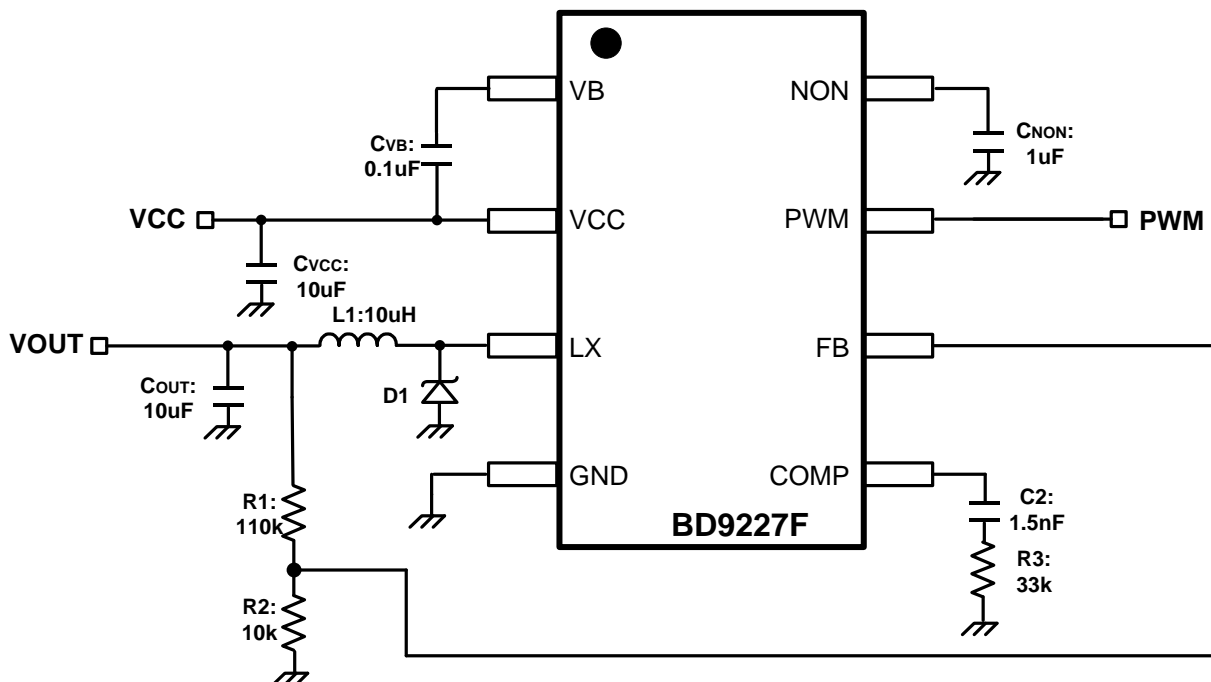


Figure 1. Typical Application Circuit

端子配置図

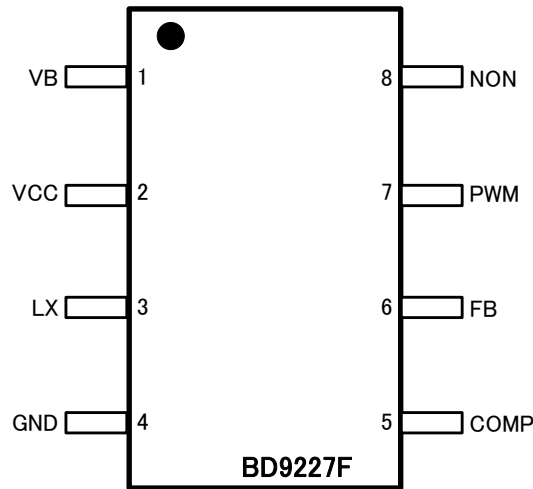


Figure 2. Pin Configuration (TOP VIEW)

端子説明

Pin No.	Pin Name	Function
1	VB	Inner voltage regulator output power supply
2	VCC	Power supply
3	LX	Switch pin of PWM buck
4	GND	Ground
5	COMP	Compensation node
6	FB	Feedback signal
7	PWM	PWM input signal
8	NON	Inner DC ref voltage

ブロック図

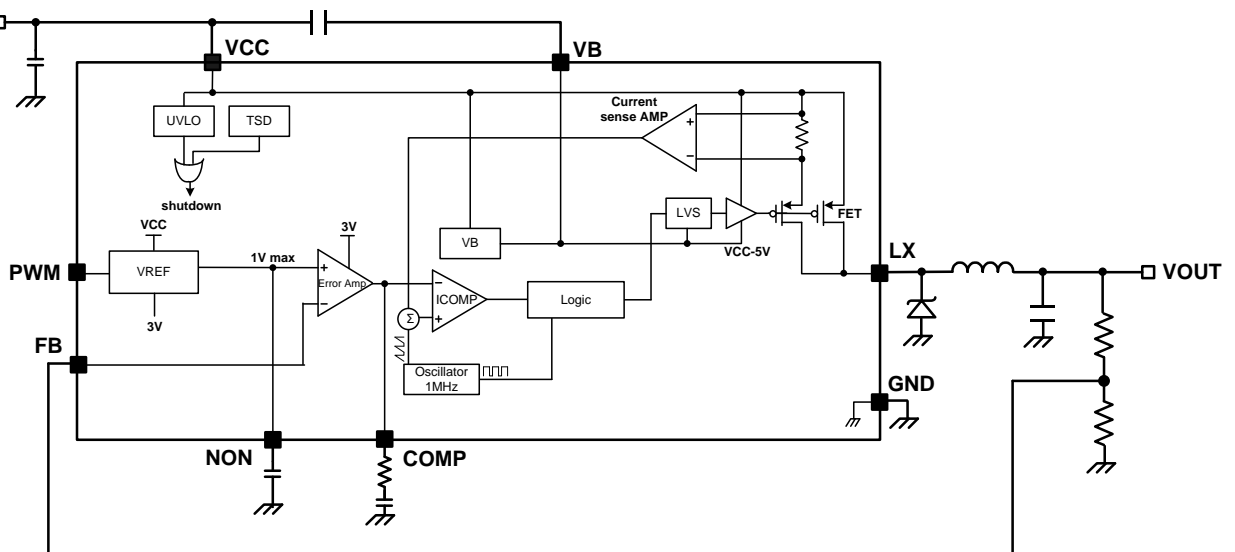


Figure 3. Block Diagram

ブロック説明

1. VREF
基準電圧、電流生成ブロックです。VCC が立上がると起動します。
エラーアンプや OSC などの基準電圧、電流を生成します。
2. VB
Pch パワーMOSFET 駆動電圧生成ブロックです。VCC-5.0V の電圧を生成します。
3. Oscillator
動作周波数が 1.0MHz 固定の高精度な発振回路です。
4. Error AMP
出力信号を検出し、PWM 制御信号を出力する誤差増幅器です。
内部基準電圧は PWM 入力信号によって設定されます。BD9227F はスロープ補償内蔵の電流モード制御方式により、簡易な位相補償設定を実現しています。また、出力コンデンサとしてセラミックコンデンサが選択可能です。
5. ICOMP
電流フィードバックとエラーアンプ出力から PWM 信号を出力する電流モード用コンパレータです。
6. Pch FET SW
DC/DC コンバータのコイル電流を切り替える 20V/200mΩ Power Pch MOSFET です。
7. UVLO
低電圧誤動作防止回路です。
電源電圧の立上がり時、電源電圧低下時の誤動作を防止します。
VCC 端子電圧をモニタしており、VCC が UVLO スレッシュホールド電圧 5.3V を下回った場合 IC が停止します。
スレッシュホールド付近での誤動作防止のため、200mV(Typ)のヒステリシスを有しています。
8. TSD
過熱保護回路です。
最高接合部温度($T_j=150^{\circ}\text{C}$)を超える異常な温度を検知すると、DC/DC コンバータの出力を OFF します。TSD のスレッシュホールドはヒステリシスを有しており、温度が低下すると自動復帰します。
9. OVP
過電圧出力検出機能です。
FB 端子により出力電圧をモニタし、FB 端子電圧が $V_{\text{NON}}+200\text{mV}$ になると出力の FET を OFF します。
10. OCP
過電流保護回路です。
パワーMOSFET に流れる電流をモニタしており、コイル電流のピーク値が基準に達すると、パワーMOSFET を OFF します。過電流状態を 2 周期連続で検出した場合、動作が停止し COMP/ NON 端子電圧がリセットされ、8.191ms 後に再起動します。(P.7 Figure 5 を参照)
11. PWM
PWM 端子は BD9227F の動作制御を行う端子になります。PWM 入力信号により、出力電圧が決まります。
(P.15 (3) Output Voltage Setting 参照)。一度 PWM 端子に信号が入力されると、内部のイネーブル信号が ON になり、内部のレギュレータが起動します。各レギュレータが動作すると BD9227F のスイッチングが開始します。
PWM 信号の OFF 区間が 2.047msec (typ)よりも長くなると、BD9227F は動作停止します。(P.7 Figure 4 参照)

絶対最大定格

Parameter	Symbol	Rating	Unit
VCC to GND	V _{CC}	-0.3 to +22	V
VB to GND	V _B	-0.3 to +22	V
LX to GND	V _{LX}	-2.0 to +22	V
VCC to LX	ΔV_{LX}	-0.3 to +22	V
VCC to VB	ΔV_B	-0.3 to +7	V
COMP to GND	V _{COMP}	-0.3 to +7	V
NON to GND	V _{NON}	-0.3 to +7	V
FB to GND	V _{FB}	-0.3 to +7	V
PWM to GND	V _{PWM}	-0.3 to +7	V
High-Side FET Drain Current	I _{DH}	OCP	A
Storage Temperature Range	T _{stg}	-55 to +150	°C
Junction Temperature	T _{jmax}	150	°C

注意 1：印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施して頂けるようご検討をお願いします。

注意 2：最高接合部温度を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。最高接合部温度を超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなど、最高接合部温度を越えないよう熱抵抗にご配慮ください。

熱抵抗 (Note 1)

項目	記号	熱抵抗 (Typ)		単位
		1層基板 <small>(Note 3)</small>	4層基板 <small>(Note 4)</small>	
SOP8				
ジャンクションー周囲温度間熱抵抗	θ_{JA}	197.4	109.8	°C/W
ジャンクションーパッケージ上面中心間熱特性パラメータ <small>(NOTE 2)</small>	Ψ_{JT}	21	19	°C/W

(Note 1)JESD51-2A(Still-Air) に準拠。

(Note 2)ジャンクションからパッケージ (モールド部分) 上面中心までの熱特性パラメータ。

(Note 3)JESD51-3 に準拠した基板を使用。

測定基板	基板材	基板寸法
1層	FR-4	114.3mm x 76.2mm x 1.57mm

1層目 (表面) 銅箔	
銅箔パターン	銅箔厚
実装ランドパターン + 電極引出し用配線	70 μ m

(Note 4)JESD51-7 に準拠した基板を使用。

測定基板	基板材	基板寸法
4層	FR-4	114.3mm x 76.2mm x 1.6mm

1層目 (表面) 銅箔		2層目、3層目 (内層) 銅箔		4層目 (裏面) 銅箔	
銅箔パターン	銅箔厚	銅箔パターン	銅箔厚	銅箔パターン	銅箔厚
実装ランドパターン + 電極引出し用配線	70 μ m	74.2mm \square (正方形)	35 μ m	74.2mm \square (正方形)	70 μ m

推奨動作範囲

Parameter	Symbol	Min	Typ	Max	Unit
Input Voltage	V_{CC}	6	-	20	V
Output Voltage	$V_{OUT}^{(Note5)}$	$V_{CC} \times 0.252$	-	VCC	V
Output Current	I_{OUT}	-	-	1	A
NON Input Voltage	V_{NON}	-	-	1	V
PWM Input Voltage	V_{PWM}	-	-	5.5	V
PWM Input Frequency	F_{PWM}	1	-	50	kHz
Input Capacitor	$C_{VCC}^{(Note6)}$	4.7	10	-	μF
Inner Regulator Capacitor	$C_{VB}^{(Note7)}$	0.047	0.1	0.22	μF
Inductor	$L^{(Note8)}$	4.7	10	-	μH
Output Capacitor	$C_{OUT}^{(Note9)}$	4.7	10	-	μF
Ref Voltage Capacitor	$C_{NON}^{(Note10)}$	-	1	-	μF
Operating Temperature	T_{opr}	-40	-	+85	$^{\circ}C$

コンデンサの DC バイアス効果、温度特性を考慮のうえ選定してください。

(Note 5) P.19(10)参照

(Note 6) P.16 (6)参照

(Note 7) P.15 (4)参照

(Note 8) P.15 (1)参照

(Note 9) P.15 (2)参照

(Note 10) P.16 (7)参照

電氣的特性

(特に指定のない限り: Ta=25°C, V_{CC}=16V, V_{OUT}=12V, PWM=H)

Parameter	Symbol	Min	Typ	Max	Unit	Conditions
Circuit Current						
Operating Non-Switching Supply Current	I _{CC}	-	0.4	1.0	mA	PWM=H, FB=3V (Non-switching)
Standby Quiescent Current	I _{ST}	-	0.05	0.2	mA	PWM=L
Under Voltage Lockout						
Detect Threshold Voltage	V _{UV}	5.0	5.3	5.6	V	VCC falling
Hysteresis Width	V _{UVHY}	-	200	400	mV	
Oscillator						
Oscillating Frequency	F _{SW}	0.80	1.00	1.20	MHz	
Error Amplifier						
FB Pin Reference Voltage	V _{FBN}	0.990	1.000	1.010	V	PWM=H, Ta=25°C
Low level output voltage, V _O	V _{FBA}	0.980	1.000	1.020	V	PWM=H, Ta=-40 to +85°C
FB Pin Bias Current	I _{FB}	-1.0	0	+1.0	μA	VFB = 0 V
NON Inner R	R _{NON}	100	250	400	kΩ	
ICOMP Sink Current	I _{VC_{SI}}	7.5	15	30	μA	COMP=1V, NON=1V, FB=2V
ICOMP Source Current	I _{VC_{SO}}	-30	-15	-7.5	μA	COMP=1V, NON=1V, FB=0V
Error Amplifier Transconductance	G _m	50	115	180	μA/V	ICOMP= ± 3μA, NON=1V, COMP=1V
Switch Current to COMP Transconductance	G _{CS}	-	2.2	5	A/V	VCC=16V
High-Side MOSFET						
On Resistance	R _{ONH}	-	200	-	mΩ	
VB Clamp Voltage	V _B	VCC-5.5	VCC-5	VCC-4.5	V	
Over Current Detect Current	I _{OC_P}	1.6	2.6	4.2	A	
PWM						
PWM Logic High Level	V _{PWMH}	1.5	-	5.5	V	
PWM Logic Low Level	V _{PWML}	-	-	0.5	V	
PWM Internal Pull-Down Resistor	R _{PWM}	200	500	800	kΩ	

タイミングチャート

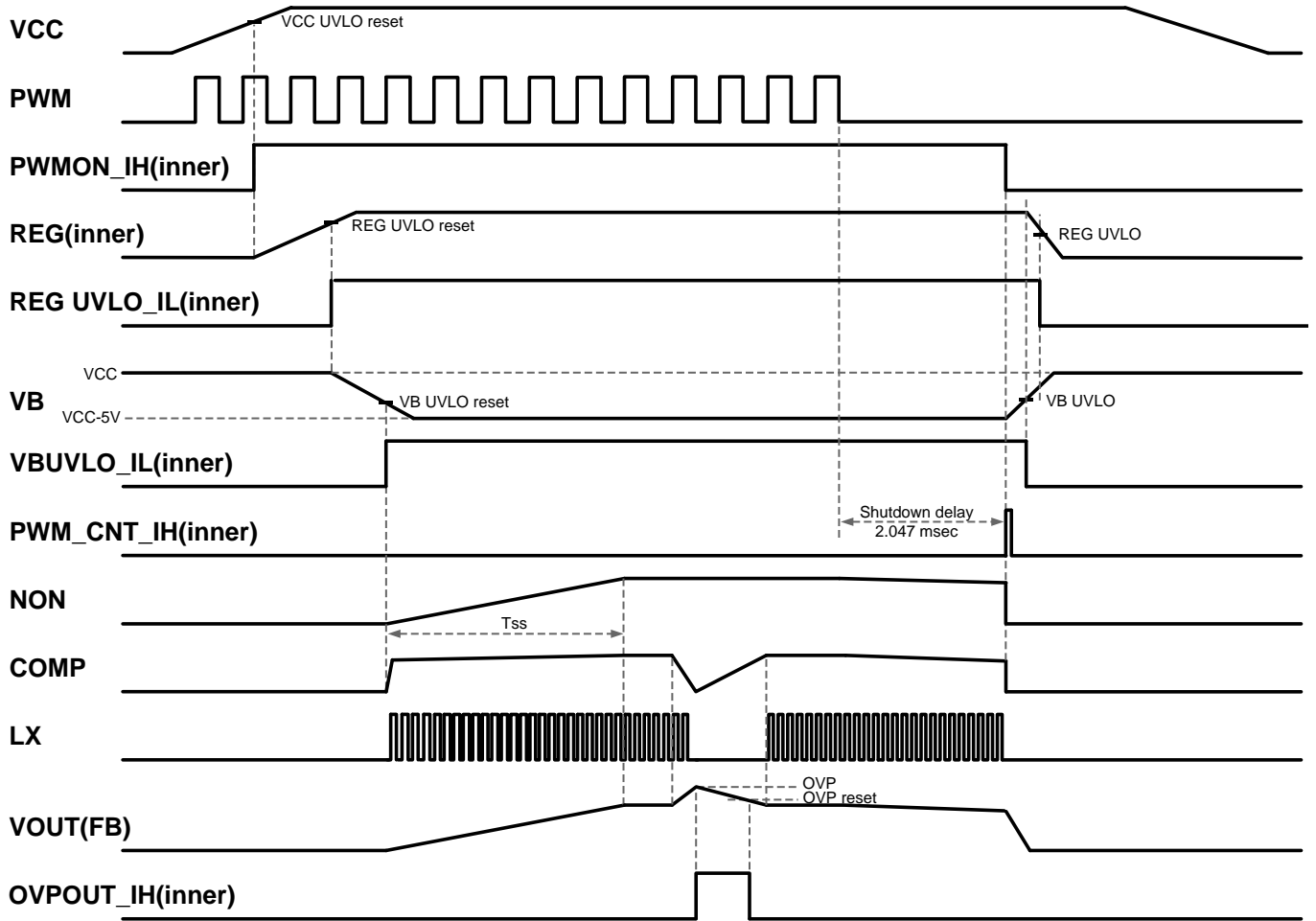


Figure 4. Startup/Shutdown Timing Chart

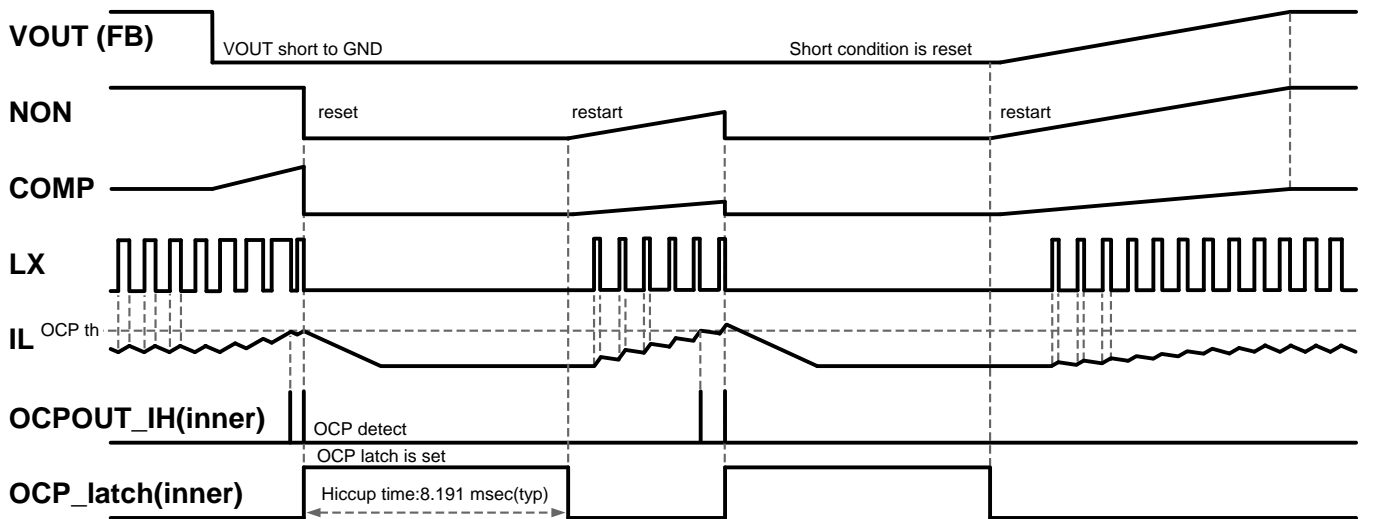


Figure 5. OCP Timing Chart

特性データ

(特に指定のない限り: Ta=25°C, V_{CC}=16, V_{OUT}=12V, PWM=3V)

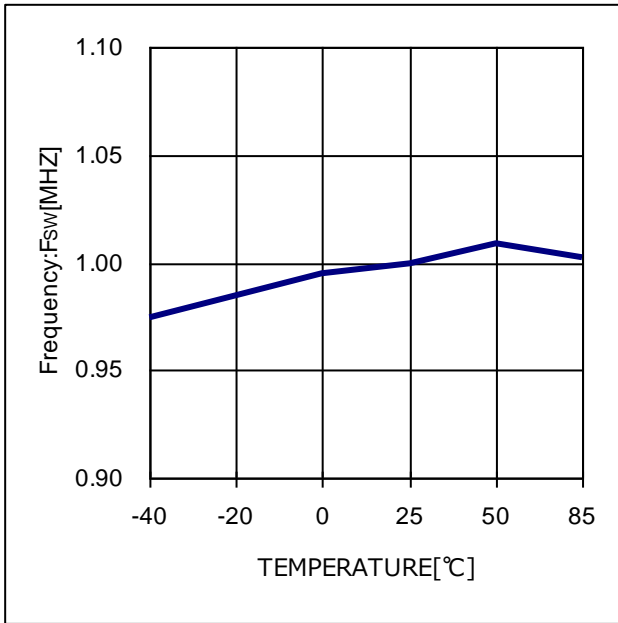


Figure 6. Frequency - Temperature

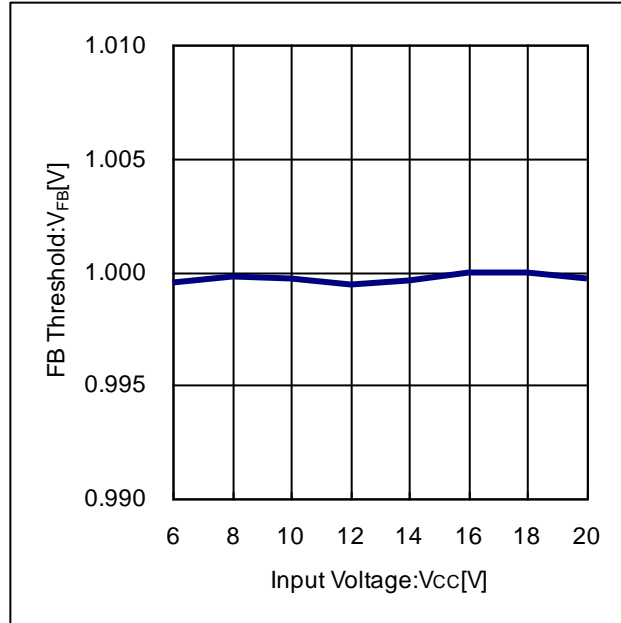


Figure 7. FB Threshold Voltage – Input Voltage

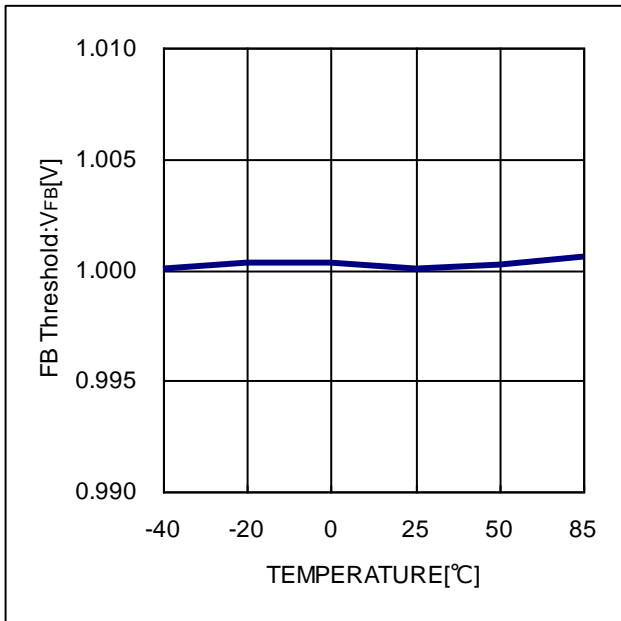


Figure 8. FB Threshold Voltage - Temperature

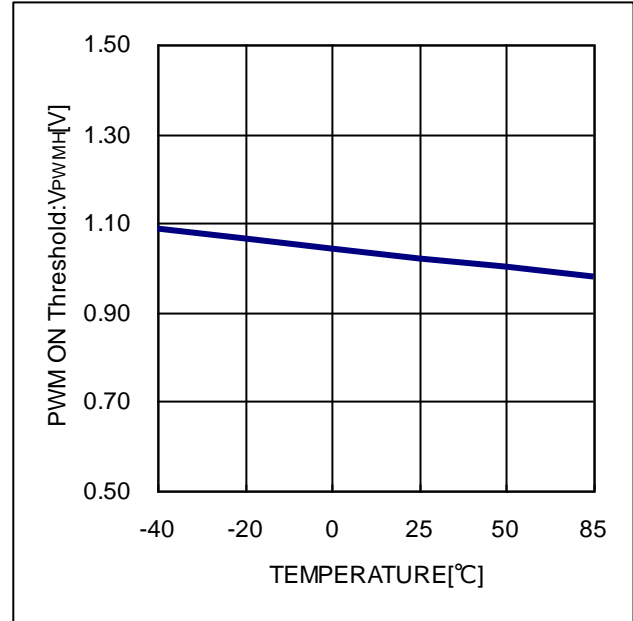


Figure 9. PWM Pin Inner REG ON Threshold - Temperature

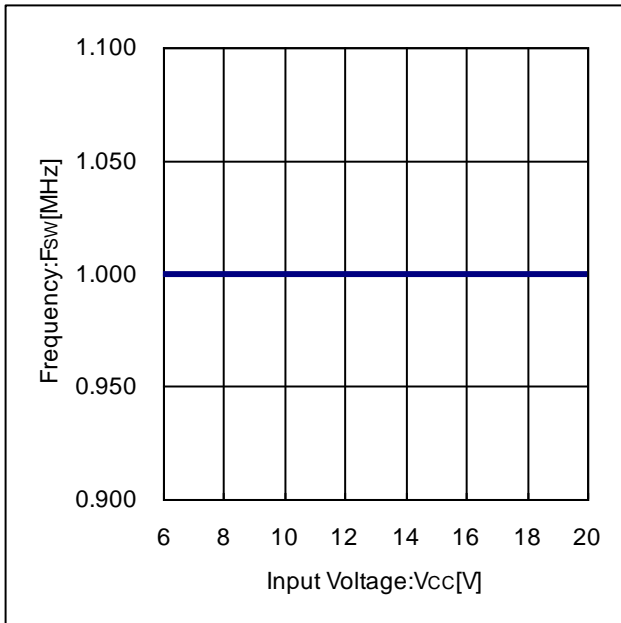


Figure 10. Frequency – Input Voltage

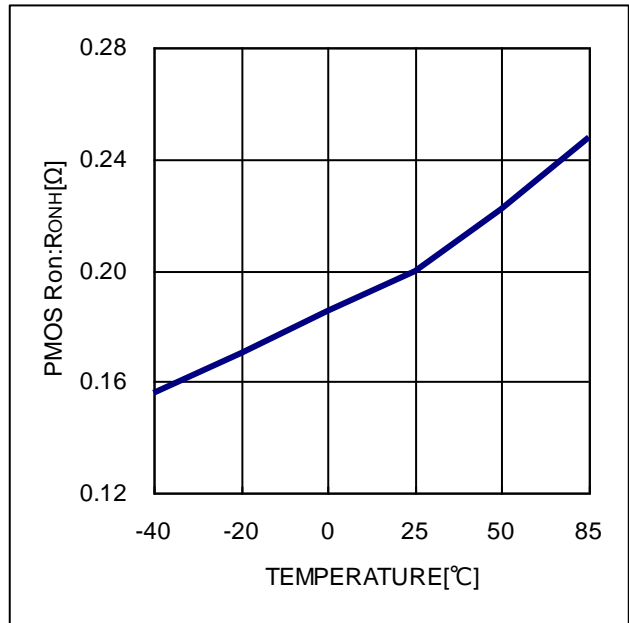


Figure 11. PMOS ON Resistance - Temperature

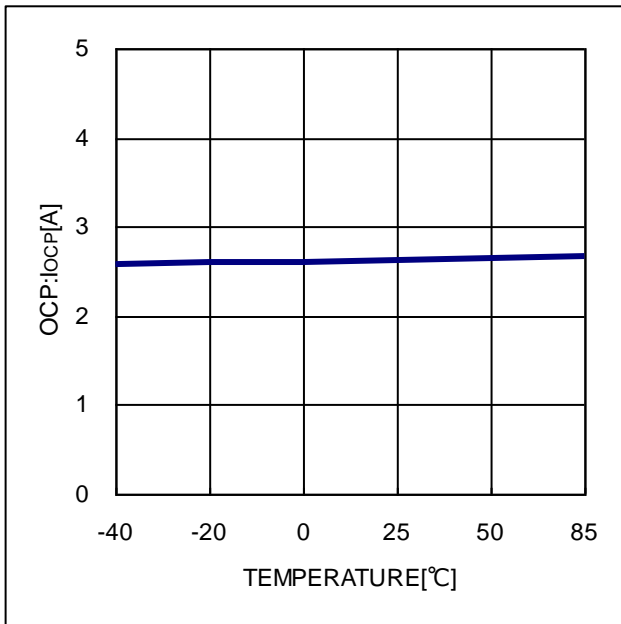


Figure 12. OCP Detect Current - Temperature

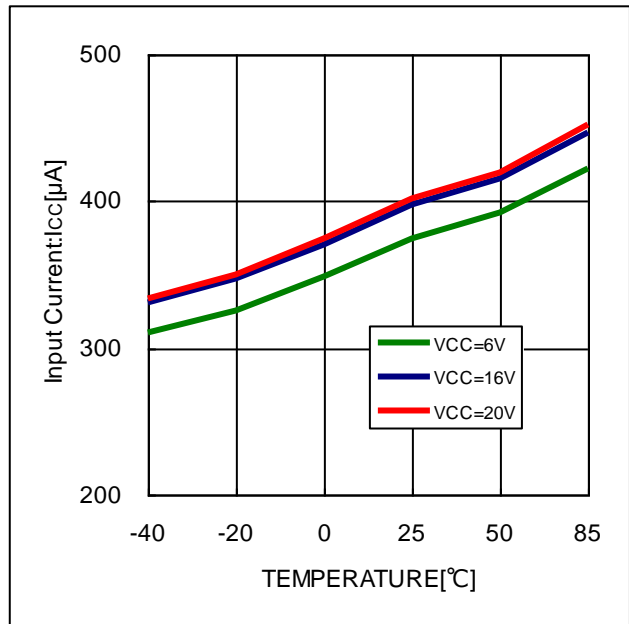


Figure 13. Operating Current – Temperature

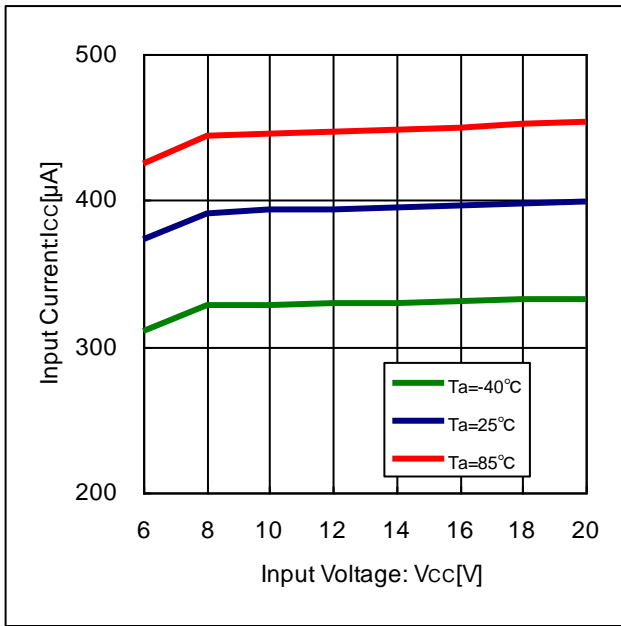


Figure 14. Operating Current – Input Voltage

標準アプリケーション特性データ(参考データ)

・ VOUT=12V

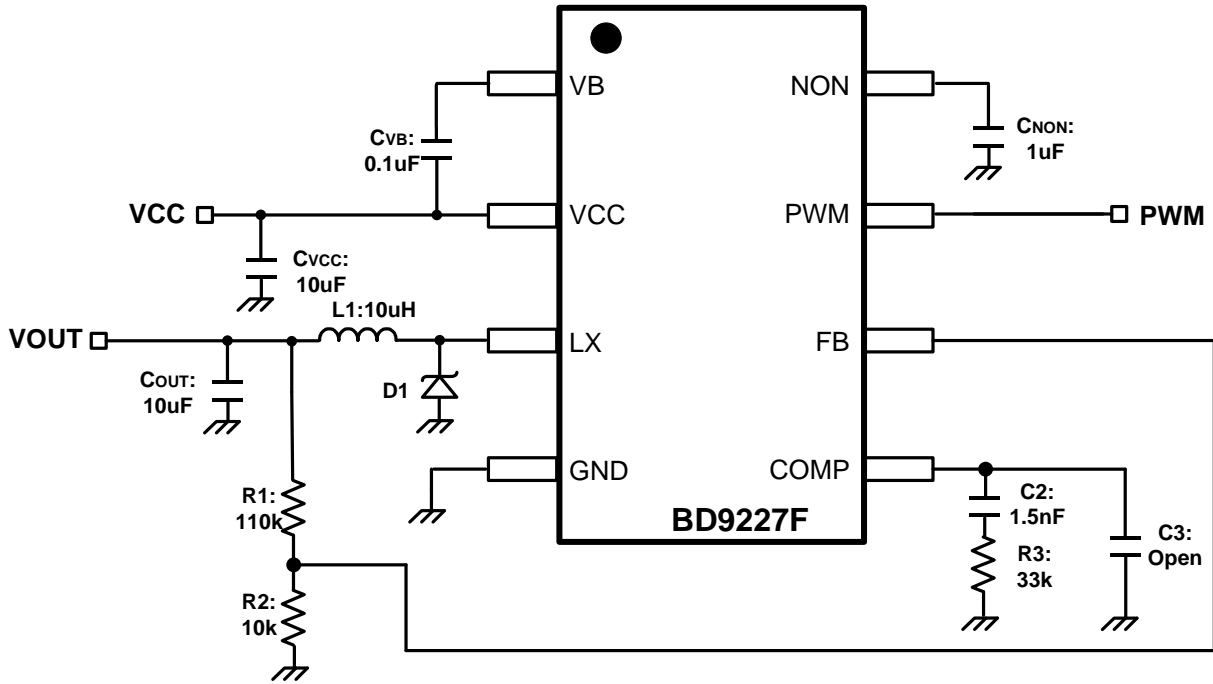


Figure 15. Typical Application Circuit (VOUT=12V)

使用部品	L1	Coilcraft	LPS5030-103ML	10µH
	Cvcc/Cout	Murata	GRM31CR71E106MA12#	10µF/25V
	CvB	Murata	GRM155R71E104ME14#	0.1µF/25V
	D1	Rohm	RB060MM-30	

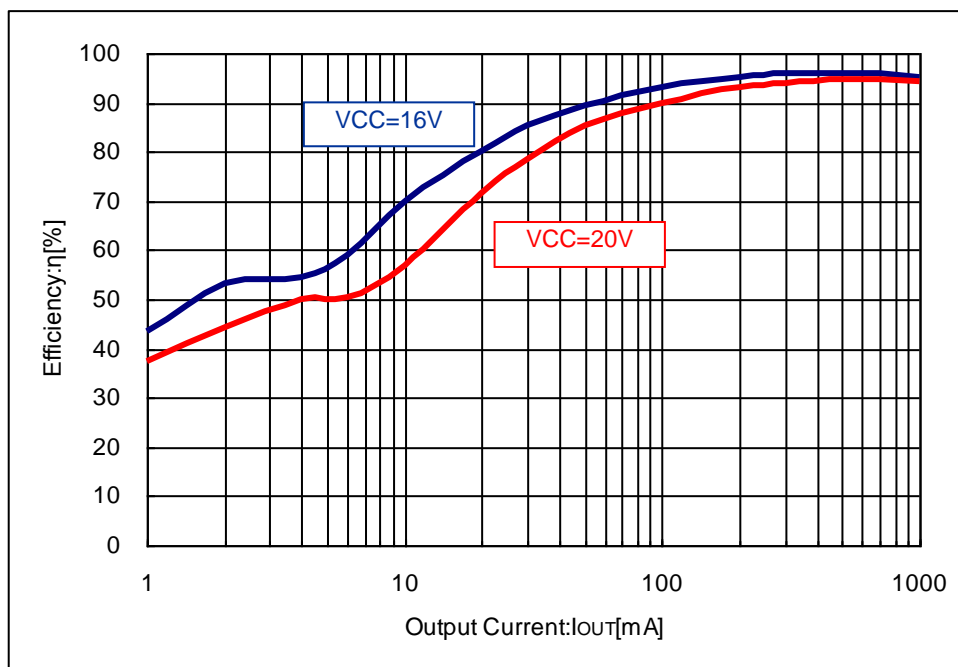


Figure 16. Efficiency-Output Current (VOUT=12V)

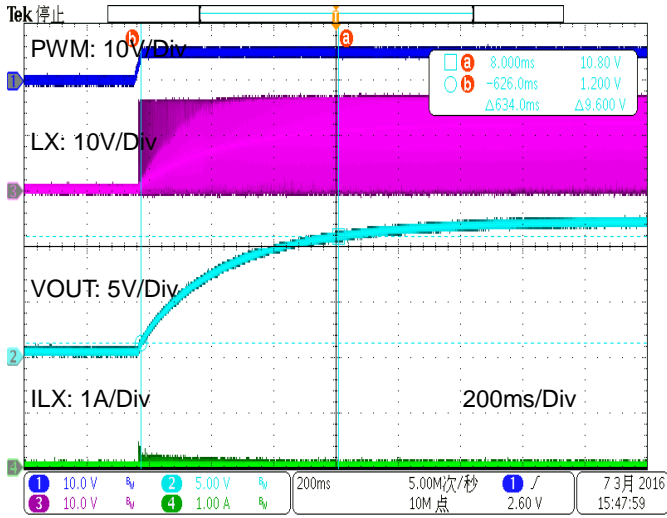


Figure 17. Start-up Characteristics
(VCC=16V, IOUT=0mA, VOUT=12V)

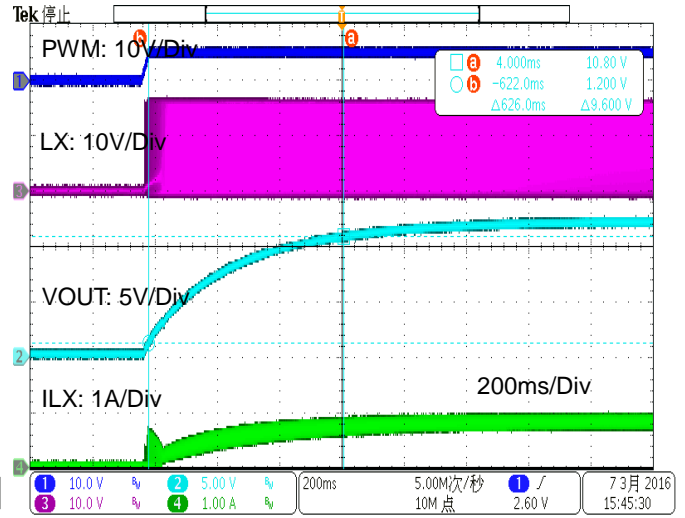


Figure 18. Start-up Characteristics
(VCC=16V, IOUT=1A, VOUT=12V)

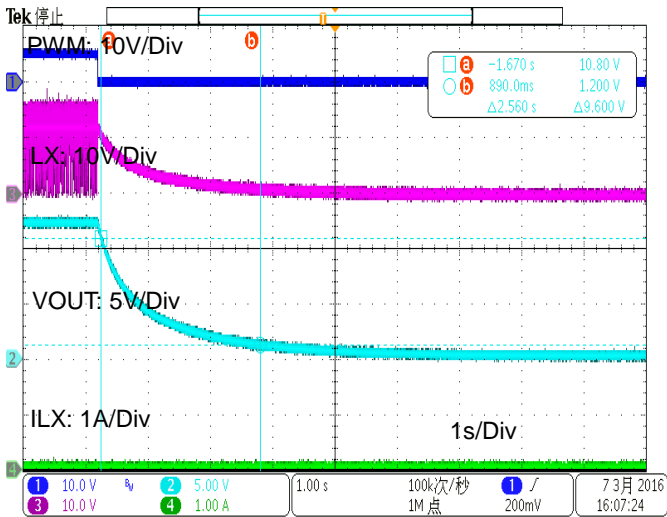


Figure 19. Shut-down Characteristics
(VCC=16V, IOUT=0mA, VOUT=12V)

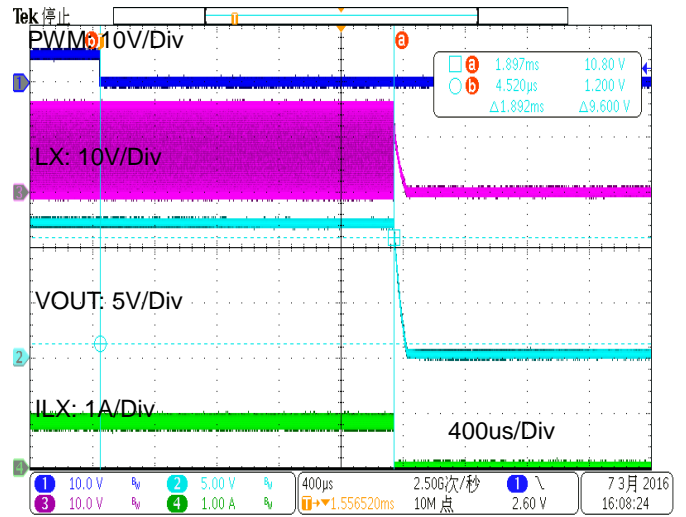


Figure 20. Shut-down Characteristics
(VCC=16V, IOUT=1A, VOUT=12V)

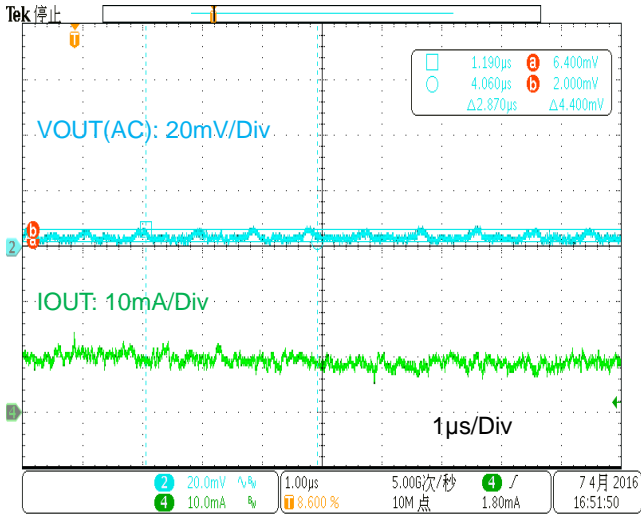


Figure 21. VOUT Ripple
(VCC=16V, IOUT=10mA; VOUT=12V)

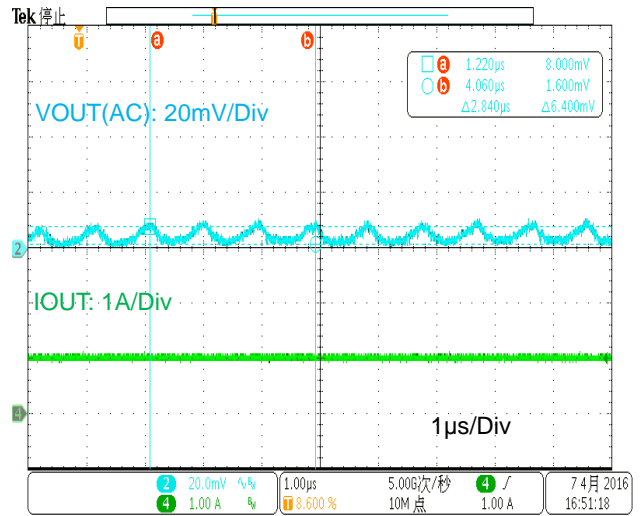


Figure 22. VOUT Ripple
(VCC=16V, IOUT=1A, VOUT=12V)

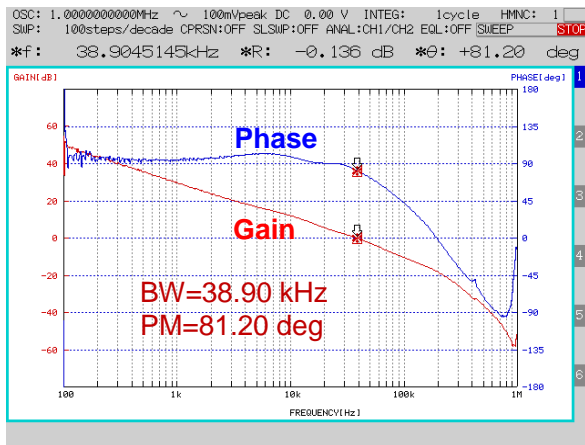


Figure 23. Frequency Response
(VCC=16V, IOUT=100mA, VOUT=12V)

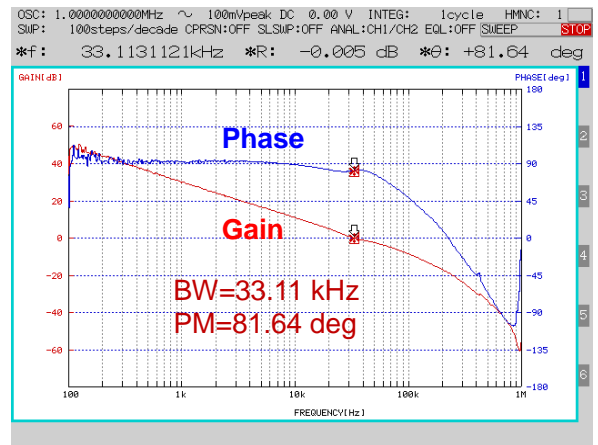


Figure 24. Frequency Response
(VCC=16V, IOUT=1A, VOUT=12V)

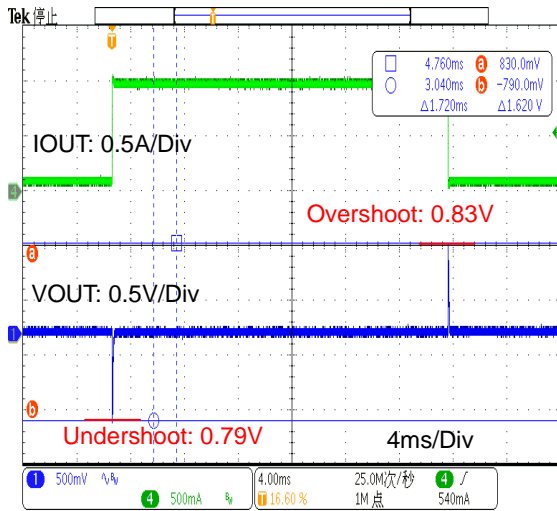


Figure 25. Load Response
 (VCC=16V, VOUT=12V, IOUT=100mA↔1A)

アプリケーション部品選定方法

(1) インダクタ

電流定格(下記電流値 I_{peak})を満たし、DCR(直流抵抗成分)が低く、シールドタイプのものを推奨いたします。インダクタの値はインダクタリプル電流に影響し、出力リプルの原因となります。このリプル電流は以下の式のようにコイルのL値が大きいくほど、またスイッチング周波数が高いほど小さくすることができます。

$$I_{peak} = I_{OUT} + \frac{\Delta IL}{2} \quad (1)$$

$$\Delta IL = \frac{VCC - VOUT}{L1} \times \frac{VOUT}{VCC} \times \frac{1}{f} \quad (2)$$

ΔIL : 出力リプル電流、 VCC : 入力電圧、 $VOUT$: 出力電圧、 f : スwitching周波数

インダクタリプル電流の設計値は、最大負荷の 20% ~ 50%程度を目安としてください。BD9227F はインダクタ値として 4.7uH 以上を推奨いたします。

推奨 インダクタ CoilCraft LPS5030 Series

※コイルの定格を超える電流をコイルに流すとコイルが磁気飽和を起こし、効率の低下や出力の発振を引き起こすことがあります。ピーク電流がコイルの定格電流を超えないよう十分なマージンを持って選定してください。

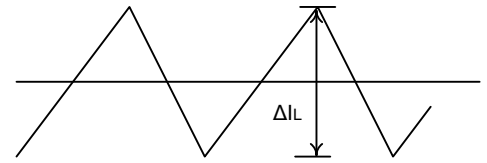


Figure 26. Inductor Current

(2) 出力コンデンサ

出力に使用するコンデンサは出力リプルを軽減するため、ESRの低いセラミックコンデンサを推奨します。また、コンデンサの定格はDCバイアス特性を考慮にいれたうえ、最大定格が出力電圧に対して十分マージンのあるものを使用してください。出力リプル電圧は次式より求められます。

$$V_{pp} = \Delta IL \times \frac{1}{2\pi \times f \times C_{OUT}} + \Delta IL \times R_{ESR} \quad (3)$$

また、設計上出力コンデンサには制限があります。クロスオーバー周波数と出力LCフィルタのコーナー周波数との関係を考えてください。一般的にクロスオーバー周波数はスイッチング周波数の 1/20 程度に制限します。ただし、BD9227F のように 1.0MHz と高いスイッチング周波数の場合は、内部回路の制限により、最大クロスオーバー周波数が約 50kHz に制限されます。一般的にクロスオーバー周波数は負荷インピーダンスと出力コンデンサによって決まるコーナー周波数よりも高くする必要があります。これにより、出力フィルタの最小コンデンサの値が次式で制限されます。

$$C_{OUT_min} = \frac{1}{2\pi \times RI \times fc_max} \quad (4)$$

RI : 出力負荷抵抗、 fc_max : 最大クロスオーバー周波数

これらを考慮し、許容リプル電圧内に収まるように設定を行ってください。BD9227F では 4.7μF 以上のセラミックコンデンサを推奨します。

(3) 出力電圧設定

ERROR AMP の内部基準電圧は 1V となっており、 V_{NON} の電圧は次式より求められます。

$$V_{NON} = 1V \times PWM \text{ Duty} \quad (5)$$

出力電圧は次式より求められます。

$$V_{OUT} = \frac{R1 + R2}{R2} \times PWM \text{ Duty} \quad (6)$$

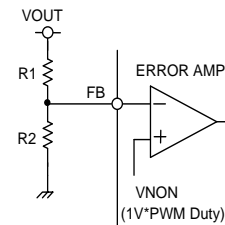


Figure 27. Output Voltage

(4) VB コンデンサ

VCC 端子-VB 端子間に $C_{VB}=0.047\mu F \sim 0.22\mu F$ のセラミックコンデンサを接続してください。VB 端子-GND 端子間にはコンデンサを挿入しないでください。IC が破壊する恐れがあります。

(5) キャッチダイオード

BD9227Fは、LXとGND間に外付けのキャッチダイオードを接続する必要があります。また、選択するダイオードはアプリケーションの絶対最大定格を満たす必要があります。逆方向電圧が、LXピンの最大電圧(VCCMAX+0.5V)よりも高いものを使用してください。そして、ピーク電流値が、IOUTMAX + 1/2 ΔILよりも高いものを使用してください。

効率を高くするため、順方向電圧ドロップが小さいものを使用してください。

通常ハイサイドFETのオン時間よりもキャッチダイオードが電流を引く時間の方が長いので、最適なパラメータを持つダイオードを選択することにより全体の効率を改善することができます。

BD9227Fではダイオードとしてショットキーバリアダイオードを推奨します。

(6) 入力コンデンサ

BD9227Fは入力デカップリング・コンデンサが必要になります。デカップリング・コンデンサとして低 ESR のセラミックコンデンサ、もしくは低 ESR の電界コンデンサを推奨します。また、出来る限り VCC 端子に近い位置に配置してください。BD9227Fは4.7μF以上のセラミックコンデンサを推奨します。セラミックコンデンサを使用する際は入力リップル電圧を含めた最大入力電圧が定格を超えないように選定を行ってください。

入力リップル電圧は下式にて概算できます。

$$\Delta V_{CC} = \frac{I_{OUT}}{f \times C_{VCC}} \times \frac{V_{OUT}}{V_{CC}} \times \left[1 - \frac{V_{OUT}}{V_{CC}} \right] \quad (7)$$

また、入力コンデンサの選定に際し、RMS リプル電流も確認する必要があります。下式にて概算できます。

$$I_{CVCC} = I_{OUT} \times \sqrt{\frac{V_{OUT}}{V_{CC}} \times \left[1 - \frac{V_{OUT}}{V_{CC}} \right]} \quad (8)$$

VCC = 2VOUT 時に RMS リプル電流は最大となり、その値は下式にて概算できます。

$$I_{CVCC,max} = \frac{I_{OUT}}{2} \quad (9)$$

(7) 推奨 C_{NON} 設定に関して

BD9227FはPWM信号によりON/OFFの制御(PWM>1.5V ON, PWM<0.5V OFF)を行っています。またPWM DutyによってNONの値が決まります。NONのリプル電圧値を適切な値にするため、PWM周波数によって、適切なC_{NON}を選択する必要があります。PWM周波数、C_{NON}、NONのリプル電圧の関係式を下式に示します。

$$NON_{ripple} = \frac{D \times (1 - D)}{R \times C_{NON} \times PWM_Frequency} \quad (10)$$

D=0.5時、NONのリプル電圧が最大になります。

$$NON_{ripple(max)} = \frac{0.25}{R \times C_{NON} \times PWM_Frequency} \quad (11)$$

D: PWM Duty、 R: 内部抵抗 250kΩ
NON ripple=1mV condition
NON value=1V×PWM Duty

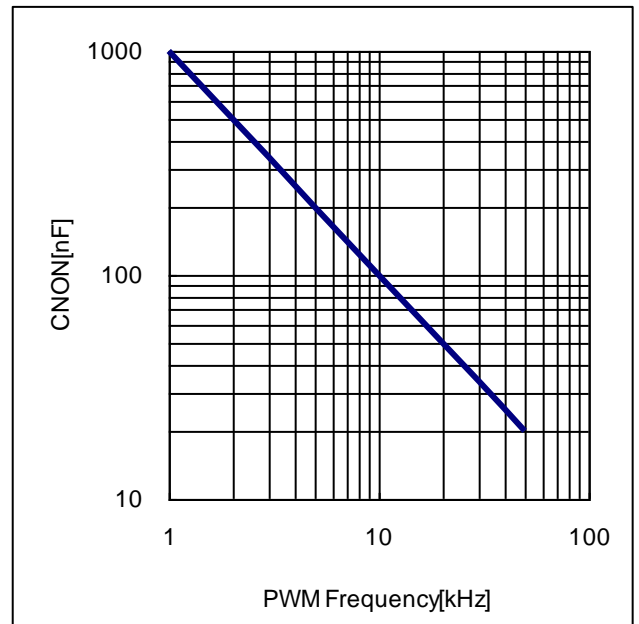


Figure 28. Recommended PWM Frequency vs CNON

(8) 推奨ソフトスタート時間に関して

BD9227F のソフトスタート時間 (T_{SS}) は C_{NON} 値による NON 端子の起動スピードで決まります。
 下記に T_{SS} と C_{NON} の関係を示します。

$$T_{SS} = 4.61 \times R \times C_{NON} \quad (12)$$

設定 NON 値に対して 99%到達時, R: 内部抵抗 250kΩ

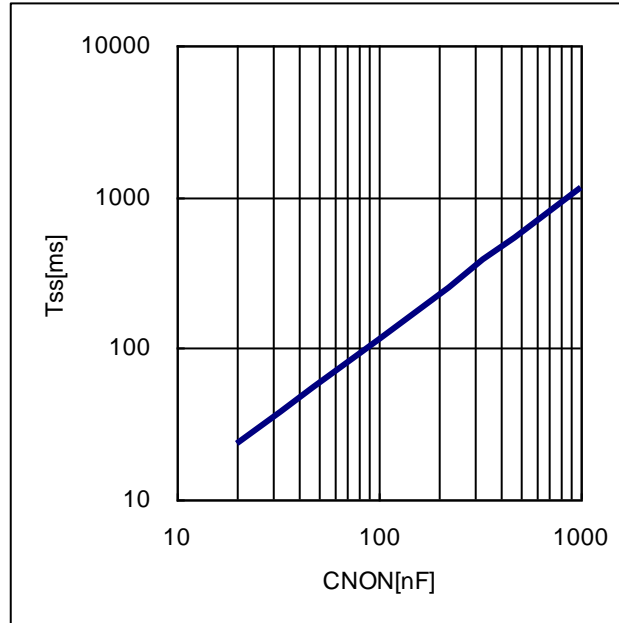


Figure 29. Recommended C_{NON} vs T_{SS}

(9) DC/DC コンバータ周波数特性の調整について

位相補償素子 C2, C3, R3 (P.11 Figure15. 標準アプリケーション回路参照)

ループの安定性と応答性はエラーアンプの出力である COMP 端子を通して制御されます。
 安定性と応答性を決定するポールとゼロの組み合わせを COMP 端子に直列に接続されたコンデンサと抵抗の組み合わせで調整します。電圧帰還ループの DC ゲインは次式により計算できます。

$$A_{dc} = R_I \times G_{CS} \times A_{EA} \times \frac{V_{FB}}{V_{OUT}} \quad (13)$$

ここで、 V_{FB} はフィードバック電圧 ($1.0V \times PWM \text{ Duty}$) です。 A_{EA} は誤差増幅器の電圧ゲイン (typ : 66.8dB)、 G_{CS} は電流検出アンプ部のトランスコンダクタンス (typ : 2.2A/V) で R_I は出力負荷抵抗値です。

本 DC/DC の制御ループでは、2つの重要なポールがあります。

1つは、位相補償コンデンサ (C2) と誤差増幅器の出力抵抗によって生じます。

もう1つは、出力コンデンサと負荷抵抗によって生じます。

これらのポールは、下記周波数に現れます。

$$fp1 = \frac{G_{EA}}{2 \times \pi \times C2 \times A_{EA}} \quad (14)$$

$$fp2 = \frac{1}{2 \times \pi \times COUT \times R_I} \quad (15)$$

G_{EA} は誤差増幅器のトランスコンダクタンス (typ : 115 μ A/V) です。

ここで、この制御ループでは、1つのゼロが重要になります。

位相補償コンデンサ C2 と位相補償抵抗 R3 によって生じるゼロが下記周波数に現れます。

$$fz1 = \frac{1}{2 \times \pi \times C2 \times R3} \quad (16)$$

もし出力コンデンサが大きく、かつ ESR(RESR)も大きい場合、この制御ループにおいて重要な別のゼロ(ESR ゼロ)を持つ場合があります。この ESR ゼロは、出力コンデンサの ESR と容量によって生じ、下記周波数に現れます。

$$f_{Z_{ESR}} = \frac{1}{2 \times \pi \times C_{OUT} \times RESR} \quad (17) \quad (\text{ESR ゼロ})$$

この場合、2つ目の位相補償コンデンサ(C3)と位相補償抵抗(R3)とで決定される3番目のポールをループゲイン上の ESR ゼロの効果打ち消すために使用します。このポールは下記周波数に現れます。

$$fp3 = \frac{1}{2 \times \pi \times C3 \times R3} \quad (18) \quad (\text{ESR ゼロを補正するポール})$$

位相補償設計の目標は、必要な帯域と位相余裕を得るための伝達関数を形成することです。帰還ループのループゲインが“0”となるクロスオーバー周波数(帯域)は重要です。クロスオーバー周波数が低くなると、電源変動応答や負荷応答などが悪化します。一方、クロスオーバー周波数が高すぎると、ループが不安定になる場合があります。目安として、クロスオーバー周波数をスイッチング周波数の 1/20 以下にすることを目標とします。

位相補償定数の選定方法を下記に示します。

1. 目標とするクロスオーバー周波数に設定するため、位相補償抵抗(R3)を選択します。R3 の計算は次式で行います。

$$R3 = \frac{2 \times \pi \times C_{OUT} \times fc}{G_{EA} \times G_{CS}} \times \frac{V_{OUT}}{V_{FB}} \quad (19)$$

ここで fc は目標とするクロスオーバー周波数であり、スイッチング周波数の 1/20 以下に設定します。

2. 位相余裕を得るために位相補償コンデンサ(C2)を選択します。代表的なインダクタンス値(4.7μF 以上)をもつアプリケーションでは、クロスオーバー周波数の 1/4 以下に位相補償ゼロを合わせることで、十分な位相余裕が得られます。C2 の値は次式で求められます。

$$C2 > \frac{4}{2 \times \pi \times R3 \times fc} \quad (20)$$

3. 2つ目の位相補償コンデンサ(C3)が必要か否かの検討を行います。もし ESR ゼロがスイッチング周波数の半分より小さい所にある場合、2つ目の位相補償コンデンサが必要となります。つまり、下記の式が成立する場合です。

$$\frac{1}{2 \times \pi \times C_{OUT} \times RESR} < \frac{F_{SW}}{2} \quad (21)$$

この場合、2つ目の位相補償コンデンサ(C3)を追加し、3番目のポール(fp3)の周波数を ESR ゼロの周波数に合わせます。C3 の値は次式で求められます。

$$C3 = \frac{C_{OUT} \times RESR}{R3} \quad (22)$$

(10) PWM Duty 調整範囲に関して

BD9227F の出力電圧は LX の Duty で決まりますが、Duty の範囲は Ton-min によって制限されます。

Ton-min(max)=210ns, Tperiod(min)=833ns,より Duty の下限は $210/833=25.2\%$, となるため、Duty の調整可能な範囲は $25.2\% < V_{OUT}/V_{CC} < 100\%$ になります。

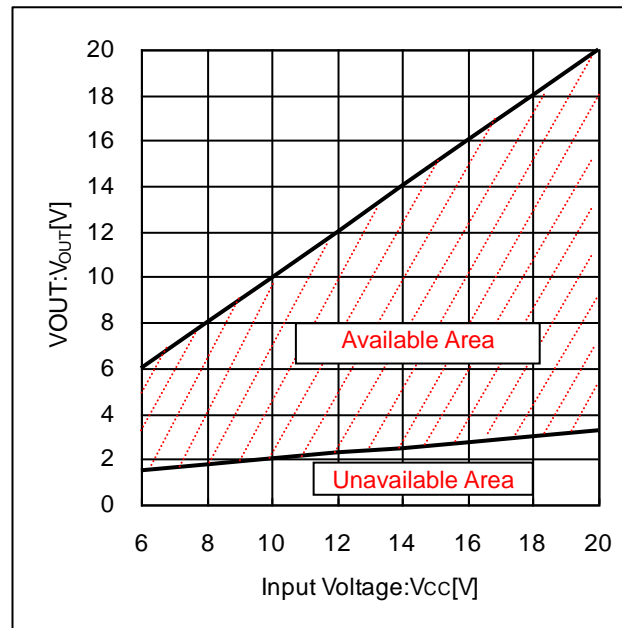


Figure 30. VOUT vs VCC available range

PCB レイアウト

良好な特性の電源回路を設計するためには基板レイアウトが非常に重要です。高速に電圧や電流が変動する信号経路においては、漏れ磁束や寄生容量によってノイズが生じたり、電源回路の性能を低下させる恐れがあります。これらの問題を低減するために、VCC pin 直近に低 ESR のセラミックコンデンサをバイパスコンデンサとして GND 間に配置してください。またこのバイパスコンデンサ、キャッチダイオードのアノードのパターンによって生じるループには大電流が流れるため、この電流ループが最短になるようにパターン設計をしてください。

スイッチングノードの LX 端子は、容量性カップリングを最少にするため、キャッチダイオード、インダクタをできるだけ端子の近くに配置してください。GND ラインは外部の影響で GND 電位が変動しないように Power GND ラインと直接接続してください。その他の素子を含め、図 31 の PCB レイアウトを参考に PCB レイアウトを行ってください。

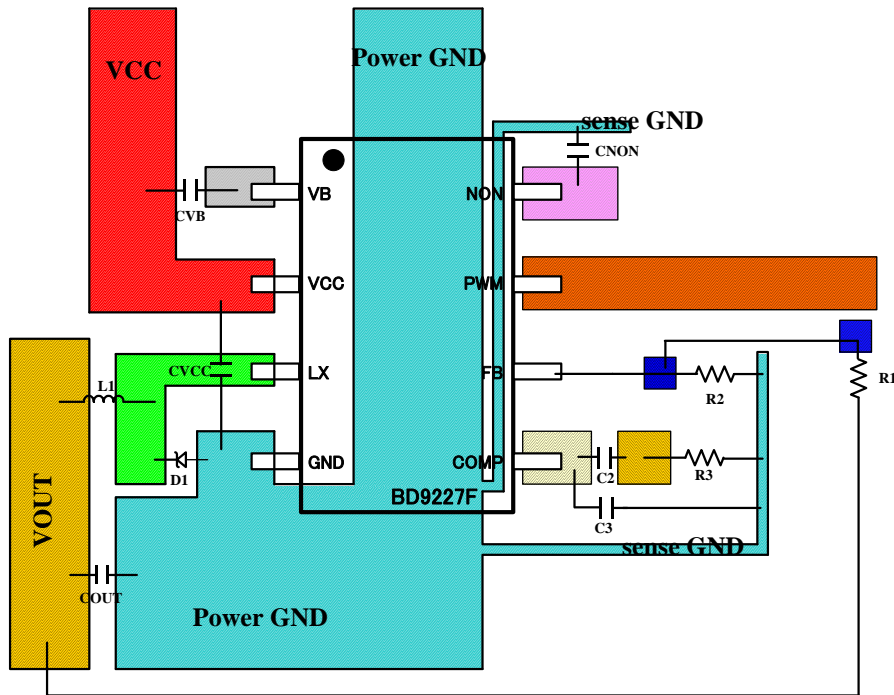


Figure 31. Reference PCB

入出力等価回路図

Pin. No	Pin Name	Pin Equivalent Circuit	Pin. No	Pin Name	Pin Equivalent Circuit
1 2 3 4	VB VCC LX GND		5	COMP	
6	FB		7	PWM	
8	NON				

Figure 32. I/O Equivalent Circuit

使用上の注意

1. 電源の逆接続について

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。

2. 電源ラインについて

基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。グラウンドラインについても、同様のパターン設計を考慮してください。また、LSI のすべての電源端子について電源-グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量低下が起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

3. グラウンド電位について

L 負荷駆動端子については、L 負荷の逆起電圧の影響でグラウンド以下に振れることが考えられます。L 負荷駆動端子が逆起電圧によって負電位になる場合を除き、グラウンド端子はいかなる動作状態においても最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子、L 負荷駆動端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。使用条件、環境及び L 負荷個々の特性によっては誤動作などの不具合が発生する可能性があります。IC の動作などに問題のないことを十分ご確認ください。

4. グラウンド配線パターンについて

小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

5. 推奨動作条件について

推奨動作条件で規定される範囲で IC の機能・動作を保証します。また、特性値は電気的特性で規定される各項目の条件下においてのみ保証されます。

6. ラッシュカレントについて

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

7. 強電磁界中の動作について

強電磁界中でのご使用では、まれに誤動作する可能性がありますのでご注意ください。

8. セット基板での検査について

セット基板での検査時に、インピーダンスの低いピンにコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

9. 端子間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けられた場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

10. 未使用の入力端子の処理について

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

11. 各入力端子について

本 IC はモノリシック IC であり、各素子間に素子分離のための P+アイソレーションと、P 基板を有しています。この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。

例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、

○抵抗では、GND > (端子 A) の時、トランジスタ (NPN) では GND > (端子 B) の時、P-N 接合が寄生ダイオードとして動作します。

○また、トランジスタ (NPN) では、GND > (端子 B) の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。

IC の構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND (P 基板) より低い電圧を印

加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。アプリケーションにおいて電源端子と各端子電圧が逆になった場合、内部回路または素子を損傷する可能性があります。例えば、外付けコンデンサに電荷がチャージされた状態で、電源端子がGNDにショートされた場合などです。また、電源端子直列に逆流防止のダイオードもしくは各端子と電源端子間にバイパスのダイオードを挿入することを推奨します。

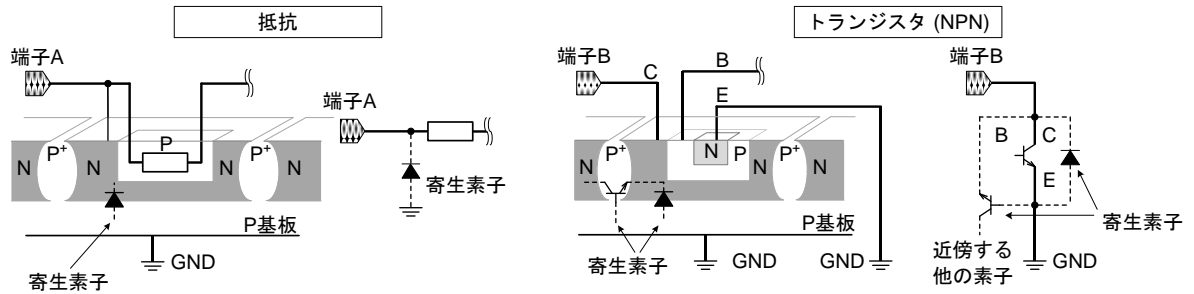
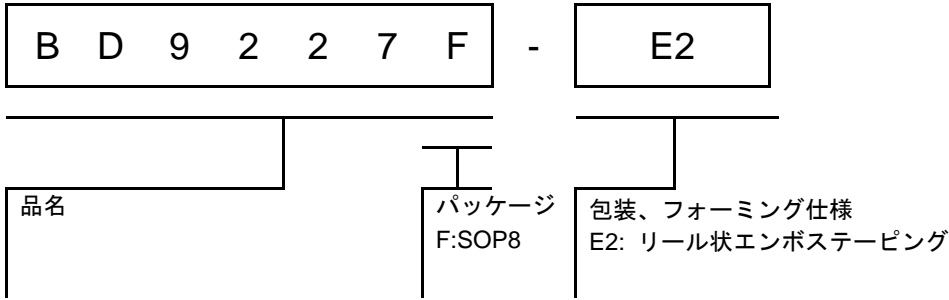


Figure 33. モノリシック IC 構造例

12. セラミック・コンデンサの特性変動について

外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮のうえ定数を決定してください。

発注形名情報



標印図

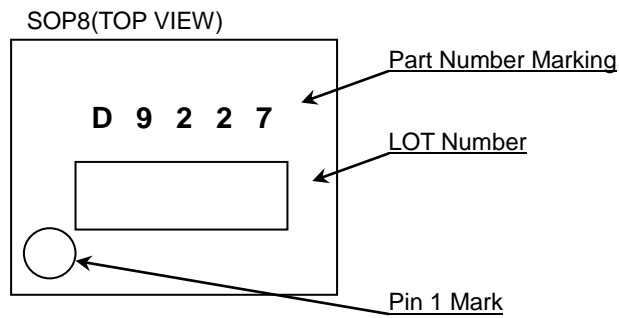
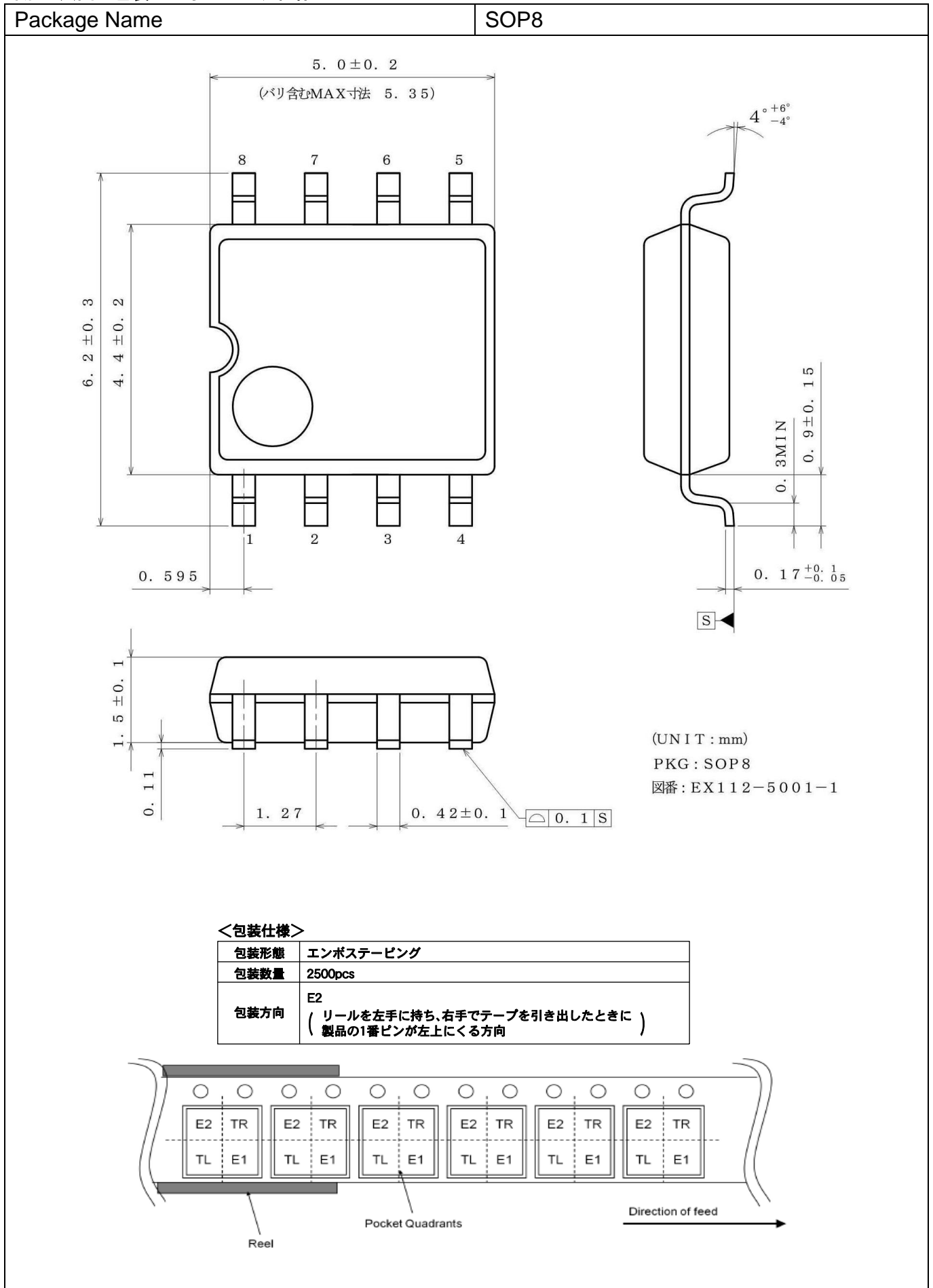


Figure 34. Marking Diagram

外形寸法図と包装・フォーミング仕様



改訂履歴

Date	Revision	Changes
8.Jun.2016	001	英文仕様書新規登録
31.Aug.2017	002	和文仕様書新規登録

ご注意

ローム製品取扱い上の注意事項

1. 本製品は一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器等）への使用を意図して設計・製造されております。したがって、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器^(Note 1)、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
 - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
 - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
3. 本製品は、一般的な電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
 - ①水・油・薬液・有機溶剤等の液体中でのご使用
 - ②直射日光・屋外暴露、塵埃中でのご使用
 - ③潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所でのご使用
 - ④静電気や電磁波の強い環境でのご使用
 - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
 - ⑥本製品を樹脂等で封止、コーティングしてのご使用。
 - ⑦はんだ付けの後に洗浄を行わない場合（無洗浄タイプのフラックスを使用された場合も、残渣の洗浄は確実に行うことをお勧め致します）、又ははんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合。
 - ⑧本製品が結露するような場所でのご使用。
4. 本製品は耐放射線設計はなされておられません。
5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
6. パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
7. 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

1. ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
2. はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。(人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等)

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
 - ①潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所での保管
 - ②推奨温度、湿度以外での保管
 - ③直射日光や結露する場所での保管
 - ④強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き(梱包箱に表示されている天面方向)で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等(ソフトウェア含む)との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。