

薄型 TV 用電源 IC シリーズ

FET 内蔵同期整流型

DC/DC コンバータ IC H³Reg™ タイプ

BD95830MUV

No.11034JBT08

●概要

BD95830MUV は、広入力電圧範囲(7.5~15V)から低出力電圧(0.8V~5.5V)を大電流出力で実現できる 2ch スイッチングレギュレータです。スイッチングトランジスタ用の N-MOSFET を内蔵することにより、省スペースで高効率同期整流スイッチングレギュレータを実現できます。H³Reg™ というローム独自の制御モードを採用することで、業界最速の過渡応答特性を実現できます。ソフトスタート機能、タイマーラッチ付短絡出力過電圧保護回路機能を有しており、液晶 TV などのデジタル家電用電源として最適です。

●特長

- 1) H³Reg™ DC/DC コンバータコントローラ内蔵
- 2) N-MOSFET 内蔵 (High side:75mΩ, Low side:50mΩ)
- 3) 過熱、低入力、過電流(Low side FET Ron 検出タイプ)、過電圧、短絡時の保護回路内蔵
- 4) ソフトスタート機能により起動時の突入電流を軽減
- 5) VQFN032V5050 パッケージ採用
- 6) FET 駆動用 5V 電源内蔵
- 7) ブートストラップ用 Di 内蔵
- 8) 出力コンデンサセラコン対応
- 9) スイッチング周波数: 400kHz~800kHz(入出力条件による)

●用途

液晶 TV、PDP TV、Set Top Box、ゲーム機、デスクトップ PC 等

●絶対最大定格(Ta=25°C)

項目	記号	定格	単位
入力電圧	VIN1, VIN2, VINS	15.1 ^{*1,2}	V
BOOT 電圧	BOOT1, BOOT2	21.1 ^{*1,2}	V
BOOT-SW 電圧	BOOT1-SW1, BOOT2-SW2	7 ^{*1,2}	V
出力電圧	Vout1, Vout2	7 ^{*1,2}	V
出力フィードバック電圧	FB1, FB2	VREG	V
VREG 電圧	VREG	7 ^{*1,2}	V
VCC 電圧	VCC	VREG	V
ロジック入力電圧	EN1, EN2	15.1 ^{*1,2}	V
許容損失 1	Pd1	0.38 ^{*3}	W
許容損失 2	Pd2	0.88 ^{*4}	W
許容損失 3	Pd3	3.26 ^{*5}	W
許容損失 4	Pd4	4.56 ^{*6}	W
動作温度範囲	Topr	-20~+100	°C
保存温度範囲	Tstg	-55~+150	°C
接合部温度	Tjmax	+150	°C

*1 ただし Pd を超えないこと。

*2 サージ、逆起電圧等の瞬時的な電圧印加、もしくは Duty 比が 10% を下回る連続パルス印加に耐える最大定格。

*3 Ta ≥ 25°C の場合(放熱板なし) 3.0mW/°C で軽減。

*4 Ta ≥ 25°C の場合(74.2mm × 74.2mm × 1.6mm 1 層ガラエボ基盤実装、表層放熱銅箔:20.2mm²)7.0mW/°C で軽減。

*5 Ta ≥ 25°C の場合(74.2mm × 74.2mm × 1.6mm 4 層ガラエボ基盤実装、表裏層放熱銅箔:20.2mm², 2,3 層:放熱銅箔:5505mm²)26.1mW/°C で軽減。

*6 Ta ≥ 25°C の場合(74.2mm × 74.2mm × 1.6mm 4 層ガラエボ基盤実装、全層放熱銅箔:5505mm²)36.5mW/°C で軽減。

●動作範囲 (Ta=25°C)

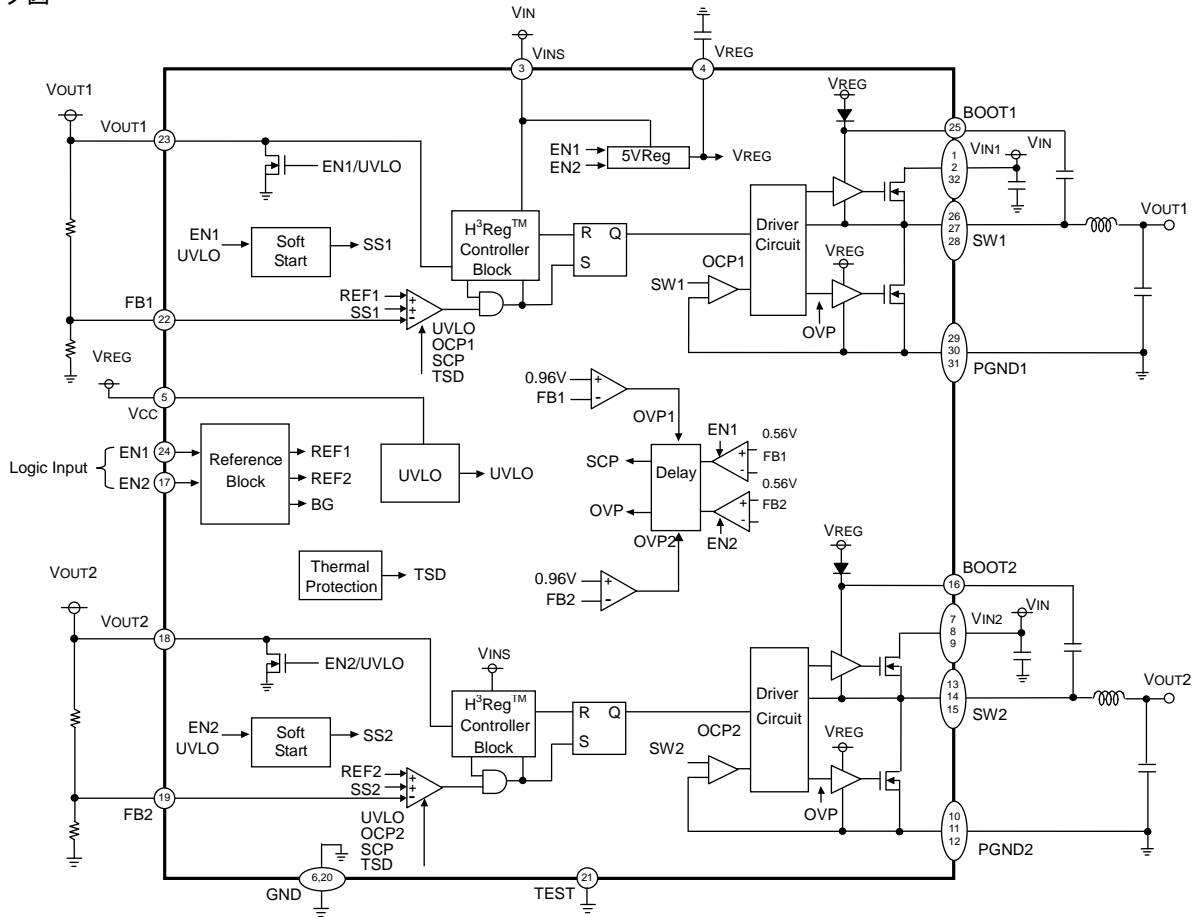
項目	記号	定格		単位
		最小	最大	
入力電圧	VIN1, VIN2, VINS	7.5	15	V
BOOT 電圧	BOOT1, BOOT2	4.5	21	V
SW 電圧	SW1, SW2	-0.7	15	V
BOOT-SW 電圧	BOOT1-SW1, BOOT2-SW2	4.5	5.5	V
ロジック入力電圧	EN1, EN2	0	15	V
出力電圧	Vout1, Vout2	0.8	5.5	V
MIN ON 時間	tonmin	-	100	ns

☆本製品は耐放射線設計はしていません。

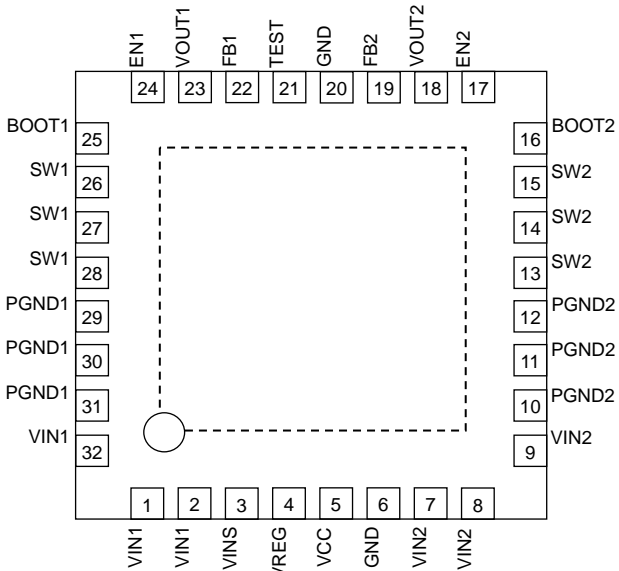
●電気的特性 (特に指定のない限り Ta=25°C VCC=VREG, VINS=12V, VEN1=VEN2=3V, VOUT1=VOUT2=1.8V)

項目	記号	規格値			単位	条件
		最小	標準	最大		
[Whole Device]						
VIN バイアス電流	IINS	-	1.7	2.2	mA	
VIN スタンバイ電流	IINS_stb	-	0	10	μA	VEN1=VEN2=0V
EN Low 電圧 1,2	VEN_low1,2	GND	-	0.3	V	
EN High 電圧 1,2	VEN_high1,2	2.2	-	15	V	
EN プルダウン抵抗 1,2	REN1,2	28	48	68	kΩ	
[5V リニアレギュレータ]						
VREG スタンバイ電圧	VREG_stb	-	-	0.1	V	VEN1=VEN2=0V
VREG 出力電圧	VREG	4.8	5.0	5.2	V	VIN=7.5V to 15V I _{REG} =10mA
最大電流	I _{REG}	10	-	-	mA	
[低入力誤作動防止部]						
VREG スレッシュホールド電圧	VREG_UVLO	4.0	4.3	4.6	V	VREG:Sweep up
VREG ヒステリシス電圧	dVREG_UVLO	100	160	220	mV	VREG:Sweep down
[過電圧保護部]						
FB スレッシュホールド電圧 1,2	VOVP	0.86	0.96	1.06	V	
OVP delay time	toVP	-	1.4	-	ms	
[H ³ Reg TM 制御部]						
ON Time1,2	ton1,2	200	255	310	ns	
MIN OFF Time 1,2	toffmin1,2	300	550	-	ns	
[FET Driver 部]						
High side FET ON 抵抗 1,2	Ron_high1,2	-	75	120	mΩ	
Low side FET ON 抵抗 1,2	Ron_low1,2	-	50	75	mΩ	
[電流制限部]						
過電流保護設定電流値 1,2	Ilim1,2	3	4	5	A	Low side FET 検出
[出力電圧検出部]						
FB1,2 スレッシュホールド電圧	VFB1,2	0.788	0.8	0.812	V	
ソフトスタート時間 1,2	tSS1	0.4	1.3	2.2	ms	
FB 入力電流 1,2	I _{FB} 1,2	-1	-	1	μA	
VOUT ディスチャージ電流 1,2	I _{VOUT} 1,2	5	10	-	mA	V _{OUT} =1V, V _{EN} =0V, V _{CC} =5V
[SCP 部]						
スレッシュホールド電圧 1,2	Vthscp1,2	0.48	0.56	0.64	V	
SCP delay time	tSCP	-	1.4	-	ms	

● ブロック図



● ピン配置図



● ピン機能表

PIN No.	PIN 名	PIN 機能
1,2,32	VIN1	電源電圧入力端子 1。
3	VINS	電源電圧センス端子。VREG 用入力端子。
4	VREG	IC 内部基準電圧。
5	VCC	5V 電源入力端子。
6,20	GND	センス GND。
7-9	VIN2	電源電圧入力端子 2。
10-12	PGND2	2ch 用パワーGND。
13-15	SW2	ハイサイド FET ソース端子 2。
16	BOOT2	ハイサイド FET ゲートドライバ電源端子 2。
17	EN2	イネイブル入力端子 2 (0~0.3V:OFF, 2.2~15V:ON)。
18	VOUT2	出力電圧センス/ディスチャージ端子 2。
19	FB2	出力電圧フィードバック端子 2。
21	TEST	テスト用端子。GND に接続してください。
22	FB1	出力電圧フィードバック端子 1。
23	VOUT1	出力電圧センス/ディスチャージ端子 1。
24	EN1	イネイブル入力端子 1 (0~0.3V:OFF, 2.2~15V:ON)。
25	BOOT1	ハイサイド FET ゲートドライバ電源端子 1。
26-28	SW1	ハイサイド FET ソース端子 1。
29-31	PGND1	1ch 用パワーGND。
裏面	FIN	放熱用 Pad。GND に接続してください。

●端子説明

・ EN1 / EN2

EN 端子は 2.2V 以上でハイレベルとなり、スイッチング動作が開始されます。0.3V 以下でローレベルとなりスイッチング動作が OFF します。回路電流も 10 μ A 以下となります。2.5V, 3.3V もしくは 5V の電源系統で制御することで選択可能です。

・ VINS

入力電圧検出用端子です。この端子に印加される入力電圧により ON Time を決定し出力電圧を制御します。また、VINS 端子は内部電源(VREG)の入力端子でもあります。

・ VREG

内部電源出力端子です。EN1 もしくは EN2 に 2.2V 以上の電圧が印加されると電圧を出力します。出力 5V で 10mA の電流能力があり、2.2 μ F(B 特以上)以上のセラコンを対 GND に接続してください。

・ VCC

内部回路の電源です。VREG 端子に接続してください。

・ GND

アナログ、デジタル系の GND 端子です。

・ VOUT1 / VOUT2

出力電圧センス端子です。また、OFF 時に出力コンデンサを放電するためのディスチャージ用 FET が内蔵されています。

・ FB1 / FB2

出力電圧フィードバック端子です。IC 内部の REF(約 0.8V。詳しくは 10 ページの式(10)参照)と比較します。トータル 10k Ω 程度の抵抗値にて出力電圧を設定してください。

・ VIN1 / VIN2

パワー用の入力電圧端子です。リップル電流や負荷に応じた入力コンデンサをピン直に接続してください。

・ BOOT1 / BOOT2

ハイサイド FET ドライブ用電源端子です。対 SW 端子に 0.1 μ F 程度のセラコンを接続してください。対 GND 耐圧は 21V まで、対 SW 耐圧は 5.5V まであります。スイッチング動作時、BOOT 動作により(VIN+ VREG)~VREG までスイングします。

・ SW1 / SW2

コイル接続端子となります。対 GND 耐圧は 15V まであります。スイッチング動作は VIN~PGND までスイングします。

・ PGND1 / PGND2

パワー用接地端子です。

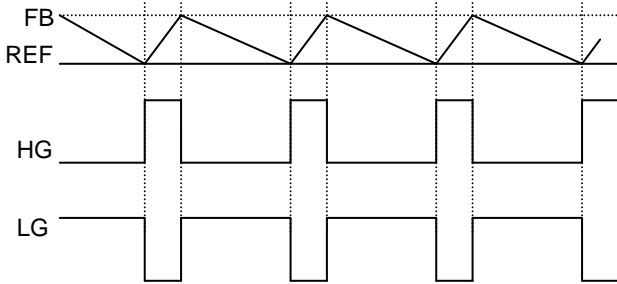
・ TEST

TEST 用の端子です。通常使用時は GND に接続してください。

●動作説明

BD95830MUV は、ローム独自の制御方式 H³Reg™ CONTROLLA を内蔵した降圧型 2ch 同期整流スイッチングレギュレータです。負荷急変時 V_{OUT} が低下した場合、高周波数動作することにより V_{OUT} の復帰を高速にして過渡応答特性を向上させます。

○H³Reg™ 制御
(通常動作時)

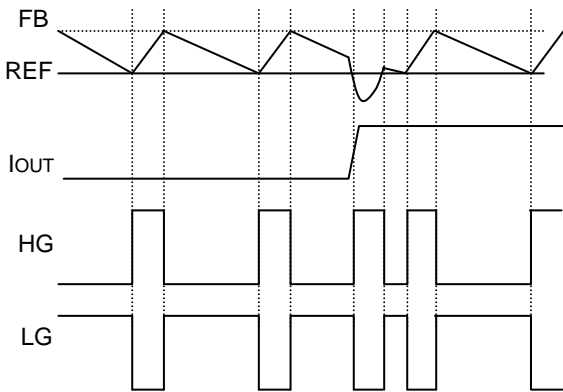


FB が基準電圧(REF)以下になったことを検出したら、H³Reg™ CONTROLLA が起動し、

$$t_{ON} = \frac{V_{OUT}}{V_{IN}} \times \frac{1}{f} \text{ [sec]} \dots (1)$$

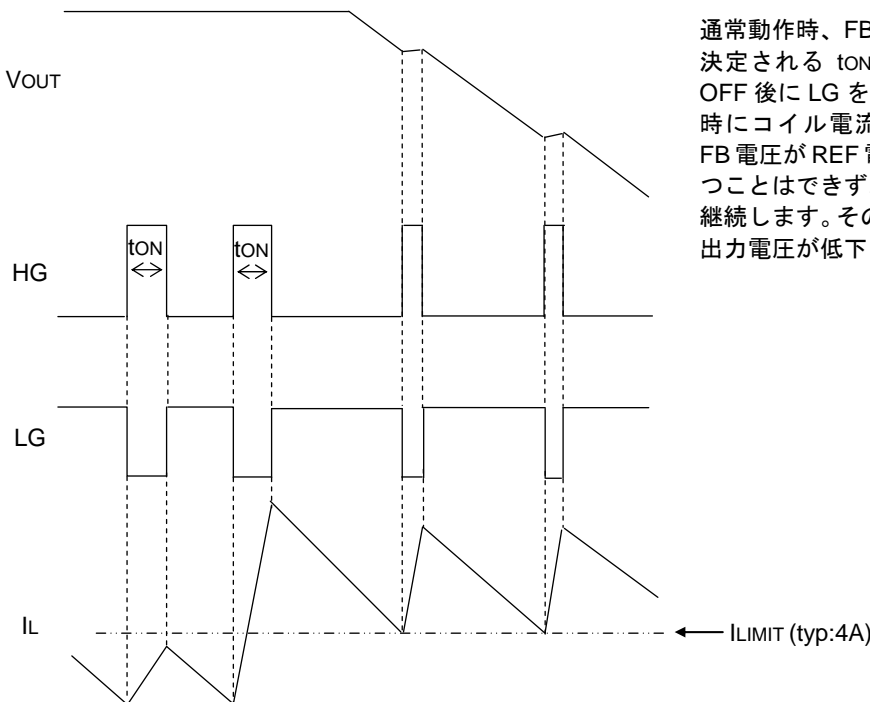
で決定する HG(High side FET のゲート)を出力します。LG(Low side FET のゲート)は HG が OFF した後、FB が REF 以下になるまで出力します。

(負荷急変時)



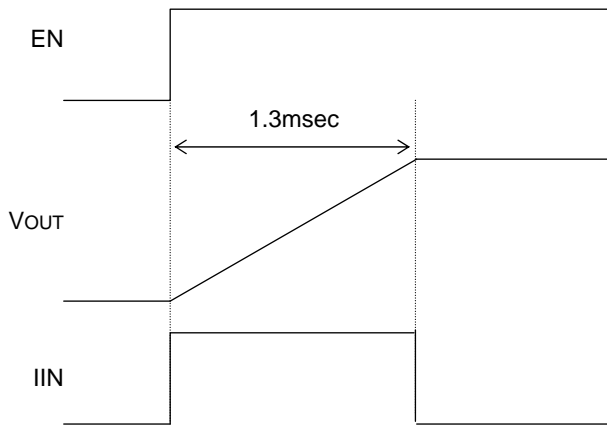
負荷急変時 FB(V_{OUT})電圧が低下し、設定 t_{ON} 経過後まだ FB が REF 以下の場合、周波数を上げることにより、FB の復帰を高速にして過渡応答特性を向上させます。

○過電流保護回路



通常動作時、FB 電圧が REF 電圧以下になると式(1)で決定される t_{ON} のパルス幅の HG を出力し、HG が OFF 後に LG を出力します。しかし、LG が ON 状態の時にコイル電流が I_{LIMIT} ポイントを超えていると、FB 電圧が REF 電圧以下になっても次の HG パルスを打つことはできず、I_{LIMIT} を下回るまで LG の ON 状態を継続します。その結果、周波数、duty 共に変動するため、出力電圧が低下してしまう場合もあります。

●タイミングチャート
○ソフトスタート機能



EN 端子を High にすると、ソフトスタート機能が働き、起動時の電流に制限をかけながら緩やかに出力電圧を立ち上げます。出力ソフトスタート時間は 1.3ms(typ)です。突入電流は式(2)のように決定します。

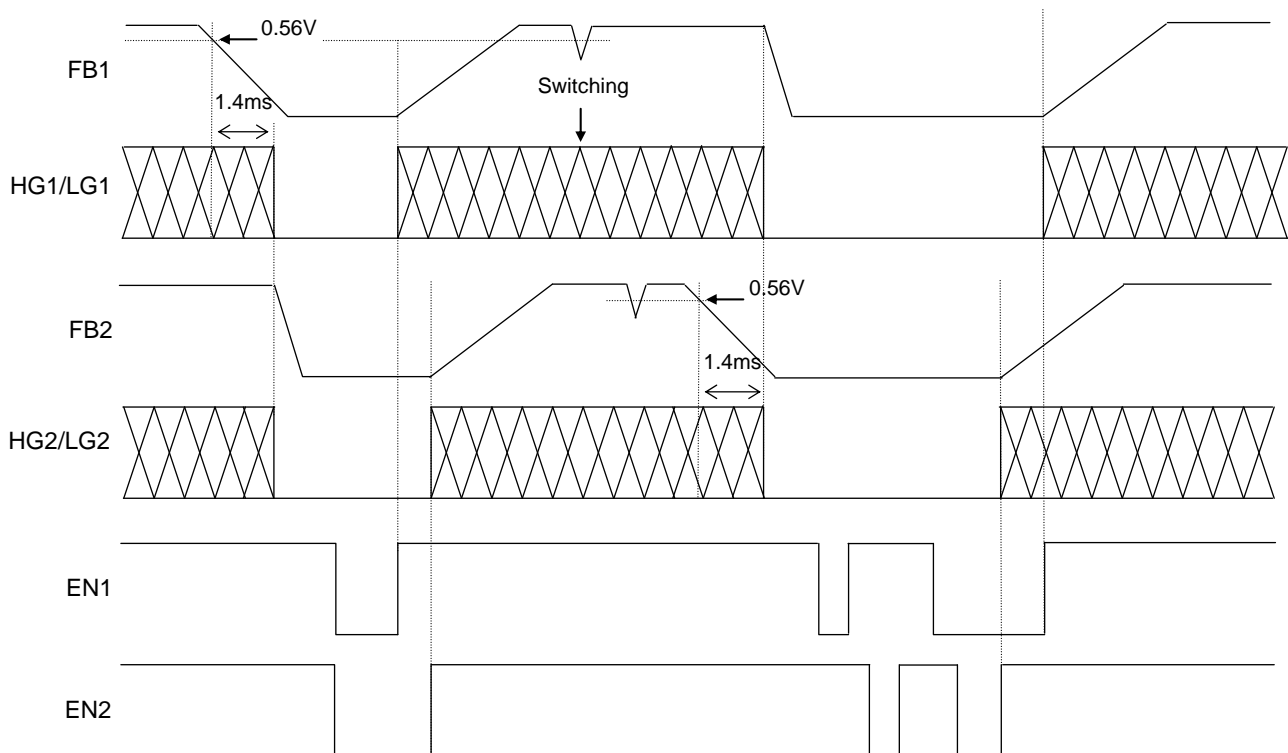
突入電流

$$I_{IN} = \frac{C_o \times V_{OUT}}{1.3ms} \text{ [A]} \dots (2)$$

(Co:出力コンデンサ及び、出力に接続される全ての容量の合計値)

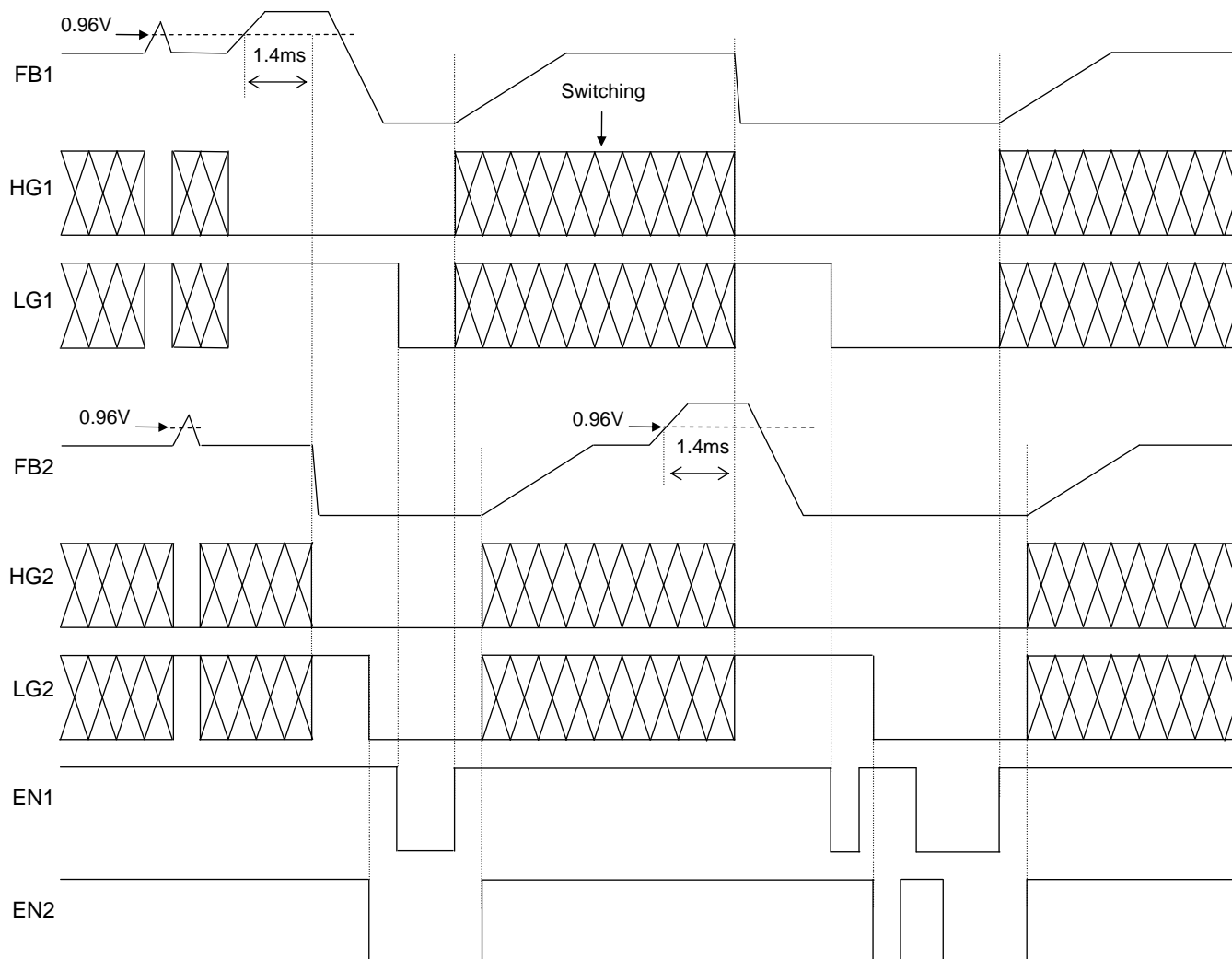
○タイマーラッチ式出力短絡保護回路

FB 電圧が 0.56V(70%)以下になると、出力短絡保護が起動し、その状態が 1.4msec 経過すると出力を OFF 状態でラッチさせ、IC の破壊を防止します。この際、異常状態のチャンネルだけでなく、反対側のチャンネルも同時にラッチします。EN1、EN2 で両チャンネルを一旦 OFF した後、再投入する、または UVLO を再度解除することで出力は復帰します。



○タイマーラッチ式出力過電圧保護回路

FB 電圧が 0.96V(120%)以上になると、出力過電圧保護が起動し、その状態が 1.4msec 経過すると出力を下げるため Low Side FET がフルオン状態でラッチします(LG=High、HG=Low)。この際、異常状態となっていない側のチャンネルも同時にラッチします。EN1、EN2 を一旦 OFF した後、再投入する、または UVLO を再度解除することで出力は復帰します。



●特性データ

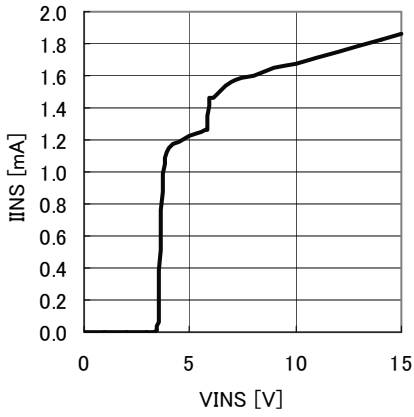


Fig.1 VINS-IINS (EN1=EN2=ON)

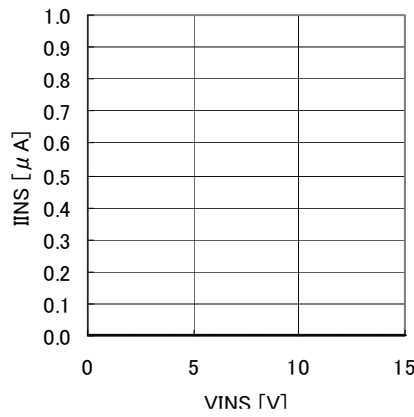


Fig.2 VINS-IINS_stb (EN1=EN2=OFF)

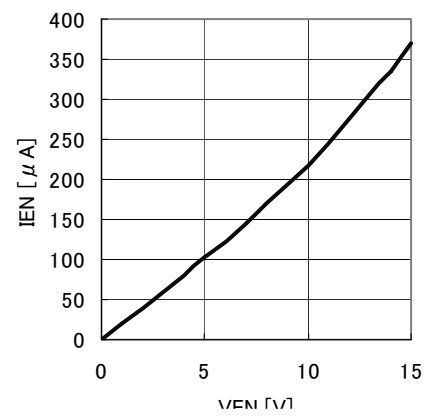


Fig.3 VEN-IEN

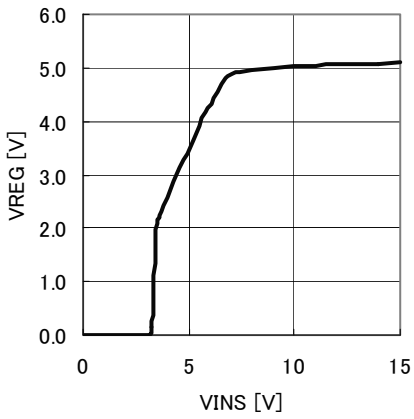


Fig.4 VINS-VREG

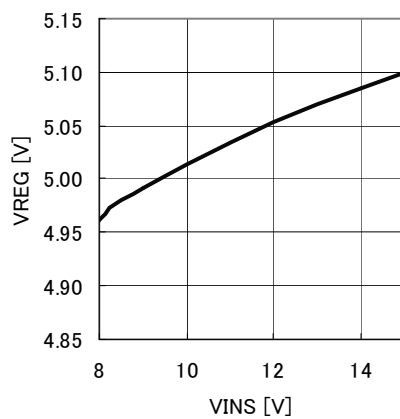


Fig.5 VINS-VREG

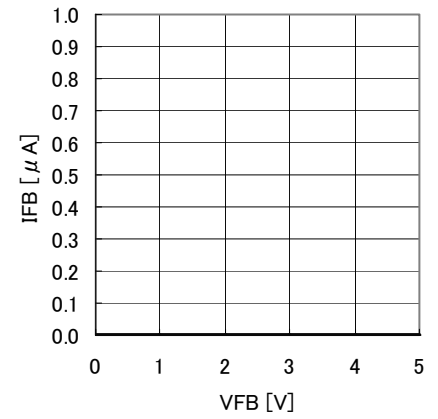


Fig.6 VFB-IFB
(VIN=12V, EN1=EN2=ON)

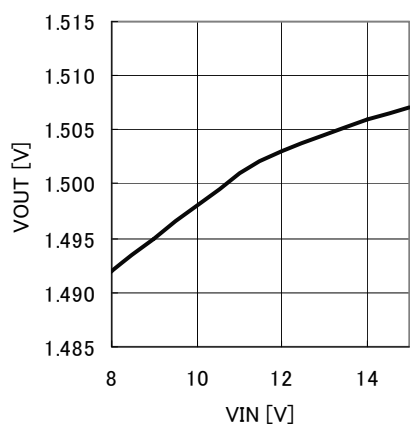


Fig.7 VIN-VOUT (1.5V)

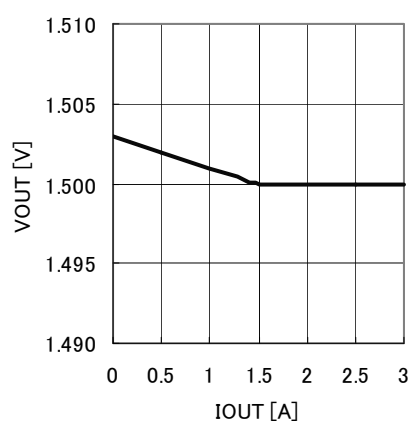


Fig.8 IOUT-VOUT (1.5V)

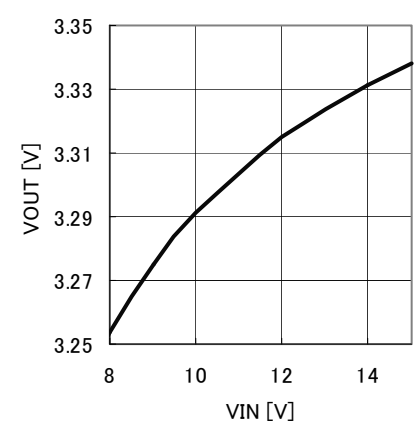


Fig.9 VIN-VOUT (3.3V)

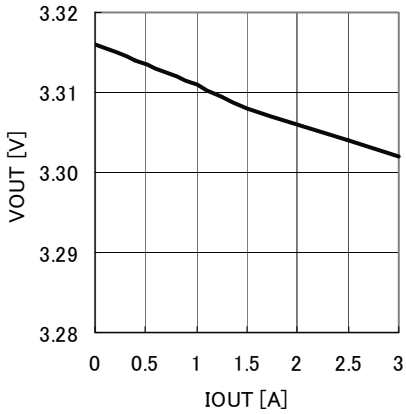


Fig.10 IOUT-VOUT (3.3V)

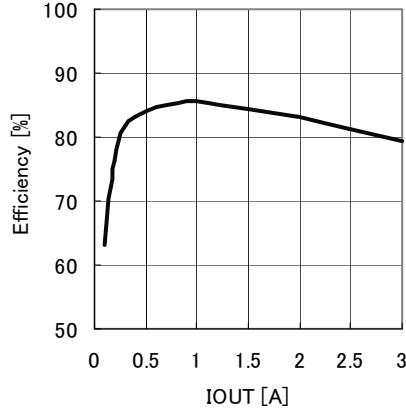


Fig.11 IOUT-Efficiency (VIN=12V, VOUT=1.5V)

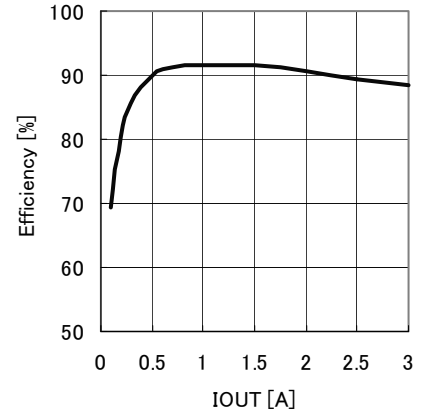


Fig.12 IOUT-Efficiency (VIN=12V, VOUT=3.3V)

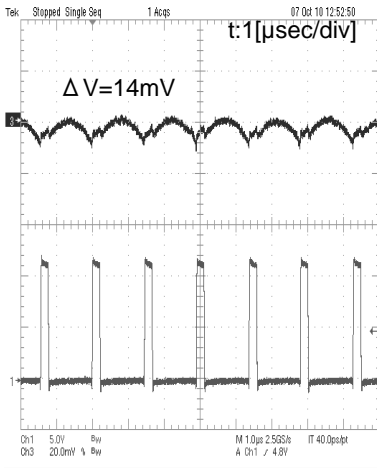


Fig.13 リップル電圧 (VIN=12V, VOUT=1.5V, COUT=44µF)

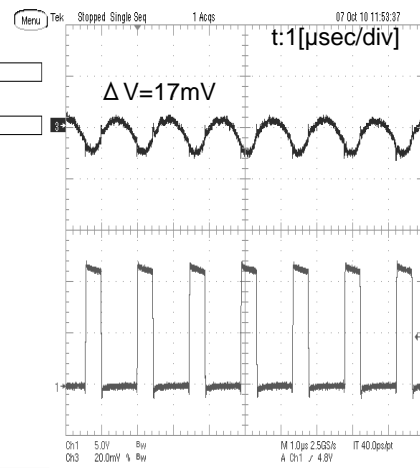


Fig.14 リップル電圧 (VIN=12V, VOUT=3.3V, COUT=44µF)

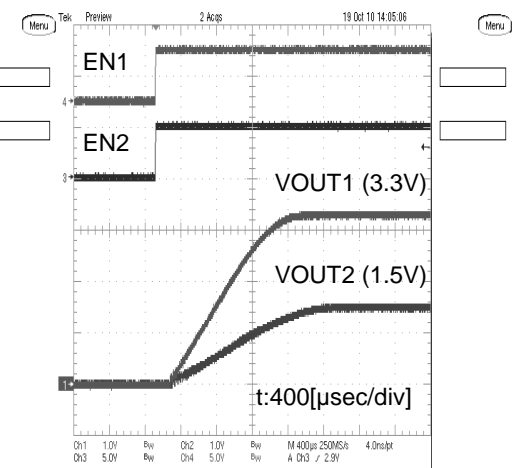


Fig.15 出力起動波形

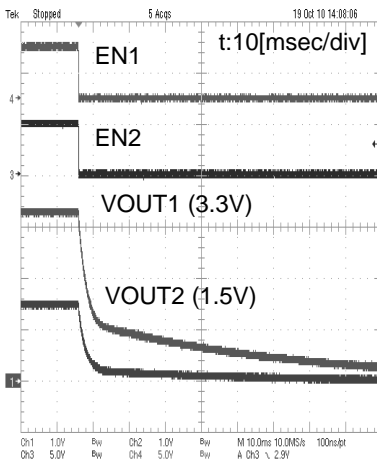


Fig.16 出力 OFF 波形 (COUT=44µF, IOUT=0A)

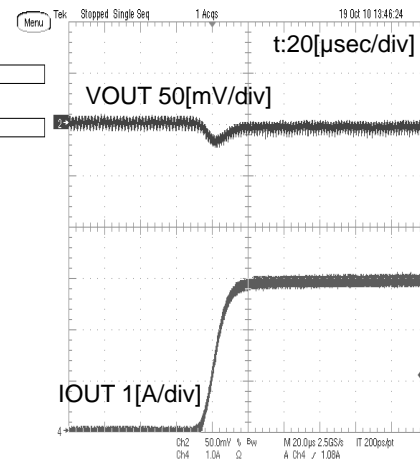


Fig.17 負荷応答特性:0A→3A (VIN=12V, VOUT=1.5V, COUT=44µF)

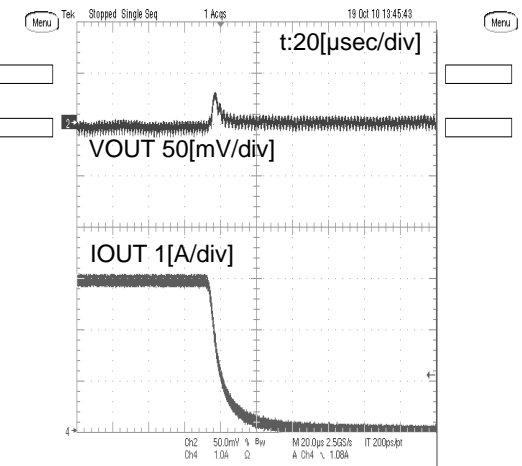


Fig.18 負荷応答特性:3A→0A (VIN=12V, VOUT=1.5V, COUT=44µF)

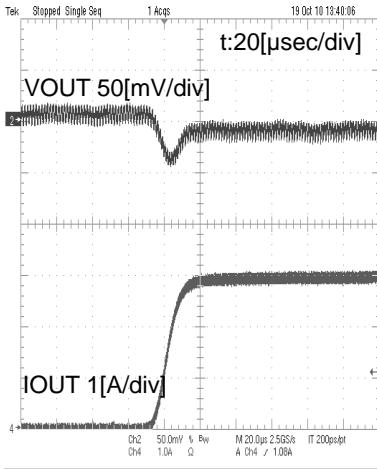


Fig.19 負荷応答特性:0A→3A
(VIN=12V, VOUT=3.3V, COU=44µF)

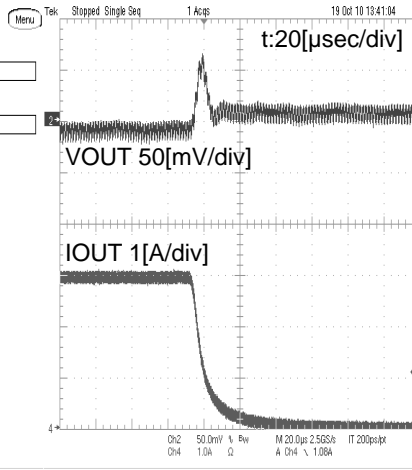


Fig.20 負荷応答特性:3A→0A
(VIN=12V, VOUT=3.3V, COU=44µF)

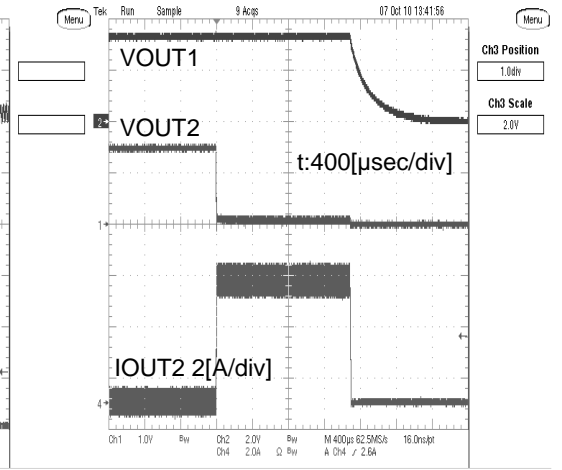


Fig.21 1.5V 出力地絡波形 (OCP, SCP)
(VOUT1=3.3V, VOUT2=1.5V)

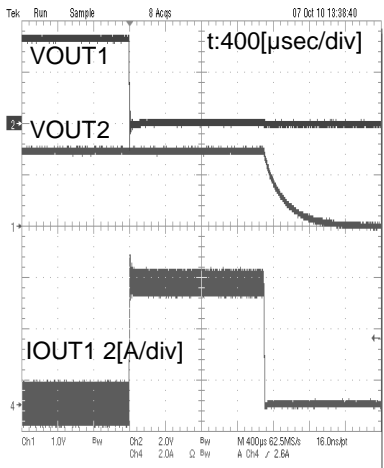


Fig.22 3.3V 出力地絡波形 (OCP, SCP)
(VOUT1=3.3V, VOUT2=1.5V)

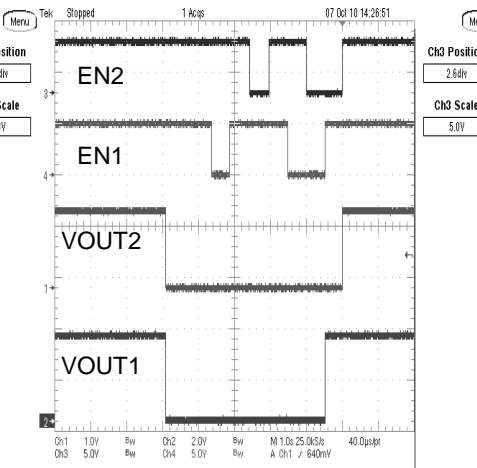


Fig.23 SCP(ラッチ OFF→解除)
(VOUT1=3.3V, VOUT2=1.5V)

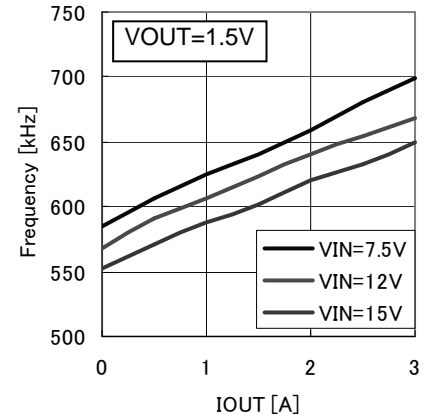


Fig.24 IOUT-Frequency
(VOUT=1.5V)

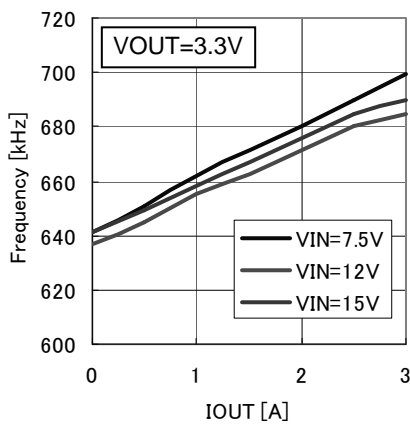
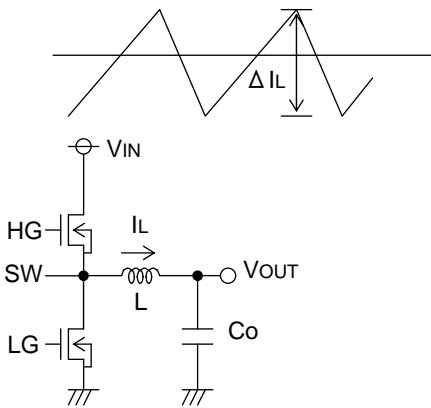


Fig.25 IOUT-Frequency (VOUT=3.3V)

●外付け部品の選定

1. コイル(L)の選定



出力リップル電流

コイルの値は、出力リップル電流に大きく影響します。式(3)のようにコイルが大きいほど、また、スイッチング周波数が高いほどリップル電流は小さくなります。

$$\Delta I_L = \frac{(V_{IN} - V_{OUT}) \times V_{OUT}}{L \times V_{IN} \times f} \quad [A] \dots (3)$$

出力リップル電流の適当な設定値は、最大出力電流の 30%程度です。

$$\Delta I_L = 0.3 \times I_{OUTmax.} \quad [A] \dots (4)$$

$$L = \frac{(V_{IN} - V_{OUT}) \times V_{OUT}}{\Delta I_L \times V_{IN} \times f} \quad [H] \dots (5)$$

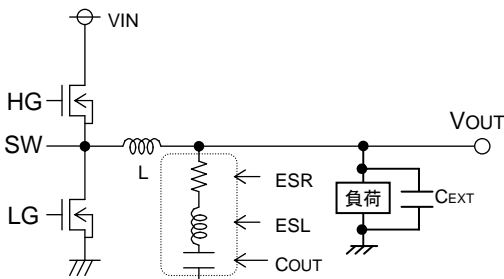
(ΔI_L :出力リップル電流、f:スイッチング周波数)

※コイルの定格電流値を越える電流をコイルに流しますと、コイルが磁気飽和を起し、効率が低下します。

ピーク電流がコイルの定格電流値を超えないよう十分なマージンを持って選定してください。

※コイルでの損失を少なくし、効率をよくするため、抵抗成分(DCR, ACR)の低いコイルを選定してください。

2. 出力コンデンサ(COUT)の選定



出力コンデンサ

出力コンデンサは、負荷変動時の出力電圧変動や出力電圧のリップル電圧を平滑化するのに大きな影響を与えます。コンデンサの容量や等価直列抵抗、等価直列インダクタンスを考慮して決定してください。また、コンデンサの定格は出力電圧に対して十分なマージンを持って選定してください。

出力リップル電圧は、式(6)のように決定されます。

$$\Delta V_{OUT} = \Delta I_L / (8 \times C_{OUT} \times f) + ESR \times \Delta I_L + ESL \times \Delta I_L / t_{ON} \dots (6)$$

(ΔI_L :出力リップル電流、ESR:等価直列抵抗、ESL:等価直列インダクタンス)

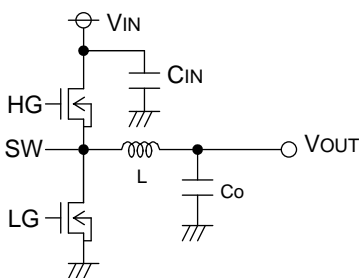
また、出力の立ち上がり時間は、ソフトスタート時間内に設定する必要があるため、出力コンデンサの容量は式(7)の条件も考慮してください。出力に接続する負荷側にはパソコン目的のコンデンサ等が接続されます(上図の CEXT)。これらの容量も考慮して出力コンデンサの容量値を決定してください。

$$C_o \geq \frac{1.3ms \times (I_{LIMIT} - I_{OUT})}{V_{OUT}} \dots (7)$$

I_{LIMIT}:過電流設定値(BD95830MUV の場合、Min:3A です。)
I_{OUT}:出力電流

容量値が最適でないとき起動不良などが発生する可能性もあります。

3. 入力コンデンサ(CIN)の選定



入力コンデンサ

入力側コンデンサの選定におきましては、大きな過渡電圧を防止するためにリップル電流に充分対応できる大きさの低 ESR 入力コンデンサである必要があります。リップル電流 I_{RMS} は式(8)で与えられます。

$$I_{RMS} = I_{OUT} \times \frac{\sqrt{V_{OUT} (V_{IN} - V_{OUT})}}{V_{IN}} \quad [A] \dots (8)$$

$$V_{IN} = 2 \times V_{OUT} \text{ の時、} I_{RMS} = \frac{I_{OUT}}{2}$$

また、入力コンデンサの ESR 損失を少なくし、効率をよくするためにも低 ESR のコンデンサを推奨します。

4. 出力電圧設定

出力電圧は、REF≒VFB となるように IC は動作します。
 実際出力電圧にはリップル電圧の平均値が上乘せされます。
 出力電圧は、出力電圧を抵抗で分割し、その抵抗分割値を FB にフィードバックすることにより動作します。
 出力電圧値は、

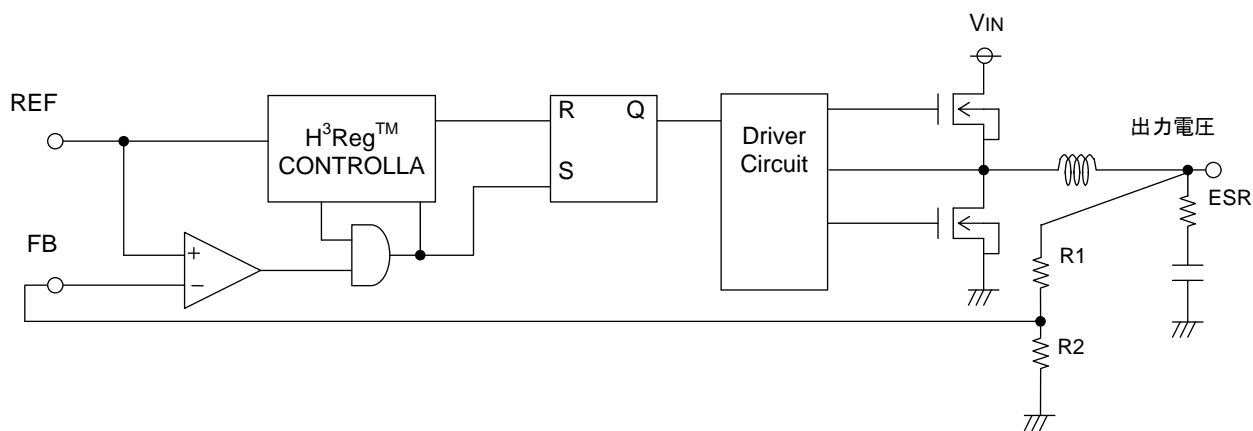
$$\text{出力電圧} = \frac{R1+R2}{R2} \times \text{REF} + \Delta V_{\text{OUT}} \text{ [V]} \dots (9)$$

$$\text{REF} = 0.8 - (\text{ON duty} \times 0.1) \text{ [V]} \dots (10)$$

$$\text{ON duty} = \frac{V_{\text{OUT}}}{V_{\text{IN}}} \dots (11)$$

(ΔV_{OUT} は式(6)を参照してください。)

となります。



5. 出力電圧と Ton 時間の関係

BD95830MUV は、1ch、2ch 共に周波数固定の同期整流スイッチング電源ですが、入力電圧と出力電圧設定値により ton 時間が変動します。

入出力電圧設定と ton 時間の関係は、以下の式により決定します。

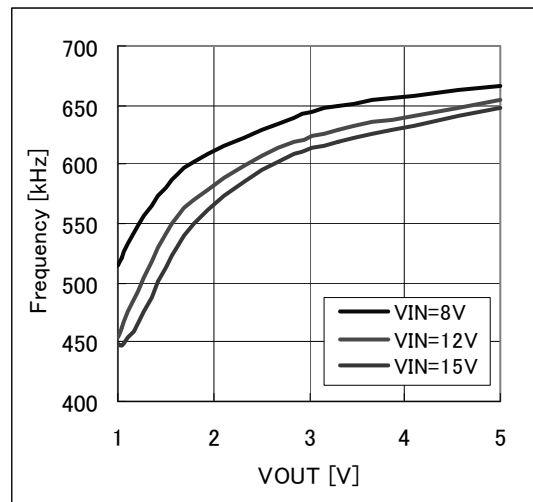
$$t_{ON} = \frac{V_{OUT}}{V_{IN}} \times 1.34\mu + 70n \text{ [ns]} \dots (12)$$

上記 ton 時間よりアプリケーション条件での周波数は、

$$\text{Frequency} = \frac{V_{OUT}}{V_{IN}} \times \frac{1}{t_{ON}} \text{ [kHz]} \dots (13)$$

となります。

しかし、実際には内部 FET、コイルで発生する導通損失やスイッチング損失を補うために ON duty が変化し、それに伴い、周波数も変動するので、実機での確認をお願いします。



6. 出力電流と周波数の関係

BD95830MUV は ton 時間固定のスイッチングコントロールであるため、出力電流が増加すると、コイル、MOSFET、出力コンデンサでのスイッチング損失が増加し、周波数が早くなります。

コイル、MOSFET の損失はそれぞれ、

$$\textcircled{1} \text{ コイルの損失} = I_{OUT}^2 \times \text{DCR}$$

$$\textcircled{2} \text{ MOSFET(High Side)の損失} = I_{OUT}^2 \times R_{ON_high} \times \frac{V_{OUT}}{V_{IN}}$$

$$\textcircled{3} \text{ MOSFET(Low Side)の損失} = I_{OUT}^2 \times R_{ON_low} \times \left(1 - \frac{V_{OUT}}{V_{IN}}\right)$$

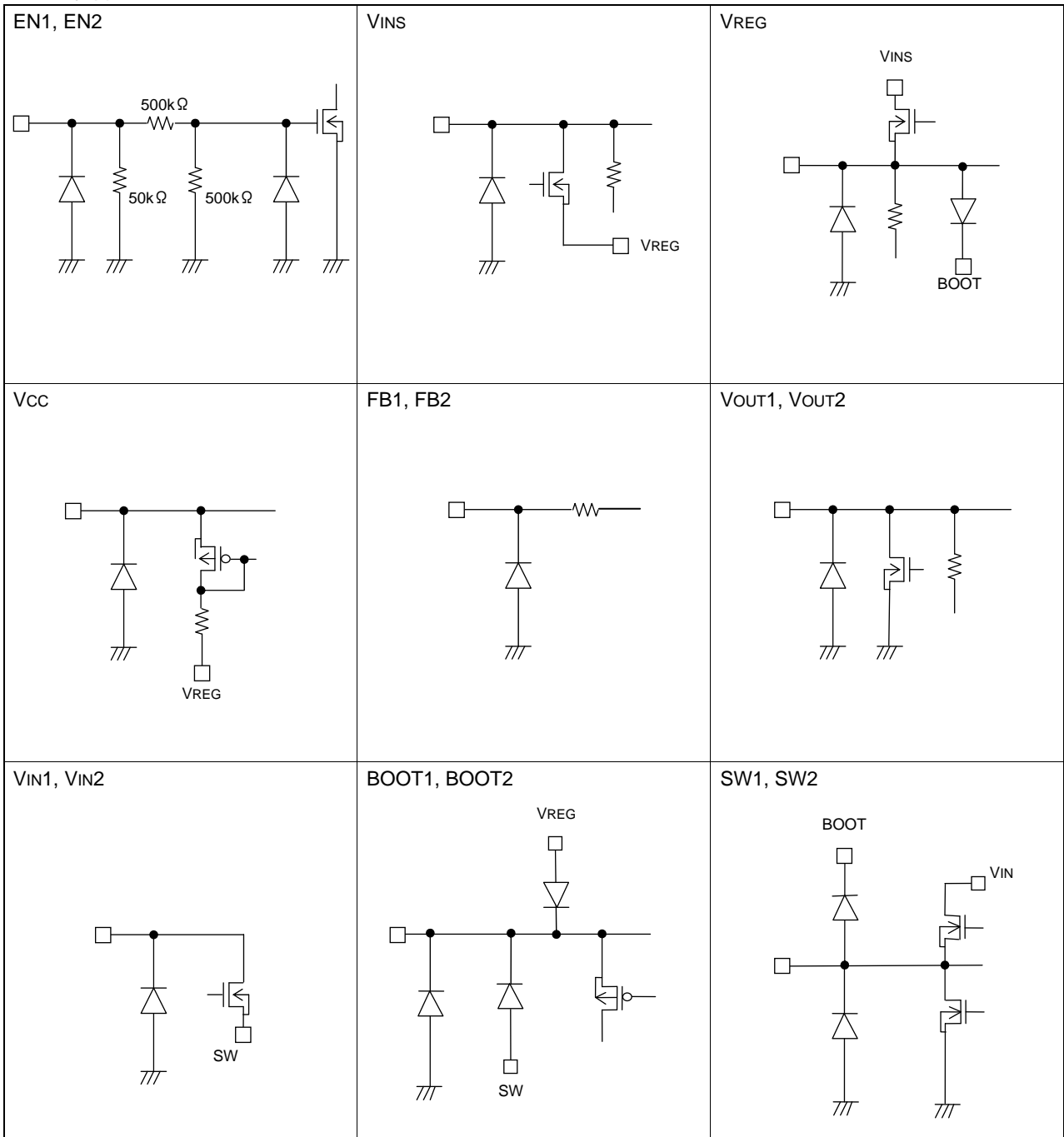
(DCR:コイルの直流抵抗成分、 R_{ON_high} : High Side MOSFET の ON 抵抗、 R_{ON_low} : Low Side MOSFET の ON 抵抗)

$$T (=1/\text{Freq}) = \frac{V_{IN} \times I_{OUT} \times t_{ON}}{V_{OUT} \times I_{OUT} + \textcircled{1} + \textcircled{2} + \textcircled{3}} \dots (14)$$

となります。

しかし実際には、レイアウトパターンの寄生抵抗成分等の影響も受けるので実機での確認をお願いします。

●各入出力部等価回路図



●使用上の注意点

(1) 絶対最大定格について

印加電圧及び動作温度範囲などの絶対最大定格を超えた場合、破壊の可能性があります。破壊した場合、ショートモードもしくはオープンモードなど、特定できませんので絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど、物理的な安全対策を施すようお願い致します。

(2) 電源コネクタの逆接続について

電源コネクタの逆接続により IC が破壊する恐れがあります。逆接破壊保護用として外部に電源と IC の電源端子間、及びモータコイル間にダイオードを入れるなどの対策を施してください。

(3) 電源ラインについて

電源ラインには出力インピーダンスを下げるため、温度変化の少ない低 ESR のコンデンサを使用してください。入力に使用する電源の特性、基板の配線パターンに大きく依存するため、ご使用の温度、負荷範囲条件での十分な確認をお願いします。

(4) GND 電位について

GND, PGND 端子の電位はいかなる動作状態においても、最低電位になるようにしてください。

(5) 熱設計について

実際の使用状態での許容損失(Pd)を考え、十分マージンを持った熱設計を行ってください。

(6) 端子間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けた場合、IC が破壊する恐れがあります。また出力間や出力と電源、GND 間に異物が入るなどしてショートした場合についても破壊の可能性があります。

(7) 強電界中での動作について

強電界中のご使用では、誤動作をする可能性がありますのでご注意ください。

(8) ASO

本 IC を使用する際には、出力 Tr が絶対最大定格及び ASO を超えないように設定してください。

(9) 熱遮断回路

本 IC は熱遮断回路(TSD 回路)を内蔵しています。チップ温度が下記の温度になると出力ゲートドライバを Low 状態にします。熱遮断回路は、あくまでも熱的暴走から IC を遮断することを目的とした回路であり、IC の保護及び保証を目的とはしておりません。よって、この回路を動作させて以降の連続使用及び動作を前提とした使用はしないでください。

	TSD ON 温度[°C] (typ.)	ヒステリシス温度[°C] (typ.)
BD95830MUV	175	15

(10) セット基板での検査について

セット基板での検査時に、インピーダンスの低いピンにコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。また静電気対策として、組み立て工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程までの治具への接続時には、必ず電源を OFF にしてから接続し検査を行い、電源を OFF にしてから取りはずしてください。

(11) IC 端子入力について

本 IC はモノリシック IC であり、各素子間に素子分離のための P+アイソレーションと、P 基板を有しています。この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。

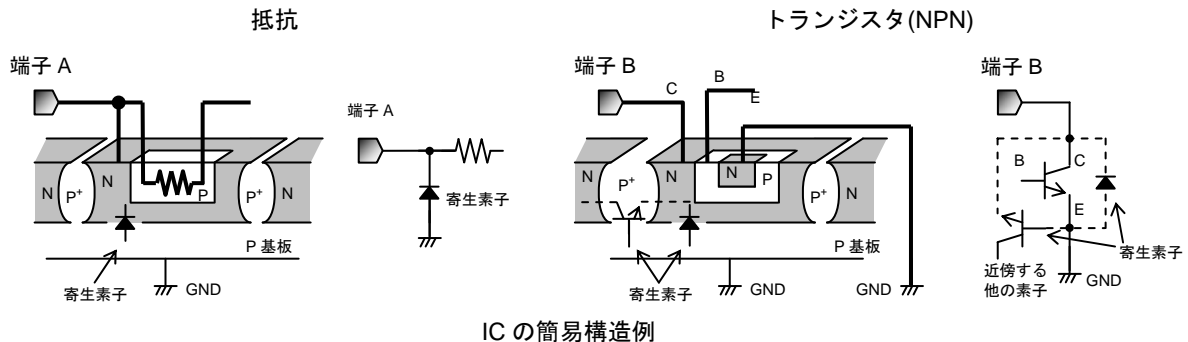
例えば下図のように抵抗とトランジスタが端子と接続されている場合、

○抵抗では、 $GND > (\text{端子 A})$ の時、トランジスタ(NPN)では $GND > (\text{端子 B})$ の時、P-N 接合が寄生ダイオードとして動作します。

○また、トランジスタ(NPN)では、 $GND > (\text{端子 B})$ の時、

前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。

IC の構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入力端子に GND (P 基板) より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。

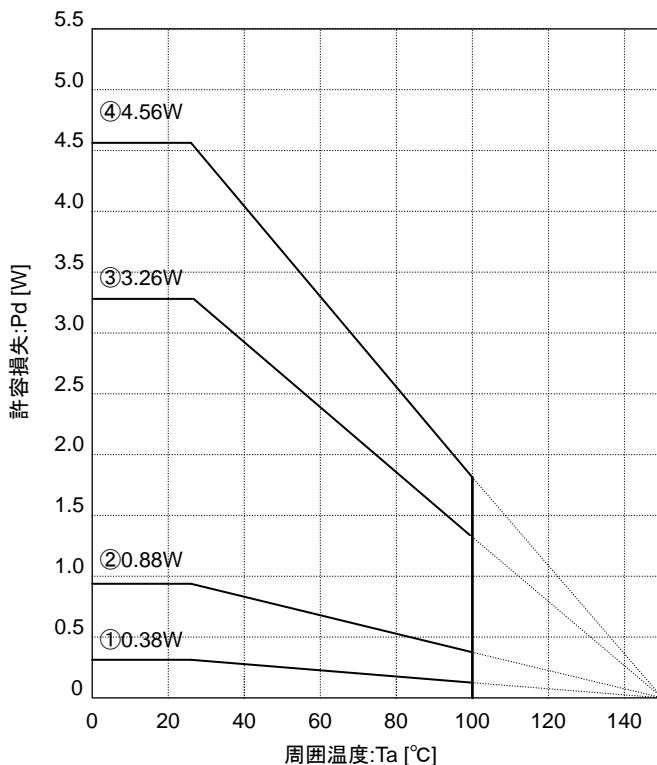


IC の簡易構造例

(12) アース配線パターンについて

小信号 GND と大電流 GND がある場合、大電流 GND パターンと小信号 GND パターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号 GND の電圧を変化させないように、セットの基準点で一点アースすることを推奨します。外付け部品の GND 配線パターンも変動しないように注意してください。

●熱軽減特性 (VQFN032V5050)



① IC 単体時

$\theta_{j-a} = 328.9^\circ\text{C/W}$

② 1層基板(表層放熱銅箔 20.2mm²)

$\theta_{j-a} = 142.0^\circ\text{C/W}$

③ 4層基板(表裏層放熱銅箔 20.2mm², 2,3層放熱銅箔 5505mm²)

$\theta_{j-a} = 38.3^\circ\text{C/W}$

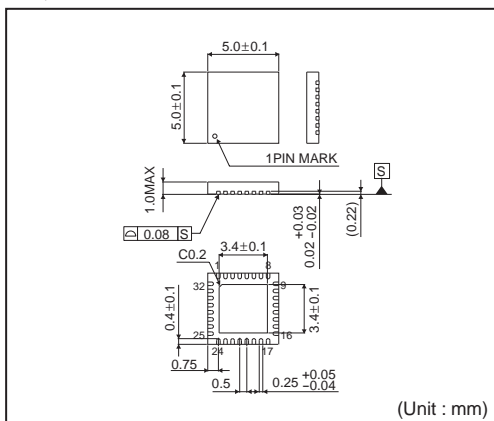
④ 4層基板(全層放熱銅箔 5505mm²)

$\theta_{j-a} = 27.4^\circ\text{C/W}$

●発注形名セレクション

B	D	9	5	8	3	0	M	U	V	-	E	2
ローム形名		品番					パッケージ MUV : VQFN032V5050			包装、フォーミング仕様 E2: リール状エンボステーピング		

VQFN032V5050



<包装仕様>

包装形態	エンボステーピング
包装数量	2500pcs
包装方向	E2 (リールを左手に持ち、右手でテープを引き出したときに 製品の1番ピンが左上にくる方向)

※ご発注の際は、包装数量の倍数でお願い致します。

ご注意

ローム製品取扱い上の注意事項

1. 本製品は一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器等）への使用を意図して設計・製造されております。従いまして、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険若しくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器^(Note 1)、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
 - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
 - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
3. 本製品は、一般的な電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。従いまして、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
 - ①水・油・薬液・有機溶剤等の液体中でのご使用
 - ②直射日光・屋外暴露、塵埃中でのご使用
 - ③潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所でのご使用
 - ④静電気や電磁波の強い環境でのご使用
 - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
 - ⑥本製品を樹脂等で封止、コーティングしてのご使用。
 - ⑦はんだ付けの後に洗浄を行わない場合(無洗浄タイプのフラックスを使用された場合も、残渣の洗浄は確実にを行うことをお勧め致します)、又ははんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合。
 - ⑧本製品が結露するような場所でのご使用。
4. 本製品は耐放射線設計はなされておられません。
5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
6. パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
7. 許容損失(Pd)は周囲温度(Ta)に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、ディレーティングカーブ範囲内であることをご確認ください。
8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

1. ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
2. はんだ付けはリフローはんだを原則とさせていただきます。なお、フロー方法でのご使用につきましては別途ロームまでお問い合わせください。詳細な実装及び基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。従いまして、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施の上、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。(人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等)

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
 - ①潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所での保管
 - ②推奨温度、湿度以外での保管
 - ③直射日光や結露する場所での保管
 - ④強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認した上でご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き（梱包箱に表示されている天面方向）で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行った上でご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルにQRコードが印字されていますが、QRコードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。従いまして、上記第三者の知的財産権侵害の責任、及び本製品の使用により発生するその他の責任に関し、ロームは一切その責任を負いません。
2. ロームは、本製品又は本資料に記載された情報について、ローム若しくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社若しくは第三者の商標又は登録商標です。

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。