4.5V～18V 入力, 3A 同期整流 1ch 降圧 DC/DC コンバータ

BD9C301FJ

概要

BD9C301FJ は、低ON 抵抗のパワーMOSFET を1chip に内蔵した同期整流降圧DC/DC コンバータです。広い入力電圧範囲をもち、最大 3A の電流を出力することが可能です。少ない外付部品点数で構成できコストを抑えます。電流モード制御 DC/DC コンバータのため高速な過渡応答性能を持ち、位相補償についても容易に設定することが可能です。

重要特性

■入力電圧範囲:	4.5V ~ 18.0V
■基準電圧:	0.8V ± 1%
■出力電流:	3A(Max)
■スイッチング周波数:	500kHz(Typ)
■Pch FET オン抵抗:	65mΩ(Typ)
■Nch FET オン抵抗:	35mΩ(Typ)
■スタンバイ電流:	1μA (Typ)
■動作温度範囲:	-40°C ~ +85°C

特長

- ■ 同期整流型 1ch DC/DC コンバータ
- ■ 過電流保護回路 (OCP)
- ■ 温度保護回路 (TSD)
- ■ 低入力電圧誤動作防止回路(UVLO)
- ■ 短絡保護回路(SCP)
- ■ ソフトスタート機能内蔵

パッケージ

	W(Typ) x D(Typ) x H(Max)
SOP-J8	4.90mm x 6.00mm x 1.65mm

SOP-J8

用途

- ■ 液晶 TV
- ■ セットトップボックス
- ■ DVD/Blu-ray プレイヤ/レコーダー
- ■ ブロードバンド、コミュニケーションインターフェース
- ■ アミューズメント等

アプリケーション回路

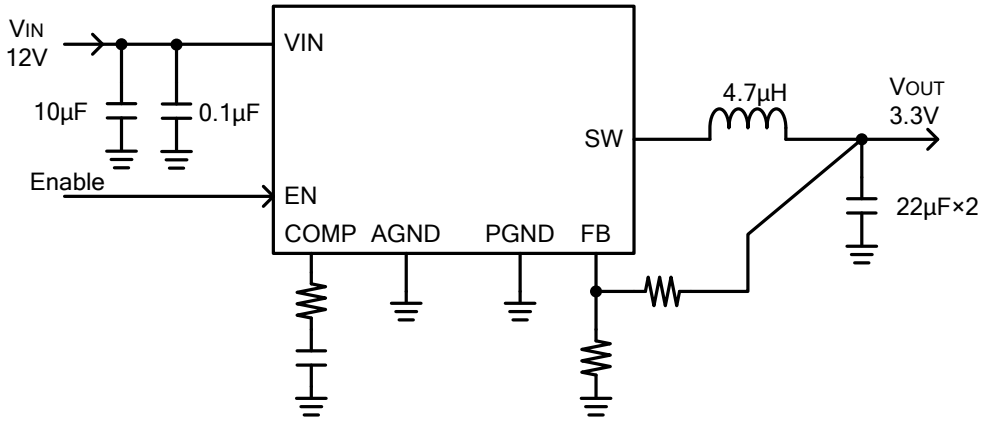


Figure 1. アプリケーション回路例

© 2012 ROHM Co., Ltd. All rights reserved.

端子配置図

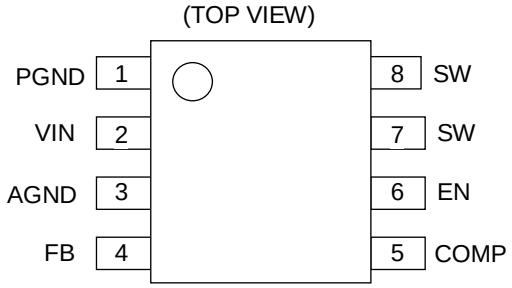


Figure 2. 端子配置図

端子説明

No.	端子名	端子説明
1	PGND	スイッチングレギュレータ出力段のグラウンド端子になります。
2	VIN	スイッチングレギュレータへの供給電源をこの端子に入力します。 この端子はスイッチングレギュレータ出力段及び制御用回路に電源を供給します。 推奨値として 10μF と 0.1μF のセラミックコンデンサを並列に接続してください。
3	AGND	制御用回路のグラウンド端子になります。
4	FB	出力電圧フィードバック端子です。 gm エラーアンプの反転入力部になります。出力電圧設定の抵抗値算出方法は 14 ページを参照ください。
5	COMP	gm エラーアンプの出力及び出力スイッチ電流コンパレータの入力になります。 この端子に周波数位相補償部品を接続します。定数設定方法は 14 ページを参照ください。
6	EN	イネーブル端子です。 High（2.0V 以上）で出力アクティブ、Low（0.8V 以下）で出力 OFF となります。
7	SW	インダクタのスイッチノードの接続端子です。 High side FET、Low side FET のドレインに接続されています。
8		

© 2012 ROHM Co., Ltd. All rights reserved.

ブロック図

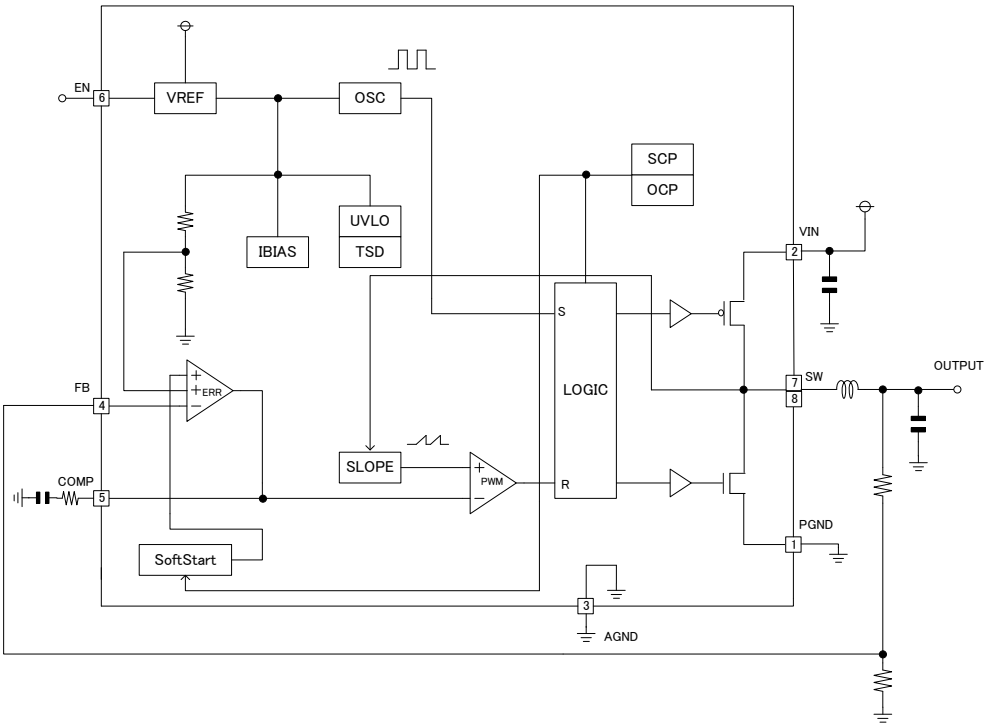


Figure 3. ブロック図

絶対最大定格 (Ta = 25°C)

項　目	記号	定　格	単位	備考
電源電圧	V_{IN}	20	V	
SW 電圧	V_{SW}	20	V	
EN 電圧	V_{EN}	20	V	
許容損失(Note 1)	Pd	0.68	W	70×70×1.6mm 一層ガラエポ基板実装時
動作温度範囲	Topr	-40～+85	°C	
保存温度範囲	Tstg	-55～+150	°C	
最高接合部温度	Tjmax	150	°C	
FB, COMP 電圧	V_{LVPINS}	7	V	

(Note1) Ta=25°C 以上は、5.45mW/°C で軽減。

注意：印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施して頂けるようご検討お願いします。

© 2012 ROHM Co., Ltd. All rights reserved.

推奨動作条件 (Ta= -40～+85°C)

項　目	記号	規格値			単位
		最小	標準	最大	
電源電圧	V_{IN}	4.5	-	18.0	V
出力電流	I_{OUT}	-	-	3.0	A
出力電圧設定範囲	V_{RANGE}	V_{IN} × 0.125(Note 1)	-	V_{IN} × 0.7	V

(Note 1) ただし、V_{IN} × 0.125 ≥ 0.8V

電気的特性

（特に指定のない限り V_{IN}=12V, V_{EN}=5V, Ta=25°C）

項　目	記号	規　格　値			単位	条　件
		最小	標準	最大		
回路電流	I_{Q_active}	-	1.5	2.5	mA	V_{FB}= 0.75V, V_{EN}= 5V
スタンバイ電流	I_{Q_stby}	-	1.0	10.0	μA	V_{EN} = 0V
基準電圧 (Vref)	V_{FB}	0.792	0.800	0.808	V	FB-COMP Short (Voltage follower)
FB 入力バイアス電流	I_{FB}	-	0	2	μA	
動作周波数	f_{OSC}	450	500	550	kHz	
上側パワーMOSFET ON 抵抗	R_{ONH}	-	65	-	mΩ	V_{IN}= 12V , I_{SW} = -1A
下側パワーMOSFET ON 抵抗	R_{ONL}	-	35	-	mΩ	V_{IN}= 12V , I_{SW} = -1A
パワーMOSFET　リーク電流	I_{LSW}	-	0	5	μA	V_{IN}= 18V , V_{SW} = 18V
スイッチ電流制限値	I_{LIMIT}	3.5	-	-	A	
最小デューティ比	Min_duty	-	-	12.5	%	
低電圧誤動作保護回路 スレッショルド	V_{UVLO}	3.75	4.0	4.25	V	V_{IN} Sweep up
低電圧誤動作保護回路 ヒステリシス	$V_{UVLOHYS}$	-	0.2	-	V	
EN スレッショルド電圧 High	V_{ENH}	2.0	-	-	V	
EN スレッショルド電圧 Low	V_{ENL}	-	-	0.8	V	
ソフトスタート時間	T_{SS}	0.5	1.0	2.0	msec	

(Note 1) V_{FB} :FB 端子電圧, V_{EN} :EN 端子電圧, I_{SW} :SW 端子電流
(Note 2) 電流能力は Pd を超えないこと。

© 2012 ROHM Co., Ltd. All rights reserved.

特性データ（参考データ）

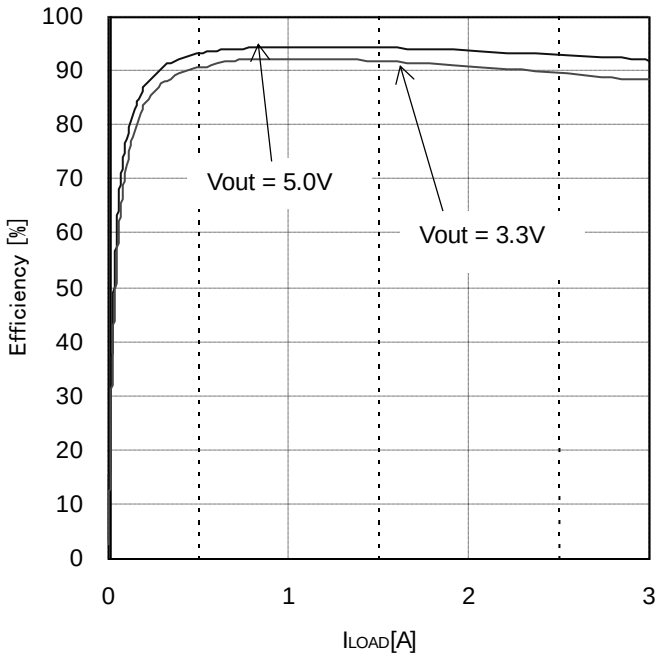


Figure 4. 効率
(V_{IN}=12V, L=4.7µH)

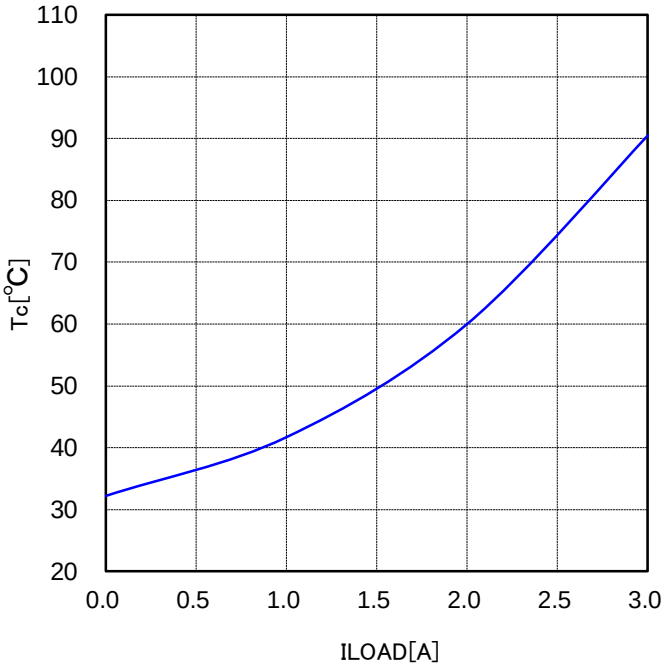
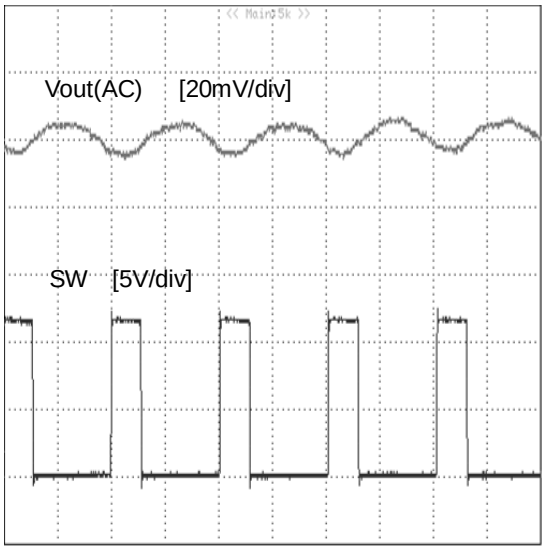
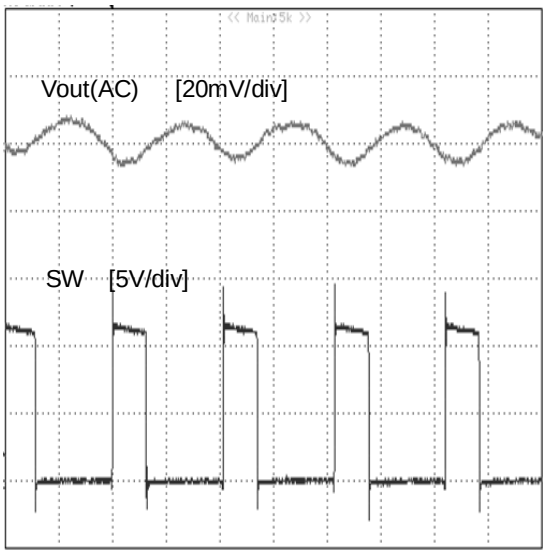


Figure 5. T_C vs I_{LOAD}
(V_{IN}=12V, V_{OUT}=3.3V, L=4.7µH, Cout=44µF)



T - Time – 1µsec/div

Figure 6. 出力リップル電圧
(VIN=12V, Vout=3.3V, L=4.7µH, Cout=44µF, Iout=0A)



T - Time – 1µsec/div

Figure 7. 出力リップル電圧
(VIN=12V, Vout=3.3V, L=4.7µH, Cout=44µF, Iout=3A)

© 2012 ROHM Co., Ltd. All rights reserved.

特性データ（参考データ）　（続き）

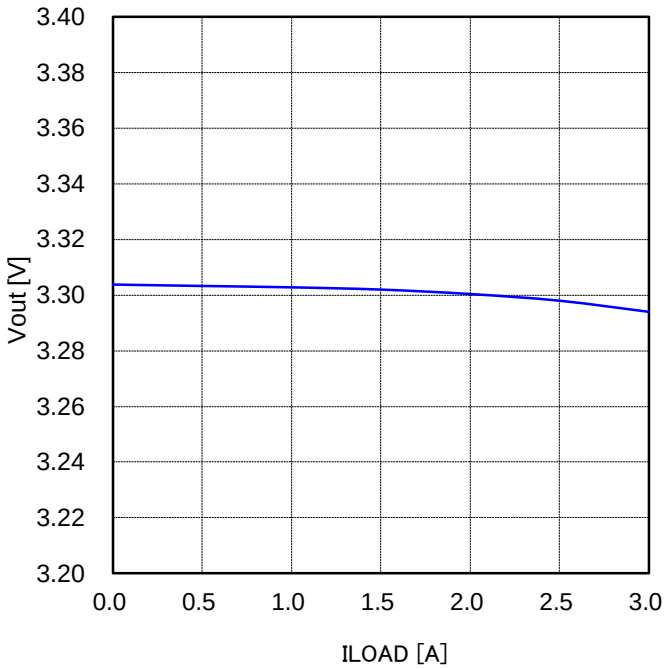


Figure 8. Vout ロードレギュレーション
(VIN=12V, Vout=3.3V, L=4.7µH, Cout=44µF)

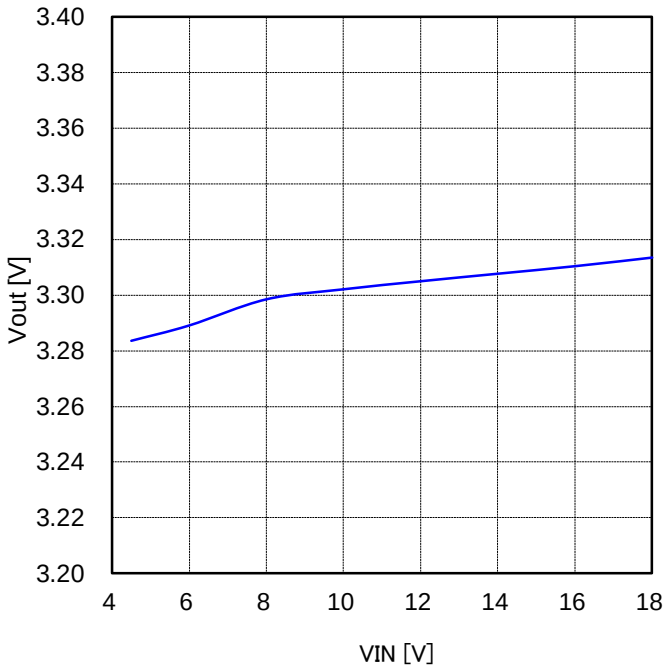


Figure 9. Vout ラインレギュレーション
(Vout=3.3V, L=4.7µH, Cout=44µF, Iout=0A)

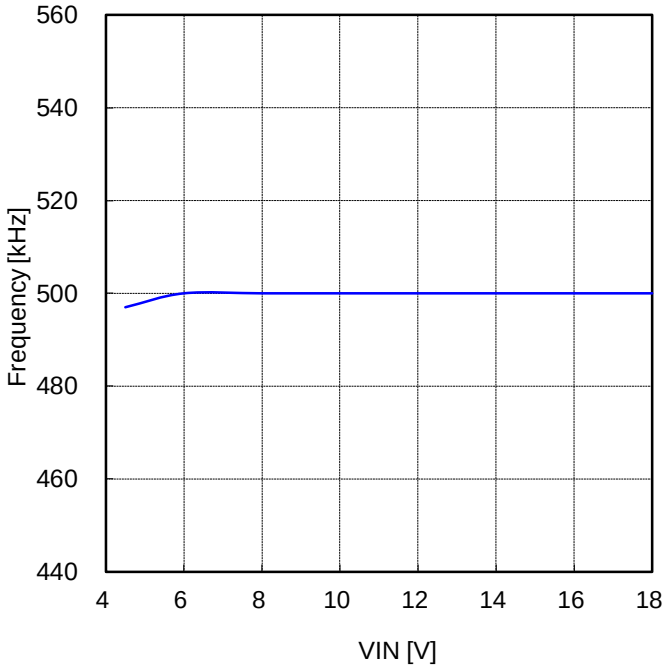


Figure 10. スイッチング周波数
(Vout=3.3V, L=4.7µH, Cout=44µF, Iout=0A)

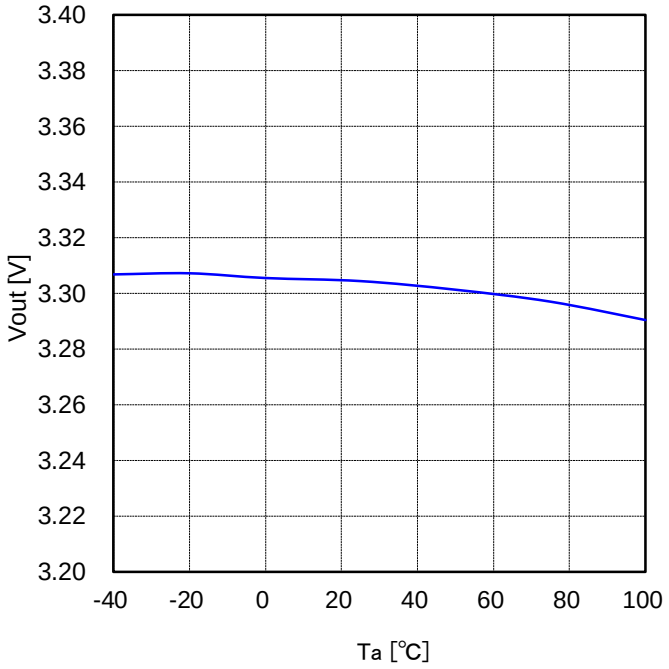
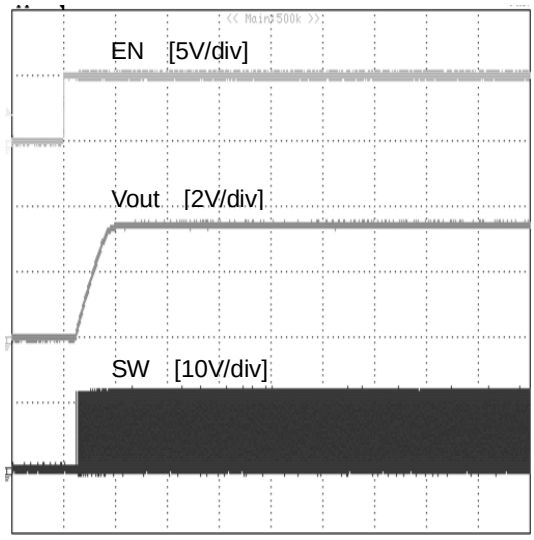


Figure 11. Vout vs Temperature
(Vin=12V, Vout=3.3V, L=4.7µH, Cout=44µF, Iout=0A)

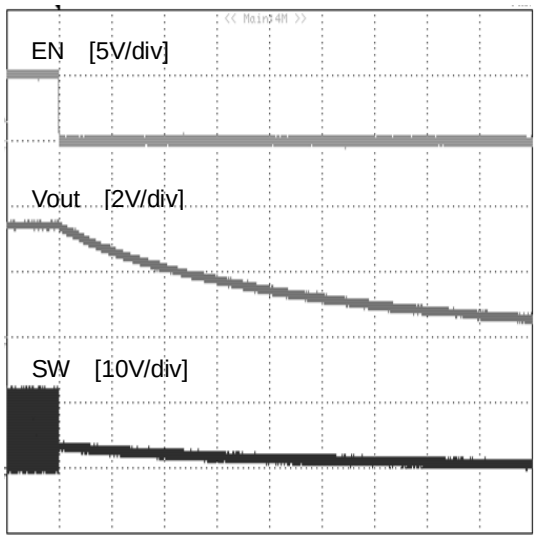
© 2012 ROHM Co., Ltd. All rights reserved.

特性データ（参考データ）　（続き）



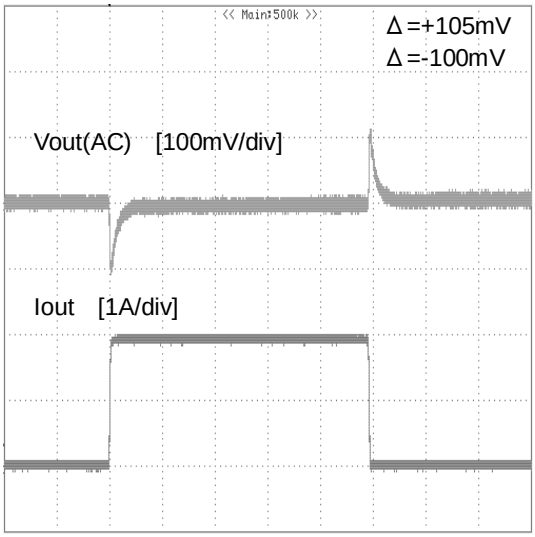
T - Time – 1msec/div

Figure 12. スタートアップ波形
(Vin=12V, Vout=3.3V, L=4.7µH, Cout=44µF, Iout=0A)



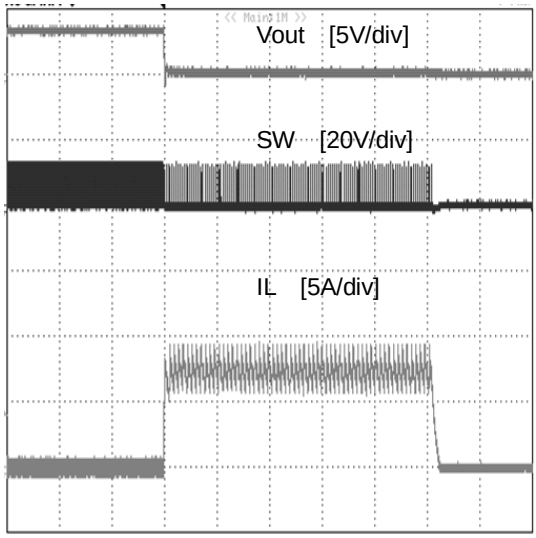
T - Time – 200msec/div

Figure 13. シャットダウン波形
(Vin=12V, Vout=3.3V, L=4.7µH, Cout=44µF, Iout=0A)



T - Time – 1msec/div

Figure 14. 負荷応答特性
(Vin=12V, Vout=3.3V, L=4.7µH, Cout=44µF, Iout=2A)



T - Time – 200µsec/div

Figure 15. OCP 波形
(Vin=12V, Vout=3.3V, L=4.7µH, Cout=44µF, Vout is short to GND)

© 2012 ROHM Co., Ltd. All rights reserved.

機能説明

1 イネーブル制御

EN 端子に印加される電圧によって、IC のシャットダウンをコントロールできます。VEN が 2.0V に達すると内部回路が動作し IC が起動します。

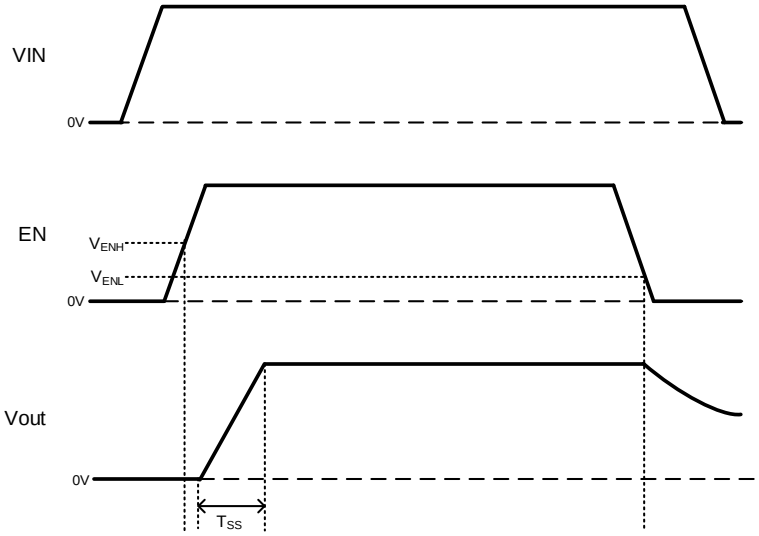


Figure 16. イネーブル制御タイミングチャート

2 保護機能

保護回路は突発的なトラブルによる誤動作防止を目的としているため、保護動作の連続的な使用はしないでください。

2-1 短絡保護回路 (SCP)

出力低電圧保護機能（SCP）は、FB 端子電圧を内部基準電圧 VREF と比較し、FB 端子電圧が V_{SCP}（= VREF – 240mV）を下回り、その状態がオフラッチ設定時間継続すると出力をオフ状態でラッチします。

Table 1. 出力低電圧保護機能

EN 電圧	FB 電圧	短絡保護機能	短絡保護動作
$>V_{ENH}$	$<V_{SCP}$	有効	ON
	$>V_{SCP}$		OFF
$<V_{ENL}$	-	無効	OFF

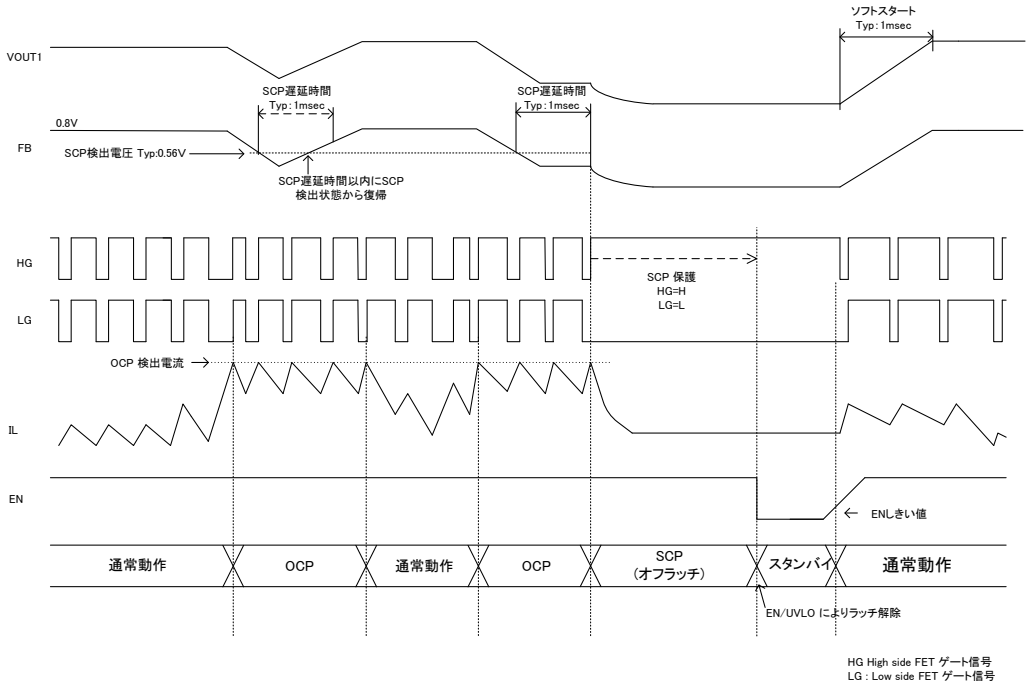


Figure 17. SCP タイミングチャート

© 2012 ROHM Co., Ltd. All rights reserved.

2-2 低電圧誤動作防止(UVLO)

低電圧誤動作防止 (UVLO)回路は、VIN 端子電圧をモニタします。
VIN 端子電圧立ち下げ時は、3.8V (Typ)でスイッチング動作を停止し、出力電圧が低下します。
VIN 端子電圧立ち上げ時は、4.0V (Typ)でスイッチング動作を開始し、出力電圧は緩やかに立ち上がります。

VIN 端子と EN 端子をショートさせた状態で使用される場合(Figure 18-a)、下記の条件にて UVLO 機能を使用してください。

・VIN 端子電圧立ち下げ時：0.9V/ms 以上の速度で VIN 端子電圧を 0V まで落としてください。
・VIN 端子電圧立ち上げ時：1.8V/ms 以上の速度で 0V から起動するようにしてください。

上記の速度よりも遅い場合、VIN 端子電圧が UVLO 解除電圧もしくは UVLO 検出電圧よりも低い電圧領域において、UVLO 回路が動作状態を保持できなくなり、UVLO 回路出力が不定になる場合がございます。UVLO 回路の出力が不定になると、出力電圧が再出力してしまうケースがございます。

VIN 端子電圧が 1.8V/ms 以下の立ち上げ速度、0.9V/ms 以下の立ち下げ速度の場合は、起動およびシャットダウンシーケンスとして UVLO 機能を使用せず、Figure 18-b に示すように、EN 制御により IC をコントロールしてください。

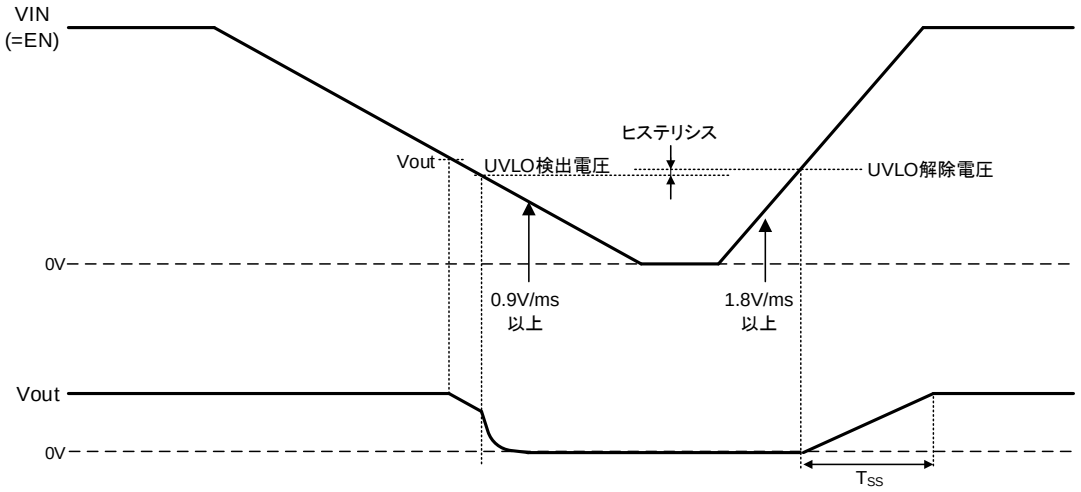


Figure 18-a. UVLO タイミングチャート (VIN=EN 時)

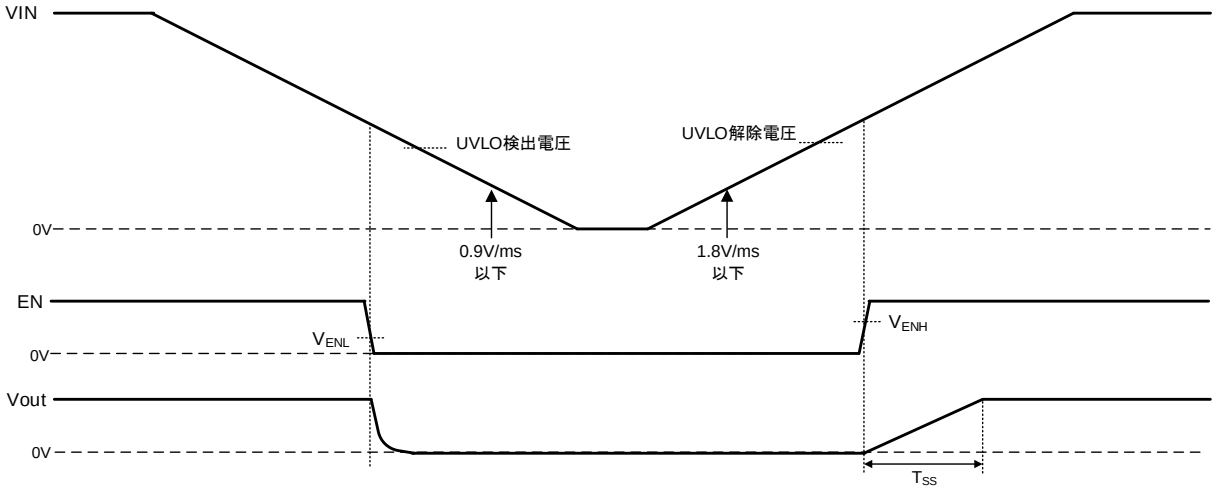


Figure 18-b. VIN の立ち上げ・立ち下げが遅い場合の EN 制御タイミングチャート

上記の EN 制御に関してご不明点がある場合、もしくは上記以外の制御にてご使用される場合は、弊社までお問合せください。

© 2012 ROHM Co., Ltd. All rights reserved.

2-3 サーマルシャットダウン機能

BD9C301FJ は熱遮断回路(TSD 回路)を内蔵しています。チップ温度が Tj=175°C (Typ)を超えると DC/DC コンバータの出力を停止します。熱遮断回路は、あくまでも Tjmax=150°C (Typ)を超えた異常状態下での熱的暴走から IC を遮断する事を目的とした回路であり、セットの保護及び保障を目的とはしておりません。よって、この回路の機能を利用したセットの保護設計はしないでください。

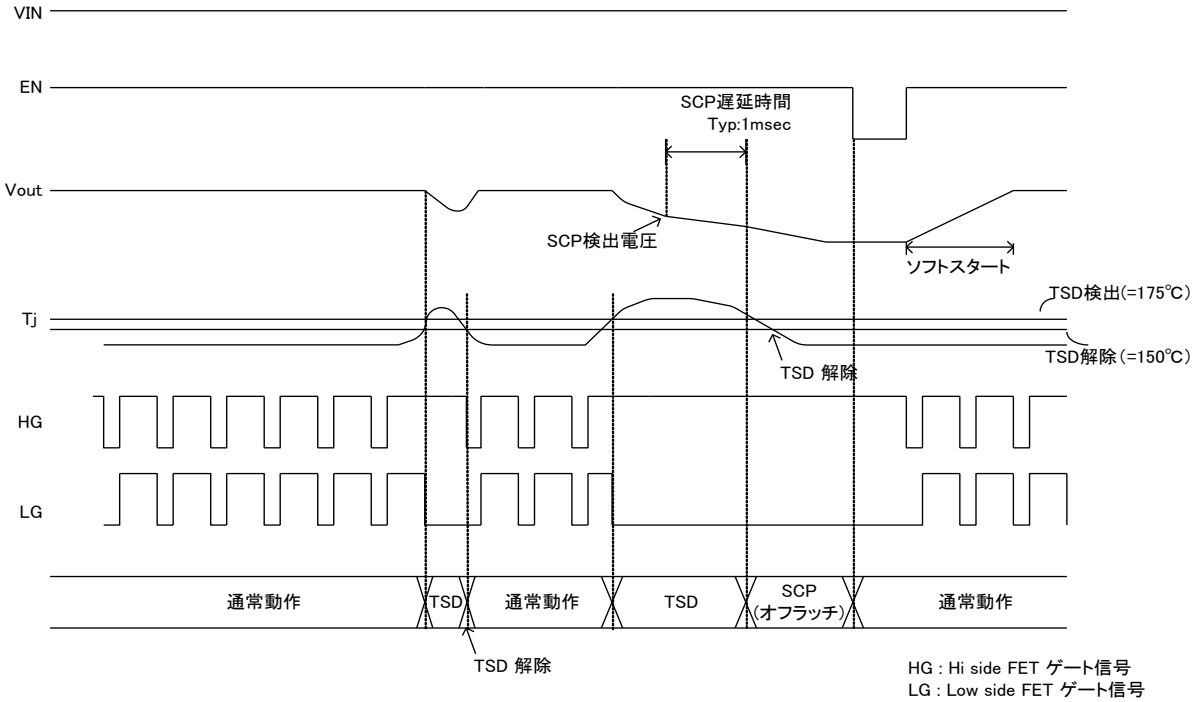


Figure 19. TSD タイミングチャート

2-4 過電流保護機能

過電流保護機能は電流モード制御により、ハイサイド MOSFET を流れる電流をスイッチング周波数の 1 サイクルごとに制限することで実現しています。異常状態がオフラッチ設定時間継続すると出力をオフラッチします。

2-5 エラー検出（オフラッチ）解除方法

BD9C301FJ は保護機能が動作するとオフラッチ状態になります。オフラッチ状態を解除するためには IC の異状が解消された状態で VIN 端子電圧を UVLO レベル（=3.8V [Typ] ）以下か、EN 端子電圧を V_{ENL}.電圧以下にする必要があります。オフラッチを解除することで再び ON 制御移行が可能となります。

© 2012 ROHM Co., Ltd. All rights reserved.

評価ボード部品リスト

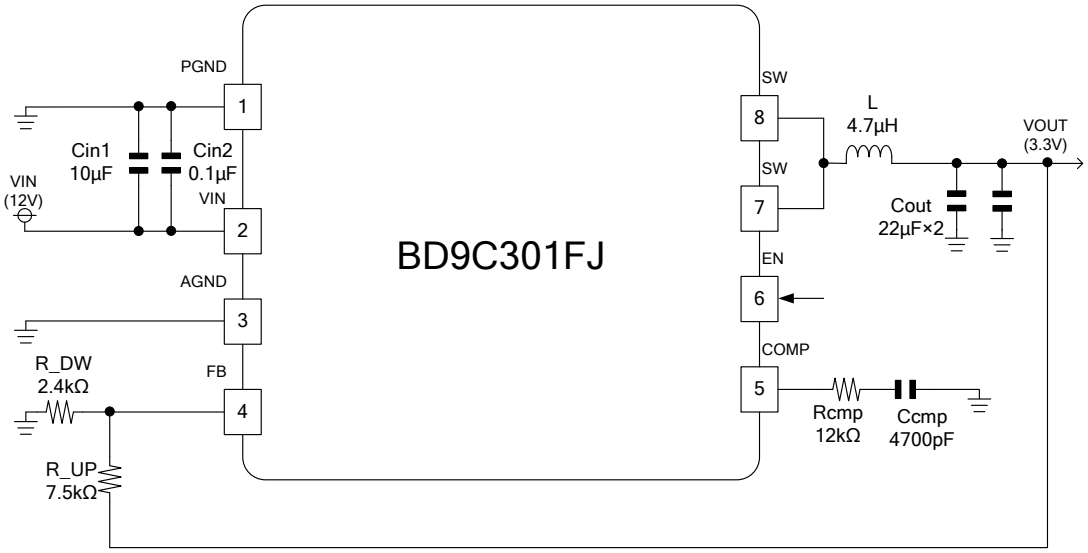


Figure 20. アプリケーション回路図
(V_{IN}=12V, V_{OUT}=3.3V)

☆上記定数につきましては、実際のアプリケーション負荷等によって調整が必要となる場合がありますので、実機による十分な確認をしてください。

☆上記のアプリケーション回路図以外の回路構成または定数設定でご使用される場合、弊社までお問い合わせください。

		Maker	**Part No**
入力キャパシタ(Cin1)	10µF/25V	TDK	C3225JB1E106K
入力キャパシタ(Cin2)	0.1µF/25V	TDK	C1608JB1H104K
出力キャパシタ(Cout)	22µF/16V × 2	TDK	C3216JB1C226M × 2
インダクタ (L)	4.7µH	TDK	SPM6530-4R7

V_{IN}=12V 時の各出力電圧設定例

	FB	
Vo(V)	R_UP [kΩ]	R_DW [kΩ]
5	4.3	0.82
3.3	7.5	2.4
1.8	15	12
1.5	16	18
1.2(Note1)	10	20
1(Note1)	5.1	20

(Note1) 入力電圧により制限があります。14 ページの出力設定を参照してください。

© 2012 ROHM Co., Ltd. All rights reserved.

PCB レイアウト設計について

降圧 DC/DC コンバータでは、パルス状の大電流が 2 つのループを流れます。1 つ目のループは、上側の FET が ON している時に流れるループで、入力キャパシタ C_{IN} より始まり、FET、インダクタ L、出力キャパシタ C_{OUT} を通り、C_{OUT} の GND から C_{IN} の GND へと帰ります。2 つ目のループは、下側の FET が ON している時に流れるループで、下側の FET より始まり、インダクタ L、出力キャパシタ C_{OUT} を通り C_{OUT} の GND から下側の FET の GND へと帰ります。これら 2 つのループをできるだけ太く短くトレースすることで、ノイズを減らし、効率を上げることができます。特に入力キャパシタ、出力キャパシタは GND プレーンに接続することをお勧めします。PCB レイアウトによって、DC/DC コンバータは、その発熱・ノイズ・効率特性すべてに大きな影響を与えます。

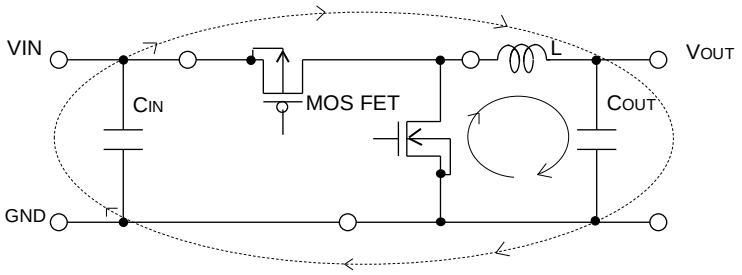


Figure 21. 降圧コンバータの電流ループ

そのため、PCB レイアウトを設計する際には、以下に挙げる点を特に注意して設計してください。

・入力キャパシタは、IC の VIN 端子に可能な限り近く IC と同じ面に配置してください。
・PCB 上に使用していないエリアがある場合は、IC や周辺部品の放熱を助けるため GND ノードの銅箔プレーンを配置してください。
・SW 等のスイッチングノードは、他ノードへの AC 結合によるノイズの影響が懸念されるため、コイルに可能な限り太く短くトレースしてください。
・FB、COMP につながるラインは、SW のノードとは可能な限り離してください。
・出力キャパシタは入力から高調波ノイズの影響を避けるため、入力コンデンサから離して配置してください。

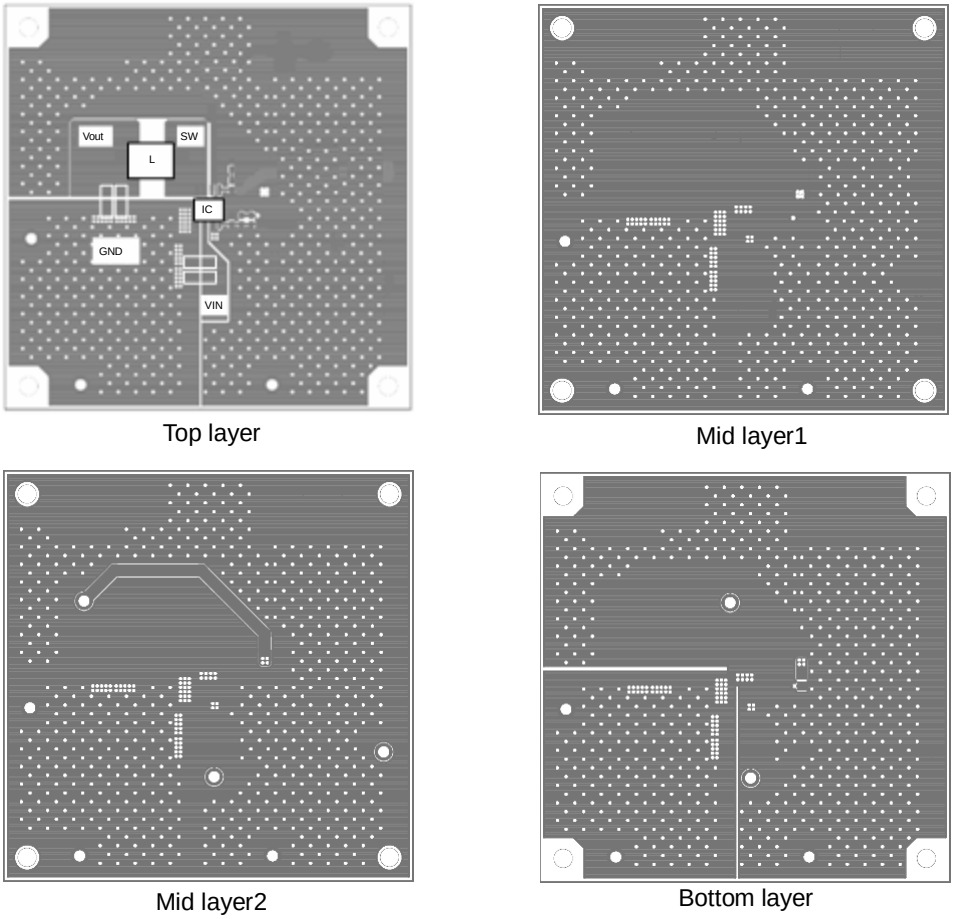


Figure 22. 評価ボードレイアウト例

© 2012 ROHM Co., Ltd. All rights reserved.

アプリケーション部品選定方法

(1) 出力 LC フィルタ定数 (Buck Converter)

DC/DC コンバータでは、負荷に連続的な電流を供給するために、出力電圧の平滑化用の LC フィルタが必要になります。インダクタンス値の大きなコイルを選択すると、コイルに流れるリップル電流ΔIL が小さくなり、出力電圧に発生するリップル電圧が小さくなりますが、過渡負荷応答特性・コイルの物理的サイズ・コスト等において不利です。
インダクタンス値の小さなコイルを選択すると、過渡応答特性やコイルのサイズやコストにおいては有利になりますが、コイルのリップル電流が大きくなり、出力電圧におけるリップル電圧が大きくなるというトレードオフの関係になります。ここでは、コイルのリップル電流成分の大きさが、平均出力電流（平均コイル電流）の 20%～40%程度となるようにインダクタンス値を選定します。こうすることで、大部分のアプリケーションにて良好な特性が得られます。

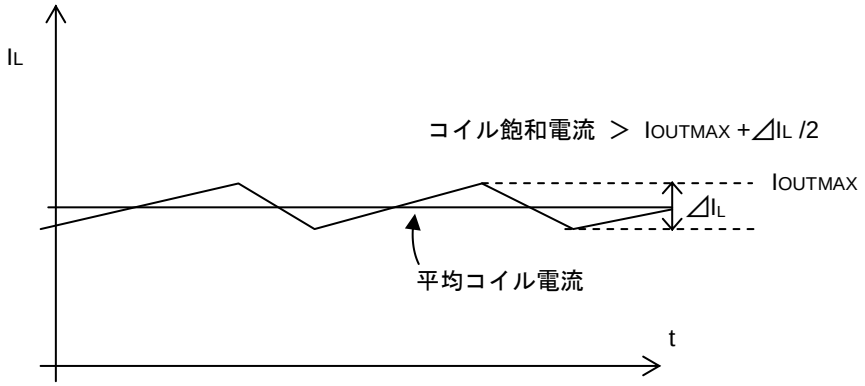


Figure 23. インダクタに流れる電流波形

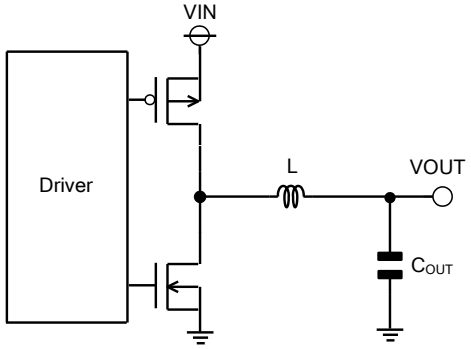


Figure 24. 出力 LC フィルタ回路

コイルリップル電流 ΔIL = 30% × 平均出力電流 (3A) = 0.9 [A] とすると、インダクタンス L は、

$$L = V_{OUT} \times (V_{IN} - V_{OUT}) \times \frac{1}{V_{IN} \times F_{OSC} \times \Delta I_L} = 5.31\mu \fallingdotseq 4.7\mu \quad [H]$$

ここで VIN= 12V, VOUT= 3.3V, FOSC= 500 kHz,
FOSC はスイッチング周波数

と計算されます。
なお、使用するコイルの飽和電流は、最大出力電流にコイルリップル電流ΔIL の半分を足し合わせた電流よりも大きいものを選択してください。

出力キャパシタ COUT は、出力リップル電圧特性に影響を与えます。必要とされるリップル電圧特性を満たせるように出力キャパシタ COUT を選定してください。

出力リップル電圧は以下の式にて算出できます。

$$\Delta V_{RPL} = \Delta I_L \times (R_{ESR} + \frac{1}{8 \times C_{OUT} \times F_{OSC}}) \quad [V]$$

ここで RESR は出力キャパシタの寄生抵抗成分

また、本 IC は起動時の出力キャパシタに流れ込む突入電流を軽減させるために 1msec[Typ]のソフトスタート機能を設けていますが、出力キャパシタ COUT の容量値が下記の計算値以上に大きくなると正しいソフトスタート波形にならない場合があります。（ソフトスタート時 VOUT オーバーシュート等）
バラつき及びマージンを含め、出力キャパシタ COUT は以下の条件を満たせるように選定してください。

$$C_{OUT} < \frac{I_{OCP}(=3.5A[min]) \times T_{SS}(=0.5ms[min])}{V_{OUT}} \quad [F]$$

ここで IOCP はスイッチ電流制限値、TSS はソフトスタート時間

注）COUT については、出力ラインに繋がる部品全ての容量値を合算してください。

© 2012 ROHM Co., Ltd. All rights reserved.

(2) 出力電圧設定

フィードバック抵抗比によって出力電圧値 V_{OUT} が設定されます。

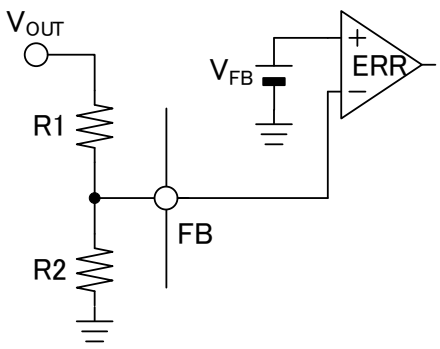


Figure 25. フィードバック抵抗回路

$$V_{OUT} = \frac{R_1+R_2}{R_2} \times V_{FB} \qquad [V]$$

電源電圧 V_{IN}=12V 時は V_{FB}=0.8V (Typ)であり、下式より出力電圧を設定できます。

$$V_{OUT} = \frac{R_1+R_2}{R_2} \times 0.800 \qquad [V]$$

出力電圧 V_{OUT} および V_{FB} は Figure 9. Vout ラインレギュレーションに示すように、電源電圧 V_{IN} 依存性を有しております。
例として、V_{IN}=5V 時の出力電圧は下式より設定できます。

$$V_{OUT} = \frac{R_1+R_2}{R_2} \times 0.793 \qquad [V]$$

上記以外の電源電圧にてご使用される場合は、Figure 9 を参照していただき、電源電圧 V_{IN} 依存性を考慮して出力電圧を設定していただくか、弊社までお問合せください。

但し、入力電圧により以下の制限があります。
最小値： V_{IN} × 0.125
ただし、(VIN × 0.125) ≥ 0.8V

最大値： V_{IN} × 0.7

(3) 位相補償方法

電流モード制御の降圧 DC/DC コンバータは、エラーアンプと負荷によって形成される２つのポールと、位相補償にて付加する１つのゼロを持つ、2-pole 1zero システムです。
位相補償抵抗 R_{CMP} は、DC/DC コンバータのループゲインが 0dB に落ちる時の周波数、クロスオーバー周波数 F_{CRS} を決定します。このクロスオーバー周波数 F_{CRS} を高く設定した場合、良好な過渡負荷応答特性が得られますが、安定性において不利になります。一方、クロスオーバー周波数 F_{CRS} を低く設定した場合は、非常に安定した特性になりますが、過渡負荷応答特性において劣ります。
ここでは、クロスオーバー周波数 F_{CRS} をスイッチング周波数の 1/20 となるように定数を決定します。

(i) 位相補償抵抗 R_{CMP} の選定
位相補償抵抗 R_{CMP} は、次のような式にて求めることができます。

$$R_{CMP} = \frac{2\pi \times V_{OUT} \times F_{CRS} \times C_{OUT}}{V_{FB} \times G_{MP} \times G_{MA}} \qquad [\Omega] \qquad (3\text{-}1)$$

ここで
V_{OUT} ; 出力電圧, F_{CRS} ; クロスオーバー周波数, C_{OUT} ; 出力キャパシタ, V_{FB} ; フィードバック基準電圧 (0.8V(TYP)), G_{MP} ; カレントセンスゲイン (7.8A/V(TYP)) , G_{MA} ; エラーアンプトランスコンダクタンス (300μA/V(TYP))

(ii) 位相補償容量 C_{CMP} の選定
位相補償容量 C_{CMP} は、次のような式にて求めることができます。

$$C_{CMP} = \frac{V_{OUT} \times C_{OUT}}{I_{OUT} \times R_{CMP}} \qquad [F] \qquad (3\text{-}2)$$

＊位相補償抵抗 R_{CMP}、容量 C_{CMP} の選定において下記の計算式(3-3、3-4)を満たせない場合、短絡保護機能（SCP）が動作し、起動不良に至る可能性があります。SCP 検出時オフラッチ遅延時間(500μsec(MIN))以内に V_{CMP} 電圧が 1.4V 以上に達するよう、バラつき及びマージンを含め、位相補償抵抗 R_{CMP}・容量 C_{CMP} を選定してください。

$$V_{CMP} = R_{CMP} \times I_{CMP} + \frac{I_{CMP} \times T}{C_{CMP}} \geq 1.4 \qquad [V] \qquad (3\text{-}3)$$

© 2012 ROHM Co., Ltd. All rights reserved.

$$\frac{I_{CMP} \times T}{C_{CMP}} \geq 0.715 \quad [V] \qquad (3\text{-}4)$$

V_{CMP} ; COMP 端子電圧, R_{CMP} ; COMP 端子接続抵抗, C_{CMP} ; COMP 端子接続容量,
I_{CMP} ; エラーアンプ出力ソース電流 (45μA (MIN)), T ; SCP 検出時オフラッチ遅延時間(500μsec(MIN))

(iii) トータルループ安定性について
DC/DC コンバータの安定性を確保するため、十分な位相マージンを持っていることを実機にて確認してください。
回路定数のばらつき等を考慮して、ワースト条件において、最低 45° 以上の位相マージンを確保することを推奨します。

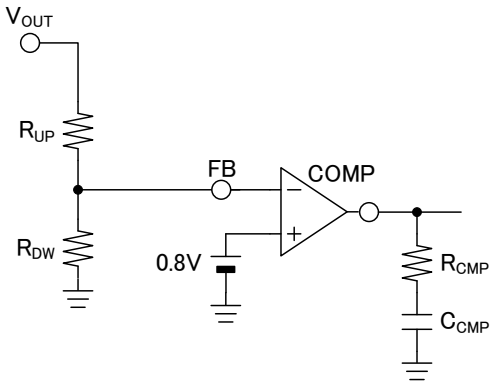


Figure 26. 位相補償回路

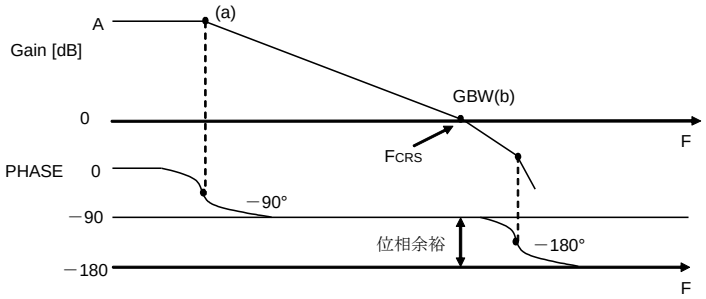


Figure 27. ボード線図

入出力等価回路図

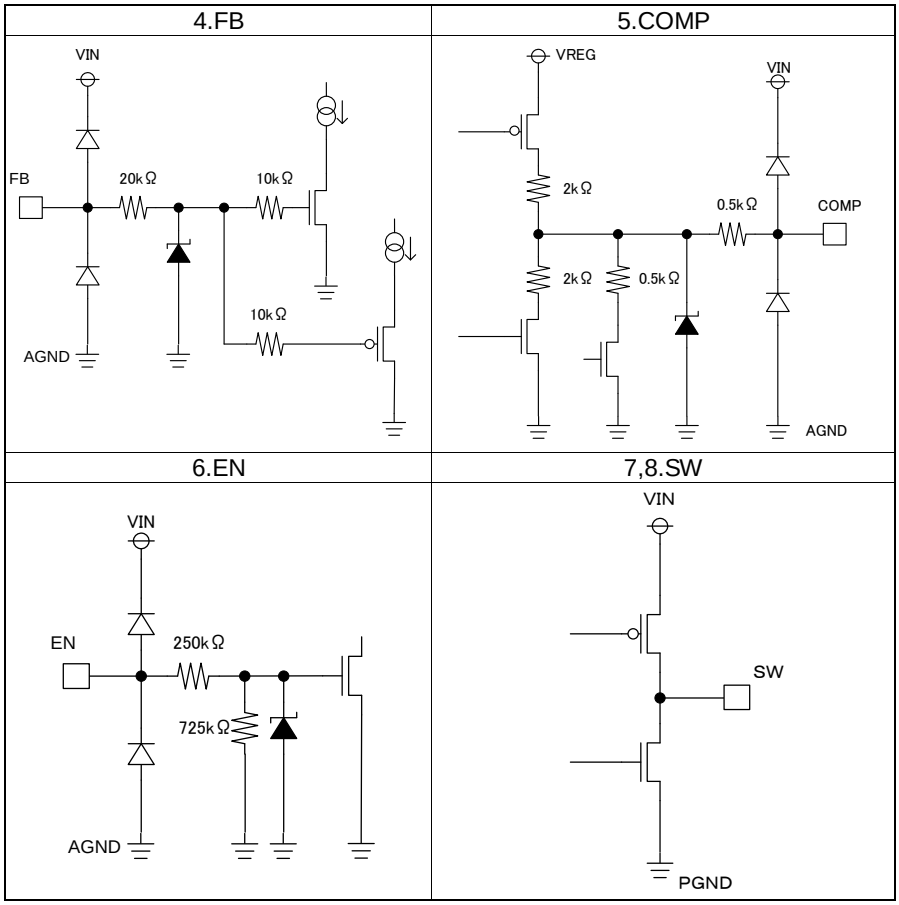


Figure 28

© 2012 ROHM Co., Ltd. All rights reserved.

使用上の注意

1. **電源の逆接続について**
   電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れる等の対策を施してください。

2. **電源ラインについて**
   基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。その際、デジタル系電源とアナログ系電源は、それらが同電位であっても、デジタル系電源パターンとアナログ系電源パターンは分離し、配線パターンの共通インピーダンスによるアナログ電源へのデジタル・ノイズの回り込みを抑止してください。グラウンドラインについても、同様のパターン設計を考慮してください。
   また、LSI のすべての電源端子について電源－グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量ぬけが起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

3. **グラウンド電位について**
   グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。

4. **グラウンド配線パターンについて**
   小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

5. **熱設計について**
   万一、許容損失を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。本仕様書の絶対最大定格に記載しています許容損失は、70mm x 70mm x 1.6mm ガラスエポキシ基板実装時、放熱板なし時の値であり、これを超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用する等の対策をして、許容損失を超えないようにしてください。

6. **推奨動作条件について**
   この範囲であればほぼ期待通りの特性を得ることが出来る範囲です。電気特性については各項目の条件下において保証されるものです。

7. **ラッシュカレントについて**
   IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

8. **強電磁界中の動作について**
   強電磁界中でのご使用では、まれに誤動作する可能性がありますのでご注意ください。

9. **セット基板での検査について**
   セット基板での検査時に、インピーダンスの低いピンにコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

10. **端子間ショートと誤装着について**
    プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けた場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

© 2012 ROHM Co., Ltd. All rights reserved.

使用上の注意 — 続き

11. 未使用の入力端子の処理について

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

12. 各入力端子について

本 IC はモノリシック IC であり、各素子間に素子分離のための P+アイソレーションと、P 基板を有しています。
この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。
例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、

- ○抵抗では、GND＞(端子 A)の時、トランジスタ(NPN)では GND > (端子 B)の時、P-N 接合が寄生ダイオードとして動作します。
- ○また、トランジスタ(NPN)では、GND > (端子 B)の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。

IC の構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND(P 基板)より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。アプリケーションにおいて電源端子と各端子電圧が逆になった場合、内部回路または素子を損傷する可能性があります。例えば、外付けコンデンサに電荷がチャージされた状態で、電源端子が GND にショートされた場合などです。また、電源端子直列に逆流防止のダイオードもしくは各端子と電源端子間にバイパスのダイオードを挿入することを推奨します。

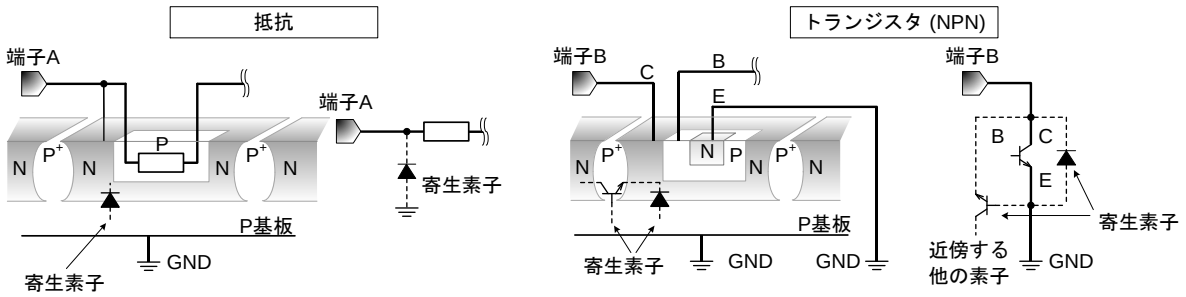


Figure 29. モノリシック IC 構造例

13. セラミック・コンデンサの特性変動について

外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮の上定数を決定してください。

14. 安全動作領域について

本製品を使用する際には、出力トランジスタが絶対最大定格及び ASO を越えないよう設定してください。

15. 温度保護回路について

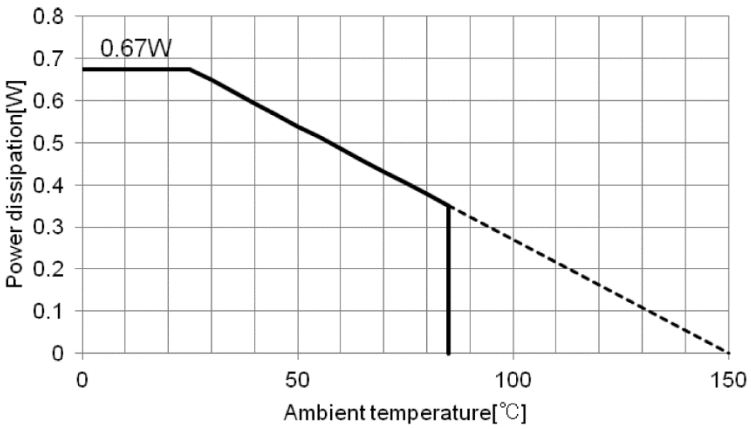
IC を熱破壊から防ぐための温度保護回路を内蔵しております。許容損失範囲内でご使用いただきますが、万が一許容損失を超えた状態が継続すると、チップ温度 Tj が上昇し温度保護回路が動作し出力パワー素子が OFF します。その後チップ温度 Tj が低下すると回路は自動で復帰します。なお、温度保護回路は絶対最大定格を超えた状態での動作となりますので、温度保護回路を使用したセット設計等は、絶対に避けてください。

16. 過電流保護回路について

出力には電流能力に応じた過電流保護回路が内部に内蔵されているため、負荷ショート時には IC 破壊を防止しますが、この保護回路は突発的な事故による破壊防止に有効なもので、連続的な保護回路動作、過渡時でのご使用に対応するものではありません。

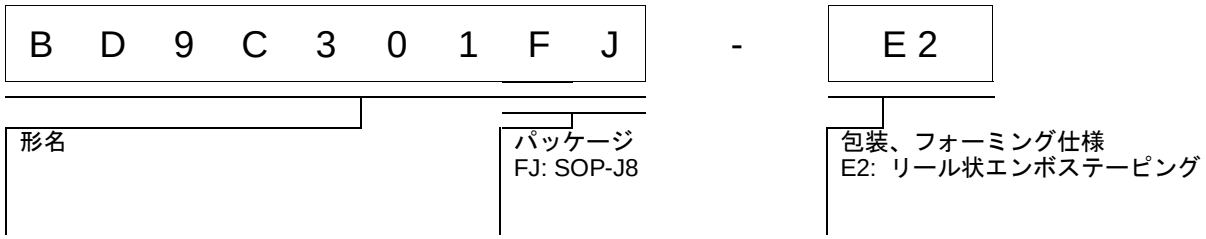
© 2012 ROHM Co., Ltd. All rights reserved.

熱損失について

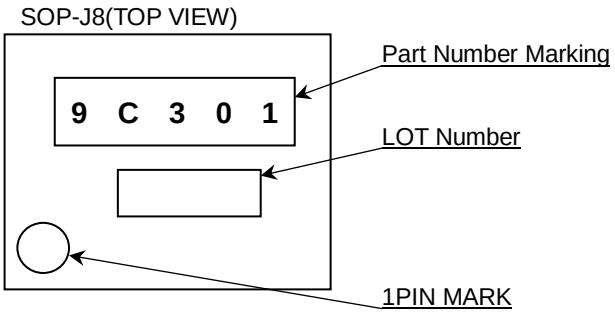


SOP-J8 Package
一層基板
(基板サイズ 70mm × 70mm × 1.6mm,
銅箔面積 0 mm × 0 mm)

発注形名情報



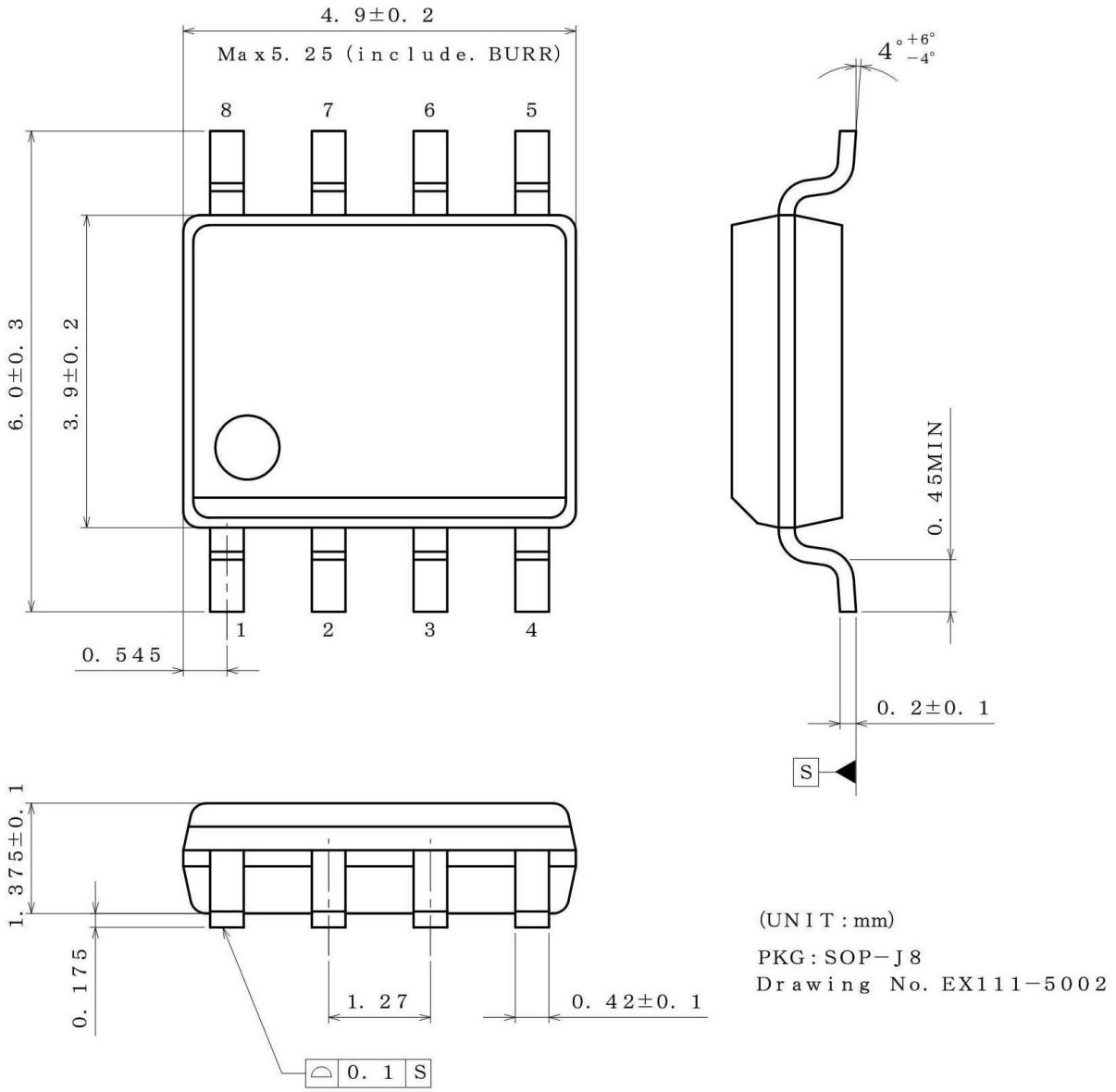
標印図



© 2012 ROHM Co., Ltd. All rights reserved.

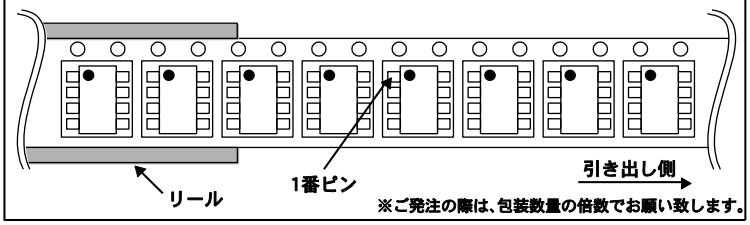
外形寸法図と包装・フォーミング仕様

Package Name	SOP-J8



＜包装仕様＞

包装形態	エンボステーピング
包装数量	2500pcs
包装方向	E2 (リールを左手に持ち、右手でテープを引き出したときに製品の1番ピンが左上にくる方向)



※ご発注の際は、包装数量の倍数でお願い致します。

© 2012 ROHM Co., Ltd. All rights reserved.

改訂履歴

日付	Revision	改訂履歴
2012.12.07	001	新規リリース
2013.08.06	002	評価ボードレイアウト例追加,
2014.10.08	003	出力電圧設定 数式変更
2018.07.24	004	P.8 Figure16 に VIN 信号を追加。 P.9 UVLO 説明文追加。タイミングチャートの詳細化。 P.11 文言追加 P.14 文言追加

© 2012 ROHM Co., Ltd. All rights reserved.

ご注意

ローム製品取扱い上の注意事項

1. 本製品は一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器等）への使用を意図して設計・製造されております。したがいまして、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器(Note 1)、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASSⅢ	CLASSⅢ	CLASSⅡb	Ⅲ類
CLASSⅣ		CLASSⅢ	

2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
   ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
   ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。

3. 本製品は、一般的な電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記に例示するような特殊環境での使用を配慮した設計はなされておりません。したがいまして、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
   ①水・油・薬液・有機溶剤等の液体中でのご使用
   ②直射日光・屋外暴露、塵埃中でのご使用
   ③潮風、Cl_2、H_2S、NH_3、SO_2、NO_2 等の腐食性ガスの多い場所でのご使用
   ④静電気や電磁波の強い環境でのご使用
   ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
   ⑥本製品を樹脂等で封止、コーティングしてのご使用。
   ⑦はんだ付けの後に洗浄を行わない場合(無洗浄タイプのフラックスを使用された場合も、残渣の洗浄は確実に行うことをお薦め致します)、又ははんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合。
   ⑧本製品が結露するような場所でのご使用。

4. 本製品は耐放射線設計はなされておりません。

5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。

6. パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。

7. 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。

8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。

9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

1. ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。

2. はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせて頂きます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。
   その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

© 2015 ROHM Co., Ltd. All rights reserved.

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。

2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがいまして、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。（人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等）

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
   ①潮風、Cl_2、H_2S、NH_3、SO_2、NO_2 等の腐食性ガスの多い場所での保管
   ②推奨温度、湿度以外での保管
   ③直射日光や結露する場所での保管
   ④強い静電気が発生している場所での保管

2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。

3. 本製品の運搬、保管の際は梱包箱を正しい向き（梱包箱に表示されている天面方向）で取り扱いください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。

4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに２次元バーコードが印字されていますが、２次元バーコードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。

2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等（ソフトウェア含む）との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。

3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権 その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。 ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。

2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。

3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。

4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

© 2015 ROHM Co., Ltd. All rights reserved.

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。

2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。

3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。

© 2015 ROHM Co., Ltd. All rights reserved.